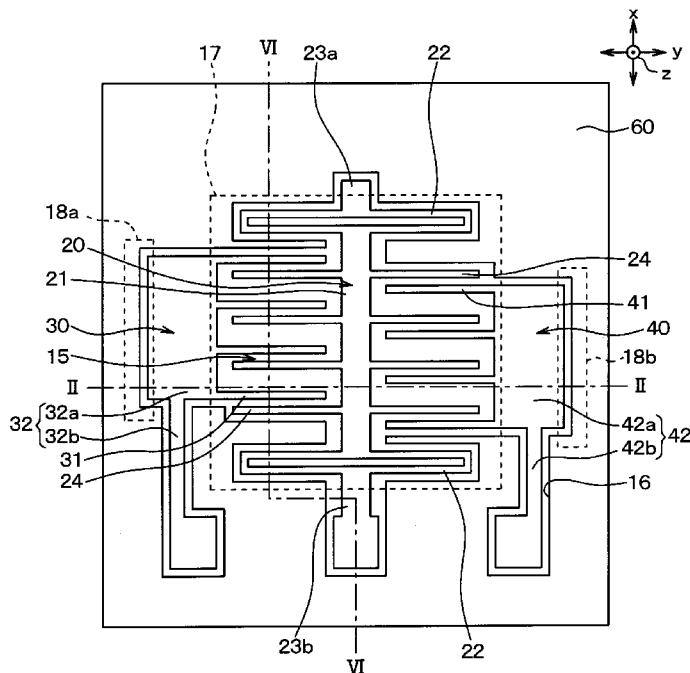




- (51) 国際特許分類 :
G01P 15/125 (2006.01) G01P 15/08 (2006.01)
B81B 3/00 (2006.01) H01L 29/84 (2006.01)
B81C 3/00 (2006.01)
- (21) 国際出願番号 : PCT/JP20 14/002298
- (22) 国際出願日 : 2014 年 4 月 24 日 (24.04.2014)
- (25) 国際出願の言語 : 日本語
- (26) 国際公開の言語 : 日本語
- (30) 優先権データ :
特願 2013-099583 2013 年 5 月 9 日 (09.05.2013) JP
特願 2014-065941 2014 年 3 月 27 日 (27.03.2014) JP
- (71) 出願人 : 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地 Aichi (JP).
- (72) 発明者 : 吉岡 テツヲ (OSHIOKA, Tetsuo); 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地株式会社デンソー内 Aichi (JP). 浅井 信哉 (ASAI, Shinya); 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地株式会社デンソー内 Aichi (JP). 西田 純也 (NISHIDA, Junya); 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地株式会社デンソー内 Aichi (JP).
- (74) 代理人 : 金 順姫 (KIN, Junhi); 〒4600003 愛知県名古屋市中区錦 2 丁目 1 3 番 1 9 号 瀧定ビル 6 階 Aichi (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類 :
- 国際調査報告 (条約第 21 条 (3))

(54) Title: SOI SUBSTRATE, PHYSICAL VOLUME SENSOR, SOI SUBSTRATE PRODUCTION METHOD, AND PHYSICAL VOLUME SENSOR PRODUCTION METHOD

(54) 発明の名称 : SOI 基板、物理量センサ、SOI 基板の製造方法、および物理量センサの製造方法



(57) ADStrat: A capacitance type physical volume sensor comprising first substrates (13, 14) and second substrates (11, 51) bonded to the first substrates via insulating films (12, 52). The second substrates have first and second groove sections (18a, 18b), respectively, at sections facing end sections on the opposite side to a movable section (20) side of first and second support sections (32, 42) formed on the first substrate. Some of the end section in the first support section (32) protrudes above the first groove section (18a) and some of the end section in the second support section (42) protrudes above the second groove section (18b).

(57) 要約 : 容量式物理量センサは、第 1 基板 (13、14) と、絶縁膜 (12、52) を介して前記第 1 基板と接合される第 2 基板 (11、51) と、を備える。前記第 2 基板は、前記第 1 基板に形成された第 1、第 2 支持部 (32、42) における可動部 (20) 側と反対側の端部と対向する部分にそれぞれ第 1、第 2 溝部 (18a、18b) を有する。前記第 1 支持部 (32) における端部の一部は、前記第 1 溝部 (18a) 上に突出し、前記第 2 支持部 (42) における端部の一部は、前記第 2 溝部 (18b) 上に突出する。

明 細 書

発明の名称：

ＳＯＩ基板、物理量センサ、ＳＯＩ基板の製造方法、および物理量センサの製造方法

関連出願の相互参照

[0001] 本開示は、２０１３年５月９日に出願された日本出願番号２０１３＿９９５８３号および２０１４年３月２７日出願された日本出願番号２０１４－６５９４１号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、ＳＯＩ基板、物理量センサ、ＳＯＩ基板の製造方法および物理量センサの製造方法に関する。

背景技術

[0003] 従来より、容量式物理量センサとして、支持基板、絶縁膜、半導体層が順に積層されたシリコンオンインシュレータ（ＳＯＩ）基板を用いたものが提案されている（例えば、特許文献１参照）。

[0004] 具体的には、この容量式物理量センサでは、半導体層に、所定方向に変位可能とされた複数の可動電極を有する可動部が形成されている。また、半導体層に、可動電極と対向する第１固定電極が備えられる第１支持部を有する第１固定部と、可動電極と対向する第２固定電極が備えられる第２支持部を有し、可動部を挟んで第１固定部と反対側に配置される第２固定部とが形成されている。つまり、半導体層には、可動部を挟んで一对の第１、第２固定部が形成されている。

[0005] そして、支持基板および絶縁膜のうち可動電極および第１、第２固定電極と対向する部分を含む部分には、窪み部が形成されており、可動電極および第１、第２固定電極は浮遊した状態となっている。なお、第１、第２固定電極を完全に浮遊させるため、第１、第２固定電極を備える第１、第２支持部は、可動部側の端部が窪み部上に部分的に突出している。

- [0006] このような容量式物理量センサでは、可動電極と第1固定電極との間の検出容量と、第1固定部と支持基板との間の寄生容量とからなる第1容量が構成される。同様に、可動電極と第2固定電極との間の検出容量と、第2固定部と支持基板との間の寄生容量とからなる第2容量が構成される。そして、第1容量と第2容量との差に基づいて物理量の検出が行われる。
- [0007] なお、寄生容量の大きさは、第1、第2固定部のうち絶縁膜を介して支持基板と接合されている部分の面積に比例する。このため、第1、第2容量の差を演算した際に各寄生容量がキャンセルされるように、第1、第2固定部のうち支持基板と接合される部分の面積が等しくされている。
- [0008] 上記容量式物理量センサは、例えば、次のように製造される。すなわち、支持基板上に絶縁膜を形成し、支持基板および絶縁膜に窪み部を形成する。その後、絶縁膜にシリコン基板等で構成される半導体層を接合する。そして、半導体層にマスクを形成すると共に当該マスクをパターニングする。続いて、反応性イオンエッチング（RIE）等を行って可動電極および第1、第2固定電極を形成することにより、上記容量式物理量センサが製造される。
- [0009] しかしながら、上記容量式物理量センサでは、可動部および第1、第2固定部を形成する際、マスクのパターニング時に位置ずれ等が発生し、可動部および第1、第2固定部が全体的に形成予定領域に対してずれてしまうことがある。例えば、第1固定部、可動部、第2固定部の配列方向において、全体的に第1固定部側に第1固定部、可動部、第2固定部がずれた場合には、第1支持部のうち可動部側の端部が窪み部上に突出する部分は小さくなる。これに対し、第2支持部のうち可動部側の端部が窪み部上に突出する部分は大きくなる。
- [0010] すなわち、第1固定部（第1支持部）のうち絶縁膜を介して支持基板と接合されている面積は大きくなり、第2固定部（第2支持部）のうち絶縁膜を介して支持基板と接合されている面積は小さくなる。つまり、第1固定部と支持基板との間に形成される寄生容量は大きくなり、第2固定部と支持基板との間に形成される寄生容量は小さくなる。このため、第1容量と第2容量

との容量差を演算する際に各寄生容量をキャンセルすることができず、検出誤差が生じる。

[001 1] なお、このような問題は、可動電極および第 1、第 2 固定電極に異物が付着することを抑制するために、可動電極および第 1、第 2 固定電極を覆うようにキャップ部が備えられた容量式物理量センサにおいても同様に発生する。すなわち、このような容量式物理量センサでは、キャップ部は半導体基板に絶縁膜が形成されて構成されており、絶縁膜を介して半導体基板が半導体層に接合されている。そして、半導体基板および絶縁膜のうち可動電極および第 1、第 2 固定電極と対向する部分を含む部分に窪み部が形成されている。また、第 1、第 2 支持部と半導体基板との間でそれぞれ寄生容量が形成される。このため、半導体基板（キャップ部）と半導体層とを接合する際、アライメントずれ等によって位置ずれが発生すると、第 1、第 2 固定部のうち半導体基板（キャップ部）と接合される部分の面積が異なり、互いの寄生容量が異なる。

[001 2] また、一面に窪み部が形成された第 1 基板に熱酸化膜が形成され、第 1 基板の一面側に熱酸化膜を介して第 2 基板が配置された SOI 基板が提案されている（例えば、特許文献 2 参照）。このような SOI 基板では、第 1 基板としてシリコン基板が用いられる。

[001 3] 上記 SOI 基板は、次のように製造される。まず、第 1 基板の一面に窪み部を形成する。次に、第 1 基板を熱酸化して熱酸化膜を形成する。このとき、熱酸化膜は、第 1 基板の全面に形成され、窪み部の壁面にも形成される。そして、第 1 基板の一面に形成された熱酸化膜と第 2 基板とを接合することにより、上記 SOI 基板が製造される。

[0014] このような SOI 基板は、第 2 基板にドライエッチング等を行って物理量に応じたセンサ信号を出力するセンシング部を形成する場合、窪み部に形成された熱酸化膜をエッチングストツバとして利用できる。このため、窪み部の底面が荒れることを抑制できる。また、窪み部に熱酸化膜（絶縁膜）が形成されていることにより、第 1 基板と第 2 基板とが異物を介して電氣的に接

続されることを抑制できる。

- [001 5] しかしながら、上記ＳＯＩ基板では、第１基板を熱酸化して熱酸化膜を形成すると、窪み部の開口部に応力が集中する。このため、熱酸化膜のうちの窪み部の開口部に形成される部分は、他の領域に形成される部分よりも膜厚が厚くなる。つまり、第１基板の一面において、熱酸化膜は、窪み部の開口部に形成される部分が他の領域に形成される部分より盛り上がって形成される。したがって、このような状態で熱酸化膜と第２基板とを接合すると、熱酸化膜のうちの盛り上がっている部分のみが第２基板と接合されるため、熱酸化膜と第２基板との接合性が悪くなるという問題がある。

先行技術文献

特許文献

- [001 6] 特許文献１：日本特許第３４３５６４７号公報
特許文献２：日本特開２０１３－２２９３５６号公報

発明の概要

- [001 7] 本開示の目的の一つは、検出誤差を抑制できる容量式物理量センサおよびその製造方法を提供することである。また、本開示の他の目的は、熱酸化膜と第２基板との接合性を向上できるＳＯＩ基板およびそれを用いた物理量センサ、ＳＯＩ基板の製造方法および物理量センサの製造方法を提供することである。
- [001 8] 本開示の第一態様に係る容量式物理量センサは、第１基板と、絶縁膜を介して第１基板と接合される第２基板と、を備える。前記第１基板は、所定方向に変位可能とされた複数の可動電極を有する可動部と、前記可動電極と対向する第１固定電極が備えられる第１支持部を有する第１固定部と、前記可動電極と対向する第２固定電極が備えられる第２支持部を有し、前記第２支持部が前記可動部を挟んで前記前記第１支持部と反対側に配置された第２固定部と、を備える。前記絶縁膜および前記第２基板のうち少なくとも前記絶縁膜における前記可動電極および前記第１、第２固定電極と対向する部分は窪み部を有する。前記第１支持部が前記絶縁膜を介して前記第２基板と接合

されている面積と、前記第2支持部が前記絶縁膜を介して前記第2基板と接合されている面積とが等しくされる。前記容量式物理量センサは、前記可動電極と前記第1固定電極との間の容量と、前記可動電極と前記第2固定電極との間の容量との差に基づいて物理量を検出する。

[0019] 前記第2基板は、前記第1支持部における前記可動部側と反対側の端部と対向する部分に第1溝部を有し、前記第2支持部における前記可動部側と反対側の端部と対向する部分に第2溝部を有する。前記第1支持部は、前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第1溝部上に突出する。前記第2支持部は、前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第2溝部上に突出する。

[0020] 前記容量式物理量センサでは、前記第1支持部と前記第2基板との間に形成される寄生容量と、前記第2支持部と前記第2基板との間に形成される寄生容量が等しくなるため、検出誤差を抑制できる。

[0021] 本開示の第2態様に係る製造方法は、前記第1態様に係る容量式物理量センサの製造方法であり、前記第1基板として半導体層を用意し、前記第2基板として支持基板を用意する工程と、前記第2基板に前記窪み部を形成する工程と、前記第2基板に前記第1、第2溝部を形成する工程と、前記第2基板の表面に前記絶縁膜を介して前記第1基板を接合することにより、SOI基板を形成する工程と、前記第1基板に前記可動部および前記第1、第2固定部を形成する工程と、を含む。

[0022] 前記可動部および前記第1、第2固定部を形成する工程では、前記第1支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第1溝部上に突出するように第1固定部を形成し、かつ、前記第2支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第2溝部上に突出するように前記第2固定部を形成することにより、前記第1支持部のうち前記絶縁膜を介して前記第2基板と接合されている部分の面積

と、前記第 2 支持部のうち前記絶縁膜を介して前記第 2 基板と接合されている部分の面積とを等しくする。

[0023] 本開示の第 3 態様に係る製造方法は、前記第 1 態様に係る容量式物理量センサの製造方法であり、前記第 1 基板として支持基板上に絶縁膜を介して半導体層が形成された S O I 基板を用意し、前記第 2 基板として半導体基板を用意する工程と、前記第 1 基板に前記可動部および前記第 1、第 2 固定部を形成する工程と、前記第 2 基板に前記絶縁膜を形成する工程と、前記第 2 基板および前記絶縁膜のうち少なくとも前記絶縁膜に前記窪み部を形成する工程と、前記第 2 基板に前記第 1、第 2 溝部を形成する工程と、前記第 1 基板に前記絶縁膜を介して前記第 2 基板を接合する工程と、を含む。

[0024] 前記接合する工程では、前記第 1 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 1 溝部上に突出し、かつ、前記第 2 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 2 溝部上に突出するように前記第 1、第 2 基板を接合することにより、前記第 1 支持部のうち前記絶縁膜を介して前記第 2 基板と接合されている部分の面積と、前記第 2 支持部のうち前記絶縁膜を介して前記第 2 基板と接合されている部分の面積とを等しくする。

[0025] 前記第 2 態様および第 3 態様に係る製造方法では、前記第 1 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 1 溝部上に突出し、かつ、前記第 2 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 2 溝部上に突出するようにしている。このため、位置ずれが発生しても、前記第 1、第 2 支持部が前記絶縁膜を介して前記第 2 基板と接合されている部分の面積は変化せず、寄生容量も変化しない。このため、検出精度が低下することを抑制できる。

[0026] 本開示の第 4 態様に係る S O I 基板の製造方法は、一面を有するシリコン基板で構成される第 1 基板を用意する工程と、前記第 1 基板の一面に窪み部

を形成する工程と、前記第1基板を熱酸化して熱酸化膜を形成する工程と、前記第1基板の一面側に前記熱酸化膜を介して第2基板を接合する工程と、を含む。

[0027] 前記熱酸化膜を形成する工程の後、前記第1基板の一面のうちの前記窪み部の開口部における周辺部を境界領域とし、前記境界領域より面積が大きく、前記境界領域を取り囲む領域を周辺領域としたとき、前記熱酸化膜のうちの前記境界領域に形成された部分の厚さを前記周辺領域に形成された部分の厚さ以下にする熱酸化膜調整工程を行う。前記第2基板を接合する工程では、前記熱酸化膜のうちの前記周辺領域に形成された部分と前記第2基板とを接合する。

[0028] 前記第4態様に係るS O I基板の製造方法によれば、前記熱酸化膜のうちの前記周辺領域に形成された部分と前記第2基板とを接合することで前記S O I基板を構成しているため、前記熱酸化膜と前記第2基板との接合性を向上できる。

[0029] 本開示の第5態様に係る物理量センサの製造方法では、前記第4態様に係る製造方法で製造したS O I基板を用意する工程と、前記第2基板に、所定方向に変位可能とされた複数の可動電極を有する可動部と、前記可動電極と対向する第1固定電極が備えられる第1支持部を有する第1固定部と、前記可動電極と対向する第2固定電極が備えられる第2支持部を有し、前記第2支持部が前記可動部を挟んで前記第1支持部と反対側に配置された第2固定部と、を含んで構成されるセンシング部を形成する工程と、を行う。

[0030] 前記S O I基板を用意する工程における前記熱酸化膜調整工程では、前記熱酸化膜のうちの前記第1支持部における前記可動部側と反対側の端部と対向する部分に第1溝部を形成すると共に、前記第2支持部における前記可動部側と反対側の端部と対向する部分に第2溝部を形成する工程を行う。前記センシング部を形成する工程では、前記第1支持部における前記可動部側の端部の一部が前記窪み部の壁面に形成された前記熱酸化膜で囲まれる空間に突出すると共に前記可動部側と反対側の端部の一部が前記第1溝部上に突出

するように第 1 固定部を形成し、かつ、前記第 2 支持部における前記可動部側の端部の一部が前記空間に突出すると共に前記可動部側と反対側の端部の一部が前記第 2 溝部上に突出するように前記第 2 固定部を形成することにより、前記第 1 支持部のうちの前記熱酸化膜を介して前記第 1 基板と接合されている部分の面積と、前記第 2 支持部のうちの前記熱酸化膜を介して前記第 1 基板と接合されている部分の面積とを等しくする。

[0031] 前記第 5 態様に係る物理量センサの製造方法では、位置ずれが発生しても、前記第 1、第 2 支持部における前記熱酸化膜を介して前記第 1 基板と接合されている部分の面積が変化せず、寄生容量も変化しない。このため、検出精度が低下することを抑制できる。

[0032] 本開示の第 6 態様に係る S O I 基板は、一面を有し、前記一面に窪み部が形成されたシリコン基板で構成される第 1 基板と、前記第 1 基板に形成された熱酸化膜と、前記第 1 基板の一面側に前記熱酸化膜を介して配置された第 2 基板と、を備える。

[0033] 前記熱酸化膜は、前記第 1 基板の一面のうちの前記窪み部の開口部における周辺部を境界領域とし、前記境界領域より面積が大きく、前記境界領域を取り囲む領域を周辺領域としたとき、前記熱酸化膜のうちの前記境界領域に形成された部分の厚さが前記周辺領域に形成された部分の厚さ以下にされている。前記第 2 基板は、前記熱酸化膜のうちの前記周辺領域に形成された部分と接合される。前記熱酸化膜のうちの前記一面に形成された部分と前記窪み部の壁面に形成された部分とを連結する境界部と前記第 2 基板との間には、緩和空間が構成されている。

[0034] 前記第 6 態様に係る S O I 基板は、使用環境が高温に変化して前記熱酸化膜が膨張する場合、前記熱酸化膜が前記緩和空間に膨張でき、前記熱酸化膜と前記第 2 基板との間に熱応力が発生することを抑制できる。

[0035] 本開示の第 7 態様に係る物理量センサは、前記第 6 態様に係る S O I 基板を備え、前記第 2 基板に、所定方向に変位可能とされた複数の可動電極を有する可動部と、前記可動電極と対向する第 1 固定電極が備えられる第 1 支持

部を有する第 1 固定部と、前記可動電極と対向する第 2 固定電極が備えられる第 2 支持部を有し、前記第 2 支持部が前記可動部を挟んで前記第 1 支持部と反対側に配置された第 2 固定部と、を含んで構成されるセンシング部が形成されている。

[0036] 前記熱酸化膜には、前記第 1 支持部における前記可動部側と反対側の端部と対向する部分に第 1 溝部が形成されていると共に、前記第 2 支持部における前記可動部側と反対側の端部と対向する部分に第 2 溝部が形成されている。前記第 1 支持部は、前記可動部側の端部の一部が前記窪み部の壁面に形成された前記熱酸化膜で囲まれる空間に突出すると共に前記可動部側と反対側の端部の一部が前記第 1 溝部上に突出する。前記第 2 支持部は、前記可動部側の端部の一部が前記空間に突出すると共に前記可動部側と反対側の端部の一部が前記第 2 溝部上に突出する。前記第 1 支持部のうちの前記熱酸化膜を介して前記第 1 基板と接合されている部分の面積と、前記第 2 支持部のうちの前記熱酸化膜を介して前記第 1 基板と接合されている部分の面積とが等しくされている。

[0037] 前記第 7 態様に係る物理量センサでは、前記第 1 支持部と前記第 1 基板との間に形成される寄生容量と、前記第 2 支持部と前記第 1 基板との間に形成される寄生容量が等しくなるため、検出精度が低下することを抑制できる。

図面の簡単な説明

[0038] 本開示における上記あるいは他の目的、構成、利点は、下記の図面を参照しながら、以下の詳細説明から、より明白となる。図面において、

[図1] 図 1 は、本開示の第 1 実施形態における容量式物理量センサの平面図である。

[図2] 図 2 は、図 1 の II _ II 線に沿った容量式物理量センサの断面図である。

[図3] 図 3 (a) ~ 図 3 (d) は、図 1 に示す容量式物理量センサの製造工程を示す断面図である。

[図4] 図 4 (a) は図 3 (d) の工程において位置ずれがない場合の第 1 支持部近傍の断面図であり、図 4 (b) は図 3 (d) の工程において位置ずれが

ある場合の第 1 支持部近傍の断面図である。

[図5] 図 5 は、本開示の第 2 実施形態における容量式物理量センサの断面図である。

[図6] 図 6 は、図 5 とは別断面の容量式物理量センサの断面図である。

[図7] 図 7 (a) ～図 7 (c) は、図 5 に示す容量式物理量センサの製造工程を示す断面図である。

[図8] 図 8 は、本開示の第 3 実施形態における容量式物理量センサの平面図である。

[図9] 図 9 は、図 8 のIX_IX線に沿った容量式物理量センサ断面図である。

[図10] 図 10 は、本開示の第 4 実施形態における容量式物理量センサの平面図である。

[図11] 図 11 は、図 10 のXI—XI線に沿った容量式物理量センサの断面図である。

[図12] 図 12 は、本開示の第 5 実施形態における容量式物理量センサの断面図である。

[図13] 図 13 は、本開示の第 6 実施形態における容量式物理量センサの断面図である。

[図14] 図 14 は、本開示の第 7 実施形態における容量式物理量センサの断面図である。

[図15] 図 15 は、本開示の第 8 実施形態における加速度センサの平面図である。

[図16] 図 16 は、図 15 のXVI—XVI線に沿った加速度センサの断面図である。

[図17] 図 17 は、図 16 の領域XVIIの拡大図である。

[図18] 図 18 (a) ～図 18 (e) は、図 15 に示す加速度センサの製造工程を示す断面図である。

[図19] 図 19 は、図 18 (b) 中の領域XIXの拡大図である。

[図20] 図 20 (a) ～図 20 (f) は、本開示の第 9 実施形態における加速

度センサの製造工程を示す断面図である。

[図21] 図 2 1 は、図 2 0 (f) 中の領域XXIの拡大図である。

[図22] 図 2 2 は、本開示の第 1 0 実施形態における加速度センサの平面図である。

[図23] 図 2 3 は、図 2 2 のXXIII—XXIII線に沿った加速度センサの断面図である。

[図24] 図 2 4 (a) は、図 1 8 (e) の工程において位置ずれがある場合の第 1 支持部近傍の断面図であり、図 2 4 (b) は、図 1 8 (e) の工程において位置ずれがない場合の第 1 支持部近傍の断面図である。

発明を実施するための形態

[0039] 以下、本開示の実施形態について図に基づいて説明する。なお、以下の各実施形態相互において、互いに同一もしくは均等である部分には、同一符号を付して説明を行う。

[0040] (第 1 実施形態)

本開示の第 1 実施形態について図面を参照しつつ説明する。なお、本実施形態では、容量式物理量センサとして、加速度を検出するセンシング部が形成された加速度センサを例に挙げて説明する。

[0041] 図 1 および図 2 に示されるように、本実施形態の加速度センサは、支持基板 1 1 と、支持基板 1 1 上に配置された絶縁膜 1 2 と、絶縁膜 1 2 を挟んで支持基板 1 1 と反対側に配置された半導体層 1 3 とを有する S O I 基板 1 4 を用いて構成されている。

[0042] なお、支持基板 1 1 および半導体層 1 3 はシリコン基板等であり、絶縁膜 1 2 は S i O 2 等である。また、本実施形態では、半導体層 1 3 が容量式物理量センサの第 1 基板に相当し、支持基板 1 1 が容量式物理量センサの第 2 基板に相当している。

[0043] S O I 基板 1 4 には、周知のマイクロマシン加工が施されてセンシング部 1 5 が形成されている。具体的には、半導体層 1 3 には、溝部 1 6 が形成されることによって櫛歯形状の梁構造体を有する可動部 2 0 および第 1、第 2

固定部 30、40 が形成されており、この梁構造体によって加速度に応じたセンサ信号を出力するセンシング部 15 が形成されている。

[0044] そして、支持基板 11 および絶縁膜 12 のうち梁構造体の形成領域に対応した部分は除去されて窪み部 17 が形成されている。窪み部 17 は、後述する可動電極 24 および第 1、第 2 固定電極 31、41 が支持基板 11 および絶縁膜 12 に接触することを防止するためのものである。

[0045] 可動部 20 は、窪み部 17 上を横断するように配置されており、矩形状の錘部 21 における長手方向の両端が梁部 22 を介してアンカー部 23a、23b に一体に連結した構成とされている。アンカー部 23a、23b は、窪み部 17 の開口縁部で絶縁膜 12 を介して支持基板 11 に支持されている。これにより、錘部 21 および梁部 22 は、窪み部 17 に臨んだ状態となっている。

[0046] ここで、図 1 および図 2 中の x 軸、 y 軸、 z 軸の各方向について説明する。図 1 および図 2 中では、 x 軸方向は錘部 21 の長手方向である。 y 軸方向は SOI 基板 14 の面内において x 軸と直交する方向である。 z 軸方向は、SOI 基板 14 の平面方向と直交する方向である。

[0047] 梁部 22 は、平行な 2 本の梁がその両端で連結された矩形枠状とされており、2 本の梁の長手方向と直交する方向に変位するバネ機能を有している。具体的には、梁部 22 は、 x 軸方向の成分を含む加速度を受けたとき、錘部 21 を x 軸方向へ変位させると共に、加速度の消失に応じて元の状態に復元させるようになっている。したがって、このような梁部 22 を介して支持基板 11 に連結された錘部 21 は、加速度の印加に応じて、窪み部 17 上に於いて梁部 22 の変位方向 (x 軸方向) へ変位可能となっている。

[0048] また、可動部 20 は、錘部 21 の長手方向と直交した方向 (y 軸方向) に、錘部 21 の両側面から互いに反対方向へ一体的に突出形成された複数の可動電極 24 を備えている。図 1 では、可動電極 24 は、錘部 21 の左側および右側に各々 4 個ずつ突出して形成されており、窪み部 17 に臨んだ状態となっている。また、各可動電極 24 は、錘部 21 および梁部 22 と一体的

に形成されており、梁部 22 が変位することによって錘部 21 と共に x 軸方向に変位可能となっている。

[0049] 第 1、第 2 固定部 30、40 は、窪み部 17 の開口縁部のうち、アンカー部 23a、23b が支持されている部分以外にて、絶縁膜 12 を介して支持基板 11 に支持されている。すなわち、第 1、第 2 固定部 30、40 は、可動部 20 を挟むように配置されている。図 1 では、第 1 固定部 30 が可動部 20 に対して紙面左側に配置され、第 2 固定部 40 が可動部 20 に対して紙面右側に配置されている。そして、第 1、第 2 固定部 30、40 は互いに電氣的に独立している。

[0050] また、第 1、第 2 固定部 30、40 は、可動電極 24 の側面と所定の検出間隔を有するように平行した状態で対向配置された複数個の第 1、第 2 固定電極 31、41 と、絶縁膜 12 を介して支持基板 11 に支持された第 1、第 2 支持部 32、42 とを有している。

[0051] 第 1、第 2 固定電極 31、41 は、図 1 では 4 個ずつ形成されており、可動電極 24 における櫛歯の隙間にかみ合うように櫛歯状に配列されている。そして、各支持部 32、42 に片持ち状に支持されることにより、窪み部 17 に臨んだ状態となっている。

[0052] 第 1 支持部 32 は、第 1 固定電極 31 が備えられる第 1 連結部 32a と、第 1 連結部 32a を外部回路と電氣的にするための第 1 接続部 32b とを有している。また、第 2 支持部 42 は、第 2 固定電極 41 が備えられる第 2 連結部 42a と、第 2 連結部 42a を外部回路と電氣的にするための第 2 接続部 42b とを有している。

[0053] 第 1、第 2 連結部 32a、42a は、本実施形態では、長辺が錘部 21 の長手方向 (x 軸方向) と平行となる平面矩形状とされており、それぞれ可動部 20 側の端部に第 1、第 2 固定電極 31、41 を備えている。そして、第 1、第 2 連結部 32a、42a のうち可動部 20 側の端部は、それぞれ窪み部 17 上に突出している。

[0054] 第 1、第 2 接続部 32b、42b は、それぞれ第 1、第 2 連結部 32a、

4 2 a と接続され、第 1、第 2 接続部 3 2 b、4 2 b の所定箇所がボンディングワイヤ（図示せず）等を介して外部回路と電氣的に接続されている。

[0055] なお、可動部 2 0 は、アンカー部 2 3 b がボンディングワイヤ（図示せず）等を介して外部回路と電氣的に接続されている。同様に、溝部 1 6 を隔てて可動部 2 0、第 1、第 2 固定部 3 0、4 0 の周囲に位置する周辺部 6 0 もボンディングワイヤ（図示せず）等を介して外部回路と電氣的に接続されている。

[0056] また、支持基板 1 1 および絶縁膜 1 2 には、第 1 連結部 3 2 a のうち可動部 2 0 側と反対側の端部と対向する部分に第 1 溝部 1 8 a が形成されている。同様に、支持基板 1 1 および絶縁膜 1 2 には、第 2 連結部 4 2 a のうち可動部 2 0 側と反対側の端部と対向する部分に第 2 溝部 1 8 b が形成されている。

[0057] 具体的には、第 1、第 2 溝部 1 8 a、1 8 b は、第 1、第 2 連結部 3 2 a、4 2 a と窪み部 1 7 における開口部との境界に沿った方向（x 軸方向）に延設されている。

[0058] そして、第 1、第 2 連結部 3 2 a、4 2 a は、それぞれ可動部 2 0 側と反対側の端部が第 1、第 2 溝部 1 8 a、1 8 b 上に突出している。詳述すると、第 1 連結部 3 2 a は、第 1 連結部 3 2 a（第 1 支持部 3 2）と第 1 溝部 1 8 a における開口部との境界の方向と長さが、第 1 連結部 3 2 a（第 1 支持部 3 2）と窪み部 1 7 における開口部との境界の方向と長さが等しくなるように、第 1 溝部 1 8 a 上に突出している。同様に、第 2 連結部 4 2 a は、第 2 連結部 4 2 a（第 2 支持部 4 2）と第 2 溝部 1 8 b における開口部との境界の方向と長さが、第 2 連結部 4 2 a（第 2 支持部 4 2）と窪み部 1 7 における開口部との境界の方向と長さが等しくなるように、第 2 溝部 1 8 b 上に突出している。

[0059] なお、境界の方向と長さが等しいとは、完全に一致する場合に加えて、製造誤差等によって生じる若干の誤算を含むものである。

[0060] そして、第 1、第 2 連結部 3 2 a、4 2 a および第 1、第 2 接続部 3 2 b

、42bからなる第1、第2支持部32、42は、絶縁膜12を介して支持基板11と接合されている部分の面積（対向する部分の面積）が互いに等しくされている。すなわち、第1支持部32と支持基板11との間に形成される寄生容量と、第2支持部42と支持基板11との間に形成される寄生容量とが等しくされている。

[0061] なお、面積が等しいとは、完全に一致する場合に加えて、製造誤差等によって生じる若干の誤差を含むものである。

[0062] すなわち、本実施形態の容量式物理量センサでは、可動電極24と第1固定電極31との間に形成される検出容量と、第1支持部32と支持基板11との間に形成される寄生容量とからなる第1容量が構成されている。同様に、可動電極24と第2固定電極41との間に形成される検出容量と、第2支持部42と支持基板11との間に形成される寄生容量とからなる第2容量が構成されている。そして、x軸方向に加速度が印加されると、梁部22のバネ機能によってアンカー部23a、23bを除く可動部20全体が一体的にx軸方向へ変位し、可動電極24の変位に応じて検出容量が変化するようにになっている。

[0063] 以上が本実施形態における容量式物理量センサの構成である。このような容量式物理量センサでは、第1容量と第2容量との容量差に基づいて加速度が検出される。このとき、第1容量に含まれる寄生容量と、第2容量に含まれる寄生容量は、上記のように等しくされている。このため、第1容量と第2容量との容量差を演算したときに互いの寄生容量がキャンセルされ、検出誤差を抑制できる。

[0064] 次に、上記容量式物理量センサの製造方法について図3（a）～図3（d）を参照しつつ説明する。

[0065] まず、図3（a）に示されるように、支持基板11上に絶縁膜12を形成する。次に、図3（b）に示されるように、絶縁膜12上にレジストや酸化膜等のマスク（図示せず）を形成し、窪み部17、第1、第2溝部18a、18bの形成予定領域が開口するように当該マスクをパターニングする。続

いて、例えば、R I E等によって絶縁膜 12 および支持基板 11 をエッチングして窪み部 17 および第 1、第 2 溝部 18 a、18 b を形成する。

[0066] 続いて、図 3 (c) に示されるように、絶縁膜 12 と半導体層 13 とを接合して S O I 基板 14 を形成する。絶縁膜 12 と半導体層 13 との接合は、特に限定されるものではないが、例えば、次のように行うことができる。

[0067] まず、絶縁膜 12 の表面 (接合面) および半導体層 13 の表面 (接合面) に N_2 プラズマ、 O_2 プラズマ、または A r イオンビームを照射し、絶縁膜 12 および半導体層 13 の各表面 (接合面) を活性化させる。

[0068] 次に、適宜形成されたアライメントマークを用いて赤外顕微鏡等によりアライメントを行い、室温〜550℃の低温で絶縁膜 12 および半導体層 13 をいわゆる直接接合により接合する。

[0069] なお、ここでは直接接合を例に挙げて説明したが、絶縁膜 12 と半導体層 13 とは、陽極接合や中間層接合等の接合技術によって接合されてもよい。また、接合後に、高温アニール等の接合品質を向上させる処理を行ってもよい。さらに、接合後に、半導体層 13 を研削研磨によって所望の厚さに加工してもよい。

[0070] その後、図 3 (d) に示されるように、半導体層 13 上にレジストや酸化膜等のマスク (図示せず) を形成し、溝部 16 の形成予定領域が開口するように当該マスクをパターニングする。続いて、例えば、R I E等によって半導体層 13 をエッチングして溝部 16 を形成する。これにより、可動部 20 および第 1、第 2 固定部 30、40 が形成されて上記容量式物理量センサが製造される。

[0071] なお、第 1 固定部 30 を形成する際には、第 1 連結部 32 a のうち可動部 20 側の端部が窪み部 17 上に突出すると共に、可動部 20 側と反対側の端部が第 1 溝部 18 a 上に突出するように第 1 固定部 30 を形成する。同様に、第 2 固定部 40 を形成する際には、第 2 連結部 42 a のうち可動部 20 側の端部が窪み部 17 上に突出すると共に、可動部 20 側と反対側の端部が第 2 溝部 18 b 上に突出するように第 2 固定部 40 を形成する。

[0072] このとき、例えば、マスクをパターニングする際に数 μm 程度の位置ずれが発生し、可動部 20 および第 1、第 2 固定部 30、40 が全体的に第 1 固定部 30 側 (y 軸方向) に位置ずれすることがある。この場合、図 4 (b) に示されるように、第 1 連結部 32 a のうち窪み部 17 上に突出する部分の長さ L_1 が短くなり、第 1 溝部 18 a に突出する部分の長さ L_2 が長くなる。

[0073] しかしながら、第 1 連結部 32 a のうち窪み部 17 および第 1 溝部 18 a に突出する部分の長さの和は、位置ずれが発生しなかった場合 (図 4 (a)) と位置ずれが発生した場合 (図 4 (b)) とで等しい。つまり、第 1 連結部 32 a のうち絶縁膜 12 を介して支持基板 11 と接合されている部分の面積 (支持基板 11 と対向する部分の面積) は変化せず、第 1 連結部 32 a と支持基板 11 との間に形成される寄生容量も変化しない。同様に、特に図示しないが、位置ずれが発生したとしても、第 2 連結部 42 a のうち窪み部 17 および第 2 溝部 18 b に突出する部分の長さの和は変化せず、第 2 連結部 42 a と支持基板 11 との間に形成される寄生容量は変化しない。すなわち、第 1、第 2 溝部 18 a、18 b の y 軸方向の長さ (幅) を製造上起こりうる位置ずれ量より予め大きく設けておくことにより、上記のように位置ずれが発生したとしても、寄生容量が変化することを抑制できる。

[0074] このため、上記のように容量式物理量センサを製造することにより、位置ずれが発生したとしても、寄生容量が変化しない容量式物理量センサとすることができる。

[0075] 以上説明したように、本実施形態の容量式物理量センサでは、第 1、第 2 溝部 18 a、18 b が形成されており、第 1、第 2 支持部 32、42 は、それぞれ一部が窪み部 17 および第 1、第 2 溝部 18 a、18 b 上に突出している。そして、絶縁膜 12 を介して支持基板 11 と接合されている部分の面積 (対向する部分の面積) が互いに等しくされている。このため、第 1、第 2 支持部 32、42 と支持基板 11 との間に形成される寄生容量が等しくなり、検出誤差を抑制できる。

[0076] また、容量式物理量センサを製造する際には、第 1 溝部 18 a を形成し、

第 1 連結部 3 2 のうち可動部 2 0 側の端部が窪み部 1 7 上に突出すると共に、可動部 2 0 側と反対側の端部が第 1 溝部 1 8 a 上に突出するように第 1 固定部 3 0 を形成している。そして、第 2 溝部 1 8 b を形成し、第 2 連結部 4 2 a のうち可動部 2 0 側の端部が窪み部 1 7 上に突出すると共に、可動部 2 0 側と反対側の端部が第 2 溝部 1 8 b 上に突出するように第 2 固定部 4 0 を形成している。

[0077] このため、可動部 2 0 および第 1、第 2 固定部 3 0、4 0 を形成する際、可動部 2 0 および第 1、第 2 固定部 3 0、4 0 が全体的に y 軸方向に位置ずれしたとしても、第 1、第 2 支持部 3 2、4 2 のうち絶縁膜 1 2 を介して支持基板 1 1 と接合されている部分の面積（支持基板 1 1 と対向する部分の面積）は変化しない。すなわち、第 1、第 2 支持部 3 2、4 2 と支持基板 1 1 との間に形成される寄生容量は変化しない。したがって、位置ずれが発生したとしても、寄生容量が変化せず、検出誤差を抑制できる容量式物理量センサを製造できる。

[0078] なお、上記では、y 軸方向の位置ずれを例に挙げて説明したが、製造上発生しうる x 軸方向および z 軸周りの回転方向の位置ずれが発生したとしても、本実施形態によれば、寄生容量が変化せず、検出誤差を抑制できる容量式物理量センサを製造できる。

[0079] （第 2 実施形態）

本開示の第 2 実施形態について説明する。本実施形態は、第 1 実施形態に対して半導体層 1 3 にキャップ部を接合したものであり、その他に関しては第 1 実施形態と同様であるため、ここでは説明を省略する。

[0080] 図 5 および図 6 に示されるように、本実施形態では、センシング部 1 5 に水や異物等が付着することを抑制するために、半導体層 1 3 にセンシング部 1 5 を気密封止するようにキャップ部 5 0 が備えられている。なお、図 5 における S O I 基板 1 4 は、図 1 中の II—II 線に相当する断面図であり、キャップ部 5 0 は II—II 線に相当する部分の断面図である。また、図 6 における S O I 基板 1 4 は、図 1 中の VI—VI 線に相当する断面図であり、キャップ部

50はVI—VI線に相当する部分の断面図である。

[0081] キャップ部50は、半導体基板51の一面51aに絶縁膜52が形成されていると共に他面51bに絶縁膜53が形成されて構成されており、絶縁膜52が半導体層13と接合されている。そして、半導体基板51および絶縁膜52のうち可動電極24および第1、第2固定電極31、41と対向する部分に窪み部54が形成されている。この窪み部54は、窪み部17と同様に、可動電極24および第1、第2固定電極31、41が半導体基板51および絶縁膜52と接触することを防止するものである。

[0082] なお、本実施形態では、半導体層13が容量式物理量センサの第1基板に相当し、支持基板11および半導体基板51が容量式物理量センサの第2基板に相当する。すなわち、本実施形態の容量式物理量センサは、2つの第2基板の間に第1基板が配置されたものといえる。

[0083] また、半導体基板51および絶縁膜52には、第1連結部32aのうち可動部20側と反対側の端部と対向する部分に第1溝部55aが形成されており、第2連結部42aのうち可動部20側と反対側の端部と対向する部分に第2溝部55bが形成されている。

[0084] 具体的には、第1、第2溝部55a、55bは、第1、第2連結部32a、42aと窪み部54における開口部との境界に沿った方向（x軸方向）に延設されている。

[0085] また、第1、第2連結部32a、42aは、可動部20側と反対側の端部が第1、第2溝部55a、55b上に突出している。詳述すると、第1連結部32aは、第1連結部32a（第1支持部32）と第1溝部55aにおける開口部との境界の方向と長さが、第1連結部32a（第1支持部32）と窪み部54における開口部との境界の方向と長さが等しくなるように、第1溝部55a上に突出している。同様に、第2連結部42aは、第2連結部42a（第2支持部42）と第2溝部55bにおける開口部との境界の方向と長さが、第2連結部42a（第2支持部42）と窪み部54における開口部との境界の方向と長さが等しくなるように、第2溝部55b上に突出してい

る。

[0086] そして、第 1、第 2 連結部 3 2 a、4 2 a は、絶縁膜 5 2 を介して半導体基板 5 1 と接合されている部分の面積（対向する部分の面積）が互いに等しくされている。すなわち、第 1 連結部 3 2 a と半導体基板 5 1 との間に形成される寄生容量と、第 2 連結部 4 2 a と半導体基板 5 1 との間に形成される寄生容量とが等しくされている。

[0087] また、キャップ部 5 0 には、該キャップ部 5 0 を S O I 基板 1 4 とキャップ部 5 0 との積層方向に貫通する 4 つの貫通電極部 5 6 が形成されている。具体的には、各貫通電極部 5 6 は、絶縁膜 5 3、半導体基板 5 1、絶縁膜 5 2 を貫通する孔部 5 6 a と、この孔部 5 6 a の壁面に形成された絶縁膜 5 6 b と、この絶縁膜 5 6 b の上に形成された貫通電極 5 6 c と、パッド 5 6 d とにより構成されている。

[0088] そして、4 つの貫通電極部 5 6 のうちの 1 つは、アンカー部 2 3 b に電氣的に接続されている。また、4 つの貫通電極部 5 6 のうちの 2 つは、第 1、第 2 接続部 3 2 b、4 2 b にそれぞれ電氣的に接続されている。そして、4 つの貫通電極部 5 6 のうちの 1 つは、周辺部 6 0 に電氣的に接続されている。

[0089] なお、図 6 では、孔部 5 6 a が円錐状とされているものを図示しているが、孔部 5 6 a は円筒状とされていてもよいし、角筒状とされていてもよい。また、絶縁膜 5 6 b としては、例えば、T E O S 等の絶縁材料が用いられ、貫通電極 5 6 c およびパッド 5 6 d としては、例えば、A l 等が用いられる。

[0090] さらに、本実施形態では、半導体基板 5 1 と外部回路との電氣的な接続が図れるように、電極 5 7 a およびパッド 5 7 b が形成されている。詳述すると、電極 5 7 a は、絶縁膜 5 3 に形成されたコンタクトホール 5 3 a を介して半導体基板 5 1 と接続されるように形成されている。パッド 5 7 b は、絶縁膜 5 3 上に形成されている。

[0091] そして、絶縁膜 5 3、貫通電極 5 6 c、パッド 5 6 d、電極 5 7 a、パッ

ド5 7 b 上には、保護膜 5 8 が形成されており、保護膜 5 8 にはパッド 5 6 d、5 7 b を露出させるコンタクトホール 5 8 a が形成されている。これにより、パッド 5 6 d、5 7 b と外部回路との電気的な接続が図れるようになっている。

[0092] 以上が本実施形態における容量式物理量センサの構成である。次に、このような容量式物理量センサの製造方法について説明する。

[0093] まず、図 7 (a) に示されるように、半導体基板 5 1 の一面 5 1 a に絶縁膜 5 2 を形成する。そして、図 7 (b) に示されるように、絶縁膜 5 2 上にレジストや酸化膜等のマスク (図示せず) を形成し、窪み部 5 4 および第 1、第 2 溝部 5 5 a、5 5 b の形成予定領域が開口するように当該マスクをパターンニングする。続いて、例えば、R I E 等によって絶縁膜 5 2 および半導体基板 5 1 をエッチングして窪み部 5 4 および第 1、第 2 溝部 5 5 a、5 5 b を形成する。

[0094] そして、上記図 3 (a) ～図 3 (d) の工程を行ったものを用意し、図 7 (c) に示されるように、半導体層 1 3 と絶縁膜 5 2 とを接合する。

[0095] 具体的には、第 1 連結部 3 2 a のうち可動部 2 0 側の端部が窪み部 5 4 上に突出すると共に、可動部 2 0 側と反対側の端部が第 1 溝部 5 5 a 上に突出するように半導体層 1 3 と絶縁膜 5 2 とを接合する。また、第 2 連結部 4 2 a のうち可動部 2 0 側の端部が窪み部 5 4 上に突出すると共に、可動部 2 0 側と反対側の端部が第 2 溝部 5 5 b 上に突出するように半導体層 1 3 と絶縁膜 5 2 とを接合する。

[0096] このとき、アライメントずれ等による位置ずれが発生し、可動部 2 0 および第 1、第 2 固定部 3 0、4 0 が全体的に y 軸方向に位置ずれすることがある。しかしながら、上記と同様に、第 1、第 2 溝部 5 5 a、5 5 b が形成されているため、第 1 連結部 3 2 a のうち窪み部 5 4 および第 1 溝部 5 5 a に突出する部分の長さの和は変化せず、第 1 連結部 3 2 a と支持基板 1 1 との間に形成される寄生容量は変化しない。同様に、第 2 連結部 4 2 a のうち窪み部 1 7 および第 2 溝部 1 8 b に突出する部分の長さの和は変化せず、第 2

連結部 4 2 a と支持基板 1 1 との間に形成される寄生容量は変化しない。

[0097] 続いて、特に図示しないが、アンカー部 2 3 b、第 1、第 2 接続部 3 2 b、4 2 b、および周辺部 6 0 に対応する場所の半導体基板 5 1、絶縁膜 5 2 をエッチングして除去することにより 4 つの孔部 5 6 a を形成する。その後、各孔部 5 6 a の壁面に T E O S 等の絶縁膜 5 6 b を成膜する。このとき、半導体基板 5 1 の他面 5 1 b に形成された絶縁膜にて絶縁膜 5 3 が構成される。続いて、各孔部 5 6 a の底部に形成された絶縁膜 5 6 b を除去し、半導体層 1 3 を露出させる。また、同時に絶縁膜 5 3 の一部を除去して、半導体基板 5 1 の他面 5 1 b を部分的に露出させるコンタクトホール 5 3 a を形成する。

[0098] 次に、スパッタ法や蒸着法等により A l や A l _ S i 等の金属を孔部 5 6 a に形成して貫通電極 5 6 c を形成し、各貫通電極 5 6 c とアンカー部 2 3 b、第 1、第 2 接続部 3 2 b、4 2 b、および周辺部 6 0 とをそれぞれ電氣的に接続する。このとき、電極 5 7 a も同時に形成する。そして、絶縁膜 5 3 上の金属をパターニングしてパッド 5 6 d、5 7 b を形成する。

[0099] その後、C V D 法等によって保護膜 5 8 を形成し、エッチング等によってコンタクトホール 5 8 a を形成することにより、本実施形態の容量式物理量センサが製造される。

[01 00] 以上説明したように、本実施形態では、キャップ部 5 0 を備えており、センシング部 1 5 に水や異物等が付着することを抑制できる。また、半導体基板 5 1 に第 1、第 2 溝部 5 5 a、5 5 b を形成しているため、半導体層 1 3 と絶縁膜 5 2 とを接合する際、アライメントずれ等によって位置ずれが発生しとしても、第 1 支持部 3 2 と半導体基板 5 1 との間に形成される寄生容量および第 2 支持部 4 2 と半導体基板 5 1 との間に形成される寄生容量は変化しない。このため、検出誤差を抑制できる。

[01 01] (第 3 実施形態)

本開示の第 3 実施形態について説明する。本実施形態は、第 1 実施形態に対して支持基板 1 1 および絶縁膜 1 2 に第 1、第 2 凹部を形成したものであ

り、その他に関しては第1実施形態と同様であるため、ここでは説明を省略する。

[01 02] 図8および図9に示されるように、本実施形態では、支持基板11および絶縁膜12のうち第1連結部32aと対向する部分に2つの第1凹部19aが形成されている。また、支持基板11および絶縁膜12のうち第2連結部42aと対向する部分に、第1凹部19aと同じ大きさの2つの第2凹部19bが形成されている。

[01 03] 本実施形態では、第1凹部19aは窪み部17と第1溝部18aとを連通するように形成されており、第2凹部19bは、窪み部17と第2溝部18bとを連通するように形成されている。

[01 04] このような容量式物理量センサでは、第1連結部32aと支持基板11との間に形成される寄生容量、および第2連結部42aと支持基板11との間に形成される寄生容量の大きさそのものを小さくできる。このため、もともとのS/N比（信号雑音比）を高くすることができる。

[01 05] なお、ここでは2つの第1凹部19aおよび第2凹部19bが形成されているものを説明したが、第1凹部19aおよび第2凹部19bは1つのみであってもよいし、さらに複数形成されていてもよい。

[01 06] （第4実施形態）

本開示の第4実施形態について説明する。本実施形態は、第1実施形態に対して第1、第2連結部32a、42aに第1、第2孔部を形成したものであり、その他に関しては第1実施形態と同様であるため、ここでは説明を省略する。

[01 07] 図10および図11に示されるように、本実施形態では、第1、第2連結部32a、42aには、それぞれ同じ大きさの第1、第2孔部71、72が2つずつ形成されている。具体的には、2つの第1孔部71は、第1連結部32aのうち、窪み部17上に位置する部分から第1溝部18a上に位置する部分に渡って形成されている。2つの第2孔部72は、第2連結部42aのうち、窪み部17上に位置する部分から第2溝部18b上に位置する部分

に渡って形成されている。

[01 08] このような容量式物理量センサでは、上記第 3 実施形態と同様に、それぞれの寄生容量の大きさそのものを小さくできる。このため、もともとの信号雑音比 (S N 比) を高くすることができる。

[01 09] なお、上記物理量センサは、溝部 16 を形成する際、窪み部 17 上に位置する部分から第 1、第 2 溝部 18 a、18 b 上に位置する部分に渡る第 1、第 2 孔部 7 1、7 2 を形成することにより製造される。

[01 10] なお、ここでは 2 つの第 1 孔部 7 1 および第 2 孔部 7 2 が形成されているものを説明したが、第 1 孔部 7 1 および第 2 孔部 7 2 は 1 つのみであってもよいし、さらに複数形成されていてもよい。

[01 11] (第 5 実施形態)

本開示の第 5 実施形態について説明する。本実施形態は、第 2 実施形態に対して窪み部 17 および第 1、第 2 溝部 18 a、18 b の形状を変更したものであり、その他に関しては第 1 実施形態と同様であるため、ここでは説明を省略する。

[01 12] 図 12 に示されるように、本実施形態では、窪み部 17 および第 1、第 2 溝部 18 a、18 b は、絶縁膜 12 のみに形成されている。このような容量式物理量センサとしても、第 1、第 2 溝部 18 a、18 b、55 a、55 b がそれぞれ形成されているため、上記第 2 実施形態と同様の効果を得ることができる。

[01 13] (第 6 実施形態)

本開示の第 6 実施形態について説明する。本実施形態は、第 2 実施形態に対して窪み部 54 および第 1、第 2 溝部 55 a、55 b の形状を変更したものであり、その他に関しては第 1 実施形態と同様であるため、ここでは説明を省略する。

[01 14] 図 13 に示されるように、本実施形態では、窪み部 54 および第 1、第 2 溝部 55 a、55 b は絶縁膜 52 のみに形成されている。このような容量式物理量センサとしても、第 1、第 2 溝部 18 a、18 b、55 a、55 b が

それぞれ形成されているため、上記第 2 実施形態と同様の効果を得ることができる。

[01 15] (第 7 実施形態)

本開示の第 7 実施形態について説明する。本実施形態は、第 2 実施形態に対して窪み部 17、54 および第 1、第 2 溝部 18a、18b、55a、55b の形状を変更したものであり、その他に関しては第 1 実施形態と同様であるため、ここでは説明を省略する。

[01 16] 図 12 に示されるように、本実施形態では、窪み部 17 および第 1、第 2 溝部 18a、18b は、絶縁膜 12 のみに形成されている。また、窪み部 54 および第 1、第 2 溝部 55a、55b は絶縁膜 52 のみに形成されている。

[01 17] このような容量式物理量センサとしても、第 1、第 2 溝部 18a、18b、55a、55b がそれぞれ形成されているため、上記第 2 実施形態と同様の効果を得ることができる。

[01 18] (第 8 実施形態)

本開示の第 8 実施形態について図面を参照しつつ説明する。図 15 および図 16 に示されるように、本実施形態の加速度センサは、一面 110a および他面 110b を有する支持基板 110 と、支持基板 110 に形成された熱酸化膜 120 と、熱酸化膜 120 を挟んで支持基板 110 と反対側に配置された半導体層 130 とを有する SOI 基板 101 を用いて構成されている。

[01 19] なお、支持基板 110 および半導体層 130 はシリコン基板で構成されている。また、本実施形態では、支持基板 110 が SOI 基板の第 1 基板に相当し、半導体層 130 が SOI 基板の第 2 基板に相当している。

[01 20] SOI 基板 101 には、周知のマイクロマシン加工が施されてセンシング部 131 が形成されている。具体的には、半導体層 130 には、溝部 132 が形成されることによって櫛歯形状の梁構造体を有する可動部 140 および第 1、第 2 固定部 150、160 が形成されており、この梁構造体によって加速度に応じたセンサ信号を出力するセンシング部 131 が形成されている。

。

[0121] また、支持基板 110 のうちの梁構造体の形成領域に対応した部分には、窪み部 111 が形成されている。そして、熱酸化膜 120 は、窪み部 111 の壁面を含む支持基板 110 の全面に形成されている。つまり、熱酸化膜 120 は、支持基板 110 の他面 110b や側面にも形成されている。

[0122] 熱酸化膜 120 は、図 17 に示されるように、支持基板 110 の一面 110a のうちの窪み部 111 の開口部における周辺部分を境界領域 112a とし、当該境界領域 112a を取り囲む領域を周辺領域 112b としたとき、境界領域 112a に形成されている部分の厚さが周辺領域 112b に形成されている部分の厚さ以下とされている。本実施形態では、熱酸化膜 120 は、境界領域 112a に形成されている部分の厚さが周辺領域 112b に形成されている部分の厚さより薄くされている。なお、境界領域 112a は、周辺領域 112b より面積が小さくされている。

[0123] そして、半導体層 130 は、熱酸化膜 120 のうちの周辺領域 112b に形成された部分と接合されている。これにより、熱酸化膜 120 のうちの支持基板 110 の一面 110a に沿って形成された部分と窪み部 111 の壁面に沿って形成された部分とを連結する境界部 120a と、半導体層 130 との間に緩和空間 170 が構成されている。つまり、熱酸化膜 120 のうちの境界領域 112a に形成された部分と半導体層 130 との間には、緩和空間 170 が構成されている。

[0124] 図 15 および図 16 に示されるように、半導体層 130 に形成された可動部 140 は、窪み部 111 上を横断するように配置されており、矩形状の錘部 141 における長手方向の両端が梁部 142 を介してアンカー部 143a、143b に一体に連結した構成とされている。アンカー部 143a、143b は、窪み部 111 の開口縁部で熱酸化膜 120 を介して支持基板 110 に支持されている。これにより、錘部 141 および梁部 142 は、窪み部 111 の壁面に形成された熱酸化膜 120 で囲まれる空間 113（以下では、単に空間 113 という）に臨んだ状態となっている。

- [01 25] ここで、図 1 5 および図 1 6 中の x 軸方向、 y 軸方向、 z 軸方向の各方向について説明する。図 1 5 および図 1 6 中では、 x 軸方向は錘部 1 4 1 の長手方向である。 y 軸方向は S O I 基板 1 0 1 の面内において x 軸と直交する方向である。 z 軸方向は、S O I 基板 1 0 1 の平面方向と直交する方向である。
- [01 26] 梁部 1 4 2 は、平行な 2 本の梁がその両端で連結された矩形枠状とされており、2 本の梁の長手方向と直交する方向に変位するバネ機能を有している。具体的には、梁部 1 4 2 は、 x 軸方向の成分を含む加速度を受けたとき、錘部 1 4 1 を x 軸方向へ変位させると共に、加速度の消失に応じて元の状態に復元させるようになっている。したがって、このような梁部 1 4 2 を介して支持基板 1 1 0 に連結された錘部 1 4 1 は、加速度の印加に応じて、窪み部 1 1 1 上にて梁部 1 4 2 の変位方向 (x 軸方向) へ変位可能となっている。
- [01 27] また、可動部 1 4 0 は、錘部 1 4 1 の長手方向と直交した方向 (y 軸方向) に、錘部 1 4 1 の両側面から互いに反対方向へ一体的に突出形成された複数の可動電極 1 4 4 を備えている。図 1 5 では、可動電極 1 4 4 は、錘部 1 4 1 の左側および右側に各々 4 個ずつ突出して形成されており、空間 1 1 3 に臨んだ状態となっている。また、各可動電極 1 4 4 は、錘部 1 4 1 および梁部 1 4 2 と一体的に形成されており、梁部 1 4 2 が変位することによって錘部 1 4 1 と共に x 軸方向に変位可能となっている。
- [01 28] 第 1、第 2 固定部 1 5 0、1 6 0 は、同じ形状とされており、窪み部 1 1 1 の開口縁部のうち、アンカー部 1 4 3 a、1 4 3 b が支持されている部分以外にて、熱酸化膜 1 2 0 を介して支持基板 1 1 0 に支持されている。すなわち、第 1、第 2 固定部 1 5 0、1 6 0 は、可動部 1 4 0 を挟むように配置されている。図 1 5 では、第 1 固定部 1 5 0 が可動部 1 4 0 に対して紙面左側に配置され、第 2 固定部 1 6 0 が可動部 1 4 0 に対して紙面右側に配置されている。そして、第 1、第 2 固定部 1 5 0、1 6 0 は互いに電氣的に独立している。

- [01 29] また、第 1、第 2 固定部 150、160 は、可動電極 144 の側面と所定の検出間隔を有するように平行した状態で対向配置された複数個の第 1、第 2 固定電極 151、161 と、熱酸化膜 120 を介して支持基板 110 に支持された第 1、第 2 支持部 152、162 とを有している。
- [01 30] 第 1、第 2 固定電極 151、161 は、図 15 では 4 個ずつ形成されており、可動電極 144 における櫛歯の隙間にかみ合うように櫛歯状に配列されている。そして、各支持部 152、162 に片持ち状に支持されることにより、空間 113 に臨んだ状態となっている。
- [01 31] 第 1 支持部 152 は、第 1 固定電極 151 が備えられる第 1 連結部 152a と、第 1 連結部 152a を外部回路と電気的にするための第 1 接続部 152b とを有している。同様に、第 2 支持部 162 は、第 2 固定電極 161 が備えられる第 2 連結部 162a と、第 2 連結部 162a を外部回路と電気的にするための第 2 接続部 162b とを有している。
- [01 32] 第 1、第 2 連結部 152a、162a は、本実施形態では、長辺が錘部 141 の長手方向（x 軸方向）と平行となる平面矩形状とされており、それぞれ可動部 140 側の端部に第 1、第 2 固定電極 151、161 を備えている。そして、第 1、第 2 連結部 152a、162a のうちの可動部 140 側の端部は、それぞれ空間 113 に突出している。
- [01 33] 第 1、第 2 接続部 152b、162b は、それぞれ第 1、第 2 連結部 152a、162a と接続され、所定箇所がボンディングワイヤ（図示せず）等を介して外部回路と電気的に接続されるようになっている。なお、可動部 140 は、アンカー部 143b がボンディングワイヤ（図示せず）等を介して外部回路と電気的に接続される。
- [01 34] 以上が本実施形態における加速度センサの構成である。このような加速度センサでは、可動電極 144 と第 1 固定電極 151 との間に形成される第 1 容量と、可動電極 144 と第 2 固定電極 161 との間に形成される第 2 容量との容量差に基づいて加速度が検出される。
- [01 35] 次に、上記加速度センサの製造方法について図 18（a）～図 18（e）

を参照しつつ説明する。

[01 36] まず、図 18 (a) に示されるように、一面 110a および他面 110b を有する支持基板 110 を用意する。そして、支持基板 110 の一面 110a に図示しないレジスト等を形成し、当該レジストをマスクとしてドライエッチング等で窪み部 111 を形成する。

[01 37] 次に、図 18 (b) に示されるように、支持基板 110 を熱酸化することにより、支持基板 110 の全面に熱酸化膜 120 を形成する。このとき、図 19 に示されるように、支持基板 110 のうちの境界領域 112a では、応力が集中するため、周辺領域 112b より厚い熱酸化膜 120 が形成される。言い換えると、境界領域 112a では、熱酸化膜 120 が盛り上がって形成される。すなわち、支持基板 110 における境界領域 112a とは、熱酸化膜 120 が盛り上がって形成される部分ともいえる。

[01 38] 続いて、図 18 (c) に示されるように、熱酸化膜 120 のうちの境界領域 112a に形成された部分が露出するように、支持基板 110 の一面 110a 側にレジスト 180 を形成する。そして、当該レジスト 180 をマスクとし、ドライエッチングやウエットエッチング等を行うことにより、熱酸化膜 120 のうちの境界領域 112a に形成された部分を周辺領域 112b に形成された部分より薄膜化する熱酸化膜調整工程を行う。なお、この工程では、支持基板 110 が熱酸化膜 120 から露出しないように、熱酸化膜 120 のうちの境界領域 112a に形成された部分を周辺領域 112b に形成された部分より薄くする。

[01 39] その後、図 18 (d) に示されるように、支持基板 110 の一面 110a 側に形成された熱酸化膜 120 と半導体層 130 とを接合して SOI 基板 101 を形成する。具体的には、熱酸化膜 120 は、境界領域 112a に形成された部分が周辺領域 112b に形成された部分より薄くされているため、熱酸化膜 120 のうちの周辺領域 112b に形成された部分と半導体層 130 とを接合する。これにより、周辺領域 112b は境界領域 112a より面積が広くされているため、熱酸化膜 120 と半導体層 130 との接合性を向

上できる。

[0140] 熱酸化膜 120 と半導体層 130 との接合は、特に限定されるものではないが、例えば、次のように行うことができる。すなわち、まず、熱酸化膜 120 の表面（接合面）および半導体層 130 の表面（接合面）に N_2 プラズマ、 O_2 プラズマ、または Ar イオンビームを照射し、熱酸化膜 120 および半導体層 130 の各表面（接合面）を活性化させる。次に、適宜形成されたアライメントマークを用いて赤外顕微鏡等によりアライメントを行い、室温〜1550℃の低温で熱酸化膜 120 および半導体層 130 をいわゆる直接接合により接合する。

[0141] なお、ここでは直接接合を例に挙げて説明したが、熱酸化膜 120 と半導体層 130 とは、陽極接合や中間層接合等の接合技術によって接合されてもよい。また、接合後に、高温アニール等の接合品質を向上させる処理を行ってもよい。さらに、接合後に、半導体層 130 を研削研磨によって所望の厚さに加工してもよい。

[0142] その後、図 18（e）に示されるように、半導体層 130 上に図示しないレジストを形成し、当該レジストをマスクとしてドライエッチング等を行って溝部 132 を形成する。これにより、半導体層 130 に上記可動部 140 および第 1、第 2 固定部 150、160 を有するセンシング部 131 が形成されて上記加速度センサが製造される。なお、この工程では、熱酸化膜 120 をエッチングストッパとすることにより、窪み部 111 の底部が荒れることを抑制できる。

[0143] 以上説明したように、本実施形態では、支持基板 110 を熱酸化して熱酸化膜 120 を形成した後、熱酸化膜 120 のうちの境界領域 112a に形成された部分を周辺領域 112b に形成された部分より薄くしている。そして、熱酸化膜 120 のうちの周辺領域 112b に形成された部分と半導体層 130 とを接合することにより、SOI 基板 101 を構成している。このため、従来の SOI 基板と比較して、熱酸化膜 120 と半導体層 130 との接合性を向上できる。

[0144] また、熱酸化膜 120 のうちの支持基板 110 の一面 110a に沿って形成された部分と窪み部 111 の壁面に沿って形成された部分とを連結する境界部 120a と、半導体層 130 との間に緩和空間 170 が構成されている。このため、使用環境が高温に変化して熱酸化膜 120 が膨張する場合、熱酸化膜 120 が緩和空間 170 に膨張でき、熱酸化膜 120 と半導体層 130 との間に熱応力が発生することを抑制できる。

[0145] (第9実施形態)

本開示の第9実施形態について説明する。本実施形態は、第8実施形態に対して熱酸化膜 120 のうちの境界領域 112a に形成された部分の膜厚と周辺領域 112b に形成された部分の膜厚とを等しくするものであり、その他に関しては第8実施形態と同様であるため、ここでは説明を省略する。

[0146] 本実施形態では、まず、図20(a)に示されるように、図18(a)と同様の工程を行い、支持基板 110 に窪み部 111 を形成する。

[0147] 次に、図20(b)に示されるように、支持基板 110 における窪み部 111 の開口部を丸めるために、支持基板 110 を熱酸化して丸め用絶縁膜 190 を形成する。なお、この工程は、窪み部 111 の開口部を丸めることを主目的とするものであるため、上記図17(b)の工程で行う熱酸化より加熱温度が低くてもよいし、加熱時間が短くてもよい。また、この工程においても、支持基板 110 のうちの境界領域 112a では、応力が集中するため、周辺領域 112b より厚い丸め用絶縁膜 190 が形成される。

[0148] そして、図20(c)に示されるように、図20(b)の工程で形成した丸め用絶縁膜 190 をウエットエッチング等で除去する。

[0149] 続いて、図20(d)に示されるように、上記図18(b)と同様の工程を行い、支持基板 110 を熱酸化して支持基板 110 の全面に熱酸化膜 120 を形成する。このとき、図20(b)の工程において、窪み部 111 の開口部が丸められているため、熱酸化した際に境界領域 112a (窪み部 111 の開口部) に応力が集中することを抑制できる。このため、支持基板 110 には、一面 110a 上に膜厚がほぼ等しい熱酸化膜 120 が形成される。

つまり、熱酸化膜 120 のうちの境界領域 112 a に形成された部分の膜厚と周辺領域 112 b に形成された部分の膜厚とがほぼ等しくなる。

[0150] なお、図 20 (d) の工程は、窪み部 111 の開口部が丸められている状態で行っている。このため、熱酸化膜 120 のうちの支持基板 110 の一面 110 a に沿って形成された部分と窪み部 111 の壁面に沿って形成された部分とを連結する境界部 120 a は、丸められた窪み部 111 の開口部に沿って形成される (図 21 参照)。つまり、熱酸化膜 120 のうちの支持基板 110 の一面 110 a に沿って形成された部分と窪み部 111 の壁面に沿って形成された部分とを連結する境界部 120 a は、支持基板 110 側と反対側の面が丸められた状態となっている。

[0151] 次に、図 20 (e) に示されるように、図 18 (d) と同様の工程を行い、熱酸化膜 120 と半導体層 130 とを接合する。本実施形態では、図 20 (d) の工程において、熱酸化膜 120 のうちの境界領域 112 a に形成された部分の膜厚と周辺領域 112 b に形成された部分の膜厚とがほぼ等しくなる。このため、熱酸化膜 120 のうちの境界領域 112 a に形成された部分および周辺領域 112 b に形成された部分が半導体層 130 と接合される。

[0152] その後、図 20 (f) に示されるように、上記図 18 (e) と同様の工程を行うことにより、上記加速度センサが製造される。

[0153] なお、本実施形態においても、図 21 に示されるように、熱酸化膜 120 のうちの支持基板 110 の一面 110 a に沿って形成された部分と窪み部 111 の壁面に沿って形成された部分とを連結する境界部 120 a と、半導体層 130 との間に緩和空間 170 が構成される。

[0154] 以上説明したように、本実施形態では、熱酸化膜 120 のうちの境界領域 112 a に形成された部分および周辺領域 112 b に形成された部分が半導体層 130 と接合されるため、さらに接合性を向上しつつ、上記第 8 実施形態と同様の効果を得ることができる。

[0155] (第 10 実施形態)

本開示の第10実施形態について説明する。上記各実施形態の加速度センサでは、可動電極144と第1固定電極151との間に形成される第1容量と、可動電極144と第2固定電極161との間に形成される第2容量との容量差に基づいて加速度が検出される。しかしながら、実際には、第1容量には、第1固定部150（第1支持部152）と支持基板110との間の寄生容量が含まれ、第2容量には、第2固定部160（第2支持部162）と支持基板110との間の寄生容量が含まれる。この場合、第1容量に含まれる寄生容量と第2容量に含まれる寄生容量とが等しい場合には、第1容量と第2容量との容量差を演算する際に寄生容量がキャンセルされるため、検出精度に特に影響はない。ところが、センシング部131を形成する際のアライメントずれ等により、第1、第2連結部152a、162aのうちの可動部140側の端部が空間113に突出する長さが異なる場合がある。すると、第1固定部150（第1支持部152）と支持基板110との間の寄生容量と、第2固定部160（第2支持部162）と支持基板110との間の寄生容量が異なり、検出精度が低下してしまう。

[0156] したがって、本実施形態は、検出精度が低下することを抑制できるようにしたものであり、その他に関しては第8実施形態と同様であるため、ここでは説明を省略する。

[0157] 本実施形態では、図22および図23に示されるように、熱酸化膜120には、第1連結部152aのうちの可動部140側と反対側の端部と対向する部分に第1溝部121aが形成されている。また、熱酸化膜120には、第2連結部162aのうちの可動部140側と反対側の端部と対向する部分に第2溝部121bが形成されている。具体的には、これら第1、第2溝部121a、121bは、第1、第2連結部152a、162aのうちの熱酸化膜120との接合部分における空間113側の境界（以下では、単に第1、第2連結部152a、162aの空間113側の境界という）に沿った方向（x軸方向）に延設されている。

[0158] そして、第1、第2連結部152a、162aは、それぞれ可動部140

側と反対側の端部が第 1、第 2 溝部 121a、121b 上に突出している。
詳述すると、第 1 連結部 152a は、第 1 連結部 152a (第 1 支持部 152) と第 1 溝部 121a における開口部との境界の方向と長さが、第 1 連結部 152a (第 1 支持部 152) の空間 113 側の境界の方向と長さが等しくなるように、第 1 溝部 121a 上に突出している。同様に、第 2 連結部 162a は、第 2 連結部 162a (第 2 支持部 162) と第 2 溝部 121b における開口部との境界の方向と長さが、第 2 連結部 162a (第 2 支持部 162) の空間 113 側の境界の方向と長さが等しくなるように、第 2 溝部 121b 上に突出している。

[0159] そして、第 1、第 2 連結部 152a、162a および第 1、第 2 接続部 152b、162b からなる第 1、第 2 支持部 152、162 は、熱酸化膜 120 を介して支持基板 110 と接合されている部分の面積 (対向する部分の面積) が互いに等しくされている。すなわち、第 1 支持部 152 (第 1 固定部 150) と支持基板 110 との間に形成される寄生容量と、第 2 支持部 162 (第 2 固定部 160) と支持基板 110 との間に形成される寄生容量とが等しくされている。

[0160] なお、ここでの境界の方向と長さが等しい、および面積が等しいとは、完全に一致する場合に加えて、製造誤差等によって生じる若干の誤差を含むものである。

[0161] このような加速度センサは、上記図 18 (b) の工程において、熱酸化膜 120 に第 1、第 2 溝部 121a、121b を形成し、図 18 (e) の工程において、上記センシング部 131 を形成することによって製造される。

[0162] そして、図 18 (e) の工程では、マスク (レジスト) をパターニングする際に数 μm 程度の位置ずれが発生し、例えば、可動部 140 および第 1、第 2 固定部 150、160 が全体的に第 1 固定部 150 側 (y 軸方向) に位置ずれすることがある。この場合、図 24 (a) に示されるように、第 1 連結部 152a のうちの空間 113 に突出する部分の長さ L_3 が短くなり、第 1 溝部 121a に突出する部分の長さ L_4 が長くなる。

- [01 63] しかしながら、第 1 連結部 1 5 2 a のうちの空間 1 1 3 および第 1 溝部 1 2 1 a に突出する部分の長さの和は、位置ずれが発生しなかった場合（図 2 4（b））と位置ずれが発生した場合（図 2 4（a））とで等しい。つまり、第 1 連結部 1 5 2 a のうちの熱酸化膜 1 2 0 を介して支持基板 1 1 0 と接合されている部分の面積（支持基板 1 1 0 と対向する部分の面積）は変化せず、第 1 連結部 1 5 2 a と支持基板 1 1 0 との間に形成される寄生容量は変化しない。
- [01 64] 同様に、特に図示しないが、位置ずれが発生したとしても、第 2 連結部 1 6 2 a のうちの空間 1 1 3 および第 2 溝部 1 2 1 b に突出する部分の長さの和は変化せず、第 2 連結部 1 6 2 a と支持基板 1 1 0 との間に形成される寄生容量は変化しない。
- [01 65] すなわち、第 1、第 2 溝部 1 2 1 a、1 2 1 b の y 軸方向の長さ（幅）を製造上起こり得る位置ずれ量より予め大きく設けておくことにより、上記のように位置ずれが発生したとしても、寄生容量が変化することを抑制できる。このため、上記のように加速度センサを製造することにより、位置ずれが発生したとしても、寄生容量が変化しない加速度センサとすることができる。
- [01 66] 以上説明したように、本実施形態では、第 1、第 2 溝部 1 2 1 a、1 2 1 b が形成されており、第 1、第 2 支持部 1 5 2、1 6 2 は、それぞれ一部が空間 1 1 3 および第 1、第 2 溝部 1 2 1 a、1 2 1 b 上に突出している。そして、熱酸化膜 1 2 0 を介して支持基板 1 1 0 と接合されている部分の面積（対向する部分の面積）が互いに等しくされている。このため、第 1、第 2 支持部 1 5 2、1 6 2（第 1、第 2 固定部 1 5 0、1 6 0）と支持基板 1 1 0 との間に形成される寄生容量が等しくなり、検出精度が低下することを抑制できる。
- [01 67] また、このような加速度センサを製造する際には、第 1 溝部 1 2 1 a を形成し、第 1 連結部 1 5 2 a のうちの可動部 1 4 0 側の端部が空間 1 1 3 上に突出すると共に、可動部 1 4 0 側と反対側の端部が第 1 溝部 1 2 1 a 上に突

出するように第 1 固定部 150 を形成している。そして、第 2 溝部 121b を形成し、第 2 連結部 162a のうちの可動部 140 側の端部が空間 113 上に突出すると共に、可動部 140 側と反対側の端部が第 2 溝部 121b 上に突出するように第 2 固定部 160 を形成している。

[0168] このため、可動部 140 および第 1、第 2 固定部 150、160 を形成する際、可動部 140 および第 1、第 2 固定部 150、160 が全体的に y 軸方向に位置ずれしたとしても、第 1、第 2 支持部 152、162 のうちの熱酸化膜 120 を介して支持基板 110 と接合されている部分の面積（支持基板 110 と対向する部分の面積）は変化しない。すなわち、第 1、第 2 支持部 152、162（第 1、第 2 固定部 150、160）と支持基板 110 との間に形成される寄生容量は変化しない。したがって、位置ずれが発生したとしても、寄生容量が変化せず、検出精度が低下することを抑制した加速度センサを製造できる。

[0169] なお、上記では、y 軸方向の位置ずれを例に挙げて説明したが、製造上発生し得る x 軸方向および z 軸周りの回転方向の位置ずれが発生したとしても、本実施形態によれば、寄生容量が変化せず、検出精度が低下することを抑制した加速度センサを製造できる。

[0170] （他の実施形態）

本開示は上記した実施形態に限定されるものではなく、特許請求の範囲に記載した範囲内において適宜変更が可能である。

[0171] すなわち、上記第 1～第 7 実施形態では、容量式物理量センサとして、加速度を検出するセンシング部 15 が形成された加速度センサを例に挙げて説明したが、第 1～第 7 実施形態の開示は、容量差を用いて物理量を検出するものに適用することができる。例えば、容量差に基づいて角速度を検出する角速度センサや圧力を検出する圧力センサに適用することができる。

[0172] また、上記第 2、第 5～第 7 実施形態に上記第 3 実施形態を組み合わせることもできる。すなわち、キャップ部 50 を備える容量式物理量センサにおいて、支持基板 11 および絶縁膜 12 に第 1、第 2 凹部 19a、19b を形

成してもよい。この場合、特に図示しないが、第 1、第 2 凹部 19 a、19 b と対応する第 1、第 2 凹部を半導体基板 5 1 および絶縁膜 5 2 に形成してもよい。そして、上記第 2、第 5 〜第 7 実施形態に上記第 4 実施形態を組み合わせることもできる。すなわち、キャップ部 5 0 を備える容量式物理量センサにおいて、第 1、第 2 連結部 3 2 a、4 2 a に第 1、第 2 孔部 7 1、7 2 を形成してもよい。さらに、上記第 2 〜第 4 実施形態を適宜組み合わせてもよい。

[01 73] また、上記第 2、第 5 〜第 7 実施形態において、窪み部 1 7 が絶縁膜 1 2 のみに形成され、第 1、第 2 溝部 1 8 a、1 8 b が形成されていなくてもよい。この場合、S O I 基板 1 4 が容量式物理量センサの第 1 基板に相当し、キャップ部 5 0 が容量式物理量センサの第 2 基板に相当する。

[01 74] 上記第 8 実施形態では、図 1 8 (c) の工程において、支持基板 1 1 0 の一面 1 1 0 a 側から研削または研磨することにより、支持基板 1 1 0 の一面 1 1 0 a に形成された熱酸化膜 1 2 0 を平坦化してもよい。つまり、熱酸化膜 1 2 0 のうちの境界領域 1 1 2 a に形成されている部分の厚さを周辺領域 1 1 2 b に形成されている部分の厚さと等しくしてもよい。

[01 75] また、上記第 8、第 9 実施形態では、物理量センサとして、加速度を検出する加速度センサを例に挙げて説明したが、例えば、角速度を検出する角速度センサや圧力を検出する圧力センサに適用することができる。また、上記第 1 0 実施形態では、物理量センサとして、容量差を用いて物理量を検出する角速度センサや圧力センサ等に適用することができる。

[01 76] さらに、上記第 9 実施形態に上記第 1 0 実施形態を組み合わせ、熱酸化膜 1 2 0 に第 1、第 2 溝部 1 2 1 a、1 2 1 b を形成するようにしてもよい。

請求の範囲

- [請求項 1] 所定方向に変位可能とされた複数の可動電極（24）を有する可動部（20）と、前記可動電極と対向する第1固定電極（31）が備えられる第1支持部（32）を有する第1固定部（30）と、前記可動電極と対向する第2固定電極（41）が備えられる第2支持部（42）を有し、前記第2支持部が前記可動部を挟んで前記前記第1支持部と反対側に配置された第2固定部（40）と、を備える第1基板（13、14）と、
- 絶縁膜（12、52）を介して前記第1基板と接合される第2基板（11、51）と、を備え、
- 前記絶縁膜および前記第2基板のうち少なくとも前記絶縁膜における前記可動電極および前記第1、第2固定電極と対向する部分は窪み部（17、54）を有し、
- 前記第1支持部が前記絶縁膜を介して前記第2基板と接合されている面積と、前記第2支持部が前記絶縁膜を介して前記第2基板と接合されている面積とが等しくされ、
- 前記可動電極と前記第1固定電極との間の容量と、前記可動電極と前記第2固定電極との間の容量との差に基づいて物理量を検出する容量式物理量センサにおいて、
- 前記第2基板は、前記第1支持部における前記可動部側と反対側の端部と対向する部分に第1溝部（18a、55a）を有し、前記第2支持部における前記可動部側と反対側の端部と対向する部分に第2溝部（18b、55b）を有し、
- 前記第1支持部は、前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第1溝部上に突出し、
- 前記第2支持部は、前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第2溝部上に

突出している容量式物理量センサ。

[請求項2]

前記第1溝部における開口部と前記第1支持部とが接する境界線の方
向および長さが、前記窪み部における開口部と前記第1支持部とが
接する境界線の方
向および長さ
と等しくされ、

前記第2溝部における開口部と前記第2支持部とが接する境界線の方
向および長さが、前記窪み部における開口部と前記第2支持部とが
接する境界線の方
向および長さ
と等しくされている請求項1に記載の
容量式物理量センサ。

[請求項3]

前記第2基板は、前記第1支持部と対向する部分に少なくとも1つ
の第1凹部（19a）を有し、前記第2支持部と対向する部分に少な
くとも1つの第2凹部（19b）を有する請求項1または2に記載の
容量式物理量センサ。

[請求項4]

前記第1支持部は、前記窪み部上に位置する部分から前記第1溝部
上に位置する部分に渡って除去された少なくとも1つの第1孔部（7
1）を有し、

前記第2支持部は、前記窪み部上に位置する部分から前記第2溝部
上に位置する部分に渡って除去された少なくとも1つの第2孔部（7
2）を有する請求項1ないし3のいずれか1つに記載の容量式物理量
センサ。

[請求項5]

請求項1ないし4のいずれか1つに記載の容量式物理量センサの製
造方法は、

前記第1基板（13）として半導体層を用意し、前記第2基板（1
1）として支持基板を用意する工程と、

前記第2基板に前記窪み部を形成する工程と、

前記第2基板に前記第1、第2溝部を形成する工程と、

前記第2基板の表面に前記絶縁膜（12）を介して前記第1基板を
接合することにより、SOI基板を形成する工程と、

前記第1基板に前記可動部および前記第1、第2固定部を形成する

工程と、を含み、

前記可動部および前記第 1、第 2 固定部を形成する工程では、前記第 1 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 1 溝部上に突出するように第 1 固定部を形成し、かつ、前記第 2 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 2 溝部上に突出するように前記第 2 固定部を形成することにより、前記第 1 支持部のうち前記絶縁膜を介して前記第 2 基板と接合されている部分の面積と、前記第 2 支持部のうち前記絶縁膜を介して前記第 2 基板と接合されている部分の面積とを等しくする容量式物理量センサの製造方法。

[請求項 6]

請求項 1 ないし 4 のいずれか 1 つに記載の容量式物理量センサの製造方法は、

前記第 1 基板 (14) として支持基板 (11) 上に絶縁膜 (12) を介して半導体層 (13) が形成された SOI 基板を用意し、前記第 2 基板 (51) として半導体基板を用意する工程と、

前記第 1 基板に前記可動部および前記第 1、第 2 固定部を形成する工程と、

前記第 2 基板に前記絶縁膜を形成する工程と、

前記第 2 基板および前記絶縁膜のうち少なくとも前記絶縁膜に前記窪み部を形成する工程と、

前記第 2 基板に前記第 1、第 2 溝部を形成する工程と、

前記第 1 基板に前記絶縁膜 (52) を介して前記第 2 基板を接合する工程と、を含み、

前記接合する工程では、前記第 1 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動部側と反対側の端部の一部が前記第 1 溝部上に突出し、かつ、前記第 2 支持部における前記可動部側の端部の一部が前記窪み部上に突出すると共に前記可動

部側と反対側の端部の一部が前記第2溝部上に突出するように前記第1、第2基板を接合することにより、前記第1支持部のうち前記絶縁膜を介して前記第2基板と接合されている部分の面積と、前記第2支持部のうち前記絶縁膜を介して前記第2基板と接合されている部分の面積とを等しくする容量式物理量センサの製造方法。

[請求項7]

一面 (110a) を有するシリコン基板で構成される第1基板 (110) を用意する工程と、

前記第1基板の一面に窪み部 (111) を形成する工程と、

前記第1基板を熱酸化して熱酸化膜 (120、190) を形成する工程と、

前記第1基板の一面側に前記熱酸化膜を介して第2基板 (130) を接合する工程と、を行い、

前記熱酸化膜を形成する工程の後、前記第1基板の一面のうちの前記窪み部の開口部における周辺部を境界領域 (112a) とし、前記境界領域より面積が大きく、前記境界領域を取り囲む領域を周辺領域 (112b) としたとき、前記熱酸化膜 (120) のうちの前記境界領域に形成された部分の厚さを前記周辺領域に形成された部分の厚さ以下にする熱酸化膜調整工程を行い、

前記第2基板を接合する工程では、前記熱酸化膜のうちの前記周辺領域に形成された部分と前記第2基板とを接合するSOI基板の製造方法。

[請求項8]

前記熱酸化膜調整工程では、前記第1基板の一面側に、前記熱酸化膜のうちの前記境界領域に形成された部分が露出するようにレジスト (190) を形成した後、前記レジストをマスクとして前記熱酸化膜のうちの前記境界領域に形成された部分を薄膜化することにより、前記熱酸化膜のうちの前記境界領域に形成された部分の厚さを前記周辺領域に形成された部分の厚さ以下にする請求項7に記載のSOI基板の製造方法。

[請求項 9] 前記熱酸化膜調整工程では、前記第 1 基板の一面側から、前記熱酸化膜のうちの前記境界領域に形成された部分を研削または研磨することにより、前記熱酸化膜のうちの前記境界領域に形成された部分の厚さを前記周辺領域に形成された部分の厚さ以下にする請求項 7 に記載の S O I 基板の製造方法。

[請求項 10] 前記熱酸化膜を形成する工程では、前記熱酸化膜 (190) を形成することによって前記窪み部の開口部を丸め、

前記熱酸化膜調整工程では、前記熱酸化膜を除去する工程と、前記第 1 基板を熱酸化して再び熱酸化膜 (120) を形成することにより、前記熱酸化膜のうちの前記境界領域に形成された部分の厚さを前記周辺領域に形成された部分の厚さ以下にする請求項 7 に記載の S O I 基板の製造方法。

[請求項 11] 請求項 7 ないし 10 のいずれか 1 つに記載の製造方法で製造した S O I 基板を用意する工程と、

前記第 2 基板に、所定方向に変位可能とされた複数の可動電極 (144) を有する可動部 (140) と、前記可動電極と対向する第 1 固定電極 (151) が備えられる第 1 支持部 (152) を有する第 1 固定部 (150) と、前記可動電極と対向する第 2 固定電極 (161) が備えられる第 2 支持部 (162) を有し、前記第 2 支持部が前記可動部を挟んで前記第 1 支持部と反対側に配置された第 2 固定部 (160) と、を含んで構成されるセンシング部 (131) を形成する工程と、を行う物理量センサの製造方法において、

前記 S O I 基板を用意する工程における前記熱酸化膜調整工程では、前記熱酸化膜のうちの前記第 1 支持部における前記可動部側と反対側の端部と対向する部分に第 1 溝部 (121a) を形成すると共に、前記第 2 支持部における前記可動部側と反対側の端部と対向する部分に第 2 溝部 (121b) を形成する工程を行い、

前記センシング部を形成する工程では、前記第 1 支持部における前

記可動部側の端部の一部が前記窪み部の壁面に形成された前記熱酸化膜で囲まれる空間（113）に突出すると共に前記可動部側と反対側の端部の一部が前記第1溝部上に突出するように第1固定部を形成し、かつ、前記第2支持部における前記可動部側の端部の一部が前記空間に突出すると共に前記可動部側と反対側の端部の一部が前記第2溝部上に突出するように前記第2固定部を形成することにより、前記第1支持部のうちの前記熱酸化膜を介して前記第1基板と接合されている部分の面積と、前記第2支持部のうちの前記熱酸化膜を介して前記第1基板と接合されている部分の面積とを等しくする物理量センサの製造方法。

[請求項 12]

一面（110a）を有し、前記一面に窪み部（111）が形成されたシリコン基板で構成される第1基板（110）と、

前記第1基板に形成された熱酸化膜（120）と、

前記第1基板の一面側に前記熱酸化膜を介して配置された第2基板（130）と、を備えるSOI基板において、

前記熱酸化膜は、前記第1基板の一面のうちの前記窪み部の開口部における周辺部を境界領域（112a）とし、前記境界領域より面積が大きく、前記境界領域を取り囲む領域を周辺領域（112b）としたとき、前記熱酸化膜のうちの前記境界領域に形成された部分の厚さが前記周辺領域に形成された部分の厚さ以下にされており、

前記第2基板は、前記熱酸化膜のうちの前記周辺領域に形成された部分と接合され、

前記熱酸化膜のうちの前記一面に形成された部分と前記窪み部の壁面に形成された部分とを連結する境界部（120a）と前記第2基板との間には、緩和空間（170）が構成されているSOI基板。

[請求項 13]

請求項 12 に記載のSOI基板を備え、

前記第2基板に、所定方向に変位可能とされた複数の可動電極（144）を有する可動部（140）と、前記可動電極と対向する第1固

定電極（１５１）が備えられる第１支持部（１５２）を有する第１固定部（１５０）と、前記可動電極と対向する第２固定電極（１６１）が備えられる第２支持部（１６２）を有し、前記第２支持部が前記可動部を挟んで前記第１支持部と反対側に配置された第２固定部（１６０）と、を含んで構成されるセンシング部（１３１）が形成されている物理量センサにおいて、

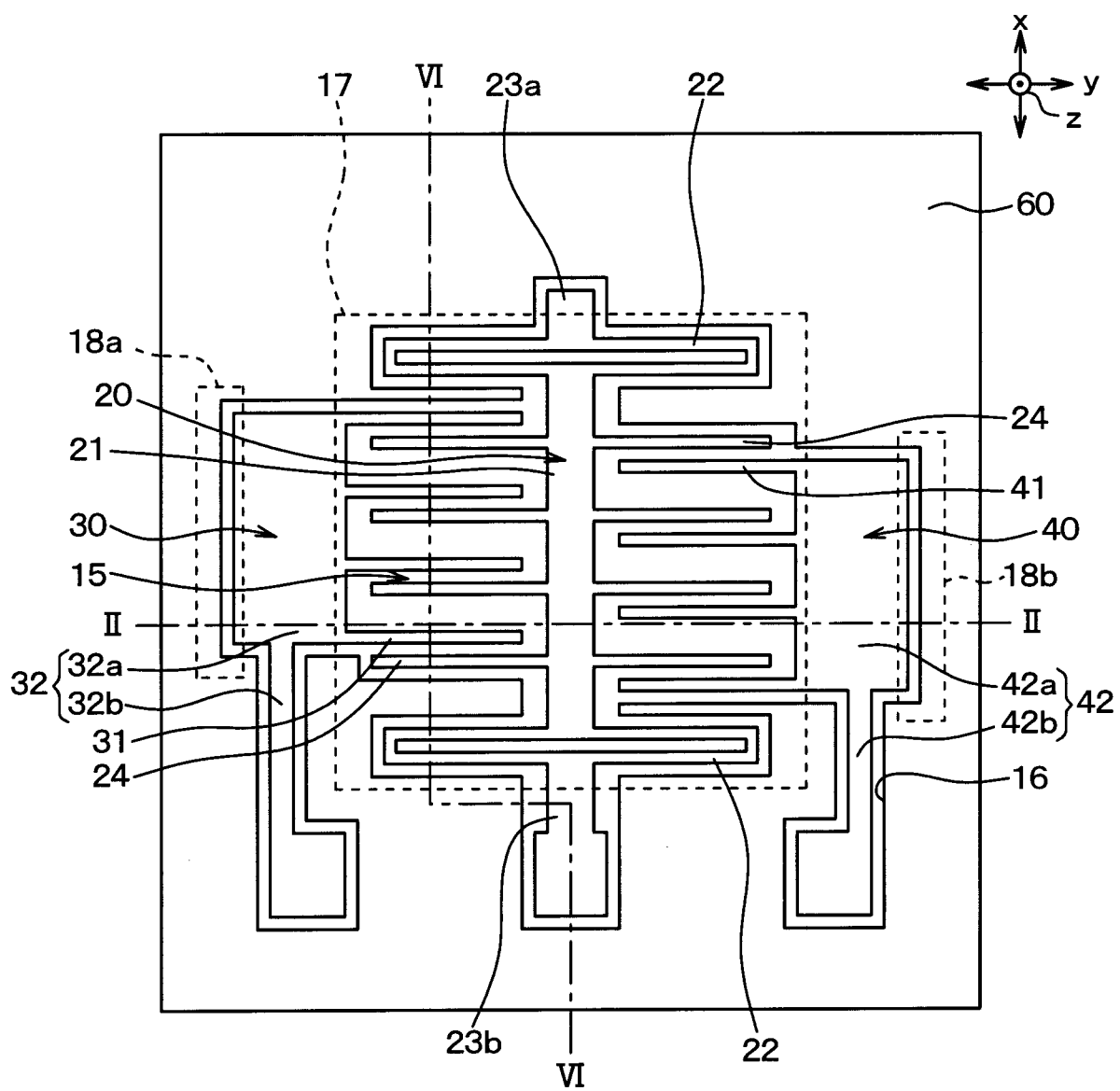
前記熱酸化膜には、前記第１支持部における前記可動部側と反対側の端部と対向する部分に第１溝部（１２１ａ）が形成されていると共に、前記第２支持部における前記可動部側と反対側の端部と対向する部分に第２溝部（１２１ｂ）が形成されており、

前記第１支持部は、前記可動部側の端部の一部が前記窪み部の壁面に形成された前記熱酸化膜で囲まれる空間（１１３）に突出すると共に前記可動部側と反対側の端部の一部が前記第１溝部上に突出し、

前記第２支持部は、前記可動部側の端部の一部が前記空間に突出すると共に前記可動部側と反対側の端部の一部が前記第２溝部上に突出しており、

前記第１支持部のうちの前記熱酸化膜を介して前記第１基板と接合されている部分の面積と、前記第２支持部のうちの前記熱酸化膜を介して前記第１基板と接合されている部分の面積とが等しくされている物理量センサ。

[図1]



[図2]

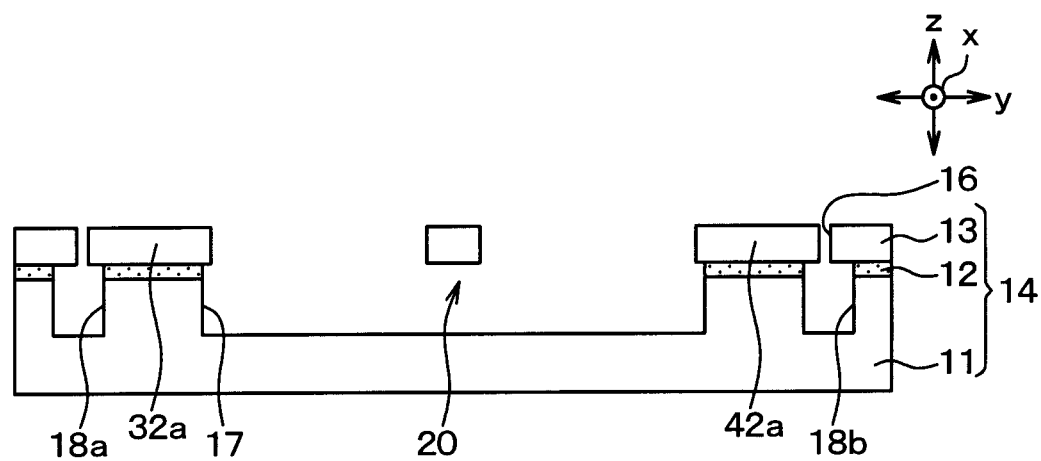
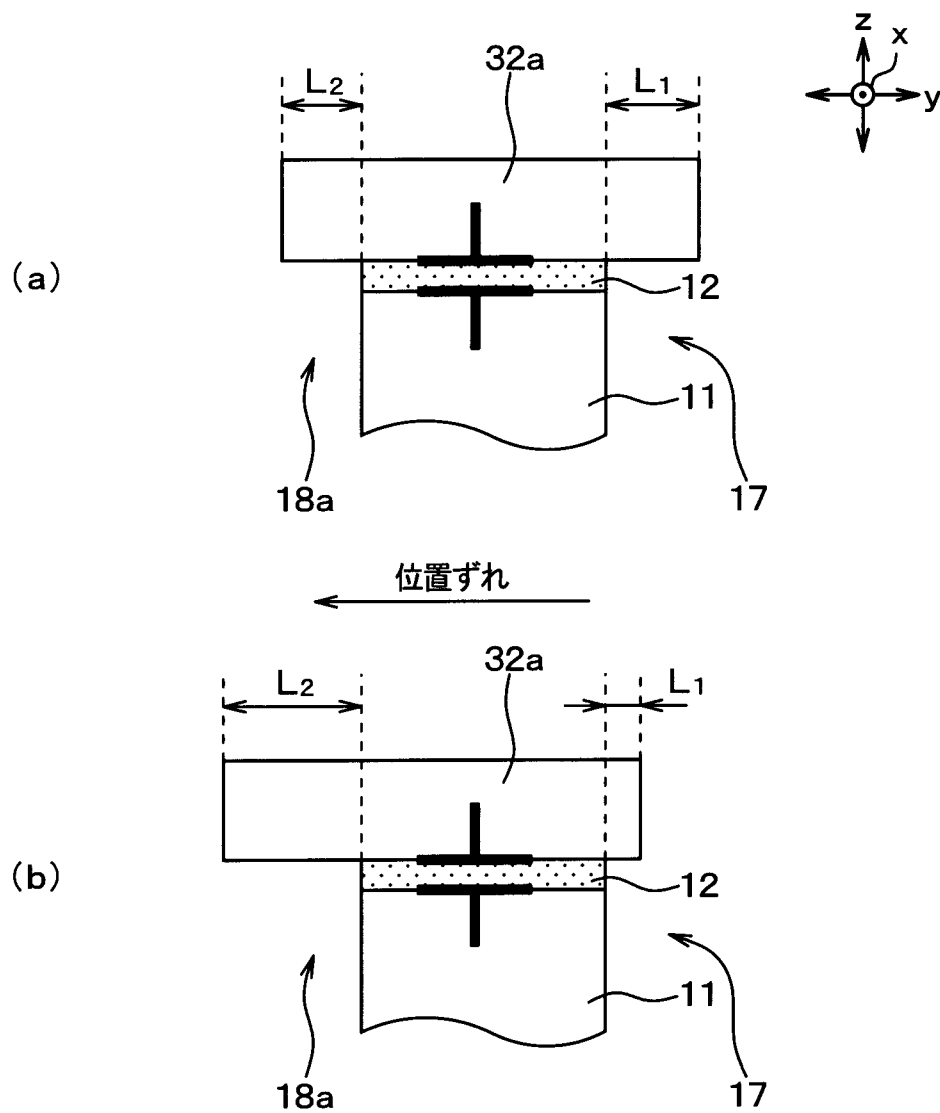


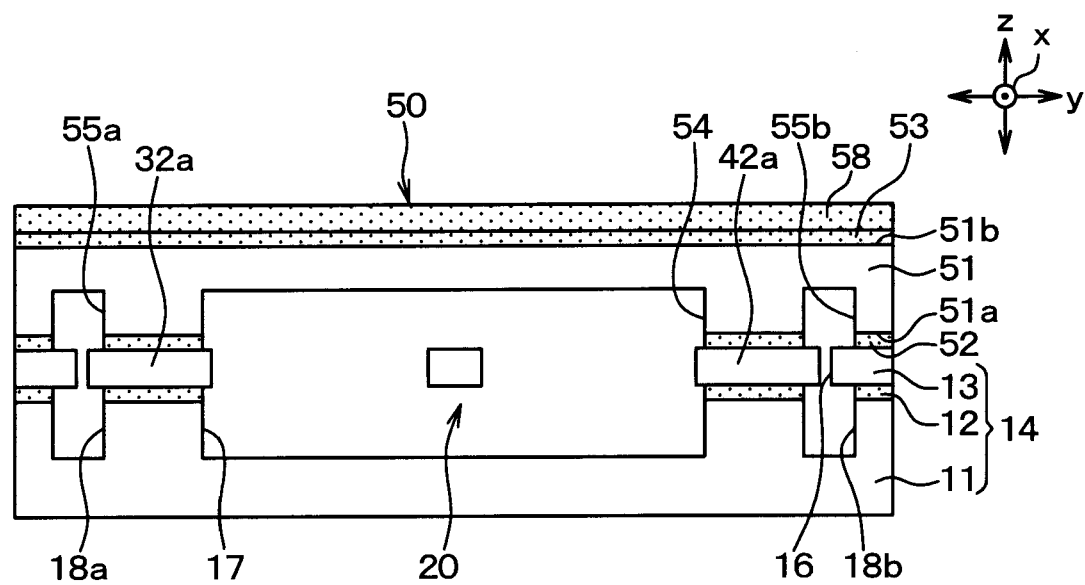
Figure 1 shows four cross-sectional views of a semiconductor device, labeled (a) through (d). A coordinate system is shown in the top right corner with the z-axis pointing up, the x-axis pointing right, and the y-axis pointing out of the page (indicated by a circle with a dot).

- (a) A substrate 11 with a thin layer 12 on top.
- (b) The substrate 11 has a central region 17 and two side regions 18a and 18b. The thin layer 12 is present on the top surfaces of regions 18a and 18b.
- (c) A new layer 13 is added on top of layer 12, forming a stack 14. The central region 17 and side regions 18a and 18b are still visible.
- (d) The structure is further processed. The central region 17 is now a recessed area 20. The side regions 18a and 18b are now filled with a material 16. The top surfaces of regions 18a and 18b are now covered by a layer 32a. The stack 14 (layers 12 and 13) is still present on the top surfaces of regions 18a and 18b.

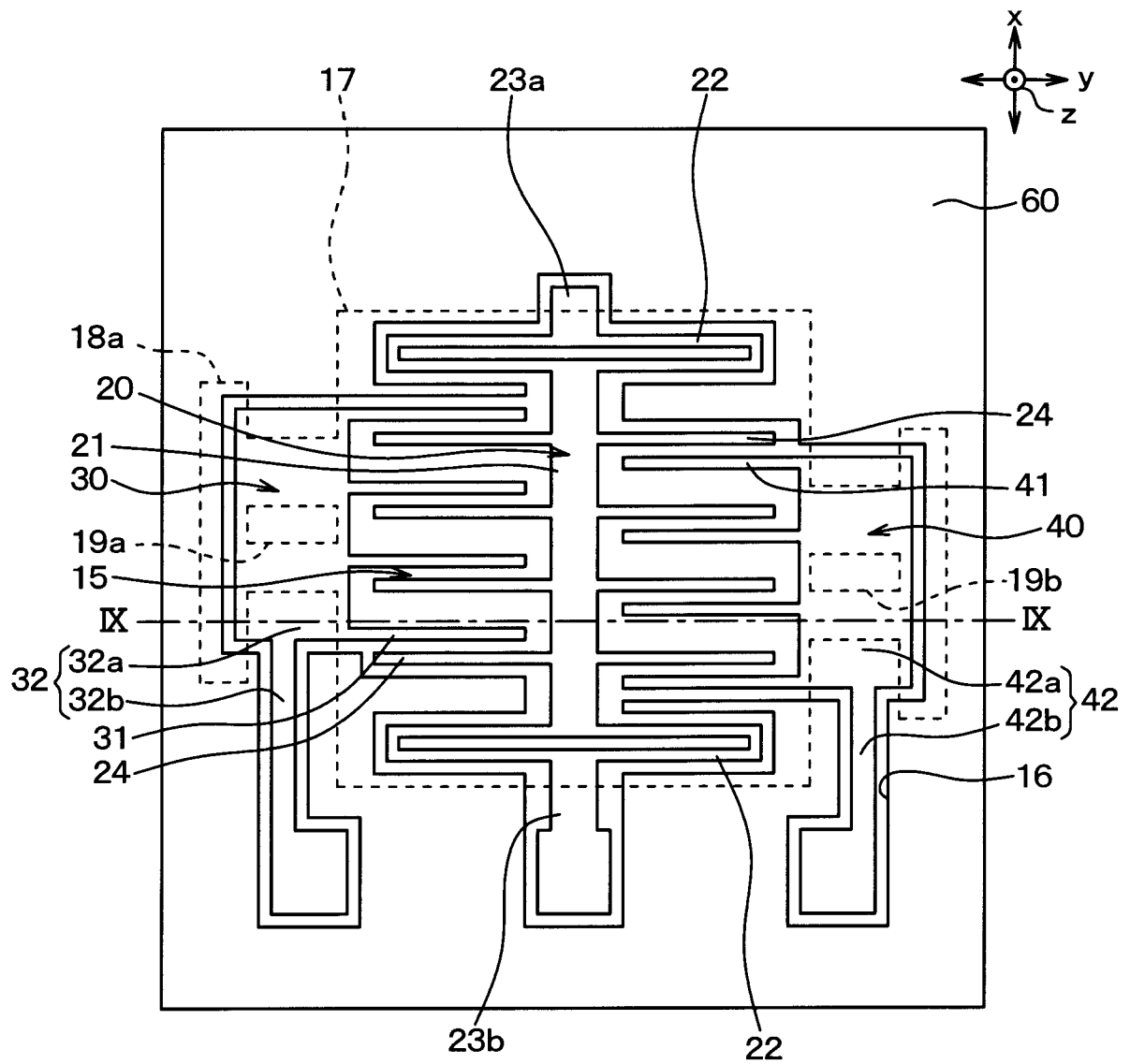
[図4]



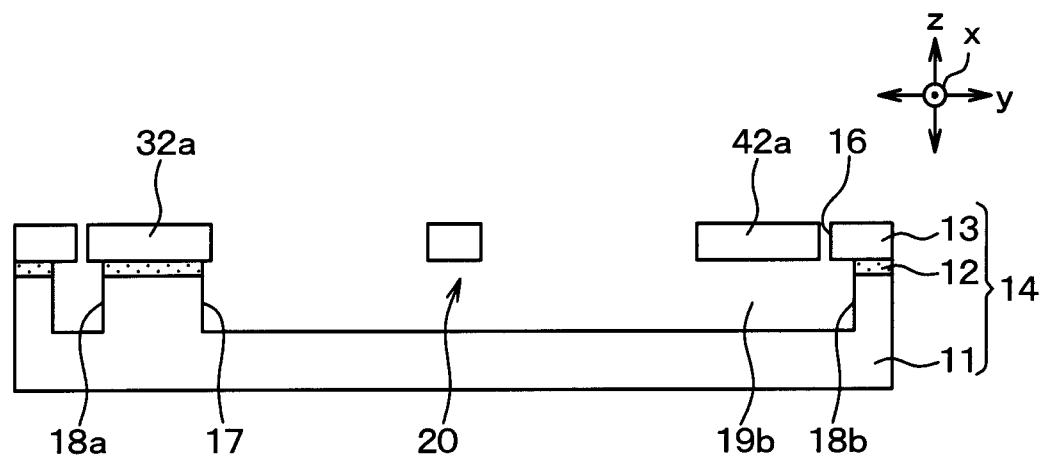
[図5]



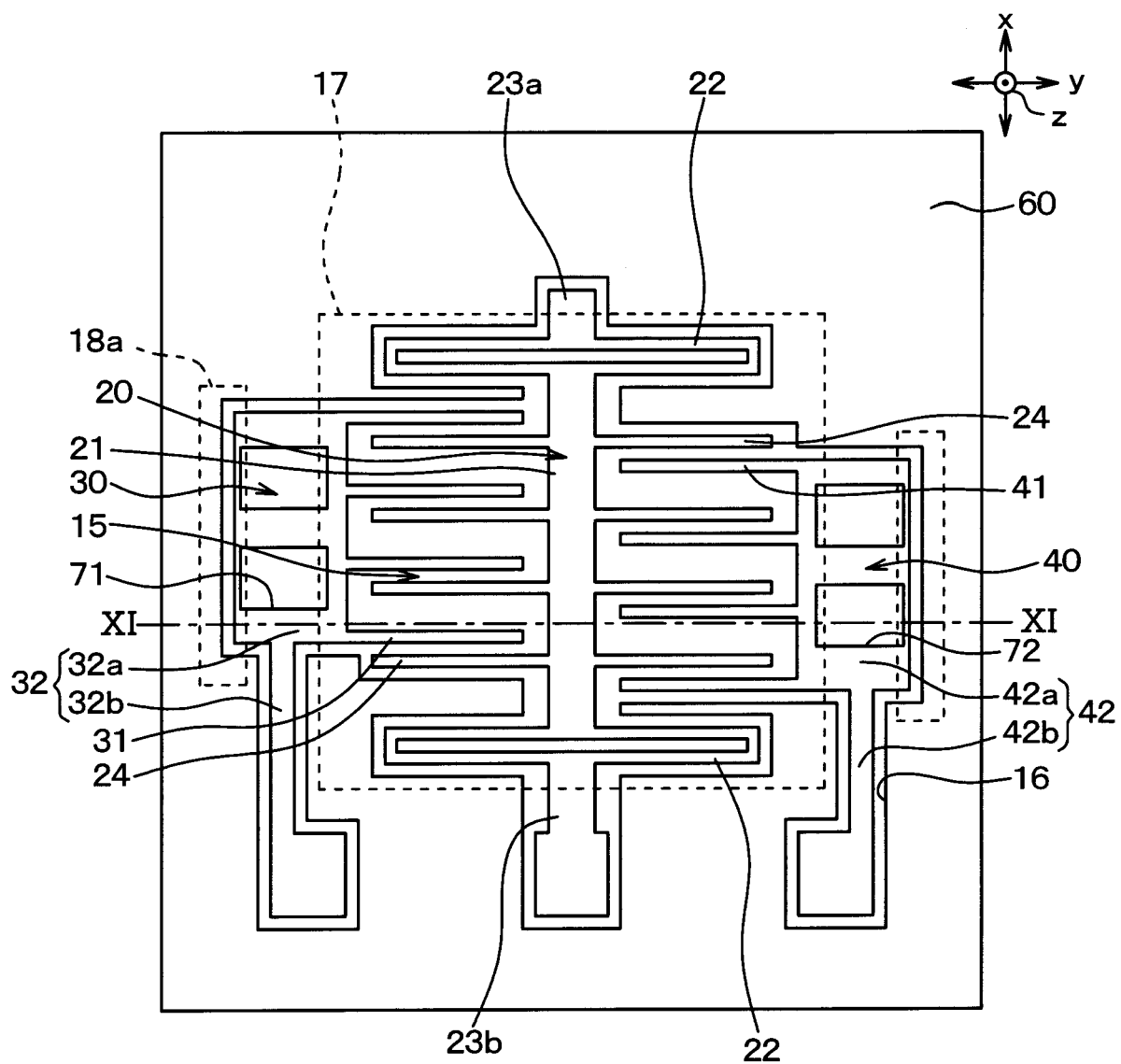
[図8]



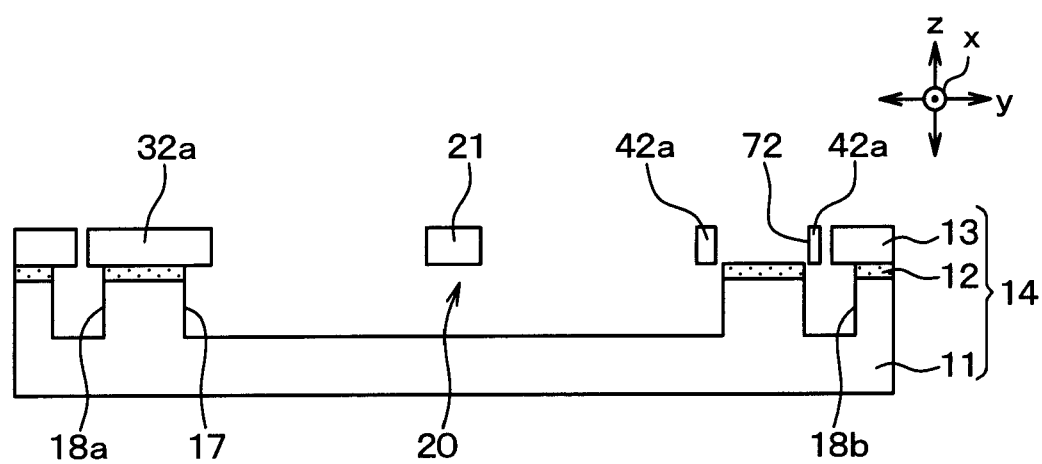
[図9]



[図10]



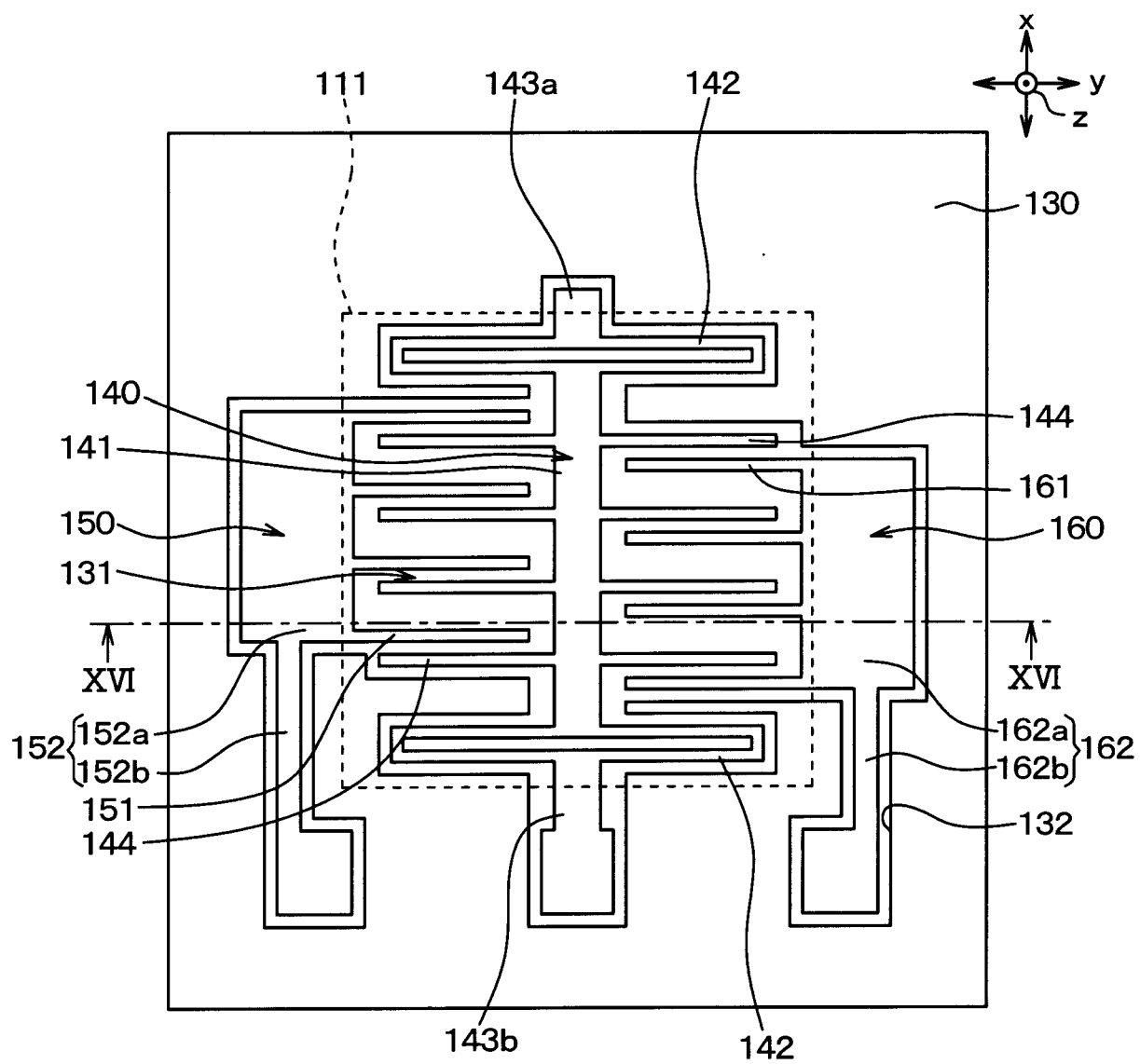
[図11]



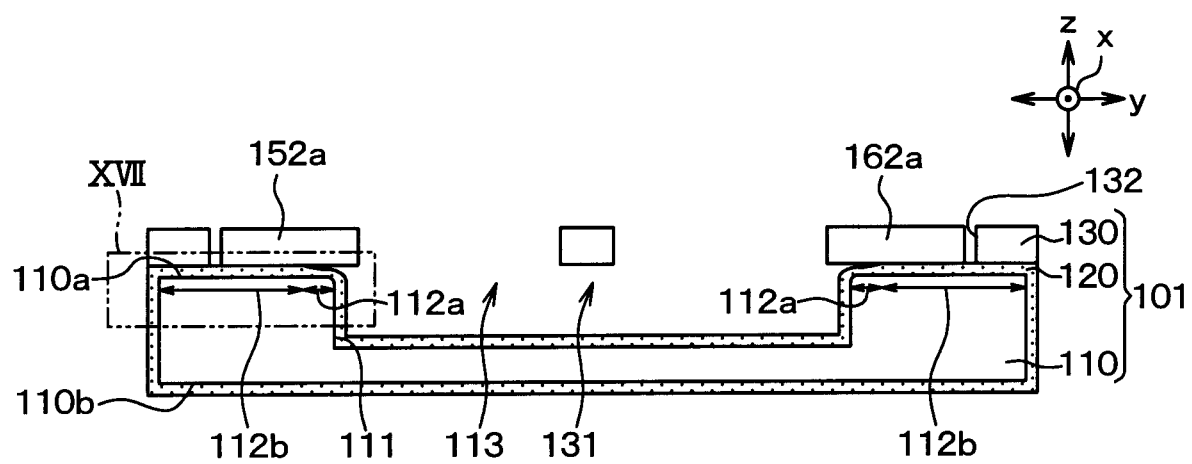
A cross-sectional view of a semiconductor device 50. The device features a substrate 11 with a central region 20. On the left and right sides of region 20, there are structures 17 and 16, respectively. Structures 17 and 16 are composed of layers 12 and 13, which are part of a larger structure 14. Above the substrate, there are various layers and regions: 51a, 51b, 52, 53, 54, 55a, 55b, 58, and 59. A central region 32a is also indicated. A coordinate system is shown in the top right corner with axes x, y, and z.

[illegible]

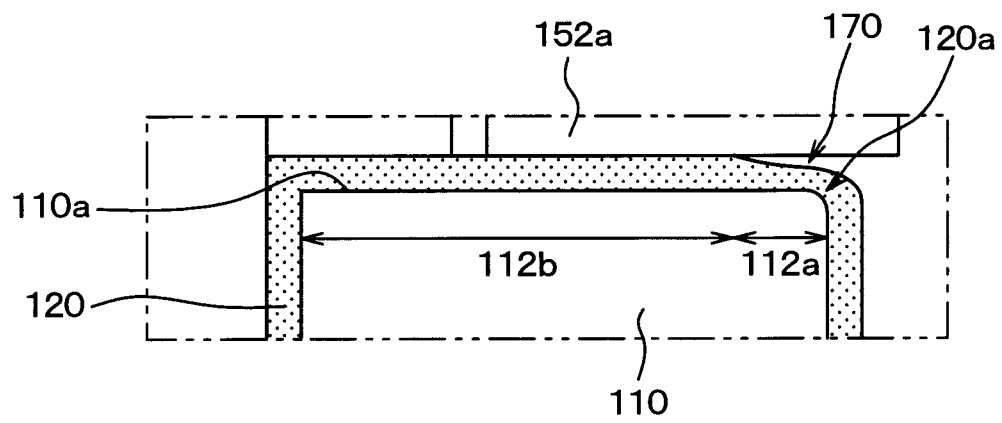
[図15]



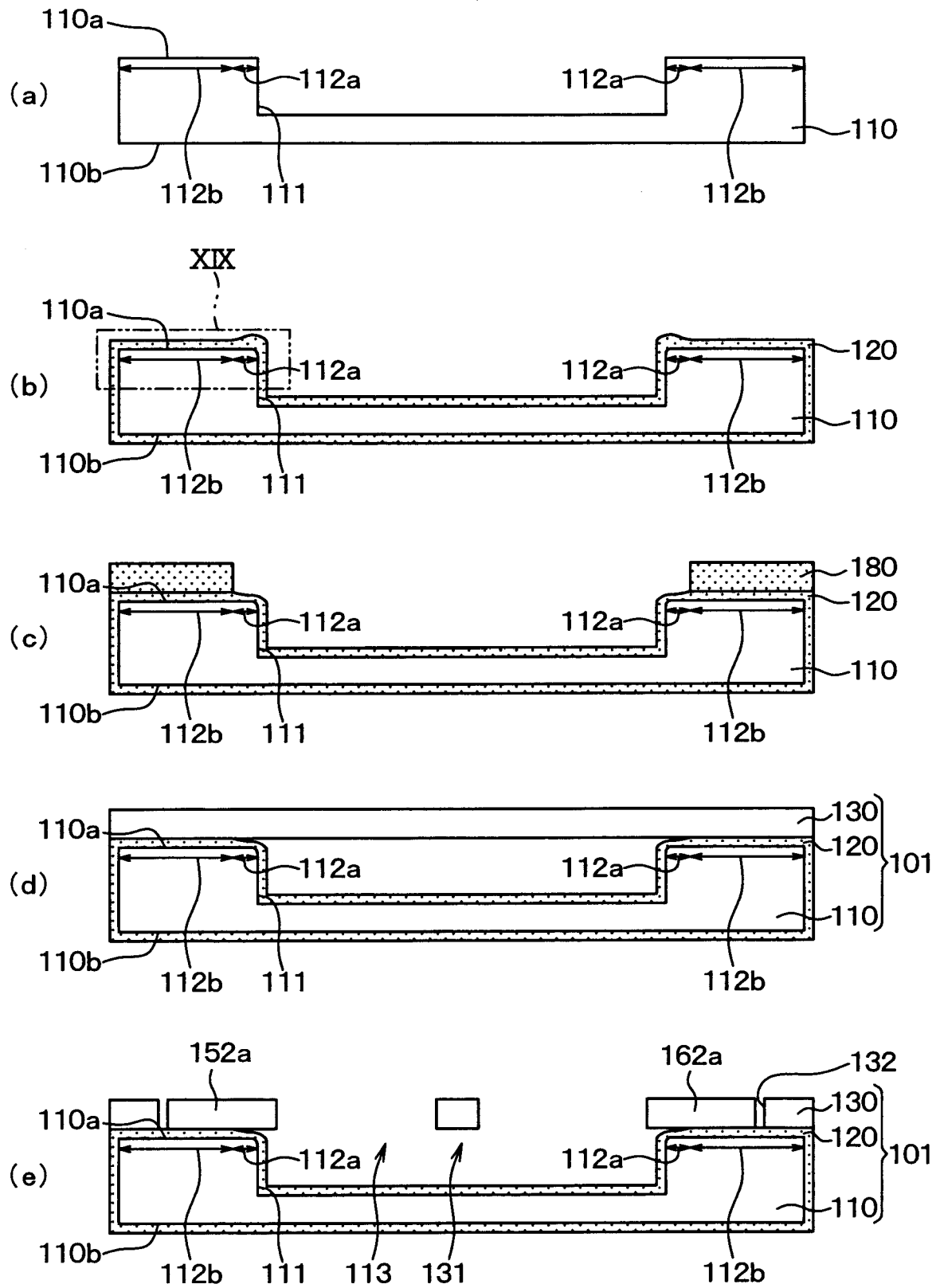
[図16]



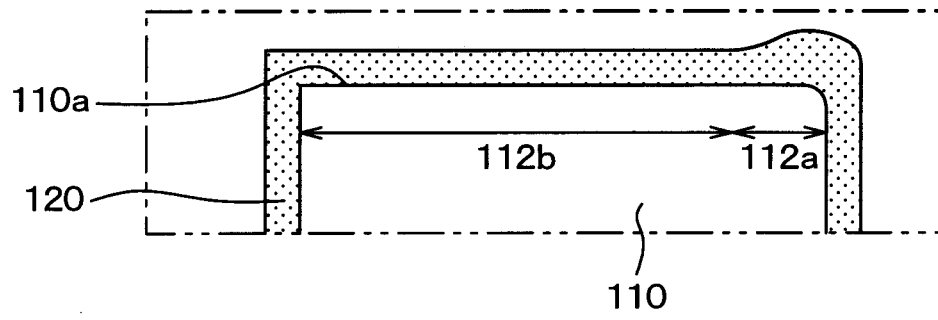
[図17]



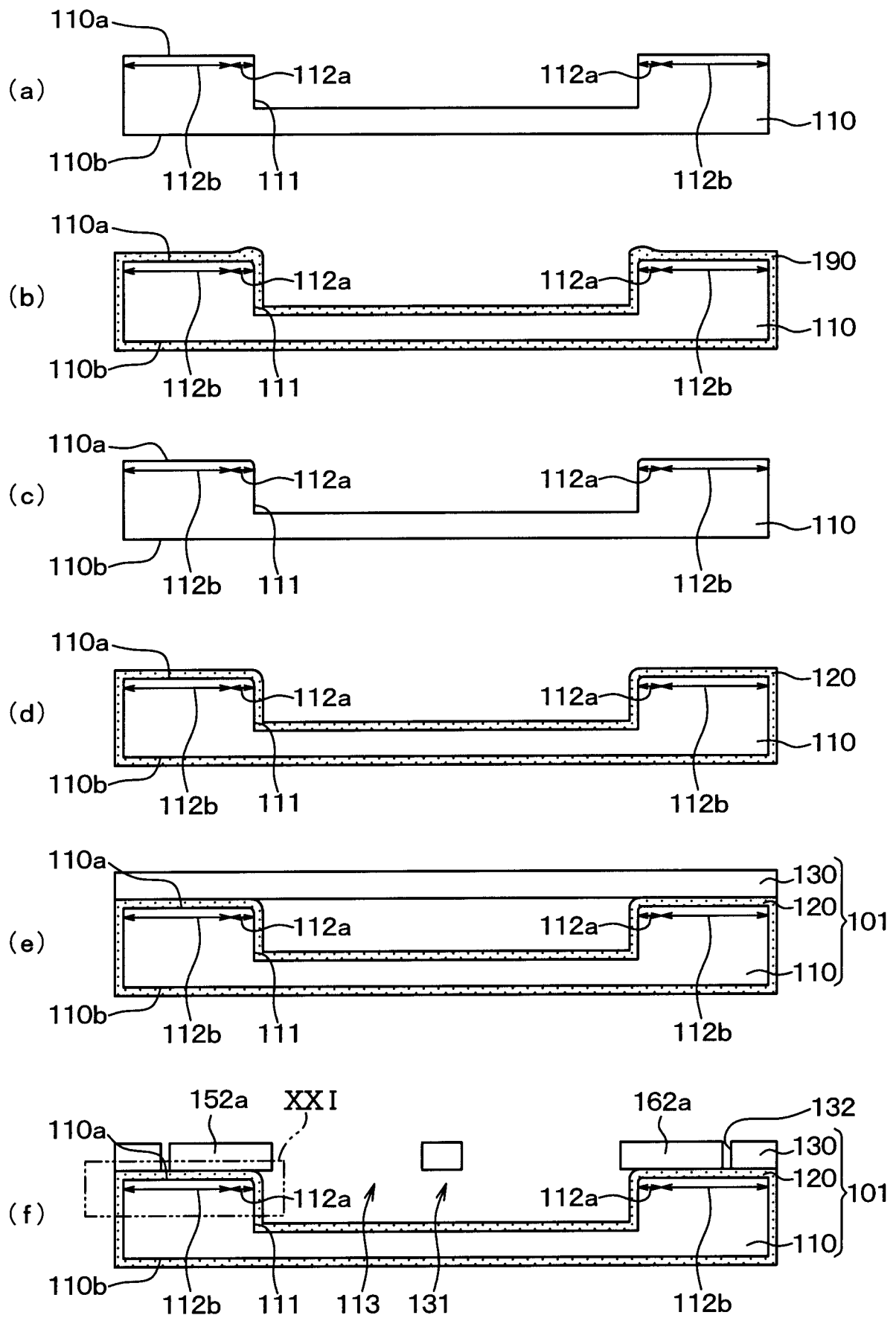
[図18]



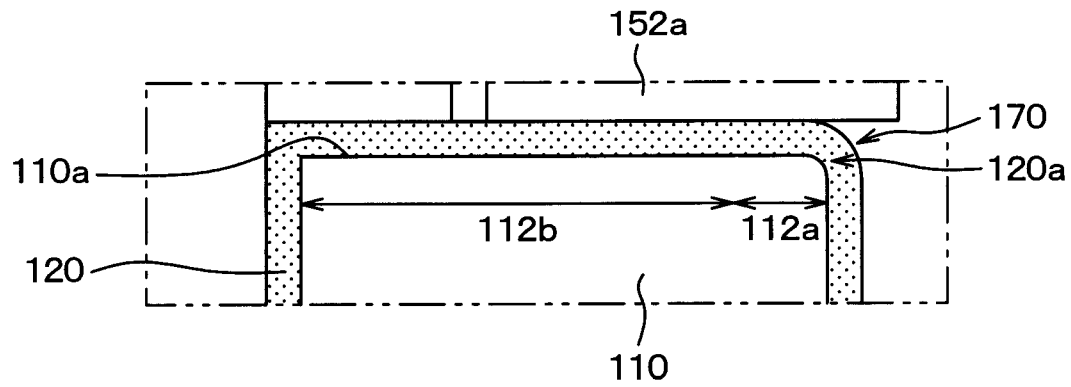
[図19]



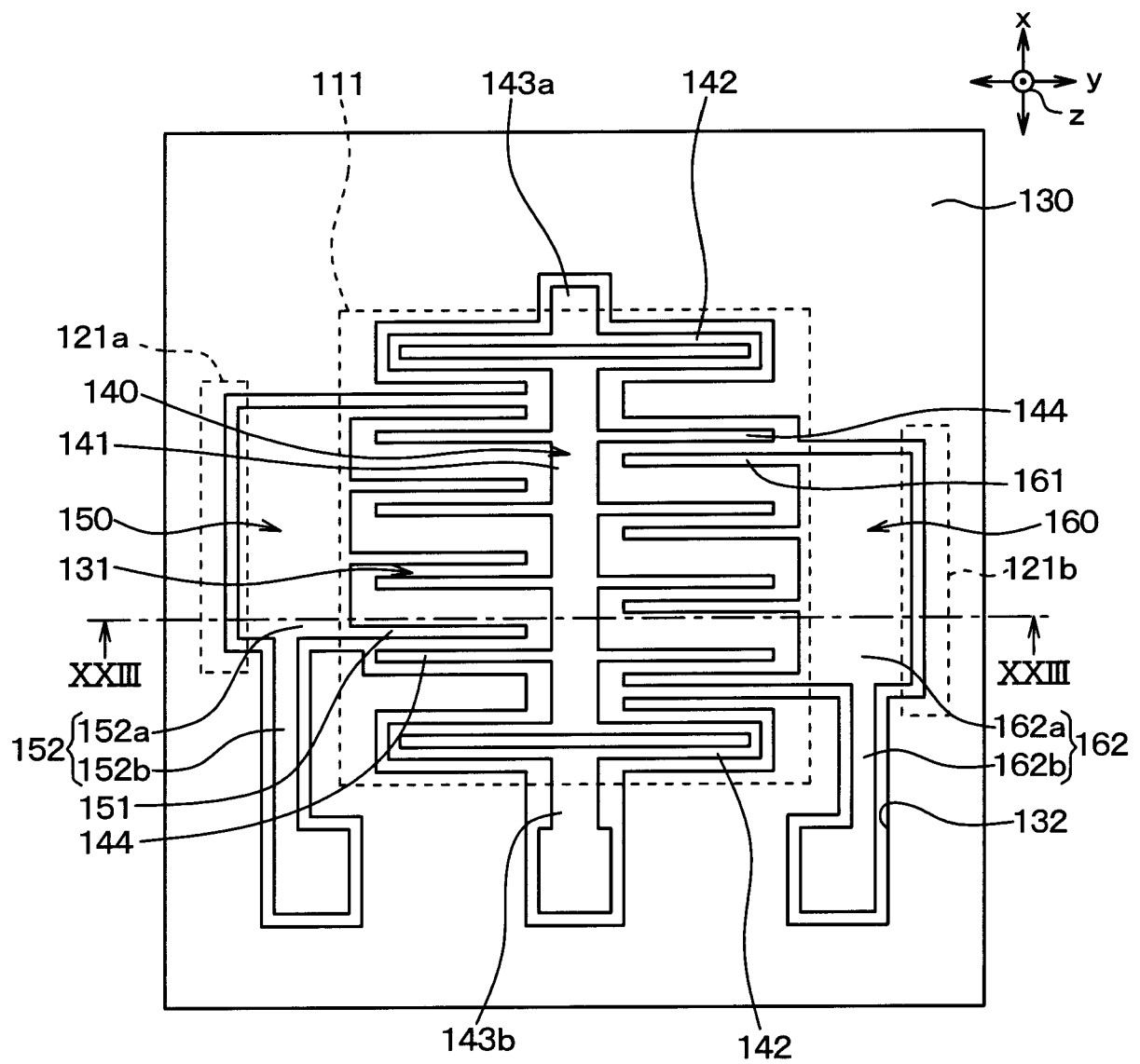
[図20]



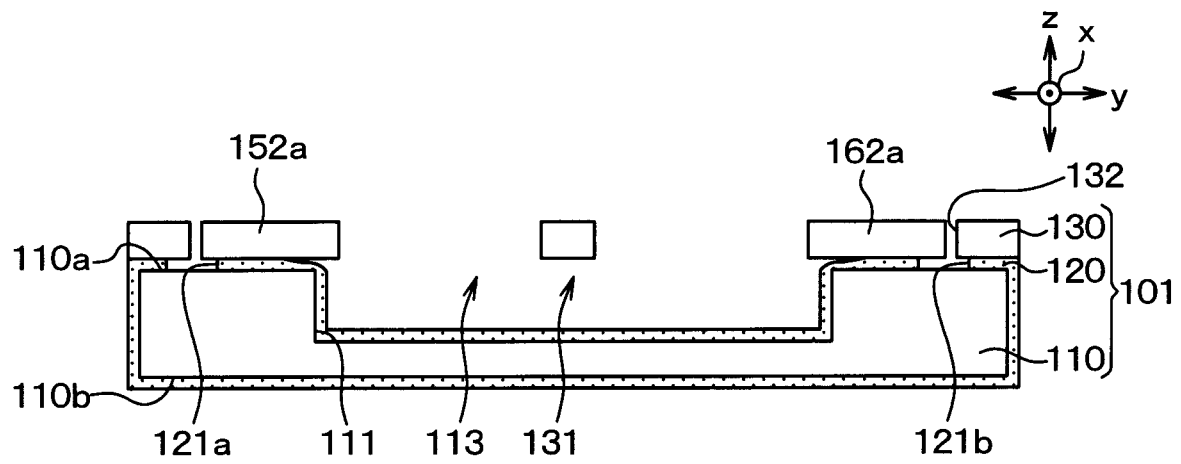
[図21]



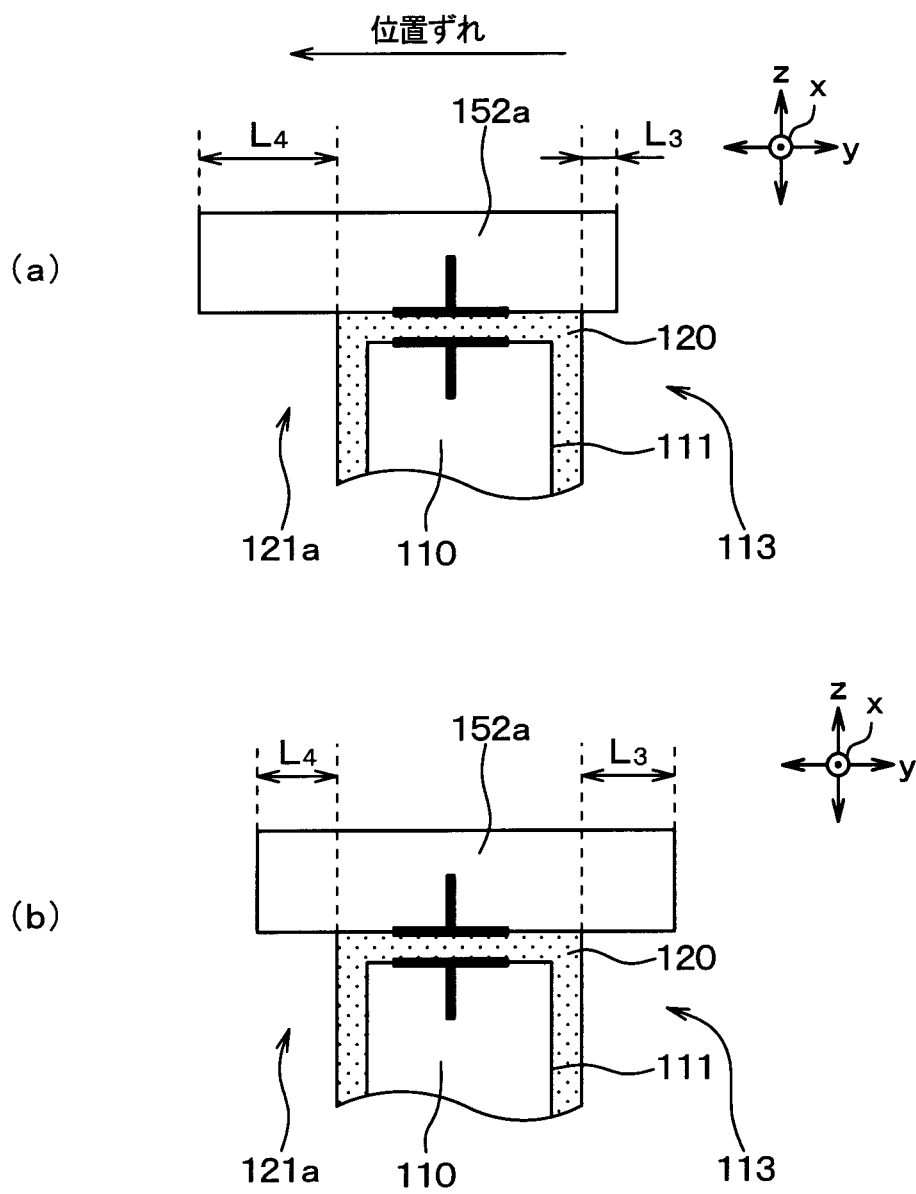
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT / JP2 014 / 002298

A. CLASSIFICATION OF SUBJECT MATTER

G 0 1 P 1 5 / 1 2 5 (2 0 0 6 . 0 1) i , B 8 1 B 3 / 0 0 (2 0 0 6 . 0 1) i , B 8 1 C 3 / 0 0 (2 0 0 6 . 0 1) i , G 0 1 P 1 5 / 0 8 (2 0 0 6 . 0 1) i , H 0 1 L 2 9 / 8 4 (2 0 0 6 . 0 1) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G 0 1 P 1 5 / 1 2 5 , B 8 1 B 3 / 0 0 , B 8 1 C 3 / 0 0 , G 0 1 P 1 5 / 0 8 , H 0 1 L 2 9 / 8 4

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo	Shinan	Koho	1922-1996	Jitsuyo	Shinan	Toroku	Koho	1996-2014
Kokai	Jitsuyo	Shinan	1971-2014	Toroku	Jitsuyo	Shinan	Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	J P 2 0 1 1 - 1 7 6 9 3 A (Dens o Corp .) ,	1 - 2 , 5
Y	2 7 January 2 0 1 1 (2 7 . 0 1 . 2 0 1 1) ,	4
A	paragraphs [0 0 4 3] t o [0 0 8 8] ; fig . , 1 t o 1 4 & U S 2 0 1 0 / 0 3 0 7 2 4 6 A I	3 , 6 - 1 3
Y	J P 2 0 0 1 - 4 1 9 7 3 A (Dens o Corp .) ,	4
	1 6 February 2 0 0 1 (1 6 . 0 2 . 2 0 0 1) ,	
	paragraphs [0 0 6 8] t o [0 0 8 2] ; fig . , 6 t o 8 & D E 1 0 0 3 6 1 0 6 A & U S 6 4 5 0 0 3 1 B I	
A	J P 2 0 1 2 - 1 1 7 9 7 2 A (Panas oni c Corp .) ,	1 - 1 3
	2 1 June 2 0 1 2 (2 1 . 0 6 . 2 0 1 2) ,	
	paragraph [0 0 3 8] ; fig . 1 2 t o 1 3 (F a m i l y : none)	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search

2 9 July , 2 0 1 4 (2 9 . 0 7 . 1 4)

Date of mailing of the international search report

0 5 August , 2 0 1 4 (0 5 . 0 8 . 1 4)

Name and mailing address of the ISA/

Japan e Patent Offi c e

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT / JP2 014 / 002298

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010- 127763 A (Hitachi , Ltd .), 10 June 2010 (10.06.2010), paragraphs [0037] to [0054] ; fig . 1 to 3C & US 2010/0127715 A1	1-13
A	JP 2000- 205862 A (Samsung El ectro -Me chani cs Co . , Ltd .), 28 July 2000 (28.07.2000), ent ire text ; all drawings & DE 10001361 A1 & KR 10- 2000- 0050852 A & US 6242276 B1	1-13
A	JP 10- 189500 A (Murata Mfg . Co . , Ltd .), 21 July 1998 (21.07.1998), ent ire text ; all drawings (Fami l y : none)	1-13
P, A	JP 2013- 229356 A (Mit subi shi El ectri c Corp .); 07 November 2013 (07.11.2013), ent ire text ; all drawings & CN 103377983 A & US 2013/ 0277675 A1	1-13

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G01P15/125 (2006. 01) i, B81B3/00 (2006. 01) i, B81C3/00 (2006. 01) i, G01P15/08 (2006. 01) i, H01L29/84 (2006. 01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G01P15/125, B81B3/00, B81C3/00, G01P15/08, H01L29/84

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1 9 2 2 -
 日本国公開実用新案公報 1 9 7 1 - 2
 日本国実用新案登録公報 1 9 9 6 -
 日本国登録実用新案公報 1 9 9 4 - 2

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)
 年

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-17693 A (株式会社デンソー)	1-2, 5
Y	2011. 01. 27, [0043] - [0088] , 図ト14	4
A	& US 2010/0307246 A1	3, 6-13
Y	JP 2001-41973 A (株式会社デンソー) 2001. 02. 16, [0068] - [0082] , 図 6-8 & DE 10036106 A & US 6450031 B1	4

☒ 。欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「B」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「F」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の「Y」以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「Z」同一パテントファミリー文献

国際調査を完了した日

2 9 . 0 7 . 2 0 1 4

国際調査報告の発送日

0 5 . 0 8 . 2 0 1 4

国際調査機関の名称及びあて先
 日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

岡田 卓弥

2 F

9 2 0 6

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-117972 A (パナソニック株式会社) 2012. 06. 21, [0038] , 図 12-13 (ファミリーなし)	1-13
A	JP 2010-127763 A (株式会社日立製作所) 2010. 06. 10, [0037] - [0054] , 図 ト3C & US 2010/0127715 A1	1-13
A	JP 2000-205862 A (三星電機株式会社) 2000. 07. 28, 全文 , 全図 & DE 10001361 A1 & KR 10-2000-0050852 A & US 6242276 B1	1-13
A	JP 10-189500 A (株式会社村田製作所) 1998. 07. 21, 全文 , 全図 (ファミリーなし)	1-13
P, A	JP 2013-229356 A (三菱電機株式会社) 2013. 11. 07, 全文 , 全図 & CN 103377983 A & US 2013/0277675 A1	1-13