

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年2月1日(01.02.2018)



(10) 国際公開番号

WO 2018/020801 A1

(51) 国際特許分類:

H01P 1/387 (2006.01)

目 3 番 1 0 号 タナカ・イトーピア新大阪ビル
6 階新居国際特許事務所内 Osaka (JP).

(21) 国際出願番号:

PCT/JP2017/019264

(22) 国際出願日:

2017年5月23日(23.05.2017)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2016-150677 2016年7月29日(29.07.2016) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(72) 発明者: 岡嶋 伸吾 (OKAJIMA, Shingo);
〒6178555 京都府長岡京市東神足 1 丁目 1 0 番
1 号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 吉川 修一, 外(YOSHIKAWA, Shuichi et
al.); 〒5320011 大阪府大阪市淀川区西中島 5 丁

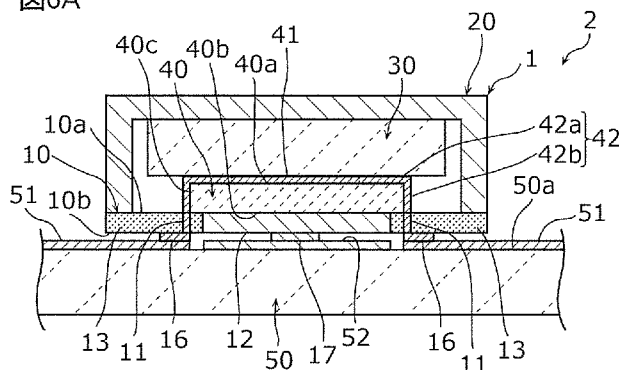
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: IRREVERSIBLE CIRCUIT ELEMENT, IRREVERSIBLE CIRCUIT MODULE, FRONT-END CIRCUIT AND COMMUNICATION DEVICE

(54) 発明の名称: 非可逆回路素子、非可逆回路モジュール、フロントエンド回路および通信装置

図6A



(57) Abstract: An irreversible circuit element (1) is mounted on a surface (50a) of a mounting board (50). The irreversible circuit element (1) is provided with a permanent magnet (30), a ferrite (40), and a first yoke (10) provided between the ferrite (40) and the mounting board (50). The ferrite (40) comprises a central conductor part (41) formed on one principal surface (40a), and an extraction conductor part (42) extracted from the central conductor part (41), the central conductor part (41) has an LC component, the first yoke (10) comprises an input/output conductor part (11) connected to the extraction conductor part (42), and a ground conductor part (12) disposed close to the input/output conductor part (11) with a predetermined space (i1) therebetween, the ground conductor part (12) is connected to a ground pattern (52), the input/output conductor part (11) is connected to a transmission line pattern (51), and a millimeter-waveband high-frequency signal is inputted to and outputted from the input/output conductor part (11) via the transmission line pattern (51).



DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：非可逆回路素子（1）は、実装基板（50）の表面（50a）に実装される非可逆回路素子（1）であって、永久磁石（30）と、フェライト（40）と、フェライト（40）と実装基板（50）との間に設けられている第1ヨーク（10）と、を備え、フェライト（40）は、一方主面（40a）に形成される中心導体部（41）と、中心導体部（41）から引き出されている引き出し導体部（42）とを有し、中心導体部（41）はLC成分を有し、第1ヨーク（10）は、引き出し導体部（42）に接続されている入出力導体部（11）と、入出力導体部（11）に所定間隔（i1）をあけて近接配置されているグランド導体部（12）とを有し、グランド導体部（12）はグランドパターン（52）に接続され、入出力導体部（11）は伝送線路パターン（51）に接続され、入出力導体部（11）には伝送線路パターン（51）を介してミリ波帯域の高周波信号が入出力される。

明 細 書

発明の名称：

非可逆回路素子、非可逆回路モジュール、フロントエンド回路および通信装置

技術分野

[0001] 本発明は、非可逆回路素子、この非可逆回路素子を備える非可逆回路モジュール、フロントエンド回路および通信装置に関する。

背景技術

[0002] アイソレータやサーキュレータ等の非可逆回路素子は、予め定められた特定方向にのみ信号を通過させ、逆方向には実質的に通過させない特性を有している。このような非可逆回路素子として、フェライトの非可逆性を利用した構成が知られている（例えば、特許文献1参照）。

[0003] 特許文献1に記載された非可逆回路素子は、ケースの内底から順に、多層基板、フェライト、中心電極および磁石が積み重ねられ、ケースの上側にキャップが被せられた構造をしている。ケース下側には入出力端子が設けられ、入出力端子は多層基板の下面電極に接続されている。多層基板の下面電極は、多層基板の内部の回路素子、多層基板の上面電極、および、フェライトの下面電極を経由して中心電極に接続されている。

[0004] この非可逆回路素子では、入出力端子から入力された信号が、これらの電極および回路素子を経由して中心電極に伝えられ、この中心電極にてフェライトの非可逆性を利用した信号の伝送が行われる。これにより、予め定められた特定方向にのみ信号を通過させている。

先行技術文献

特許文献

[0005] 特許文献1：特開2005-20195号公報

発明の概要

発明が解決しようとする課題

- [0006] 特許文献 1 に記載された非可逆回路素子は、実装基板に表面実装され、実装基板上の伝送線路パターンから入出力端子を介して信号が入力される。そして、L 成分を構成する中心電極、C 成分を構成する多層基板が別々に形成されている。L 成分、C 成分が別々に形成されていることにより、伝送線路パターンから中心電極に至る線路において、一部段差が大きくなっている。つまり、この非可逆回路素子および実装基板では、伝送線路パターンから中心電極に至る線路において、伝送線路の屈曲した部分が多くなっている。
- [0007] 該非可逆回路素子は、1 GHz ~ 2 GHz 帯等のマイクロ波帯で用いられることを想定してるので、段差や伝送線路の屈曲した部分があっても問題は少ないが、20 GHz 以上のミリ波帯では、段差や伝送線路の屈曲した部分等の屈曲構造における電力放射が発生し、放射損失が大きくなってしまう問題がある。そして、放射損失が大きいと、不要な電磁波が放射されるとともに、非可逆回路素子の消費電力が高くなってしまう。
- [0008] そこで、本発明は、20 GHz 以上のミリ波帯において、伝送線路パターンから中心電極に至る線路における伝送線路の屈曲構造により生じる伝送信号の放射損失を低減することができる、実装基板に表面実装される非可逆回路素子等を提供することを目的とする。

課題を解決するための手段

- [0009] 上記目的を達成するために、本発明の一態様に係る非可逆回路素子は、実装基板の表面に実装される非可逆回路素子であって、永久磁石と、前記永久磁石により直流磁界が印加されるフェライトと、前記フェライトと前記実装基板との間に設けられている、第 1 ヨークと、を備え、前記フェライトは、前記第 1 ヨーク側に位置する面と背向する一方主面に形成される中心導体部と、前記中心導体部に接続され、前記中心導体部から引き出されている引き出し導体部とを有し、前記中心導体部は、LC 成分を有し、前記第 1 ヨークは、前記引き出し導体部に接続されている入出力導体部と、前記入出力導体部に所定間隔をあけて近接配置されているグランド導体部とを有し、前記グ

ランド導体部は、前記実装基板における前記表面に沿って形成されたグラウンドパターンに接続され、前記入出力導体部は、前記実装基板における前記表面に沿って形成された伝送線路パターンに接続され、前記入出力導体部には、前記伝送線路パターンを介してミリ波帯域の高周波信号が入出力される。

[0010] これによれば、実装基板に表面実装される非可逆回路素子のグラウンド導体部が入出力導体部に近接配置されているので、伝送線路パターンから入出力導体部を経由して中心導体部に至る線路における伝送線路の屈曲構造により生じる伝送信号の放射損失を低減することができる。

[0011] また、前記中心導体部は、円形状であってもよい。

[0012] これによれば、中心導体部を円形状からなる分布定数型の回路で構成し、非可逆回路素子をミリ波帯（20GHz以上）に対応させた場合であっても、伝送線路の屈曲構造により生じる伝送信号の放射損失を低減することができる。

[0013] また、さらに、前記永久磁石および前記フェライトを覆う筒状の第2ヨークを備え、前記第2ヨークは、前記第1ヨークの前記グラウンド導体部に接続されていてもよい。

[0014] このように、永久磁石およびフェライトを、グラウンド接続された第2ヨークで覆って電磁シールドすることで、フェライトから放射される電磁波を抑え、非可逆回路素子の電気特性を向上させることができる。

[0015] また、前記フェライトおよび前記第1ヨークは、互いに接していてもよい。

[0016] このように、フェライトおよび第1ヨークが互いに接しており、従来技術のようにC成分を有する多層基板が間に挟み込まれていないので、入出力導体部から中心導体部までの線路長を短くすることができ、伝送信号の放射損失を低減することができる。また、非可逆回路素子1を低背化することができる。

[0017] また、非可逆回路素子は、前記引き出し導体部および前記入出力導体部をそれぞれ3つ有していてもよい。

[0018] これによれば、伝送信号の放射損失が低減された 3 ポート型の非可逆回路素子を提供することができる。

[0019] また、本発明の一態様に係る非可逆回路モジュールは、上記非可逆回路素子と、前記非可逆回路素子が実装される実装基板と、を備え、前記実装基板は、前記実装基板の表面に沿って形成された伝送線路パターンと、前記伝送線路パターンに対して間隔をあけて近接配置されているグランドパターンとを有し、前記非可逆回路素子の前記入出力導体部は、前記伝送線路パターンにそれぞれ接続され、前記非可逆回路素子の前記グランド導体部は、前記グランドパターンに接続されている。

[0020] このように、非可逆回路素子が実装基板に実装され、実装基板上の伝送線路パターンから伝送信号が入力される場合では、伝送線路パターンが延びる方向から垂直な方向に折れ曲がる屈曲領域にて電力放射が起きやすくなるが、入出力導体部に近接してグランド導体部が配置されているので、屈曲領域における放射損失を低減することができる。

[0021] また、前記伝送線路パターンを介して前記入出力導体部に入出力される高周波信号の波長を λ とした場合、前記伝送線路パターンの信号伝搬方向における前記入出力導体部と前記グランド導体部との所定間隔は、0 よりも大きく、かつ、 0.1λ 以下であってもよい。

[0022] このように、入出力導体部とグランド導体部との所定間隔を 0.1λ 以下とすることで、入出力導体部における放射損失を低減することができる。

[0023] また、前記伝送線路パターンを介して前記入出力導体部に入力される電力のうち、前記入出力導体部および前記引き出し導体部にて生じる放射損の合計が 30% 以内であってもよい。

[0024] これによれば、入出力導体部における放射損失を低減することができる。

[0025] また、本発明は上述した非可逆回路素子として実現できるだけでなく、非可逆回路素子を備えるフロントエンド回路としても実現できる。つまり、上記目的を達成するために、本発明の一態様に係るフロントエンド回路は、上記非可逆回路素子と、3つの前記入出力導体部のうちの1つに接続される送

信側回路と、3つの前記入出力導体部のうちの1つであって、前記送信側回路に接続された入出力導体部と異なる入出力導体部に接続される受信側回路と、3つの前記入出力導体部のうちの1つであって、前記送信側回路および前記受信側回路に接続されたそれぞれの入出力導体部と異なる入出力導体部に接続されるアンテナ端子と、を備える。

[0026] このようなフロントエンド回路によれば、放射損失が低減された非可逆回路素子を備えることにより、所望の通過特性を実現することが可能となる。

[0027] また、さらには、本発明は上述したフロントエンド回路としてだけでなく、フロントエンド回路を備える通信装置としても実現できる。つまり、上記目的を達成するために、本発明の一態様に係る通信装置は、高周波信号を処理する信号処理回路と、上記フロントエンド回路と、を備える。

[0028] このような通信装置によれば、放射損失が低減された非可逆回路素子を備えることにより、通信品質の向上を図ることができる。

発明の効果

[0029] 本発明の非可逆回路素子等は、実装基板に表面実装され、20GHz以上のミリ波帯において伝送信号の放射損失を低減することができる。

図面の簡単な説明

[0030] [図1]図1は、実施の形態1に係る非可逆回路素子および非可逆回路モジュールの斜視図である。

[図2]図2は、実施の形態1に係る非可逆回路素子および非可逆回路モジュールの分解斜視図である。

[図3]図3は、図1に示す非可逆回路モジュールのIII部分の拡大図である。

[図4A]図4Aは、図1に示す非可逆回路素子をI-V A-I-V A線で切断した場合の断面図である。

[図4B]図4Bは、図1に示す非可逆回路素子をI-V B-I-V B線で切断した場合の断面図である。

[図5]図5は、図4Aに示す非可逆回路素子をV-V線で切断した場合の平面

断面図である。

[図6A]図6Aは、図1に示す非可逆回路モジュールをI V A - I V A線で切断した場合の断面図である。

[図6B]図6Bは、図6Aに示す非可逆回路モジュールの電力伝送経路の一例を示す図である。

[図7A]図7Aは、実施の形態1に関連する伝送線路モデルを示す斜視図である。

[図7B]図7Bは、図7AをXZ平面で切断した場合の断面図である。

[図8A]図8Aは、図7Aに示す伝送線路モデルにおいて、入出力導体部およびグランド導体の間隔とSパラメータとの関係を示すグラフである。

[図8B]図8Bは、図7Aに示す伝送線路モデルにおいて、入出力導体部およびグランド導体部の間隔と放射損失との関係を示すグラフである。

[図9]図9は、実施の形態2に係る非可逆回路素子を示す断面図である。

[図10]図10は、実施の形態3に係る通信装置を示す機能ブロック図である。

発明を実施するための形態

[0031] 以下、図面を参照しながら、本発明の実施の形態に係る非可逆回路素子、非可逆回路モジュール、フロントエンド回路および通信装置について説明する。なお、以下で説明する実施の形態は、いずれも本発明の好ましい一具体例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置位置および接続形態などは、一例であり、本発明を限定する主旨ではない。また、以下の実施の形態における構成要素のうち、最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

[0032] なお、各図は、模式図であり、必ずしも厳密に図示されたものではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する場合がある。また、以下では、簡明のため、上面図にハッチングを施している場合がある。

[0033] (実施の形態1)

実施の形態1に係る非可逆回路素子は、例えば、携帯電話の基地局に搭載され、送信側回路からの送信信号をアンテナへと通過させ、アンテナで受信された受信信号を受信回路へと通過させる。つまり、非可逆回路素子は、予め定められた特定方向にのみ信号を通過させ、逆方向には実質的に通過させない特性を有している。本実施の形態に係る非可逆回路素子は、例えば、ミリ波帯（20GHz以上）の周波数帯域にて使用される。

[0034] [1. 1 非可逆回路素子および非可逆回路モジュールの構成]

図1は、実施の形態1に係る非可逆回路素子1および非可逆回路モジュール2の斜視図である。図2は、非可逆回路素子1および非可逆回路モジュール2の分解斜視図である。図3は、図1に示す非可逆回路モジュール2の11部分の拡大図である。図4Aは、図1に示す非可逆回路素子1をI V A - I V A線で切断した場合の断面図である。図4Bは、図2に示す非可逆回路素子1をI V B - I V B線で切断した場合の断面図である。図5は、図4Aに示す非可逆回路素子1をV - V線で切断した場合の平面断面図である。

[0035] 図1～図3に示すように、非可逆回路モジュール2は、非可逆回路素子1と、非可逆回路素子1が実装される実装基板50とを備えている。

[0036] まず、非可逆回路素子1の構成について説明する。

[0037] 非可逆回路素子1は、基材となる第1ヨーク10と、中心導体部41を有するフェライト40と、永久磁石30と、第2ヨーク20とを備える。第1ヨーク10上にはフェライト40が配置され、フェライト40上には永久磁石30が配置される。フェライト40および永久磁石30は、筒状の第2ヨーク20に覆われている。

[0038] 第2ヨーク20は、天面部21および側面部22を有し、側面部22の下側が第1ヨーク10に、溶接、または、はんだ付けにより固定される。第2ヨーク20は、第1ヨーク10とともに、永久磁石30によって形成される磁界に整磁作用を施し、また、永久磁石30およびフェライト40を電磁シールドする。第2ヨーク20の材料としては、例えば、鉄（Fe）が用いら

れる。第2ヨーク20の表面に銀めっきが施されていてもよい。

[0039] 永久磁石30は、平板状であり、フェライト40に直流磁界を印加するように配置される。具体的には、永久磁石30は、フェライト40上に配置され、フェライト40上に形成された中心導体部41に接している。

[0040] フェライト40は、磁性を有する部材であり、例えば、酸化鉄を主成分とし、亜鉛、ニッケルおよび銅のうち少なくとも1つ以上を含む材料が用いられる。

[0041] フェライト40は、平板状であり、一方主面40aと、一方主面40aに背向する他方主面40bと、側面40cとを有している。言い換えれば、一方主面40aは、第1ヨーク10側に位置する面（他方主面40b）に対して背向している。フェライト40の厚みは、例えば、0.15mmである。

[0042] フェライト40には、図2に示すように、中心導体部41、および、中心導体部41に接続される3つの引き出し導体部42が形成されている。中心導体部41および引き出し導体部42の材料としては、例えば、銀を主成分とする金属または合金が用いられる。

[0043] 中心導体部41は、円形状であり、フェライト40の一方主面40aに形成されている。中心導体部41は、分布定数型の共振器であり、LC成分を有する。

[0044] 3つの引き出し導体部42のそれぞれは、線路状であり、中心導体部41から他方主面40b側に引き出されている。具体的には、引き出し導体部42のそれぞれは、図3に示すように、一方主面40aに形成された主面引き出し部42aと、主面引き出し部42aと他方主面40b側とを繋ぐ貫通引き出し部42bとを有している。

[0045] 主面引き出し部42aの一端は、円形状の中心導体部41の外縁にそれぞれ接続されている。隣り合う主面引き出し部42aの角度間隔は、等角度（本実施の形態では120°）である。また、主面引き出し部42aの他端は、フェライト40の一方主面40aの外縁に向かって延び、貫通引き出し部42bの一端に接続されている。貫通引き出し部42bは、一方主面40a

側から他方主面40b側に向かって直線状に引き出されている。本実施の形態において、貫通引き出し部42bを伝送する信号の伝搬方向は、一方主面40aおよび他方主面40bに対して垂直（フェライト40の厚み方向と平行）である。

[0046] なお、貫通引き出し部42bは、一方主面40aと他方主面40bとを貫通するビア導体であってもよいし、フェライト40の側面40cに沿って形成される側面導体であってもよい。また、主面引き出し部42aの一部において、幅広のインピーダンス調整部分42cが設けられていてもよい。

[0047] 第1ヨーク10は、図2～図5に示すように、平板状であり、第1主面10aと、第1主面10aに背向する第2主面10bとを有している。第1ヨーク10は、第1主面10aがフェライト40の他方主面40bに接するように配置される。また、第1ヨーク10は、フェライト40と実装基板50との間に設けられる。第1ヨーク10の厚みは、例えば、0.1mmである。

[0048] 第1ヨーク10は、図5に示すように、3つの入出力導体部11と、入出力導体部11のそれぞれに所定間隔i1をあけて近接配置されているグラウンド導体部12とを有している。入出力導体部11は、後述する伝送線路パターンを介してミリ波帯域の高周波信号が入出力される部分であり、グラウンド導体部12は、基準電位に接地される部分である。入出力導体部11とグラウンド導体部12との間には、絶縁部13が設けられている。

[0049] 入出力導体部11およびグラウンド導体部12の材料としては、例えば、鉄（Fe）が用いられる。電気特性を向上させるため、入出力導体部11およびグラウンド導体部12の露出面に銀めっきが施されていてもよい。

[0050] グラウンド導体部12は、第1ヨーク10の大部分（例えば80%以上97%以下）の領域を占め、第2ヨーク20とともに磁界に整磁作用を施す。グラウンド導体部12は、第1主面10aと第2主面10bとの間を貫いて形成されている。また、グラウンド導体部12は、入出力導体部11に入力される信号の放射損失を低減するため、第1主面10aに沿う方向に、入出力導体

部 1 1 に近接して配置される。具体的に、グラウンド導体部 1 2 は、少なくともその一部が、入出力導体部 1 1 に対して所定間隔 i_1 ($0 < i_1 \leq \lambda / 4$ 。ただし λ は、ミリ波帯における波長) をあけて近接配置されている。なお、所定間隔 i_1 の、さらに望ましい値については後述する。

[0051] グラウンド導体部 1 2 は、例えば、接着剤等（図示省略）を用いてフェライト 4 0 の他方主面 4 0 b に接合される。

[0052] 3 つの入出力導体部 1 1 は、3 つの引き出し導体部 4 2 のそれぞれに対応し、はんだ等（図示省略）を用いて、引き出し導体部 4 2 の貫通引き出し部 4 2 b の他端に接続される。

[0053] 入出力導体部 1 1 は、図 3 および図 4 A に示すように、第 1 主面 1 0 a と第 2 主面 1 0 b との間を直線状に貫いて形成されている。本実施の形態において、入出力導体部 1 1 を伝送する信号の伝搬方向は、第 1 主面 1 0 a および第 2 主面 1 0 b に対して垂直（第 1 ヨーク 1 0 の厚み方向と平行）である。すなわち、入出力導体部 1 1 および貫通引き出し部 4 2 b は、第 1 ヨーク 1 0 の第 2 主面 1 0 b とフェライト 4 0 の一方主面 4 0 a との間を最短距離で繋いでいる。

[0054] なお、入出力導体部 1 1 の線路断面積は、貫通引き出し部 4 2 b の線路断面積と同じである。入出力導体部 1 1 は、貫通引き出し部 4 2 b の真下であれば、第 1 ヨーク 1 0 の側面に沿って形成されていてもよい。

[0055] 絶縁部 1 3 は、図 4 A および図 5 に示すように、3 つの入出力導体部 1 1 のそれぞれを芯材として、入出力導体部 1 1 の側面 1 1 a を覆うように、それぞれ 3 つ設けられている。グラウンド導体部 1 2 は、さらに、この絶縁部 1 3 の側面 1 3 a を覆うように設けられている。すなわち、絶縁部 1 3 は、入出力導体部 1 1 とグラウンド導体部 1 2 との間に設けられている。そして、入出力導体部 1 1 とグラウンド導体部 1 2 との間に存在する絶縁部 1 3 の肉厚が、入出力導体部 1 1 とグラウンド導体部 1 2 との所定間隔 i_1 となっている。なお、絶縁部 1 3 は、入出力導体部 1 1 のすべての側面 1 1 a に設けられている必要はなく、グラウンド導体部 1 2 が絶縁部 1 3 を介して入出力導体部 1

1を支持できるように、少なくとも、入出力導体部11の一部の側面11aとグラウンド導体部12との間に形成されていればよい。

[0056] 絶縁部13の材料としては、例えば、エポキシ系の樹脂が用いられる。第1ヨーク10は、例えば、絶縁部13、入出力導体部11およびグラウンド導体部12を一体モールド成形した後、スライスすることで形成される。

[0057] また、第1ヨーク10には、実装基板50との電気的かつ機械的な接続性を向上させるため、入出力端子16およびグラウンド端子17が設けられている。入出力端子16は、3つの入出力導体部11のそれぞれに対応して3つ設けられている。入出力端子16のそれぞれは、グラウンド導体部12に接続せず、対応する入出力導体部11に接続するように第2主面10bに形成されている。また、グラウンド端子17は、グラウンド導体部12に接して設けられている。入出力端子16およびグラウンド端子17の材料としては、例えば、銀やニッケルなどが用いられる。

[0058] 非可逆回路素子1は、これら入出力端子16およびグラウンド端子17から、はんだ等を用いて実装基板50の表面に実装される。なお、これら入出力端子16およびグラウンド端子17は必ずしも必要ではない。例えば、入出力端子16およびグラウンド端子17を設けずに、入出力導体部11およびグラウンド導体部12のそれぞれを、はんだ等を用いて実装基板50に接続してもよい。

[0059] 次に、非可逆回路モジュール2について説明する。非可逆回路モジュール2は、非可逆回路素子1が実装基板50の表面に実装された構造をしている。

[0060] 実装基板50は、図2に示すように、表面50aに沿って形成された、伝送線路パターン51とグラウンドパターン52とを有している。伝送線路パターン51は、非可逆回路素子1の3つの入出力導体部11に対応して、実装基板50の表面50aに3本設けられている。グラウンドパターン52は、伝送線路パターン51以外の領域において、伝送線路パターン51に対して間隔をあけて近接配置されている。また、実装基板50は、表面50aと背向

する裏面にもグランドパターンを有している（図示省略）。表面50aのグランドパターン52および裏面のグランドパターンは、複数のビア導体により互いに接続されている（図示省略）。実装基板50の基板本体は、セラミック材料または有機材料により形成される。伝送線路パターン51およびグランドパターン52は、銅を主成分とする導体材料により形成される。

[0061] 図6Aは、図1に示す非可逆回路モジュール2をI V A—I V A線で切断した場合の断面図である。

[0062] 図6Aに示すように、非可逆回路素子1の入出力導体部11は、入出力端子16およびはんだ（図示省略）を介して、実装基板50の伝送線路パターン51に接続される。また、非可逆回路素子1のグランド導体部12は、グランド端子17およびはんだ（図示省略）を介して、実装基板50のグランドパターン52に接続される。具体的には、入出力導体部11の第2主面10b側の領域が伝送線路パターン51に接続され、グランド導体部12の第2主面10b側の領域がグランドパターン52に接続される。この実装構造により、非可逆回路素子1に高周波信号が入力され、また、非可逆回路素子1が電磁シールドされる。

[0063] 図6Aでは、永久磁石30が筒状の第2ヨーク20の下に配置されているが、永久磁石30は筒状の第2ヨーク20の上に配置しても良い。これにより永久磁石30は、第2ヨーク20の外側になるため、第2ヨーク20に入るサイズで有る必要がなく、第2ヨーク20より大きい体積の磁石にすることができる。永久磁石30のサイズを大きくすることによりフェライト40に印加される磁力を大きくすることができる。このとき、放射を抑制する目的で、第2ヨーク20は銅などの透磁率を持たないRFシールドでもかまわない。

[0064] ここで、非可逆回路素子1における電力の伝送経路について説明する。図6Bは、図6Aに示す非可逆回路モジュール2の電力の伝送経路の一例を示す図である。

[0065] 非可逆回路素子1では、中心導体部41にてフェライト40の非可逆性を

利用した信号伝送が行われる。この中心導体部 4 1 に信号を送るためには、伝送線路パターン 5 1 から入出力端子 1 6、入出力導体部 1 1 および引き出し導体部 4 2 を経由して、中心導体部 4 1 に電力を伝送する必要がある。

[0066] ここで、中心導体部 4 1 は伝送線路パターン 5 1 よりも高い位置に配置されているため、電力の伝送経路 T 1 は、図 6 B に示す矢印のように、伝送線路パターン 5 1 が延びる方向（表面 5 0 a に沿う方向）から、伝送線路パターン 5 1 に垂直な方向（表面 5 0 a に垂直な方向）に折れ曲がった屈曲領域 H A を有する。そのため、伝送線路としては、この屈曲領域 H A にて電力の放射損失が大きくなる構造となっている。しかし、本実施の形態では、この屈曲領域 H A に位置する入出力導体部 1 1 に近接してグランド導体部 1 2 が設けられている。具体的には、伝送線路パターン 5 1 の信号伝搬方向において、グランド導体部 1 2 は、入出力導体部 1 1 に対して $\lambda/4$ 以下の小さな間隔 i_1 をあけて配置されている。これにより、屈曲領域 H A における電力の放射損失を低減することができる。

[0067] また、非可逆回路素子 1 は、入出力導体部 1 1 および貫通引き出し部 4 2 b が直線状に繋がっているため、従来技術に比べて、第 1 ヨーク 1 0 の第 2 主面 1 0 b とフェライト 4 0 の一方主面 4 0 a との間を伝送する信号の放射損失を低減することができる。

[0068] また、非可逆回路素子 1 は、フェライト 4 0 の他方主面 4 0 b と第 1 ヨーク 1 0 の第 1 主面 1 0 a とが、互いに接しており、従来技術で示すような C 成分を有する多層基板が間に挟み込まれていない。この構造により、入出力導体部 1 1 から中心導体部 4 1 までの線路長が短くなり、伝送信号の放射損失を低減することができる。また、非可逆回路素子 1 を低背化することができる。

[0069] [1. 2 伝送線路のシミュレーション]

次に、非可逆回路素子 1 に関連する伝送線路のシミュレーションについて説明する。このシミュレーションでは、入出力導体部とグランド導体部との間隔 i_1 を変化させた場合の電力の放射損失について示す。

[0070] 図 7 A は、伝送線路モデル 9 0 を示す斜視図である。図 7 B は、図 7 A を X Z 平面で切断した場合の断面図である。図 7 A および図 7 B に示す伝送線路モデル 9 0 は、中心導体部および入出力端子を除き、非可逆回路素子 1 の伝送線路とほぼ同じ構成である。

[0071] この伝送線路モデル 9 0 では、実装基板 9 1 の主面に 2 本の伝送線路パターン 9 2 a、9 2 b が設けられている。2 本の伝送線路パターン 9 2 a、9 2 b の間には、伝送線路パターン 9 2 a、9 2 b のそれぞれと間隔をあけてグラウンドパターン 9 3 が設けられている。グラウンドパターン 9 3 上には、グラウンド導体部 9 5 およびフェライト 9 9 が順に設けられている。フェライト 9 9 の上面には中心線路 9 7 が設けられ、フェライト 9 9 の両側面には貫通線路 9 8 a、9 8 b が設けられている。フェライト 9 9 の下に位置するグラウンド導体部 9 5 の両側面には、貫通線路 9 8 a、9 8 b と接続する入出力導体部 9 4 a、9 4 b がそれぞれ設けられている。入出力導体部 9 4 a、9 4 b は、伝送線路パターン 9 2 a、9 2 b にそれぞれ接続されている。すなわち、一方の伝送線路パターン 9 2 a は、入出力導体部 9 4 a、貫通線路 9 8 a、中心線路 9 7、貫通線路 9 8 b、入出力導体部 9 4 b を経由し、他方の伝送線路パターン 9 2 b に繋がっている。

[0072] グラウンド導体部 9 5 と入出力導体部 9 4 a、9 4 b との間には、絶縁部 9 6 が設けられている。入出力導体部 9 4 a、9 4 b およびグラウンド導体部 9 5 は、所定間隔 i 1 をあけて近接配置されている。所定間隔 i 1 は、具体的には、伝送線路パターン 9 2 a、9 2 b の信号伝搬方向における入出力導体部 9 4 a、9 4 b とグラウンド導体部 9 5 との間隔である。

[0073] なお、入出力導体部 9 4 a、9 4 b、貫通線路 9 8 a、9 8 b および中心線路 9 7 などの各線路の材質は、実施の形態 1 と同じであり、線路断面積は 0.01 mm^2 である。グラウンド導体部 9 5、フェライト 9 9 の厚みは、実施の形態 1 と同じである。フェライト 9 9 の比誘電率は $\epsilon = 13$ である。各線路を伝搬する高周波信号の周波数は 28 GHz であり、波長は $\lambda = 2.8 \text{ mm}$ である。伝送線路モデル 9 0 に印加される電力は 10 dBm である。

[0074] 上記伝送線路モデル 90 を用いた、電力の放射損失のシミュレーション結果を説明する。

[0075] 図 8 A は、入出力導体部 94 a、94 b およびグランド導体部 95 の間隔 i_1 と S パラメータとの関係を示すグラフである。図 8 A では、横軸を $i_1 / (\lambda / 4)$ 、縦軸を S パラメータとした場合の反射特性 S_{11} および通過特性 S_{21} が示されている。

[0076] 図 8 B は、入出力導体部 94 a、94 b およびグランド導体部 95 の間隔 i_1 と放射損失との関係を示すグラフである。

[0077] 図 8 B では、 $i_1 / (\lambda / 4)$ を変化させた場合の放射損失が示されている。放射損失は、例えば、伝送線路パターン 92 a を介して入出力導体部 94 a に入力される電力のうち、入出力導体部 94 a および引き出し導体部（貫通線路 98 a）にて生じる放射損の合計である。具体的には、放射損失は、図 8 A に示す反射特性 S_{11} および通過特性 S_{21} として現れていない特性であり、反射特性 S_{11} および通過特性 S_{21} をマグニチュード変換し、当該マグニチュード成分を 1 から引き算することで求めることができる。

[0078] 図 8 B に示すように、入出力導体部 94 a とグランド導体部 95 との間隔 i_1 が小さくなると、放射損失が小さくなる。ここで、市場から要求される放射損失の許容レベルを 30% (0.3) と設定した場合、図 8 B から、 $i_1 / (\lambda / 4) = 0.4$ となる。したがって、放射損失を 30% 以下とするためには、間隔 i_1 は、 $0 < i_1 \leq 0.1\lambda$ であることが望ましい。例えば、波長 λ が 2.8 mm である場合、間隔 i_1 は、0 よりも大きく 0.28 mm 以下であることが望ましい。

[0079] 上記伝送線路のシミュレーション結果から、非可逆回路素子 1 の入出力導体部 11 とグランド導体部 12 との所定間隔 i_1 は、0 よりも大きく、かつ、 0.1λ 以下であることが望ましい。所定間隔 i_1 を上記範囲内とすることで、非可逆回路素子 1 における伝送信号の放射損失を低減することができる。

[0080] [1.3 まとめ]

以上、本実施の形態に示す非可逆回路素子 1 は、実装基板 50 の表面 50 a に実装される非可逆回路素子 1 であって、永久磁石 30 と、永久磁石 30 により直流磁界が印加されるフェライト 40 と、フェライト 40 と実装基板 50 との間に設けられている、第 1 ヨーク 10 と、を備え、フェライト 40 は、第 1 ヨーク 10 側に位置する面と背向する一方主面 40 a に形成される中心導体部 41 と、中心導体部 41 に接続され、中心導体部 41 から引き出されている引き出し導体部 42 とを有し、中心導体部 41 は、LC 成分を有し、第 1 ヨーク 10 は、引き出し導体部 42 に接続されている入出力導体部 11 と、入出力導体部 11 に所定間隔 i 1 をあけて近接配置されているグラウンド導体部 12 とを有し、グラウンド導体部 12 は、実装基板 50 における表面 50 a に沿って形成されたグラウンドパターン 52 に接続され、入出力導体部 11 は、実装基板 50 における表面 50 a に沿って形成された伝送線路パターン 51 に接続され、入出力導体部 11 には、伝送線路パターン 51 を介してミリ波帯域の高周波信号が入出力される。

[0081] このように、実装基板 50 に表面実装される非可逆回路素子 1 のグラウンド導体部 12 が入出力導体部 11 に近接配置されているので、伝送線路パターン 51 から入出力導体部 11 を経由して中心導体部 41 に至る線路における伝送線路の屈曲構造により生じる伝送信号の放射損失を低減することができる。

[0082] 例えば、非可逆回路素子 1 が実装基板 50 に実装され、実装基板 50 上の伝送線路パターン 51 から伝送信号が入力される場合では、伝送線路パターン 51 が延びる方向から垂直な方向に折れ曲がる屈曲領域 H A にて電力放射が起きやすくなる。しかし、本実施の形態では、入出力導体部 11 に近接してグラウンド導体部 12 が配置されているので、屈曲領域 H A における放射損失を低減することができる。

[0083] 特に、ミリ波帯（20 GHz 以上）などの高周波信号を伝送する場合は、伝送線路にて電力放射が発生しやすくなるが、本実施の形態に係る非可逆回路素子 1 では、伝送線路である入出力導体部 11 等における電力放射を抑制

することができる。

[0084] (実施の形態2)

図9は、実施の形態2に係る非可逆回路素子1Aを示す断面図である。この非可逆回路素子1Aでは、永久磁石30がフェライト40の側方に位置している。

[0085] 非可逆回路素子1Aでは、第1ヨーク10上に、フェライト40および永久磁石30が配置され、フェライト40および永久磁石30の上に、平板状の第2ヨーク20が配置される。

[0086] 永久磁石30は、環状であり、内壁の内側に中心導体部41を含むフェライト40が収容されている。永久磁石30は、第1ヨーク10の第1主面10aに接着固定されている。このように永久磁石30を配置することで、フェライト40に直流磁界が印加される。

[0087] 第2ヨーク20は、平板状であり、永久磁石30の上面に接着固定されている。第2ヨーク20は、第1ヨーク10とともに、永久磁石30によって形成される磁界に整磁作用を施す。

[0088] 図9では、放射を抑制するRFシールドが描かれていないが、放射を防ぐ目的で、永久磁石30や第2ヨーク20の内部で、中心導体部41を覆うようにRFシールドを配置しても良い。RFシールドは銅などの透磁率を持たないRFシールドでもかまわない。

[0089] 本実施の形態においても、実装基板50に表面実装される非可逆回路素子1Aのグランド導体部12が入出力導体部11に近接配置されているので、伝送線路パターン51から入出力導体部11を経由して中心導体部41に至る線路における伝送線路の屈曲構造により生じる伝送信号の放射損失を低減することができる。

[0090] (実施の形態3)

本発明は上述した非可逆回路素子として実現できるだけでなく、このような非可逆回路素子を備えるフロントエンド回路および通信装置としても実現できる。そこで、以下、上述した非可逆回路素子を備える通信装置（すなわ

ち、非可逆回路素子を含むフロントエンド回路を内蔵する通信装置）について、説明する。

[0091] 図10は、実施の形態1で説明した非可逆回路素子1を備える通信装置3の機能ブロック図である。

[0092] 図10に示すように、通信装置3は、非可逆回路素子1を有するフロントエンド回路100と、RFIC (Radio Frequency Integrated Circuit) 200と、アンテナ素子300とを備える、例えば携帯電話の基地局である。なお、通信装置3は、アンテナ素子300を備えなくてもかまわない。

[0093] フロントエンド回路100は、通信装置3のフロントエンドに設けられ、RFIC 200とアンテナ素子300との間で送信信号または受信信号を伝搬する。具体的には、フロントエンド回路100は、非可逆回路素子1に加えて、さらに、PA (パワーアンプ: Power Amplifier) 202等の送信側回路と、BPF (Band Pass Filter) 203と、LNA (Low Noise Amplifier) 204等の受信回路とを有する。また、フロントエンド回路100には、送信信号が入力される送信端子P_{tx}、送信信号を出力して受信信号が入力されるアンテナ端子P_{ant}、および、受信信号を出力する受信端子P_{rx}が設けられている。なお、フロントエンド回路100は、BPF 203を備えなくてもかまわないし、上記以外の整合回路あるいは送信用または受信用フィルタ等を備えてもかまわない。

[0094] 非可逆回路素子1は、入出力端子16に対応する第1ポートPort 1、第2ポートPort 2および第3ポートPort 3を有している。第1ポートPort 1は送信側回路（ここではPA 202）に接続され、第2ポートPort 2は受信回路（ここではLNA 204）に接続され、第3ポートPort 3はアンテナ端子P_{ant}に接続されている。具体的には、第1ポートPort 1はPA 202を介して送信端子P_{tx}に接続され、第2ポートPort 2はLNA 204を介して受信端子P_{rx}に接続され、第3ポート

Port 3はBPF 203を介してアンテナ端子Pantに接続されている。

[0095] PA 202は、RFIC 200の送信端子（図中のTX）からフロントエンド回路100の送信端子Pt xに入力された送信信号（高周波送信信号）を増幅する、例えば電力増幅モジュールである。

[0096] BPF 203は、非可逆回路素子1から出力された送信信号を所定の使用周波数帯域でフィルタリングして通過させる。また、BPF 203は、アンテナ端子Pantから入力された受信信号を当該使用周波数帯域でフィルタリングして通過させる。

[0097] LNA 204は、非可逆回路素子1から出力された受信信号（高周波受信信号）を増幅する、例えば低雑音増幅モジュールである。

[0098] このようなフロントエンド回路100は、送信端子Pt xに入力された送信信号を増幅かつフィルタリングしてアンテナ端子Pantから出力し、アンテナ端子Pantに入力された受信信号をフィルタリングかつ増幅して受信端子Pr xから出力する。このとき、送信信号は非可逆回路素子1のTxパスを経由し、受信信号は非可逆回路素子1のRxパスを経由する。

[0099] RFIC 200は、フロントエンド回路100の送信端子Pt xおよび受信端子Pr xに接続され、送信信号または受信信号を信号処理する回路である。例えば、RFIC 200は、ベースバンド信号処理回路（不図示）から入力された送信信号をアップコンバートして送信端子（図中TX）から出力し、フロントエンド回路100から受信端子（図中RX）に入力された受信信号をダウンコンバートしてベースバンド信号処理回路に出力する。

[0100] アンテナ素子300は、フロントエンド回路100のアンテナ端子Pantに接続され、送信信号を送信し、受信信号を受信する。アンテナ素子300の形状等については特に限定されず、通信装置3の使用周波数帯域に応じて適宜設計されていけばよい。

[0101] 以上説明した通信装置3によれば、伝送信号の放射損失が低減された非可逆回路素子1を備えることにより、通信品質の向上を図ることができる。

[0102] (その他の変形例)

以上、本発明の実施の形態に係る非可逆回路素子、非可逆回路モジュール、フロントエンド回路および通信装置について、実施の形態および変形例を挙げて説明したが、本発明の非可逆回路素子、非可逆回路モジュール、フロントエンド回路および通信装置は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせることで実現される別の実施の形態や、上記実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本開示の非可逆回路素子を内蔵した各種機器も本発明に含まれる。

[0103] 例えば、上記実施の形態に係る非可逆回路素子の入出力導体部 11 は、入出力端子 16 を介さず、導電性接着剤を用いて伝送線路パターン 51 に直接接合されていてもよい。また、グランド導体部 12 は、グランド端子 17 を介さず、導電性接着剤を用いてグランドパターン 52 に直接接合されていてもよい。入出力導体部 11 と引き出し導体部 42 とは、導電性接着剤を介して接続されていてもよい。永久磁石 30 とフェライト 40 とは、非導電性接着剤等により接合されていてもよい。

[0104] 例えば、実施の形態 1 に係る非可逆回路モジュール 2 の実装基板 50 をインターポーザ基板とし、実装基板 50 の裏面に入出力用の外部端子を設け、非可逆回路モジュール 2 を、実装基板 50 とは異なるプリント配線板に搭載してもよい。ミリ波帯対応の非可逆回路素子 1 を使用する場合は、高周波信号が放射されにくいように実装基板 50 の回路設計を行う必要があり、その回路設計に多大な労力を有する。しかし、非可逆回路素子 1 が適切に表面実装された上記の非可逆回路モジュール 2 が予め準備されることで、上記問題を解消することが可能となる。

[0105] 例えば、上記説明では、非可逆回路素子として 3 ポート型の非可逆回路素子を例に説明したが、非可逆回路素子は 4 ポート以上の複数のポートを有してもかまわない。また、非可逆回路素子は、入力ポートおよび出力ポートを有する 2 ポートのアイソレータであってもよい。

[0106] 例えば、グラウンド電位は、非可逆回路素子の回路グラウンドの電位（基準電位）であればよく、0 V、大地グラウンドの電位（すなわちアースの基準電位）またはフレームグラウンドと異なる電位であってもかまわない。

[0107] 例えば、実施の形態1に係る非可逆回路素子1は、中心導体部41から、引き出し導体部42、入出力導体部11および入出力端子16を経由して伝送線路パターン51に至る伝送線路の屈曲領域においても、入出力導体部11に近接してグラウンド導体部12が設けられている。このように、中心導体部41から伝送線路パターン51に至る線路においても、伝送信号の放射損失を低減することができる。

産業上の利用可能性

[0108] 本発明は、通信装置のフロンドエンド部に配置される非可逆回路素子として、携帯電話の基地局等の通信装置に広く利用できる。

符号の説明

- [0109]
- 1、1 A 非可逆回路素子
 - 2 非可逆回路モジュール
 - 3 通信装置
 - 10 第1ヨーク
 - 10 a 第1主面
 - 10 b 第2主面
 - 11 入出力導体部
 - 11 a 入出力導体部の側面
 - 12 グラウンド導体部
 - 13 絶縁部
 - 13 a 絶縁部の側面
 - 16 入出力端子
 - 17 グラウンド端子
 - 20 第2ヨーク
 - 21 天面部

- 2 2 側面部
- 3 0 永久磁石
- 4 0 フェライト
- 4 0 a 一方主面
- 4 0 b 他方主面（第 1 ヨーク側に位置する面）
- 4 0 c 側面
- 4 1 中心導体部
- 4 2 引き出し導体部
- 4 2 a 主面引き出し部
- 4 2 b 貫通引き出し部
- 4 2 c インピーダンス調整部分
- 5 0 実装基板
- 5 0 a 実装基板の表面
- 5 1 伝送線路パターン
- 5 2 グランドパターン
- 9 0 伝送線路モデル
- 9 1 実装基板
- 9 2 a、9 2 b 伝送線路パターン
- 9 3 グランドパターン
- 9 4 a、9 4 b 入出力導体部
- 9 5 グランド導体部
- 9 6 絶縁部
- 9 7 中心線路
- 9 8 a、9 8 b 貫通線路
- 9 9 フェライト
- 1 0 0 フロントエンド回路
- 2 0 0 R F I C
- 2 0 2 P A

203	BPF
204	LNA
300	アンテナ素子
HA	屈曲領域
i1	所定間隔
Pant	アンテナ端子
Port1	第1ポート
Port2	第2ポート
Port3	第3ポート
Prx	受信端子
Ptx	送信端子
T1	電力の伝送経路
λ	波長

請求の範囲

- [請求項1] 実装基板の表面に実装される非可逆回路素子であって、
永久磁石と、
前記永久磁石により直流磁界が印加されるフェライトと、
前記フェライトと前記実装基板との間に設けられている、第1ヨークと、
を備え、
前記フェライトは、前記第1ヨーク側に位置する面と背向する一方主面に形成される中心導体部と、前記中心導体部に接続され、前記中心導体部から引き出されている引き出し導体部とを有し、
前記中心導体部は、LC成分を有し、
前記第1ヨークは、前記引き出し導体部に接続されている入出力導体部と、前記入出力導体部に所定間隔をあけて近接配置されているグラウンド導体部とを有し、
前記グラウンド導体部は、前記実装基板における前記表面に沿って形成されたグラウンドパターンに接続され、
前記入出力導体部は、前記実装基板における前記表面に沿って形成された伝送線路パターンに接続され、
前記入出力導体部には、前記伝送線路パターンを介してミリ波帯域の高周波信号が入出力される、
非可逆回路素子。
- [請求項2] 前記中心導体部は、円形状である、
請求項1に記載の非可逆回路素子。
- [請求項3] さらに、
前記永久磁石および前記フェライトを覆う筒状の第2ヨークを備え、
前記第2ヨークは、前記第1ヨークの前記グラウンド導体部に接続されている、

請求項 1 または 2 に記載の非可逆回路素子。

[請求項4] 前記フェライトおよび前記第 1 ヨークは、互いに接している、
請求項 1 ～ 3 のいずれか 1 項に記載の非可逆回路素子。

[請求項5] 前記引き出し導体部および前記入出力導体部をそれぞれ 3 つ有する
、
請求項 1 ～ 4 のいずれか 1 項に記載の非可逆回路素子。

[請求項6] 請求項 5 に記載の非可逆回路素子と、
前記非可逆回路素子の実装される実装基板と、
を備える非可逆回路モジュールであって、
前記実装基板は、前記実装基板の表面に沿って形成された伝送線路
パターンと、前記伝送線路パターンに対して間隔をあけて近接配置さ
れている前記グランドパターンとを有し、
前記非可逆回路素子の前記入出力導体部は、前記伝送線路パターン
にそれぞれ接続され、
前記非可逆回路素子の前記グランド導体部は、前記グランドパターン
に接続されている、
非可逆回路モジュール。

[請求項7] 前記伝送線路パターンを介して前記入出力導体部に入出力される高
周波信号の波長を λ とした場合、前記伝送線路パターンの信号伝搬方
向における前記入出力導体部と前記グランド導体部との前記所定間隔
は、0 よりも大きく、かつ、 0.1λ 以下である、
請求項 6 に記載の非可逆回路モジュール。

[請求項8] 前記伝送線路パターンを介して前記入出力導体部に入力される電力
のうち、前記入出力導体部および前記引き出し導体部にて生じる放射
損の合計が 30 % 以内である、
請求項 6 または 7 に記載の非可逆回路モジュール。

[請求項9] 請求項 5 に記載の非可逆回路素子と、
3 つの前記入出力導体部のうちの 1 つに接続される送信側回路と、

3つの前記入出力導体部のうちの1つであって、前記送信側回路に接続された入出力導体部と異なる入出力導体部に接続される受信側回路と、

3つの前記入出力導体部のうちの1つであって、前記送信側回路および前記受信側回路に接続されたそれぞれの入出力導体部と異なる入出力導体部に接続されるアンテナ端子と、

を備えるフロントエンド回路。

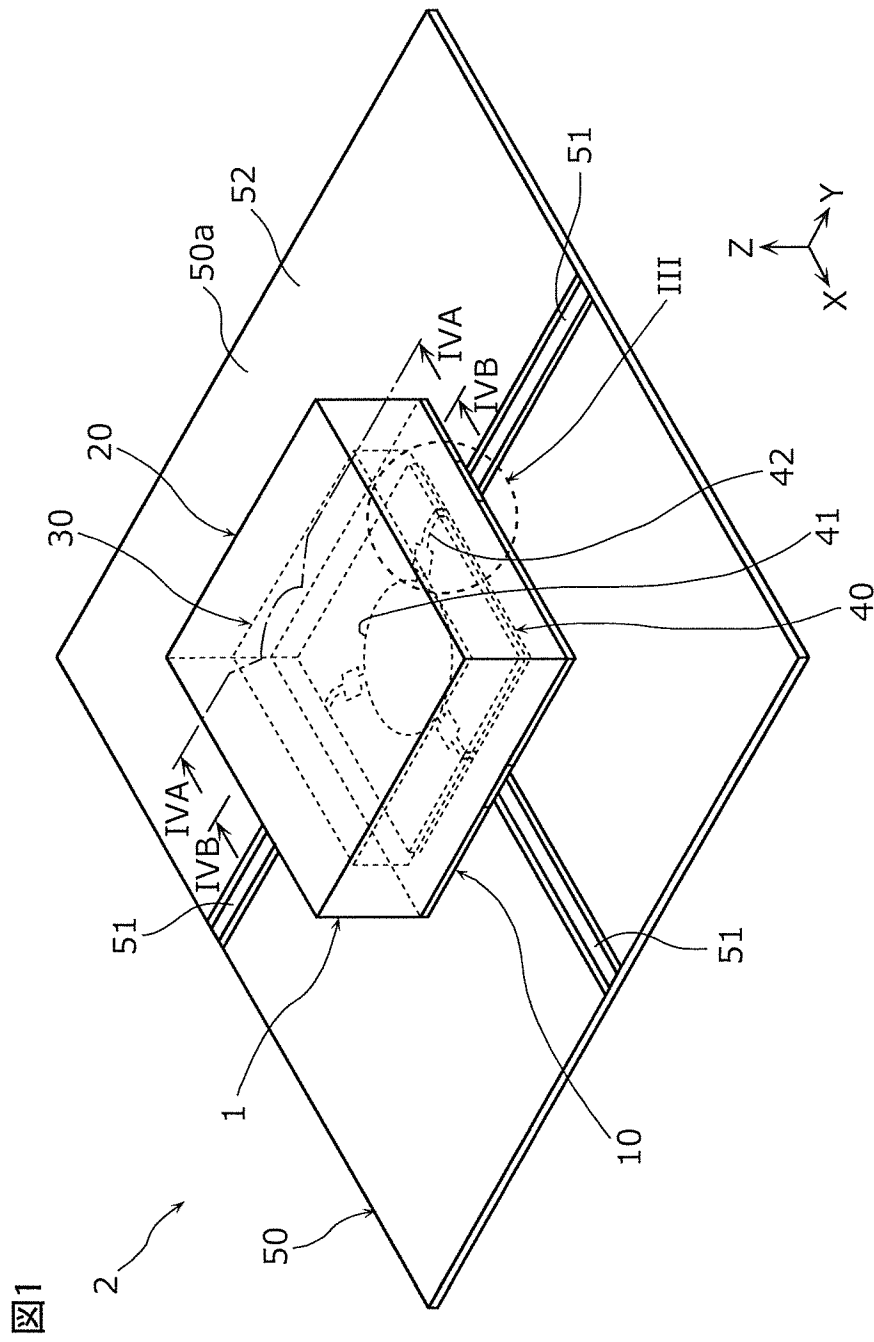
[請求項10]

高周波信号を処理する信号処理回路と、

請求項9に記載のフロントエンド回路と、

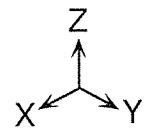
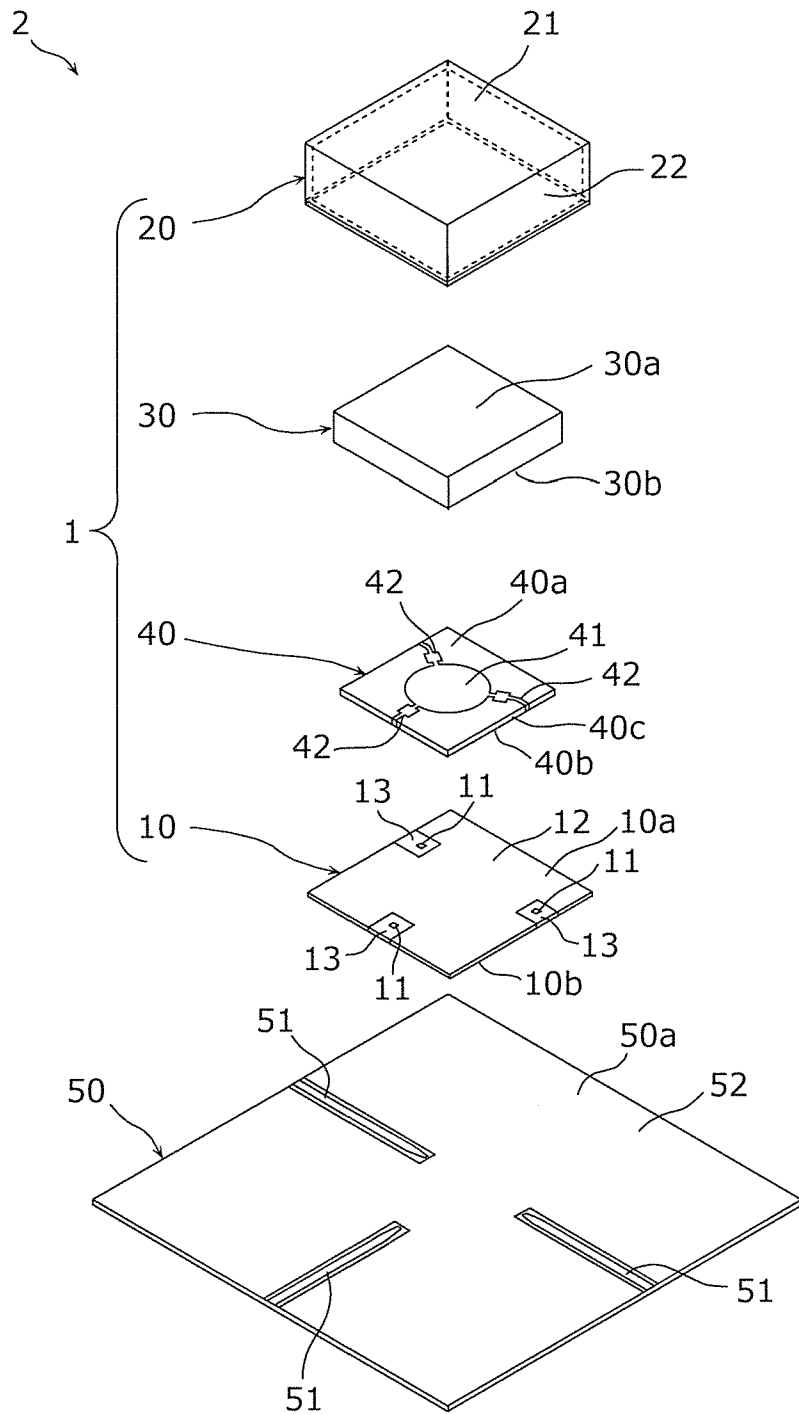
を備える通信装置。

[図1]



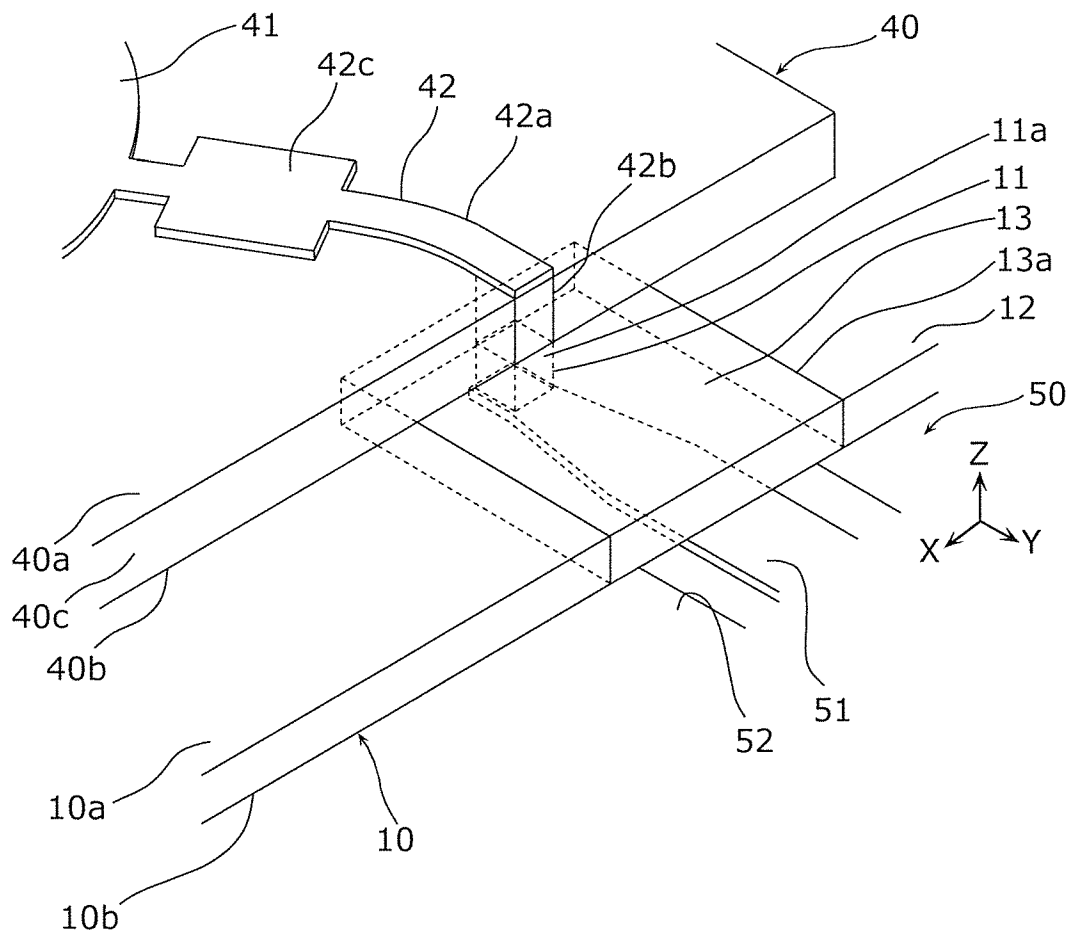
[図2]

図2



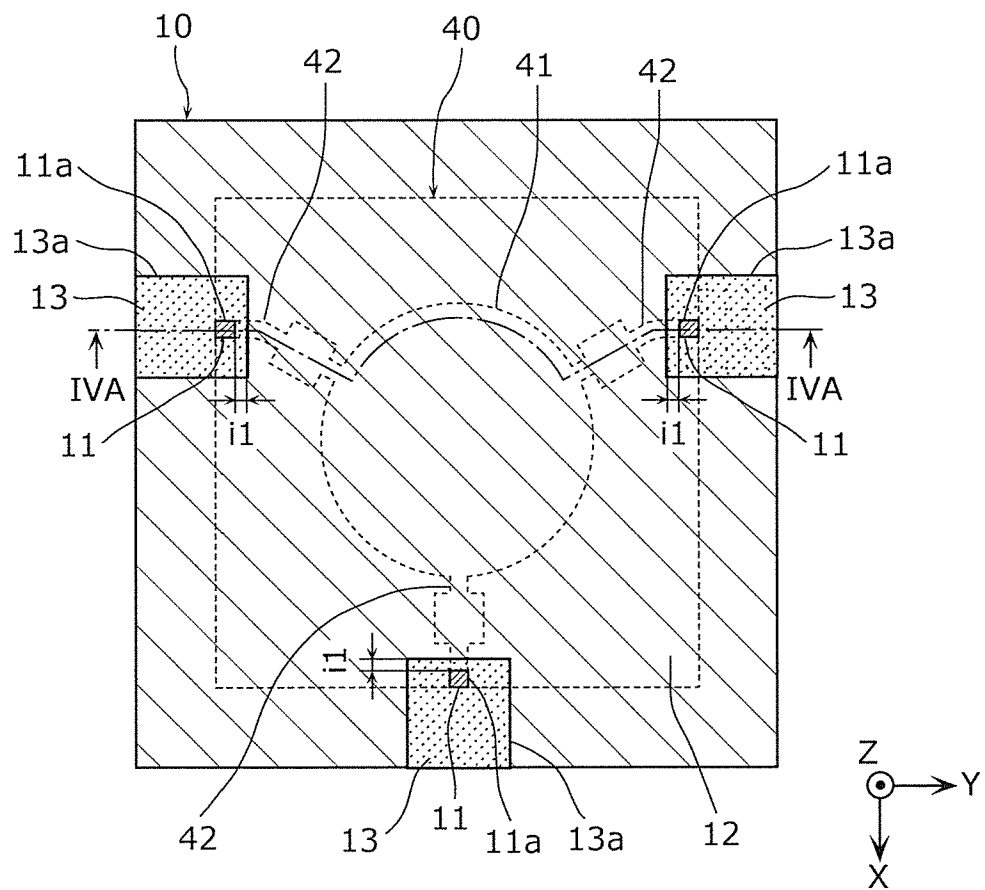
[図3]

図3



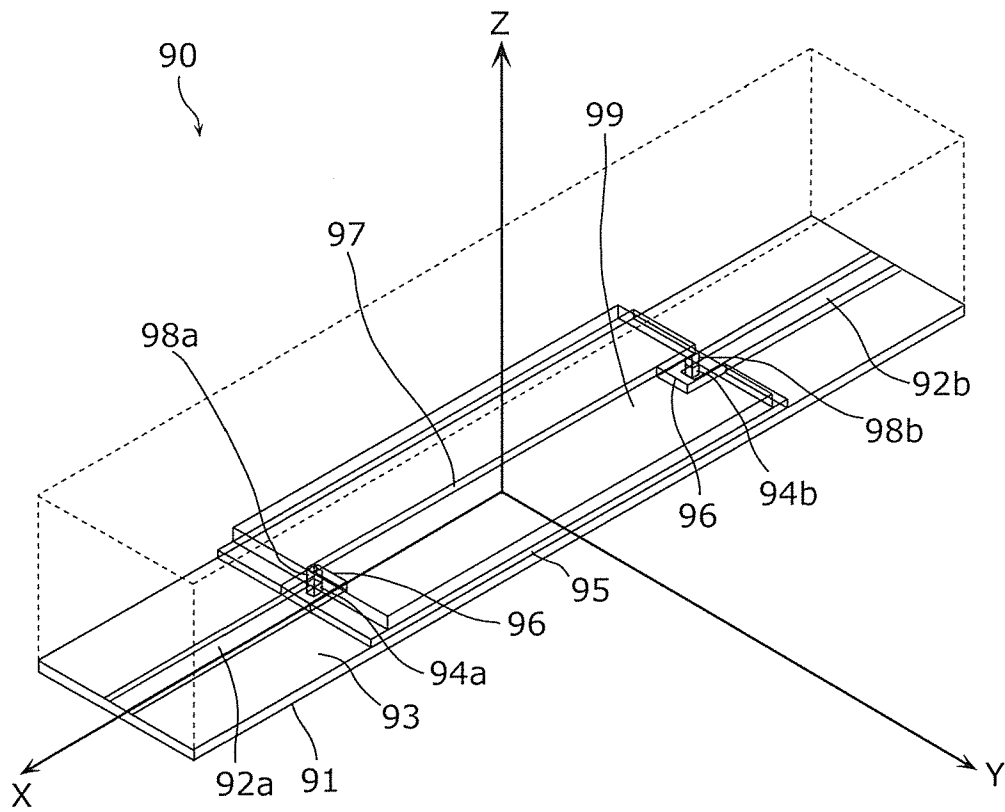
【図5】

図5



[図7A]

図7A



[図7B]

図7B

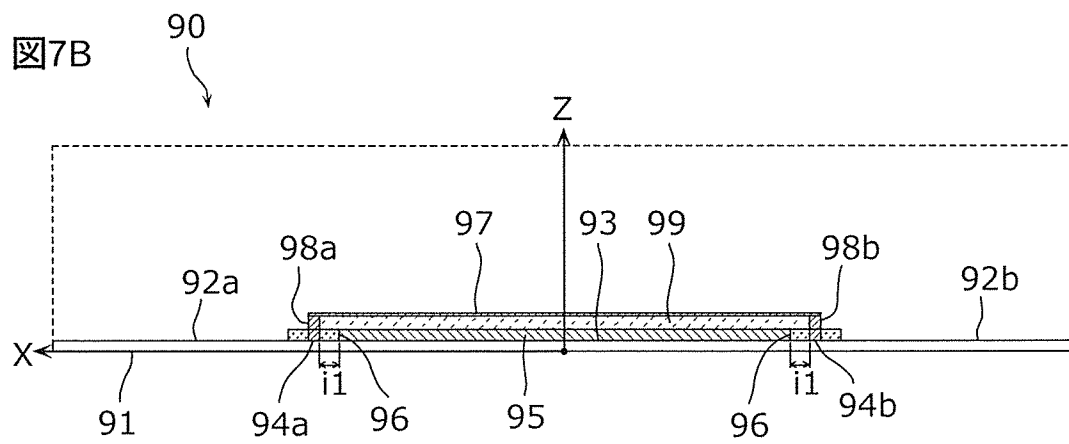


図8A

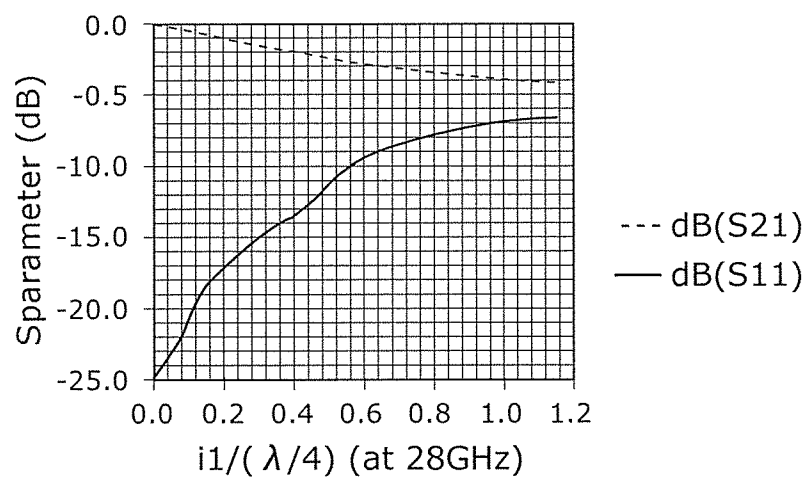


図8B

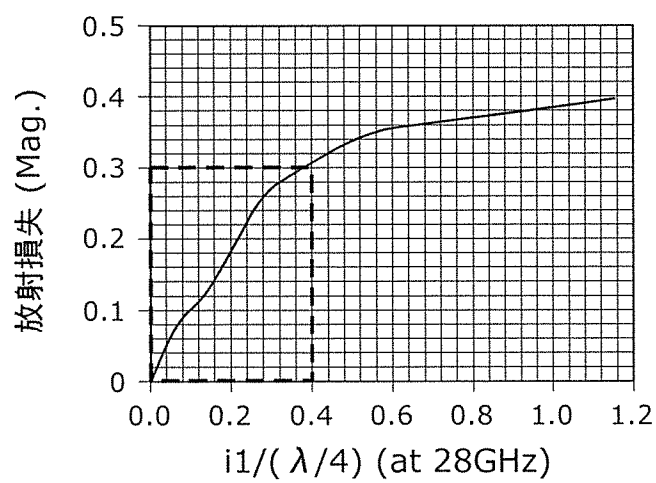
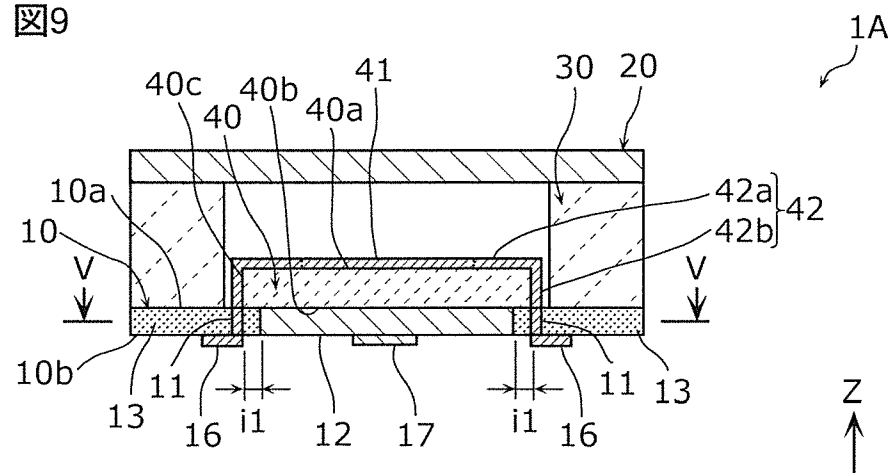
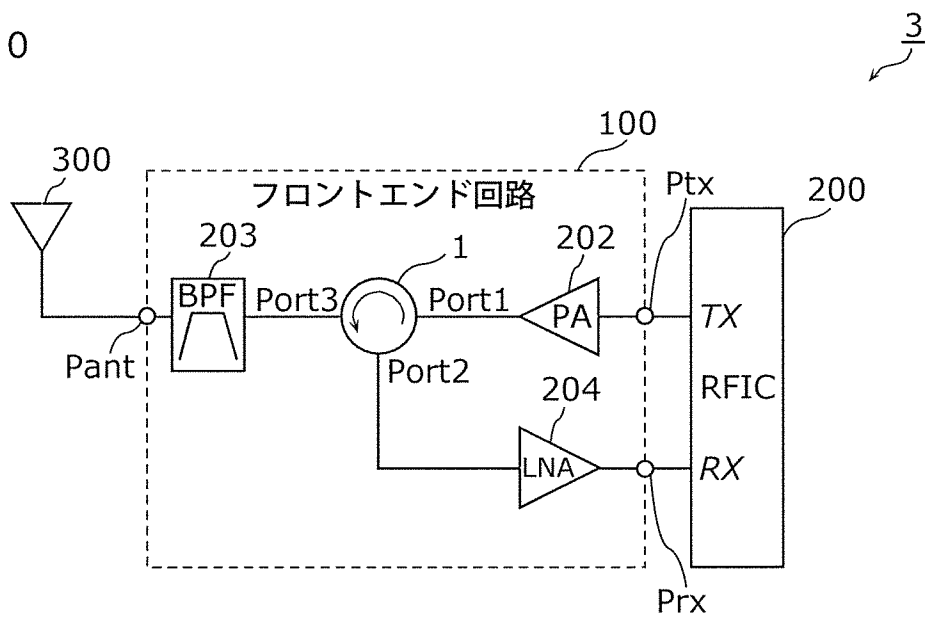


图9



[図10]

図10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/019264

A. CLASSIFICATION OF SUBJECT MATTER

H01P1/387(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01P1/387

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 9-116309 A (Tokin Corp.), 02 May 1997 (02.05.1997), paragraphs [0009] to [0011]; fig. 1 to 2; paragraph [0014]; fig. 5 to 6 (Family: none)	1-10
Y	JP 2004-15430 A (Murata Mfg. Co., Ltd.), 15 January 2004 (15.01.2004), paragraphs [0017] to [0041]; fig. 1 to 4 (Family: none)	1-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
18 July 2017 (18.07.17)

Date of mailing of the international search report
01 August 2017 (01.08.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/019264

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-124710 A (Murata Mfg. Co., Ltd.), 28 April 2000 (28.04.2000), paragraph [0029]; fig. 8 to 9; paragraph [0008]; fig. 12 & US 6583680 B1 column 8, lines 44 to 45; fig. 8 to 9; column 2, lines 37 to 61; fig. 12	2, 9, 10

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01P1/387(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01P1/387

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 9-116309 A (株式会社トーキン) 1997.05.02, 段落 [0009]-[0011], 図 1-2 および段落[0014], 図 5-6 (ファミリーなし)	1-10
Y	JP 2004-15430 A (株式会社村田製作所) 2004.01.15, 段落 [0017]-[0041], 図 1-4 (ファミリーなし)	1-10
Y	JP 2000-124710 A (株式会社村田製作所) 2000.04.28, 段落[0029], 図 8-9 および段落[0008], 図 12 & US 6583680 B1, 第 8 欄第 44-45 行, FIG. 8-9, 第 2 欄第 37-61 行, FIG. 12	2, 9, 10

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

18.07.2017

国際調査報告の発送日

01.08.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

岸田 伸太郎

電話番号 03-3581-1101 内線 3556

5 K

9183