

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成21年10月22日 (2009.10.22)

【公開番号】特開2007-133371(P2007-133371A)

【公開日】平成19年5月31日 (2007.5.31)

【年通号数】公開・登録公報2007-020

【出願番号】特願2006-258180(P2006-258180)

【国際特許分類】

G 0 9 F 9/30 (2006.01)

G 0 2 F 1/1368 (2006.01)

G 0 2 F 1/1343 (2006.01)

H 0 1 L 51/50 (2006.01)

H 0 5 B 33/10 (2006.01)

H 0 5 B 33/12 (2006.01)

H 0 5 B 33/22 (2006.01)

【 F I 】

G 0 9 F 9/30 3 3 8

G 0 2 F 1/1368

G 0 2 F 1/1343

H 0 5 B 33/14 A

H 0 5 B 33/10

H 0 5 B 33/12 B

H 0 5 B 33/22 Z

【手続補正書】

【提出日】平成21年9月4日 (2009.9.4)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上の薄膜トランジスタと、  
前記薄膜トランジスタに電氣的に接続する画素電極と、  
前記画素電極上に接する金属膜とを有し、  
前記画素電極には段差部があり、前記金属膜は前記画素電極の前記段差部を覆うように、  
前記画素電極と接しており、  
前記金属膜から露出する前記画素電極は平坦な面上に形成されていることを特徴とする表示装置。

【請求項 2】

基板上の薄膜トランジスタと、  
前記薄膜トランジスタに電氣的に接続する画素電極と、  
前記画素電極上に接する金属膜とを有し、  
前記薄膜トランジスタはゲート電極上にゲート絶縁膜を介して島状半導体膜を有し、  
前記画素電極は、導電層を介して前記島状半導体膜と電氣的に接続し、  
前記画素電極には段差部があり、前記金属膜は前記画素電極の前記段差部を覆うように、  
前記画素電極と接しており、  
前記金属膜から露出する前記画素電極は平坦な面上に形成されており、

前記画素電極の前記段差部は、前記島状半導体膜と重なる前記画素電極部分にあることを特徴とする表示装置。

【請求項 3】

基板上の薄膜トランジスタと、

前記薄膜トランジスタ上に形成され、コンタクトホールを有する層間絶縁膜と、

前記コンタクトホールを介して、前記薄膜トランジスタに電氣的に接続する画素電極と

、  
前記画素電極上に接する金属膜とを有し、

前記画素電極には段差部があり、前記金属膜は前記画素電極の前記段差部を覆うように

、前記画素電極と接しており、

前記金属膜から露出する前記画素電極は平坦な面上に形成されており、

前記画素電極の前記段差部は、前記コンタクトホールに位置する前記画素電極部分にあることを特徴とする表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、前記金属膜は前記画素電極よりも平面面積が小さく、

前記金属膜の側面は前記画素電極の側面に沿っており、

前記金属膜の側面は前記画素電極の側面の内側に位置することを特徴とする表示装置。

【請求項 5】

請求項 4 において、前記金属膜は遮光膜であることを特徴とする表示装置。

【請求項 6】

請求項 1 乃至請求項 3 のいずれか一項において、前記画素電極及び前記金属膜上に形成され、前記画素電極の一部を露出させる隔壁と、

前記隔壁及び前記画素電極に接して形成される電界発光層と、

前記電界発光層上の電極とを有し、

前記金属膜の少なくとも一方の側面は傾斜しており、前記隔壁で覆われていることを特徴とする表示装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、

前記画素電極のうち、前記金属膜と接する部分の第 1 の膜厚と、前記金属膜と接しない部分の第 2 の膜厚を比較したとき、前記第 1 の膜厚が前記第 2 の膜厚よりも厚いことを特徴とする表示装置。

【請求項 8】

基板上に島状半導体膜を形成し、

前記島状半導体膜上にゲート絶縁膜を介してゲート電極を形成し、

前記ゲート電極上に平坦面を有する層間絶縁膜を形成し、

前記層間絶縁膜に前記島状半導体膜に達するコンタクトホールを形成し、

前記層間絶縁膜上に導電膜及び金属膜の積層を形成し、

前記金属膜上に、半透部を有する露光マスクを用いて、膜厚の厚い領域と該領域よりも膜厚の薄い領域とを有するレジストパターンを形成し、

前記レジストパターンをマスクとして前記導電膜及び前記金属膜をエッチングし、

前記レジストパターンの一部をアッシングした後、前記金属膜をエッチングして前記導電膜でなる画素電極と、前記画素電極上に接する金属膜を形成し、

前記画素電極には前記コンタクトホールに位置する部分に段差部があり、前記金属膜は前記画素電極の前記段差部を覆うように、前記画素電極と接していることを特徴とする表示装置の作製方法。

【請求項 9】

基板上にゲート電極を形成し、

前記ゲート電極上にゲート絶縁膜を介して島状半導体膜を形成し、

前記島状半導体膜上に導電層を介してソース電極及びドレイン電極を形成し、

前記ソース電極及び前記ドレイン電極上に平坦面を有する層間絶縁膜を形成し、  
前記層間絶縁膜に前記ソース電極または前記ドレイン電極に達するコンタクトホールを形成し、  
前記層間絶縁膜上に導電膜及び金属膜の積層を形成し、  
前記金属膜上に、半透部を有する露光マスクを用いて、膜厚の厚い領域と該領域よりも膜厚の薄い領域とを有するレジストパターンを形成し、  
前記レジストパターンをマスクとして前記導電膜及び前記金属膜をエッチングし、  
前記レジストパターンの一部をアッシングした後、前記金属膜をエッチングして前記導電膜でなる画素電極と、前記画素電極上に接する金属膜を形成し、  
前記画素電極には前記コンタクトホールに位置する部分に段差部があり、前記金属膜は前記画素電極の前記段差部を覆うように、前記画素電極と接していることを特徴とする表示装置の作製方法。