



# (12)发明专利

(10)授权公告号 CN 104020604 B

(45)授权公告日 2017.01.11

(21)申请号 201410274652.4

(22)申请日 2014.06.18

(65)同一申请的已公布的文献号  
申请公布号 CN 104020604 A

(43)申请公布日 2014.09.03

(73)专利权人 南京中电熊猫液晶显示科技有限  
公司

地址 210033 江苏省南京市仙林大道科技  
南路南京液晶谷

(72)发明人 马群刚 王海宏

(74)专利代理机构 南京苏高专利商标事务所  
(普通合伙) 32204

代理人 柏尚春

(51)Int.Cl.

G02F 1/1335(2006.01)

(56)对比文件

CN 103680326 A,2014.03.26,  
CN 102998845 A,2013.03.27,  
US 2012/0307172 A1,2012.12.06,

审查员 张贝

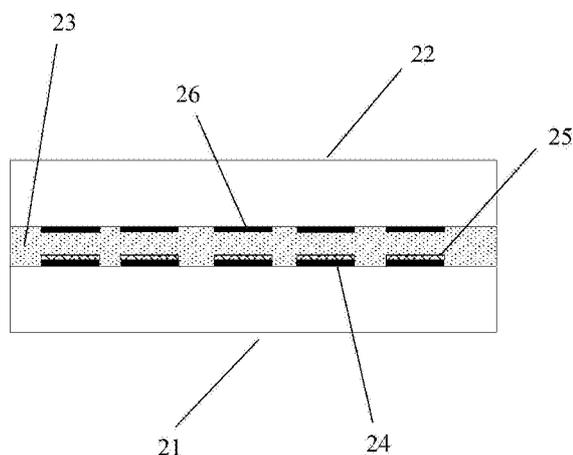
权利要求书3页 说明书8页 附图20页

(54)发明名称

一种双面透明显示装置

(57)摘要

本发明公开了一种双面透明显示装置,其包括一种双面透明显示装置,其包括:一阵列基板,其上依次配置有第一黑色矩阵图案,第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极,所述第一黑色矩阵图案覆盖所述第一、二金属图案;一对置基板,在其面向该阵列基板一侧上配置有第二黑色矩阵图案,该第二黑色矩阵图案覆盖该第一、二金属图案;一显示介质层,夹设于该阵列基板与该对置基板之间。本发明提供的双面透明显示装置可从正反两面观看,且其两面的对比度一致,显示效果相同。



1. 一种双面透明显示装置,其包括:

一阵列基板,其上依次配置有第一黑色矩阵图案,第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极,所述第一黑色矩阵图案覆盖所述第一、二金属层图案;

一对置基板,在其面向该阵列基板一侧上配置有第二黑色矩阵图案,该第二黑色矩阵图案覆盖该第一、二金属层图案;

一显示介质层,夹设于该阵列基板与该对置基板之间;

该第一金属层图案包括:扫描线,存储电极;

该第二金属层图案包括:数据线,第一公共电极线、第二公共电极线,薄膜晶体管的源极、漏极;

该第一公共电极线,具有均匀分布缝隙的非连续分布线;

该第二公共电极线,与该第一公共电极线交叉设置围成像素区域;

该数据线,设置在该像素区域的垂直方向上,且穿过该第一公共电极线的该缝隙;

该扫描线,设置在该像素区域的水平方向上,且与该数据线彼此交叉设置;

该薄膜晶体管,设置于该数据线与该扫描线交叉区域;

该像素电极,且通过第一接触孔与该薄膜晶体管电性连接;

该存储电极,配置于该像素电极的下方,且与该第一公共电极与该第二公共电极的投影重叠,且该存储电极通过第二接触孔与该像素电极电性连接。

2. 一种双面透明显示装置,其包括:

一阵列基板,其上依次配置有第一黑色矩阵图案,第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极,第二黑色矩阵图案;

一对置基板;

其中,所述第一、二黑色矩阵图案重叠,且覆盖所述第一、二金属图案;

一显示介质层,夹设于该阵列基板与该对置基板之间;

该第一金属层图案包括:扫描线,存储电极;

该第二金属层图案包括:数据线,第一公共电极线、第二公共电极线,薄膜晶体管的源极、漏极;

该第一公共电极线,具有均匀分布缝隙的非连续分布线;

该第二公共电极线,与该第一公共电极线交叉设置围成像素区域;

该数据线,设置在该像素区域的垂直方向上,且穿过该第一公共电极线的该缝隙;

该扫描线,设置在该像素区域的水平方向上,且与该数据线彼此交叉设置;

该薄膜晶体管,设置于该数据线与该扫描线交叉区域;

该像素电极,且通过第一接触孔与该薄膜晶体管电性连接;

该存储电极,配置于该像素电极的下方,且与该第一公共电极与该第二公共电极的投影重叠,且该存储电极通过第二接触孔与该像素电极电性连接。

3. 一种双面透明显示装置,其包括:

一阵列基板,具有两表面,在其一表面上设置第一黑色矩阵图案;在其另一表面上依次配置有:第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明

的有机绝缘膜,像素电极,及第二黑色矩阵图案;

一对置基板;

其中,所述第一、二黑色矩阵图案重叠,且覆盖所述第一、二金属图案;

一显示介质层,夹设于该阵列基板与该对置基板之间;

该第一金属层图案包括:扫描线,存储电极;

该第二金属层图案包括:数据线,第一公共电极线、第二公共电极线,薄膜晶体管的源极、漏极;

该第一公共电极线,具有均匀分布缝隙的非连续分布线;

该第二公共电极线,与该第一公共电极线交叉设置围成像素区域;

该数据线,设置在该像素区域的垂直方向上,且穿过该第一公共电极线的该缝隙;

该扫描线,设置在该像素区域的水平方向上,且与该数据线彼此交叉设置;

该薄膜晶体管,设置于该数据线与该扫描线交叉区域;

该像素电极,且通过第一接触孔与该薄膜晶体管电性连接;

该存储电极,配置于该像素电极的下方,且与该第一公共电极与该第二公共电极的投影重叠,且该存储电极通过第二接触孔与该像素电极电性连接。

4. 一种双面透明显示装置,其包括:

一阵列基板,具有两表面,在其一表面上设置第一黑色矩阵图案;在其另一表面上依次配置有:第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极;

一对置基板,在其面向该阵列基板一侧上配置有第二黑色矩阵图案;

其中,所述第一、二黑色矩阵图案重叠,且覆盖所述第一、二金属图案;

一显示介质层,夹设于该阵列基板与该对置基板之间;

该第一金属层图案包括:扫描线,存储电极;

该第二金属层图案包括:数据线,第一公共电极线、第二公共电极线,薄膜晶体管的源极、漏极;

该第一公共电极线,具有均匀分布缝隙的非连续分布线;

该第二公共电极线,与该第一公共电极线交叉设置围成像素区域;

该数据线,设置在该像素区域的垂直方向上,且穿过该第一公共电极线的该缝隙;

该扫描线,设置在该像素区域的水平方向上,且与该数据线彼此交叉设置;

该薄膜晶体管,设置于该数据线与该扫描线交叉区域;

该像素电极,且通过第一接触孔与该薄膜晶体管电性连接;

该存储电极,配置于该像素电极的下方,且与该第一公共电极与该第二公共电极的投影重叠,且该存储电极通过第二接触孔与该像素电极电性连接。

5. 如权利要求1-4中任一项所述的双面透明显示装置,其特征在于:该存储电极包括配置于该第一公共电极与该第二公共电极投影区域的左上角和右下角的第一区域,

且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

6. 如权利要求1-4中任一项所述的双面透明显示装置,其特征在于:该存储电极包括配置于该第一公共电极与该第二公共电极投影区域的左下角和右上角第一区域,且该存储电

极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

7.如权利要求5所述的双面透明显示装置,其特征在于:在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域部分重叠形成存储电容。

8.如权利要求5所述的双面透明显示装置,其特征在于:在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域完全重叠形成存储电容。

9.如权利要求5所述的双面透明显示装置,其特征在于:该第一、二公共电极线配置于该像素电极的下方,且与该像素电极部分重叠。

10.如权利要求6所述的双面透明显示装置,其特征在于:在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域部分重叠形成存储电容。

11.如权利要求6所述的双面透明显示装置,其特征在于:在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域完全重叠形成存储电容。

12.如权利要求6所述的双面透明显示装置,其特征在于:该第一、二公共电极线配置于该像素电极的下方,且与该像素电极部分重叠。

## 一种双面透明显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其是涉及一种双面透明显示装置。

### 背景技术

[0002] 薄膜晶体管液晶显示器(TFT-LCD)是由阵列基板、彩色滤光片基板以及夹设于该两基板之间的液晶共同形成的。无背光源的TFT-LCD相当于一液晶光阀板,在明亮的环境光照射下,通过驱动电路驱动该液晶光阀板使观看者看到TFT-LCD后方的景象。

[0003] 透过显示屏使观看者看到显示屏后方景象的装置称为透明显示器,较常见可应用于例如橱窗等需于展示实体物品之前以呈现显示画面之用。透明显示器所搭配的显示面板可采用的显示技术有很多种,所以得到广泛的应用。通过材料及工艺的改进,透明显示器的透过率逐渐提高。无背光的透明显示器正成为行业内研究的重点。

[0004] 图1为现有技术中双面透明显示装置的结构示意图,如图1所示TFT-LCD显示面板一般包括彩色滤光片基板12、阵列基板11、以及夹设其间的液晶层13构成。在彩色滤光片基板12上会依次形成用于遮光的黑色矩阵层、色层、共通电极、支撑柱等(图未示),在阵列基板11上,会依次形成栅极金属层、栅极绝缘层、半导体层、源漏金属层、源漏绝缘层、像素电极层等(图未示)。

[0005] 无背光透明显示器一般为双面显示,即从显示器两侧都可以看到画面。彩色滤光片基板侧由于存在遮光黑色矩阵,其反射系数较低,对于对比度影响较低。而在阵列基板侧观察时,由于栅极金属和源漏金属层的反光,会导致观看者从阵列基板侧观看时,对比度相对于彩色滤光片基板侧要低,眩光感严重。

[0006] 针对双面透明显示器,由于阵列基板侧的金属反光,会导致观看者从阵列基板侧观看时,对比度相对于彩色滤光片基板侧要低,眩光感严重。

### 发明内容

[0007] 有鉴于此,针对现有技术中的不足,本发明提供一种双面透明显示装置,通过在显示装置的金属层上下两侧同时配置黑色矩阵,以消除阵列金属对于外界光线的反射,提高显示对比度。

[0008] 本发明一实施例提供一种双面透明显示装置,其包括:

[0009] 一阵列基板,其上依次配置有第一黑色矩阵图案,第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极,所述第一黑色矩阵图案覆盖所述第一、二金属图案;

[0010] 一对置基板,在其面向该阵列基板一侧上配置有第二黑色矩阵图案,该第二黑色矩阵图案覆盖该第一、二金属图案;

[0011] 一显示介质层,夹设于该阵列基板与该对置基板之间。

[0012] 本发明又一实施例还提供一种双面透明显示装置,其包括:

[0013] 一阵列基板,其上依次配置有第一黑色矩阵图案,第一金属层图案,第一金属绝缘

层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极,第二黑色矩阵图案;

[0014] 一对置基板;

[0015] 其中,所述第一、二黑色矩阵图案重叠,且覆盖所述第一、二金属图案;

[0016] 一显示介质层,夹设于该阵列基板与该对置基板之间。

[0017] 本发明另一实施例还提供一种双面透明显示装置,其包括:

[0018] 一阵列基板,具有两表面,在其一表面上设置第一黑色矩阵图案;在其另一表面上依次配置有:第二黑色矩阵图案,第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极;

[0019] 一对置基板;

[0020] 其中,所述第一、二黑色矩阵图案重叠,且覆盖所述第一、二金属图案;

[0021] 一显示介质层,夹设于该阵列基板与该对置基板之间。

[0022] 本发明再一实施例还提供一种双面透明显示装置,其包括:

[0023] 一阵列基板,具有两表面,在其一表面上设置第一黑色矩阵图案;在其另一表面上依次配置有:第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极;

[0024] 一对置基板,在其面向该阵列基板一侧上配置有第二黑色矩阵图案;

[0025] 其中,所述第一、二黑色矩阵图案重叠,且覆盖所述第一、二金属图案;

[0026] 一显示介质层,夹设于该阵列基板与该对置基板之间。

[0027] 在上述实施例当中,该第一金属层图案包括:扫描线,存储电极;

[0028] 该第二金属层图案包括:数据线,第一公共电极线、第二公共电极线,薄膜晶体管的源极、漏极;

[0029] 该第一公共电极线,具有均匀分布缝隙的非连续分布线;

[0030] 该第二公共电极线,与该第一公共电极线交叉设置围成像素区域;

[0031] 该数据线,设置在该像素区域的垂直中线上,且穿过该第一公共电极线的该缝隙;

[0032] 该扫描线,设置在该像素区域的水平中线上,且与该数据线彼此交叉设置;

[0033] 该薄膜晶体管,设置于该数据线与该扫描线交叉区域;

[0034] 该像素电极,且通过第一接触孔与该薄膜晶体管电性连接;

[0035] 该存储电极,配置于该像素电极的下方,且与该第一公共电极与该第二公共电极的投影重叠,且该存储电极通过第二接触孔与该像素电极电性连接。

[0036] 在上述实施例当中,该存储电极配置于该第一公共电极与该第二公共电极投影区域的左上角和右下角的第一区域,且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

[0037] 在上述实施例当中,该存储电极配置于该第一公共电极与该第二公共电极投影区域的左下角和右上角第一区域,且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

[0038] 在上述实施例当中,在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域部分重叠形成存储电容。

[0039] 在上述实施例当中,在该像素电极的下方,该存储电极的该第一区域与该第一公

共电极与该第二公共电极投影区域完全重叠形成存储电容。

[0040] 在上述实施例当中,该第一、二公共电极线配置于该像素电极的下方,且与该像素电极部分重叠。

[0041] 本发明与现有技术相比,其优点在于:本发明提供的双面透明显示装置可从正反两面观看,且其两面的对比度一致,显示效果相同。

## 附图说明

[0042] 图1为现有技术中双面透明显示装置的结构示意图;

[0043] 图2为本发明第一实施例的双面透明显示装置的结构示意图;

[0044] 图3为本发明图2所示的双面透明显示装置的阵列像素结构示意图;

[0045] 图4(a)为本发明图3所示像素结构的黑色矩阵层图案的平面示意图;

[0046] 图4(b)为本发明图3所示像素结构的黑色矩阵层图案AA'方向的断面图;

[0047] 图5(a)为本发明图2所示像素结构的第一金属层图案的平面图;

[0048] 图5(b)为本发明图2所示像素结构的第一金属层图案AA'方向的断面图;

[0049] 图6(a)为本发明图2所示像素结构的半导体层图案的平面图;

[0050] 图6(b)为本发明图2所示像素结构的半导体层图案AA'方向的断面图;

[0051] 图7(a)为本发明图2所示像素结构的第二金属层图案的平面图;

[0052] 图7(b)为本发明图2所示像素结构的第二金属层图案AA'方向的断面图;

[0053] 图8(a)为本发明图2所示像素结构的接触孔图案的平面图;

[0054] 图8(b)为本发明图2所示像素结构的接触孔图案AA'方向的断面图;

[0055] 图9(a)为本发明图2所示像素结构的像素电极图案的平面图;

[0056] 图9(b)为本发明图2所示像素结构的像素电极图案AA'方向的断面图;

[0057] 图10为本发明第二实施例的双面透明显示装置的结构示意图;

[0058] 图11为本发明图10所示的双面透明显示装置的阵列像素结构示意图;

[0059] 图12(a)为本发明图10所示像素结构的上侧黑色矩阵图案的平面图;

[0060] 图12(b)为本发明图10所示像素结构的上侧黑色矩阵图案AA'方向的断面图;

[0061] 图13(a)为本发明图10所示像素结构的接触孔图案的平面图;

[0062] 图13(b)为本发明图10所示像素结构的接触孔图案AA'方向的断面图;

[0063] 图14(a)为本发明图10所示像素结构的像素电极图案的平面图;

[0064] 图14(b)为本发明图10所示像素结构的像素电极图案AA'方向的断面图;

[0065] 图15为本发明第三实施例的双面透明显示装置的结构;

[0066] 图16(a)为本发明图15所示的双面透明显示装置的阵列像素结构的平面图;

[0067] 图16(b)为本发明图15所示的双面透明显示装置的阵列像素结构的AA'方向的断面图;

[0068] 图17为本发明第四实施例的双面透明显示装置的结构;

[0069] 图18(a)为基于图17所示的双面透明显示装置的阵列像素结构的平面图;

[0070] 图18(b)为基于图17所示的双面透明显示装置的阵列像素结构的AA'方向的断面图;

## 具体实施方式

[0071] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0072] 实施例一:

[0073] 图2为本发明第一实施例的双面透明显示装置的结构示意图。如图2所示,一种双面透明显示装置,其包括:一阵列基板21,其上依次配置有第一黑色矩阵图案24,TFT阵列器件25;一对置基板22,在其面向该阵列基板21一侧上配置有第二黑色矩阵图案26,该第二黑色矩阵图案26覆盖该TFT阵列器件25;一显示介质层23,如液晶,夹设于该阵列基板21与该对置基板22之间。

[0074] 其中该TFT阵列器件25具体为依次在该阵列基板上设置第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极,所述第一黑色矩阵图案覆盖所述第一、二金属图案。

[0075] 图3为本发明图2所示的双面透明显示装置的阵列像素结构示意图。如图3所示,该第一金属层图案包括:扫描线32,存储电极33;该第二金属层图案包括:数据线35,第一公共电极线36、第二公共电极线,薄膜晶体管的源极、漏极37;该第一公共电极线36,具有均匀分布缝隙的非连续分布线;该第二公共电极线,与该第一公共电极线36交叉设置围成像素区域;该数据线35,设置在该像素区域的垂直中线上,且穿过该第一公共电极线的该缝隙;该扫描线32,设置在该像素区域的水平中线上,且与该数据线35彼此交叉设置;该薄膜晶体管,设置于该数据线与该扫描线32交叉区域;该像素电极39,且通过第一接触孔与该薄膜晶体管电性连接;该存储电极33,配置于该像素电极39的下方,且与该第一公共电极36与该第二公共电极的投影重叠,且该存储电极33通过第二接触孔与该像素电极39电性连接。

[0076] 作为一实施例,该存储电极配置于该第一公共电极与该第二公共电极投影区域的左上角和右下角的第一区域,且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

[0077] 作为另一实施例,该存储电极配置于该第一公共电极与该第二公共电极投影区域的左下角和右上角第一区域,且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

[0078] 在上述实施例中,在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域的投影区域部分重叠形成存储电容。

[0079] 在上述实施例当中,在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极的投影区域完全重叠形成存储电容。

[0080] 在上述实施例当中,该第一、二公共电极线配置于该像素电极的下方,且与该像素电极部分重叠。

[0081] 基于图3所示的阵列像素结构,其相应的阵列基板的制作方法如下:

[0082] 步骤a,在玻璃基板上,涂覆黑色矩阵材料,黑色矩阵材料为黑色有机材料。黑色矩阵的膜厚为0.01微米至2微米,通过曝光,显影、固化等工艺后形成如图4所示的黑色矩阵图

案。

[0083] 步骤b,在黑色矩阵上,通过化学气相沉积法,形成无机绝缘层。无机绝缘层的材料可以选SiNx、SiO<sub>2</sub>或者Al<sub>2</sub>O<sub>3</sub>等,优选SiNx材料。然后,在无机绝缘层的上方溅射形成第一金属层,第一金属层可以为Ti、Al、Cu、Mo等金属或者合金,第一金属层的厚度为1000-5000Å。通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成如图5所示的扫描线、存储电极等图案。

[0084] 步骤c,在第一金属层的上方,通过化学气相沉积法,形成半导体层。半导体材料可以为非晶硅,多晶硅或者氧化物半导体等,膜厚为500Å至3000Å。半导体层的图案如图6所示,位于像素的中心。

[0085] 步骤d,在半导体层的上方,溅射形成第二金属层。第二金属层可以为Ti、Al、Cu、Mo等金属或者合金,源漏金属层的厚度为1000-5000Å。通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成如图7所示的数据线、公共电极线、TFT漏极等图案。

[0086] 步骤e,在第二金属层上,通过化学气相沉积法,形成无机绝缘层。无机绝缘层的材料可以选SiNx、SiO<sub>2</sub>或者Al<sub>2</sub>O<sub>3</sub>等,优选SiNx材料。无机绝缘层的厚度为1000Å—4000Å。在无机绝缘层的上方,涂覆有机绝缘层,有机绝缘层的厚度在1μm-3μm。在有机绝缘层的上方,通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成如图8所示的接触孔图案,包括TFT漏极上方的接触孔,以及存储电极上方的接触孔。

[0087] 步骤f,在有机绝缘膜和接触孔的上方,溅射形成透明导电薄膜,优选ITO薄膜,厚度为300Å至1000Å。通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成如图9所示的像素电极图案。

[0088] 实施例二:

[0089] 图10为本发明第二实施例的双面透明显示装置的结构示意图,图10所示,本发明提供一种双面透明显示装置,其包括:一阵列基板101,其上依次配置有第一黑色矩阵图案104,TFT阵列器件105,第二黑色矩阵图案106;一对置基板102,如彩色滤光片基板;其中,所述第一、二黑色矩阵104,106图案重叠,且覆盖所述TFT阵列器件105;一显示介质层103,如液晶,夹设于该阵列基板101与该对置基板102之间。

[0090] 参见图10、11,其中,该TFT阵列器件105具体为第一金属层图案,第一金属绝缘层,半导体层114,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极。

[0091] 图11为本发明图10所示的双面透明显示装置的阵列像素结构示意图。如图11所示,该第一金属层图案包括:扫描线112,存储电极113;该第二金属层图案包括:数据线115,第一公共电极线116、第二公共电极线,薄膜晶体管的源极、漏极117;该第一公共电极线116,具有均匀分布缝隙的非连续分布线;该第二公共电极线,与该第一公共电极线116交叉设置围成像素区域;该数据线115,设置在该像素区域的垂直中线上,且穿过该第一公共电极线的该缝隙;该扫描线112,设置在该像素区域的水平中线上,且与该数据线115彼此交叉设置;该薄膜晶体管,设置于该数据线与该扫描线112交叉区域;该像素电极110,且通过第一接触孔与该薄膜晶体管电性连接;该存储电极113,配置于该像素电极110的下方,且与该第一公共电极116与该第二公共电极交叉区域的投影重叠,且该存储电极113通过第二接触孔与该像素电极110电性连接。

[0092] 作为一实施例,该存储电极配置于该第一公共电极与该第二公共电极投影区域的左上角和右下角的第一区域,且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

[0093] 作为另一实施例,该存储电极配置于该第一公共电极与该第二公共电极投影区域的左下角和右上角第一区域,且该存储电极在非该投影重叠部分配置第二凸块区域,其上形成该第二接触孔,用于与该像素电极之间的等电位连接。

[0094] 在上述实施例中,在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域部分重叠形成存储电容。

[0095] 在上述实施例当中,在该像素电极的下方,该存储电极的该第一区域与该第一公共电极与该第二公共电极投影区域完全重叠形成存储电容。

[0096] 在上述实施例当中,该第一、二公共电极线配置于该像素电极的下方,且与该像素电极部分重叠。

[0097] 基于图11所示的像素阵列结构,相应的阵列基板的制作方法,在第二金属层的图案的制作步骤前与实施例一类似:

[0098] 步骤a,在玻璃基板上,涂覆黑色矩阵材料,黑色矩阵材料为黑色有机材料。黑色矩阵的膜厚为0.01微米至2微米,通过曝光,显影、固化等工艺后形成黑色矩阵图案。

[0099] 步骤b,在黑色矩阵上,通过化学气相沉积法,形成无机绝缘层。无机绝缘层的材料可以选SiNx、SiO<sub>2</sub>或者Al<sub>2</sub>O<sub>3</sub>等,优选SiNx材料。然后,在无机绝缘层的上方溅射形成第一金属层,第一金属层可以为Ti、Al、Cu、Mo等金属或者合金,第一金属层的厚度为1000-5000Å。通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成扫描线、存储电极等图案。

[0100] 步骤c,在第一金属层的上方,通过化学气相沉积法,形成半导体层。半导体材料可以为非晶硅,多晶硅或者氧化物半导体等,膜厚为500Å至3000Å。半导体层的图案位于像素的中心。

[0101] 步骤d,在半导体层的上方,溅射形成第二金属层。第二金属层可以为Ti、Al、Cu、Mo等金属或者合金,源漏金属层的厚度为1000-5000Å。通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成数据线、公共电极线、TFT漏极等图案。

[0102] 基于图11所示的像素结构,从第二金属层的图案之后对应的制作方法如下:

[0103] 步骤e,在第二金属层上,通过化学气相沉积法,形成无机绝缘层。无机绝缘层的材料可以选SiNx、SiO<sub>2</sub>或者Al<sub>2</sub>O<sub>3</sub>等,优选SiNx材料。在无机绝缘层的上方涂覆黑色矩阵材料,黑色矩阵材料为黑色有机材料。黑色矩阵的膜厚为0.01微米至2微米,通过曝光,显影、固化等工艺后形成如图12所示上侧黑色矩阵图案。

[0104] 步骤f,在上侧黑色矩阵层的上方,通过化学气相沉积法,形成无机绝缘层。无机绝缘层的材料可以选SiNx、SiO<sub>2</sub>或者Al<sub>2</sub>O<sub>3</sub>等,优选SiNx材料。在无机绝缘层的上方,通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成如图13所示的接触孔图案,包括TFT漏极上方的接触孔,以及存储电极上方的接触孔。

[0105] 步骤g,在无机绝缘膜和接触孔的上方,溅射形成透明导电薄膜,优选ITO薄膜,厚度为300Å至1000Å。通过光刻胶涂覆、曝光、显影、刻蚀、剥离等工艺,形成如图14所示的像素电极图案。

[0106] 如图14a,14b所示,该像素电极结构具体为:提供一阵列基板,其上依次形成第一

黑色矩阵111、扫描线112、存储电极113、半导体层114、数据线115、公共电极线116、TFT漏极117、接触孔118、上侧黑色矩阵119、像素电极110。扫描线112与存储电极113为同层金属,称为第一层金属;数据线115、公共电极线116和TFT漏极117为同层金属,称为第二层金属。第一层金属的图案和第二层金属的图案都位于第一黑色矩阵119和第二黑色矩阵111之间。像素的四周由共同电极线116包围形成,扫描线112与数据线115在像素区中间交叉通过,TFT器件位于像素的中心,像素电极110通过接触孔118连接到第一金属层的存储电极113与共同电极线116形成存储电容。

[0107] 实施例三:

[0108] 图15为本发明第三实施例的双面透明显示装置的结构。如图15所示,本发明提供一种双面透明显示装置,其包括:一阵列基板151,具有两表面,在其一表面上设置第一黑色矩阵图案154;在其另一表面上依次配置有:第二黑色矩阵图案156,第一金属层图案154,TFT阵列器件155;一对置基板152,如彩色滤光片基板;其中,所述第一、二黑色矩阵图案154,156重叠,且覆盖所述TFT阵列器件155;一显示介质层153,如液晶,夹设于该阵列基板151与该对置基板152之间。

[0109] 其中,TFT阵列器件155具体为第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极。

[0110] 图16(a)为本发明图15所示的双面透明显示装置的阵列像素结构的平面图;图16(b)为本发明图15所示的双面透明显示装置的阵列像素结构的AA'方向的断面图。如图16(a),16(b)所示,提供一阵列基板,其上依次为玻璃侧黑色矩阵161、扫描线162、存储电极163、半导体层164、数据线165、公共电极线166、TFT漏极167、膜面侧黑色矩阵168、接触孔169、像素电极160。扫描线162与存储电极163为同层金属,称为第一层金属;数据线165、公共电极线166和TFT漏极167为同层金属,称为第二层金属。像素的四周由共同电极线166包围形成,扫描线162与数据线165在像素区中间交叉通过,TFT器件位于像素的中心,像素电极160通过接触孔169连接到第一金属层的存储电极163与共同电极线166形成存储电容。

[0111] 该实施例中的阵列基板上的所述TFT阵列器件、像素结构、像素阵列及其制作方法与上述实施例类似,在此不再赘述。

[0112] 实施例四:

[0113] 图17为本发明第三实施例的双面透明显示装置的结构。如图17所示,提供一种双面透明显示装置,其包括:一阵列基板171,具有两表面,在其一表面上设置第一黑色矩阵图案174;在其另一表面上依次配置有:TFT阵列器件175;一对置基板172,如彩色滤光片基板,在其面向该阵列基板一侧上配置有第二黑色矩阵图案176;其中,所述第一、二黑色矩阵图案重叠174,176,且覆盖所述TFT阵列器件175;一显示介质层173,如液晶,夹设于该阵列基板与该对置基板之间。

[0114] 其中,所述TFT阵列器件175具体为第一金属层图案,第一金属绝缘层,半导体层,第二金属层图案,保护绝缘层,透明的有机绝缘膜,像素电极。

[0115] 图18(a)为基于图17所示的双面透明显示装置的阵列像素结构的平面图;图18(b)为基于图17所示的双面透明显示装置的阵列像素结构的AA'方向的断面图。如图18(a),18(b)所示,提供一阵列基板,其上依次为玻璃侧黑色矩阵181、扫描线182、存储电极183、半导体层184、数据线185、公共电极线186、TFT漏极187、接触孔188、像素电极189。扫描线182与

存储电极183为同层金属,称为第一层金属;数据线185、公共电极线186和TFT漏极187为同层金属,称为第二层金属。像素的四周由共同电极线186包围形成,扫描线182与数据线185在像素区中间交叉通过,TFT器件位于像素的中心,像素电极189通过接触孔188连接到第一金属层的存储电极183与共同电极线186形成存储电容。

[0116] 该实施例中的阵列基板上的的所述TFT阵列器件、像素结构、像素阵列及其制作方法与上述实施例类似,在此不再赘述。

[0117] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

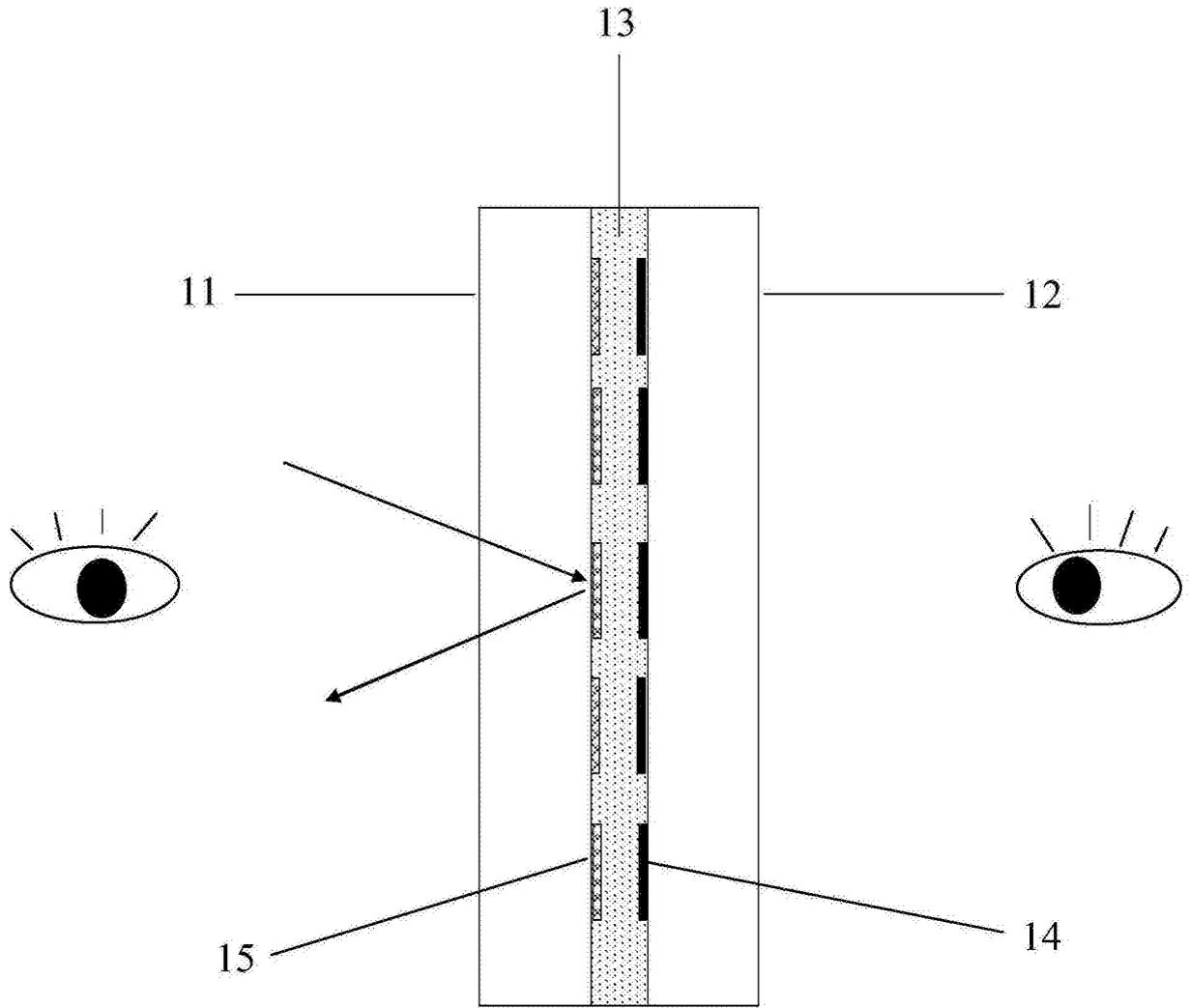


图1

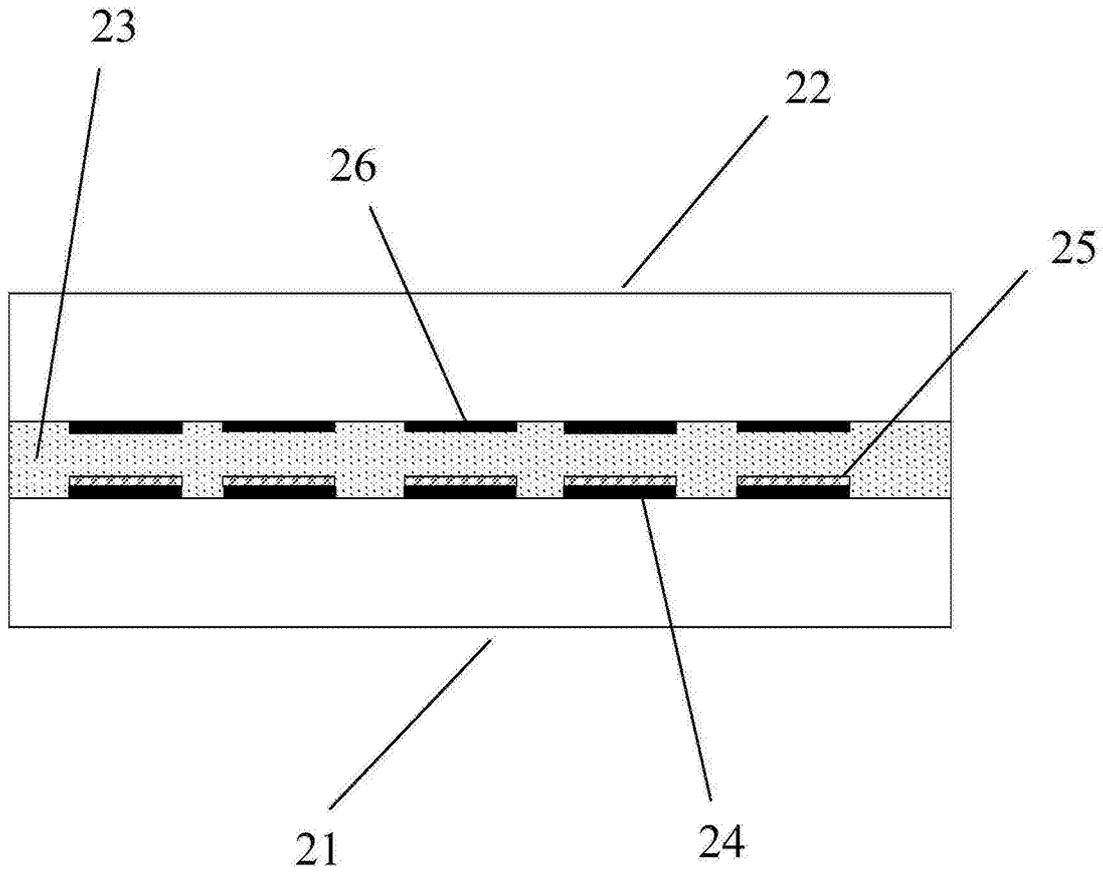


图2

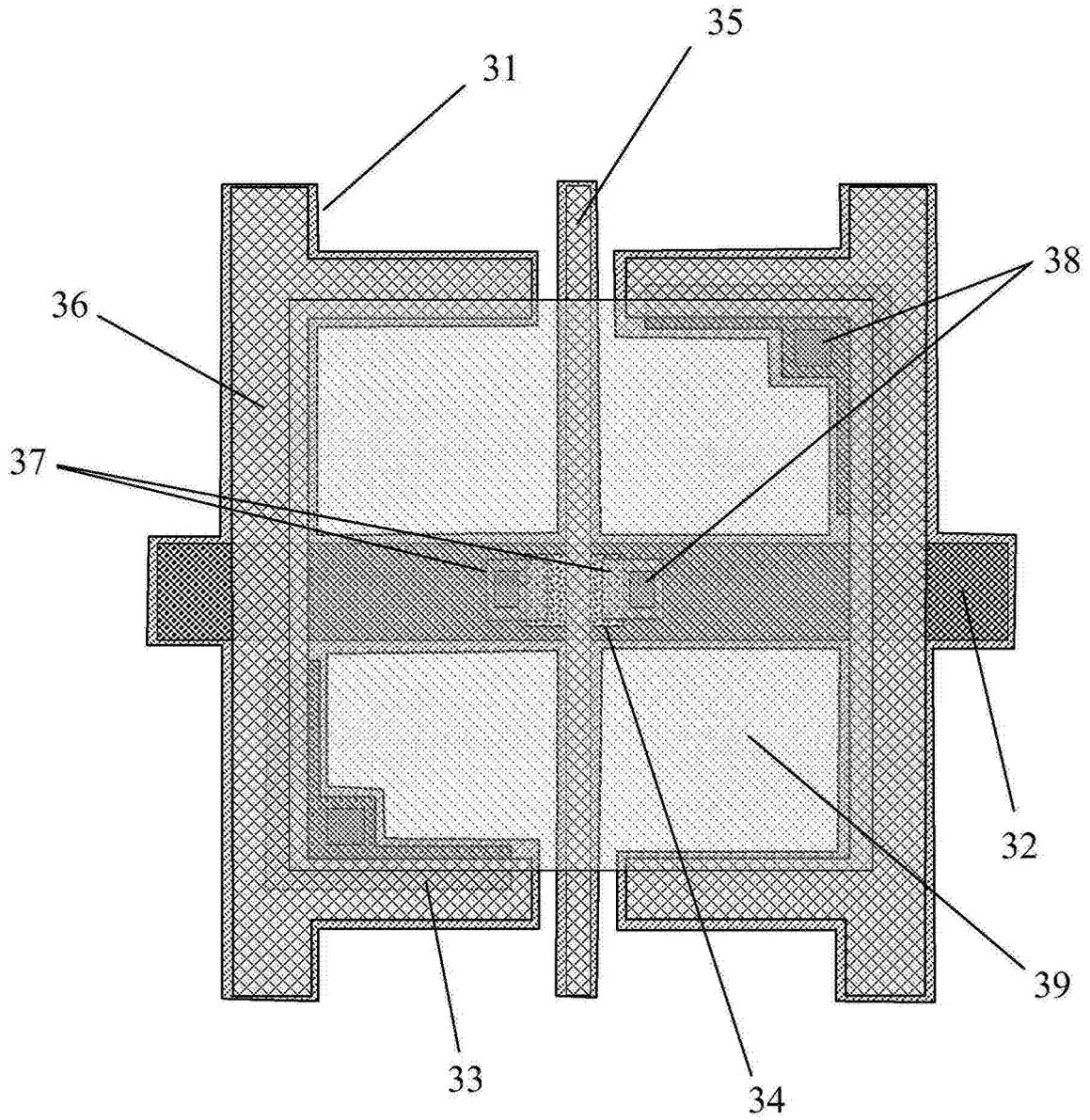


图3

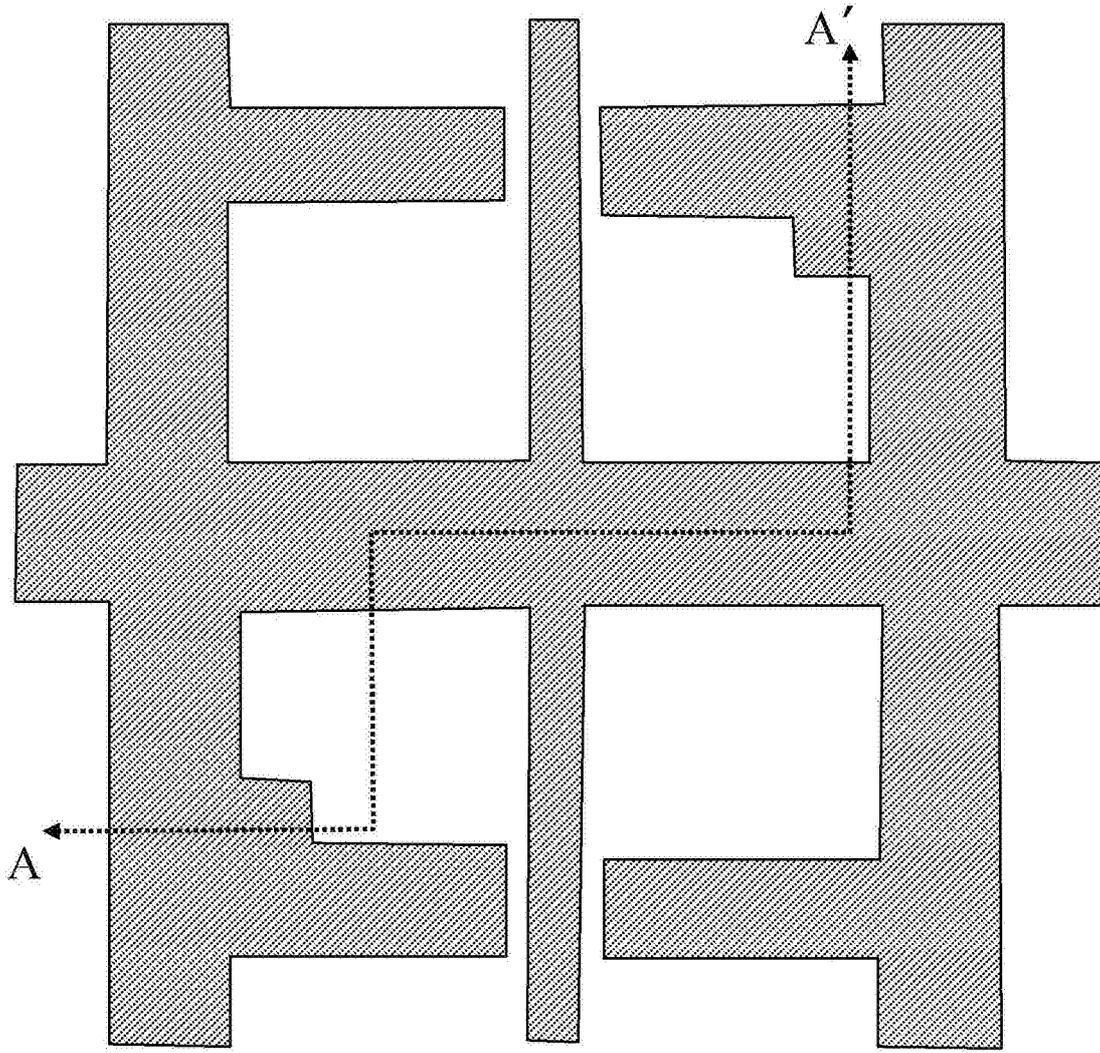


图4(a)

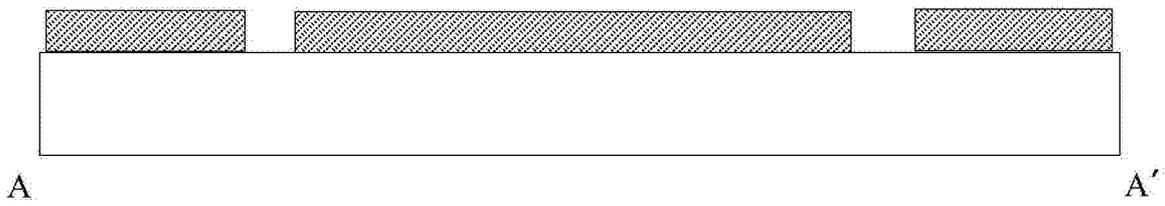


图4(b)

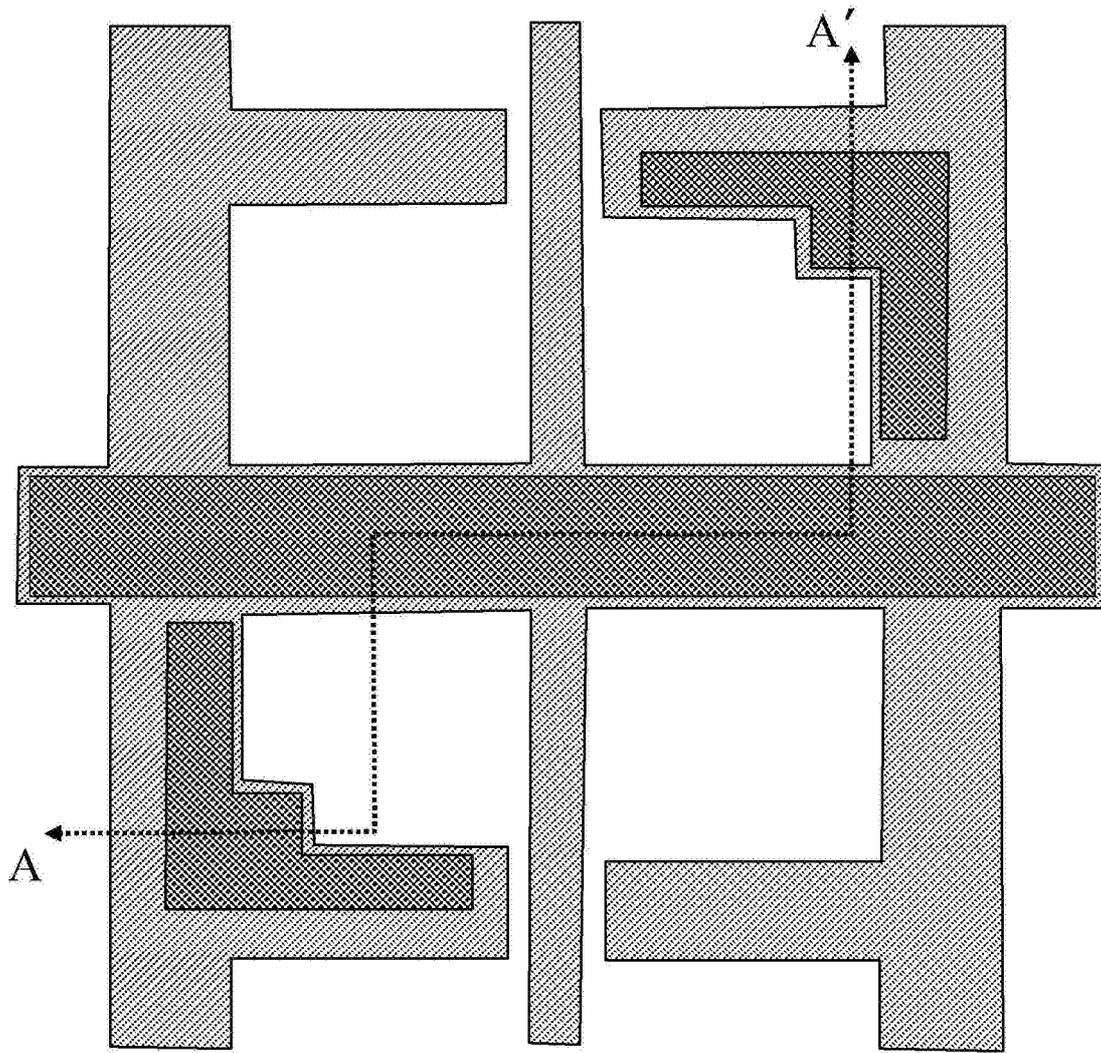


图5(a)

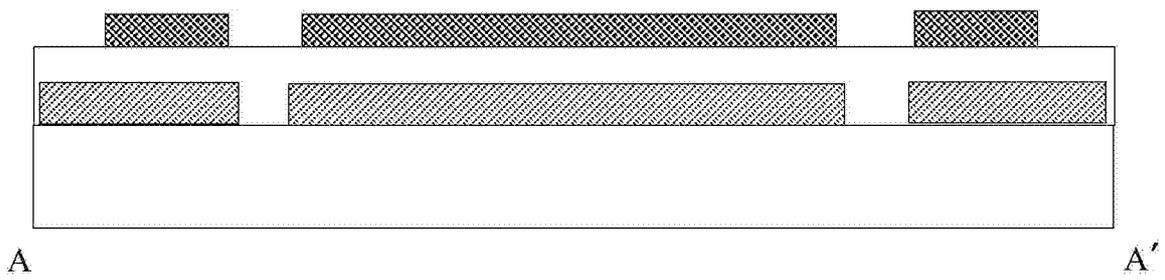


图5(b)

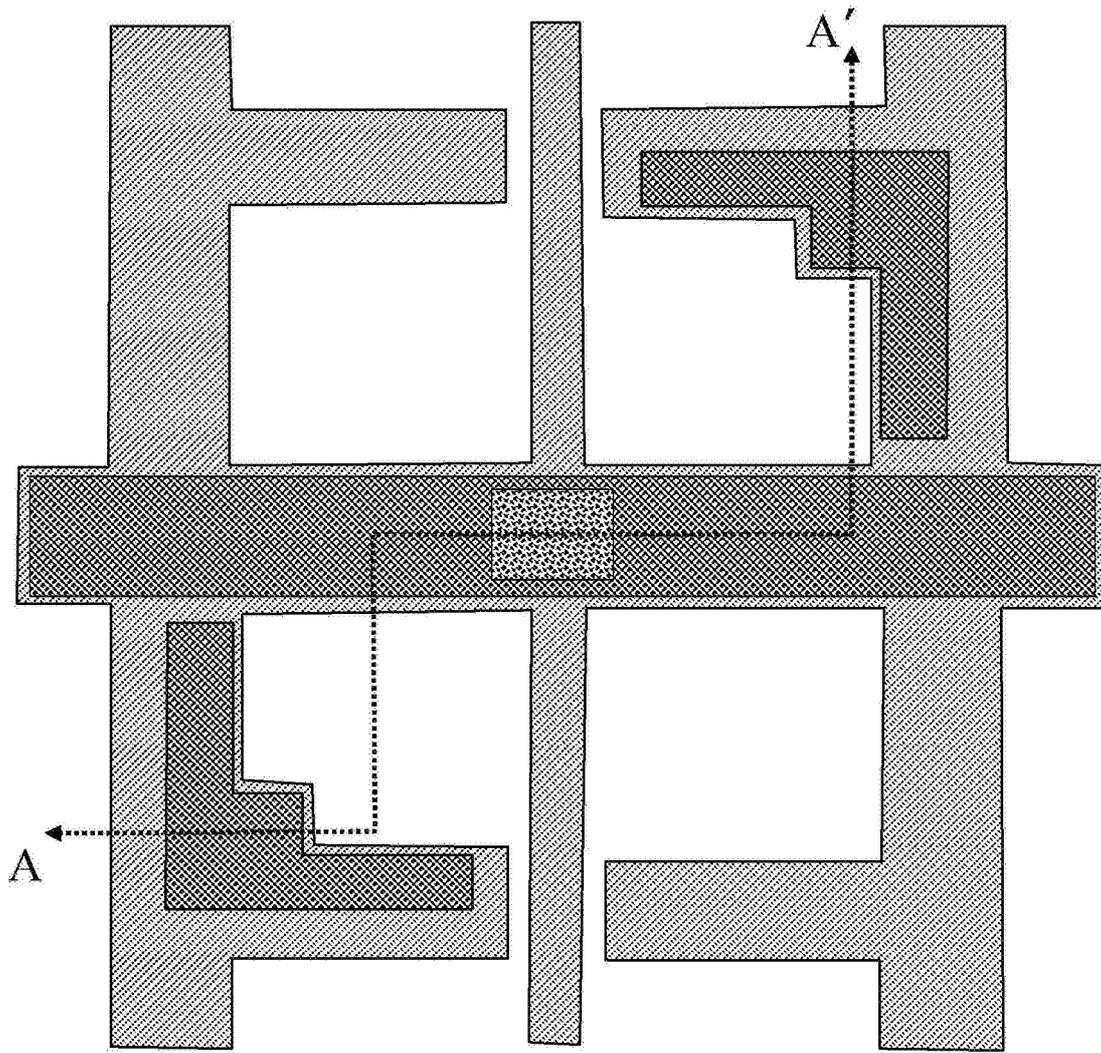


图6(a)

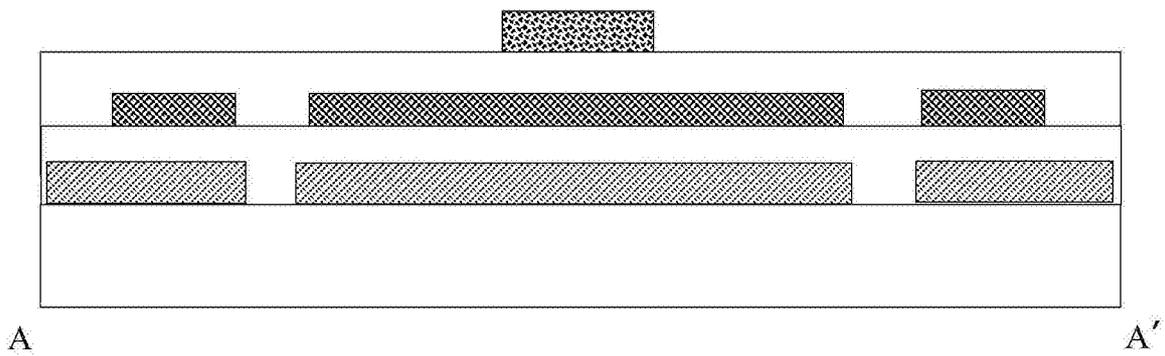


图6(b)

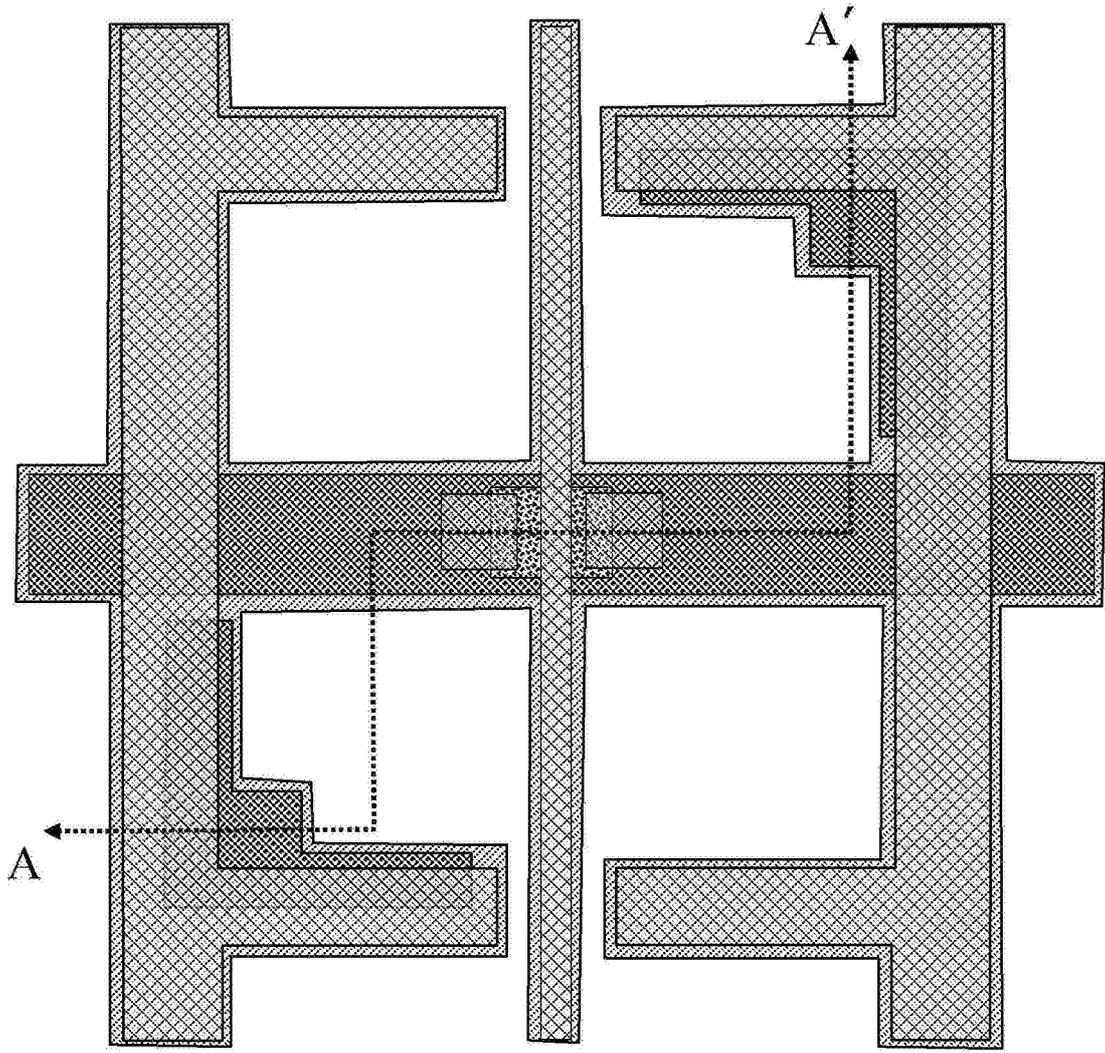


图7(a)

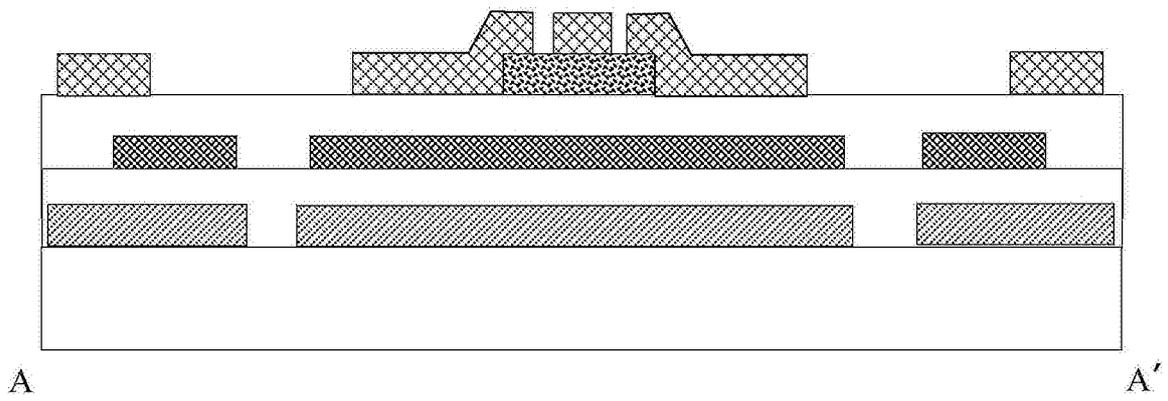


图7(b)

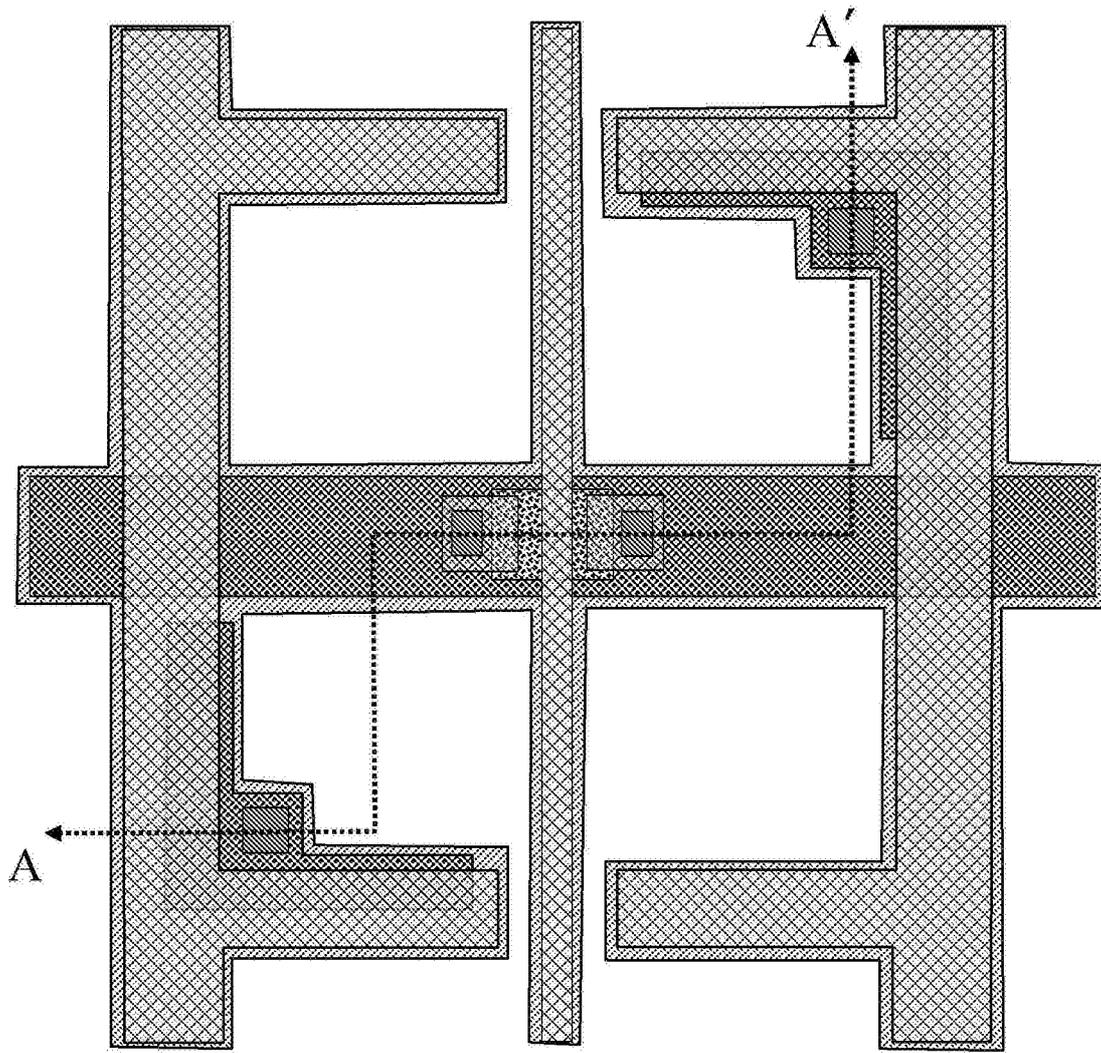


图8(a)

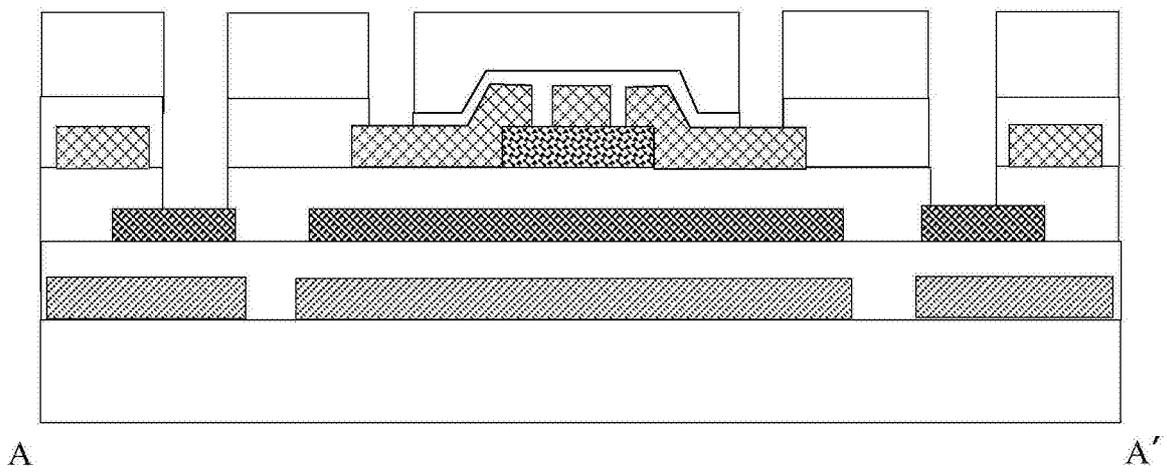


图8(b)

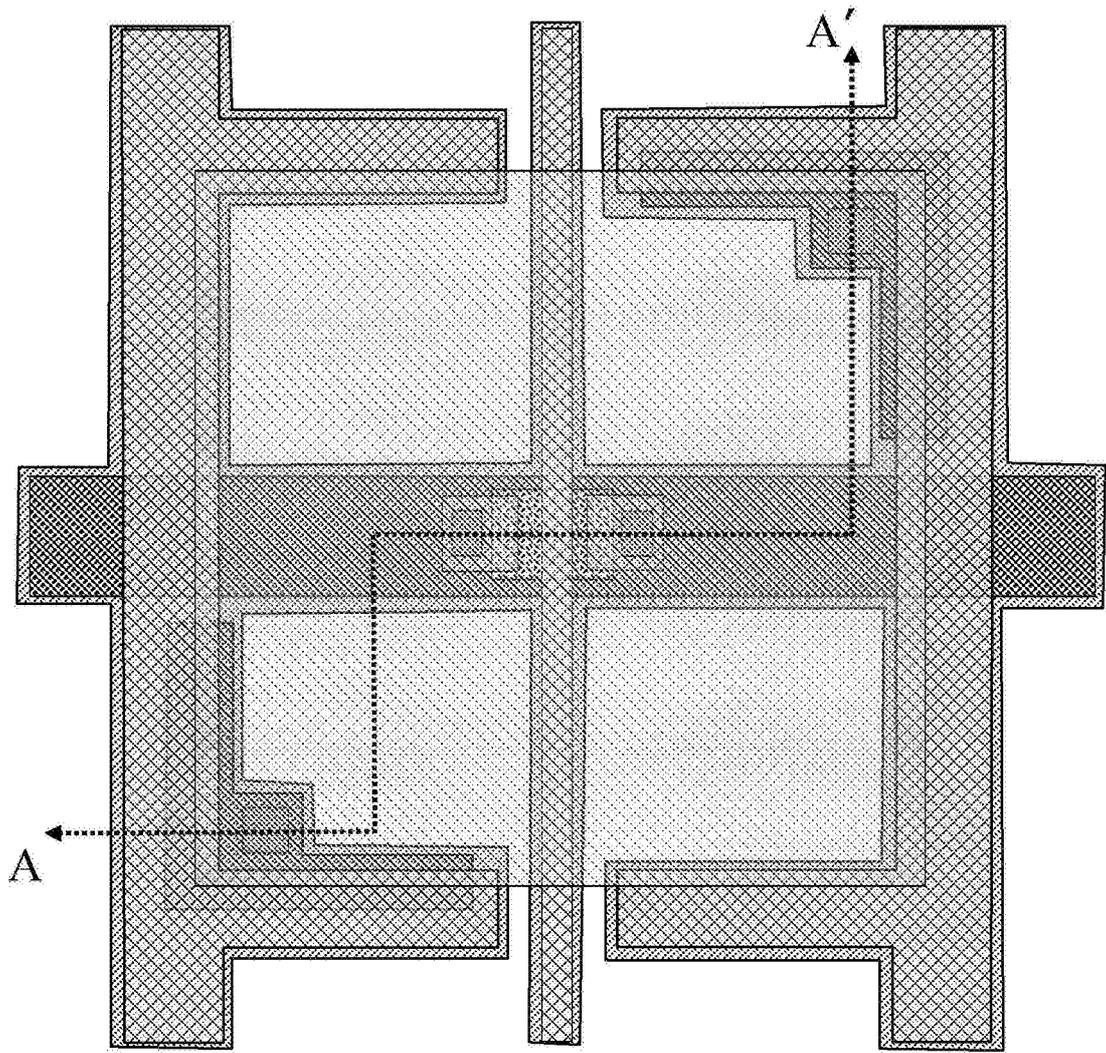


图9(a)

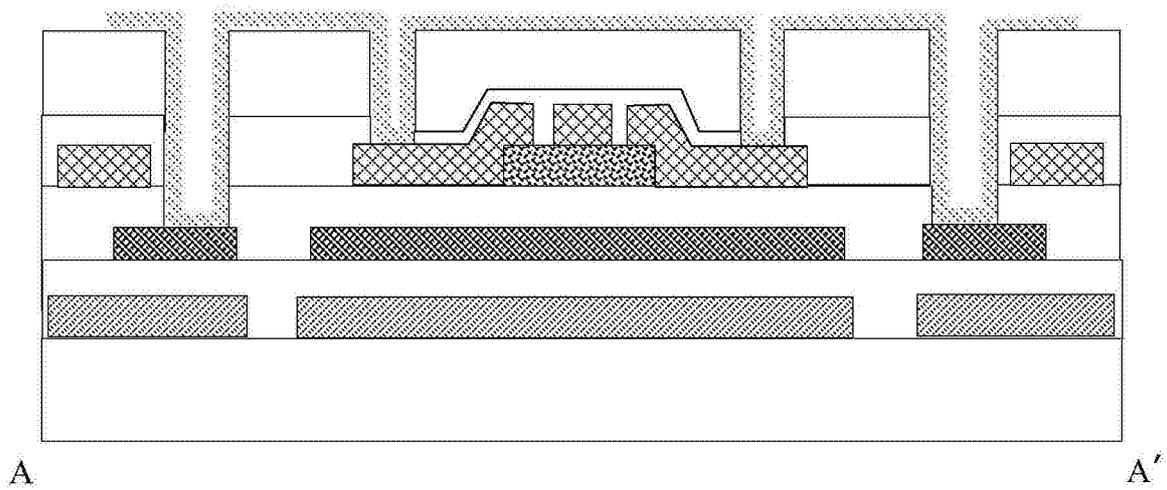


图9(b)

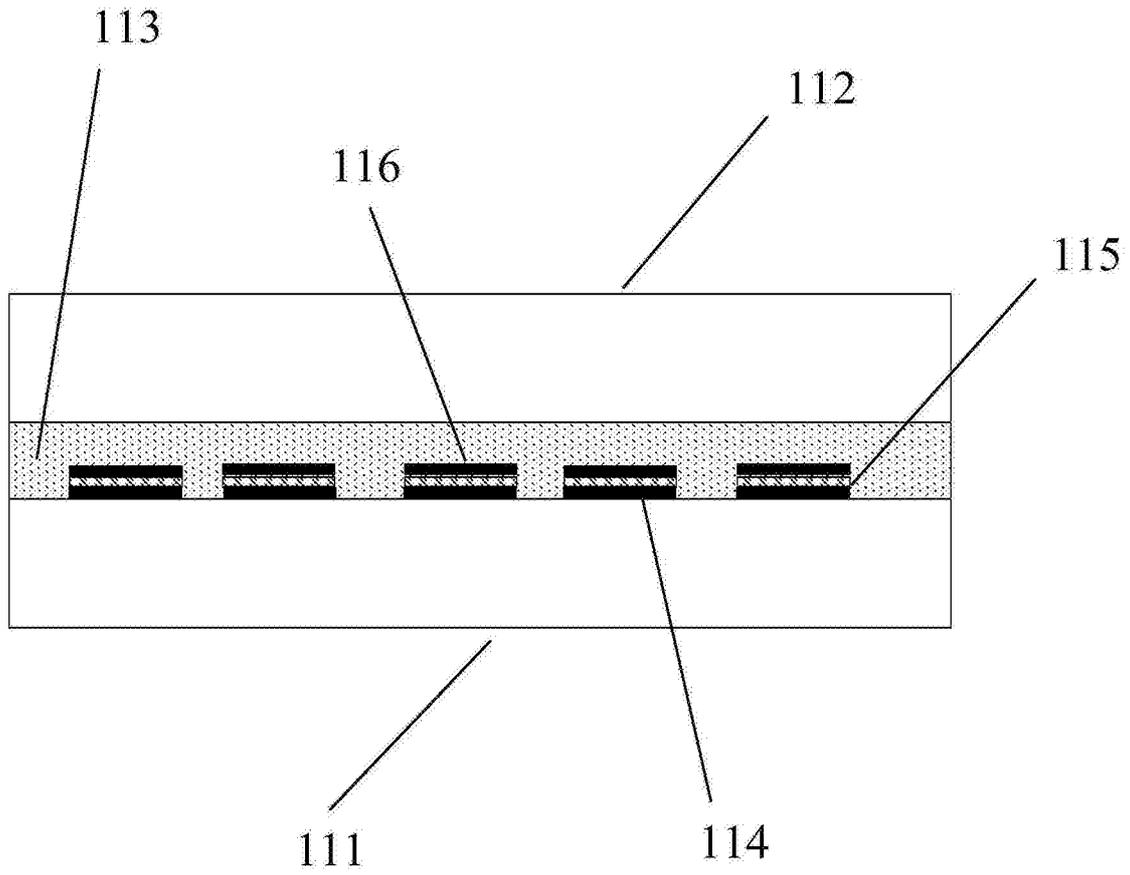


图10

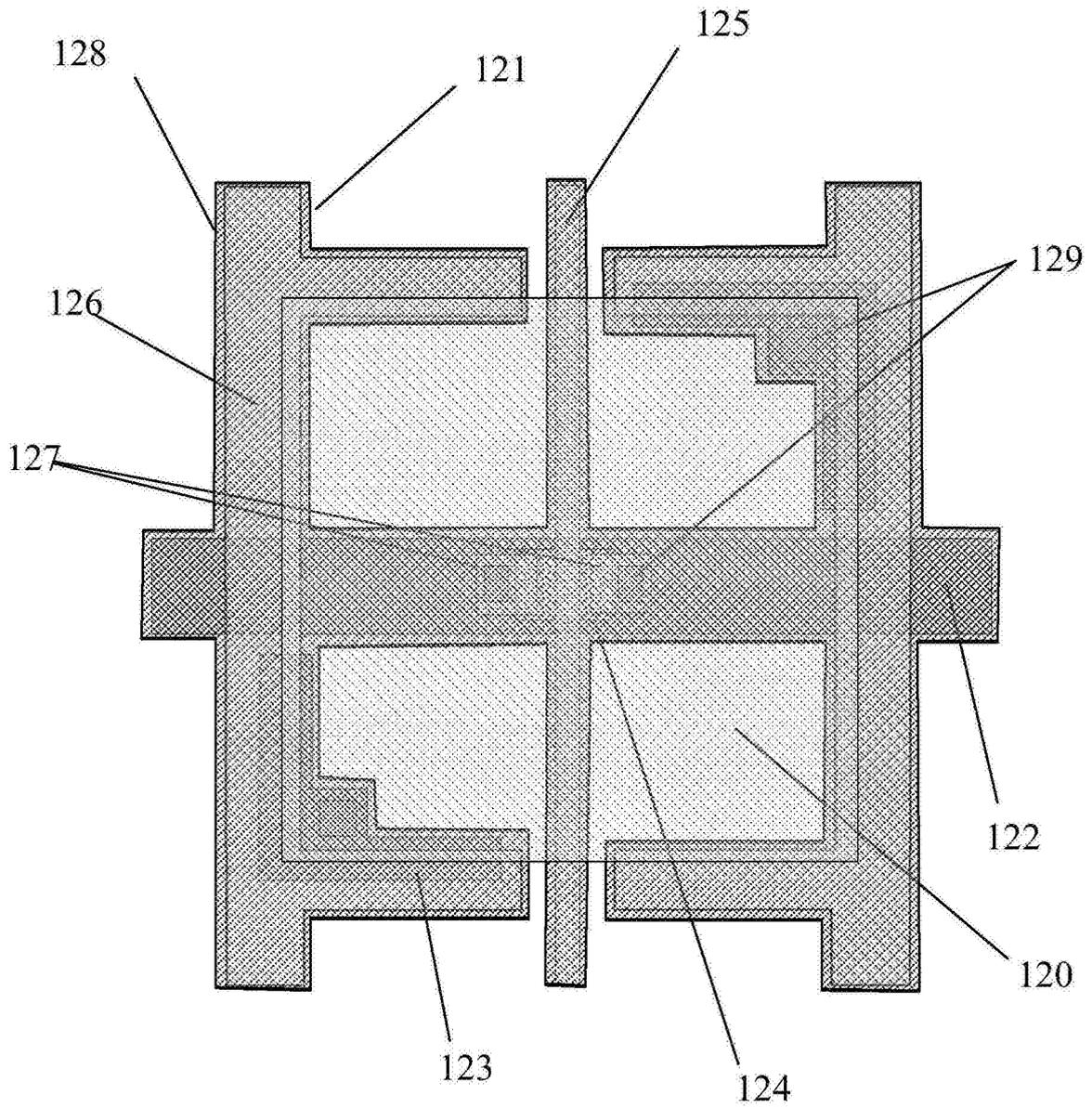


图11

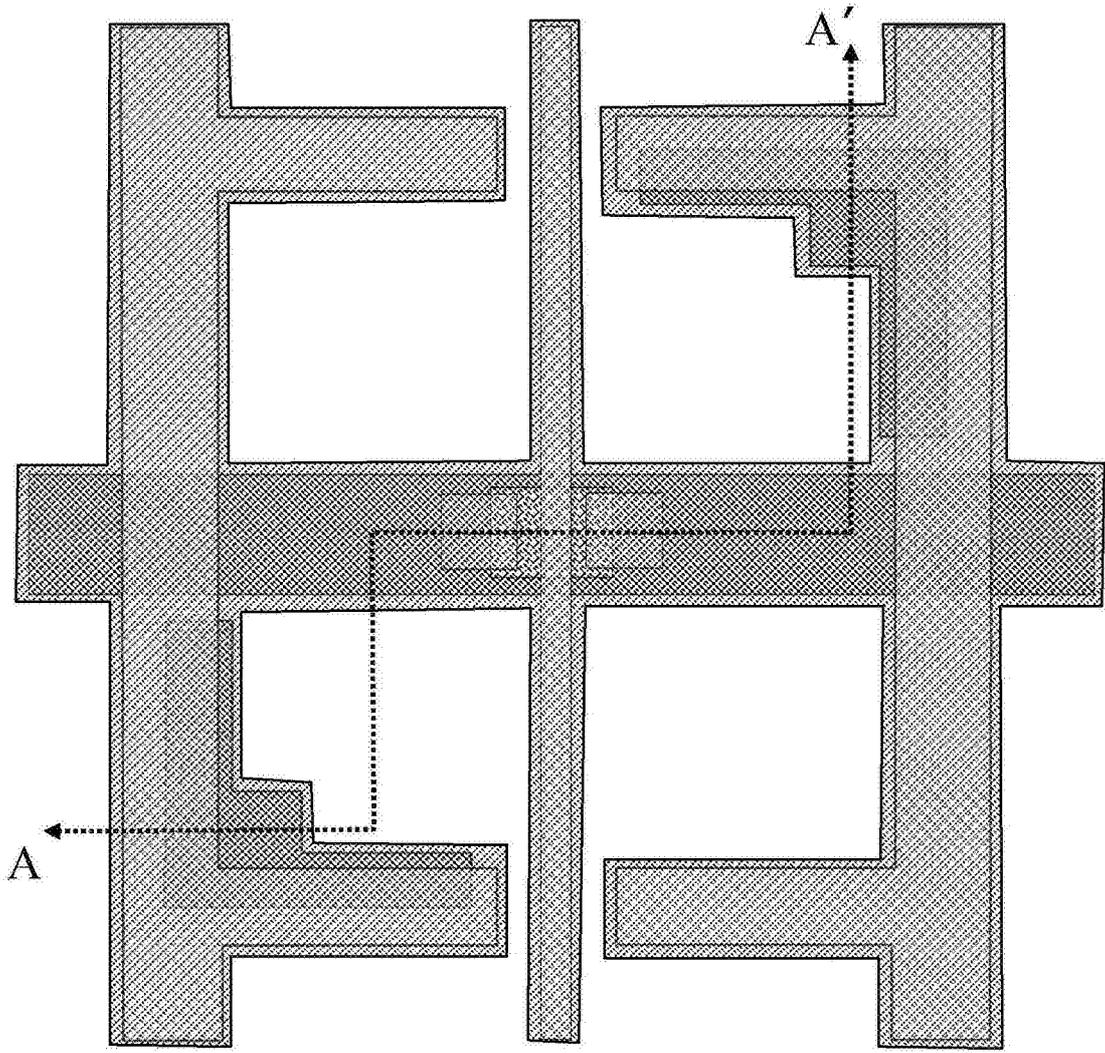


图12(a)

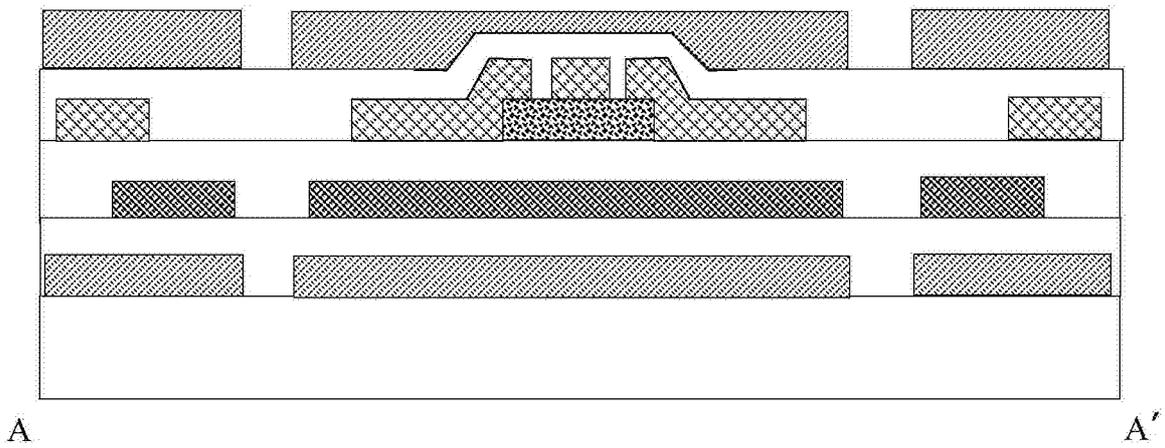


图12(b)

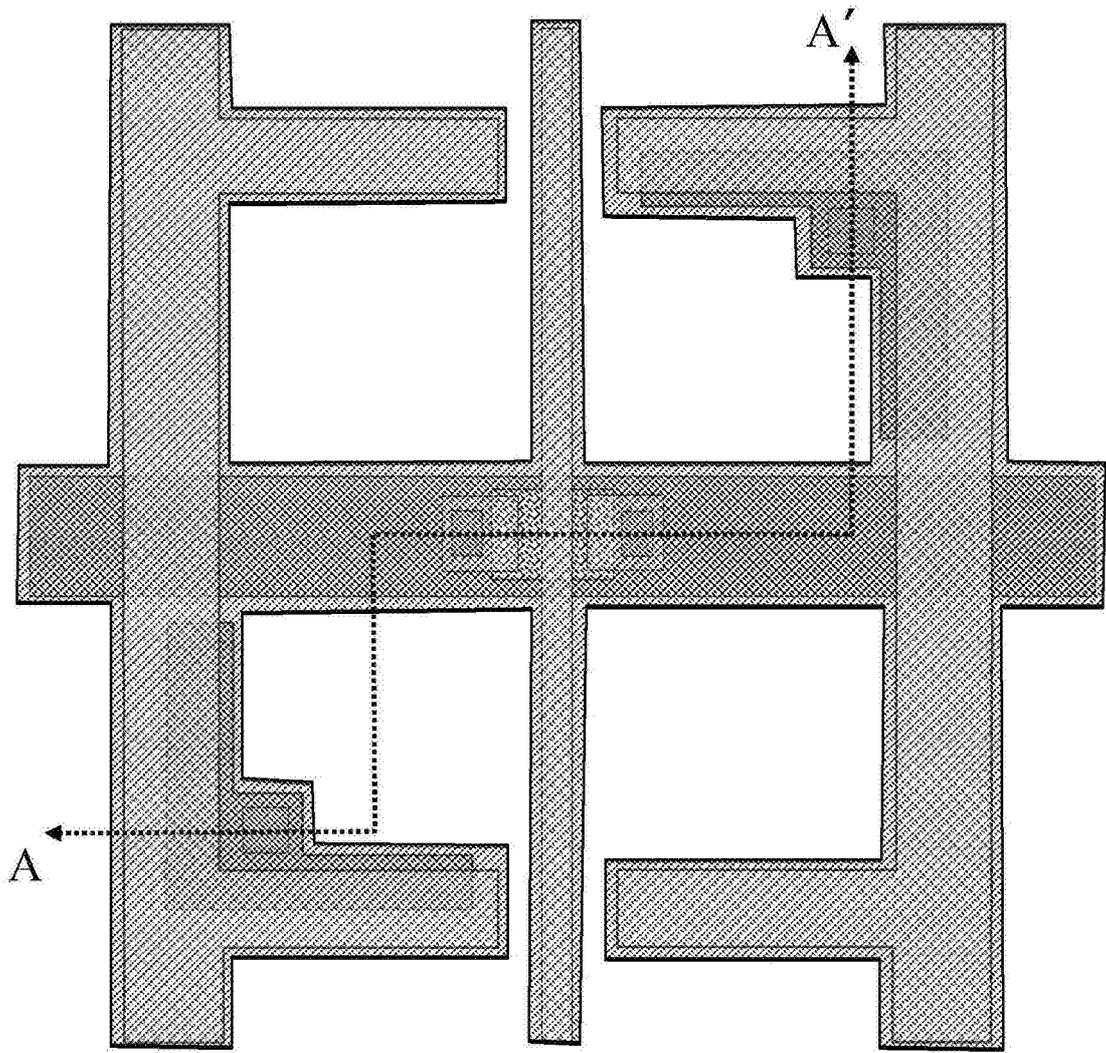


图13(a)

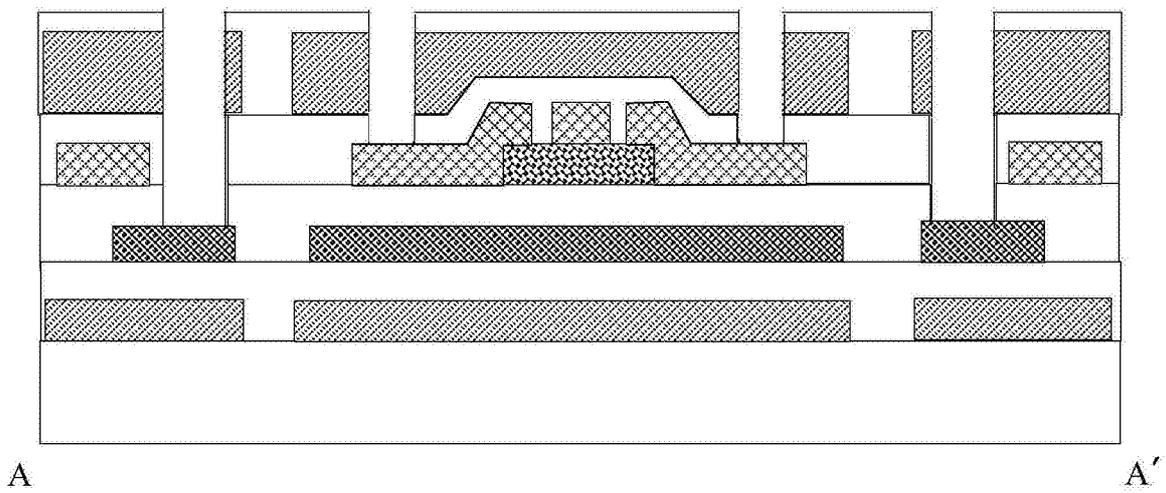


图13(b)

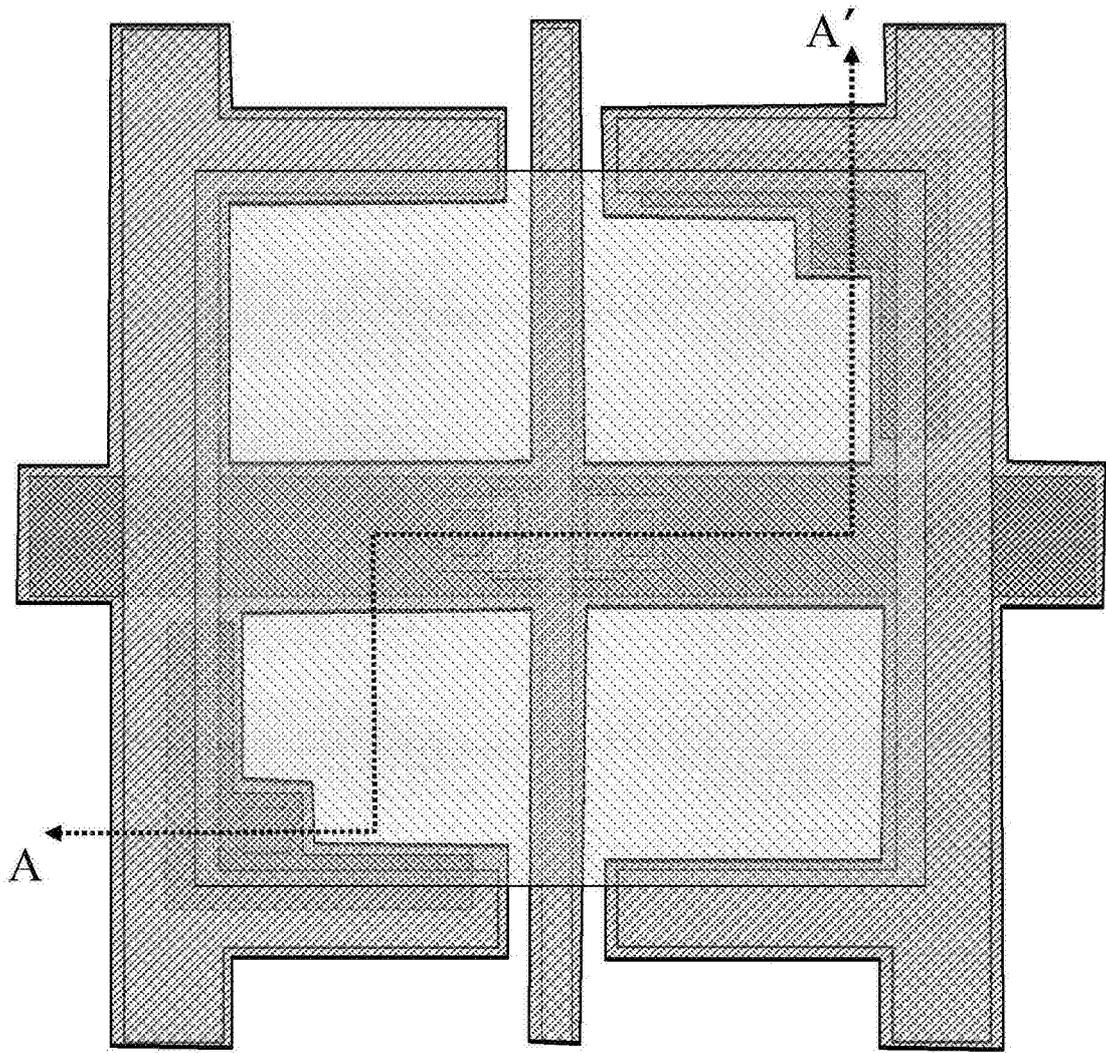


图14(a)

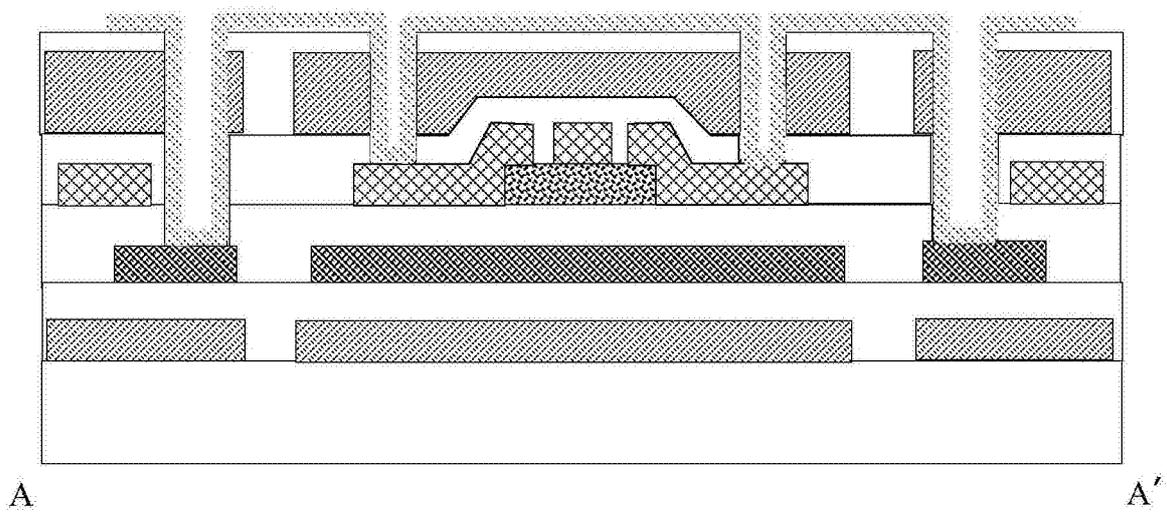


图14(b)

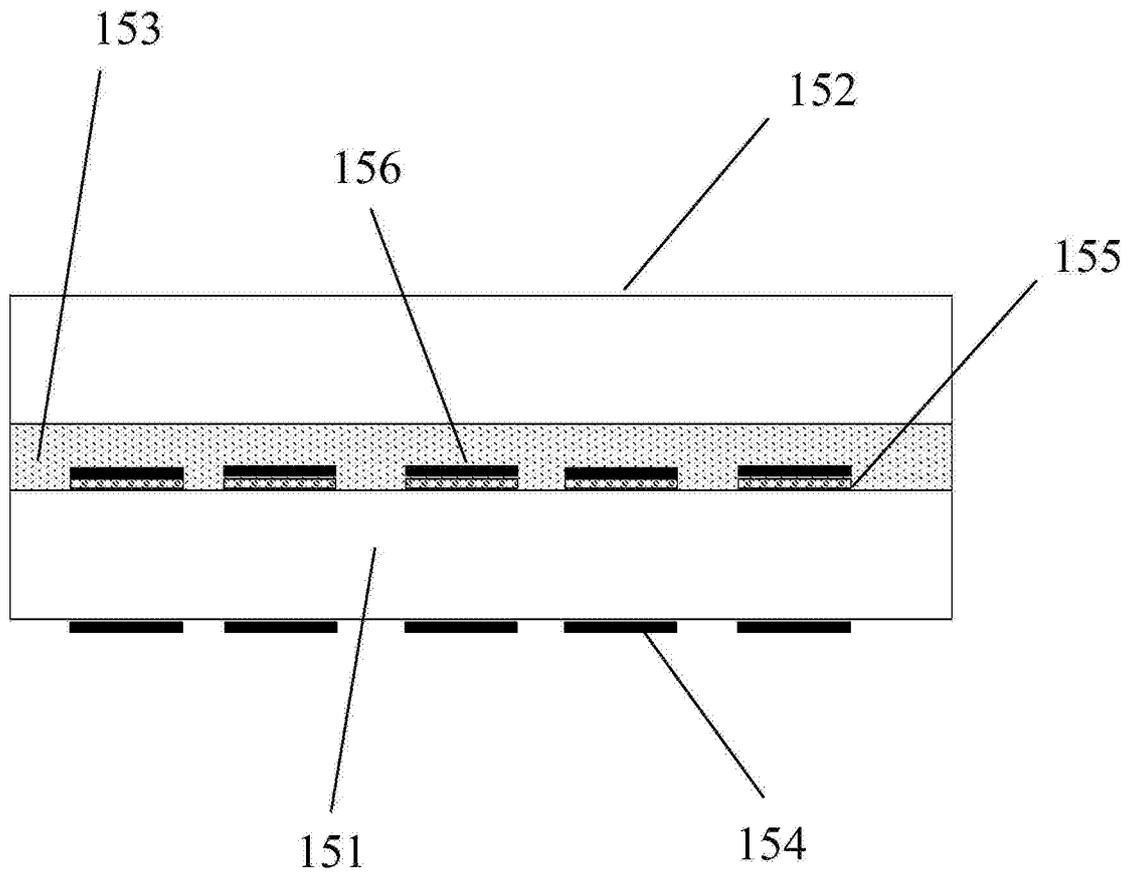


图15

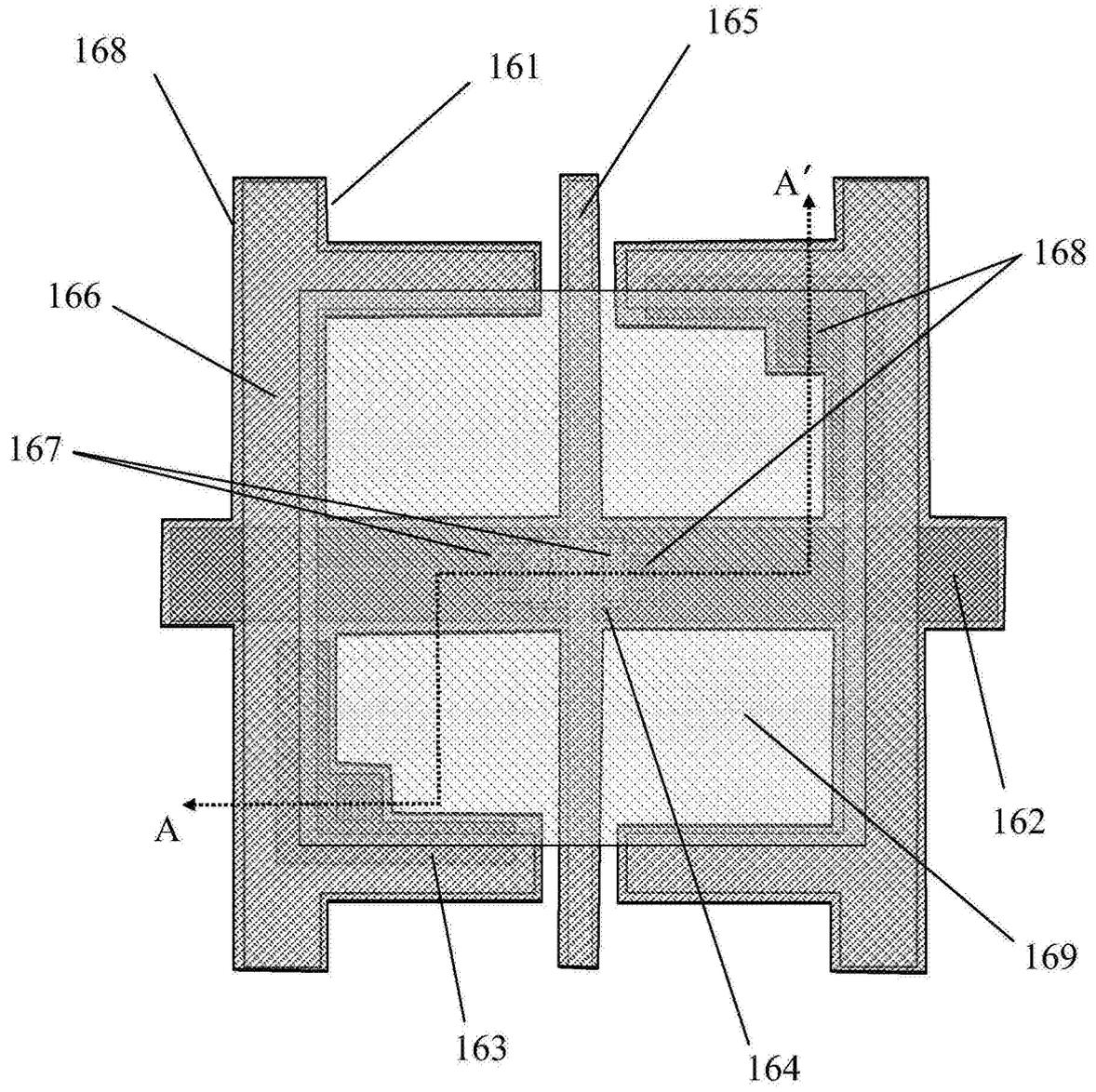


图16(a)

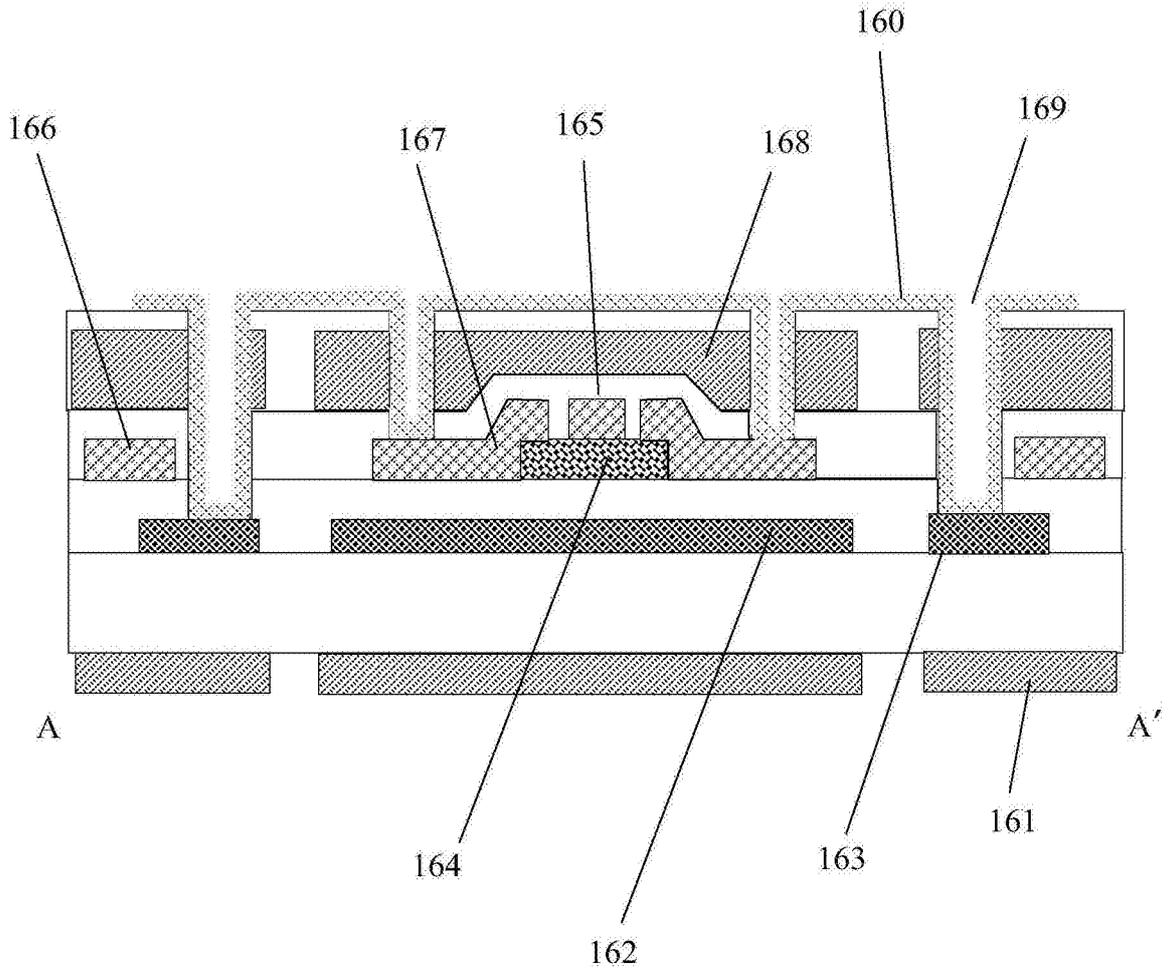


图16(b)

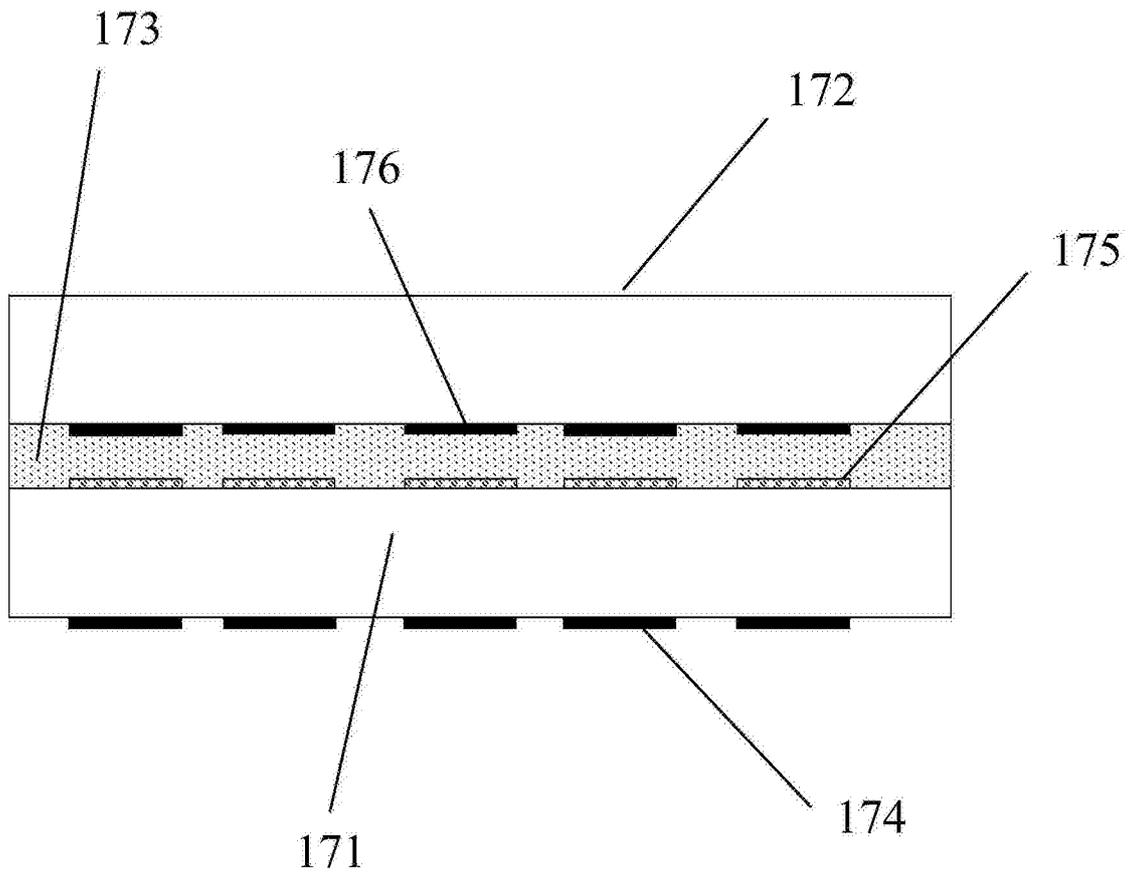


图17

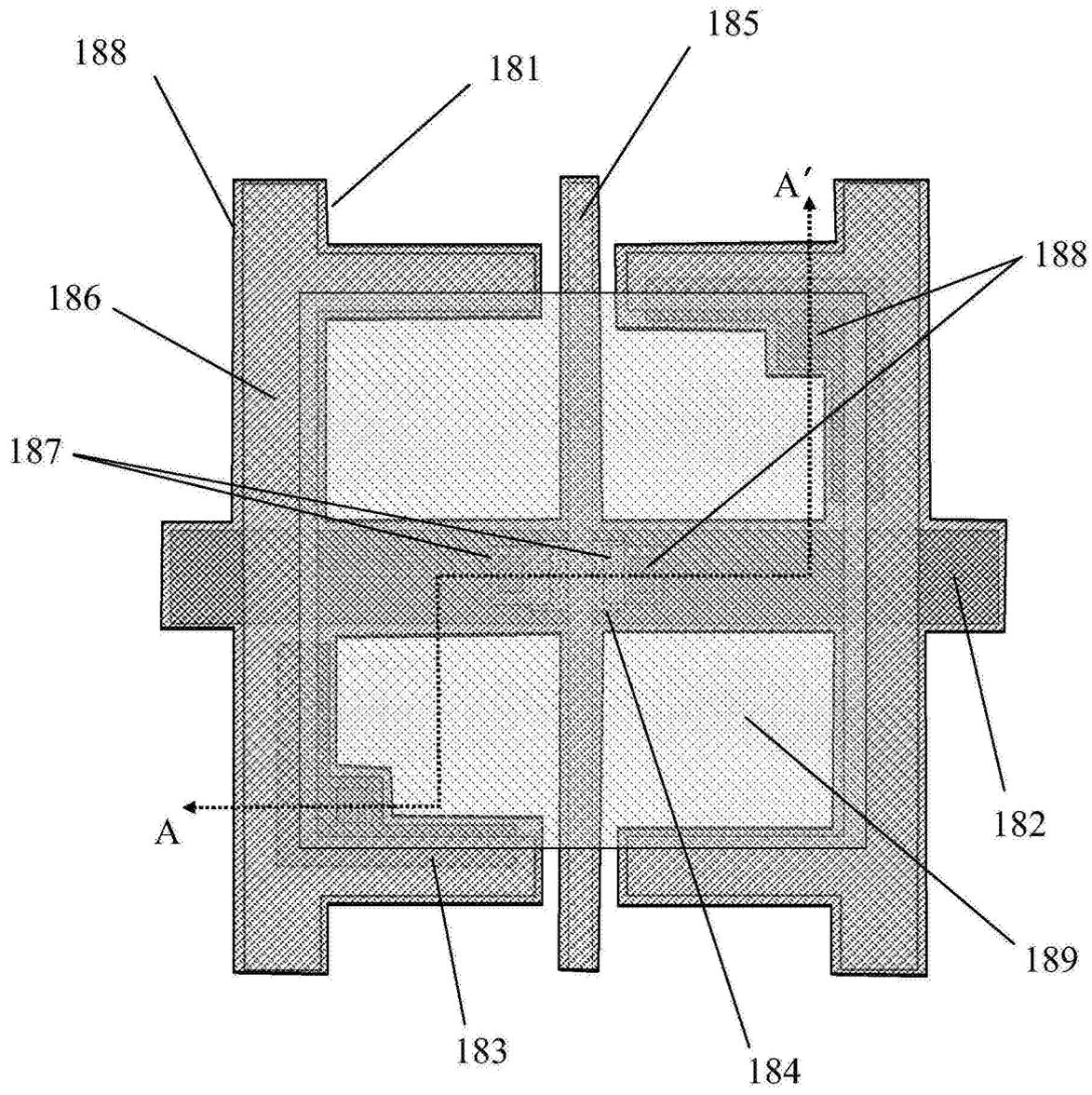


图18(a)

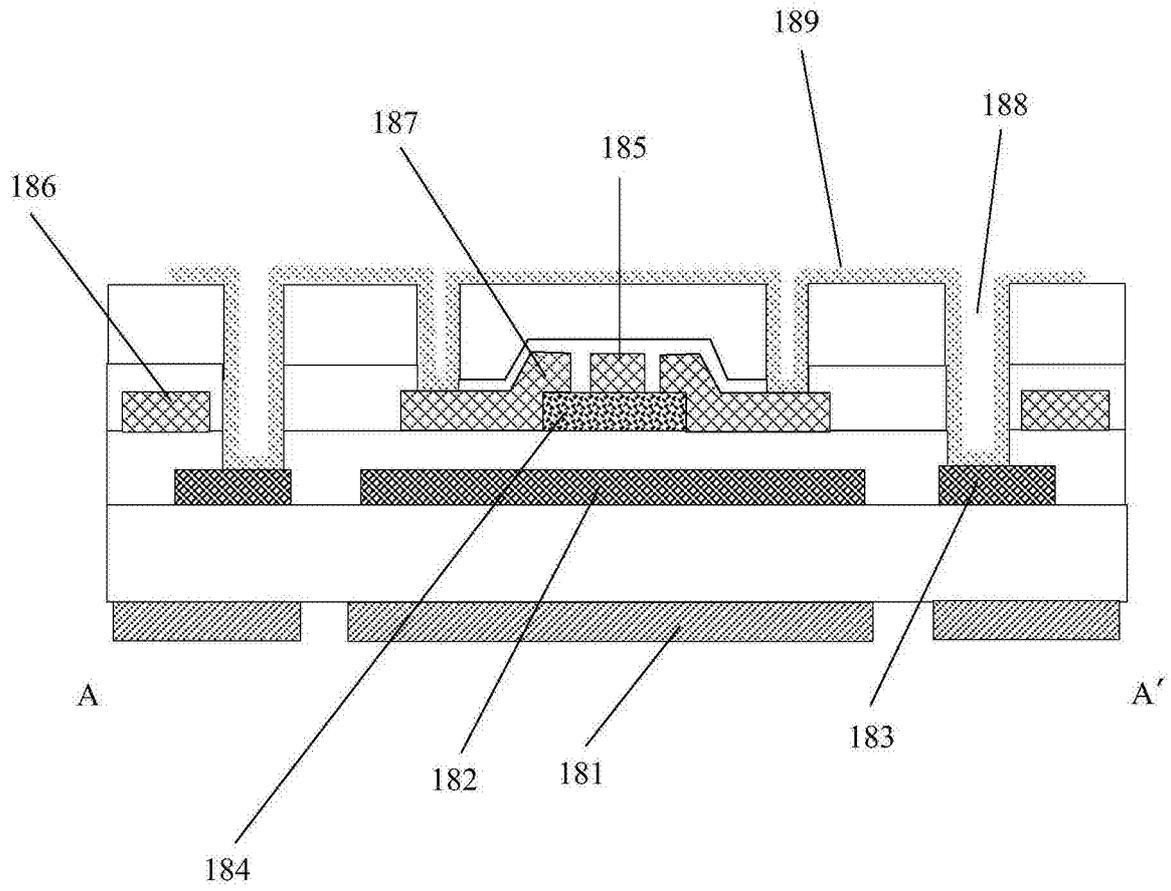


图18(b)