



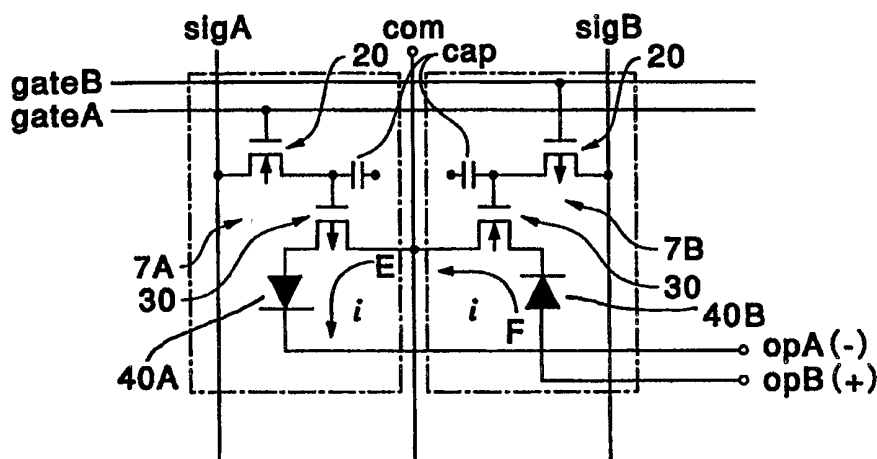
PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 <b>G09F 9/30, H05B 33/26, 33/10, H01L 33/00</b></p>	<p>A1</p>	<p>(11) 国際公開番号 <b>WO99/01856</b></p> <p>(43) 国際公開日 1999年1月14日(14.01.99)</p>
<p>(21) 国際出願番号 PCT/JP98/02982</p> <p>(22) 国際出願日 1998年7月1日(01.07.98)</p> <p>(30) 優先権データ 特願平9/177455 1997年7月2日(02.07.97) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-0811 東京都新宿区西新宿二丁目4番1号 Tokyo, (JP)</p> <p>(72) 発明者 ; および</p> <p>(75) 発明者 / 出願人 (米国についてのみ) 小澤徳郎(OZAWA, Tokuroh)[JP/JP] 〒392-8502 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)</p> <p>(74) 代理人 弁理士 鈴木喜三郎, 外(SUZUKI, Kisaburo et al.) 〒392-8502 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社 知的財産部内 Nagano, (JP)</p>	<p>(81) 指定国 CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>	

(54)Title: DISPLAY

(54)発明の名称 表示装置



(57) Abstract

A display in which the layout of pixels and a common feeder formed on a substrate is improved, the light emitting regions of pixels are extended, and the image has a high quality, wherein the pixels (7A, 7B) having light emitting devices (40) such as electroluminescent devices or LEDs are arranged on both sides of a common feeder (com) to reduce the number of common feeders (com), and the polarities of driving currents flowing through the light emitting devices (40) are alternated to reduce the current flowing through the common feeder (com).

(57)要約

基板上に構成される画素および共通給電線のレイアウトを改良して画素の発光領域を拡張し、表示の品位を高めることのできる表示装置を提供することを目的にエレクトロルミネッセンス素子またはLED素子のような発光素子(40)を備える画素(7A、7B)を共通給電線(com)の両側に配置し、共通給電線(com)の数を減らす。また、画素(7A、7B)の間で発光素子(40)に流れる駆動電流の極性を反転し、共通給電線(com)に流れる電流を小さくする。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャード
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GW	ギニア・ビサオ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BJ	ベナン	GR	ギリシャ			TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	ML	マリ	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MN	モンゴル	UG	ウガンダ
CA	カナダ	ID	インドネシア	MR	モーリタニア	US	米国
CF	中央アフリカ	IE	アイルランド	MW	マラウイ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	MX	メキシコ	VN	ヴェトナム
CH	スイス	IN	インド	NE	ニジェール	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NL	オランダ	ZW	ジンバブエ
CM	カメルーン	IT	イタリア	NO	ノールウェー		
CN	中国	JP	日本	NZ	ニュー・ジーランド		
CU	キューバ	KE	ケニア	PL	ポーランド		
CY	キプロス	KG	キルギスタン	PT	ポルトガル		
CZ	チェッコ	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	KR	韓国	RU	ロシア		
DK	デンマーク	KZ	カザフスタン	SD	スーダン		
EE	エストニア	LC	セントルシア	SE	スウェーデン		
ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール		

## 明 細 書

## 表示装置

5

## 技術分野

本発明は、有機半導体膜を駆動電流が流れることによって発光する E L (エレクトロルミネッセンス) 素子または L E D (発光ダイオード) 素子などの発光素子と、この発光素子の発光動作を制御する薄膜トランジスタ (以下、T F T という。) とを用いたアクティブマトリクス型の表示装置に関するものである。さらに詳しくは、その表示特性を向上するためのレイアウトの最適化技術に関するものである。

## 背景技術

15 E L 素子または L E D 素子などの電流制御型発光素子を用いたアクティブマトリクス型の表示装置が提案されている。このタイプの表示装置に用いられる発光素子はいずれも自己発光するため、液晶表示装置と違ってバックライトを必要とせず、また、視野角依存性が少ないなどの利点もある。

第 2 2 図は、このような表示装置の一例として、電荷注入型の有機薄膜 E L 素子を用いたアクティブマトリクス型表示装置のブロック図を示してある。この図に示す表示装置 1 A では、透明基板上に、複数の走査線 g a t e と、これらの走査線 g a t e の延設方向に対して交差する方向に延設された複数のデータ線 s i g と、これらのデータ線 s i g に並列する複数の共通給電線 c o m と、データ線 s i g と走査線 g a t e との交差点に対応する画素 7 とが構成されている。データ線 s i g に対しては、シフトレジスタ、レベルシフト、ビデオライン、アナログスイッチを備えるデータ側駆動回路 3 が構成されている。走査線に対しては、シフトレジスタおよびレベルシフトを備える走査側駆動回路 4 が構成されている。また、画素

7の各々には、走査線を介して走査信号がゲート電極に供給される第1のTFT20と、この第1のTFT20を介してデータ線sigから供給される画像信号を保持する保持容量capと、この保持容量capによって保持された画像信号がゲート電極に供給される第2のTFT30と、第2のTFT30を介して共通給電線comに電氣的に接続したときに共通給電線comから駆動電流が流れ込む発光素子40とが構成されている。

すなわち、第23図(A)、(B)に示すように、いずれの画素7においても、島状の2つの半導体膜を利用して第1のTFT20および第2のTFT30が形成され、第2のTFT30のソース・ドレイン領域には、第1の層間絶縁膜51のコンタクトホールを介して中継電極35が電氣的に接続し、該中継電極35には第2の層間絶縁膜52のコンタクトホールを介して画素電極41が電氣的に接続している。この画素電極41の上層側には、正孔注入層42、有機半導体膜43、対向電極opが積層されている。ここで、対向電極opは、データ線sigなどを跨いで複数の画素7にわたって形成されている。なお、第2のTFT30のソース・ドレイン領域には、コンタクトホールを介して共通給電線comが電氣的に接続している。

これに対して、第1のTFT20では、そのソース・ドレイン領域に電氣的に接続する電位保持電極stは、ゲート電極31の延設部分310に電氣的に接続している。この延設部分310に対しては、その下層側においてゲート絶縁膜50を介して半導体膜400が対向し、この半導体膜400は、それに導入された不純物によって導電化されているので、延設部分310およびゲート絶縁膜50とともに保持容量capを構成している。ここで、半導体膜400に対しては第1の層間絶縁膜51のコンタクトホールを介して共通給電線comが電氣的に接続している。従って、保持容量capは、第1のTFT20を介してデータ線sigから供給される画像信号を保持するので、第1のTFT20がオフになっても、第2のTFT30のゲート電極31は画像信号に相当する電位に保持される。それ故、

発光素子 40 には共通給電線 com から駆動電流が流れ続けるので、発光素子 40 は発光し続けることになる。

しかしながら、前記の表示装置 1A では、液晶表示装置と比較して、第 2 の TFT 30 および共通給電線 com が必要な分、画素 7 が狭いため、  
5 表示の品位を高めることができないという問題点がある。

そこで、本発明の課題は、基板上に構成される画素および共通給電線のレイアウトを改良して画素の発光領域を拡張し、表示の品位を高めることのできる表示装置を提供することにある。

## 10 発明の開示

上記課題を解決するため、本発明では、基板上に、複数の走査線と、該走査線の延設方向に対して交差する方向に延設された複数のデータ線と、該データ線に並列する複数の共通給電線と、前記データ線と前記走査線とによりマトリクス状に形成された画素とを有し、該画素の各々には、前記  
15 走査線を介して走査信号が第 1 のゲート電極に供給される第 1 の薄膜トランジスタと、該第 1 の薄膜トランジスタを介して前記データ線から供給される画像信号を保持する保持容量と、該保持容量によって保持された前記画像信号が第 2 のゲート電極に供給される第 2 の薄膜トランジスタと、前記画素毎に形成された画素電極と該画素電極に対応する対向電極との層間  
20 において前記画素電極が前記第 2 の薄膜トランジスタを介して前記共通給電線に電氣的に接続したときに前記画素電極と前記対向電極との間に流れる駆動電流によって発光する有機半導体膜を具備する発光素子とを有する表示装置において、前記共通給電線の両側には、該共通給電線との間で前記  
25 駆動電流の通電が行われる画素が配置され、該画素に対して前記共通給電線とは反対側を前記データ線が通っていることを特徴とする。

すなわち、本発明では、データ線、それに接続する画素群、1本の共通給電線、それに接続する画素群、および該画素群に画素信号を供給するデータ線を 1つの単位としてそれを走査線の延設方向に繰り返すので、2列

分の画素を1本の共通給電線で駆動する。従って、1列の画素群ごとに共通給電線を形成する場合と比較して共通給電線の形成領域を狭めることができるため、その分、画素の発光領域を拡張できる。よって、輝度、コントラスト比などの表示性能を向上させることができる。

- 5 このように構成するにあたっては、たとえば、前記共通給電線を挟むように配置された2つの画素の間では、前記第1の薄膜トランジスタ、前記第2の薄膜トランジスタ、および前記発光素子を、当該共通給電線を中心に線対称に配置することが好ましい。

本発明において、前記走査線の延設方向に沿って隣接するいずれの画素  
10 の間でも前記有機半導体膜の形成領域の中心のピッチが等しいことが好ましい。このように構成すると、インクジェットヘッドから有機半導体膜の材料を吐出して有機半導体膜を形成するのに都合がよい。すなわち、有機半導体膜の形成領域の中心のピッチが等しいので、インクジェットヘッドから有機半導体膜の材料を等間隔で吐出していけばよい。これにより、  
15 インクジェットヘッドの移動制御機構が簡易になるとともに、位置精度も向上する。

また、前記有機半導体膜の形成領域は、前記有機半導体膜よりも厚い絶縁膜からなるバンク層で囲まれているとともに、該バンク層は、同じ幅寸法で前記データ線および前記共通給電線を覆うように構成されていること  
20 が好ましい。このように構成すると、有機半導体膜をインクジェット法により形成する際に、バンク層が有機半導体膜が周囲にはみ出すのを防止するので、有機半導体膜を所定領域内に形成できる。また、該バンク層は、同じ幅寸法で前記データ線および前記共通給電線を覆うため、走査線の延設方向に沿って隣接するいずれの画素の間でも有機半導体膜の形成領域の  
25 中心のピッチが等しくするのに適している。ここで、対向電極は少なくとも画素領域上のほぼ全面、あるいはストライプ状に広い領域にわたって形成され、データ線と対向する状態にある。従って、このままでは、データ線に対して大きな容量が寄生することになる。しかるに本発明では、デー

タ線と対向電極との間にバンク層が介在しているので、対向電極との間に形成される容量がデータ線に寄生することを防止できる。その結果、データ側駆動回路の負荷を低減できるので、低消費電力化あるいは表示動作の高速化を図ることができる。

- 5 本発明において、前記画素に対して前記共通給電線とは反対側を通る2本のデータ線の間には、配線層が形成されていることが好ましい。2本のデータ線が並列していると、これらのデータ線の間でクロストークが発生するおそれがある。しかるに本発明では、2本のデータ線の間にはそれらとは別の配線層が通っているので、このような配線層を画像の少なくとも1水平走査期間内で固定電位としておくだけで、上記のクロ
- 10 ストークを防止できる。

- この場合に、前記複数のデータ線のうち、隣接する2本のデータ線の間では、画像信号のサンプリングを同一のタイミングで行うことが好ましい。このように構成すると、2本のデータ線の間でサンプリング時の電位変化
- 15 が同時に起こるので、これらのデータ線の間でクロストークが発生するのをより確実に防止できる。

本発明では、同一の前記共通給電線との間で前記駆動電流の通電が行われる複数の画素には、極性が反転した駆動電流により前記発光素子の駆動が行われる2種類の画素がほぼ同数含まれていることが好ましい。

- 20 このように構成すると、共通給電線から画素に流れる駆動電流と、画素から共通給電線に流れる駆動電流とが相殺され、共通給電線に流れる駆動電流が小さくて済む。従って、共通給電線をその分細くすることができるので、パネル外形に対する表示面積を拡張できる。また、駆動電流の差により生じる輝度むらをなくすことができる。

- 25 たとえば、前記データ線の延設方向では各画素における駆動電流の極性が同一で、前記走査線の延設方向では各画素における駆動電流の極性が1画素毎に、あるいは2画素毎に反転するように構成する。あるいは、前記走査線の延設方向では各画素における駆動電流の極性が同一で、前記デー

タ線の延設方向では各画素における駆動電流の極性が1画素毎、あるいは2画素毎に反転するように構成してもよい。これらの形態のうち、2画素毎に駆動電流の極性が反転するように構成した場合には、同じ極性の駆動電流が流れる画素については、隣接する画素の間で対向電極を共通にすることができるので、対向電極のスリット数を減らすことができる。すなわち、大電流が流れる対向電極の抵抗値を高くすることなく、極性反転を実現できる。

また、前記走査線の延設方向および前記データ線の延設方向のいずれの方向でも、各画素における駆動電流の極性が1画素毎に反転するように構成してもよい。

#### 図面の簡単な説明

第1図は、本発明を適用した表示装置、およびそれに形成したバンク層の形成領域を模式的に示す説明図である。

第2図は、本発明を適用した表示装置の基本的な構成を示すブロック図である。

第3図は、本発明の実施の形態1に係る表示装置の画素を拡大して示す平面図である。

第4図は、第3図のA-A'線における断面図である。

第5図は、第3図のB-B'線における断面図である。

第6図(A)は第3図のC-C'線における断面図、第6図(B)はバンク層の形成領域を中継電極を覆うまで拡張しない構造の断面図である。

第7図は、第1図に示す表示装置に用いた発光素子のI-V特性を示すグラフである。

第8図は、本発明を適用した表示装置の製造方法を示す工程断面図である。

第9図は、第1図に示す表示装置の改良例を示すブロック図である。

第10図(A)は、第9図に示す表示装置に形成したダミーの配線層を



示す断面図、第 10 図 (B) はその平面図である。

第 11 図は、第 3 図に示す表示装置の変形例を示すブロック図である。

第 12 図 (A) は、第 11 図に示す表示装置に形成した画素を拡大して示す平面図、第 12 図 (B) はその断面図である。

5 第 13 図は、本発明の実施の形態 2 に係る表示装置に構成した駆動電流が反転した 2 つの画素の構成を示す等価回路図である。

第 14 図は、第 13 図に示す 2 つの画素のうち一方の画素を駆動するための各信号の波形図である。

10 第 15 図は、第 13 図に示す 2 つの画素のうち他方の画素を駆動するための各信号の波形図である。

第 16 図は、第 13 図に示す 2 つの画素に構成される発光素子の構成を示す断面図である。

第 17 図は、第 13 図に示す表示装置における画素の配置を示す説明図である。

15 第 18 図は、本発明の実施の形態 3 に係る表示装置における画素の配置を示す説明図である。

第 19 図は、本発明の実施の形態 4 に係る表示装置における画素の配置を示す説明図である。

20 第 20 図は、本発明の実施の形態 5 に係る表示装置における画素の配置を示す説明図である。

第 21 図は、本発明の実施の形態 6 に係る表示装置における画素の配置を示す説明図である。

第 22 図は、従来の表示装置のブロック図である。

25 第 23 図 (A) は、第 22 図に示す表示装置に形成した画素を拡大して示す平面図、第 23 図 (B) はその断面図である。

[符号の説明]

1 表示装置

2 表示部

	3	データ側駆動回路	
	4	走査側駆動回路	
	5	検査回路	
	6	実装用パッド	
5	7、7 A、7 B	画素	
	1 0	透明基板	
	2 0	第 1 の T F T	
	2 1	第 1 の T F T のゲート電極	
	3 0	第 2 の T F T	
10	3 1	第 2 の T F T のゲート電極	
	4 0、4 0 A、4 0 B	発光素子	
	4 1	画素電極	
	4 2	正孔注入層	
	4 3	有機半導体膜	
15	4 5	薄いリチウム含有アルミニウム電極	
	4 6	I T O 膜層	
	5 0	ゲート絶縁膜	
	5 1	第 1 の層間絶縁膜	
	5 2	第 2 の層間絶縁膜	
20	D A	ダミーの配線層	
	b a n k	バンク層	
	c a p	保持容量	
	c l i n e	容量線	
	c o m	共通給電線	
25	g a t e、g a t e A、g a t e B	走査線	
	o p、o p A、o p B	対向電極	
	s i g、s i g A、s i g B	データ線	
	s t、s t A、s t B	電位保持電極	

発明を実施するための最良の形態

図面を参照して、本発明の実施の形態を説明する。

[実施の形態 1]

5 (アクティブマトリクス基板の全体構成)

第 1 図は、表示装置の全体のレイアウトを模式的に示すブロック図、第 2 図は、それに構成されたアクティブマトリクスの等価回路図である。

この図に示すように、本形態の表示装置 1 ではその基体たる透明基板 10 の中央部分が表示部 2 とされている。透明基板 10 の外周部分のうち、  
10 データ線 *s i g* の両端側には画像信号を出力するデータ側駆動回路 3、および検査回路 5 が構成され、走査線 *g a t e* の両端側には走査信号を出力する走査側駆動回路 4 が構成されている。これらの駆動回路 3、4 では、N 型の T F T と P 型の T F T とによって相補型 T F T が構成され、この相補型 T F T は、シフトレジスタ、レベルシフト、アナログスイッチなどを  
15 構成している。なお、透明基板 10 上において、データ側駆動回路 3 よりも外周領域には、画像信号や各種の電位、パルス信号を入力するための端子群とされる実装用パッド 6 が形成されている。

(共通給電線と画素の配置)

表示装置 1 では、液晶表示装置のアクティブマトリクス基板と同様、透  
20 明基板 10 上に、複数の走査線 *g a t e* と、該走査線 *g a t e* の延設方向に対して交差する方向に延設された複数のデータ線 *s i g* とが構成され、第 2 図に示すように、これらのデータ線 *s i g* と走査線 *g a t e* とによりマトリクス状に形成された画素 7 が構成されている。

これらの画素 7 のいずれにも、走査線 *g a t e* を介して走査信号がゲート電極 21 (第 1 のゲート電極) に供給される第 1 の T F T 20 が構成されて  
25 いる。この T F T 20 のソース・ドレイン領域の一方は、データ線 *s i g* に電氣的に接続し、他方は電位保持電極 *s t* に電氣的に接続している。走査線 *g a t e* に対しては容量線 *c l i n e* が並列配置され、この容量線

c l i n e と電位保持電極 s t との間には保持容量 c a p が形成されている。従って、走査信号によって選択されて第 1 の T F T 2 0 がオン状態になると、データ線 s i g から画像信号が第 1 の T F T 2 0 を介して保持容量 c a p に書き込まれる。

- 5 電位保持電極 s t には第 2 の T F T 3 0 のゲート電極 3 1 (第 2 のゲート電極) が電氣的に接続している。この T F T 3 0 のソース・ドレイン領域の一方は、共通給電線 c o m に電氣的に接続する一方、他方は発光素子 4 0 の一方の電極 (後述する画素電極) に電氣的に接続している。共通給電線 c o m は定電位に保持されている。従って、第 2 の T F T 3 0 がオン
- 10 状態になったときに、この T F T を介して共通給電線 c o m の電流が発光素子 4 0 に流れ、発光素子 4 0 を発光させる。

- 本形態では、共通給電線 c o m の両側に、該共通給電線 c o m との間で駆動電流の供給が行われる複数の画素 7 が配置され、これらの画素 7 に対して共通給電線 c o m とは反対側を 2 本のデータ線 s i g が通っている。
- 15 すなわち、データ線 s i g、それに接続する画素群、1 本の共通給電線 c o m、それに接続する画素群、および該画素群に画素信号を供給するデータ線 s i g を 1 つの単位としてそれを走査線 g a t e の延設方向に繰り返してあり、共通給電線 c o m は、1 本で 2 列分の画素 7 に対して駆動電流を供給する。そこで、本形態では、共通給電線 c o m を挟むように配置さ
- 20 れた 2 つの画素 7 の間では、第 1 の T F T 2 0、第 2 の T F T 3 0、および発光素子 4 0 が当該共通給電線 c o m を中心に線対称に配置され、これらの素子と各配線層との電氣的な接続を容易なものにしてある。

- このように、本形態では、1 本の共通給電線 c o m で 2 列分の画素を駆動するので、1 列の画素群ごとに共通給電線 c o m を形成する場合と比較
- 25 して、共通給電線 c o m の数が 1 / 2 で済むとともに、同一の層間に形成される共通給電線 c o m とデータ線 s i g との間に確保していた隙間が不要である。それ故、透明基板 1 0 上において配線のための領域を狭くすることができるので、その分、各画素領域における発光面積の割合を高める

ことができ、輝度、コントラスト比などの表示性能を向上させることができる。

なお、このように1本の共通給電線 *com* に2列分の画素が接続する構成としたため、データ線 *sig* は2本ずつ並列する状態にあって、それぞれ  
5 列の画素群に対して画像信号を供給することになる。

(画素の構成)

このように構成した表示装置1の各画素7の構造を第3図ないし第6図  
(A)を参照して詳述する。

第3図は、本形態の表示装置1に形成されている複数の画素7のうちの  
10 3つの画素7を拡大して示す平面図、第4図、第5図、および第6図(A)  
はそれぞれは、そのA-A'線における断面図、B-B'線における断面  
図、およびC-C'線における断面図である。

まず、第3図におけるA-A'線に相当する位置では、第4図に示すよ  
うに、透明基板10上には各画素7の各々に、第1のTFT20を形成す  
15 るための島状のシリコン膜200が形成され、その表面にはゲート絶縁膜  
50が形成されている。また、ゲート絶縁膜50の表面にはゲート電極2  
1(走査線 *gate* の一部)が形成され、該ゲート電極21に対して自己  
整合的にソース・ドレイン領域22、23が形成されている。ゲート絶縁  
膜50の表面側には第1の層間絶縁膜51が形成され、この層間絶縁膜に  
20 形成されたコンタクトホール61、62を介して、ソース・ドレイン領域  
22、23にはデータ線 *sig*、および電位保持電極 *st* がそれぞれ電気  
的に接続している。

各画素7には走査線 *gate* と並列するように、走査線 *gate* やゲー  
ト電極21と同一の層間(ゲート絶縁膜50と第1の層間絶縁膜51との  
25 間)には容量線 *cline* が形成されており、この容量線 *cline* に対  
しては、第1の層間絶縁膜51を介して電位保持電極 *st* の延設部分 *st*  
1が重なっている。このため、容量線 *cline* と電位保持電極 *st* の延  
設部分 *st* 1とは、第1の層間絶縁膜51を誘電体膜とする保持容量 *ca*

pを構成している。なお、電位保持電極s tおよびデータ線s i gの表面側には第2の層間絶縁膜5 2が形成されている。

第3図におけるB-B'線に相当する位置では、第5図に示すように、透明基板1 0上に形成された第1の層間絶縁膜5 1および第2の層間絶縁膜5 2の表面に各画素7に対応するデータ線s i gが2本、並列している状態にある。

第3図におけるC-C'線に相当する位置では、第6図(A)に示すように、透明基板1 0上には共通給電線c o mを挟む2つの画素7に跨がるように、第2のT F T 3 0を形成するための島状のシリコン膜3 0 0が形成され、その表面にはゲート絶縁膜5 0が形成されている。ゲート絶縁膜5 0の表面には、共通給電線c o mを挟むように、各画素7の各々にゲート電極3 1がそれぞれ形成され、このゲート電極3 1に自己整合的にソース・ドレイン領域3 2、3 3が形成されている。ゲート絶縁膜5 0の表面側には第1の層間絶縁膜5 1が形成され、この層間絶縁膜に形成されたコンタクトホール6 3を介して、ソース・ドレイン領域6 2に中継電極3 5が電氣的に接続している。一方、シリコン膜3 0 0の中央部分で2つの画素7において共通のソース・ドレイン領域3 3となる部分に対しては、第1の層間絶縁膜5 1のコンタクトホール6 4を介して、共通給電線c o mが電氣的に接続している。これらの共通給電線c o m、および中継電極3 5の表面側には第2の層間絶縁膜5 2が形成されている。第2の層間絶縁膜5 2の表面側にはI T O膜からなる画素電極4 1が形成されている。この画素電極4 1は、第2の層間絶縁膜5 2に形成されたコンタクトホール6 5を介して中継電極3 5に電氣的に接続し、この中継電極3 5を介して第2のT F T 3 0のソース・ドレイン領域3 2に電氣的に接続している。

ここで、画素電極4 1は発光素子4 0の一方の電極を構成している。すなわち、画素電極4 1の表面には正孔注入層4 2および有機半導体膜4 3が積層され、さらに有機半導体膜4 3の表面には、リチウム含有アルミニウム、カルシウムなどの金属膜からなる対向電極o pが形成されている。

この対向電極  $o p$  は、少なくとも画素領域上に、あるいはストライプ状に形成された共通の電極であり、一定の電位に保持されている。

このように構成された発光素子 40 では、対向電極  $o p$  および画素電極 41 をそれぞれ正極および負極として電圧が印加され、第 7 図に示すように、印加電圧がしきい値電圧を越えた領域で有機半導体膜 43 に流れる電流（駆動電流）が急激に増大する。その結果、発光素子 40 は、エレクトロルミネッセンス素子あるいは LED 素子として発光し、発光素子 40 の光は、対向電極  $o p$  に反射され、透明な画素電極 41 および透明基板 10 を透過して出射される。

10 このような発光を行うための駆動電流は、対向電極  $o p$ 、有機半導体膜 43、正孔注入層 42、画素電極 41、第 2 の TFT 30、および共通給電線  $com$  から構成される電流経路を流れるため、第 2 の TFT 30 がオフ状態になると、流れなくなる。本形態の表示装置 1 では、走査信号によって選択されて第 1 の TFT 20 がオン状態になると、データ線  $sig$  から画像信号が第 1 の TFT 20 を介して保持容量  $cap$  に書き込まれる。従って、第 2 の TFT 30 のゲート電極は、第 1 の TFT 20 がオフ状態になっても、保持容量  $cap$  によって画像信号に相当する電位に保持されるので、第 2 の TFT 30 はオン状態のままである。それ故、発光素子 40 には駆動電流が流れ続け、この画素は点灯状態のままである。この状態  
20 は、新たな画像データが保持容量  $cap$  に書き込まれて、第 2 の TFT 30 はオフ状態になるまで維持される。

（表示装置の製造方法）

このように構成した表示装置 1 の製造方法において、透明基板 10 上に第 1 の TFT 20 および第 2 の TFT 30 を製造するまでの工程は、液晶  
25 表示装置 1 のアクティブマトリクス基板を製造する工程と略同様であるため、第 8 図を参照してその概要を説明する。

第 8 図は、表示装置 1 の各構成部分を形成していく過程を模式的に示す工程断面図である。

- すなわち、第8図(A)に示すように、透明基板10に対して、必要に応じて、TEOS(テトラエトキシシラン)や酸素ガスなどを原料ガスとしてプラズマCVD法により厚さが約2000~5000オングストロームのシリコン酸化膜からなる下地保護膜(図示せず。)を形成する。次に
- 5 基板の温度を約350°Cに設定して、下地保護膜の表面にプラズマCVD法により厚さが約300~700オングストロームのアモルファスのシリコン膜からなる半導体膜100を形成する。次にアモルファスのシリコン膜からなる半導体膜100に対して、レーザアニールまたは固相成長法などの結晶化工程を行い、半導体膜100をポリシリコン膜に結晶化する。
- 10 レーザアニール法では、たとえば、エキシマレーザでビーム形状の長寸が400mmのラインビームを用い、その出力強度はたとえば200mJ/cm<sup>2</sup>である。ラインビームについてはその短寸方向におけるレーザ強度のピーク値の90%に相当する部分が各領域毎に重なるようにラインビームを走査していく。
- 15 次に、第8図(B)に示すように、半導体膜100をパターニングして島状の半導体膜200、300とし、その表面に対して、TEOS(テトラエトキシシラン)や酸素ガスなどを原料ガスとしてプラズマCVD法により厚さが約600~1500オングストロームのシリコン酸化膜または窒化膜からなるゲート絶縁膜50を形成する。
- 20 次に、第8図(C)に示すように、アルミニウム、タンタル、モリブデン、チタン、タングステンなどの金属膜からなる導電膜をスパッタ法により形成した後、パターニングし、走査線gateの一部としてのゲート電極21、31を形成する。この工程では容量線clineも形成する。なお、図中、310はゲート電極31の延設部分である。
- 25 この状態で高濃度のリンイオンまたはボロンイオンを打ち込んで、シリコン薄膜200、300にはゲート電極21、31に対して自己整合的にソース・ドレイン領域22、23、32、33を形成する。なお、不純物が導入されなかった部分がチャンネル領域27、37となる。



次に、第8図(D)に示すように、第1の層間絶縁膜51を形成した後、コンタクトホール61、62、63、64、69を形成し、データ線sig、容量線clineおよびゲート電極31の延設部分310に重なる延設部分st1を備える電位保持電極st、共通給電線com、および中継電極35を形成する。その結果、電位保持電極stはコンタクトホール69および延設部分310を介してゲート電極31に電氣的に接続する。このようにして第1のTF T 20および第2のTF T 30を形成する。また、容量線clineと電位保持電極stの延設部分st1とによって保持容量capが形成される。

10 次に、第8図(E)に示すように、第2の層間絶縁膜52を形成し、この層間絶縁膜には、中継電極35に相当する部分にコンタクトホール65を形成する。次に、第2の層間絶縁膜52の表面全体にITO膜を形成した後、パターニングし、コンタクトホール65を介して第2のTF T 30のソース・ドレイン領域32に電氣的に接続する画素電極41を形成する。

15 次に、第8図(F)に示すように、第2の層間絶縁膜52の表面側に黒色のレジスト層を形成した後、このレジストを発光素子40の正孔注入層42および有機半導体膜43を形成すべき領域を囲むように残し、バンク層bankを形成する。ここで、有機半導体膜43は、各画素毎に独立して形成される場合、データ線sigに沿ってストライプ状に形成される場合などのいずれの形状であっても、それに対応する形状にバンク層bankを形成するだけで、本形態に係る製造方法を適用できる。

25 次に、バンク層bankの内側領域に対してインクジェットヘッドIJから、正孔注入層42を構成するための液状の材料(前駆体)を吐出し、バンク層bankの内側領域に正孔注入層42を形成する。同様に、バンク層bankの内側領域に対してインクジェットヘッドIJから、有機半導体膜43を構成するための液状の材料(前駆体)を吐出し、バンク層bankの内側領域に有機半導体膜43を形成する。ここで、バンク層bankはレジストから構成されているため、撥水性である。これに対して、

有機半導体膜 4 3 の前駆体は主に親水性の溶媒を用いているため、有機半導体膜 4 3 の塗布領域はバンク層 bank によって確実に規定され、隣接する画素にはみ出ることがない。

このようにして有機半導体膜 4 3 や正孔注入層 4 2 をインクジェット法  
5 により形成する場合には、その作業効率や射出位置精度を高めるために、本形態では、第 3 図に示すように、走査線 gate の延設方向に沿って隣接するいずれの画素 7 間でも、前記有機半導体膜 4 3 の形成領域の中心のピッチ P を等しくしてある。従って、矢印 Q で示すように、走査線 gate の延設方向に沿って等間隔の位置にインクジェットヘッド I J から有機  
10 半導体膜 4 3 の材料などを吐出すればよいので、作業効率がよいという利点がある。また、インクジェットヘッド I J の移動制御機構が簡易になるとともに、打ち込み位置精度も向上する。

しかる後には、第 8 図 (G) に示すように、透明基板 1 0 の表面側に対向電極 op を形成する。ここで、対向電極 op は少なくとも画素領域の全  
15 面、またはストライプ状に形成されるが、対向電極 op をストライプ状に形成する場合には、透明基板 1 0 の表面全体に金属膜を形成した後、それをストライプ状にパターニングする。

なお、バンク層 bank については、それが黒色のレジストから構成されているので、そのまま残し、以下に説明するように、ブラックマトリクス BM、および寄生容量を低減するための絶縁層として利用する。  
20

第 1 図に示すデータ側駆動回路 3 や走査側駆動回路 4 にも T F T が形成されるが、これらの T F T は前記の画素 7 に T F T を形成していく工程の全部あるいは一部を援用して行われる。それ故、駆動回路を構成する T F T も、画素 7 の T F T と同一の層間に形成されることになる。

25 また、前記第 1 の T F T 2 0、および第 2 の T F T 3 0 については、双方が N 型、双方が P 型、一方が N 型で他方が P 型のいずれでもよいが、このようないずれの組合せであっても、周知の方法で T F T を形成していただけるので、その説明を省略する。

(バンク層の形成領域)

本形態では、第1図に示す透明基板10の周辺領域の総てに対して、前記のバンク層bank（形成領域に斜線を付してある。）を形成する。従って、データ側駆動回路3および走査側駆動回路4はいずれも、バンク層bankによって覆われている。このため、これらの駆動回路の形成領域に対して対向電極opが重なる状態にあっても、駆動回路の配線層と対向電極opとの間にバンク層bankが介在することになる。それ故、駆動回路2、3に容量が寄生することを防止できるので、駆動回路2、3の負荷を低減でき、低消費電力化あるいは表示動作の高速化を図ることができる。

また、本形態では、第3図ないし第5図に示すように、データ線sigに重なるようにバンク層bankを形成してある。従って、データ線sigと対向電極opとの間にバンク層bankが介在することになるので、データ線sigに容量が寄生することを防止できる。その結果、データ側駆動回路3の負荷を低減できるので、低消費電力化あるいは表示動作の高速化を図ることができる。

ここで、共通給電線comには、データ線sigと違って、発光素子40を駆動するための大きな電流が流れ、しかも、2列分の画素に対して駆動電流を供給する。このため、共通給電線comについては、その線幅をデータ線sigの線幅よりも広く設定し、共通給電線comの単位長さ当たりの抵抗値を、データ線sigの単位長さ当たりの抵抗値よりも小さくしてある。そのような設計条件下でも、本形態では、共通給電線comにも重なるようにバンク層bankを形成して有機半導体膜43の形成領域を規定する際にここに形成するバンク層bankの幅を、2本のデータ線sigに重なるバンク層bankと同一の幅寸法とすることにより、前記のように、走査線gateの延設方向に沿って隣接するいずれの画素7の間でも有機半導体膜43の形成領域の中心のピッチPを等しくするのに適した構造になる。

さらに、本形態では、第3図、第4図、および第6図(A)に示すように、画素電極41の形成領域のうち、第1のTFT20の形成領域および第2のTFT30の形成領域と重なる領域にもバンク層bankを形成する。すなわち、第6図(B)に示すように、中継電極35と重なる領域に

5 バンク層bankを形成しないと、たとえ対向電極opとの間に駆動電流が流れて有機半導体膜43が発光しても、この光は中継電極35と対向電極opとに挟まれて出射されず、表示に寄与しない。かかる表示に寄与しない部分で流れる駆動電流は、表示という面からみて無効電流といえる。しかるに本形態では、このような無効電流が流れるはずの部分にバンク層

10 bankを形成し、そこに駆動電流が流れることを防止するので、共通給電線comに無駄な電流が流れることが防止できる。それ故、共通給電線comの幅はその分狭くてよい。

また、前記のように黒色のレジストで構成したバンク層bankを残しておく、バンク層bankはブラックマトリクスとして機能し、輝度、

15 コントラスト比などの表示の品位が向上する。すなわち、本形態に係る表示装置1では、対向電極opが透明基板10の表面側の全面、あるいは広い領域にわたってストライプ状に形成されるため、対向電極opでの反射光がコントラスト比を低下させる。しかるに本形態では、有機半導体膜43の形成領域を規定しながら寄生容量を抑える機能を有するバンク層bank

20 nkを黒色のレジストで構成したため、バンク層bankはブラックマトリクスとしても機能し、対向電極opからの反射光を遮るので、コントラスト比が高いという利点がある。また、バンク層bankを利用して自己整合的に発光領域を規定することができるので、バンク層bankをブラックマトリクスとして用いずに別の金属層などをブラックマトリクスとし

25 て用いたときに問題となる発光領域とのアライメント余裕が不要である。

[上記形態の改良例]

上記形態では、共通給電線comの両側のそれぞれに、該共通給電線comとの間で駆動電流が流れる画素7が配置され、該画素7に対して前記

共通給電線 *com* とは反対側を 2 本のデータ線 *sig* が並列して通っている。従って、2 本のデータ線 *sig* の間でクロストークが発生するおそれがある。そこで、本形態では、第 9 図、第 10 図 (A)、(B) に示すように、2 本のデータ線 *sig* の間に相当する位置にダミーの配線層 DA を形成してある。このダミーの配線層 DA としては、たとえば、画素電極 4  
5 1 と同時形成された ITO 膜 DA1 を利用することができる。また、ダミーの配線層 DA としては、2 本のデータ線 *sig* の間に容量線 *cline* からの延設部分 DA2 を構成してもよい。これらの双方をダミーの配線層 DA として用いてもよい。

10 このように構成すると、並列する 2 本のデータ線 *sig* の間にはそれらとは別の配線層 DA が通っているので、このような配線層 DA (DA1、DA2) を画像の少なくとも 1 水平走査期間内で固定電位としておくだけで、上記のクロストークを防止できる。すなわち、第 1 の層間絶縁膜 5 1  
および第 2 の層間絶縁膜 5 2 は、膜厚が凡そ 1  $\mu\text{m}$  であるのに対して、2  
15 本のデータ線 *sig* 2 本の間隔は約 2  $\mu\text{m}$  以上であるため、各データ線 *sig* とダミーの配線層 DA (DA1、DA2) との間に構成される容量に比較して、2 本のデータ線 *sig* に間に構成される容量は十分に無視できるほど小さい。それ故、データ線 *sig* から漏れた高周波数の信号はダミーの配線層 DA 及び DA2 で吸収されるので、2 本のデータ線 *sig* の間  
20 でのクロストークを防止できる。

また、複数のデータ線 *sig* のうち、隣接する 2 本のデータ線 *sig* の間では、画像信号のサンプリングを同一のタイミングで行うことが好ましい。このように構成すると、2 本のデータ線 *sig* の間でサンプリング時の電位変化が同時に起きるので、これら 2 本のデータ線 *sig* の間における  
25 クロストークをより確実に防止できる。

[保持容量の別の構成例]

なお、上記形態では、保持容量 *cap* を構成するのに容量線 *cline* を形成したが、従来技術で説明したように、TFT を構成するためのポリ

シリコン膜を利用して保持容量  $c a p$  を構成してもよい。

また、第 11 図に示すように、共通給電線  $c o m$  と電位保持電極  $s t$  との間に保持容量  $c a p$  を構成してもよい。この場合には、第 12 図 (A)、(B) に示すように、電位保持電極  $s t$  とゲート電極 31 とを電氣的に接続させるためのゲート電極 31 の延設部分 310 を共通給電線  $c o m$  の下層側にまで拡張し、この延設部分 310 と共通給電線  $c o m$  との間に位置する第 1 の層間絶縁膜 51 を誘電体膜として保持容量  $c a p$  を構成すればよい。

[実施の形態 2]

- 10 上記の実施の形態 1 では、いずれの画素 7 においても同一の極性の駆動電流で発光素子 40 を駆動する構成であったが、以下に説明するように、同一の共通給電線  $c o m$  との間で駆動電流の通電が行われる複数の画素 7 には、極性が反転した駆動電流により発光素子 40 の駆動が行われる 2 種類の画素 7 が同数、含まれているように構成してもよい。
- 15 このような構成例を、第 13 図ないし第 17 図を参照して説明する。第 13 図は、極性の反転した駆動電流で発光素子 40 が駆動される 2 種類の画素を構成した形態のブロック図である。第 14 図および第 15 図はそれぞれ、極性の反転した駆動電流で発光素子 40 を駆動する際の走査信号、画像信号、共通給電線の電位、および電位保持電極の電位の説明図である。
- 20 本形態および後述する形態のいずれにおいても、第 13 図に示すように、極性の反転した駆動電流  $i$  で発光素子 40 を駆動するにあたって、矢印 E で示すように共通給電線  $c o m$  から駆動電流が流れる画素 7 A では、第 1 の T F T 20 を n チャネル型で構成し、矢印 F で示すように共通給電線  $c o m$  に向けて駆動電流が流れる画素 7 B では、第 1 の T F T 20 を p チャネル型で構成してある。このため、これらの 2 種類の画素 7 A、7 B のそれぞれに走査線  $g a t e A$ 、 $g a t e B$  を構成する。また、本形態では、
- 25 画素 7 A の第 2 の T F T 30 を p チャネル型で構成する一方、画素 7 B の第 2 の T F T 30 を n チャネル型で構成し、いずれの画素 7 A、7 B にお

いても、第1のTFT20と第2のTFT30とを逆導電型にしてある。従って、画素7Aに対応するデータ線sigAと、画素7Bに対応するデータ線sigBとを介してそれぞれ供給される画像信号についても、後述するように、その極性を反転させてある。

- 5 さらに、各画素7A、7Bでは、極性の反転した駆動電流*i*で発光素子40をそれぞれ駆動することから、後述するように、対向電極opの電位についても、共通給電線comの電位を基準としたときに逆極性となるように構成する必要がある。従って、対向電極opについては、極性が同一の駆動電流*i*が流れる画素7A、7B同士を接続するように構成し、それ
- 10 それに所定の電位を印加することになる。

それ故、第14図および第15図のそれぞれには、画素7A、7Bに対して、走査線gateA、gateBを介して供給される走査信号の波形、データ線sigA、sigBを介して供給される画像信号の波形、対向電極opの電位、および電位保持電極stA、stBの電位を、共通給電線

15 comの電位を基準に表してあるように、画素7A、7Bの間において、各信号は、点灯期間および消灯期間のいずれにおいても逆極性となるように設定されている。

また、第16図(A)、(B)に示すように、各画素7A、7Bには、異なる構造の発光素子40A、40Bが構成される。すなわち、画素7A

20 に形成される発光素子40Aは、下層側から上層側に向かって、ITO膜からなる画素電極41、正孔注入層42、有機半導体膜43、対向電極opAがこの順に積層されている。これに対して、画素7Bに形成される発光素子40Bは、下層側から上層側に向かって、ITO膜からなる画素電極41、透光性をもつほど薄いリチウム含有アルミニウム電極45、有機

25 半導体層42、正孔注入層42、ITO膜層46、対向電極opBがこの順に積層されている。従って、発光素子40A、40Bの間では、それぞれ逆極性の駆動電流が流れるといっても、正孔注入層42および有機半導体層42が直接、接する電極層の構成が同一であるため、発光素子40A、

40Bの発光特性は同等である。

このような2種類の発光素子40A、40Bを形成するにあたって、双方の有機半導体膜43および正孔注入層42はいずれも、インクジェット法によりバンク層bankの内側に形成するので、上下位置が反対でも製造工程が複雑になることはない。また、発光素子40Bでは、発光素子40Aに比較して、透光性をもつほど薄いリチウム含有アルミニウム電極45、およびITO膜層46を追加することになるが、それでも、リチウム含有アルミニウム電極45は画素電極41と同じ領域で積層している構造になっていても表示に支障がなく、ITO膜層46も対向電極opBと同じ領域で積層している構造になっていても表示に支障がない。それ故、リチウム含有アルミニウム電極45と画素電極41とはそれぞれ別々にパターニングしてもよいが、同じレジストマスクで一括してパターニングしてもよい。同様に、ITO膜層46と対向電極opBとはそれぞれ別々にパターニングしてもよいが、同じレジストマスクで一括してパターニングしてもよい。リチウム含有アルミニウム電極45およびITO膜層46はバンク層bankの内側領域のみに形成してもよいことは勿論である。

このようにして各画素7A、7Bにおいて極性の反転した駆動電流で発光素子40A、40Bを駆動できるようにした上で、前記の2種類の画素7A、7Bを第17図に示すように配置してある。この図において、符合(−)が付されている画素は、第13図、第14図、第16図で説明した画素7Aに相当し、符合(+)が付されている画素は、第13図、第15図、第16図で説明した画素7Bに相当する。なお、第17図には、走査線gateA、gate、およびデータ線sigA、sigBの図示を省略してある。

第17図に示すように、本形態では、データ線sigA、sigBの延設方向では各画素における駆動電流の極性が同一で、走査線gateA、gateBの延設方向では各画素における駆動電流の極性が1画素毎に反転している。なお、各画素に対応する対向電極opA、opBの形成領域



をそれぞれ一点鎖線で示すように、いずれの対向電極  $op A$ 、 $op B$  も、極性が同一の駆動電流が流れる画素  $7 A$ 、 $7 B$  同士を接続するように構成してある。すなわち、対向電極  $op A$ 、 $op B$  は、データ線  $sig A$ 、 $sig B$  の延設方向に沿ってストライプ状に別々に形成され、対向電極  $op A$ 、 $op B$  のそれぞれには、共通給電線  $com$  の電位を基準としたときに負の電位、および正の電位が印加される。

従って、各画素  $7 A$ 、 $7 B$  と共通給電線  $com$  との間には、それぞれ第 13 図に矢印  $E$ 、 $F$  に示す向きの駆動電流  $i$  が流れることになる。このため、共通給電線  $com$  を実質的に流れる電流は、極性の異なる駆動電流  $i$  の間で相殺されるので、共通給電線  $com$  に流れる駆動電流が小さくて済む。従って、共通給電線  $com$  をその分、細くすることができるので、画素  $7 A$ 、 $7 B$  において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

#### [実施の形態 3]

15     なお、同一の共通給電線  $com$  との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を第 18 図に示すように配置してもよい。なお、本形態では、各画素  $7 A$ 、 $7 B$  の構成などが実施の形態 2 と同様であるため、その説明を省略し、第 18 図、および以下に説明する各形態を説明するための第 19 図ないし第 21 図には、第 13 20 図、第 14 図、第 16 図で説明した画素  $7 A$  に相当する画素を符合 (−) で表し、第 13 図、第 15 図、第 16 図で説明した画素  $7 B$  に相当する画素を符合 (+) で表してある。

第 18 図に示すように、本形態では、データ線  $sig A$ 、 $sig B$  の延設方向では各画素  $7 A$ 、 $7 B$  における駆動電流の極性が同一で、走査線  $gate A$ 、 $gate B$  の延設方向では各画素  $7 A$ 、 $7 B$  における駆動電流の極性が 2 画素毎に反転するように構成されている。

このように構成した場合にも、各画素  $7 A$ 、 $7 B$  と共通給電線  $com$  との間には、それぞれ第 13 図に矢印  $E$ 、 $F$  に示す向きの駆動電流  $i$  が流れ

ることになる。このため、共通給電線  $c o m$  を流れる電流は、極性の異なる駆動電流  $i$  の間で相殺されるので、共通給電線  $c o m$  に流れる駆動電流が小さくて済む。従って、共通給電線  $c o m$  をその分、細くすることができるので、画素領域の画素  $7 A$ 、 $7 B$  において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。それに加えて、本形態では、走査線  $g a t e A$ 、 $g a t e B$  の延設方向において駆動電流の極性が 2 画素毎に反転しているため、同じ極性の駆動電流で駆動される画素同士であれば、隣接し合う 2 列の画素に対して共通の対向電極  $o p A$ 、 $o p B$  をストライプ状に形成すればよい。

5  
10  
それ故、対向電極  $o p A$ 、 $o p B$  のストライプ数を  $1 / 2$  に減らすことができる。また、1 画素毎のストライプに比して、対向電極  $o p A$ 、 $o p B$  の抵抗を小さくできることから、対向電極  $o p A$ 、 $o p B$  の電圧降下の影響を軽減することができる。

[実施の形態 4]

15  
また、同一の共通給電線  $c o m$  との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を第 19 図に示すように配置してもよい。

第 19 図に示すように、本形態では、走査線  $g a t e A$ 、 $g a t e B$  の延設方向では各画素  $7 A$ 、 $7 B$  における駆動電流の極性が同一で、データ線  $s i g A$ 、 $s i g B$  の延設方向では各画素  $7 A$ 、 $7 B$  における駆動電流の極性が 1 画素毎に反転するように構成されている。

20

このように構成した場合にも、実施の形態 2 または 3 と同様、共通給電線  $c o m$  を流れる電流は、極性の異なる駆動電流の間で相殺されるので、共通給電線  $c o m$  に流れる駆動電流が小さくて済む。従って、共通給電線  $c o m$  をその分、細くすることができるので、画素  $7 A$ 、 $7 B$  において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

25

[実施の形態 5]

また、同一の共通給電線 *com* との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を第 20 図に示すように配置してもよい。

第 20 図に示すように、本形態では、走査線 *gate A*、*gate B* の  
5 延設方向では各画素 7 A、7 B における駆動電流の極性が同一で、データ線 *sig A*、*sig B* の延設方向では各画素 7 A、7 B における駆動電流の極性が 2 画素毎に反転するように構成されている。

このように構成した場合には、実施の形態 3 と同様、共通給電線 *com* を流れる電流は、極性の異なる駆動電流の間で相殺されるので、共通給電線 *com* に流れる駆動電流が小さくて済む。従って、共通給電線 *com* を  
10 その分、細くすることができるので、画素 7 A、7 B において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。それに加えて、本形態では、データ線 *sig A*、*sig B* の延設方向において駆動電流の極性が 2 画素毎に反転して  
15 いるため、同じ極性の駆動電流で駆動される画素同士であれば、隣接し合う 2 列の画素に対して共通の対向電極 *op A*、*op B* をストライプ状に形成すればよい。それ故、対向電極 *op A*、*op B* のストライプ数を 1/2 に減らすことができる。また、1 画素毎のストライプに比して、対向電極 *op A*、*op B* の抵抗を小さくできることから、対向電極 *op A*、*op B*  
20 の電圧降下の影響を軽減することができる。

#### [実施の形態 6]

また、同一の共通給電線 *com* との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を第 21 図に示すように配置してもよい。

第 21 図に示すように、本形態では、走査線 *gate A*、*gate B* の  
25 延設方向およびデータ線 *sig A*、*sig B* の延設方向のいずれの方向でも、各画素 7 A、7 B における駆動電流の極性が 1 画素毎に反転するように構成されている。

このように構成した場合にも、実施の形態 2 ないし 4 と同様、共通給電線 com を流れる電流は、極性の異なる駆動電流の間で相殺されるので、共通給電線 com に流れる駆動電流が小さくて済む。従って、共通給電線 com をその分、細くすることができるので、画素 7 A、7 B において発  
5 光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

このように画素 7 A、7 B を配置すると、ストライプ状の対向電極 op A、op B では対応できないが、それでも、各画素 7 A、7 B 毎に対向電極 op A、op B を形成するとともに、各対向電極 op A、op B 同士を  
10 配線層で配線接続する構成とすればよい。

#### 発明の利用可能性

以上説明したように、本発明に係る表示装置では、共通給電線の両側に該共通給電線との間で駆動電流の通電が行われる画素が配置されているため、2 列分の画素に対して 1 本の共通給電線で済む。それ故、1 列の画素  
15 群ごとに共通給電線を形成する場合と比較して共通給電線の形成領域を狭めることができるため、その分、画素において発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

また、同一の前記共通給電線との間で前記駆動電流の通電が行われる複数の画素に、極性が反転した駆動電流により前記発光素子の駆動が行われ  
20 る 2 種類の画素が含まれている場合には、1 本の共通給電線において、共通給電線から発光素子に流れる駆動電流と、それとは逆向きに発光素子から共通給電線に流れる駆動電流とが相殺されるので、共通給電線に流れる駆動電流が小さく済む。従って、共通給電線をその分、細くすることができるので、画素において発光領域の割合を高めることができ、輝度、コン  
25 トラスト比などの表示性能を向上させることができる。

## 請求の範囲

1. 基板上に、複数の走査線と、該走査線の延設方向に対して交差する方向に延設された複数のデータ線と、該データ線に並列する複数の共通給電線と、前記データ線と前記走査線によりマトリクス状に形成された画素とを有し、該画素の各々には、前記走査線を介して走査信号が第1のゲート電極に供給される第1の薄膜トランジスタと、該第1の薄膜トランジスタを介して前記データ線から供給される画像信号を保持する保持容量と、該保持容量によって保持された前記画像信号が第2のゲート電極に供給される第2の薄膜トランジスタと、前記画素毎に形成された画素電極と該画素電極に対向する対向電極との層間において前記画素電極が前記第2の薄膜トランジスタを介して前記共通給電線に電氣的に接続したときに前記画素電極と前記対向電極との間に流れる駆動電流によって発光する有機半導体膜を具備する発光素子とを備える表示装置において、  
5  
10  
15 前記共通給電線の両側には、該共通給電線との間で前記駆動電流の通電が行われる画素が配置され、該画素に対して前記共通給電線とは反対側を前記データ線が通っていることを特徴とする表示装置。
2. 請求の範囲第1項において、前記共通給電線を挟むように配置された2つの画素の間で、前記第1の薄膜トランジスタ、前記第2の薄膜トランジスタ、および前記発光素子は、当該共通給電線を中心に線対称に配置されていることを特徴とする表示装置。  
20
3. 請求の範囲第1項または第2項において、前記走査線の延設方向に沿って隣接するいずれの画素の間でも前記有機半導体膜の形成領域の中心のピッチが等しいことを特徴とする表示装置。  
25
4. 請求の範囲第2項において、前記有機半導体膜の形成領域は、前

記有機半導体膜よりも厚い絶縁膜からなるバンク層で囲まれているとともに、該バンク層は、同じ幅寸法で前記データ線および前記共通給電線を覆うように構成されていることを特徴とする表示装置。

- 5 5. 請求の範囲第4項において、前記有機半導体膜は、インクジェット法により前記バンク層で囲まれた領域内に形成された膜であり、前記バンク層は、前記有機半導体膜をインクジェット法により形成する際に前記有機半導体膜のはみ出しを防止するための膜であることを特徴とする表示装置。

10

6. 請求の範囲第1項ないし第5項のいずれかにおいて、前記画素に対して前記共通給電線とは反対側を通る2本のデータ線の間に対応する位置には、配線層が形成されていることを特徴とする表示装置。

- 15 7. 請求の範囲第6項において、前記複数のデータ線のうち、隣接する2本のデータ線の間では、画像信号のサンプリングが同一のタイミングで行われるように構成されていることを特徴とする表示装置。

8. 請求の範囲第1項において、同一の前記共通給電線との間で前記  
20 駆動電流の通電が行われる複数の画素には、極性が反転した駆動電流により前記発光素子の駆動が行われる2種類の画素が含まれていることを特徴とする表示装置。

9. 請求の範囲第8項において、前記データ線の延設方向では各画素  
25 における駆動電流の極性が同一で、前記走査線の延設方向では各画素における駆動電流の極性が1画素毎に反転していることを特徴とする表示装置。

10. 請求の範囲第8項において、前記データ線の延設方向では各画

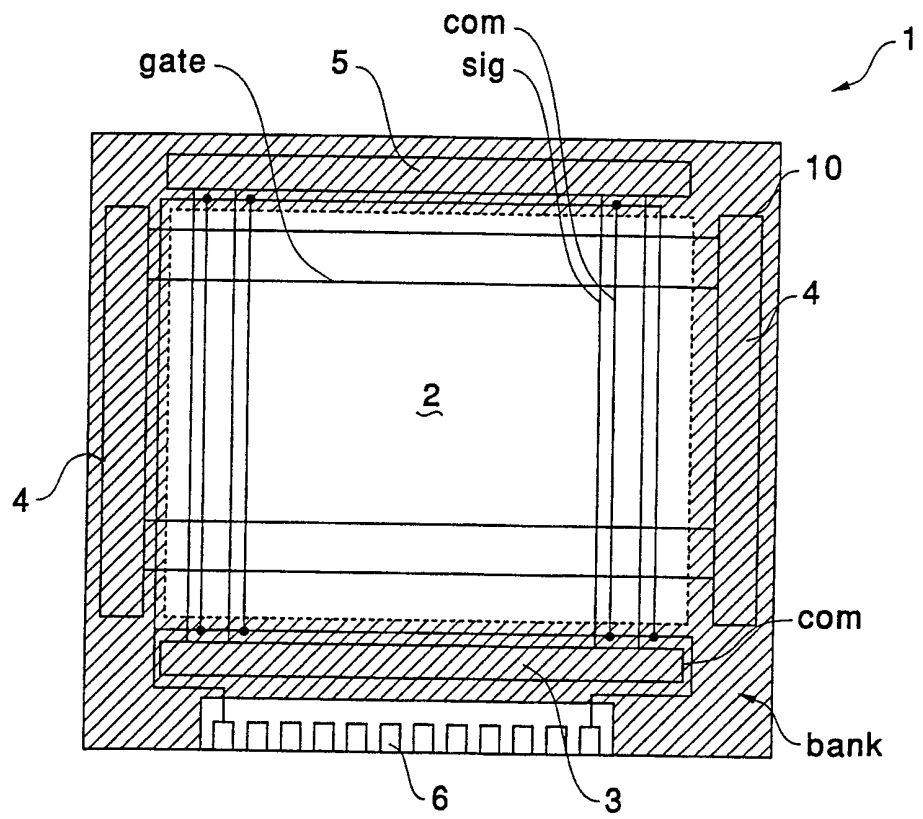
素における駆動電流の極性が同一で、前記走査線の延設方向では各画素における駆動電流の極性が2画素毎に反転していることを特徴とする表示装置。

5 1 1. 請求の範囲第8項において、前記走査線の延設方向では各画素における駆動電流の極性が同一で、前記データ線の延設方向では各画素における駆動電流の極性が1画素毎に反転していることを特徴とする表示装置。

10 1 2. 請求の範囲第8項において、前記走査線の延設方向では各画素における駆動電流の極性が同一で、前記データ線の延設方向では各画素における駆動電流の極性が2画素毎に反転していることを特徴とする表示装置。

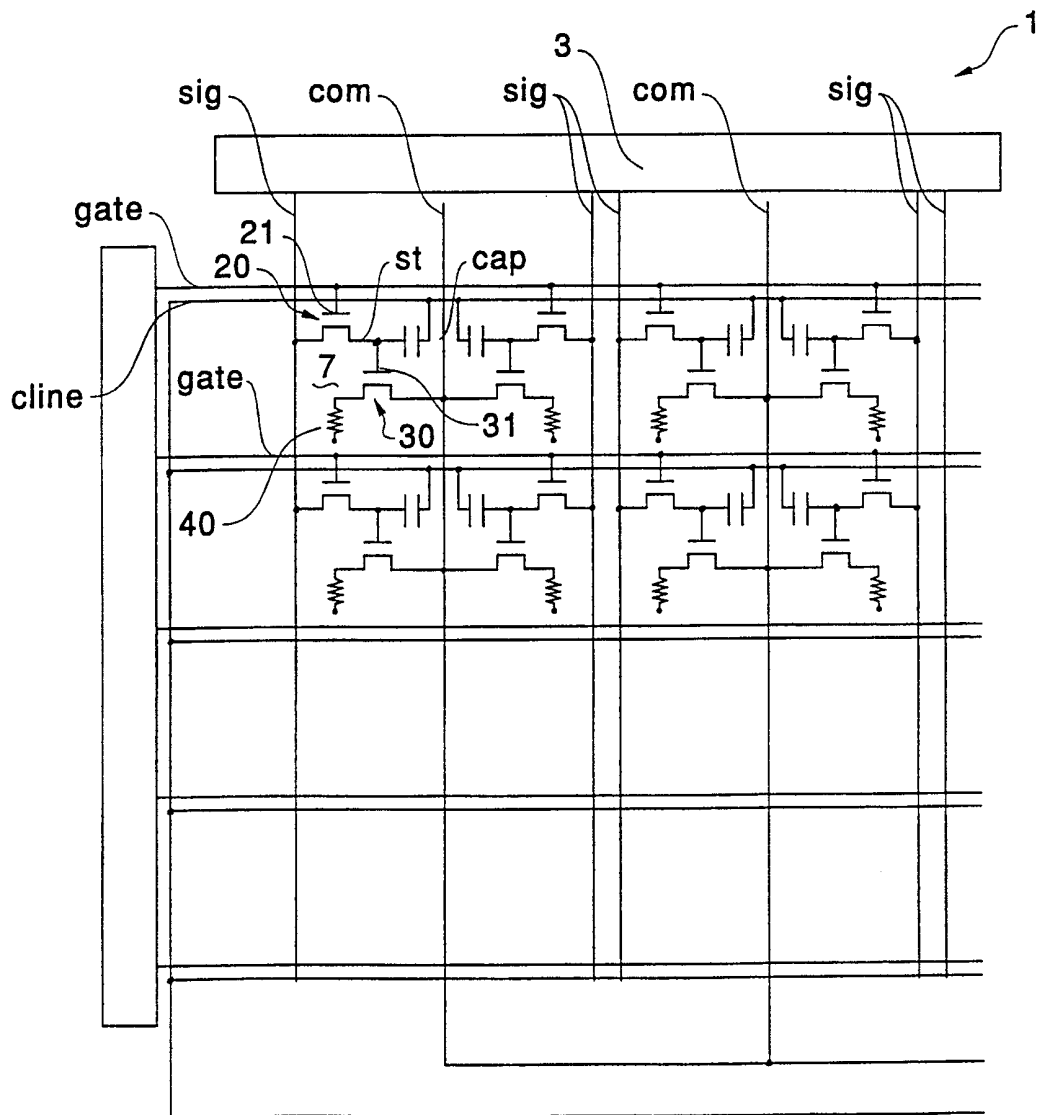
15 1 3. 請求の範囲第8項において、前記走査線の延設方向および前記データ線の延設方向のいずれの方向でも、各画素における駆動電流の極性が1画素毎に反転していることを特徴とする表示装置。

第1図



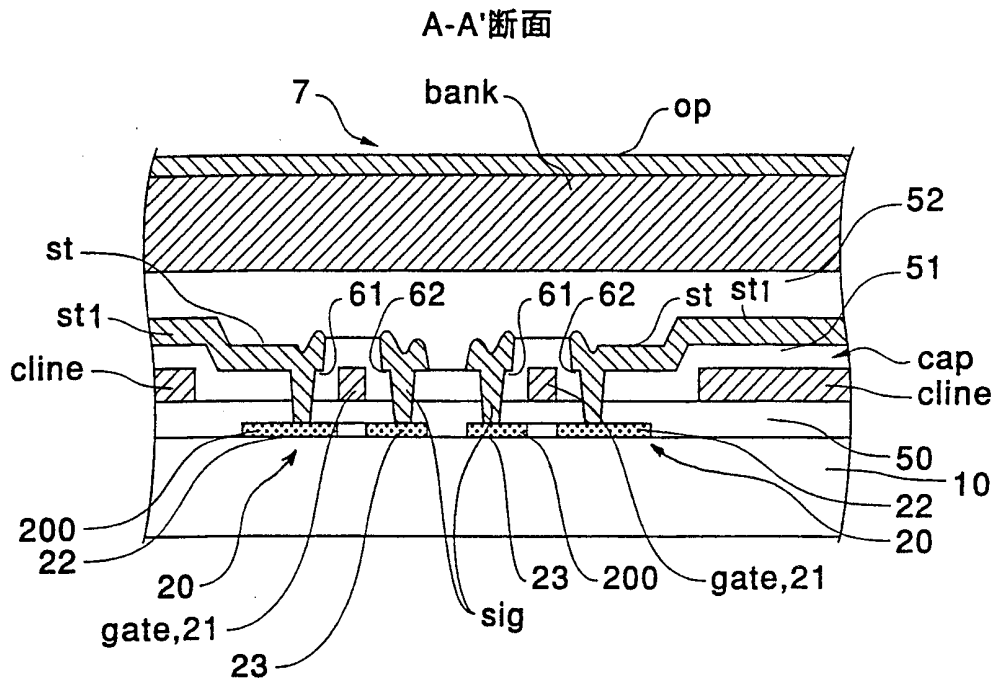


第2図

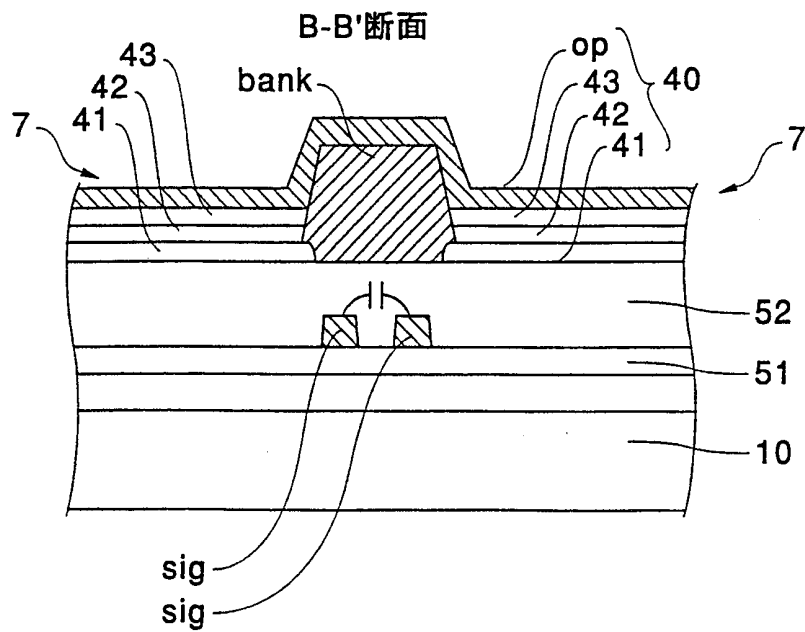




第4图



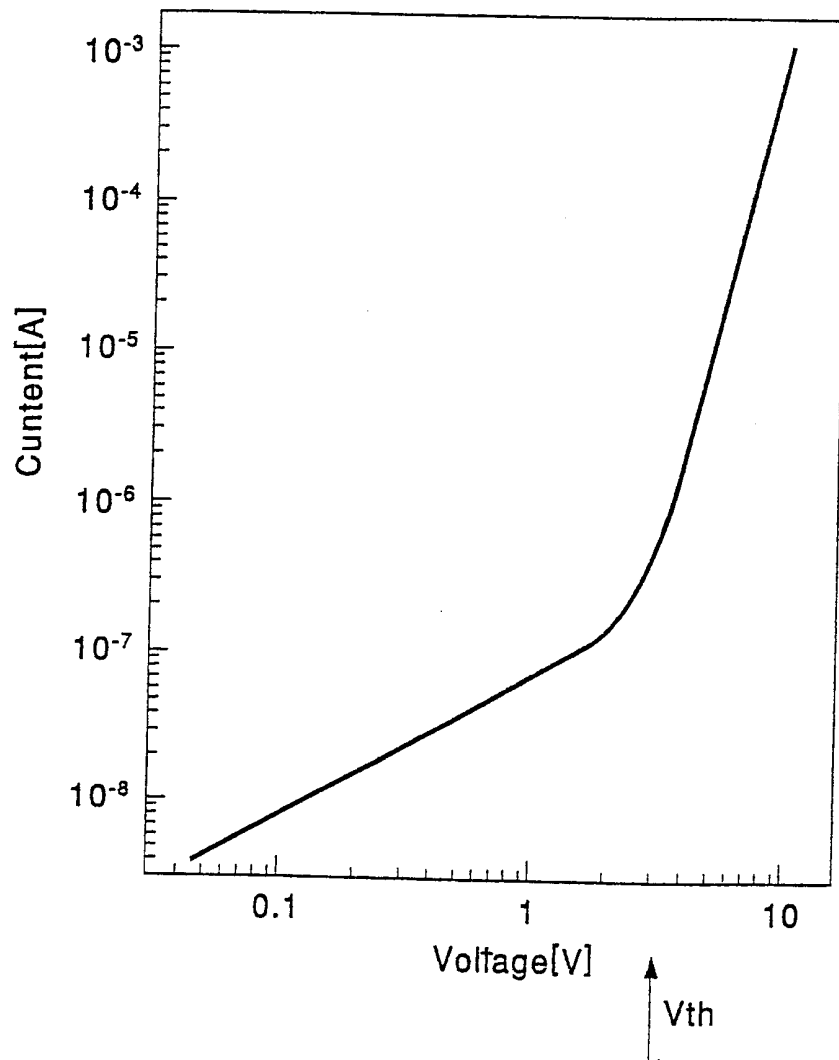
第5图



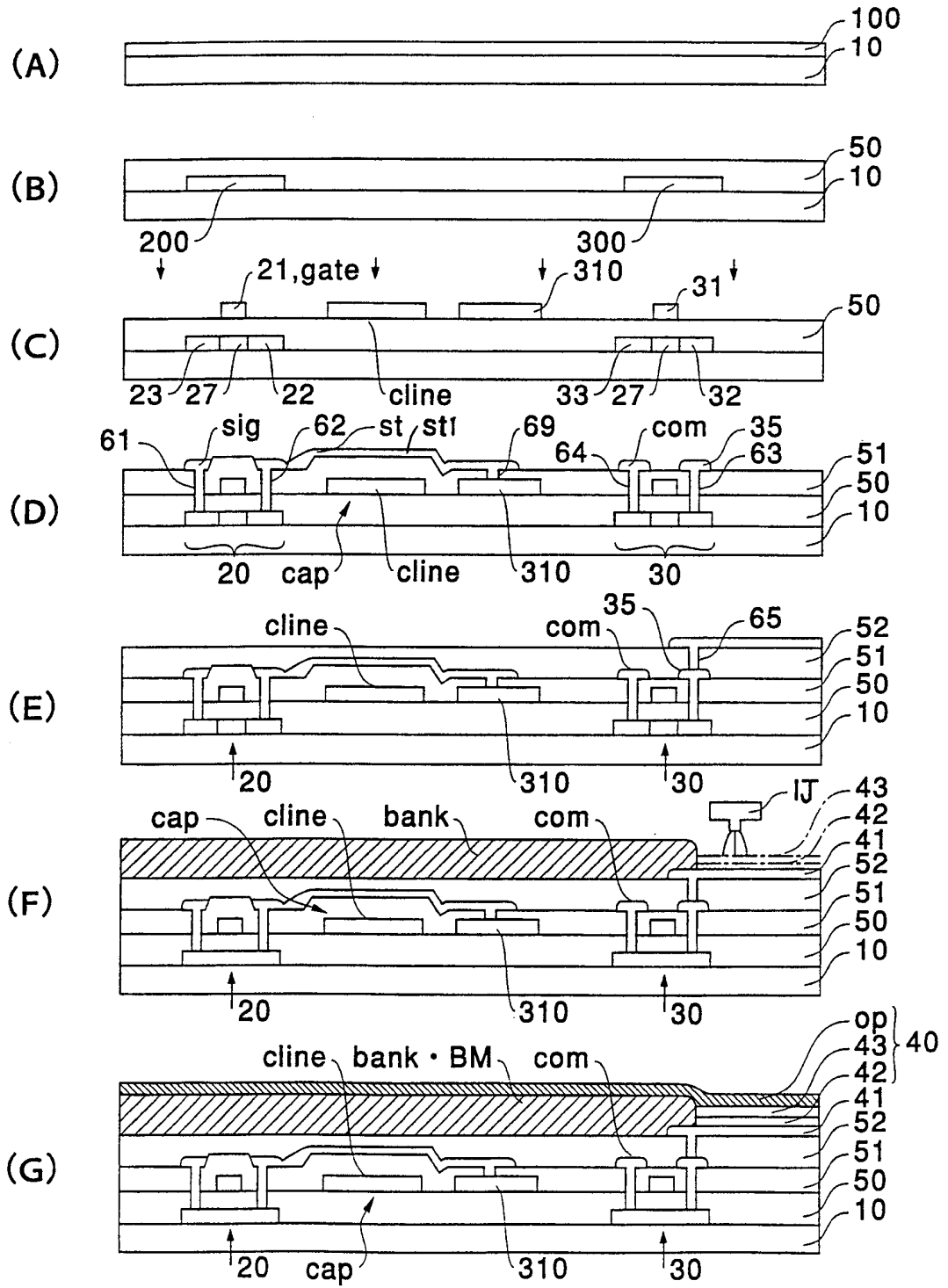


6/22

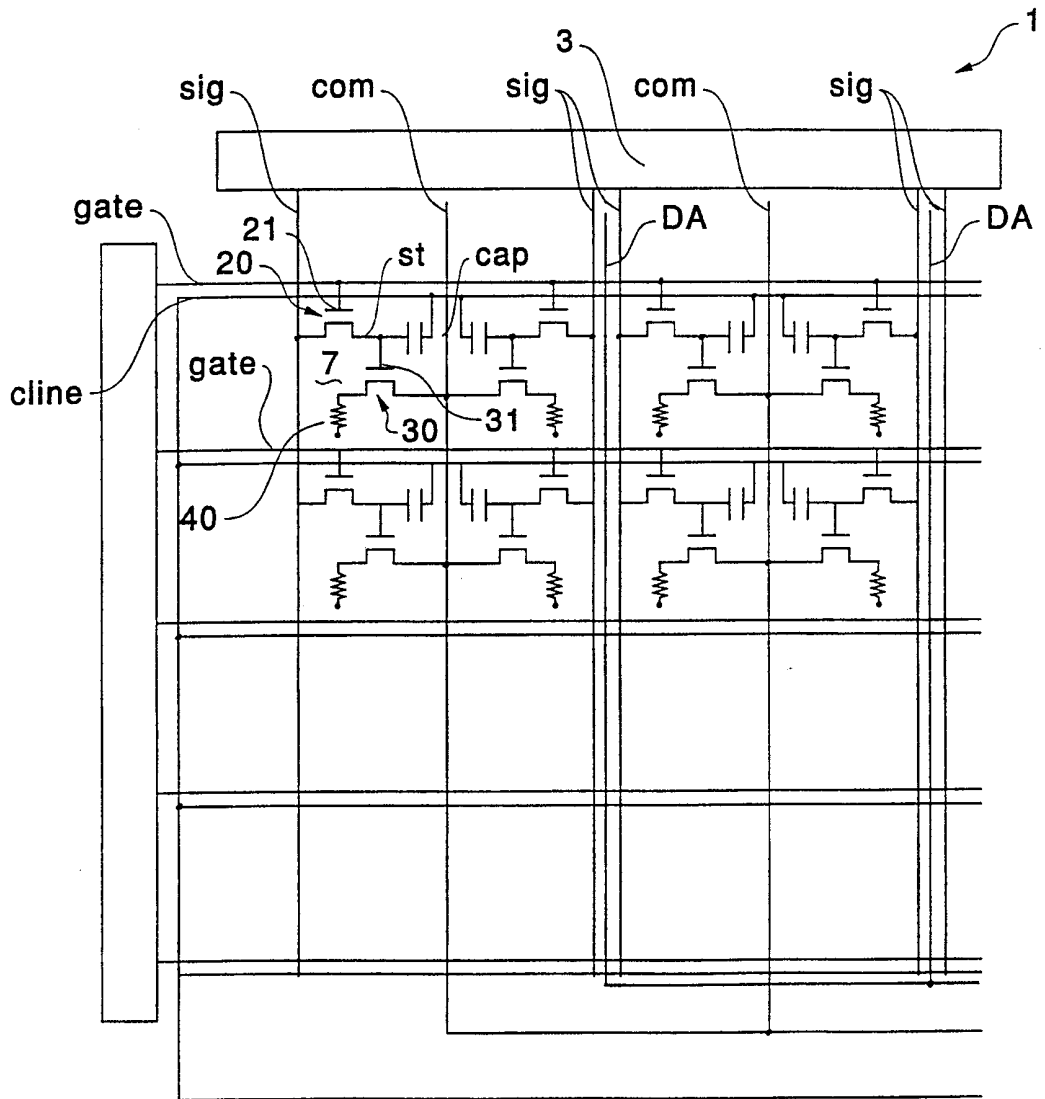
第7図



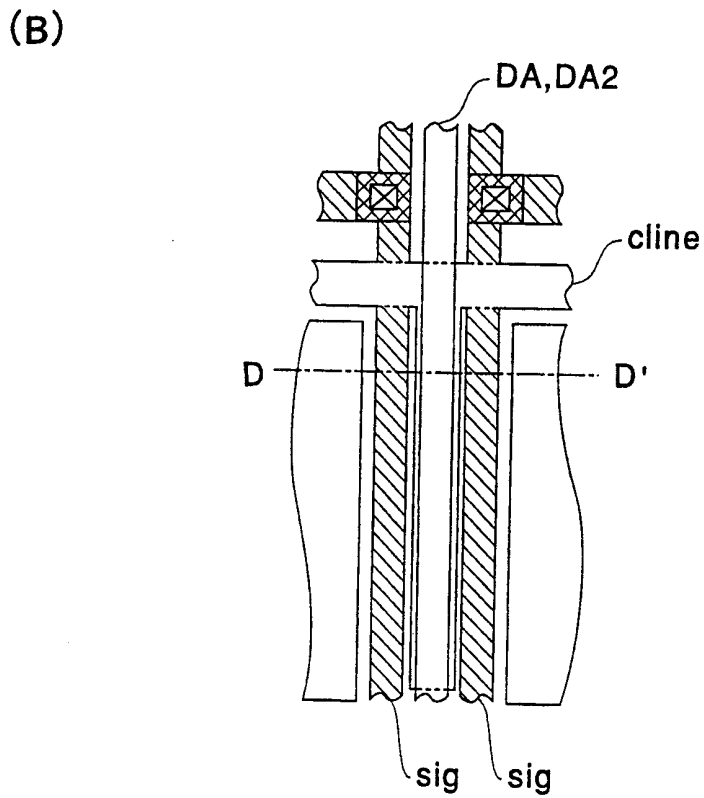
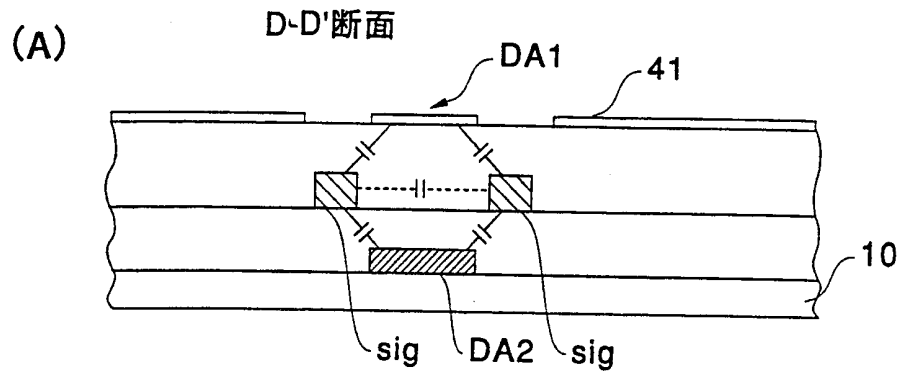
第8図



第9図

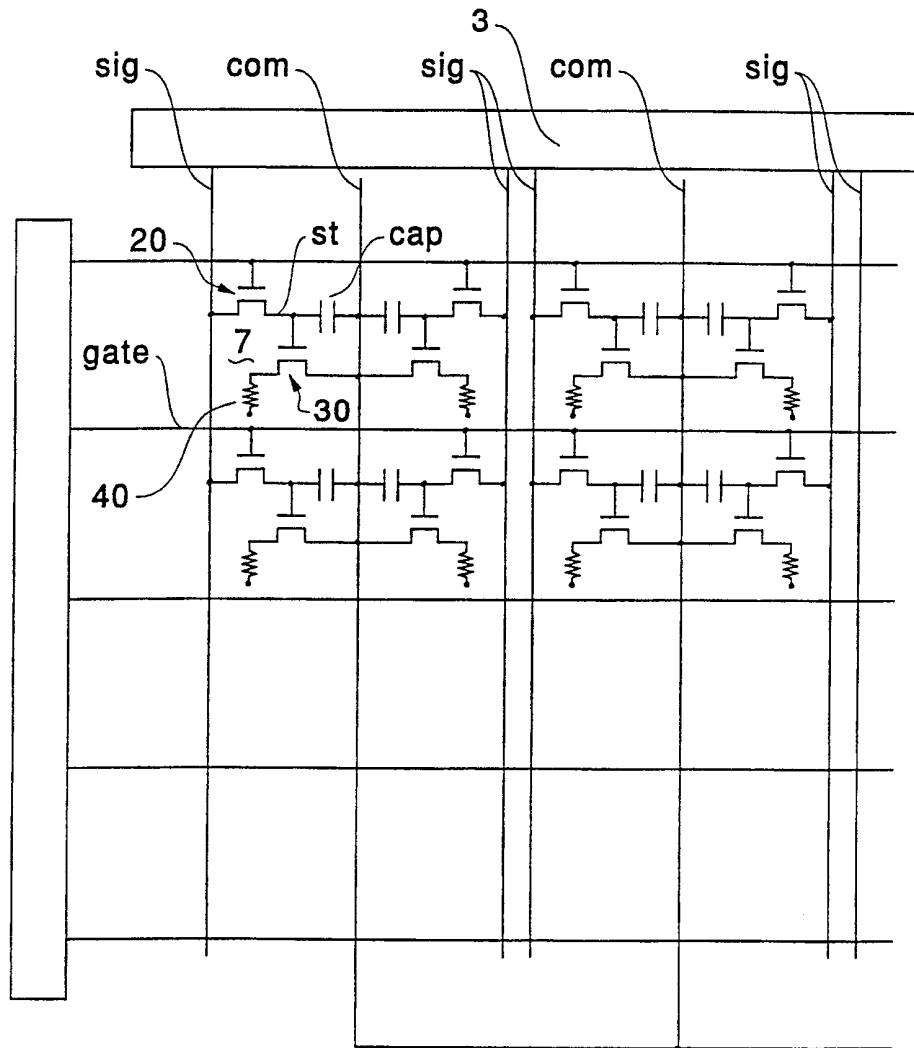


第10図



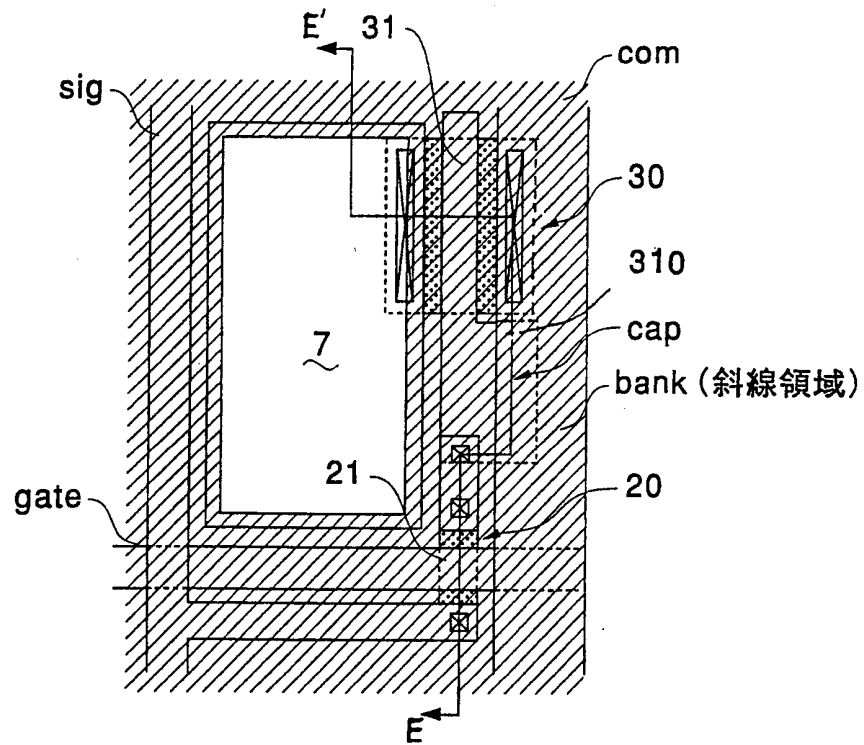


第11図

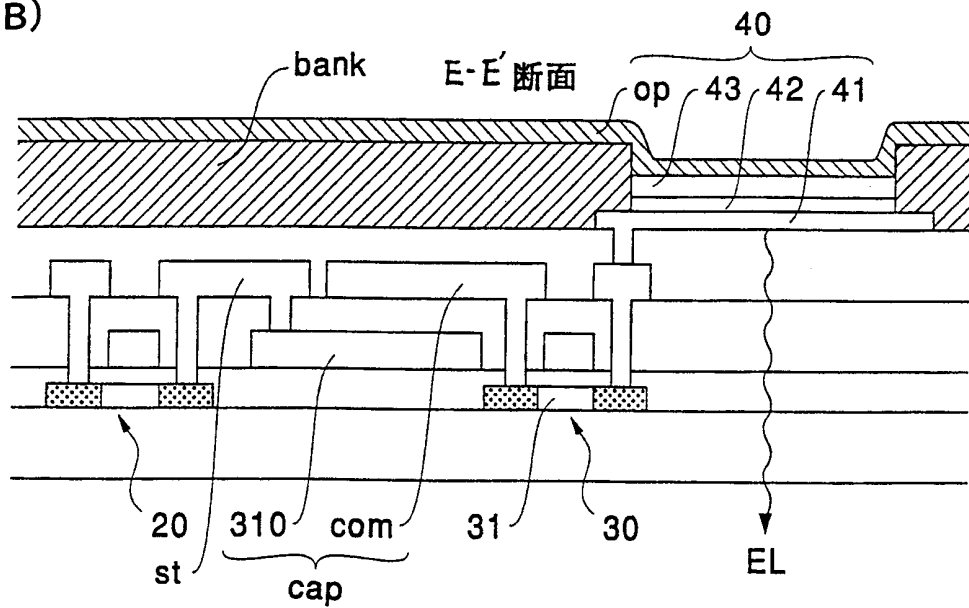


第12図

(A)

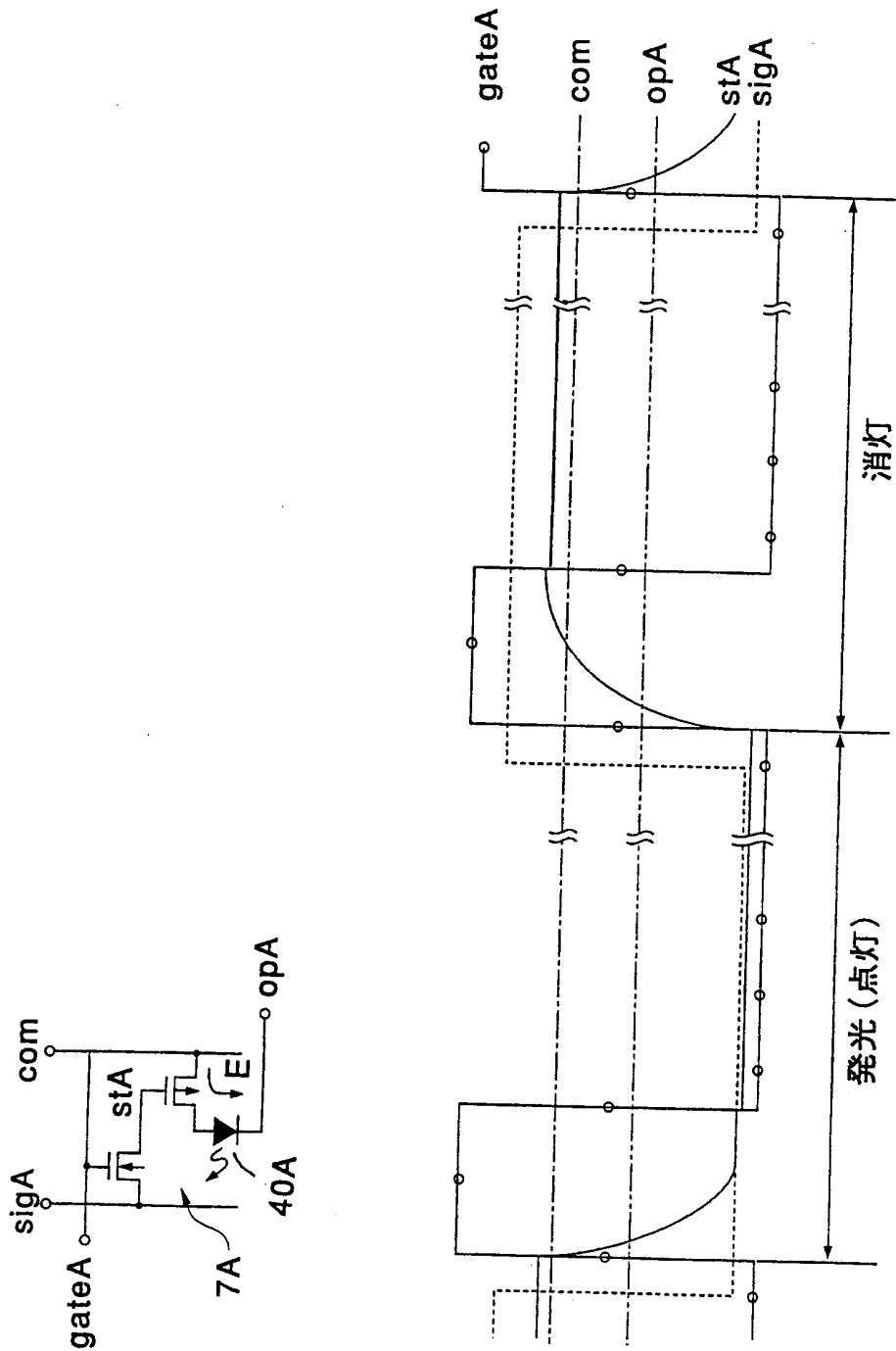


(B)

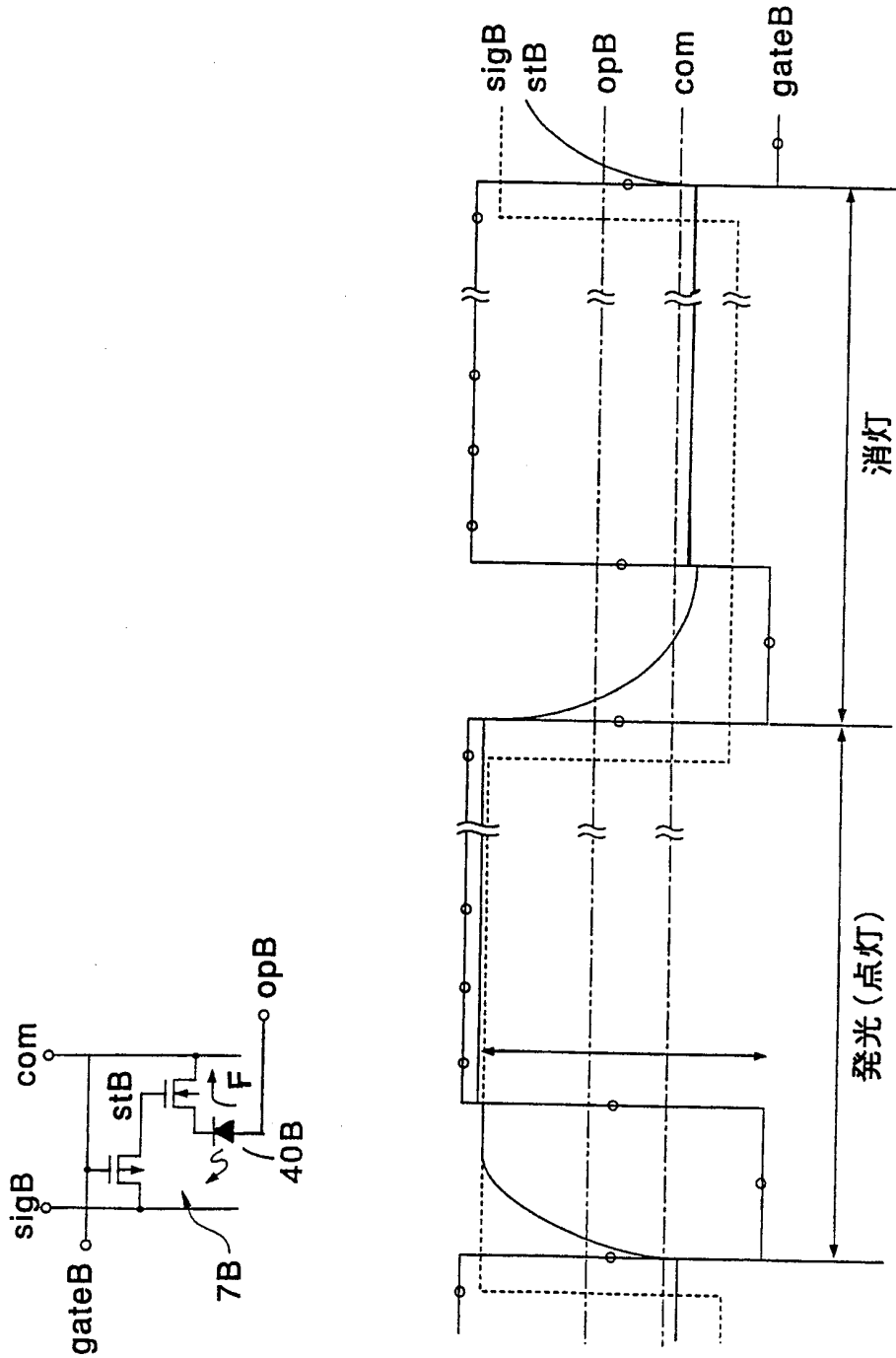




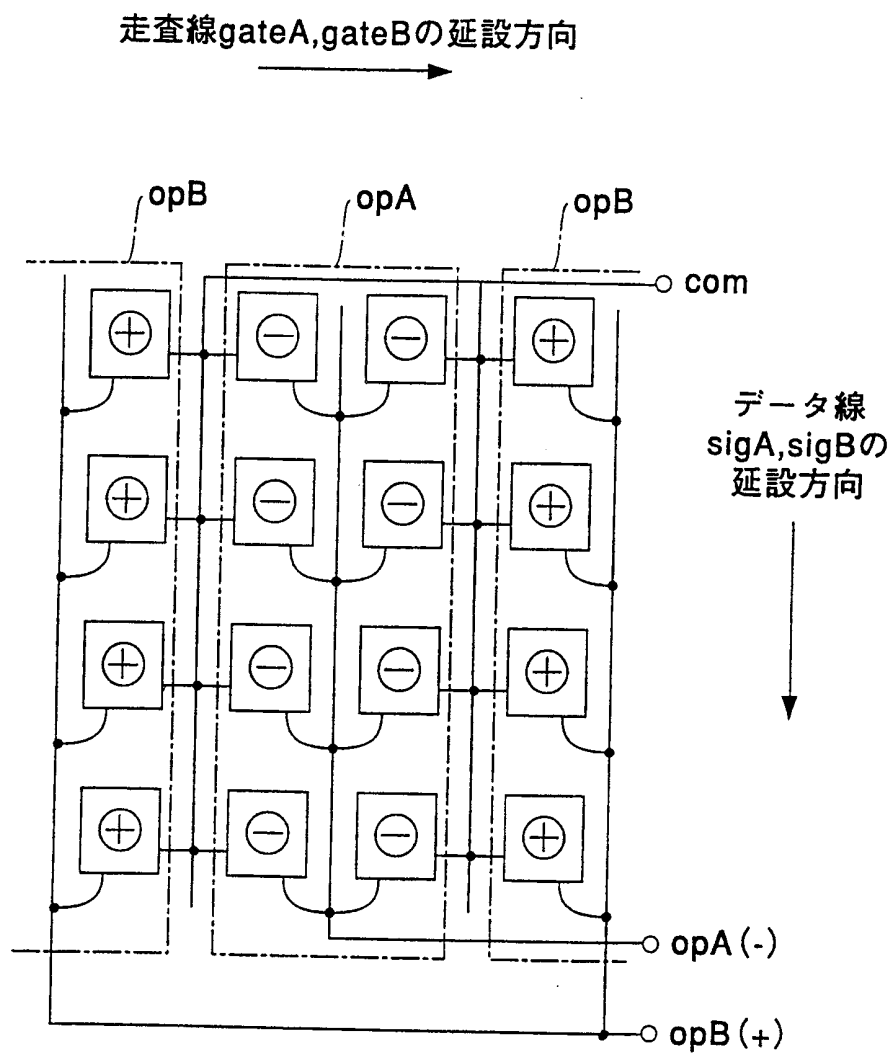
第14図



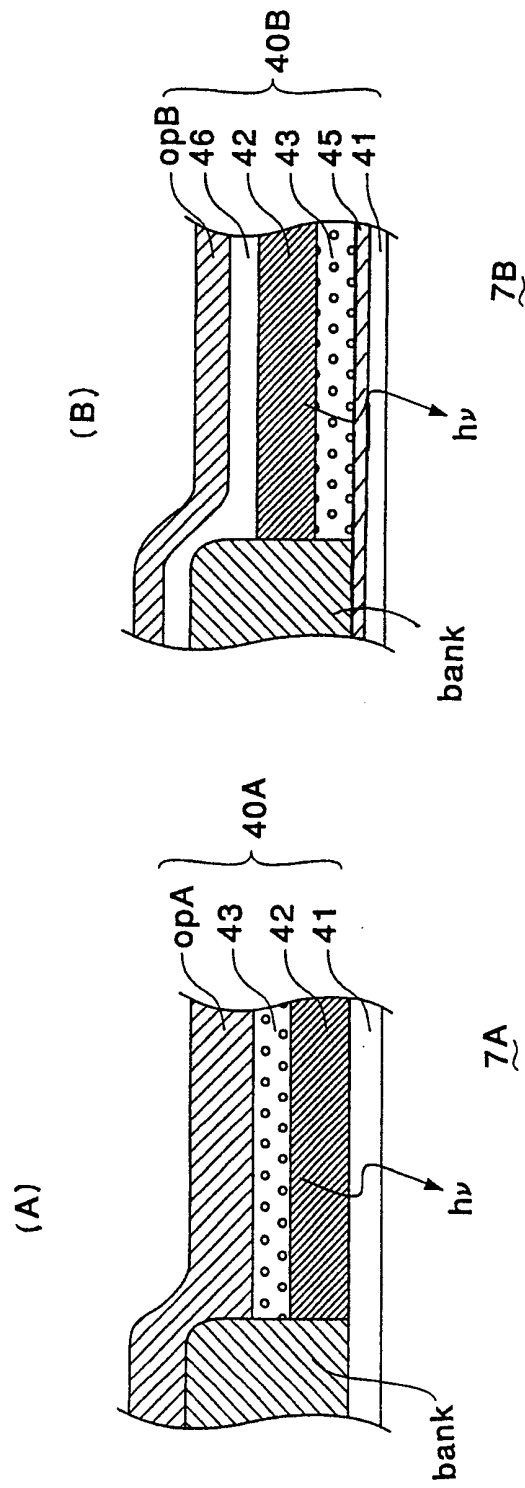
第15図



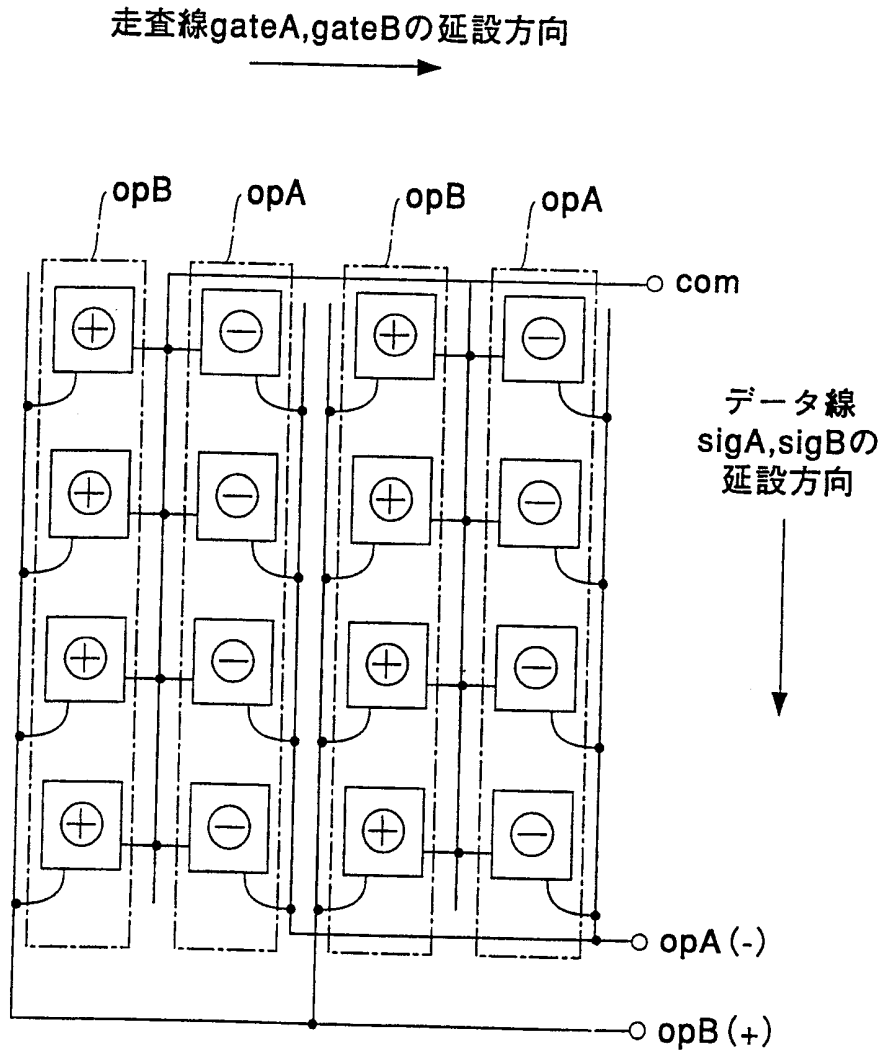
第16図



第17図

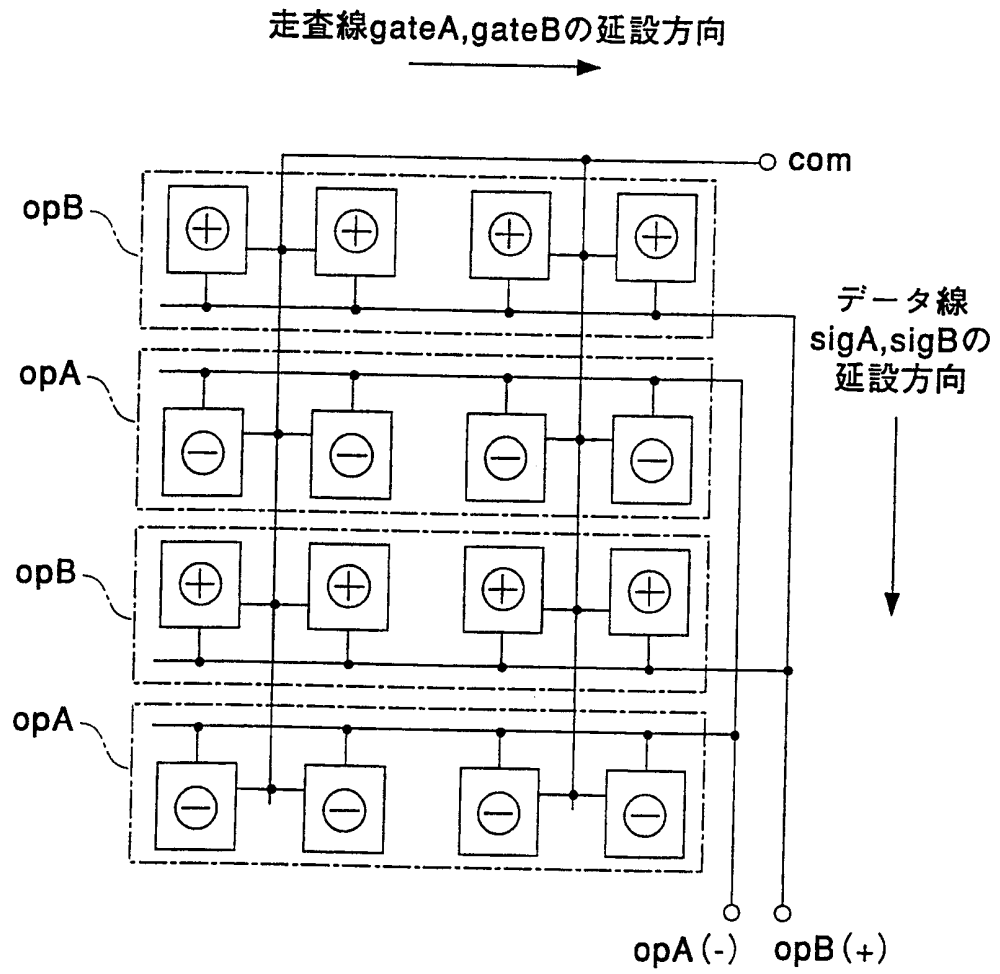


第18図

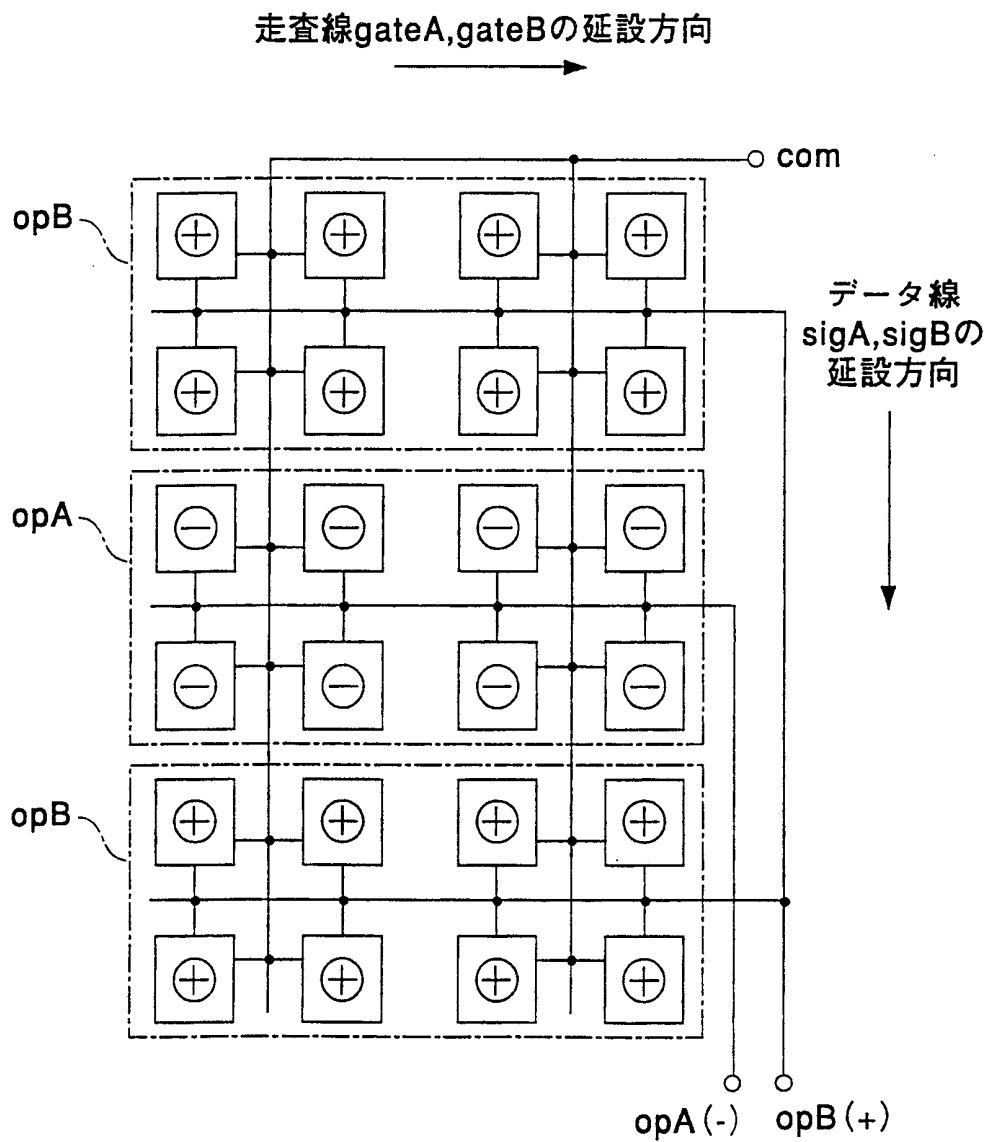




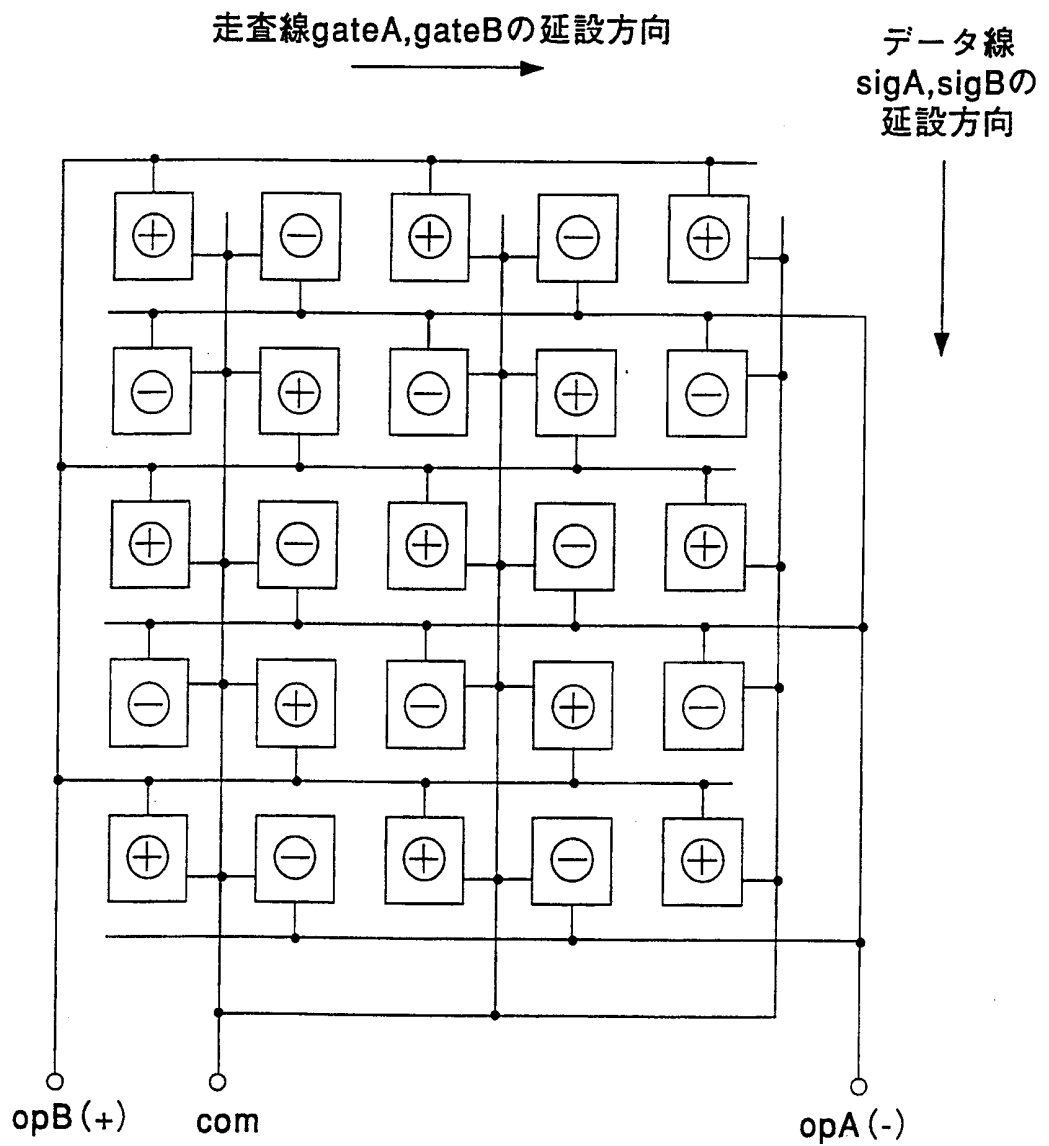
第19図



第20図



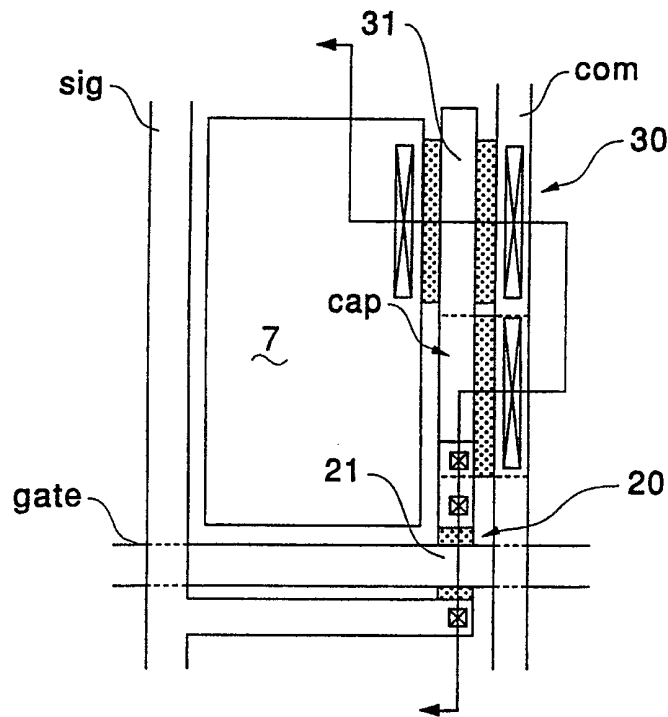
第21図



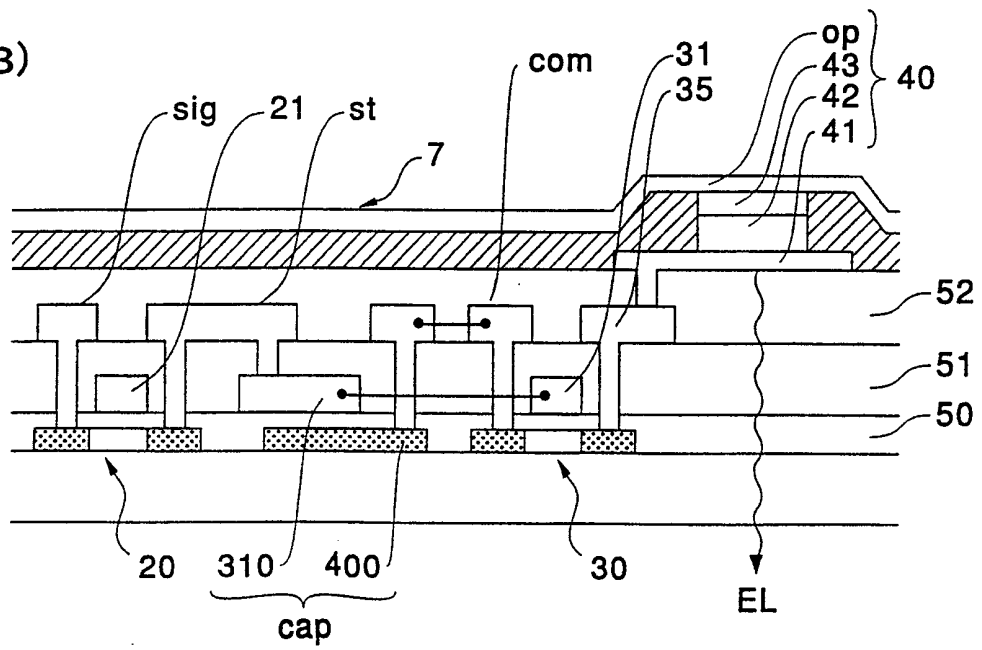


第23図

(A)



(B)



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/02982

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl <sup>6</sup> G09F9/30, H05B33/26, H05B33/10, H01L33/00												
According to International Patent Classification (IPC) or to both national classification and IPC												
B. FIELDS SEARCHED												
Minimum documentation searched (classification system followed by classification symbols) Int.Cl <sup>6</sup> G09F9/30												
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Kokai Jitsuyo Shinan Koho 1926-1998 Toroku Jitsuyo Shinan Koho 1994-1998 Jitsuyo Shinan Koho 1971-1998												
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)												
C. DOCUMENTS CONSIDERED TO BE RELEVANT												
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.										
EA	JP, A, 10-222097 (Xerox Corp.), 21 August, 1998 (21. 08. 98) (Family: none)	1-13										
A	JP, A, 4-70820 (Matsushita Electric Industrial Co., Ltd.), 5 March, 1992 (05. 03. 92) (Family: none)	1-13										
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.												
<p>* Special categories of cited documents:</p> <table border="0"> <tr> <td>"A" document defining the general state of the art which is not considered to be of particular relevance</td> <td>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td> </tr> <tr> <td>"E" earlier document but published on or after the international filing date</td> <td>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td> </tr> <tr> <td>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td> <td>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td> </tr> <tr> <td>"O" document referring to an oral disclosure, use, exhibition or other means</td> <td>"&amp;" document member of the same patent family</td> </tr> <tr> <td>"P" document published prior to the international filing date but later than the priority date claimed</td> <td></td> </tr> </table>			"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family	"P" document published prior to the international filing date but later than the priority date claimed	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention											
"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone											
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art											
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family											
"P" document published prior to the international filing date but later than the priority date claimed												
Date of the actual completion of the international search 22 September, 1998 (22. 09. 98)		Date of mailing of the international search report 6 October, 1998 (06. 10. 98)										
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer										
Facsimile No.		Telephone No.										

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>6</sup> G09F9/30 H05B33/26 H05B33/10 H01L33/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>6</sup> G09F9/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国公開実用新案公報	1926-1998
日本国実用新案公報	1971-1998
日本国登録実用新案公報	1994-1998

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
EA	JP, A, 10-222097 (セ`ロックスコーホ`レイション) 21. 08月 1998, 21. 08. 98 ファミリーなし	1-13
A	JP, A, 4-70820 (松下電器産業株式会社) 05. 03月 1992, 05. 03. 92 ファミリーなし	1-13

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 先行文献ではあるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日

22. 09. 98

国際調査報告の発送日

06.10.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)  
郵便番号 100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

大野 克人

5H 7706

印

電話番号 03-3581-1101 内線 3532