



(12) 发明专利

(10) 授权公告号 CN 102668096 B

(45) 授权公告日 2015. 04. 29

(21) 申请号 201080048595. 8

H01L 21/28(2006. 01)

(22) 申请日 2010. 10. 06

H01L 21/336(2006. 01)

(30) 优先权数据

H01L 29/417(2006. 01)

2009-249876 2009. 10. 30 JP

H01L 29/423(2006. 01)

(85) PCT国际申请进入国家阶段日

H01L 29/49(2006. 01)

2012. 04. 27

H01L 51/50(2006. 01)

(86) PCT国际申请的申请数据

(56) 对比文件

PCT/JP2010/067997 2010. 10. 06

US 2008299702 A1, 2008. 12. 04, 说明书第 38-44 段, 附图 2B.

(87) PCT国际申请的公布数据

W02011/052384 EN 2011. 05. 05

JP 2008060419 A, 2008. 03. 13, 全文.

JP 2007115808 A, 2007. 05. 10, 全文.

(73) 专利权人 株式会社半导体能源研究所

审查员 王琳

地址 日本神奈川

(72) 发明人 山崎舜平 宫永昭治 高桥正弘

岸田英幸 坂田淳一郎

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 刘倜

(51) Int. Cl.

H01L 29/786(2006. 01)

G02F 1/1368(2006. 01)

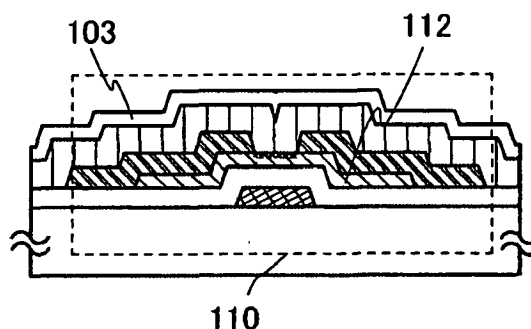
权利要求书3页 说明书57页 附图21页

(54) 发明名称

半导体装置及其制造方法

(57) 摘要

本发明涉及半导体装置及其制造方法。一个目的是提供一种具有稳定的电特性的包括氧化物半导体的半导体装置。在氧化物半导体层之上形成具有很多以悬挂键为典型代表的缺陷的绝缘层,并在其间插入氧过量混合区域或氧过量氧化物绝缘层,由此使氧化物半导体层中的诸如氢或湿气(氢原子或者含有氢原子的化合物(诸如H<sub>2</sub>O))的杂质移动通过所述氧过量混合区域或氧过量氧化物绝缘层,并扩散到所述绝缘层中。因而,降低了所述氧化物半导体层的杂质浓度。



1. 一种半导体装置,包括:  
晶体管,所述晶体管包括栅电极层、栅极绝缘层、氧化物半导体层、源电极层和漏电极层;  
具有缺陷的绝缘层;以及  
氧过量氧化物绝缘层,处于所述氧化物半导体层和所述具有缺陷的绝缘层之间,  
其中,所述氧过量氧化物绝缘层与所述氧化物半导体层的一部分接触,  
其中,所述氧过量氧化物绝缘层与所述具有缺陷的绝缘层接触,并且  
其中,从所述氧化物半导体层扩散的杂质被包含于所述具有缺陷的绝缘层中。
2. 根据权利要求 1 所述的半导体装置,  
其中,所述具有缺陷的绝缘层被配置来结合从所述氧化物半导体层扩散的杂质并使其稳定。
3. 根据权利要求 2 所述的半导体装置,  
其中,所述杂质包括氢、湿气、氢氧根和氢化物中的至少一种。
4. 根据权利要求 1 所述的半导体装置,  
其中,所述氧过量氧化物绝缘层被配置来结合从所述氧化物半导体层扩散的杂质并使其稳定。
5. 根据权利要求 4 所述的半导体装置,  
其中,所述杂质包括氢、湿气、氢氧根和氢化物中的至少一种。
6. 根据权利要求 1 所述的半导体装置,  
其中,所述氧过量氧化物绝缘层的厚度为 0.1nm 到 30nm。
7. 根据权利要求 1 所述的半导体装置,  
其中,所述氧过量氧化物绝缘层是含有  $\text{SiO}_{2+x}$  的氧化硅层,并且  
其中,  $x$  大于等于 0 且小于 3。
8. 一种半导体装置,包括:  
晶体管,所述晶体管包括栅电极层、栅极绝缘层、氧化物半导体层、源电极层和漏电极层;以及  
具有缺陷的绝缘层,  
其中,在所述氧化物半导体层和所述具有缺陷的绝缘层之间的界面处提供氧过量混合区域,  
其中,所述具有缺陷的绝缘层含有硅,并且  
其中,所述氧过量混合区域含有氧、硅以及所述氧化物半导体层中含有的金属元素中的至少一种。
9. 根据权利要求 8 所述的半导体装置,  
其中,所述具有缺陷的绝缘层被配置来结合从所述氧化物半导体层扩散的杂质并使其稳定。
10. 根据权利要求 9 所述的半导体装置,  
其中,所述杂质包括氢、湿气、氢氧根和氢化物中的至少一种。
11. 根据权利要求 8 所述的半导体装置,  
其中,所述氧过量混合区域被配置来结合从所述氧化物半导体层扩散的杂质并使其稳

定。

12. 根据权利要求 11 所述的半导体装置，

其中，所述杂质包括氢、湿气、氢氧根和氢化物中的至少一种。

13. 根据权利要求 8 所述的半导体装置，还包括覆盖所述具有缺陷的绝缘层的保护绝缘层。

14. 一种半导体装置的制造方法，包括以下步骤：

在衬底之上形成栅电极层；

在所述栅电极层之上形成栅极绝缘层；

将所述衬底放置到处于降低的压力下的处理室中；

在去除所述处理室中残余的湿气的同时引入去除了氢和湿气的溅射气体，来在所述栅极绝缘层之上形成氧化物半导体层；

在所述氧化物半导体层之上形成源电极层和漏电极层；

在所述源电极层、漏电极层和氧化物半导体层之上形成氧过量氧化物绝缘层；

通过溅射法在所述氧过量氧化物绝缘层之上形成具有缺陷的绝缘层；以及

对所述衬底加热，以使所述氧化物半导体层中包含的杂质移动通过所述氧过量氧化物绝缘层，并扩散到所述具有缺陷的绝缘层中。

15. 根据权利要求 14 所述的半导体装置的制造方法，

其中，所述杂质包括氢、湿气、氢氧根和氢化物中的至少一种。

16. 根据权利要求 14 所述的半导体装置的制造方法，

其中，采用低温泵对在其中形成所述氧过量氧化物绝缘层和所述具有缺陷的绝缘层的处理室进行抽空，以去除残余湿气。

17. 根据权利要求 14 所述的半导体装置的制造方法，还包括：

在所述具有缺陷的绝缘层之上形成保护绝缘层。

18. 一种半导体装置的制造方法，包括以下步骤：

在衬底之上形成栅电极层；

在所述栅电极层之上形成栅极绝缘层；

将所述衬底放置到处于降低的压力下的处理室中；

在去除所述处理室中残余的湿气的同时引入去除了氢和湿气的溅射气体，以在所述栅极绝缘层之上形成氧化物半导体层；

在所述氧化物半导体层之上形成源电极层和漏电极层；

通过溅射法在所述氧化物半导体层之上形成具有缺陷的绝缘层，由此形成设置在所述氧化物半导体层和所述具有缺陷的绝缘层之间的界面处的氧过量混合区域；以及

对所述衬底加热，以使所述氧化物半导体层中包含的杂质移动通过所述氧过量混合区域，并扩散到所述具有缺陷的绝缘层中。

19. 根据权利要求 18 所述的半导体装置的制造方法，

其中，所述杂质包括氢、湿气、氢氧根和氢化物中的至少一种。

20. 根据权利要求 18 所述的半导体装置的制造方法，

其中，采用低温泵对在其中形成所述具有缺陷的绝缘层的处理室进行抽空，以去除残余湿气。

21. 根据权利要求 18 所述的半导体装置的制造方法,还包括以下步骤:  
在所述具有缺陷的绝缘层之上形成保护绝缘层。

## 半导体装置及其制造方法

### 技术领域

[0001] 本发明涉及一种采用氧化物半导体的半导体装置及其制造方法。

[0002] 注意,本说明书中的半导体装置是指所有能够利用半导体特性工作的装置,并且电光装置、半导体电路和电子装置均为半导体装置。

### 背景技术

[0003] 一种采用形成于具有绝缘表面的衬底之上的半导体薄膜形成薄膜晶体管(TFT)的技术已经引起了人们的注意。薄膜晶体管用于以液晶电视为典型代表的显示装置。基于硅的半导体材料是已知的用于适用于薄膜晶体管的半导体薄膜的材料,除此之外氧化物半导体也引起了人们的注意。

[0004] 已知氧化锌以及含有氧化锌作为其成分的材料可作为所述氧化物半导体的材料。此外,还公开了一种包括电子载流子浓度低于 $10^{18}/\text{cm}^3$ 的非晶氧化物(氧化物半导体)的薄膜晶体管(参考专利文献1到3)。

[0005] [参考文献]

[0006] [专利文献1] 日本公开专利申请 No. 2006-165527

[0007] [专利文献1] 日本公开专利申请 No. 2006-165528

[0008] [专利文献1] 日本公开专利申请 No. 2006-165529

### 发明内容

[0009] 但是,在薄膜形成过程中将出现偏离氧化物半导体的理想配比成分。例如,由于氧的过多或者缺乏而改变了氧化物半导体的电导率。此外,在薄膜的形成过程中进入氧化物半导体的氢或湿气形成了氢氧(O-H)键,并且起着电子施主的作用,这是电导率变化的一个因素。此外,由于O-H为极性分子,因而其将导致采用氧化物半导体形成的诸如薄膜晶体管的有源装置的特性的变化。

[0010] 考虑到这些问题,本发明的一个实施例的目的在于提供一种具有稳定的电特征的包括氧化物半导体的半导体装置。

[0011] 为了防止包括氧化物半导体层的薄膜晶体管的电特性的变化,从所述氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氢化物(又称为氢化合物)的杂质。

[0012] 在氧化物半导体层之上形成具有很多以悬挂键为典型代表的缺陷的绝缘层,并在其间插入氧过量混合区域或氧过量氧化物绝缘层,由此使氧化物半导体层内的诸如氢或湿气(氢原子或者含有氢原子的化合物(诸如 $\text{H}_2\text{O}$ ))的杂质移动通过所述氧过量混合区域或氧过量氧化物绝缘层,并扩散到所述具有缺陷的绝缘层内。因而,降低了氧化物半导体层的杂质浓度。

[0013] 由于具有很多缺陷的绝缘层具有与氢或湿气(氢原子或者含有氢原子的化合物(诸如 $\text{H}_2\text{O}$ ))的高的结合能,并且这些杂质被稳定在所述具有很多缺陷的绝缘层内,因而这些杂质能够从氧化物半导体层扩散到所述具有缺陷的绝缘层内,由此能够从氧化物半导体

层去除这些杂质。

[0014] 此外,提供于所述氧化物半导体层和具有缺陷的绝缘层之间的所述混合区域或氧化物绝缘层含有过量的氧,因而具有很多作为缺陷的氧悬挂键,并且具有与诸如氢或湿气(氢原子或者含有氢原子的化合物(诸如 $H_2O$ ))的杂质的高的结合能。因此,在杂质从氧化物半导体层扩散到具有缺陷的绝缘层内时,所述氧过量混合区域或氧过量氧化物绝缘层起着促进扩散的作用。另一方面,在已经被从氧化物半导体层去除并扩散到具有缺陷的绝缘层内的杂质向氧化物半导体层回移时,氧过量混合区域或氧过量氧化物绝缘层起着保护层(阻挡层)的作用,其与杂质结合并使其稳定,以防止杂质进入氧化物半导体层。

[0015] 因而,氧化物半导体层内的诸如氢或湿气(氢原子或者含有氢原子的化合物(诸如 $H_2O$ ))的杂质扩散到所述氧过量混合区域或氧过量氧化物绝缘层内。

[0016] 因而,所述氧过量混合区域或氧过量氧化物绝缘层从氧化物半导体层去除了引起变化的诸如氢、湿气、氢氧根或氢化物(又称为氢化合物)的杂质,并且进一步充当阻挡层,其防止已经扩散到具有缺陷的绝缘层内的杂质再次进入氧化物半导体层。因此,能够使氧化物半导体层保持低杂质浓度。

[0017] 由上文可知,包括减少了引起变化的诸如氢、湿气、氢氧根或氢化物(又被称为氢化合物)的杂质的氧化物半导体层的薄膜晶体管具有稳定的电特性,因而包括所述薄膜晶体管的半导体装置能够实现高度可靠性。

[0018] 所述混合区域是指氧化物半导体层中含有的材料与上面的具有缺陷的绝缘层内含有的材料的混合区域。通过提供所述混合区域,使得氧化物半导体层和具有缺陷的绝缘层之间的界面未被清晰地界定;因而有利于氢从氧化物半导体层扩散到具有缺陷的绝缘层内。例如,在采用氧化硅层作为具有缺陷的绝缘层时,所述混合区域包括氧、硅以及氧化物半导体层中包含的金属元素中的至少一种。对氧过量氧化物绝缘层,可以采用氧化硅层( $SiO_{2+x}$ ,其中 $x$ 优选大于等于0且小于3)。所述混合区域或氧化物绝缘层的厚度可以为0.1nm到30nm(优选为2nm到10nm)。

[0019] 优选在通过采用诸如低温泵的俘获型真空泵抽空而降低了杂质浓度的膜形成室(处理室)中形成所述氧化物半导体层、氧过量混合区域、氧过量氧化物绝缘层和具有缺陷的绝缘层。对俘获型真空泵,优选采用例如低温泵、离子泵、或钛升华泵。所述俘获型真空泵起着降低所述氧化物半导体层、氧过量混合区域、氧过量氧化物绝缘层和具有缺陷的绝缘层中的氢、水、氢氧根或氢化物的量的作用。

[0020] 所述氧化物半导体层、氧过量混合区域、氧过量氧化物绝缘层和具有缺陷的绝缘层的形成过程中采用的每种溅射气体均优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以ppm或ppb为单位表示其浓度的程度。

[0021] 在本说明书公开的薄膜晶体管中,在氧化物半导体层中形成沟道形成区域,其中,将氢设定为小于等于 $5 \times 10^{19}/cm^3$ ,优选小于等于 $5 \times 10^{18}/cm^3$ ,更优选小于等于 $5 \times 10^{17}/cm^3$ ;去除氢或O-H根;并且载流子浓度小于等于 $5 \times 10^{14}/cm^3$ ,优选小于等于 $5 \times 10^{12}/cm^3$ 。

[0022] 将氧化物半导体的能隙设为大于等于2eV,优选大于等于2.5eV,更优选大于等于3eV,从而尽可能地减少杂质,例如,形成施主的氢,并且将氧化物半导体的载流子浓度设为小于等于 $1 \times 10^{14}/cm^3$ ,优选小于等于 $1 \times 10^{12}/cm^3$ 。

[0023] 在将如此纯化的氧化物半导体用于薄膜晶体管的沟道形成区域时,即使是在沟道

宽度为 10mm 的情况下,在 1V 和 10V 的漏电压以及处于 -5V 到 -20V 的范围内的栅电压下,也仍获得小于等于  $1 \times 10^{-13}$ A 的漏极电流。

[0024] 本说明书中公开的本发明的一个实施例是一种半导体装置,其包括:处于衬底之上的栅电极层;处于所述栅电极层之上的栅极绝缘层;处于所述栅极绝缘层之上的氧化物半导体层;处于所述氧化物半导体层之上的源电极层和漏电极层;以及处于所述氧化物半导体层、源电极层和漏电极层之上并且与部分所述氧化物半导体层接触的具有缺陷的绝缘层;其中,在所述氧化物半导体层和所述具有缺陷的绝缘层之间提供氧过量氧化物绝缘层。

[0025] 本说明书中公开的本发明的另一实施例是一种半导体装置,其包括:处于衬底之上的栅电极层;处于所述栅电极层之上的栅极绝缘层;处于所述栅极绝缘层之上的氧化物半导体层;处于所述氧化物半导体层之上的源电极层和漏电极层;以及处于所述源电极层和所述漏电极层之上并且与部分所述氧化物半导体层接触的具有缺陷的绝缘层;其中,在所述氧化物半导体层和所述具有缺陷的绝缘层之间的界面处提供氧过量混合区域;其中,所述具有缺陷的绝缘层包括硅;并且其中,所述氧过量混合区域包括氧、硅以及所述氧化物半导体层中含有的金属元素中的至少一种。

[0026] 在上述结构中,可以提供覆盖具有缺陷的绝缘层的保护绝缘层。

[0027] 本说明书中公开的本发明的另一实施例是一种半导体装置的制造方法,其包括:在衬底之上形成栅电极层和覆盖所述栅电极层的栅极绝缘层,并将所述衬底引入到处于降低的压力下的处理室内;在去除所述处理室内的残余湿气的同时引入去除了氢和湿气的溅射气体;采用在去除了湿气的处理室内提供的金属氧化物靶在所述栅极绝缘层之上形成氧化物半导体层;在所述氧化物半导体层之上形成源电极层和漏电极层;通过溅射法形成处于所述源电极层和所述漏电极层之上并且与所述氧化物半导体层接触的氧过量氧化物绝缘层;通过溅射法在所述氧过量氧化物绝缘层之上形成具有缺陷的绝缘层;以及对所述衬底加热,从而使所述氧化物半导体层内含有的氢或湿气移动通过所述氧过量氧化物绝缘层,并扩散到所述具有缺陷的绝缘层中。

[0028] 本说明书中公开的本发明的另一实施例是一种半导体装置的制造方法,其包括:在衬底之上形成栅电极层和覆盖所述栅电极层的栅极绝缘层,并将所述衬底引入到处于降低的压力下的处理室内;在去除所述处理室内的残余湿气的同时引入去除了氢和湿气的溅射气体;采用在去除了湿气的处理室内提供的金属氧化物靶在所述栅极绝缘层之上形成氧化物半导体层;在所述氧化物半导体层之上形成源电极层和漏电极层;通过溅射法形成与所述氧化物半导体层接触的氧过量混合区域以及具有缺陷的绝缘层,所述具有缺陷的绝缘层处于所述源电极层和漏电极层之上,并且与所述氧化物半导体层重叠,所述氧过量混合区域处于所述具有缺陷的绝缘层和所述氧化物半导体层之间;对所述衬底加热,从而使所述氧化物半导体层内含有的氢或湿气移动通过所述氧过量混合区域,并扩散到所述具有缺陷的绝缘层内。

[0029] 在上述结构中,可以在形成处于所述具有缺陷的绝缘层之上(至少处于所述具有缺陷的绝缘层的与所述氧化物半导体层中的沟道形成区域重叠的部分之上)的保护绝缘层之后或者同时,执行用于使氧化物半导体层内包含的诸如氢或湿气的杂质通过氧过量混合区域或氧过量氧化物绝缘层扩散到所述具有缺陷的绝缘层中的热处理。在 100°C 到 400°C (或者 150°C 到 400°C) 的温度执行该热处理。

[0030] 在上述半导体装置的制造方法中,可以采用含有氧化锌作为主要成分的靶作为用于形成氧化物半导体膜的靶。替代地,可以采用含有铟、镓、或锌的金属氧化物作为靶。

[0031] 在上述半导体装置的制造方法中,所述具有缺陷的绝缘层可以是氧化硅膜。可以采用硅靶或合成石英靶作为含有硅的用于形成氧化硅膜的靶。

[0032] 采用上述结构中的任何一种能够实现上述目的中的至少其中之一。

[0033] 注意,采用由  $\text{InMO}_3(\text{ZnO})_m$  ( $m > 0$ ) 的薄膜作为氧化物半导体层,并且采用所述薄膜作为氧化物半导体层形成薄膜晶体管。注意,  $m$  表示选自 Ga、Fe、Ni、Mn 和 Co 中的一种或多种金属元素。例如,  $M$  可以是 Ga, 或者可以除了 Ga 以外还含有任何上述金属元素; 例如,  $M$  可以是 Ga 和 Ni 或者 Ga 和 Fe。此外,在上述氧化物半导体中,在某些情况下,除了所含有的作为  $M$  的金属元素以外,还可以含有诸如 Fe 或 Ni 的过渡金属元素,或者所述过渡金属的氧化物,作为杂质元素。在本说明书中,在由  $\text{InMO}_3(\text{ZnO})_m$  ( $m > 0$ ) 表示其成分表达式的氧化物半导体层当中,将含有 Ga 作为  $M$  的氧化物半导体称为基于 In-Ga-Zn-O 的氧化物半导体,并将基于 In-Ga-Zn-O 的氧化物半导体的薄膜称为基于 In-Ga-Zn-O 的膜。

[0034] 对于适用于所述氧化物半导体层的金属氧化物,除了上述成分以外还可以应用下述氧化物半导体中的任何一种:基于 In-Sn-O 的、基于 In-Sn-Zn-O 的、基于 In-Al-Zn-O 的、基于 Sn-Ga-Zn-O 的、基于 Al-Ga-Zn-O 的、基于 Sn-Al-Zn-O 的、基于 In-Zn-O 的、基于 Sn-Zn-O 的、基于 Al-Zn-O 的、基于 In-O 的、基于 Sn-O 的、以及基于 Zn-O 的金属氧化物。采用上述金属氧化物形成的氧化物半导体层中可以含有硅。

[0035] 所述氧化物半导体优选是含有 In 的氧化物半导体,更优选是含有 In 和 Ga 的氧化物半导体。为了获得 i 型(本征)氧化物半导体层,脱水或脱氢是有效的。

[0036] 此外,可以在氧化物半导体层与源电极层和漏电极层之间形成氧化物导电层。可以依次形成所述氧化物导电层和用于形成所述源电极层和漏电极层的金属层。

[0037] 由于薄膜晶体管易于因静电等损坏,因而优选在与栅极线或源极线相同的衬底之上提供用于保护像素部分的薄膜晶体管的保护电路。优选采用包括氧化物半导体层的非线性元件形成所述保护电路。

[0038] 注意,为了方便起见,在本说明书中采用了诸如第一和第二的序数,但是其不表示步骤的顺序和层的叠置顺序。此外,本说明书中的序数并不表示对本发明做出规定的具体名称。

[0039] 能够提供一种具有稳定的电特性的包括氧化物半导体的半导体装置。

#### 附图说明

[0040] 图 1A 到 1E 示出了一种半导体装置及其制造方法。

[0041] 图 2A 到 2D 示出了一种半导体装置及其制造方法。

[0042] 图 3A 到 3E 示出了一种半导体装置及其制造方法。

[0043] 图 4A 到 4C 示出了一种半导体装置及其制造方法。

[0044] 图 5A 到 5E 示出了一种半导体装置及其制造方法。

[0045] 图 6A 到 6D 示出了一种半导体装置及其制造方法。

[0046] 图 7 示出了一种半导体装置。

[0047] 图 8A 到 8C 示出了一种半导体装置。



- [0048] 图 9 是一种半导体装置的像素等效电路图。
- [0049] 图 10A 到 10C 每一均示出了一种半导体装置。
- [0050] 图 11A 和 11B 示出了一种半导体装置。
- [0051] 图 12 示出了一种半导体装置。
- [0052] 图 13A 和 13B 每一均示出了一种电子装置。
- [0053] 图 14A 和 14B 每一均示出了一种电子装置。
- [0054] 图 15 示出了一种电子装置。
- [0055] 图 16 示出了一种电子装置。
- [0056] 图 17 示出了电子装置。
- [0057] 图 18 示出了一种半导体装置。
- [0058] 图 19 是包括氧化物半导体的反转交错式薄膜晶体管的纵向截面图。
- [0059] 图 20A 和 20B 是沿图 19 所示的 A-A' 截面的能带图 (示意图)。
- [0060] 图 21A 示出了向栅极 (G1) 施加正电位 (+VG) 的状态, 图 21B 示出了向所述栅极 (G1) 施加负电位 (-VG) 的状态。
- [0061] 图 22 示出了真空能级和金属的功函数 ( $\phi_M$ ) 之间的关系, 以及真空能级和氧化物半导体的电子亲和势 ( $\chi$ ) 之间的关系。

### 具体实施方式

[0062] 在下文中将参考附图详细描述本发明的实施例。注意, 本发明不限于下述说明, 本领域技术人员将容易地认识到可以通过各种方式对模式和细节进行修改。因此, 不应将本发明解释为受到下文给出的实施例的描述的限制。

[0063] (实施例 1)

[0064] 在这一实施例中, 将参考图 1A 到 1E 描述一种半导体装置及其制造方法的实施例。在这一实施例中描述的半导体装置为薄膜晶体管。

[0065] 图 1A 到 1E 示出了半导体装置的截面结构的例子。图 1A 到 1E 所示的薄膜晶体管 110 具有一种底栅结构类型, 其又被称为反转交错式薄膜晶体管。

[0066] 图 1A 到 1E 所示的薄膜晶体管 110 包括处于具有绝缘表面的衬底 100 之上的栅电极层 111、栅极绝缘层 102、氧化物半导体层 112、氧过量混合区域 119、源电极层 115a 和漏电极层 115b。此外, 还提供了具有缺陷的绝缘层 116, 其覆盖薄膜晶体管 110 并且与氧化物半导体层 112 重叠, 氧过量混合区域 119 处于二者之间, 此外, 还在具有缺陷的绝缘层 116 之上提供了保护绝缘层 103。

[0067] 由于氧过量混合区域 119 和具有缺陷的绝缘层 116 具有与氢或湿气 (氢原子或者包括氢原子的化合物 (诸如  $H_2O$ )) 的高的结合能, 并且这些杂质被稳定在氧过量混合区域 119 和具有缺陷的绝缘层 116 中, 因而这些杂质能够从氧化物半导体层扩散到氧过量混合区域 119 和具有缺陷的绝缘层 116 中, 由此能够从氧化物半导体层去除这些杂质。此外, 氧过量混合区域 119 起着对已经扩散到具有缺陷的绝缘层 116 中的杂质的阻挡层的作用, 从而防止杂质再次进入氧化物半导体层 112; 因而, 能够使氧化物半导体层 112 保持低杂质浓度。因此, 包括其中减少了引起变化的诸如氢、湿气、氢氧根或氢化物 (又被称为氢化合物) 的杂质的氧化物半导体层 112 的薄膜晶体管 110 是一种高度可靠的具有稳定的电特性的薄

膜晶体管。

[0068] 图 19 是包括氧化物半导体的反转交错式薄膜晶体管的纵向截面图。在栅电极 (GE1) 之上提供氧化物半导体层 (OS), 栅极绝缘膜 (GI) 插入于其间, 并在其上提供源电极 (S) 和漏电极 (D)。

[0069] 图 20A 和 20B 是沿图 19 所示的 A-A' 截面的能带图 (示意图)。图 20A 示出了施加至源极的电压的电位等于施加至漏极的电压的电位 ( $V_D = 0V$ ) 的情况, 图 20B 示出了向漏极施加相对于源极的正电位 ( $V_D > 0$ ) 的情况。

[0070] 图 21A 和 21B 是沿图 19 的 B-B' 截面的能带图 (示意图)。图 21A 示出了向栅极 (G1) 施加正电位 (+VG), 并且载流子 (电子) 在源极和漏极之间流动的导通 (on) 状态。图 21B 示出了向栅极 (G1) 施加负电位 (-VG), 并且少数载流子不发生流动的截止 (off) 状态。

[0071] 图 22 示出了真空能级和金属的功函数 ( $\phi_M$ ) 之间的关系, 以及真空能级和氧化物半导体的电子亲和势 ( $\chi$ ) 之间的关系。

[0072] 由于在室温下金属中的电子发生衰退, 因而费米能级位于导带中。相反, 常规氧化物半导体通常为 n 型, 在这种情况下费米能级 ( $E_f$ ) 所处位置更加接近导带, 并且远离处于能带隙中间的本征费米能级 ( $E_i$ )。注意, 众所周知, 部分氢在氧化物半导体中是贡献电子的施主的一个因素在于, 常规氧化物半导体为 n 型氧化物半导体。注意, 众所周知, 使常规氧化物半导体为 n 型氧化物半导体的因素之一在于, 氧化物半导体中的部分氢变成了贡献电子的施主。

[0073] 另一方面, 根据本发明的氧化物半导体是本征 (i 型) 的或者基本本征的氧化物半导体, 其获得方式为从氧化物半导体中去除作为 n 型杂质的氢, 并使所述氧化物半导体高度纯化, 从而尽可能地防止使其中含有并非是氧化物半导体的主要成分的杂质。换言之, 并非通过添加杂质而是通过尽可能地去除诸如氢或水的杂质获得高度纯化的 i 型 (本征) 半导体或与之接近的半导体。这能够使费米能级 ( $E_f$ ) 处于与本征费米能级 ( $E_i$ ) 相同的能级或者基本相同的能级。

[0074] 据称, 在氧化物半导体的带隙 ( $E_g$ ) 为 3.15eV 的情况下, 其电子亲和势 ( $\chi$ ) 为 4.3eV。用于形成源电极和漏电极的钛 (Ti) 的功函数基本等于所述氧化物半导体的电子亲和势 ( $\chi$ )。在这种情况下, 在金属和氧化物半导体之间的界面处未形成针对电子的肖特基势垒。

[0075] 换言之, 在金属的功函数 ( $\phi_M$ ) 和氧化物半导体的电子亲和势 ( $\chi$ ) 彼此相等, 并且所述金属和所述氧化物半导体相互接触的情况下, 获得如图 20A 所示的能带图 (示意图)。

[0076] 在图 20B 中, 黑色圆点 (•) 表示电子。在向漏极施加正电位时, 电子越过势垒 (h) 注入到氧化物半导体中, 并朝向漏极流动。在这种情况下, 势垒的高度 (h) 根据栅电压和漏电压发生变化; 在施加正的漏电压的情况下, 所述势垒的高度 (h) 小于未施加电压的图 20A 中的势垒的高度, 即带隙 ( $E_g$ ) 的 1/2。

[0077] 在这种情况下, 如图 21A 所示, 电子沿着处于栅极绝缘膜和高度纯化的氧化物半导体之间的界面处的能量稳定的氧化物半导体的最低部分移动。

[0078] 在图 21B 中, 在向栅极 (G1) 施加负电位 (反向偏置) 时, 作为少数载流子的空穴的数量基本为零; 因而电流值变成了极其接近零的值。

[0079] 例如,即使在所述薄膜晶体管具有  $1 \times 10^4 \mu\text{m}$  的沟道宽度  $W$  和  $3 \mu\text{m}$  的沟道长度时,也能够获得  $10^{-13}\text{A}$  或更低的截止电流以及  $0.1\text{V}/\text{dec.}$  的亚阈值 ( $S$  值) (栅极绝缘膜的厚度:  $100\text{nm}$ )。

[0080] 如上所述,使所述氧化物半导体高度纯化,从而尽可能地防止使其中含有并非是所述氧化物半导体的主要成分的杂质,由此能够获得薄膜晶体管的良好操作。

[0081] 尽管将薄膜晶体管 110 描述为单栅极薄膜晶体管,但是如果需要也可以形成包括多个沟道形成区域的多栅极薄膜晶体管。

[0082] 在下文中,将参考图 1A 到 1E 描述在衬底 100 之上制造薄膜晶体管 110 的过程。

[0083] 首先,在具有绝缘表面的衬底 100 之上形成导电膜,之后,通过第一光刻步骤形成栅电极层 111。优选地,所形成的栅电极层的末端部分是渐缩的,因为这样可以改善形成于其上的栅极绝缘层的覆盖。注意,可以通过喷墨法形成抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模将无需采用光掩模;因而可以降低制造成本。

[0084] 尽管对可以用作具有绝缘表面的衬底 100 的衬底没有具体的限制,但是所述衬底仍然必须具有至少足以耐受后面执行的热处理的耐热性。可以采用由钡硼硅酸盐玻璃、铝硼硅酸盐玻璃等的玻璃衬底。

[0085] 就玻璃衬底而言,如果后面执行的热处理的温度高,那么优选采用应变点为  $730^\circ\text{C}$  或更高的玻璃衬底。就玻璃衬底而言,例如,采用诸如铝硅酸盐玻璃、铝硼硅酸盐玻璃或钡硼硅酸盐玻璃的玻璃材料。注意,通过使含有的氧化钡 ( $\text{BaO}$ ) 的量高于氧化硼的量,能够获得耐热的并且更加实用的玻璃衬底。因此,优选采用所含有的  $\text{BaO}$  比  $\text{B}_2\text{O}_3$  多的玻璃衬底。

[0086] 注意,可以采用诸如陶瓷衬底、石英衬底或蓝宝石衬底的由绝缘体形成的衬底来代替上述玻璃衬底。替代地,可以采用晶化玻璃等。此外,替代地,在适当时可以采用塑料衬底等。

[0087] 可以在衬底 100 和栅电极层 111 之间提供作为基底膜的绝缘膜。所述基底膜具有防止杂质元素从衬底 100 扩散的作用,并且可以将其形成为具有单层或者叠层结构,所述结构包括氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一者或多者。

[0088] 可以将栅电极层 111 形成为具有单层或叠层结构,其采用金属材料作为其主要成分,所述金属材料例如钼、钛、铬、钽、钨、铝、铜、钕、或钐,或者包含这些材料中的任何材料作为主要成分的合金材料。

[0089] 例如,对两层结构的栅电极层 111 而言,优选采用在铝层之上形成钼层的两层结构、在铜层之上形成钼层的两层结构、在铜层之上形成氮化钛层或氮化钽层的两层结构、或者在氮化钛层之上形成钼层的两层结构。对于三层结构,优选采用叠置了钨层或氮化钨层、铝和硅的合金或者铝和钛的合金的层、以及氮化钛层或钛层的叠层结构。注意,可以采用透光导电膜形成栅电极层。可以给出透光导电氧化物作为透光导电膜的例子。

[0090] 之后,在栅电极层 111 之上形成栅极绝缘层 102。

[0091] 可以通过等离子体 CVD 法、或溅射法等将栅极绝缘层 102 形成为具有单层或叠层结构,其包括氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、氧化铝层、氮化铝层、氧氮化铝层、氮氧化铝层、或氧化钪层。为了防止栅极绝缘层 102 含有大量的氢,优选通过溅射法形成栅极绝缘层 102。在通过溅射法形成氧化硅膜时,采用硅靶或石英靶作为靶,并采用氧气或者氧气和氩气的混合气体作为溅射气体。

[0092] 栅极绝缘层 102 可以具有叠层结构,在所述叠层结构中,在栅电极层 111 之上按顺序叠置氮化硅层和氧化硅层。例如,可以通过这样的方式形成具有 100nm 的厚度的栅极绝缘层,所述方式即,通过溅射法形成具有 50nm 到 200nm(含端值)的厚度的氮化硅层( $\text{SiN}_y$  ( $y > 0$ ))作为第一栅极绝缘层,并在所述第一栅极绝缘层之上形成具有 5nm 到 300nm(含端值)的厚度的氧化硅层( $\text{SiO}_x$  ( $x > 0$ ))作为第二栅极绝缘层。可以根据预期的薄膜晶体管特性适当地设置栅极绝缘层的厚度。所述厚度可以大约为 350nm 到 400nm。

[0093] 此外,为了使栅极绝缘层 102 和氧化物半导体膜 120 中尽可能少地含有氢、氢氧根和湿气,优选在溅射设备的预加热室中对其上形成了栅电极层 111 的衬底 100 或者其上形成了直至栅极绝缘层 102 的多个层的衬底 100 预加热,以此作为用于膜形成的预处理,这样被吸收到衬底 100 的诸如氢或湿气的杂质将被去除或排出。注意,该预加热的温度为  $100^\circ\text{C}$  (到  $400^\circ\text{C}$  (含端值)),优选为  $150^\circ\text{C}$  到  $300^\circ\text{C}$  (含端值)。优选采用低温泵作为为预加热室提供的抽真空装置。注意,可以省略这一预加热处理。此外,可以在形成具有缺陷的绝缘层 116 之前,以类似的方式对在其上形成了直至源电极层 115a 和漏电极层 115b 的多个层的衬底 100 执行该预加热处理。

[0094] 之后,在栅极绝缘层 102 之上形成具有 2nm 到 200nm(含端值)的厚度的氧化物半导体膜 120(参见图 1A)。

[0095] 注意,在通过溅射法形成氧化物半导体膜 120 之前,优选通过其中引入了氩气并且生成等离子体的反溅射(reverse sputtering)去除附着至栅极绝缘层 102 的表面的灰尘。反溅射是指这样一种方法,在所述方法中,在不向靶侧施加电压的情况下,采用 RF 电源在氩气氛中向衬底侧施加电压,以在衬底附近生成等离子体,以修改表面。注意,可以采用氮气、氦气、氧气等代替氩气氛。

[0096] 通过溅射法形成氧化物半导体膜 120。对于氧化物半导体膜 120,采用基于 In-Ga-Zn-O 的膜、基于 In-Sn-Zn-O 的氧化物半导体膜、基于 In-Al-Zn-O 的氧化物半导体膜、基于 Sn-Ga-Zn-O 的氧化物半导体膜、基于 Al-Ga-Zn-O 的氧化物半导体膜、基于 Sn-Al-Zn-O 的氧化物半导体膜、基于 In-Zn-O 的氧化物半导体膜、基于 Sn-Zn-O 的氧化物半导体膜、基于 Al-Zn-O 的氧化物半导体膜、基于 In-O 的氧化物半导体膜、基于 Sn-O 的氧化物半导体膜、或者基于 Zn-O 的氧化物半导体膜。在这一实施例中,通过溅射法采用基于 In-Ga-Zn-O 的金属氧化物靶形成氧化物半导体膜 120。此外,可以通过溅射法在稀有气体(通常为氩气)气氛、氧气气氛、或者稀有气体(通常为氩气)和氧气的气氛中形成氧化物半导体膜 120。在采用溅射法成膜的情况下,可以采用包含 2wt% 到 10wt% (含端值)的  $\text{SiO}_2$  的靶。

[0097] 在氧化物半导体膜 120 的形成过程中采用的溅射气体优选是高纯度气体,其中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0098] 对于通过溅射法形成氧化物半导体膜 120 所采用的靶,可以采用包括氧化锌作为其主要成分的金属氧化物靶。可以采用的金属氧化物靶的另一例子是包括 In、Ga 和 Zn 的金属氧化物靶(具有  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$  [摩尔比]的成分比)。对于包括 In、Ga 和 Zn 的金属氧化物靶,可以采用具有  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$  [摩尔比]的成分比的靶或者具有  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$  [摩尔比]的成分比的靶。所述金属氧化物靶的填充系数为 90% 到 100% (含端值),优选为 95% 到 99.9% (含端值)。在

采用具有高填充系数的金属氧化物靶的情况下,所形成的氧化物半导体膜具有高的密度。

[0099] 将所述衬底放置到处于降低的压力下的处理室中,并将其加热到低于 400°C 的温度。在去除处理室中残余的湿气的同时,引入去除了氢和湿气的溅射气体,以采用金属氧化物为靶在衬底 100 之上形成氧化物半导体膜 120。为了去除处理室中残余的湿气,优选采用俘获型真空泵。例如,优选采用低温泵、离子泵或钛升华泵。抽真空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中,例如,氢原子、包含氢原子的化合物(诸如 H<sub>2</sub>O)、以及包含碳原子的化合物被排出。相应地,能够降低在该膜形成室中形成的氧化物半导体膜中含有的杂质的浓度。

[0100] 对于氧化物半导体膜的形成,不仅在用于形成氧化物半导体膜的处理室中,而且在形成与所述氧化物半导体膜接触的膜之前和之后的步骤所用的以及形成所述氧化物半导体膜之前和之后的步骤所用的处理室中,均优选采用诸如低温泵的抽真空装置,以防止诸如处理室中残余的湿气的杂质混合到氧化物半导体膜中。

[0101] 作为膜形成条件的例子,采用下述条件:衬底和靶之间的距离为 100mm,压力为 0.6Pa,直流(DC)电源为 0.5kW,气氛为氧气气氛(氧气流量的比例为 100%)。优选采用脉冲直流(DC)电源,因为可以减少在膜形成过程中生成的粉末物质(又被称为颗粒或灰尘),并且能够使膜厚度均匀。所述氧化物半导体膜优选具有 5nm 到 30nm(含端值)的厚度。注意,所述氧化物半导体膜的厚度根据材料而发生变化;因此可以根据材料确定厚度。

[0102] 通过采用溅射法如上述形成氧化物半导体膜 120,能够获得具有低氢浓度的氧化物半导体膜。在本说明书中给出的氢浓度是通过二次离子质谱法(SIMS)获得的定量结果。

[0103] 溅射法的例子包括采用高频电源作为溅射电源的 RF 溅射法、采用 DC 电源的 DC 溅射法、以及以脉冲方式施加偏置的脉冲 DC 溅射法。在形成绝缘膜的情况下主要采用 RF 溅射法,在形成金属膜的情况下主要采用 DC 溅射法。

[0104] 此外,还有可以设置多个不同材料的靶的多源溅射设备。采用所述多源溅射设备,能够在同一室中形成不同材料的膜以使其叠置,或者通过在同一室中多种材料的同时放电形成膜。

[0105] 此外,还有配备了位于室内的磁体系统的用于磁控溅射法的溅射设备,以及用于 ECR 溅射法的溅射设备,在 ECR 溅射法中,采用利用微波生成的等离子体而不采用辉光放电。

[0106] 此外,作为采用溅射法的膜形成方法,还有其中靶物质和溅射气体成分在膜形成过程中相互发生化学反应以形成其化合物薄膜的反应溅射法,以及其中在膜形成过程中也向衬底施加电压的偏置溅射法。

[0107] 之后,通过第二光刻步骤将所述氧化物半导体膜处理成岛状氧化物半导体层 121(参见图 1B)。注意,可以通过喷墨法形成用于形成所述岛状氧化物半导体层 121 的抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模无需采用光掩模;因而可以降低制造成本。

[0108] 在栅极绝缘层 102 中形成接触孔的情况下,可以在形成氧化物半导体层 121 时执行该步骤。

[0109] 可以通过干法蚀刻、湿法蚀刻或者湿法蚀刻和干法蚀刻两者执行氧化物半导体膜 120 的蚀刻。

[0110] 作为用于干法蚀刻的蚀刻气体,优选采用含有氯的气体(基于氯的气体,诸如氯

气 ( $\text{Cl}_2$ )、氯化硼 ( $\text{BCl}_3$ )、氯化硅 ( $\text{SiCl}_4$ )、或四氯化碳 ( $\text{CCl}_4$ )。

[0111] 此外,可以采用含有氟的气体(基于氟的气体,诸如四氯化碳( $\text{CF}_4$ )、氟化硫( $\text{SF}_6$ )、氟化氮( $\text{NF}_3$ )、或三氟甲烷( $\text{CHF}_3$ ))、溴化氢( $\text{HBr}$ )、氧气( $\text{O}_2$ )、或者向其添加了诸如氦气( $\text{He}$ )或氩气( $\text{Ar}$ )的稀有气体的任何这些气体等等。

[0112] 作为干法蚀刻方法,可以采用平行板反应离子蚀刻(RIE)法或者感应耦合等离子体(ICP)蚀刻法。为了将膜蚀刻成期望的形状,适当地调整蚀刻条件(施加至线圈形电极的电功率的量、施加至衬底侧上的电极的电功率的量、衬底侧上的电极的温度等)。

[0113] 作为用于湿法蚀刻的蚀刻剂,例如,可以采用通过混合磷酸、乙酸和硝酸而获得的溶液以及氨过氧化物混合物(31wt%的过氧化氢水:28wt%的氨水:水=5:2:2)等。此外,还可以采用ITO-07N(由KANTOCHEMICAL CO., INC. 生产)。

[0114] 在湿法蚀刻之后,通过清洗去除蚀刻剂连同蚀刻掉的材料。可以使含有蚀刻剂和蚀刻掉的材料废液纯化,所述材料可以重新利用。从蚀刻后的废液中收集氧化物半导体层中包含的诸如钨的材料,并对其加以重新利用,由此能够有效地利用资源,并且能够降低制造成本。

[0115] 根据材料适当地调整蚀刻条件(例如,蚀刻剂、蚀刻时间和温度),从而能够将所述膜蚀刻成期望的形状。

[0116] 注意,优选在通过后续步骤形成导电膜之前执行所述反溅射,以去除附着到氧化物半导体层121和栅极绝缘层102的表面上的抗蚀剂残留等。

[0117] 之后,在栅极绝缘层102和氧化物半导体层121之上形成导电膜。可以通过溅射法或者真空蒸镀法形成所述导电膜。作为所述第二导电膜的材料,可以给出选自铝(Al)、铬(Cr)、铜(Cu)、钽(Ta)、钛(Ti)、钼(Mo)和钨(W)的元素、含有这些元素中的任何元素作为成分的合金、或者含有这些元素中的任何元素的组合的合金等。此外,可以采用选自锰(Mn)、镁(Mg)、锆(Zr)、铍(Be)和钍(Th)中的一种或多种材料。此外,所述金属导电膜可以具有单层结构或者由两个或更多层构成的叠层结构。例如,可以给出由含有硅的铝膜构成的单层结构、在铝膜之上叠置了钛膜的两层结构、按顺序叠置了钛膜、铝膜和钛膜的三层结构。或者,可以采用含有铝(Al)以及选自钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)和钪(Sc)中的一种或多种元素的膜、合金膜或氮化物膜。

[0118] 通过第三光刻步骤,在所述导电膜之上形成抗蚀剂掩模,并选择性地执行蚀刻;从而形成了源电极层115a和漏电极层115b。之后,去除抗蚀剂掩模(参见图1C)。

[0119] 采用紫外线、KrF激光或ArF激光以用于曝光,所述曝光用于在第三光刻步骤中形成抗蚀剂掩模。后面所要形成的薄膜晶体管的沟道长度L取决于在氧化物半导体层121之上彼此相邻的源电极层底部和漏电极层底部之间的间隔宽度。注意,在对小于25nm的沟道长度L执行曝光时,采用具有几纳米到几十纳米的极短波长的远紫外线曝光,以用于在第三光刻步骤中形成抗蚀剂掩模。采用远紫外线曝光将得到高分辨率和大视野深度。因此,能够将后面所要形成的薄膜晶体管的沟道长度L设为10nm到1000nm(含端值)。因而,能够提高电路的运算速度,并且由于截止状态电流极小,因而能够实现低功耗。

[0120] 注意,可以适当地调整每种材料和蚀刻条件,从而使得不会因蚀刻导电膜而去除氧化物半导体层121。

[0121] 在该实施例中,采用Ti膜作为导电膜,采用基于In-Ga-Zn-O的层作为氧化物半导

体层 121, 采用过氧化氢氨(氨、水和过氧化氢的混合物)作为蚀刻剂。

[0122] 注意, 在第三光刻步骤中, 在某些情况下, 可以对氧化物半导体层 121 进行部分蚀刻, 使其成为具有凹槽(凹陷部分)的氧化物半导体层。可以通过喷墨法形成用于形成源电极层 115a 和漏电极层 115b 的抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模无需采用光掩模; 因而可以降低制造成本。

[0123] 此外, 为了减少光刻步骤中采用的光掩模的数量, 以及减少光刻步骤的数量, 可以利用多色调掩模执行蚀刻步骤, 所述多色调掩模是使通过其透射的光具有多个强度的曝光掩模。采用多色调掩模形成的抗蚀剂掩模具有多个厚度, 并且还可以通过蚀刻改变其形状, 因而可以将其用于多个蚀刻步骤中, 以提供不同的图案。因此, 可以采用一个多色调掩模来形成对应于至少两种不同图案的抗蚀剂掩模。因而, 能够减少曝光掩模的数量, 而且还能够减少对应的光刻步骤的数量, 由此能够实现过程的简化。

[0124] 可以执行采用诸如  $N_2O$ 、 $N_2$  或 Ar 的气体的等离子体处理去除氧化物半导体层的暴露表面吸收的水等。可以采用氧气和氩气的混合气体执行等离子体处理。

[0125] 之后, 在不暴露于空气的情况下在氧化物半导体层 121 之上形成具有缺陷的绝缘层 116。在具有缺陷的绝缘层 116 的形成过程中, 在氧化物半导体层 121 和具有缺陷的绝缘层 116 之间形成氧过量混合区域 119(参见图 1D)。在该实施例中, 具有缺陷的绝缘层 116 被形成与氧化物半导体层 121 重叠, 并在它们之间的其中氧化物半导体层 121 不与源电极层 115a 或漏电极层 115b 重叠的区域中提供氧过量混合区域 119。

[0126] 所述混合区域是指氧化物半导体层中包含的材料与上面的具有缺陷的绝缘层中包含的材料的混合区域。通过提供所述混合区域, 使得氧化物半导体层和具有缺陷的绝缘层之间的界面未得到清晰地限定; 因而有利于氢从氧化物半导体层扩散到具有缺陷的绝缘层中。例如, 在采用氧化硅层作为具有缺陷的绝缘层时, 所述混合区域包括氧、硅以及氧化物半导体层中包含的金属元素中的至少一种。

[0127] 就该实施例中而言, 在将氧化硅用于具有缺陷的绝缘层 116, 并采用基于 In-Ga-Zn-O 的膜作为氧化物半导体的情况下, 混合区域 119 包括氧、硅以及选自 In、Ga 和 Zn 的至少一种金属元素。氧化物半导体中的金属在混合区域 119 中可能以多种状态存在; 将氧化物半导体中包含的金属称为 M, 侧可以将混合区域 119 中的金属表示为 M-OH、M-H、M-O-Si-H 和 M-O-Si-OH, 尤其是具体地, Zn-H、Zn-OH 等。

[0128] 混合区域 119 可以具有 0.1nm 到 30nm(优选为 2nm 到 10nm)的厚度。在形成具有缺陷的绝缘层 116 时可以通过溅射法的膜形成条件控制混合区域 119 的厚度。如果在所述溅射法中将电源设置得更高, 并将衬底和靶之间的距离设置得更短, 那么可以将混合区域 119 形成得更厚。在以更高的电源实施进行溅射法时, 能够去除氧化物半导体层 121 的表面上吸收的水等。

[0129] 在氧化物半导体层 121 和具有缺陷的绝缘层 116 之间提供混合区域 119 有利于氧化物半导体层 121 中包含的氢原子、含有氢原子的化合物(诸如  $H_2O$ )、含有碳原子的化合物等扩散到具有缺陷的绝缘层 116 中。

[0130] 混合区域 119 需要包含过量的氧, 因此所述混合区域是采用含有大量的氧的溅射气体形成的, 以提供氧过量区域, 并且在形成混合区域 119 之后, 可以调整溅射气体中的氧的量, 以形成具有缺陷的绝缘层 116。

[0131] 作为氧化硅层的替代,可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等作为具有缺陷的绝缘层 116。此外,还可以采用氮化硅层、氮氧化硅层、氮化铝层、氮氧化铝层等作为具有缺陷的绝缘层 116。

[0132] 在该实施例中,为了形成所述氧过量混合区域和氧化硅层,将在其上形成了直至岛状氧化物半导体层 121、源电极层 115a 和漏电极层 115b 的多个层的衬底 100 加热至室温或者低于 100°C 的温度,引入去除了氢和湿气的含有高纯度氧的溅射气体,并且采用硅靶。

[0133] 在具有缺陷的绝缘层 116 的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0134] 例如,按照下述条件通过脉冲 DC 溅射法形成氧化硅膜:采用具有 6N 的纯度的掺硼的硅靶(电阻率为 0.01  $\Omega$  cm);衬底和靶之间的距离(T-S 距离)为 89mm;压力为 0.4Pa,直流(DC)电源为 6kW,气氛为氧气(氧气流量的比例为 100%)。膜厚度为 300nm。注意,可以采用石英(优选为合成石英)代替硅靶作为用于形成氧化硅膜的靶。可以采用氧气或者氧气和氩气的混合气体作为溅射气体。

[0135] 优选在去除处理室中的残余湿气的同时形成混合区域 119 和具有缺陷的绝缘层 116,从而使氧化物半导体层 121、混合区域 119 或具有缺陷的绝缘层 116 中不包含氢、氢氧根或湿气。

[0136] 注意,可以采用氧氮化硅、氧化铝、或氧氮化铝等替代氧化硅形成混合区域 119。

[0137] 之后,在具有缺陷的绝缘层 116 与氧化物半导体层 121 相互接触,并且氧过量混合区域 119 插入其间的状态下,在 100°C 到 400°C 的温度执行热处理。该热处理能够使氧化物半导体层 121 中含有的氢或湿气扩散到氧过量混合区域 119 和具有缺陷的绝缘层 116 中。由于在具有缺陷的绝缘层 116 和氧化物半导体层 121 之间提供了氧过量混合区域 119,因而岛状氧化物半导体层 121 中含有的诸如氢、氢氧根或湿气的杂质从氧化物半导体层 121 扩散到氧过量混合区域 119 中或通过所述氧过量混合区域 119 扩散到具有缺陷的绝缘层 116 中。

[0138] 设置于氧化物半导体层 121 和具有缺陷的绝缘层 116 之间的混合区域 119 含有过量的氧,因而具有很多作为缺陷的氧悬挂键,并且具有与诸如氢、湿气、氢氧根或氢化物的杂质的高的结合能。氧过量混合区域 119 的提供促进了氧化物半导体层 121 中含有的诸如氢、湿气、氢氧根或氢化物的杂质扩散并移动到具有缺陷的绝缘层 116 中。

[0139] 此外,在被从氧化物半导体层 121 去除并扩散到具有缺陷的绝缘层 116 中的杂质向氧化物半导体层 121 回移时,氧过量混合区域 119 起着保护层(阻挡层)的作用,其与杂质结合并使其稳定,以防止杂质进入氧化物半导体层 121。

[0140] 如上所述,通过从氧化物半导体层 121 去除引起变化的诸如氢、湿气、氢氧根或氢化物的杂质,能够提供具有减少的杂质的氧化物半导体层 112。此外,起着阻挡层的作用的氧过量混合区域 119 防止了已经扩散到具有缺陷的绝缘层 116 中的杂质再次进入氧化物半导体层 112;因而能够使氧化物半导体层 112 保持低杂质浓度。

[0141] 设置于氧化物半导体层和具有缺陷的绝缘层之间的氧过量混合区域或氧过量氧化物绝缘层含有过量的氧,因而具有很多作为缺陷的氧悬挂键。考虑到氢从氧化物半导体层向这样的具有缺陷的绝缘层中的扩散,计算了氢原子更可能存在于氧化物半导体层(非



晶 IGZO) 和具有缺陷的绝缘层 (非晶  $\text{SiO}_x$ ) 中的哪一个中。

[0142] 如下定义氢原子的结合能  $E_{\text{bind}}$ , 从而估算环境中的氢原子的稳定性。

[0143]  $E_{\text{bind}} = \{E(\text{原始结构}) + E(\text{H})\} - E(\text{具有 H 的结构})$

[0144] 该结合的  $E_{\text{bind}}$  变得越大, 氢原子就越可能存在。E(原始结构)、E(H) 和 E(具有 H 的结构) 分别表示原始结构的能量、氢原子的能量和具有 H 的结构能量。计算了四个样本的结合能: 非晶 IGZO、不具有悬挂键 (下文简称为 DB) 的非晶  $\text{SiO}_2$ 、以及两种具有 DB 的非晶  $\text{SiO}_x$ 。

[0145] 采用 CASTEP 实施计算, CASTEP 是一种用于密度函数理论的程序。作为用于密度函数理论的方法, 采用了平面波基础伪势 (planewave basis pseudopotential) 法。采用 LDA 作为函数。截止 (cut-off) 能量为 300eV。采用了  $2 \times 2 \times 2$  格栅 K 点格栅。

[0146] 下文描述了所计算的结构。首先, 描述原始结构。非晶 IGZO 的晶胞 (unit cell) 总共包括 84 的原子: 12 个 In 原子、12 个 Ga 原子、12 个 Zn 原子和 48 个 O 原子。不具有 DB 的非晶  $\text{SiO}_2$  的晶胞总共包括 48 个原子: 16 个硅原子和 32 个 O 原子。具有 DB 的非晶  $\text{SiO}_x$  (1) 具有这样的结构, 其中, 从不具有 DB 的非晶  $\text{SiO}_2$  去除一个 O 原子, 并将过去键合至该 O 原子的一个 Si 原子键合至 H; 也就是说, 其总共包括 48 个原子: 16 个 Si 原子, 31 个 O 原子和 1 个 H 原子。具有 DB 的非晶  $\text{SiO}_x$  (2) 具有这样的结构, 其中, 从不具有 DB 的非晶  $\text{SiO}_2$  去除一个 Si 原子, 并使过去键合至该 Si 原子的三个 O 原子中的每一个都键合至 H 原子; 也就是说, 其总共包括 50 个原子: 15 个 Si 原子, 32 个 O 原子和 3 个 H 原子。具有 H 的结构是其中 H 附着到上面的四种结构中的每一个的结构。注意, H 附着到非晶 IGZO 中的 O 原子, 不具有 DB 的非晶  $\text{SiO}_2$  中的 Si 原子、以及具有 DB 的非晶  $\text{SiO}_x$  中的具有 DB 的原子。其中计算了 H 的结构在晶胞中包括一个 H 原子。注意, 表 1 示出了每一结构的晶胞尺寸。

[0147] [表 1]

| 结构   | 晶胞尺寸(nm)<br>角度   |
|--|--|
| 非晶 IGZO  | $1.0197 \times 1.0197 \times 1.0197$<br>$\alpha = \beta = \gamma = 90^\circ$ |
| [0148] 不具有 DB 的非晶 $\text{SiO}_2$<br>具有 DB 的非晶 $\text{SiO}_x$ (1)<br>具有 DB 的非晶 $\text{SiO}_x$ (2) | $0.9127 \times 0.9127 \times 0.9127$<br>$\alpha = \beta = \gamma = 90^\circ$ |
| 氢原子  | $1.0000 \times 1.0000 \times 1.0000$<br>$\alpha = \beta = \gamma = 90^\circ$ |

[0149] 表 2 示出了计算结果。

[0150] [表 2]

[0151]

|                                | 晶胞中具有 H 原子的结构的能量 (eV) | 晶胞中的原始结构的能量(eV) | 氢原子的能量 (eV) | 结合能 (eV) |
|--------------------------------|-----------------------|-----------------|-------------|----------|
| 非晶 IGZO                        | -84951.3359           | -84935.6442     | -13.0015    | 2.69     |
| 不具有 DB 的非晶 SiO <sub>2</sub>    | -15783.8101           | -15770.6279     | -13.0015    | 0.18     |
| 具有 DB 的非晶 SiO <sub>x</sub> (1) | -15363.1459           | -15345.6884     | -13.0015    | 4.46     |
| 具有 DB 的非晶 SiO <sub>x</sub> (2) | -15722.2053           | -15702.5905     | -13.0015    | 6.61     |

[0152] 由上文可知,具有 DB 的非晶 SiO<sub>x</sub>(2) 具有最高的结合能,其具有从不具有 DB 的非晶 SiO<sub>2</sub> 去除了 Si,并使过去键合至 Si 的三个 O 原子中的每一个键合至 H 的结构;随后是 SiO<sub>x</sub>(1),其具有从不具有 DB 的非晶 SiO<sub>2</sub> 去除了一个 O 原子,并使过去键合至一个 O 原子的一个 Si 原子键合至 H 的结构;非晶 IGZO 和不具有 DB 的 SiO<sub>2</sub> 具有最低的结合能。因此,氢在键合至具有由过量的氧引起的 DB 的非晶 SiO<sub>x</sub> 中的 DB 时变得最为稳定。

[0153] 因此,可以设想下述过程。在非晶 SiO<sub>x</sub> 中具有大量 DB。处于非晶 IGZO 和非晶 SiO<sub>x</sub> 之间的界面附近的氢原子因键合至非晶 SiO<sub>x</sub> 中的 DB 而变得稳定。因而,非晶 IGZO 中的氢原子移到了非晶 SiO<sub>x</sub> 中的 DB。

[0154] 此外,由具有 DB 的非晶 SiO<sub>x</sub>(2) (具有通过去除 Si 形成悬挂键的结构) 所具有的结合能高于具有 DB 的 SiO<sub>x</sub>(1) (具有通过去除 O 形成悬挂键的结构) 的事实可以看出, SiO<sub>x</sub> 中的氢原子在键合至 O 时更加稳定。

[0155] 如果所述具有缺陷的绝缘层是具有很多作为缺陷的氧悬挂键的绝缘层,那么其与氢的结合能高;因此,能够使更多的氢原子或者更多的含有氢的杂质从所述氧化物半导体层扩散到所述具有缺陷的绝缘层中。因此,与氧化物半导体层接触的混合区域或氧化物绝缘层优选包括过量的氧,其优选以 SiO<sub>2+x</sub> 表示,其中, x 大于等于 0 且小于 3。

[0156] 通过上述过程,能够形成包括其中降低了氢和氢化物的浓度的氧化物半导体层 112 的薄膜晶体管 110 (参见图 1E)。通过降低诸如氢或湿气的杂质的浓度,能够抑制背沟道侧上的 (即,氧化物半导体层的浅表部分中) 的寄生沟道的生成。

[0157] 在薄膜晶体管 110 中,能够在所述氧化物半导体层中形成沟道形成区域,在所述氧化物半导体层中,氢被设定为小于等于  $5 \times 10^{19}/\text{cm}^3$ , 优选小于等于  $5 \times 10^{18}/\text{cm}^3$ , 更优

选小于等于  $5 \times 10^{17}/\text{cm}^3$  ;去除氧化物半导体中的氢或 O-H 根 ;并且载流子浓度小于等于  $5 \times 10^{14}/\text{cm}^3$  ,优选小于等于  $5 \times 10^{12}/\text{cm}^3$  。

[0158] 将氧化物半导体的能隙设为大于等于 2eV,优选大于等于 2.5eV,更优选大于等于 3eV,以尽可能地减少杂质(诸如,形成施主的氢),将氧化物半导体的载流子浓度设为小于等于  $1 \times 10^{14}/\text{cm}^3$  ,优选小于等于  $1 \times 10^{12}/\text{cm}^3$  。

[0159] 在将如此纯化的氧化物半导体用于薄膜晶体管 110 的沟道形成区域时,即使是在沟道宽度为 10nm 的情况下,在 1V 和 10V 的漏电压以及处于 -5V 到 -20V 的范围中的栅电压下,也将获得小于等于  $1 \times 10^{-13}\text{A}$  的漏极电流。

[0160] 如上所述,通过去除氧化物半导体膜的形成所采用的反应气氛中残留的湿气,能够降低氧化物半导体膜中的氢和氢化物的浓度。此外,通过在氧化物半导体层之上提供具有缺陷的绝缘层,并在其间设置氧过量混合区域,使氧化物半导体层中的诸如氢或湿气的杂质扩散到具有缺陷的绝缘层中,由此能够降低氧化物半导体层中的氢和氢化物的浓度。相应地,能够使所述氧化物半导体层稳定。

[0161] 可以在所述具有缺陷的绝缘层之上提供保护绝缘层。在该实施例中,在具有缺陷的绝缘层 116 之上形成保护绝缘层 103。作为所述保护绝缘层 103,可以采用氮化硅膜、氮氧化硅膜、或氮化铝膜等。

[0162] 作为保护绝缘层 103,通过下述操作形成氮化硅膜:将其上形成了直至具有缺陷的绝缘层 116 的多个层的衬底 100 加热至  $100^\circ\text{C}$  到  $400^\circ\text{C}$  的温度;引入去除了氢和湿气的包括高纯度氮的溅射气体;以及使用硅靶。在该步骤中,与具有缺陷的绝缘层 116 的情况一样,也优选在去除处理室中的残余湿气的同时形成保护绝缘层 103。

[0163] 在形成保护绝缘层 103 的情况下,如果在形成保护绝缘层 103 时将衬底 100 加热至  $100^\circ\text{C}$  到  $400^\circ\text{C}$  的温度,那么氧化物半导体层中包含的诸如氢或湿气的杂质能够扩散到具有缺陷的绝缘层 116 中。在这种情况下,不必在形成具有缺陷的绝缘层 116 之后执行热处理。

[0164] 在形成氧化硅层作为具有缺陷的绝缘层 116,并且在其上形成氮化硅层作为保护绝缘层 103 的情况下,可以在同一处理室中采用共同的硅靶形成所述氧化硅层和氮化硅层。首先,引入含有氧的溅射气体,并采用放置在处理室内的硅靶形成氧化硅层,之后,将溅射气体切换至含有氮的溅射气体,并采用同一硅靶形成氮化硅层。由于能够在不暴露至空气的情况下接连形成所述氧化硅层和氮化硅层,因而能够防止在氧化硅层的表面上吸收诸如氢或湿气的杂质。在这种情况下,在形成氧化硅层作为具有缺陷的绝缘层 116,并在其上形成氮化硅层作为保护绝缘层 103 之后,优选执行用于使氧化物半导体层中的氢或湿气扩散到所述具有缺陷的绝缘层中的热处理(在  $100^\circ\text{C}$  到  $400^\circ\text{C}$  的温度)。

[0165] 在形成所述保护绝缘层之后,可以进一步在  $100^\circ\text{C}$  到  $200^\circ\text{C}$  (含端值)的温度在空气中执行热处理 1 小时到 30 小时(含端值)。可以在固定的加热温度执行该热处理,或者可以反复地多次进行下述加热温度变化:使加热温度从室温提高到  $100^\circ\text{C}$  到  $200^\circ\text{C}$  (含端值)的温度,之后降低至室温。此外,可以在形成所述保护绝缘层之前,在降低的压力下执行该热处理。在降低的压力下,能够缩短热处理时间。借助该热处理,能够获得常断型薄膜晶体管。因此,能够提高半导体装置的可靠性。

[0166] 即使在杂质扩散到具有缺陷的绝缘层 116 中之后,由于热处理的原因杂质朝向氧

化物半导体层 112 回移,起着阻挡层的作用的氧过量混合区域 119 也将防止杂质进入氧化物半导体层 112。因而,能够使氧化物半导体层 112 保持低杂质浓度。

[0167] 可以采用上述过程制造采用电子墨水的显示装置、电致发光显示面板、液晶显示器面板的背板(在其上形成薄膜晶体管的衬底)等。由于能够在等于或低于 400°C 的温度执行上述过程,因而能够优选将所述过程应用于采用侧边长于 1m,厚度小于等于 1mm 的玻璃衬底的制造过程。

[0168] 如上所述,提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0169] (实施例 2)

[0170] 在该实施例中,将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的另一例子。可以按照与上面的实施例中描述的类似的方式形成与上面的实施例中相同的部分或者功能相似的部分,并且还可以按照与上面的实施例中描述的类似的方式执行与上面的实施例中类似的步骤,因而将省略重复的描述。此外,也不再重复对相同部分的详细说明。

[0171] 图 2A 到 2D 示出了一种半导体装置的截面结构的例子。图 2A 到 2D 中所示的薄膜晶体管 130 具有底部栅极结构类型,其又被称为反转交错型薄膜晶体管。

[0172] 图 2A 到 2D 中所示的薄膜晶体管 130 包括处于具有绝缘表面的衬底 100 之上的栅电极层 111、栅极绝缘层 102、氧化物半导体层 132、源电极层 115a、和漏电极层 115b。此外,还提供了覆盖薄膜晶体管 130 并与氧化物半导体层 132 接触的氧过量氧化物绝缘层 139,并在所述氧过量氧化物绝缘层 139 之上形成具有缺陷的绝缘层 116。此外,在具有缺陷的绝缘层 116 之上形成保护绝缘层 103。

[0173] 由于氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116 具有与氢或湿气(氢原子或者含有氢原子的化合物(诸如  $H_2O$ )) 的高的结合能,并且这些杂质在氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116 中稳定,因而这些杂质能够从氧化物半导体层 132 扩散到氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116 中,由此能够从氧化物半导体层 132 去除这些杂质。此外,氧过量氧化物绝缘层 139 起着针对已经扩散到具有缺陷的绝缘层 116 中的杂质的阻挡层的作用,以防止杂质再次进入氧化物半导体层 132;因而能够使氧化物半导体层 132 保持低杂质浓度。因此,包括其中减少了引起变化的诸如氢、湿气、氢氧根或氢化物(又被称为氢化合物)的杂质的氧化物半导体层 132 的薄膜晶体管 130 是一种高度可靠的具有稳定的电特性的薄膜晶体管。

[0174] 作为氧过量氧化物绝缘层 139,可以采用氧化硅层( $SiO_{2+x}$ ,其中 x 优选大于等于 0 且小于 3)。所述氧过量氧化物绝缘层 139 可以具有 0.1nm 到 30nm(优选 2nm 到 10nm)的厚度。

[0175] 尽管将薄膜晶体管 130 描述为单栅极薄膜晶体管,但是如果需要也可以形成包括多个沟道形成区域的多栅极薄膜晶体管。

[0176] 在下文中,将参考图 2A 到 2D 描述在衬底 100 之上制造薄膜晶体管 130 的过程。

[0177] 首先,在具有绝缘表面的衬底 100 之上形成导电膜,之后,通过第一光刻步骤形成栅电极层 111。

[0178] 之后,在栅电极层 111 之上形成栅极绝缘层 102。栅极绝缘层 102 可以具有叠层结构,在所述叠层结构中,在栅电极层 111 之上按顺序叠置氮化硅层和氧化硅层。

[0179] 之后,在所述栅极绝缘层 102 之上形成氧化物半导体膜,并通过第二光刻步骤将其处理成岛状氧化物半导体层 121。在该实施例中,采用基于 In-Ga-Zn-O 的金属氧化物靶通过溅射法形成氧化物半导体膜。

[0180] 之后,在栅极绝缘层 102 和氧化物半导体层 121 之上形成导电膜。通过第三光刻步骤,在所述导电膜之上形成抗蚀剂掩模,并有执行选择性蚀刻;从而形成了源电极层 115a 和漏电极层 115b。之后,去除抗蚀剂掩模(参见图 2A)。

[0181] 在栅极绝缘层 102、氧化物半导体层 121、源电极层 115a 和漏电极层 115b 之上形成氧过量氧化物绝缘层 139(参见图 2B)。在该实施例中,将氧过量氧化物绝缘层 139 形成在氧化物半导体层 121 不与源电极层 115a 或漏电极层 115b 重叠的区域中与氧化物半导体层 121 接触。

[0182] 在该实施例中,为了形成作为氧过量氧化物绝缘层 139 的氧化硅层( $\text{SiO}_{2+x}$ ,其中,  $x$  优选大于等于 0 且小于 3),将其上形成了直至源电极层 115a 和漏电极层 115b 的多个层的衬底 100 加热至室温或者低于  $100^{\circ}\text{C}$  的温度,引入去除了氢或湿气的包括高纯度氧的溅射气体,并使用硅靶。所述氧过量氧化物绝缘层 139 的厚度可以为 0.1nm 到 30nm(优选为 2nm 到 10nm)。

[0183] 在氧过量氧化物绝缘层 139 的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0184] 例如,按照下述条件通过脉冲 DC 溅射法形成氧化硅层:采用具有 6N 的纯度的掺硼的硅靶(电阻率为  $0.01\ \Omega\ \text{cm}$ );衬底和靶之间的距离(S-T 距离)为 89mm;压力为 0.4Pa,直流(DC)电源为 6kW,气氛为氧气(氧气流量的比例为 100%)。注意,可以采用石英(优选为合成石英)作为靶以替代硅靶来形成所述氧化硅层。可以采用氧气或者氧和氩的混合气体作为溅射气体。

[0185] 注意,作为氧化硅层的替代,可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等作为氧过量氧化物绝缘层 139。

[0186] 之后,在不暴露于空气的情况下在氧过量氧化物绝缘层 139 之上形成具有缺陷的绝缘层 116。

[0187] 在该实施例中,为了形成所述具有缺陷的绝缘层 116,将在其上形成了直至岛状氧化物半导体层 121、源电极层 115a、漏电极层 115b 和氧过量氧化物绝缘层 139 的多个层的衬底 100 加热至室温或者低于  $100^{\circ}\text{C}$  的温度,引入去除了氢和湿气的含有高纯度氧的溅射气体,并且采用硅靶。可以在同一处理室中采用同一靶形成氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116。

[0188] 在具有缺陷的绝缘层 116 的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0189] 优选地,在去除其中形成氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116 的处理室中残余的湿气的同时形成氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116,从而使氧化物半导体层 121、氧过量氧化物绝缘层 139 或具有缺陷的绝缘层 116 中不包含氢、氢氧根或湿气。

[0190] 具有缺陷的绝缘层 116 可以是任何具有很多缺陷的绝缘层,并且可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等代替氧化硅层。此外,还可以采用氮化硅层、氮氧化硅层、氮化铝层、或氮氧化铝层等作为具有缺陷的绝缘层 116。

[0191] 之后,在具有缺陷的绝缘层 116 和氧化物半导体层 121 相互接触,并氧过量氧化物绝缘层 139 插入在其间的状态下,在 100°C 到 400°C 的温度执行热处理。该热处理能够使氧化物半导体层 121 中含有的氢或湿气扩散到氧过量氧化物绝缘层 139 和具有缺陷的绝缘层 116 中。由于在具有缺陷的绝缘层 116 和氧化物半导体层 121 之间提供了氧过量氧化物绝缘层 139,因而岛状氧化物半导体层 121 中包含的诸如氢、氢氧根或湿气的杂质从氧化物半导体层 121 扩散到氧过量氧化物绝缘层 139 中或者通过氧过量氧化物绝缘层 139 扩散到具有缺陷的绝缘层 116 中。

[0192] 设置于氧化物半导体层 121 和具有缺陷的绝缘层 116 之间的氧化物绝缘层 139 含有过量的氧,因而具有很多作为缺陷的氧悬挂键,并且具有与诸如氢、湿气、氢氧根或氢化物的杂质的高的结合能。氧过量氧化物绝缘层 139 的提供促进了氧化物半导体层 121 中含有的诸如氢、湿气、氢氧根或氢化物的杂质扩散并移动到具有缺陷的绝缘层 116 中。

[0193] 此外,在已经从氧化物半导体层 121 移除并扩散到具有缺陷的绝缘层 116 中的杂质向氧化物半导体层回移时,氧过量氧化物绝缘层 139 起着保护层(阻挡层)的作用,其与杂质结合并使其稳定,以防止杂质进入氧化物半导体层。

[0194] 如上所述,通过从氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氢化物的杂质,能够提供具有减少的杂质的氧化物半导体层 121。此外,起着阻挡层的作用的氧过量氧化物绝缘层 139 防止已经扩散到具有缺陷的绝缘层 116 中的杂质再次进入氧化物半导体层 121;因而能够使氧化物半导体层 121 保持低杂质浓度。

[0195] 之后,在具有缺陷的绝缘层 116 之上形成保护绝缘层 103。作为保护绝缘层 103,可以采用氮化硅层、氮氧化硅层、氮化铝层、或氮氧化铝层等。在该实施例中,作为保护绝缘层 103,通过如下形成氮化硅层:将其上形成了直至具有缺陷的绝缘层 116 的多个层的衬底 100 加热至 100°C 到 400°C 的温度;引入去除了氢和湿气的包括高纯度氮的溅射气体;以及使用硅靶。

[0196] 在上述过程中去除了诸如氢或湿气的杂质,并使这些杂质的浓度保持得非常低,由此能够抑制氧化物半导体层的浅表部分中的背沟道侧上的寄生沟道的生成。

[0197] 因而,能够形成包括降低了诸如氢和氢化物的杂质的浓度的氧化物半导体层 132 的薄膜晶体管 130(参见图 2D)。

[0198] 即使在杂质扩散到具有缺陷的绝缘层 116 中之后,由于步骤中的热处理导致杂质朝向氧化物半导体层回移,起着阻挡层的作用的氧过量氧化物绝缘层 139 也仍防止杂质进入氧化物半导体层 132。因而,能够使氧化物半导体层 132 保持低杂质浓度。

[0199] 在薄膜晶体管 130 中,能够在所述氧化物半导体层中形成沟道形成区域,在所述氧化物半导体层中,氢被设定为小于等于  $5 \times 10^{19}/\text{cm}^3$ ,优选小于等于  $5 \times 10^{18}/\text{cm}^3$ ,更优选小于等于  $5 \times 10^{17}/\text{cm}^3$ ;去除氧化物半导体中的氢或 O-H 根;并且载流子浓度小于等于  $5 \times 10^{14}/\text{cm}^3$ ,优选小于等于  $5 \times 10^{12}/\text{cm}^3$ 。

[0200] 将氧化物半导体的能隙设为大于等于 2eV,优选大于等于 2.5eV,更优选大于等于 3eV,以尽可能地减少杂质(例如,形成施主的氢),并将氧化物半导体的载流子浓度设为小

于等于  $1 \times 10^{14}/\text{cm}^3$ , 优选小于等于  $1 \times 10^{12}/\text{cm}^3$ 。

[0201] 在将如此纯化的氧化物半导体用于薄膜晶体管 130 的沟道形成区域时, 即使在沟道宽度为 10nm 的情况下, 在 1V 和 10V 的漏电压以及处于 -5V 到 -20V 的范围中的栅电压下, 也仍获得小于等于  $1 \times 10^{-13}\text{A}$  的漏极电流。

[0202] 如上所述, 提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0203] (实施例 3)

[0204] 在该实施例中, 将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的另一例子。

[0205] 将参考图 3A 到 3E 描述该实施例中的半导体装置及其制造方法。

[0206] 图 3A 到 3E 示出了半导体装置的截面结构的例子。图 3A 到 3E 所示的薄膜晶体管 160 具有一种被称为沟道保护结构 (又称为沟道终止结构) 的底部栅极结构类型, 其又被称为反转交错薄膜晶体管。

[0207] 尽管将薄膜晶体管 160 描述为单栅极薄膜晶体管, 但是如果需要也可以形成包括多个沟道形成区域的多栅极薄膜晶体管。

[0208] 在下文中, 将参考图 3A 到 3D 描述在衬底 150 之上制造薄膜晶体管 160 的过程。

[0209] 首先, 在具有绝缘表面的衬底 150 之上形成导电膜, 之后, 通过第一光刻步骤形成栅电极层 151。注意, 可以通过喷墨法形成抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模将无需采用光掩模; 因而可以降低制造成本。

[0210] 可以将栅电极层 151 形成为具有单层或叠层结构, 其采用诸如钼、钛、铬、钽、钨、铝、铜、钨、或钽的金属材料或包括这些材料中的任意材料的合金材料作为其主要成分。

[0211] 之后, 在栅电极层 151 之上形成栅极绝缘层 152。

[0212] 在该实施例中, 通过等离子体 CVD 法形成具有 100nm 的厚度的氧氮化硅层作为栅极绝缘层 152。

[0213] 之后, 在所述栅极绝缘层 152 之上形成氧化物半导体膜, 并通过第二光刻步骤将其处理成岛状氧化物半导体层 171。在该实施例中, 采用基于 In-Ga-Zn-O 的金属氧化物靶通过溅射法形成氧化物半导体膜。

[0214] 将所述衬底放置到处于降低的压力下的处理室中, 并将其加热到低于  $400^\circ\text{C}$  的温度。在去除处理室中残余的湿气的同时, 引入去除了氢和湿气的溅射气体, 从而采用金属氧化物作为靶在衬底 150 之上形成氧化物半导体膜。为了去除处理室中残余的湿气, 优选采用俘获型真空泵。例如, 优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中, 氢原子、包括氢原子的化合物 (诸如,  $\text{H}_2\text{O}$ )、以及包括碳原子的化合物等被排出。因此, 能够降低在该膜形成室中形成的氧化物半导体膜中含有的杂质的浓度。

[0215] 作为膜形成条件的例子, 采用下述条件: 衬底和靶之间的距离为 100mm, 压力为 0.6Pa, 直流 (DC) 电源为 0.5kW, 气氛为氧气气氛 (氧气流量的比例为 100%)。优选采用脉冲直流 (DC) 电源, 因为可以减少在膜形成过程中生成的粉末物质 (又被称为颗粒或灰尘), 并且能够使膜厚度均匀。所述氧化物半导体膜优选具有 5nm 到 30nm (含端值) 的厚度。注意, 所述氧化物半导体膜的适当厚度根据材料而发生变化; 因此, 可以根据材料适当地确定

厚度。

[0216] 之后,在栅极绝缘层 152 和氧化物半导体层 171 之上形成具有缺陷的绝缘层 173。在具有缺陷的绝缘层 173 的形成过程中,在氧化物半导体层 171 和具有缺陷的绝缘层 173 之间形成氧过量混合区域 179(参见图 3B)。

[0217] 所述混合区域 179 是指氧化物半导体层 171 中含有的材料与上面的具有缺陷的绝缘层 173 中含有的材料的混合区域。通过提供所述混合区域,使得氧化物半导体层 171 和具有缺陷的绝缘层 173 之间的界面未得到清晰地界定;因而有利于氢从氧化物半导体层扩散到具有缺陷的绝缘层中。例如,在采用氧化硅层作为具有缺陷的绝缘层 173 时,所述混合区域 179 包括氧、硅以及氧化物半导体层中所包含的金属元素中的至少一种。

[0218] 如在该实施例中那般,在将氧化硅用于具有缺陷的绝缘层 116 并采用基于 In-Ga-Zn-O 的膜作为氧化物半导体的情况下,混合区域 179 包括氧、硅以及选自 In、Ga 和 Zn 中的至少一种金属元素。

[0219] 所述混合区域 179 可以具有 0.1nm 到 30nm(优选为 2nm 到 10nm)的厚度。在形成具有缺陷的绝缘层 173 时可以通过溅射法的膜形成条件控制混合区域 179 的厚度。如果在溅射法中将电源设置得较高,并且将衬底和靶之间的距离设置得较短,那么可以将混合区域 179 形成得较厚。在以较高的电源实施所述溅射法时,能够去除氧化物半导体层 171 的表面上吸收的水等。

[0220] 在氧化物半导体层 171 和具有缺陷的绝缘层 173 之间设置混合区域 179 促进了氧化物半导体层 171 中包含的氢原子、含有氢原子的化合物(诸如 H<sub>2</sub>O)、含有碳原子的化合物等扩散到具有缺陷的绝缘层 173 中,并且促进了其移动。

[0221] 混合区域 179 需要包含过量的氧,因此所述混合区域是采用含有大量的氧的溅射气体形成的,并且在形成混合区域 179 之后,可以调整溅射气体中的氧的量,以形成具有缺陷的绝缘层 173。

[0222] 具有缺陷的绝缘层 173 可以是任何具有很多缺陷的绝缘层,并且可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等代替氧化硅层。此外,可以采用氮化硅层、氮氧化硅层、氮化铝层、或氮氧化铝层等作为所述具有缺陷的绝缘层 173。

[0223] 在该实施例中,为了形成所述氧过量混合区域和氧化硅层,将在其上形成了直至岛状氧化物半导体层 171 的多个层的衬底 100 加热至室温或者低于 100℃ 的温度,引入去除了氢和湿气的含有高纯度氧的溅射气体,并且采用硅靶。

[0224] 在具有缺陷的绝缘层 173 的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0225] 例如,按照下述条件通过脉冲 DC 溅射法形成氧化硅膜:采用具有 6N 的纯度的掺硼的硅靶(电阻率为 0.01 Ω cm);衬底和靶之间的距离(T-S 距离)为 89mm;压力为 0.4Pa,直流(DC)电源为 6kW,气氛为氧气(氧气流量的比例为 100%)。膜厚度为 300nm。注意,可以采用石英(优选为合成石英)代替硅靶作为用于形成氧化硅膜的靶。采用氧气或者氧气和氩气的混合气体作为溅射气体。

[0226] 优选在去除处理室中的残余湿气的同时形成混合区域 179 和具有缺陷的绝缘层 173,从而使氧化物半导体层 171、混合区域 179 或具有缺陷的绝缘层 173 中不包含氢、氢氧



根或湿气。

[0227] 注意,可以采用氧氮化硅、氧化铝、或氮氧化铝等替代氧化硅来形成混合区域 179。

[0228] 之后,在具有缺陷的绝缘层 173 和氧化物半导体层 171 相互接触并且氧过量混合区域 179 插入在其间的状态下,在 100℃到 400℃的温度执行热处理。该热处理能够使氧化物半导体层 171 中含有的氢或湿气扩散到氧过量混合区域 179 和具有缺陷的绝缘层 173 中。由于在具有缺陷的绝缘层 173 和氧化物半导体层 171 之间设置了氧过量混合区域 179,因而岛状氧化物半导体层 171 中含有的诸如氢、氢氧根或湿气的杂质从氧化物半导体层 171 扩散到氧过量混合区域 179 中或通过所述氧过量混合区域 179 扩散到具有缺陷的绝缘层 173 中。

[0229] 设置于氧化物半导体层 171 和具有缺陷的绝缘层 173 之间的混合区域 179 含有过量的氧,因而具有很多作为缺陷的氧悬挂键,并且具有与诸如氢、湿气、氢氧根或氢化物的杂质的高的结合能。氧过量混合区域 179 的提供促进了氧化物半导体层 171 中含有的诸如氢、湿气、氢氧根或氢化物的杂质移动或扩散到具有缺陷的绝缘层 173 中。

[0230] 此外,在从氧化物半导体层 171 移除并扩散到具有缺陷的绝缘层 173 中的杂质向氧化物半导体层回移时,氧过量混合区域 179 起着保护层(阻挡层)的作用,其与杂质结合并使其稳定,以防止杂质进入氧化物半导体层。

[0231] 如上所述,通过从氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氢化物的杂质,能够提供具有减少的杂质的氧化物半导体层 162。此外,起着阻挡层的作用的氧过量混合区域 179 防止了已经扩散到具有缺陷的绝缘层 173 中的杂质再次进入氧化物半导体层 162;因而能够使氧化物半导体层 162 保持低杂质浓度。

[0232] 通过上述过程,能够形成其中降低了氢和氢化物的浓度的氧化物半导体层 162。

[0233] 与在实施例 2 中一样,可以提供氧过量氧化物绝缘层代替所述氧过量混合区域。氧过量氧化物绝缘层将产生与氧过量混合区域的作用类似的作用。

[0234] 在第三光刻步骤中,在所述具有缺陷的绝缘层 173 之上形成抗蚀剂掩模,并执行选择性蚀刻,以形成具有缺陷的绝缘层 166。之后,去除抗蚀剂掩模(参见图 3C)。

[0235] 之后,在所述栅极绝缘层 152、氧化物半导体层 162 和具有缺陷的绝缘层 166 之上形成导电膜。此后,通过第四光刻步骤形成抗蚀剂掩模,并执行选择性蚀刻,以形成源电极层 165a 和漏电极层 166b。之后,去除所述抗蚀剂掩模。

[0236] 作为所述源电极层 165a 和漏电极层 165b 的材料,可以给出选自 Al、Cr、Cu、Ta、Ti、Mo 和 W 的元素、含有这些元素中的任何元素作为成分的合金、或者含有这些元素中的任何元素的组合的合金等。此外,所述金属导电膜可以具有单层结构或者由两个或更多层构成的叠层结构。

[0237] 通过上述过程,能够形成包括其中降低了氢和氢化物的浓度的氧化物半导体层 162 的薄膜晶体管 160(参见图 3D)。

[0238] 如上所述,通过在形成氧化物半导体膜时去除反应气氛中残留的湿气,能够降低氧化物半导体膜中的氢和氢化物的浓度。此外,通过在氧化物半导体层之上提供具有缺陷的绝缘层,并在其间设置氧过量混合区域,使氧化物半导体层中的诸如氢或湿气的杂质扩散到具有缺陷的绝缘层中,由此能够降低氧化物半导体层中的氢和氢化物的浓度。因此,能够使所述氧化物半导体层稳定。

[0239] 即使在杂质扩散到具有缺陷的绝缘层 173 中之后,由于步骤中的热处理导致杂质朝向氧化物半导体层 162 回移,起着阻挡层的作用的氧过量混合区域 179 也仍防止杂质进入氧化物半导体层 162。因而,能够使氧化物半导体层 162 保持低杂质浓度。

[0240] 可以在所述具有缺陷的绝缘层之上提供保护绝缘层。在该实施例中,在具有缺陷的绝缘层 166、源电极层 165a 和漏电极层 165b 之上形成保护绝缘层 153。作为保护绝缘层 153,可以采用氮化硅膜、氮氧化硅膜、或氮化铝膜等。在该实施例中,采用氮化硅膜形成保护绝缘层 153(图 3E)。

[0241] 注意,可以在源电极层 165a、漏电极层 165b 和具有缺陷的绝缘层 166 之上进一步形成氧化物绝缘层,并且可以在所述氧化物绝缘层之上形成保护绝缘层 153。此外,可以在保护绝缘层 153 之上形成平坦化绝缘层。

[0242] 可以适当结合另一实施例实施该实施例。

[0243] 如上所述,提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0244] (实施例 4)

[0245] 在该实施例中,将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的另一例子。

[0246] 将参考图 4A 到 4C 描述该实施例中的半导体装置及其制造方法。

[0247] 尽管将薄膜晶体管 190 描述为单栅极薄膜晶体管,但是如果需要也可以形成包括多个沟道形成区域的多栅极薄膜晶体管。

[0248] 在下文中,将参考图 4A 到 4C 描述在衬底 140 之上制造薄膜晶体管 190 的过程。

[0249] 首先,在具有绝缘表面的衬底 140 之上形成导电膜,之后,通过第一光刻步骤形成栅电极层 181。在该实施例中,通过溅射法形成具有 150nm 的厚度的钨膜作为栅电极层 181。

[0250] 之后,在栅电极层 181 之上形成栅极绝缘层 142。在该实施例中,通过等离子体 CVD 法形成具有 100nm 的厚度的氧氮化硅层作为栅极绝缘层 142。

[0251] 之后,在栅极绝缘层 142 之上形成导电膜。通过第二光刻步骤,在所述导电膜之上形成抗蚀剂掩模,并执行选择性蚀刻;从而形成源电极层 195a 和漏电极层 195b。之后,去除所述抗蚀剂掩模。

[0252] 之后,形成氧化物半导体膜,并通过第三光刻步骤将其处理成岛状氧化物半导体层 141(参见图 4A)。在该实施例中,采用基于 In-Ga-Zn-O 的金属氧化物靶通过溅射法形成氧化物半导体膜。

[0253] 将所述衬底放置到处于降低的压力下的处理室中,并将其加热到低于 400°C 的温度。在去除处理室中残余的湿气的同时,引入去除了氢和湿气的溅射气体,以采用金属氧化物作为靶在衬底 140 之上形成氧化物半导体膜。为了去除处理室中残余的湿气,优选采用俘获型真空泵。例如,优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中,氢原子、包括氢原子的化合物(诸如 H<sub>2</sub>O)、以及包括碳原子的化合物等被排出。因此,能够降低在该膜形成室中形成的氧化物半导体膜中含有的杂质的浓度。

[0254] 作为膜形成条件的例子,采用下述条件:衬底和靶之间的距离为 100mm,压力为 0.6Pa,直流(DC)电源为 0.5kW,气氛为氧气气氛(氧气流量的比例为 100%)。优选采用脉

冲直流 (DC) 电源, 因为可以减少在膜形成过程中生成的粉末物质 (又被称为颗粒或灰尘), 并且能够使膜厚度均匀。所述氧化物半导体膜优选具有 5nm 到 30nm (含端值) 的厚度。注意, 所述氧化物半导体膜的适当厚度根据材料而发生变化; 因此, 可以根据材料适当地确定厚度。

[0255] 之后, 在栅极绝缘层 142、氧化物半导体层 141、源电极层 195a 和漏电极层 195b 之上形成具有缺陷的绝缘层 196。在具有缺陷的绝缘层 196 的形成过程中, 在氧化物半导体层 141 和具有缺陷的绝缘层 196 之间形成氧过量混合区域 199。

[0256] 所述混合区域是指氧化物半导体层中含有的材料与上面的具有缺陷的绝缘层中含有的材料的混合区域。通过提供所述混合区域, 使得氧化物半导体层和具有缺陷的绝缘层之间的界面未得到清晰地界定; 因而有利于氢从氧化物半导体层扩散到具有缺陷的绝缘层中。例如, 在采用氧化硅层作为具有缺陷的绝缘层时, 所述混合区域包括氧、硅以及氧化物半导体层中包含的金属元素中的至少一种。

[0257] 就该实施例而言, 在将氧化硅用于具有缺陷的绝缘层 196 并采用基于 In-Ga-Zn-O 的氧化物作为氧化物半导体的情况下, 混合区域 199 包括氧、硅以及选自 In、Ga 和 Zn 的至少一种金属元素。

[0258] 所述混合区域 199 可以具有 0.1nm 到 30nm (优选为 2nm 到 10nm) 的厚度。可以在形成具有缺陷的绝缘层 196 时通过溅射法的膜形成条件来控制混合区域 199 的厚度。如果在溅射法中将电源设置得较高, 将衬底和靶之间的距离设置得较短, 那么可以将混合区域 199 形成得较厚。在以较高的电源进行所述溅射法时, 能够去除氧化物半导体层 141 的表面上吸收的水等。

[0259] 在氧化物半导体层 141 和具有缺陷的绝缘层 196 之间提供混合区域 199 促进了氧化物半导体层 141 中包含的氢原子、含有氢原子的化合物 (诸如  $H_2O$ )、含有碳原子的化合物等扩散到具有缺陷的绝缘层 196 中, 并且促进了其移动。

[0260] 混合区域 199 需要包含过量的氧, 因此所述混合区域是采用含有大量的氧的溅射气体形成的, 并且在形成混合区域 199 之后, 可以调整溅射气体中的氧的量, 以形成具有缺陷的绝缘层 196。

[0261] 具有缺陷的绝缘层 196 可以是任何具有很多缺陷的绝缘层, 并且可以采用氮化硅层、氧化铝层、或氮化铝层等代替氧化硅层。此外, 还可以采用氮化硅层、氮氧化硅层、氮化铝层、或氮氧化铝层等作为具有缺陷的绝缘层 196。

[0262] 在该实施例中, 为了形成氧过量混合区域和氧化硅层, 将在其上形成了直至岛状氧化物半导体层 141、源电极层 195a 和漏电极层 195b 的多个层的衬底 140 加热至室温或者低于  $100^{\circ}C$  的温度, 引入去除了氢和湿气的含有高纯度氧的溅射气体, 并且采用硅靶。

[0263] 在具有缺陷的绝缘层 196 的形成过程中采用的溅射气体优选是高纯度气体, 在所述气体中, 使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0264] 例如, 按照下述条件通过脉冲 DC 溅射法形成氧化硅膜: 采用具有 6N 纯度的掺硼的硅靶 (电阻率为  $0.01 \Omega \text{ cm}$ ); 衬底和靶之间的距离 (T-S 距离) 为 89mm; 压力为 0.4Pa, 直流 (DC) 电源为 6kW, 气氛为氧气 (氧气流量的比例为 100%)。膜厚度为 300nm。注意, 可以采用石英 (优选为合成石英) 代替硅靶作为用于形成氧化硅膜的靶。可以采用氧气或者氧气

和氩气的混合气体作为溅射气体。

[0265] 优选在去除处理室中的残余湿气的同时形成混合区域 199 和具有缺陷的绝缘层 196, 以使氧化物半导体层 141、具有缺陷的绝缘层 173 或混合区域 179 中不包含氢、氢氧根或湿气。

[0266] 注意, 可以采用氧氮化硅、氧化铝、氧氮化铝等替代氧化硅形成混合区域 199。

[0267] 之后, 在具有缺陷的绝缘层 196 之上形成保护绝缘层 183。作为保护绝缘层 183, 采用氮化硅膜、氮氧化硅膜、或氮化铝膜等。作为保护绝缘层 183, 通过下述操作形成氮化硅膜: 将其上形成了直至具有缺陷的绝缘层 196 的多个层的衬底 140 加热至 100°C 到 400°C 的温度; 引入去除了氢和湿气的包括高纯度氮的溅射气体; 以及采用硅靶。

[0268] 在该实施例中, 在保护绝缘层 183 的形成过程中在 100°C 到 400°C 的温度对衬底 140 执行热处理。

[0269] 该热处理能够使氧化物半导体层 141 中含有的氢或湿气扩散到氧过量混合区域 199 和具有缺陷的绝缘层 196 中。由于在岛状氧化物半导体层 141 和氧化物绝缘层 196 之间提供了氧过量混合区域 199, 因而岛状氧化物半导体层 141 中含有的诸如氢、氢氧根或湿气的杂质从氧化物半导体层 141 扩散到氧过量混合区域 199 中或通过所述氧过量混合区域 199 扩散到氧化物绝缘层 196 中。

[0270] 设置于氧化物半导体层 141 和具有缺陷的绝缘层 196 之间的混合区域 199 含有过量的氧, 因而具有很多作为缺陷的氧悬挂键, 并且具有与诸如氢、湿气、氢氧根或氢化物的杂质的高的结合能。氧过量混合区域 199 的提供促进了氧化物半导体层 141 中含有的诸如氢、湿气、氢氧根或氢化物的杂质扩散并移动到具有缺陷的绝缘层 196 中。

[0271] 此外, 在从氧化物半导体层 141 移除并扩散到具有缺陷的绝缘层 196 中的杂质向氧化物半导体层回移时, 氧过量混合区域 199 起着保护层(阻挡层)的作用, 其与杂质结合并使其稳定, 以防止杂质进入氧化物半导体层。

[0272] 如上所述, 通过从氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氢化物的杂质, 能够提供具有减少的杂质的氧化物半导体层 192。此外, 起着阻挡层的作用的氧过量混合区域 199 防止了已经扩散到具有缺陷的绝缘层 196 中的杂质再次进入氧化物半导体层 192; 因而能够使氧化物半导体层 192 保持低杂质浓度。

[0273] 通过上述过程, 能够形成包括其中降低了氢和氢化物的浓度的氧化物半导体层 192 的薄膜晶体管 190(参见图 4C)。

[0274] 与在实施例 2 中一样, 可以提供氧过量氧化物绝缘层代替所述氧过量混合区域。氧过量氧化物绝缘层将产生与氧过量混合区域的作用类似的作用。

[0275] 如上所述, 通过在形成氧化物半导体膜时去除反应气氛中残留的湿气, 能够降低氧化物半导体膜中的氢和氢化物的浓度。此外, 通过在氧化物半导体层之上提供具有缺陷的绝缘层并且氧过量混合区域设置在其间, 使氧化物半导体层中的诸如氢或湿气的杂质扩散到具有缺陷的绝缘层中, 由此能够降低氧化物半导体层中的氢和氢化物的浓度。因此, 能够使所述氧化物半导体层稳定。

[0276] 即使在杂质扩散到具有缺陷的绝缘层 196 中之后, 由于步骤中的热处理导致杂质朝向氧化物半导体层 192 回移, 起着阻挡层的作用的氧过量混合区域 199 也将防止杂质进入氧化物半导体层 192。因而, 能够使氧化物半导体层 192 保持低杂质浓度。

[0277] 该实施例可以适当地与另一实施例结合实施。

[0278] 如上所述,提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0279] (实施例 5)

[0280] 在该实施例中将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的另一例子。可以按照与上面的实施例中描述的类似的方式形成与上面的实施例中相同的部分或者功能相似的部分,还可以按照与上面的实施例中描述的类似的方式执行与上面的实施例中类似的步骤,因而将省略重复的描述。此外,也不再重复对相同部分的详细说明。

[0281] 将参考图 5A 到 5E 描述该实施例中的半导体装置及其制造方法。

[0282] 图 5A 到 5E 示出了半导体装置的截面结构的例子。图 5A 到 5E 所示的薄膜晶体管 310 具有一种底部栅极结构类型,其又被称为反转交错薄膜晶体管。

[0283] 尽管将薄膜晶体管 310 描述为单栅极薄膜晶体管,但是如果需要也可以形成包括多个沟道形成区域的多栅极薄膜晶体管。

[0284] 在下文中,将参考图 5A 到 5E 描述在衬底 300 之上制造薄膜晶体管 310 的过程。

[0285] 首先,在具有绝缘表面的衬底 300 之上形成导电膜,之后,通过第一光刻步骤形成栅电极层 311。注意,可以通过喷墨法形成抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模将无需采用光掩模;因而可以降低制造成本。

[0286] 尽管对可以用作具有绝缘表面的衬底 300 的衬底没有具体的限制,但是所述衬底仍然需要具有至少足以耐受后面执行的热处理的耐热性。可以采用由钡硼硅酸盐玻璃或铝硼硅酸盐玻璃等形成的玻璃衬底。

[0287] 作为玻璃衬底,如果后面执行的热处理的温度高,那么优选采用应变点为 730°C 或更高的玻璃衬底。作为玻璃衬底,例如,采用诸如铝硅酸盐玻璃、铝硼硅酸盐玻璃、或钡硼硅酸盐玻璃的玻璃材料。注意,通过使含有的氧化钡 (BaO) 的量高于氧化硼的量,能够获得耐热的并且更加实际的玻璃衬底。因此,优选采用所含有的 BaO 比  $B_2O_3$  多的玻璃衬底。

[0288] 注意,可以采用诸如陶瓷衬底、石英衬底或蓝宝石衬底的由绝缘体形成的衬底来代替上述玻璃衬底。替代地,可以采用晶化玻璃等。

[0289] 可以在衬底 300 和栅电极层 311 之间提供起着基底膜的作用的绝缘膜。所述基底膜具有防止杂质元素从衬底 300 扩散出来的作用,并且可以将其形成为具有单层或者叠层结构,所述结构包括氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一者或多者。

[0290] 可以将栅电极层 311 形成为具有单层或叠层结构,其采用诸如钼、钛、铬、钽、钨、铝、铜、钆、或铈的金属材料或者包括这些材料中的任意材料的合金材料作为其主要成分。

[0291] 例如,作为栅电极层 311 的两层结构,优选采用其中在铝层之上形成钼层的两层结构、其中在铜层之上形成钼层的两层结构、其中在铜层之上形成氮化钛层或氮化钽层的两层结构、其中在氮化钛层之上形成钼层的两层结构、或者其中在氮化钨层之上形成钨层的两层结构。作为三层结构,优选采用其中叠置了钨层或氮化钨层、铝和硅的合金或者铝和钛的合金的层、以及氮化钛层或钛层的叠层结构。

[0292] 之后,在栅电极层 311 之上形成栅极绝缘层 302。

[0293] 可以通过等离子体 CVD 法或溅射法等将栅极绝缘层 302 形成为具有单层或叠层结构,其包括氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、氧化铝层、或氧化钪层。例如,

可以通过等离子体 CVD 法采用含有  $\text{SiH}_4$ 、氧和氮的淀积气体形成氮化硅层。栅极绝缘层 302 具有 100nm 到 500nm (含端值) 的厚度。在叠层结构的情况下,按顺序叠置具有 50nm 到 200nm (含端值) 的厚度的第一栅极绝缘层以及具有 5nm 到 300nm (含端值) 的厚度的第二栅极绝缘层。

[0294] 在该实施例中,通过等离子体 CVD 法形成具有 100nm 的厚度的氮化硅层作为栅极绝缘层 302。

[0295] 之后,在栅极绝缘层 302 之上形成具有 2nm 到 200nm (含端值) 的厚度的氧化物半导体膜 330。

[0296] 注意,在通过溅射法形成氧化物半导体膜 330 之前,优选通过引入了氩气并且生成等离子体的反溅射去除附着至栅极绝缘层 302 的表面的灰尘。注意,可以采用氮气、氦气、或氧气等代替氩气氛。

[0297] 作为氧化物半导体膜 330,采用基于 In-Ga-Zn-O 的膜、基于 In-Sn-Zn-O 的氧化物半导体膜、基于 In-Al-Zn-O 的氧化物半导体膜、基于 Sn-Ga-Zn-O 的氧化物半导体膜、基于 Al-Ga-Zn-O 的氧化物半导体膜、基于 Sn-Al-Zn-O 的氧化物半导体膜、基于 In-Zn-O 的氧化物半导体膜、基于 Sn-Zn-O 的氧化物半导体膜、基于 Al-Zn-O 的氧化物半导体膜、基于 In-O 的氧化物半导体膜、基于 Sn-O 的氧化物半导体膜、或者基于 Zn-O 的氧化物半导体膜。在该实施例中,采用基于 In-Ga-Zn-O 的金属氧化物靶通过溅射法形成氧化物半导体膜 330。图 5A 示出了该阶段的截面图。此外,可以在稀有气体 (通常为氩气) 气氛、氧气气氛、或者稀有气体 (通常为氩气) 和氧气的气氛中通过溅射法形成氧化物半导体膜 330。在采用溅射法形成膜的情况下,可以采用包含 2wt% 到 10wt% (含端值) 的  $\text{SiO}_2$  的靶。

[0298] 作为用于通过溅射法形成氧化物半导体膜 330 的靶,可以采用包括氧化锌作为其主要成分的金属氧化物。可以采用的金属氧化物靶的另一个例子是含有 In、Ga 和 Zn 的金属氧化物靶 (具有  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$  [摩尔比] 的成分比)。作为包括 In、Ga 和 Zn 的金属氧化物靶,可以采用具有  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$  [摩尔比] 的成分比的靶,或者具有  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$  [摩尔比] 的成分比的靶。所述金属氧化物靶的填充系数为 90% 到 100% (含端值),优选为 95% 到 99.9% (含端值)。通过采用具有高填充系数的金属氧化物靶,所形成的氧化物半导体膜具有高的密度。

[0299] 在氧化物半导体膜 330 的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0300] 将所述衬底放置到处于降低的压力下的处理室中,并将衬底的温度设置为  $100^\circ\text{C}$  到  $600^\circ\text{C}$  (含端值),优选设置为  $200^\circ\text{C}$  到  $400^\circ\text{C}$  (含端值)。通过在对衬底加热的同时形成氧化物半导体膜,能够降低所形成的氧化物半导体膜的杂质浓度。此外,能够降低溅射造成的损伤。在去除处理室中残余的湿气的同时,引入去除了氢和湿气的溅射气体,来采用金属氧化物作为靶在衬底 300 之上形成氧化物半导体膜 330。为了去除处理室中残余的湿气,优选采用俘获型真空泵。例如,优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中,例如,氢原子、诸如水 ( $\text{H}_2\text{O}$ ) 的包括氢原子的化合物 (以及优选的,包括碳原子的化合物) 被排出。因此,能够降低在该膜形成室中形成的氧化物半导体膜中含有的杂质的浓度。

[0301] 作为膜形成条件的例子,采用下述条件:衬底和靶之间的距离为 100mm,压力为 0.6Pa,直流(DC)电源为 0.5kW,气氛为氧气气氛(氧气流量的比例为 100%)。优选采用脉冲直流(DC)电源,因为可以减少在膜形成过程中生成的粉末物质(又被称为颗粒或灰尘),并且能够使膜厚度均匀。所述氧化物半导体膜优选具有 5nm 到 30nm(含端值)的厚度。注意,所述氧化物半导体膜的适当的厚度根据材料而发生变化;因此可以根据材料适当地确定厚度。

[0302] 之后,通过第二光刻步骤将所述氧化物半导体膜 330 处理成岛状氧化物半导体层。注意,可以通过墨水喷射法形成用于形成所述岛状氧化物半导体层的抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模将无需采用光掩模;因而可以降低制造成本。

[0303] 之后,对氧化物半导体层执行第一热处理。可以通过该第一热处理执行氧化物半导体层的脱水或脱氢。在 400°C 到 750°C(含端值)的温度,优选在大于等于 400°C 并且低于衬底的应变点的温度,执行所述第一热处理。这里,将衬底引入到作为一种热处理设备的电炉中,并在氮气气氛中,以 450°C 的温度对氧化物半导体层执行热处理 1 小时。此后,避免氧化物半导体层暴露于空气,并且避免使其再次含有水或氢;由此获得了氧化物半导体层 331(参见图 5B)。

[0304] 注意,热处理设备不限于电炉,可以提供具有通过来自加热器(诸如,电阻加热器)的热传导或热辐射对对象加热的装置的设备。例如,可以采用快速热退火(RTA)设备,诸如,气体快速热退火(GRTA)设备或灯快速热退火(LRTA)设备。LRTA 设备是通过灯发射的光辐射(电磁波)对对象加热的设备,所述灯诸如卤素灯、金属卤化物灯、氙弧灯、碳弧灯、高压钠灯或高压水银灯。GRTA 设备是采用高温气体进行热处理的设备。作为所述气体,采用不会因热处理与所述对象发生反应的惰性气体,例如,氮气或诸如氩气的稀有气体。

[0305] 例如,作为所述第一热处理,可以执行 GRTA,其中,将衬底移到被加热至温度高达 650°C 到 700°C 的惰性气体中,对其加热几分钟,并将其从被加热至高温的惰性气体中移出。采用 GRTA 能够实现短时间段的高温热处理。

[0306] 注意,在第一热处理中,优选使氮气或者诸如氦气、氖气或氩气的稀有气体中不包含湿气、氢等。替代地,被引入到热处理设备中的氮气或者诸如氦气、氖气或氩气的稀有气体优选具有 6N(99.9999%)或更高的纯度,更优选具有 7N(99.99999%)或更高的纯度(也就是说,杂质浓度为 1ppm 或更低,优选为 0.1ppm 或更低)。

[0307] 此外,根据第一热处理的条件或者氧化物半导体层的材料,可以使氧化物半导体层结晶化成微晶膜或多晶膜。例如,可以使所述氧化物半导体层结晶化成具有 90%或更高或者 80%或更高的结晶度的微晶氧化物半导体膜。此外,根据第一热处理的条件或者氧化物半导体层的材料,所述氧化物半导体层可以变成不含有晶体成分的非晶氧化物半导体层。所述氧化物半导体层可以变成使微晶部分(具有 1nm 到 20nm(含端值)(典型地,2nm 到 4nm(含端值))的粒径)混合到非晶氧化物半导体中的氧化物半导体膜。

[0308] 可以在将氧化物半导体膜 330 处理成岛状氧化物半导体层之前对其执行所述的对氧化物半导体层的第一热处理。在这种情况下,在所述第一热处理之后,将衬底从热处理设备中取出,并对其进行光刻步骤。

[0309] 可以在任何下述时机执行所述具有对氧化物半导体层脱水或脱氢作用的热处理:在形成氧化物半导体层之后;在氧化物半导体层之上形成源电极层或漏电极层之后;以及

在源电极层和漏电极层之上形成保护绝缘层之后。

[0310] 此外,在栅极绝缘层 302 中形成接触孔的情况下,可以在对氧化物半导体膜 330 脱水或脱氢之前或之后执行所述接触孔的形成。

[0311] 注意,对氧化物半导体膜的蚀刻不限于湿法蚀刻,其可以是干法蚀刻。

[0312] 根据材料适当地调整蚀刻条件(例如,蚀刻剂、蚀刻时间和温度),以使得能够将所述膜蚀刻成预期形状。

[0313] 之后,在栅极绝缘层 302 和氧化物半导体层 331 之上形成导电膜。可以通过溅射法或者真空蒸镀法形成所述导电膜。作为所述第二导电膜的材料,可以给出选自铝(Al)、铬(Cr)、铜(Cu)、钽(Ta)、钛(Ti)、钼(Mo)和钨(W)的元素、含有这些元素中的任何元素作为成分的合金、或者含有这些元素中的任何元素的组合的合金等。此外,可以采用选自锰(Mn)、镁(Mg)、锆(Zr)、铍(Be)和钍(Th)中的一种或多种材料。此外,所述导电膜可以具有单层结构或者由两个或更多层的叠层结构。例如,可以给出由含有硅的铝膜的单层结构、在铝膜之上叠置了钛膜的两层结构、按顺序叠置了钛膜、铝膜和钛膜的三层结构。替代地,可以采用含有铝(Al)以及选自钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)和钪(Sc)中的一种或多种元素的膜、合金膜或氮化物膜。

[0314] 当在形成导电膜之后执行热处理的情况下,所述导电膜优选具有足以耐受热处理的耐热性。

[0315] 通过第三光刻步骤,在所述导电膜之上形成抗蚀剂掩模,并执行选择性蚀刻;从而形成源电极层 315a 和漏电极层 315b。之后,去除抗蚀剂掩模(参见图 5C)。

[0316] 采用紫外线、KrF 激光或 ArF 激光来用于在第三光刻步骤中形成抗蚀剂掩模的曝光。后面要形成的薄膜晶体管的沟道长度 L 取决于在氧化物半导体层 331 之上彼此相邻的源电极层底部和漏电极层底部之间的间隔宽度。注意,在对小于 25nm 的沟道长度 L 执行曝光时,采用具有几纳米到几十纳米的极短波长的远紫外线曝光,以用于在第三光刻步骤中形成抗蚀剂掩模。采用远紫外线曝光将得到高分辨率和大视野深度。因此,能够将后面所要形成的薄膜晶体管的沟道长度 L 设为 10nm 到 1000nm(含端值)。因而,能够提高电路的操作速度,并且由于截止状态电流极小,因而能够实现低功耗。

[0317] 注意,适当地调整每种材料和蚀刻条件,以使得不会因蚀刻导电膜而去除氧化物半导体层 331。

[0318] 在该实施例中,采用 Ti 膜作为导电膜,采用基于 In-Ga-Zn-O 的氧化物半导体作为氧化物半导体层 331,采用过氧化氢氨(氨、水和过氧化氢的混合物)作为蚀刻剂。

[0319] 注意,在第三光刻步骤中,在某些情况下,可以对氧化物半导体层 331 部分蚀刻,使其成为具有凹槽(凹陷部分)的氧化物半导体层。可以通过喷墨法形成用于形成源电极层 315a 和漏电极层 315b 的抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模将无需采用光掩模;因而可以降低制造成本。

[0320] 此外,可以在氧化物半导体层与源电极层 315a 和漏电极层 315b 之间形成氧化物导电层。可以依次形成所述氧化物导电层以及用于形成所述源电极层和漏电极层的金属层。所述氧化物导电层能够起到源极区和漏极区的作用。

[0321] 当在氧化物半导体层 331 与源电极层 315a 和漏电极层 315b 之间提供作为源极区和漏极区的氧化物导电层时,所述源极区和漏极区能够具有较低的电阻,因而晶体管能够



高速工作。

[0322] 此外,为了减少光刻步骤中采用的光掩模的数量,以及减少光刻步骤的数量,可以利用多色调掩模执行蚀刻步骤,所述多色调掩模是使通过其透射的光具有多个强度的曝光掩模。采用多色调掩模形成的抗蚀剂掩模具有多个厚度,并且还可以通过蚀刻改变其形状,因此可以将其用于多个蚀刻步骤当中,以提供不同的图案。因此,可以采用一个多色调掩模形成对应于至少两种不同图案的抗蚀剂掩模。因而,能够减少曝光掩模的数量,而且还能够减少对应的光刻步骤的数量,由此能够实现工艺过程的简化。

[0323] 之后,执行采用诸如  $N_2O$ 、 $N_2$  或 Ar 的气体的等离子体处理。通过该等离子体处理,去除了氧化物半导体层的暴露表面吸收的水等。可以采用氧气和氩气的混合气体执行等离子体处理。

[0324] 之后,在栅极绝缘层 302、氧化物半导体层 331、源电极层 315a 和漏电极层 315b 之上形成氧过量氧化物绝缘层 319。在该实施例中,将氧过量氧化物绝缘层 319 形成为在氧化物半导体层 331 不与源电极层 315a 或漏电极层 315b 重叠的区域中与氧化物半导体层 331 接触。

[0325] 在该实施例中,为了形成作为氧过量氧化物绝缘层 319 的氧化硅层 ( $SiO_{2+x}$ , 其中, x 优选大于等于 0 且小于 3), 将其上形成了直至源电极层 315a 和漏电极层 315b 的多个层的衬底 300 加热至室温或者低于  $100^\circ C$  的温度,引入去除了氢或湿气的包括高纯度氧的溅射气体,并使用硅靶。所述氧过量氧化物绝缘层 319 的厚度可以为 0.1nm 到 30nm (优选为 2nm 到 10nm)。

[0326] 在氧过量氧化物绝缘层 319 的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氯化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0327] 例如,按照下述条件通过脉冲 DC 溅射法形成氧化硅层:采用具有 6N 的纯度的掺硼的硅靶(电阻率为  $0.01 \Omega \text{ cm}$ );衬底和靶之间的距离(T-S 距离)为 89mm;压力为 0.4Pa,直流(DC)电源为 6kW,气氛为氧气(氧气流量的比例为 100%)。注意,可以采用石英(优选为合成石英)作为靶以替代硅靶来形成所述氧化硅层。可以采用氧气或者氧气和氩气的混合气体作为溅射气体。

[0328] 注意,作为氧化硅层的替代,可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等作为氧过量氧化物绝缘层 319。

[0329] 之后,在不暴露于空气的情况下在氧过量氧化物绝缘层 319 之上形成具有缺陷的绝缘层 316。可以在同一处理室中采用同一靶形成氧过量氧化物绝缘层 319 和具有缺陷的绝缘层 316。

[0330] 在该实施例中,通过溅射法形成 200nm 厚的氧化硅层作为具有缺陷的绝缘层 316。膜形成过程中的衬底温度可以为室温到  $300^\circ C$  (含端值)。在该实施例中,衬底的温度为  $100^\circ C$ 。此外,可以在稀有气体(通常为氩气)气氛、氧气气氛、或者稀有气体(通常为氩气)和氧气的气氛中执行通过溅射法的氧化硅膜的形成。可以采用氧化硅靶或硅靶作为靶。例如,可以采用硅靶在氧气和氮气的气氛中通过溅射法形成氧化硅层。

[0331] 具有缺陷的绝缘层 316 可以是任何具有很多缺陷的绝缘层,但是其优选是不含有诸如湿气、氢原子或 OH 的杂质并且防止所述杂质从外部进入的无机绝缘膜。通常可以采

用氧氮化硅层、氧化铝层、或氧氮化铝层等替代氧化硅层。此外，还可以采用氮化硅层、氮氧化硅层、氮化铝层、或氮氧化铝层等作为具有缺陷的绝缘层 316。

[0332] 优选在去除处理室中的残余湿气的同时形成具有缺陷的绝缘层 316，从而使氧化物半导体层 331 或具有缺陷的绝缘层 316 中不包含氢、氢氧根或湿气。

[0333] 为了去除处理室中残余的湿气，优选采用俘获型真空泵。例如，优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中，例如，氢原子和包括氢原子的化合物（诸如水（H<sub>2</sub>O））被排出。因此，能够降低在该膜形成室中形成的具有缺陷的绝缘层 316 中含有的杂质的浓度。

[0334] 在具有缺陷的绝缘层 316 的形成过程中采用的溅射气体优选是高纯度气体，在所述气体中，使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0335] 之后，在惰性气体气氛或者氧气气氛中执行第二热处理（优选在 200℃ 到 400℃（含端值）的温度，例如，在 250℃ 到 350℃（含端值）的温度）。例如，在氮气气氛中在 250℃ 的温度执行第二热处理 1 个小时。在第二热处理中，在使氧化物半导体层的一部分（沟道形成区域）与氧化物绝缘层 319 接触的同时对氧化物半导体层的所述部分加热。

[0336] 该热处理能够使氧化物半导体层 331 中包含的氢或湿气扩散到氧过量氧化物绝缘层 319 和具有缺陷的绝缘层 316 中。由于在氧化物半导体层 331 和具有缺陷的绝缘层 316 之间提供了氧过量氧化物绝缘层 319，因而岛状氧化物半导体层 331 中包含的诸如氢、氢氧根或湿气的杂质从氧化物半导体层 331 扩散到氧过量氧化物绝缘层 319 中或者通过氧过量氧化物绝缘层 319 扩散到具有缺陷的绝缘层 316 中。

[0337] 设置于氧化物半导体层 331 和具有缺陷的绝缘层 316 之间的氧化物绝缘层 319 含有过量的氧，因而具有很多作为缺陷的氧悬挂键，并且具有与诸如氢、湿气、氢氧根或氢化物的杂质的高的结合能。氧过量氧化物绝缘层 319 的提供促进了氧化物半导体层 331 中含有的诸如氢、湿气、氢氧根或氢化物的杂质扩散并移动到具有缺陷的绝缘层 316 中。

[0338] 此外，在已经从氧化物半导体层 331 移除并扩散到具有缺陷的绝缘层 316 中的杂质向氧化物半导体层回移时，氧过量氧化物绝缘层 319 起着保护层（阻挡层）的作用，其与杂质结合并使其稳定，以防止杂质进入氧化物半导体层。

[0339] 如上所述，通过从氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氢化物的杂质，能够提供具有减少的杂质的氧化物半导体层 312。此外，起着阻挡层的作用的氧过量氧化物绝缘层 319 防止了已经扩散到具有缺陷的绝缘层 316 中的杂质再次进入氧化物半导体层；因而能够使氧化物半导体层 312 保持低杂质浓度。

[0340] 注意，用于使诸如氢的杂质从氧化物半导体层扩散到具有缺陷的绝缘层中的热处理并不需要与第二热处理结合，其可以单独执行。

[0341] 在上述步骤中，对所形成的氧化物半导体膜执行用于脱水或脱氢的热处理，由此使所述氧化物半导体膜处于氧缺乏状态，并降低其电阻，也就是说变成 n 型层，之后，形成与所述氧化物半导体层接触的氧化物绝缘层，这使得所述氧化物半导体层的一部分处于氧过量状态。结果，与栅电极层 311 重叠的沟道形成区域 313 变成 i 型区域。这时，以自对准的方式形成高电阻源极区 314a 和高电阻漏极区 314b，所述高电阻源极区 314a 具有至少高于沟道形成区域 313 的载流子浓度，并且与源电极层 315a 重叠，所述高电阻漏极区 314b 具

有至少高于沟道形成区域 313 的载流子浓度,并且与漏电极层 315b 重叠。通过上述步骤形成了薄膜晶体管 310(参见图 5D)。

[0342] 尽管在该实施例中描述了其中形成氧过量氧化物绝缘层的例子,但是也可以像实施例 1 中那样提供氧过量混合区域代替氧过量氧化物绝缘层。氧过量混合区域将产生与氧过量氧化物绝缘层的作用类似的作用。

[0343] 可以进一步在空气中在 100°C 到 200°C(含端值)的温度执行 1 小时到 30 小时(含端值)的热处理。在该实施例中,在 150°C 的温度执行热处理 10 小时。可以在固定加热温度执行该热处理。替代地,可以反复地多次执行如下的加热温度的变化:使加热温度从室温升高至 100°C 到 200°C(含端值)的温度,之后降低至室温。此外,可以在形成所述具有缺陷的绝缘层之前,在降低的压力下执行该热处理。在降低的压力下,能够缩短热处理时间。借助该热处理,将氢从氧化物半导体层引入到具有缺陷的绝缘层;因而能够获得常断型薄膜晶体管。因此,能够提高半导体装置的可靠性。

[0344] 通过在氧化物半导体层与漏电极层 315b(或者源电极层 315a)重叠的部分中形成高电阻漏极区 314b(或者高电阻源极区 314a),能够提高薄膜晶体管的可靠性。具体地,通过形成高电阻漏极区 314b,电导率能够从漏电极层 315b 到高电阻漏极区 314b 和沟道形成区域 313 逐步发生变化。因此,当薄膜晶体管在漏电极层 315b 连接至用于提供高电源电位 VDD 的布线的情况下工作时,所述高电阻漏极区起着缓冲器的作用,并且即使在栅电极层 311 和漏电极层 315b 之间施加了高电场,也不会局部地施加高电场;因而能够提高晶体管的击穿电压。

[0345] 此外,在氧化物半导体层的厚度小于等于 15nm 的情况下,在所述氧化物半导体层中沿整个厚度方向形成高电阻源极区或高电阻漏极区。在氧化物半导体层的厚度为 30nm 到 50nm(含端值)厚的情况下,在氧化物半导体层的一部分中,即,在氧化物半导体层中的与源电极层或者漏电极层接触的区域中及其附近,电阻降低,并形成高电阻源极区或高电阻漏极区,同时使氧化物半导体层中的接近栅极绝缘膜的区域成为 i 型区域。

[0346] 可以在所述具有缺陷的绝缘层 316 之上额外提供保护绝缘层。例如,通过 RF 溅射法形成氮化硅膜。由于 RF 溅射法具有高的生产率,因而优选采用其作为保护绝缘层的膜形成方法。采用不包含诸如湿气、氢离子和 OH 的杂质并且防止其从外部进入的无机绝缘膜形成所述保护绝缘层;例如,采用氮化硅膜、氮化铝膜、氮氧化硅膜、或氮氧化铝膜等。在该实施例中,采用氮化硅膜形成保护绝缘层 303 作为所述保护绝缘层(参见图 5E)。

[0347] 在该实施例中,作为保护绝缘层 303,通过如下形成氮化硅膜:将其上形成了直至具有缺陷的绝缘层 316 的多个层的衬底 300 加热至 100°C 到 400°C 的温度;引入去除了氢和湿气的包括高纯度氮的溅射气体;以及使用硅靶。在该步骤中,与具有缺陷的绝缘层 316 的情况一样,也优选在去除处理室中的残余湿气的同时形成保护绝缘层 303。

[0348] 可以在保护绝缘层 303 之上提供用于平坦化的平坦化绝缘层。

[0349] 如上所述,通过在形成氧化物半导体膜时去除反应气氛中残留的湿气,能够降低氧化物半导体膜中的氢和氢化物的浓度。此外,通过在氧化物半导体层之上提供具有缺陷的绝缘层,并在其间设置氧过量混合区域,使氧化物半导体层中的诸如氢或湿气的杂质扩散到具有缺陷的绝缘层中,由此能够降低氧化物半导体层中的氢和氢化物的浓度。因此,能够使所述氧化物半导体层稳定。

[0350] 即使在杂质扩散到具有缺陷的绝缘层 316 中之后,由于步骤中的热处理的原因杂质朝向氧化物半导体层 312 回移,起着阻挡层的作用的氧过量氧化物绝缘层 319 也将防止杂质进入氧化物半导体层 312。因而,能够使氧化物半导体层 312 保持低杂质浓度。

[0351] 该实施例可以适当结合另一实施例实施。

[0352] 如上所述,提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0353] (实施例 6)

[0354] 在该实施例中将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的另一例子。可以按照与上面的实施例中描述的类似的方式形成与上面的实施例中相同的部分或者功能相似的部分,还可以按照与上面的实施例中描述的类似的方式执行与上面的实施例中类似的步骤,因而将省略重复的描述。此外,也不再重复对相同部分的详细说明。

[0355] 将参考图 6A 到 6D 描述该实施例中的半导体装置及其制造方法。

[0356] 图 6A 到 6D 示出了一种半导体装置的截面结构的例子。图 6A 到 6D 所示的薄膜晶体管 360 具有一种被称为沟道保护结构(又称为沟道终止结构)的底部栅极结构类型,其又被称为反转交错薄膜晶体管。

[0357] 尽管将薄膜晶体管 360 描述为单栅极薄膜晶体管,但是如果需要也可以形成包括多个沟道形成区域的多栅极薄膜晶体管。

[0358] 在下文中,将参考图 6A 到 6D 描述在衬底 320 之上制造薄膜晶体管 360 的过程。

[0359] 首先,在具有绝缘表面的衬底 320 之上形成导电膜,之后,通过第一光刻步骤形成栅电极层 361。注意,可以通过喷墨法形成抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模将无需采用光掩模;因而可以降低制造成本。

[0360] 可以将栅电极层 361 形成为具有单层或叠层结构,其采用诸如钼、钛、铬、钽、钨、铝、铜、钽、或钨的金属材料或者包括这些材料中的任意材料的合金材料作为其主要成分。

[0361] 之后,在栅电极层 361 之上形成栅极绝缘层 322。

[0362] 在该实施例中,通过等离子体 CVD 法形成具有 100nm 的厚度的氧氮化硅层作为栅极绝缘层 322。

[0363] 之后,在栅极绝缘层 322 之上形成具有 2nm 到 200nm(含端值)的厚度的氧化物半导体膜,并通过第二光刻步骤将其处理成岛状氧化物半导体层。在该实施例中,采用基于 In-Ga-Zn-O 的金属氧化物靶通过溅射法形成氧化物半导体膜。

[0364] 优选在去除处理室中残余的湿气的同时形成所述氧化物半导体膜,从而使所述氧化物半导体膜中不含有氢、氢氧根或湿气。

[0365] 为了去除处理室中残余的湿气,优选采用俘获型真空泵。例如,优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中,例如,氢原子和包括氢原子的化合物(诸如,水(H<sub>2</sub>O))被排出。因此,能够降低在该膜形成室中形成的氧化物半导体膜中含有的杂质的浓度。

[0366] 在氧化物半导体膜的形成过程中采用的溅射气体优选是高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0367] 之后,执行所述氧化物半导体层的脱水或脱氢。用于脱水或脱氢的第一热处理的

温度为 400°C 到 750°C (含端值), 优选为大于等于 400°C 并低于衬底的应变点。这里, 将衬底引入到作为一种热处理设备的电炉中, 并在氮气气氛中在 450°C 的温度对氧化物半导体层执行热处理 1 小时。此后, 避免氧化物半导体层暴露于空气, 并且避免使其再次含有水或氢; 由此获得了氧化物半导体层 332 (参见图 6A)。

[0368] 之后, 执行采用诸如  $N_2O$ 、 $N_2$  或 Ar 的气体的等离子体处理。通过该等离子体处理, 去除了氧化物半导体层的暴露表面吸收的水等。可以采用氧气和氩气的混合气体执行等离子体处理。

[0369] 之后, 在栅极绝缘层 322 和氧化物半导体层 332 之上形成氧过量氧化物绝缘层。

[0370] 在该实施例中, 采用去除了氢和湿气的含有高纯度氧的溅射气体和硅靶形成氧化硅层 ( $SiO_{2+x}$ , 其中, x 优选大于等于 0 且小于 3) 作为氧过量氧化物绝缘层 369。所述氧过量氧化物绝缘层的厚度可以为 0.1nm 到 30nm (优选为 2nm 到 10nm)。

[0371] 注意, 作为氧化硅层的替代, 可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等作为氧过量氧化物绝缘层。

[0372] 之后, 在不暴露于空气的情况下在氧过量氧化物绝缘层之上形成具有缺陷的绝缘层。可以在同一处理室中采用同一靶形成氧过量氧化物绝缘层和具有缺陷的绝缘层。

[0373] 在该实施例中, 通过溅射法形成 200nm 厚的氧化硅层作为具有缺陷的绝缘层。

[0374] 优选在去除处理室中的残余湿气的同时形成氧过量氧化物绝缘层和具有缺陷的绝缘层, 从而使氧化物半导体层 332、氧过量氧化物绝缘层或具有缺陷的绝缘层 366 中不包含氢、氢氧根或湿气。

[0375] 为了去除处理室中残余的湿气, 优选采用俘获型真空泵。例如, 优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中, 例如, 氢原子和包括氢原子的化合物 (诸如, 水 ( $H_2O$ )) 被排出。因此, 能够降低在该膜形成室中形成的具有缺陷的绝缘层 366 中含有的杂质的浓度。

[0376] 在氧过量氧化物绝缘层和具有缺陷的绝缘层的形成过程中采用的溅射气体优选是高纯度气体, 在所述气体中, 使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0377] 之后, 在具有缺陷的绝缘层和氧化物半导体层相互接触, 并且氧过量氧化物绝缘层插入在其间的状态下, 在 100°C 到 400°C 的温度执行热处理。该热处理能够使氧化物半导体层 332 中包含的氢或湿气扩散到氧过量氧化物绝缘层和具有缺陷的绝缘层中。由于在具有缺陷的绝缘层和氧化物半导体层之间提供了氧过量氧化物绝缘层, 因而岛状氧化物半导体层中包含的诸如氢、氢氧根或湿气的杂质从氧化物半导体层扩散到氧过量氧化物绝缘层中或者通过氧过量氧化物绝缘层扩散到具有缺陷的绝缘层中。

[0378] 设置于氧化物半导体层和具有缺陷的绝缘层之间的氧化物绝缘层含有过量的氧, 因而具有很多作为缺陷的氧悬挂键, 并且具有高的与诸如氢、湿气、氢氧根或氢化物的杂质的结合能。氧过量氧化物绝缘层的提供促进了氧化物半导体层中含有的诸如氢、湿气、氢氧根或氢化物的杂质扩散并移动到具有缺陷的绝缘层中。

[0379] 此外, 在已经从氧化物半导体层移除并扩散到具有缺陷的绝缘层中的杂质向氧化物半导体层回移时, 氧过量氧化物绝缘层起着保护层 (阻挡层) 的作用, 其与杂质结合并使其稳定, 以防止杂质进入氧化物半导体层。

[0380] 通过第三光刻步骤,在氧过量氧化物绝缘层和具有缺陷的绝缘层之上形成抗蚀剂掩模,并执行选择性蚀刻;从而形成了氧过量氧化物绝缘层 369 和具有缺陷的绝缘层 366。之后,去除所述抗蚀剂掩模。

[0381] 如上所述,通过从氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氢化物的杂质,能够提供具有减少的杂质的氧化物半导体层 362。此外,起着阻挡层的作用的氧过量氧化物绝缘层 369 防止了已经扩散到具有缺陷的绝缘层 366 中的杂质再次进入氧化物半导体层;因而能够使氧化物半导体层 362 保持低杂质浓度。

[0382] 尽管在该实施例中描述了形成氧过量氧化物绝缘层的例子,但是也可以像实施例 1 或 3 中一样提供氧过量混合区域代替氧过量氧化物绝缘层。氧过量混合区域将产生与氧过量氧化物绝缘层的作用类似的作用。

[0383] 之后,可以在惰性气体气氛或者氧气气氛中执行第二热处理(优选在 200℃到 400℃(含端值)的温度,例如,在 250℃到 350℃(含端值)的温度)。例如,在氮气气氛中在 250℃的温度下执行第二热处理 1 个小时。在第二热处理中,在使氧化物半导体层的一部分(沟道形成区域)与氧化物绝缘层 369 接触的同时对氧化物半导体层的所述部分加热。注意,用于使诸如氢的杂质从氧化物半导体层扩散到具有缺陷的绝缘层中的热处理可以与所述第二热处理结合。

[0384] 在该实施例中,进一步使其上形成了氧化物绝缘层 369 和具有缺陷的绝缘层 366 并且部分暴露的氧化物半导体层在氮气或者惰性气体气氛中或者在降低的压力下经受热处理。通过氮气或惰性气体气氛中的或者降低的压力下的热处理,使未受氧化物绝缘层 369 或具有缺陷的绝缘层 366 覆盖的氧化物半导体层的暴露区域处于氧缺乏状态,并且电阻降低,即,所述暴露区域可以是 n 型区域。例如,在氮气气氛中在 250℃的温度执行热处理 1 个小时。

[0385] 通过对在氮气气氛中在其上形成了氧化物绝缘层 369 和具有缺陷的绝缘层 366 的氧化物半导体层 332 进行热处理,降低了氧化物半导体层的暴露区域的电阻;从而形成了包括具有不同的电阻的区域(在图 6B 中表示为阴影区域和白色区域)的氧化物半导体层 362。

[0386] 之后,在栅极绝缘层 322、氧化物半导体层 362、氧化物绝缘层 369 和具有缺陷的绝缘层 366 之上形成导电膜。此后,通过第四光刻步骤形成抗蚀剂掩模,并执行选择性蚀刻,以形成源电极层 365a 和漏电极层 365b。之后,去除抗蚀剂掩模(参见图 6C)。

[0387] 作为所述源电极层 365a 和漏电极层 365b 的材料,可以给出选自 Al、Cr、Cu、Ta、Ti、Mo 和 W 的元素、含有这些元素中的任意元素作为成分的合金、或者含有这些元素中的任意元素的组合的合金等。此外,所述金属导电膜可以具有单层结构或者由两个或更多层构成的叠层结构。

[0388] 在上述步骤中,对所形成的氧化物半导体膜执行用于脱水或脱氢的热处理,由此使所述氧化物半导体膜处于氧缺乏状态,并降低其电阻,之后形成与所述氧化物半导体膜接触的氧化物绝缘层,这选择性地使所述氧化物半导体膜的一部分处于氧过量状态。结果,使与栅电极层 361 重叠的沟道形成区域 363 变成 i 型区域。这时,以自对准的方式形成源极区 364a 和漏极区 364b,所述源极区具有比沟道形成区域 363 低的电阻,并与源电极层 365a 重叠,所述漏极区具有比沟道形成区域 363 低的电阻,并与漏电极层 365b 重叠。通过上述

步骤形成了薄膜晶体管 360。

[0389] 可以在空气中在 100°C 到 200°C (含端值) 的温度执行热处理 1 小时到 30 小时 (含端值)。在该实施例中,在 150°C 的温度下执行热处理 10 小时。可以在固定的加热温度执行该热处理。或者,可以反复地多次进行如下的加热温度变化:使加热温度从室温升高至 100°C 到 200°C (含端值) 的温度,之后降低至室温。此外,可以在形成所述氧化物绝缘膜之前,在降低的压力下执行该热处理。在降低的压力下,能够缩短热处理时间。借助该热处理,将氢从氧化物半导体层引入到具有缺陷的绝缘层中;从而能够获得常断型薄膜晶体管。因此,能够提高半导体装置的可靠性。

[0390] 通过在氧化物半导体层中形成与漏电极层 365b (或者源电极层 365a) 重叠的高电阻漏极区 364b (或者高电阻源极区 364a),能够提高薄膜晶体管的可靠性。具体地,通过形成高电阻漏极区 364b,电导率能够从漏电极层到高电阻漏极区 364b 和沟道形成区域 363 逐步发生变化。因此,当薄膜晶体管在漏电极层 365b 连接至用于提供高电源电位 VDD 的布线的情况下工作时,所述高电阻漏极区起着缓冲器的作用,并且即使在栅电极层 361 和漏电极层 365b 之间施加了高电场,也不会局部地施加高电场;因而能够提高晶体管的击穿电压。

[0391] 在源电极层 365a、漏电极层 365b、氧化物绝缘层 369 和具有缺陷的绝缘层 366 之上形成保护绝缘层 323。在该实施例中,采用氮化硅层形成保护绝缘层 323 (参见图 6D)。

[0392] 注意,可以在源电极层 365a、漏电极层 365b、氧化物绝缘层 369 和具有缺陷的绝缘层 366 之上进一步形成氧化物绝缘层,并且可以在所述氧化物绝缘层之上形成保护绝缘层 323。

[0393] 如上所述,通过在形成氧化物半导体膜时去除反应气氛中残留的湿气,能够降低氧化物半导体膜中的氢和氢化物的浓度。此外,通过在氧化物半导体层之上提供具有缺陷的绝缘层并且氧过量混合区域设置在其间,使氧化物半导体层中的诸如氢或湿气的杂质扩散到具有缺陷的绝缘层中,由此能够降低氧化物半导体层中的氢和氢化物的浓度。因此,能够使所述氧化物半导体层稳定。

[0394] 即使在杂质扩散到具有缺陷的绝缘层 366 中之后,由于步骤中的热处理的原因杂质朝向氧化物半导体层 362 回移,起着阻挡层的作用的氧化物绝缘层 369 也将防止杂质进入氧化物半导体层 362。因而,能够使氧化物半导体层 362 保持低杂质浓度。

[0395] 该实施例可以适当结合另一实施例实施。

[0396] 如上所述,提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0397] (实施例 7)

[0398] 在该实施例中将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的另一例子。该实施例中的薄膜晶体管 380 可以用作实施例 1 中的薄膜晶体管 110。

[0399] 在该实施例中,图 7 示出了制造过程与实施例 5 的制造过程存在部分区别的薄膜晶体管的例子。处于部分步骤以外,图 7 与图 5A 到 5E 相同。因而,采用相同的附图标记表示与图 5A 到 5E 中相同的部分,并且将省略对这些部分的详细说明。

[0400] 根据实施例 5,在衬底 370 之上形成栅电极层 381,并叠置第一栅极绝缘层 372a 和第二栅极绝缘层 372b。在该实施例中,所述栅极绝缘层具有两层结构:氮化物绝缘层用作

第一栅极绝缘层 372a, 而氧化物绝缘层用作第二栅极绝缘层 372b。

[0401] 作为所述氧化物绝缘层, 可以采用氧化硅层、氧氮化硅层、氧化铝层、氧氮化铝层、或氧化钪层等。作为所述氮化物绝缘层, 可以采用氮化硅层、氮氧化硅层、氮化铝层、或氮氧化铝层等。

[0402] 在该实施例中, 在栅电极层 381 之上按顺序叠置氮化硅层和氧化硅层。通过如下方式形成具有 150nm 的厚度的栅极绝缘层: 通过溅射法形成具有 50nm(含)到 200nm(含)(在该实施例中为 50nm)的厚度的氮化硅层( $\text{SiN}_y$  ( $y > 0$ ))作为第一栅极绝缘层 372a, 之后在所述第一栅极绝缘层 372a 之上形成具有 5nm(含)到 300nm(含)(在该实施例中为 100nm)的厚度的氧化硅层( $\text{SiO}_x$  ( $x > 0$ ))作为第二栅极绝缘层 372b。

[0403] 之后, 形成氧化物半导体膜, 并通过光刻步骤将其处理成岛状氧化物半导体层。在该实施例中, 采用基于 In-Ga-Zn-O 的金属氧化物靶通过溅射法形成所述氧化物半导体膜。

[0404] 优选在去除处理室中残余的湿气的同时形成所述氧化物半导体膜, 从而使所述氧化物半导体膜中不含有氢、氢氧根或湿气。

[0405] 为了去除处理室中残余的湿气, 优选采用俘获型真空泵。例如, 优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中, 氢原子和包括氢原子的化合物(诸如, 水( $\text{H}_2\text{O}$ ))等被排出。因此, 可以降低在该膜形成室中形成的氧化物半导体膜的杂质浓度。

[0406] 氧化物半导体膜的形成过程中采用的溅射气体优选是高纯度气体, 在所述气体中, 使诸如氢、水、氢氧根或氯化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0407] 之后, 执行所述氧化物半导体层的脱水或脱氢。所述用于脱水或脱氢的第一热处理的温度为 400°C(含)到 750°C(含), 优选为大于等于 425°C 且低于衬底的应变点的温度。注意, 在温度大于等于 425°C 的情况下, 热处理时间可以是 1 小时或较短, 而在温度低于 425°C 的情况下, 热处理时间则长于 1 小时。这里, 将衬底引入到作为一种热处理设备的电炉中, 并在氮气氛中对氧化物半导体层执行热处理。此后, 避免氧化物半导体层暴露于空气, 并且避免使其再次含有水或氢。此后, 将高纯度氧气、高纯度  $\text{N}_2\text{O}$  气体、或者超干燥空气(露点等于或低于 -40°C, 优选等于或低于 -60°C)引入到同一电炉中, 并执行冷却。所述氧气或  $\text{N}_2\text{O}$  气体优选不含有水或氢等。或者, 被引入到热处理设备中的氧气或者  $\text{N}_2\text{O}$  气体优选具有 6N(99.9999%)或更高的纯度, 更优选具有 7N(99.99999%)或更高的纯度(也就是说, 所述氧气或  $\text{N}_2\text{O}$  气体的杂质浓度为 1ppm 或更低, 优选为 0.1ppm 或更低)。

[0408] 注意, 所述热处理设备不限于电炉。例如, 可以采用快速热退火(RTA)设备, 诸如, 气体快速热退火(GRTA)设备或灯快速热退火(LRTA)设备。LRTA 设备是通过灯发射的光辐射(电磁波)对对象加热的设备, 所述灯诸如卤素灯、金属卤化物灯、氙弧灯、碳弧灯、高压钠灯或高压水银灯。此外, 所述 LRTA 设备不仅可以设有灯, 而且还可以设有通过来自诸如电阻加热器的加热器的热传导或热辐射对对象加热的装置。GRTA 是采用高温气体进行热处理的方法。作为所述气体, 采用不会因热处理与所述对象发生反应的惰性气体, 例如, 氮气或诸如氙气的稀有气体。通过 RTA 法在 600°C 到 750°C 的温度执行热处理几分钟。

[0409] 此外, 在用于脱水或脱氢的第一热处理之后, 可以在氧气或  $\text{N}_2\text{O}$  气体的气氛中, 在 200°C(含)到 400°C(含)的温度, 优选在 200°C(含)到 300°C(含)的温度, 执行热处



理。

[0410] 可以在将氧化物半导体膜处理成岛状氧化物半导体层之前对其执行所述的对氧化物半导体层的第一热处理。在这种情况下,在所述第一热处理之后,将衬底从热处理设备中取出,并对其实施光刻步骤。

[0411] 通过上述过程,使整个氧化物半导体膜处于氧过量状态,以使其具有较高的电阻,即,成为 i 型氧化物半导体膜。从而,形成了整个区域均为 i 型的氧化物半导体层 382。

[0412] 之后,通过光刻步骤,在氧化物半导体层 382 之上形成抗蚀剂掩模,并执行选择性蚀刻,以形成源电极层 385a 和漏电极层 385b。

[0413] 在该实施例中,采用去除了氢和湿气的含有高纯度氧的溅射气体和硅靶形成氧化硅层 ( $\text{SiO}_{2+x}$ , 其中, x 优选大于等于 0 且小于 3) 作为氧过量氧化物绝缘层 389。所述氧过量氧化物绝缘层 389 的厚度可以为 0.1nm 到 30nm (优选为 2nm 到 10nm)。

[0414] 注意,作为氧化硅层的替代,可以采用氧氮化硅层、氧化铝层、或氧氮化铝层等作为氧过量氧化物绝缘层 389。

[0415] 之后,在不暴露于空气的情况下在氧过量氧化物绝缘层 389 之上形成具有缺陷的绝缘层 386。可以在同一处理室中采用同一靶形成氧过量氧化物绝缘层 389 和具有缺陷的绝缘层 386。

[0416] 在该实施例中,通过溅射法形成 200nm 厚的氧化硅层作为具有缺陷的绝缘层 386。

[0417] 优选在去除处理室中的残余湿气的同时形成氧过量氧化物绝缘层 389 和具有缺陷的绝缘层 386,从而使氧化物半导体层 382、氧过量氧化物绝缘层 389 或具有缺陷的绝缘层 386 中不包含氢、氢氧根或湿气。

[0418] 为了去除处理室中残余的湿气,优选采用俘获型真空泵。例如,优选采用低温泵、离子泵或钛升华泵。抽空装置可以是设有冷阱的涡轮泵。在采用低温泵抽空的膜形成室中,例如,氢原子和包括氢原子的化合物(诸如,水 ( $\text{H}_2\text{O}$ )) 等被排出。因此,能够降低在该膜形成室中形成的具有缺陷的绝缘层 386 中含有的杂质的浓度。

[0419] 在氧过量氧化物绝缘层 389 和具有缺陷的绝缘层 386 的形成过程中采用的溅射气体优选为高纯度气体,在所述气体中,使诸如氢、水、氢氧根或氢化物的杂质减少到能够以 ppm 或 ppb 为单位表示其浓度的程度。

[0420] 之后,在具有缺陷的绝缘层 386 和氧化物半导体层相互接触并且氧过量氧化物绝缘层 389 插入在其间的状态下,在 100℃ 到 400℃ 的温度执行热处理。该热处理能够使氧化物半导体层中包含的氢或湿气扩散到氧过量氧化物绝缘层 389 和具有缺陷的绝缘层 386 中。由于在具有缺陷的绝缘层 386 和氧化物半导体层 382 之间提供了氧过量氧化物绝缘层 389,因而岛状氧化物半导体层中包含的诸如氢、氢氧根或湿气的杂质从氧化物半导体层扩散到氧过量氧化物绝缘层 389 中或者通过氧过量氧化物绝缘层 389 扩散到具有缺陷的绝缘层 386 中。

[0421] 设置于氧化物半导体层和具有缺陷的绝缘层 386 之间的氧化物绝缘层 389 含有过量的氧,因而具有很多作为缺陷的氧悬挂键,并且具有与诸如氢、湿气、氢氧根或氢化物的杂质的高的结合能。氧过量氧化物绝缘层 389 的提供促进了氧化物半导体层中含有的诸如氢、湿气、氢氧根或氢化物的杂质移动并扩散到具有缺陷的绝缘层 386 中。

[0422] 此外,在已经从氧化物半导体层移除并扩散到具有缺陷的绝缘层 386 中的杂质向

氧化物半导体层回移时,氧过量氧化物绝缘层 389 起着保护层(阻挡层)的作用,其与杂质结合并使其稳定,以防止杂质进入氧化物半导体层。

[0423] 如上所述,通过从氧化物半导体层去除引起变化的诸如氢、湿气、氢氧根或氯化物的杂质,能够提供具有减少的杂质的氧化物半导体层 382。此外,起着阻挡层的作用的氧过量氧化物绝缘层 389 防止了已经扩散到具有缺陷的绝缘层 386 中的杂质再次进入氧化物半导体层;因而能够使氧化物半导体层 382 保持低杂质浓度。

[0424] 通过上述工艺过程能够形成薄膜晶体管 380。

[0425] 之后,为了降低薄膜晶体管的电特性的变化,可以在惰性气体气氛或氮气气氛中执行热处理(等于或高于 150°C,低于 350°C)。例如,在氮气气氛中在 250°C 的温度执行热处理 1 个小时。注意,用于使诸如氢的杂质从氧化物半导体层扩散到具有缺陷的绝缘层中的热处理可以与该热处理结合。

[0426] 可以在空气中,在 100°C(含)到 200°C(含)的温度执行热处理 1 小时(含)到 30 小时(含)。在该实施例中,在 150°C 的温度执行热处理 10 小时。可以在固定的加热温度下执行该热处理。或者,可以反复地多次进行如下的加热温度变化:使加热温度从室温升高至 100°C(含)到 200°C(含)的温度,之后降低至室温。此外,可以在形成所述氧化物绝缘层之前,在降低的压力下执行该热处理。在降低的压力下,能够缩短热处理时间。借助该热处理,将氢从氧化物半导体层引入到氧化物绝缘层中;因而能够获得常断型薄膜晶体管。因此,能够提高半导体装置的可靠性。

[0427] 在具有缺陷的绝缘层 386 之上形成保护绝缘层 373。在该实施例中,通过溅射法形成 100nm 厚的氮化硅层作为保护绝缘层 373。

[0428] 采用氮化物绝缘层形成的保护绝缘层 373 和第一栅极绝缘层 372a 不含有诸如湿气、氢、氯化物或氢氧化物的杂质,并防止所述杂质从外部进入。

[0429] 因此,在保护绝缘层 373 形成之后的制造过程中,能够防止诸如湿气的杂质从外部进入。此外,即使在完成了作为半导体装置的装置(诸如,液晶显示装置)之后,也能够长期防止诸如湿气的杂质从外部进入;因此,能够提高装置的长期可靠性。

[0430] 此外,可以去除设置于采用氮化物绝缘层形成的保护绝缘层 373 和第一栅极绝缘层 372a 之间的绝缘层,从而使保护绝缘层 373 和第一栅极绝缘层 372a 相互接触。

[0431] 因此,将尽可能减少氧化物半导体层中的诸如湿气、氢、氯化物和氢氧化物的杂质,并防止这样的杂质再次进入,从而能够使氧化物半导体层保持低杂质浓度。

[0432] 可以在保护绝缘层 373 之上提供用于实现平坦化的平坦化绝缘层。

[0433] 如上所述,通过在形成氧化物半导体膜时去除反应气氛中残留的湿气,能够降低氧化物半导体膜中的氢和氯化物的浓度。此外,通过在氧化物半导体层之上提供具有缺陷的绝缘层并且在其间设置氧过量混合区域,使氧化物半导体层中的诸如氢或湿气的杂质扩散到具有缺陷的绝缘层中,由此能够降低氧化物半导体层中的氢和氯化物的浓度。因此,能够使所述氧化物半导体层稳定。

[0434] 即使在杂质扩散到具有缺陷的绝缘层 386 中之后,由于步骤中的热处理的原因杂质朝向氧化物半导体层 382 回移,起着阻挡层的作用的氧过量氧化物绝缘层 389 也将防止杂质进入氧化物半导体层 382。因而,能够使氧化物半导体层 382 保持低杂质浓度。

[0435] 该实施例可以适当结合另一实施例实施。

[0436] 如上所述,提供了一种包括具有氧化物半导体层的薄膜晶体管的、具有稳定的电特性的、高度可靠的半导体装置。

[0437] (实施例 8)

[0438] 在该实施例中,将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的例子。

[0439] 在该实施例中,将描述将透光导电材料用于栅电极层、源电极层和漏电极层的例子。除此之外,将按照与上面的实施例中类似的方式形成薄膜晶体管;因此,将省略对与上面的实施例中相同的部件或者具有类似功能的部件的重复描述以及对类似工艺过程的重复描述。此外,还将省略对相同部分的详细描述。

[0440] 例如,可以采用透射可见光的导电材料作为栅电极层、源电极层和漏电极层的材料。例如,可以采用基于 In-Sn-O 的金属氧化物、基于 In-Sn-Zn-O 的金属氧化物、基于 In-Al-Zn-O 的金属氧化物、基于 Sn-Ga-Zn-O 的金属氧化物、基于 Al-Ga-Zn-O 的金属氧化物、基于 Sn-Al-Zn-O 的金属氧化物、基于 In-Zn-O 的金属氧化物、基于 Sn-Zn-O 的金属氧化物、基于 Al-Zn-O 的金属氧化物、基于 In-O 的金属氧化物、基于 Sn-O 的金属氧化物、或者基于 Zn-O 的金属氧化物。可以适当地将其厚度设为处于从 50nm(含)到 300nm(含)的范围中。作为用于栅电极层、源电极层和漏电极层的金属氧化物的膜形成方法,采用溅射法、真空蒸镀法(电子束蒸发法等)、电弧放电离子电镀法或喷涂法等。在采用溅射法形成膜的情况下,可以采用包含 2wt%(含)到 10wt%(含)的 SiO<sub>2</sub> 的靶。

[0441] 注意,透光导电膜的成分百分比的单位为原子百分数,并且所述成分百分比是通过采用电子探针 X 射线微量分析仪(EPMA)的分析而估算出的。

[0442] 在设有薄膜晶体管的像素中,在采用透射可见光的导电膜形成像素电极层、诸如电容器电极层的另一电极层、或者诸如电容器布线层的另一布线层时,实现了具有高开口率的显示装置。不必说,栅极绝缘层、氧化物绝缘层、保护绝缘层和平坦化绝缘层每一均优选采用透射可见光的膜形成。

[0443] 在本说明书中,透射可见光的膜是指所具有的厚度使其具有 75%到 100%的可见光透射率的膜。在所述膜具有导电性的情况下,将所述膜称为透明导电膜。此外,可以采用对于可见光半透明的导电膜作为用于栅电极层、源电极层、漏电极层、像素电极层、另一电极层或者另一布线层的金属氧化物。所述对可见光半透明的导电膜是指具有 50%到 75%的可见光透射率的膜。

[0444] 在薄膜晶体管具有透光特性时,能够提高开口率。尤其是对于 10 英寸或更小的小型液晶显示面板,即使在例如通过提高栅极布线的数量来降低像素尺寸以实现较高的显示图像的分辨率时,也能够实现高开口率。此外,通过将具有透光特性的膜用于薄膜晶体管的部件,即使在将一个像素划分成多个子像素以实现宽视角时,也能够实现高开口率。也就是说,即使在密集地排布一组薄膜晶体管时也能够实现高开口率,因而显示区域能够具有足够的面积。例如,在一个像素包括两个到四个子像素的情况下,由于薄膜晶体管具有透光特性,因而能够提高开口率。此外,在采用与所述薄膜晶体管相同的步骤和相同的材料形成存储电容器时,所述存储电容器也能够具有透光特性;因此,能够进一步提高开口率。

[0445] 该实施例可以适当结合另一实施例实施。

[0446] (实施例 9)

[0447] 在该实施例中,将描述可应用于本说明书中公开的半导体装置的薄膜晶体管的例子。

[0448] 在该实施例中,图 18 以截面图示出了氧化物半导体层被氮化物绝缘膜围绕的例子。除了氧化物绝缘层的端部的位置和顶表面形状以及栅极绝缘层的结构之外,图 18 与图 1A 到 1E 相同,因此将采用相同的附图标记表示相同的部分,并且将省略对相同部分的详细描述。

[0449] 图 18 中的薄膜晶体管 180 是底部栅极型薄膜晶体管,并且其包括在具有绝缘表面的衬底 100 之上的栅电极层 111、采用氮化物绝缘层形成的栅极绝缘层 142a、采用氧化物绝缘层形成的栅极绝缘层 142b、氧化物半导体层 112、氧过量混合区域 119、源电极层 115a、和漏电极层 115b。此外,提供了具有缺陷的绝缘层 146,其覆盖薄膜晶体管 180,并且与氧化物半导体层 112 重叠而混合区域 119 插置于其间。在具有缺陷的绝缘层 146 之上额外提供了采用氮化物绝缘层形成的保护绝缘层 143。保护绝缘层 143 与栅极绝缘层 142a(其是氮化物绝缘层)接触。

[0450] 由于氧过量混合区域 119 具有与氢或湿气(氢原子或者含有氢原子的化合物(诸如  $H_2O$ ))的高结合能,并且这些杂质被稳定在氧过量混合区域 119 和具有缺陷的绝缘层 146 中,因而能够使这些杂质从氧化物半导体层扩散到氧过量混合区域和具有缺陷的绝缘层 146 中,由此能够从氧化物半导体层去除这些杂质。此外,氧过量混合区域 119 作为对已经扩散到具有缺陷的绝缘层 146 中的杂质的阻挡层的作用,从而防止杂质再次进入氧化物半导体层 112;因而能够使氧化物半导体层 112 保持低杂质浓度。因此,包括其中减少了引起变化的诸如氢、湿气、氢氧根或氢化物(又被称为氢化合物)的杂质的氧化物半导体层 112 的薄膜晶体管 180 是一种高度可靠的具有稳定的电特性的薄膜晶体管。

[0451] 在该实施例的薄膜晶体管 180 中,栅极绝缘层具有叠层结构,在所述叠层结构中,在栅电极层之上叠置氮化物绝缘层和氧化物绝缘层。此外,在形成采用氮化物绝缘层形成的保护绝缘层 143 之前,选择性地去除具有缺陷的绝缘层 146 和栅极绝缘层 142b,以露出采用氮化物绝缘层形成的栅极绝缘层 142a。

[0452] 至少具有缺陷的绝缘层 146 的顶表面的面积和栅极绝缘层 142b 的顶表面的面积大于氧化物半导体层 112 的顶表面的面积,并且具有缺陷的绝缘层 146 优选覆盖薄膜晶体管 180。

[0453] 此外,采用氮化物绝缘层形成保护绝缘层 143,使其覆盖具有缺陷的绝缘层 146 的顶表面以及具有缺陷的绝缘层 146 和栅极绝缘层 142b 的侧表面,并使保护绝缘层 143 与采用氮化物绝缘层形成的栅极绝缘层 142a 接触。

[0454] 对于每一均采用氮化物绝缘层形成的保护绝缘层 143 和第一栅极绝缘层 142a,使用不含有诸如湿气、氢离子和  $OH^-$  的杂质并且防止所述杂质从外部进入的无机绝缘膜:例如,采用通过溅射法或等离子体 CVD 法获得的氮化硅膜、氧氮化硅膜、氮化铝膜或氧氮化铝膜。

[0455] 在该实施例中,作为采用氮化物绝缘膜形成的保护绝缘层 143,通过 RF 溅射法形成 100nm 厚的氮化硅层,以覆盖所述氧化物半导体层 112 的顶表面和侧表面。

[0456] 利用图 18 所示的结构,由于被设置为围绕氧化物半导体层并且与其接触的栅极绝缘层 142b 和具有缺陷的绝缘层 146,减少了氧化物半导体层中的诸如氢、湿气、氢氧根或

氮化物的杂质,而且由于氧化物半导体层还进一步被每一均采用氮化物绝缘层形成的栅极绝缘层 142a 和保护绝缘层 143 围绕,因而能够在形成保护绝缘层 143 之后的制造过程中防止湿气从外部进入。此外,即使在完成了作为半导体装置的装置(例如,作为显示装置)之后,也能够长期避免湿气从外部进入;因而,能够提高装置的长期可靠性。

[0457] 在该实施例中,一个薄膜晶体管被氮化物绝缘层围绕;然而,本发明的实施例不限于该结构。

[0458] 可以使多个薄膜晶体管被氮化物绝缘层围绕,或者可以使像素部分中的多个薄膜晶体管被氮化物绝缘层围绕。可以形成其中保护绝缘层 143 和栅极绝缘层 142a 相互接触的区域,以围绕有源矩阵衬底的像素部分。

[0459] 该实施例可以适当结合另一实施例实施。

[0460] (实施例 10)

[0461] 在该实施例中,将描述在根据实施例 1 到 9 中的任意实施例的半导体装置中利用薄膜晶体管和利用电致发光的发光元件制造有源矩阵发光显示装置的例子。

[0462] 根据发光材料是有机化合物还是无机化合物来对利用电致发光的发光元件进行分类。一般,将前者称为有机 EL 元件,而将后者称为无机 EL 元件。

[0463] 在有机 EL 元件中,通过向发光元件施加电压,电子和空穴从一对电极分别注入到含有发光有机化合物的层中,并且电流流过。之后,这些载流子(即,电子和空穴)复合,并且发出光。由于这样的机制,将这种发光元件称为电流激励型发光元件。

[0464] 根据元件结构将无机 EL 元件分类成散布型无机 EL 元件和薄膜无机 EL 元件。散布型无机 EL 元件具有这样的发光层,在所述发光层中,发光材料的颗粒散布在粘合剂中,其发光机制为利用施主能级和受主能级的施主-受主复合型发光。薄膜无机 EL 元件具有这样的结构,其中发光层被夹在电介质层之间,它们又被进一步夹在电极之间,其发光机制是利用金属离子的内壳层(inner-shell)电子跃迁的局部型发光。注意,在此以有机 EL 元件作为发光元件进行描述。

[0465] 图 9 示出了像素结构的例子,该像素结构作为能够通过数字时间灰度级方法驱动的半导体装置的例子。

[0466] 将描述能够通过应用数字时间灰度级驱动来驱动的像素的结构和操作。在该例子中,一个像素包括两个 n 沟道晶体管,每一 n 沟道晶体管均包括氧化物半导体层作为沟道形成区域。

[0467] 像素 6400 包括开关晶体管 6401、驱动晶体管 6402、发光元件 6404 和电容器 6403。开关晶体管 6401 的栅极连接至扫描线 6406,开关晶体管 6401 的第一电极(源电极和漏电极之一)连接至信号线 6405,开关晶体管 6401 的第二电极(源电极和漏电极中的另一个)连接至驱动晶体管 6402 的栅极。驱动晶体管 6402 的栅极通过电容器 6403 连接至电源线 6407,驱动晶体管 6402 的第一电极连接至电源线 6407,驱动晶体管 6402 的第二电极连接至发光元件 6404 的第一电极(像素电极)。发光元件 6404 的第二电极对应于公共电极 6408。公共电极 6408 电连接至设置在同一衬底之上的公共等势线。

[0468] 注意,将发光元件 6404 的第二电极(公共电极 6408)设置为低电源电位。注意,所述低电源电位是比提供给电源线 6407 的高电源电位低的电位。例如,可以将 GND 或 0V 设置为低电源电位。将高电源电位和低电源电位之间的电位差施加到发光元件 6404 上,从

而电流流过发光元件 6404,由此发光元件 6404 发光。因而,将每一电位设置为使得高电源电位和低电源电位之间的差大于等于发光元件 6404 的正向阈值电压。

[0469] 在采用驱动晶体管 6402 的栅电容替代电容器 6403 时,可以省略电容器 6403。驱动晶体管 6402 的栅电容可以形成在沟道区和栅电极之间。

[0470] 这里,在采用电压输入电压驱动法的情况下,视频信号输入至驱动晶体管 6402 的栅极,从而使驱动晶体管 6402 完全导通或截止。也就是说,驱动晶体管 6402 在线性区中工作,因而,向驱动晶体管 6402 的栅极施加比电源线 6407 的电压高的电压。注意,向信号线 6405 施加大于等于电源线电压和驱动晶体管 6402 的  $V_{th}$  之和的电压。

[0471] 在采用模拟灰度级法而不是数字时间灰度级法的情况下,可以通过以不同的方式输入信号而利用与图 9 中的相同的像素结构。

[0472] 在采用模拟灰度级法的情况下,向驱动晶体管 6402 的栅极施加大于等于作为发光元件 6404 的正向电压和驱动晶体管 6402 的  $V_{th}$  之和的电压的电压。发光元件 6404 的正向电压是指用以获得预期亮度的电压,其至少大于正向阈值电压。通过输入视频信号使驱动晶体管 6402 能够在饱和区工作,由此能够向发光元件 6404 提供电流。为了使驱动晶体管 6402 可以在饱和区工作,将电源线 6407 的电位设为高于驱动晶体管 6402 的栅极电位。在采用模拟视频信号时,可以根据所述视频信号向发光元件 6404 馈送电流,并执行模拟灰度级驱动。

[0473] 注意,像素结构不限于图 9 所示的结构。例如,图 9 中的像素可以进一步包括开关、电阻器、电容器、晶体管、或逻辑电路等。

[0474] 接下来将参考图 10A 到 10C 描述发光元件的结构。这里,将采用其中驱动 TFT 为 n 沟道 TFT 的例子描述像素的截面结构。可以按照与实施例 1-8 中的任何实施例中描述的薄膜晶体管类似的方式制造用于图 10A 到 10C 所示的半导体装置的驱动 TFT 7011、7021 和 7001,所述驱动 TFT 7011、7021 和 7001 是每一都包括氧化物半导体层的发透射薄膜晶体管。

[0475] 为了提取从所述发光元件发射的光,阳极和阴极的至少其中之一应当是透明的。作为与薄膜晶体管在同一衬底之上形成的发光元件,存在下述结构:其中通过与衬底相反的表面提取光的顶部发射结构、其中通过衬底的表面提取光的底部发射结构、以及其中通过与衬底相反的表面和衬底的表面提取光的双发射结构。可以将所述像素结构应用于具有任意这些发射结构的发光元件。

[0476] 将参考图 10A 描述具有底部发射结构的发光元件。

[0477] 示出了在驱动 TFT 7011 为 n 沟道 TFT,并且从发光元件 7012 向第一电极 7013 一侧发射光的情况下的像素的截面图。在图 10A 中,在将漏电极层电连接至驱动 TFT 7011 的透光导电膜 7017 之上形成发光元件 7012 的第一电极 7013,并在所述第一电极 7013 之上按顺序叠置 EL 层 7014 和第二电极 7015。

[0478] 作为透光导电膜 7017,可以采用下述材料的透光导电膜,例如:含有氧化钨的氧化铟、含有氧化钨的氧化铟锌、含有氧化钛的氧化铟、含有氧化钛的氧化铟锡、氧化铟锡、氧化铟锌、或者添加了氧化硅的氧化铟锡。

[0479] 可以将多种材料中的任意材料用于发光元件的第一电极 7013。例如,在将第一电极 7013 用作阴极的情况下,优选采用例如具有低功函数的材料来形成第一电极 7013,所述具有低功函数的材料诸如:碱金属,诸如 Li 或 Cs;碱土金属,诸如 Mg、Ca 或 Sr;含有这些金

属中的任意金属的合金（例如，Mg:Ag 或者 Al:Li）；或者，稀土金属，诸如 Yb 或 Er。在图 10A 中，将第一电极 7013 的厚度设为能够使光透射（优选为大约 5nm 到 30nm）。例如，将具有 20nm 的厚度的铝膜用作第一电极 7013。

[0480] 注意，可以叠置透光导电膜和所述铝膜，之后对其进行选择性蚀刻，以形成透光导电膜 7017 和第一电极 7013；在这种情况下，可以采用同一掩模蚀刻透光导电膜 7017 和第一电极 7013，这是优选的。

[0481] 采用分隔物 7019 覆盖第一电极 7013 的周围部分。采用聚酰亚胺、丙烯酸树脂、聚酰胺或环氧树脂等的有机树脂膜，无机绝缘膜，或者有机聚硅氧烷，来形成分隔物 7019。尤其优选采用光敏树脂材料形成分隔物 7019，使其在第一电极 7013 之上具有开口，并且将所述开口的侧壁形成为具有连续曲率的倾斜表面。在将光敏树脂材料用于分隔物 7019 的情况下，可以省略形成抗蚀剂掩模的步骤。

[0482] 形成于所述第一电极 7013 和分隔物 7019 之上的 EL 层 7014 可以至少包括发光层，并且其可以被形成为单层或者多个层的叠层。在将 EL 层 7014 形成为多个层的叠层时，通过在起着阴极的作用的第一电极 7013 之上按顺序叠置电子注入层、电子传输层、发光层、空穴传输层和空穴注入层来形成所述 EL 层 7014。注意，并不需要提供这些层中的所有层。

[0483] 叠置顺序不限于上述叠置顺序。第一电极 7013 可以用作阳极，并且可以在所述第一电极 7013 之上按顺序叠置空穴注入层、空穴传输层、发光层、电子传输层和电子注入层。然而，从功耗的立场来看，第一电极 7013 优选用作阴极，并在所述第一电极 7013 之上按顺序叠置电子注入层、电子传输层、发光层、空穴传输层和空穴注入层，因为能够抑制驱动电路部分中的电压升高，并且能够降低功耗。

[0484] 作为形成于所述 EL 层 7014 之上的第二电极 7015，可以采用各种材料。例如，在将第二电极 7015 用作阳极的情况下，例如，优选采用诸如 ZrN、Ti、W、Ni、Pt 或 Cr 的具有高功函数的材料或者诸如 ITO、IZO 或 ZnO 的透光导电材料来形成第二电极 7015。此外，在所述第二电极 7015 之上提供阻挡膜 7016，例如，阻挡光的金属或者反射光的金属。在该实施例中，将 ITO 膜用作第二电极 7015，将 Ti 膜用作阻挡膜 7016。

[0485] 发光元件 7012 对应于其中包括发光层的 EL 层 7014 被夹在第一电极 7013 和第二电极 7015 之间的区域。在图 10A 所示的元件结构中，从发光元件 7012 向第一电极 7013 一侧发射光，如箭头所示。

[0486] 注意，在图 10A 所示的例子中，采用透光导电膜作为栅电极层，并且将透光的这种膜用于源电极层和漏电极层；因而，从发光元件 7012 发射的光穿过滤色器层 7033 和衬底向外发射。

[0487] 通过液滴释放法（诸如喷墨法）、印刷法、或采用光刻技术的蚀刻法等形成滤色器层 7033。

[0488] 滤色器层 7033 覆盖有涂覆层 7034，并且进一步覆盖有保护绝缘层 7035。注意，尽管在图 10A 中，涂覆层 7034 具有小的厚度，但是涂覆层 7034 具有使由于滤色器层 7033 导致的粗糙平坦化的功能。

[0489] 形成于保护绝缘层 7035、绝缘层 7032 和绝缘层 7031 中的抵达漏电极的接触孔的位置设置为与分隔物 7019 重叠。

[0490] 接下来，将参考图 10B 描述具有双发射结构的发光元件。

[0491] 在图 10B 中,在将漏电极层电连接至驱动 TFT 7021 的透光导电膜 7027 之上形成发光元件 7022 的第一电极 7023,并且在所述第一电极 7023 之上按顺序叠置 EL 层 7024 和第二电极 7025。

[0492] 作为透光导电膜 7027,可以采用以下材料的透光导电膜,例如:含有氧化铟的氧化铟、含有氧化铟的氧化铟锌、含有氧化铟的氧化铟锡、含有氧化铟的氧化铟锡、氧化铟锡、氧化铟锡、或者添加了氧化硅的氧化铟锡。

[0493] 可以将多种材料中的任意材料用于第一电极 7023。例如,在将第一电极 7023 用作阴极的情况下,优选采用例如具有低功函数的材料来形成第一电极 7023,所述具有低功函数的材料诸如:碱金属,诸如 Li 或 Cs;碱土金属,诸如 Mg、Ca 或 Sr;含有这些金属中的任意金属的合金(例如,Mg:Ag 或者 Al:Li);或者稀土金属,诸如 Yb 或 Er。在该实施例中,将第一电极 7023 用作阴极,将第一电极 7023 的厚度设置为使得能够透射光(优选为大约 5nm 到 30nm)。例如,将具有 20nm 的厚度的铝膜用作第一电极。

[0494] 注意,可以叠置透光导电膜和所述铝膜,之后对其进行选择性蚀刻,以形成透光导电膜 7027 和第一电极 7023;在这种情况下,可以采用同一掩模蚀刻透光导电膜 7027 和第一电极 7023,这是优选的。

[0495] 第一电极 7023 的周围部分覆盖有分隔物 7029。采用聚酰亚胺、丙烯酸树脂、聚酰胺、或环氧树脂等的有机树脂膜,无机绝缘膜,或者有机聚硅氧烷,来形成分隔物 7029。尤其优选采用光敏树脂材料形成分隔物 7029,使其在第一电极 7023 之上具有开口,并且将所述开口的侧壁形成为具有连续曲率的倾斜表面。在将光敏树脂材料用于分隔物 7029 的情况下,可以省略形成抗蚀剂掩模的步骤。

[0496] 形成于所述第一电极 7023 和分隔物 7029 之上的 EL 层 7024 可以包括发光层,并且可以将其形成为单层或者多个层的叠层。在将 EL 层 7024 形成为多个层的叠层时,通过在起着阴极的作用的第一电极 7023 之上按顺序叠置电子注入层、电子传输层、发光层、空穴传输层和空穴注入层来形成所述 EL 层 7024。注意,并不需要提供这些层中的所有层。

[0497] 叠置顺序不限于上述叠置顺序。可以采用第一电极 7023 作为阳极,并且可以在所述阳极之上按顺序叠置空穴注入层、空穴传输层、发光层、电子传输层和电子注入层。然而,从功耗的立场来看,优选将第一电极 7023 用作阴极,并在所述阴极之上按顺序叠置电子注入层、电子传输层、发光层、空穴传输层和空穴注入层,因为能够降低功耗。

[0498] 作为形成于所述 EL 层 7024 之上的第二电极 7025,可以采用各种材料。例如,在将第二电极 7015 用作阳极的情况下,优选采用具有高功函数的材料,例如,诸如 ITO、IZO 或 ZnO 的透光导电材料,来形成第二电极 7025。在该实施例中,将第二电极 7026 用作阳极,并形成含有氧化硅的 ITO 膜。

[0499] 发光元件 7022 对应于其中包括发光层的 EL 层 7024 被夹在第一电极 7023 和第二电极 7025 之间的区域。在图 10B 所示的元件结构中,从发光元件 7022 既向第二电极 7025 一侧发光,又向第一电极 7023 一侧发光,如箭头所示。

[0500] 注意,在图 10B 所示的例子中,采用透光导电膜作为栅电极层,并且将这种透光的膜用于源电极层和漏电极层;因而从发光元件 7022 向第一电极 7023 一侧发射的光穿过滤色器层 7043 和衬底向外发射。

[0501] 通过液滴释放法(诸如喷墨法)、印刷法、或采用光刻技术的蚀刻法等形成滤色器



层 7043。

[0502] 滤色器层 7043 覆盖有涂覆层 7044, 并且进一步覆盖有保护绝缘层 7045。

[0503] 将形成于保护绝缘层 7045、绝缘层 7042 和绝缘层 7042 中的抵达漏电极的接触孔的位置设置为与分隔物 7029 重叠。

[0504] 注意, 在采用具有双发射结构的发光元件, 并在两个显示表面执行全色显示时, 从第二电极 7025 一侧发射的光不通过滤色器层 7043; 因此优选在第二电极 7025 之上提供设有另一滤色器层的密封衬底。

[0505] 将参考图 10C 描述具有顶部发射结构的发光元件。

[0506] 图 10C 示出了在驱动 TFT 7001 为 n 沟道 TFT 并且从发光元件 7002 向第二电极 7005 一侧发光的情况下的像素的截面图。在图 10C 中, 驱动 TFT 7001 的漏电极层与第一电极 7003 相互接触, 并且驱动 TFT 7001 与发光元件 7002 的第一电极 7003 相互电连接。在第一电极 7003 之上按顺序叠置 EL 层 7004 和第二电极 7005。

[0507] 可以将多种材料中的任意材料用于发光元件的第一电极 7003。例如, 在第一电极 7003 用作阴极的情况下, 优选采用例如具有低功函数的材料形成第一电极 7003, 所述具有低功函数的材料诸如: 碱金属, 诸如 Li 或 Cs; 碱土金属, 诸如 Mg、Ca 或 Sr; 含有这些金属中的任意金属的合金 (例如, Mg:Ag 或者 Al:Li); 或者稀土金属, 诸如 Yb 或 Er。

[0508] 用分隔物 7009 覆盖第一电极 7003 的周围部分。采用聚酰亚胺、丙烯酸树脂、聚酰胺或环氧树脂等的有机树脂膜, 无机绝缘膜, 或者有机聚硅氧烷, 来形成分隔物 7009。尤其优选采用光敏树脂材料形成分隔物 7009, 使其在第一电极 7003 之上具有开口, 并且将所述开口的侧壁被形成为具有连续曲率的倾斜表面。在将光敏树脂材料用于分隔物 7009 的情况下, 可以省略形成抗蚀剂掩模的步骤。

[0509] 形成于所述第一电极 7003 和分隔物 7009 之上的 EL 层 7004 可以至少包括发光层, 并且其可以被形成为单层或者多个层的叠层。在将 EL 层 7004 形成为多个层的叠层时, 通过在作为阴极的第一电极 7003 之上按顺序叠置电子注入层、电子传输层、发光层、空穴传输层和空穴注入层来形成所述 EL 层 7004。注意, 并不需要提供这些层中的所有层。

[0510] 叠置顺序不限于上述叠置顺序。在用作阳极的第一电极 7003 之上按顺序叠置空穴注入层、空穴传输层、发光层、电子传输层和电子注入层。

[0511] 在图 10C 中, 在其中按顺序叠置 Ti 膜、铝膜和 Ti 膜的叠置膜之上, 按顺序叠置空穴注入层、空穴传输层、发光层、电子传输层和电子注入层, 并在其上形成 Mg:Ag 合金薄膜和 ITO 的叠置层。

[0512] 在驱动 TFT 7001 为 n 沟道 TFT 的情况下, 优选在第一电极 7003 之上按顺序叠置电子注入层、电子传输层、发光层、空穴传输层和空穴注入层, 因为能够抑制驱动电路中的电压升高, 并且能够降低功耗。

[0513] 采用透射光的透光导电材料形成第二电极 7005, 例如可以采用以下材料的透光导电膜: 含有氧化钨的氧化铟、含有氧化钨的氧化铟锌、含有氧化钛的氧化铟、含有氧化钛的氧化铟锡、氧化铟锡、氧化铟锌、或者添加了氧化硅的氧化铟锡等。

[0514] 发光元件 7002 对应于其中包括发光层的 EL 层 7004 被夹在第一电极 7003 和第二电极 7005 之间的区域。在图 10C 所示的元件结构中, 从发光元件 7002 向第二电极 7005 一侧发射光, 如箭头所示。

[0515] 在图 10C 中,将驱动 TFT 7001 的漏电极层通过形成于具有缺陷的绝缘层 7051、保护绝缘层 7052、平坦化绝缘层 7056、平坦化绝缘层 7053 和绝缘层 7055 中的接触孔电连接到第一电极 7003。对于平坦化绝缘层 7036、7046、7053 和 7056,可以采用树脂材料,诸如聚酰亚胺、丙烯酸树脂、苯并环丁烯、聚酰胺或环氧树脂。作为对这样的树脂材料的代替,可以采用低介电常数材料(低 k 材料)、基于硅氧烷的树脂、磷硅酸盐玻璃 (PSG)、或硼磷硅酸盐玻璃 (BPSG) 等。注意,可以通过叠置多个由这些材料形成的绝缘膜来形成平坦化绝缘层 7036、7046、7053 和 7056。对形成平坦化绝缘层 7036、7046、7053 和 7056 的方法没有特别的限制。根据材料,可以通过诸如溅射法、SOG 法、旋涂法、浸涂法、喷涂法或液滴释放法(例如,喷墨法、丝网印刷法或胶版印刷法)的方法,或者通过采用诸如刮刀、辊式涂布机、幕式涂布机、或刮刀涂布机等工具,来形成平坦化绝缘层 7036、7046、7053 和 7056。

[0516] 可以提供分隔物 7009,以便使第一电极 7003 和相邻像素的第一电极绝缘。采用聚酰亚胺、丙烯酸树脂、聚酰胺或环氧树脂等的有机树脂膜,无机绝缘膜,或者有机聚硅氧烷,来形成分隔物 7009。尤其优选采用光敏树脂材料形成分隔物 7009,使其在第一电极 7003 之上具有开口,并且将所述开口的侧壁形成为具有连续曲率的倾斜表面。在将光敏树脂材料用于分隔物 7009 的情况下,可以省略形成抗蚀剂掩模的步骤。

[0517] 在图 10C 的结构中,在执行全色显示时,例如,将发光元件 7002 用作发射绿光元件,将相邻发光元件之一用作发射红光的元件,将另一个用作发射蓝光的元件。或者,可以采用四种发光元件制造能够进行全色显示的发光显示装置,所述四种发光元件包括发射白光的元件以及三种发光元件。

[0518] 在图 10C 的结构中,可以通过如下的方式制造能够进行全色显示的发光显示装置,即,所布置的多个发光元件中的所有元件均为发射白光的元件,并在所述发光元件 7002 之上提供具有滤色器等的密封衬底。在形成了呈现诸如白色的单一颜色的材料并且之后使之与滤色器或者颜色转换层相结合时,能够执行全色显示。

[0519] 可以适当地将实施例 1 到 9 中的任何薄膜晶体管作用于半导体装置的驱动 TFT 7001、7011 和 7021,并且可以采用与实施例 1 到 9 中的薄膜晶体管类似的步骤和材料形成驱动 TFT 7001、7011 和 7021。驱动 TFT 7001、7011 和 7021 包括处于氧化物半导体层和具有缺陷的绝缘层 7051、7031 或 7041 之间的氧过量混合区域。如实施例 2 中一样,可以提供氧过量氧化物绝缘层代替所述氧过量混合区域。氧过量氧化物绝缘层将产生与氧过量混合区域的作用类似的作用。

[0520] 由于所述氧过量混合区域以及具有缺陷的绝缘层 7031、7041 和 7051 具有与氢或湿气(氢原子或者含有氢原子的化合物(诸如  $H_2O$ ))的高的结合能,并且这些杂质被稳定在所述氧过量混合区域和具有很多缺陷的所述绝缘层中,因而能够使这些杂质从氧化物半导体层扩散到所述氧过量混合区域和所述具有缺陷的绝缘层 7031、7041 和 7051 中,由此能够从氧化物半导体层去除这些杂质。此外,所述氧过量混合区域起着针对已经扩散到具有缺陷的绝缘层 7031、7041 和 7051 中的杂质的阻挡层的作用,以防止所述杂质再次进入所述氧化物半导体层;因而能够使氧化物半导体层保持低杂质浓度。因此,包括减少了引起变化的诸如氢、湿气、氢氧根或氢化物(又称为氢化合物)的杂质的氧化物半导体层的驱动 TFT 7001、7011 和 7021 是具有稳定的电特性的高度可靠的薄膜晶体管。

[0521] 不必说,也可以执行采用单一颜色发光的显示。例如,可以利用白光发射形成照明

系统,或者可以利用单色发光形成区域颜色发光装置。

[0522] 如必要,可以提供光学膜,诸如偏振膜,包括圆偏振片。

[0523] 尽管这里描述了有机 EL 元件作为发光元件,但是作为替代也可以提供无机 EL 元件作为发光元件。

[0524] 尽管已经描述了其中将控制发光元件的驱动的薄膜晶体管(驱动 TFT)电连接到发光元件的例子,但是也可以采用其中将用于控制电流的 TFT 连接在驱动 TFT 和发光元件之间的结构。

[0525] 该实施例可以适当结合另一实施例实施。

[0526] (实施例 11)

[0527] 在该实施例中,将参考图 11A 和 11B 描述发光显示面板(又称为发光面板)的外观和截面。图 11A 是面板的平面图,在所述面板中,利用密封剂将形成于第一衬底之上的薄膜晶体管和发光元件密封于所述第一衬底和第二衬底之间。图 11B 是沿图 11A 的 H-I 线得到的截面图。

[0528] 提供密封剂 4505,以围绕设置在第一衬底 4501 之上的像素部分 4502、信号线驱动电路 4503a 和 4503b、以及扫描线驱动电路 4504a 和 4504b。此外,在像素部分 4502、信号线驱动电路 4503a 和 4503b 以及扫描线驱动电路 4504a 和 4504b 之上提供第二衬底 4506。因此,通过第一衬底 4501、密封剂 4505 和第二衬底 4506 将所述像素部分 4502、信号线驱动电路 4503a 和 4503b 以及扫描线驱动电路 4504a 和 4504b 与填充物 4507 密封到一起。优选以具有高气密性和低脱气性的覆盖材料或者保护膜(例如,接合膜或者紫外可固化树脂膜)对面板进行封装(密封),从而使所述像素部分 4502、信号线驱动电路 4503a 和 4503b 以及扫描线驱动电路 4504a 和 4504b 不暴露于空气。

[0529] 形成于第一衬底 4501 之上的像素部分 4502、信号线驱动电路 4503a 和 4503b 以及扫描线驱动电路 4504a 和 4504b 每一均包括多个薄膜晶体管。作为示例,在图 11B 中示出了所述像素部分 4502 中包括的薄膜晶体管 4510 以及所述信号线驱动电路 4503a 中包括的薄膜晶体管 4509。

[0530] 可以适当地将实施例 1 到 9 中的任何薄膜晶体管用作薄膜晶体管 4509 和 4510,并且可以采用与实施例 1 到 9 中的薄膜晶体管类似的步骤和材料形成所述薄膜晶体管 4509 和 4510。薄膜晶体管 4509 和 4510 包括处于氧化物半导体层和具有缺陷的绝缘层 4542 之间的氧过量混合区域(未示出)。与在实施例 2 中一样,可以提供氧过量氧化物绝缘层代替所述氧过量混合区域。氧过量氧化物绝缘层将产生与氧过量混合区域的作用类似的作用。

[0531] 由于所述氧过量混合区域以及具有很多缺陷的绝缘层具有与氢或湿气(氢原子或者含有氢原子的化合物(诸如  $H_2O$ ))的高的结合能,并且这些杂质被稳定在所述氧过量混合区域和具有缺陷的绝缘层 4542 中,因而能够通过热处理使这些杂质从氧化物半导体层扩散到所述氧过量混合区域和所述具有缺陷的绝缘层 4542 中,由此能够从氧化物半导体层去除这些杂质。此外,所述氧过量混合区域起着针对已经扩散到具有缺陷的绝缘层中的杂质的阻挡层的作用,以防止所述杂质再次进入所述氧化物半导体层;因而能够使氧化物半导体层保持低杂质浓度。因此,包括减少了引起变化的诸如氢、湿气、氢氧根或氯化物的杂质的氧化物半导体层的薄膜晶体管 4509 和 4510 是具有稳定的电特性的高度可靠的薄膜晶体管。

[0532] 注意,用于驱动电路的薄膜晶体管 4509 具有导电层,所述导电层处于与所述薄膜晶体管中的氧化物半导体层中的沟道形成区域重叠的位置。在该实施例中,所述薄膜晶体管 4509 和 4510 为 n 沟道薄膜晶体管。

[0533] 导电层 4540 设置在具有缺陷的绝缘层 4542 的一部分之上,其与用于驱动电路的薄膜晶体管 4509 中的氧化物半导体层中的沟道形成区域重叠。在与氧化物半导体层中的沟道形成区域重叠的位置上提供导电层 4540,由此能够降低 BT 测试之前和之后薄膜晶体管 4509 的阈值电压的变化量。导电层 4540 的电位可以与薄膜晶体管 4509 的栅电极层的电位相同或不同。导电层 4540 还可以作为第二栅电极层。替代地,导电层 4540 的电位可以是 GND 或 0V,或者导电层 4540 可以处于浮置状态。

[0534] 此外,导电层 4540 还起着阻挡外部电场的作用,即,起着防止外部电场(尤其是防止静电)影响内部(包括薄膜晶体管的电路部分)的作用。导电层 4540 的阻挡功能能够防止薄膜晶体管的电特性由于诸如静电的外部电场的影响而发生变化。

[0535] 此外,形成覆盖薄膜晶体管 4510 的氧化物半导体层的具有缺陷的绝缘层 4542。薄膜晶体管 4510 的源电极层或漏电极层电连接到处于开口中的布线层 4550,所述开口形成于设置在所述薄膜晶体管之上的具有缺陷的绝缘层 4542 和绝缘层 4551 中。布线层 4550 被形成为与第一电极 4517 接触,并通过布线层 4550 将薄膜晶体管 4510 电连接到第一电极 4517。

[0536] 可以采用与实施例 1 中描述的具有缺陷的绝缘层 116 类似的材料和方法形成所述具有缺陷的绝缘层 4542。

[0537] 在绝缘层 4551 之上形成滤色器层 4545,以使其与发光元件 4511 的发光区域重叠。

[0538] 此外,为了降低滤色器层 4545 的表面粗糙度,以起着平坦化绝缘膜的作用的涂覆层 4543 覆盖滤色器层 4545。

[0539] 此外,在涂覆层 4543 之上形成绝缘层 4544。可以以与实施例 1 中描述的保护绝缘层 103 类似的方式形成绝缘层 4544,并且可以通过例如溅射法形成氮化硅膜。

[0540] 此外,附图标记 4511 表示发光元件。通过布线层 4550 将作为被包括在发光元件 4511 中的像素电极的第一电极 4517 电连接到薄膜晶体管 4510 的源电极层或漏电极层。注意,尽管在该实施例中,发光元件 4511 具有包括第一电极 4517、电致发光层 4512 和第二电极 4513 的叠层结构,但是发光元件 4511 的结构不限于此。可以根据例如从发光元件 4511 提取光的方向适当地改变发光元件 4511 的结构。

[0541] 采用有机树脂膜、无机绝缘膜或有机聚硅氧烷形成分隔物 4520。尤其优选采用光敏树脂材料形成所述分隔物,使其在第一电极 4517 之上具有开口,并且将所述开口的侧壁形成为具有连续曲率的倾斜表面。

[0542] 可以将电致发光层 4512 形成为单层或多个层的叠层。

[0543] 为了防止氧、氢、湿气、二氧化碳等进入发光元件 4511,可以在第二电极 4513 和分隔物 4520 之上形成保护膜。作为所述保护膜,可以形成氮化硅膜、氮氧化硅膜或 DLC 膜等。

[0544] 此外,从 FPC 4518a 和 4518b 向信号线驱动电路 4503a 和 4503b、扫描线驱动电路 4504a 和 4504b、或者像素部分 4502 提供各种信号和电位。

[0545] 采用与发光元件 4511 中包括的第一电极 4517 相同的导电膜形成连接端子电极 4515。采用与薄膜晶体管 4509 中包括的源电极层和漏电极层相同的导电膜形成端子电极

4516。

[0546] 连接端子电极 4515 通过各向异性导电膜 4519 电连接到 FPC4518a 中包括的端子。

[0547] 如果所述第一衬底或第二衬底处于从发光元件 4511 提取光的方向上,那么其需要具有透光特性。在这种情况下,采用诸如玻璃板、塑料板、聚酯膜或丙烯酸树脂膜的透光材料。

[0548] 作为填充物 4507,可以采用紫外可固化树脂或热固树脂以及诸如氮气或氩气的惰性气体。例如,可以采用聚(氯乙烯)(PVC)、丙烯酸树脂、聚酰亚胺、环氧树脂、硅酮树脂、聚(乙烯缩丁醛)(PVB)、或者具有醋酸乙烯酯的乙烯(EVA)。例如,可以采用氮气作为填充物。

[0549] 如有必要,可以在发光元件的发光表面上适当地提供光学膜,诸如,偏振片、圆偏振片(包括椭圆偏振片)或延迟片(四分之一波片或二分之一波片)。此外,所述偏振片或圆偏振片可以设有防反射膜。例如,可以执行抗眩光处理,通过所述处理可以通过表面的凸起和凹陷使反射光漫射,由此减少眩光。

[0550] 可以通过丝网印刷法、喷墨设备或散布设备形成所述密封剂。作为所述密封剂,可以采用含有可见光固化树脂、紫外固化树脂或热固树脂的材料。此外,可以含有填充物。

[0551] 可以安装在单独制备的衬底之上采用单晶半导体膜或多晶半导体膜形成的驱动电路,作为信号线驱动电路 4503a 和 4503b 以及扫描线驱动电路 4504a 和 4504b。替代地,可以只单独形成信号线驱动电路或其部分,或者扫描线驱动电路或其部分,之后将其安装。结构不限于图 11A 和 11B 所示的结构。

[0552] 通过上述步骤能够制造出作为半导体装置的高度可靠的发光显示装置(显示面板)。

[0553] 该实施例可以适当结合另一实施例实施。

[0554] (实施例 12)

[0555] 将参考图 8A、8B 和 8C 描述作为半导体装置的一个实施例的液晶显示面板的外观和截面。图 8A 和 8C 是其中用密封剂 4005 将薄膜晶体管 4010 和 4011 以及液晶元件 4013 密封于第一衬底 4001 和第二衬底 4006 之间的面板的平面图。图 8B 是沿图 8A 或图 8C 的 M-N 线得到的截面图。

[0556] 提供密封剂 4005,使之围绕设置在第一衬底 4001 之上的像素部分 4002 和扫描线驱动电路 4004。在所述像素部分 4002 和扫描线驱动电路 4004 之上提供第二衬底 4006。因此,通过第一衬底 4001、密封剂 4005 和第二衬底 4006 将像素部分 4002 和扫描线驱动电路 4004 连同液晶层 4008 一起密封。将在单独制备的衬底之上采用单晶半导体膜或多晶半导体膜形成的信号线驱动电路 4003,安装到第一衬底 4001 之上的不同于密封剂 4005 围绕的区域的区域中。

[0557] 注意,对单独形成的驱动电路的连接方法没有特别的限制,可以采用 COG 法、导线接合法、或 TAB 法等。图 8A 示出了通过 COG 法安装信号线驱动电路 4003 的例子。图 8C 示出了通过 TAB 法安装信号线驱动电路 4003 的例子。

[0558] 设置在第一衬底 4001 之上的像素部分 4002 和扫描线驱动电路 4004 包括多个薄膜晶体管。作为示例,图 8B 示出了像素部分 4002 中包括的薄膜晶体管 4010 和扫描线驱动电路 4004 中包括的薄膜晶体管 4011。在薄膜晶体管 4010 和 4011 之上设置氧过量氧化物

绝缘层 4043、具有缺陷的绝缘层 4041、保护绝缘层 4042 和绝缘层 4021。

[0559] 可以适当地将实施例 1 到 9 中的任何薄膜晶体管用作薄膜晶体管 4010 和 4011, 并且可以采用与实施例 1 到 9 中的薄膜晶体管类似的步骤和材料形成所述薄膜晶体管 4010 和 4011。在氧化物半导体层和具有缺陷的绝缘层之间提供氧过量氧化物绝缘层 4043。与在实施例 1 中一样, 可以提供氧过量混合区域代替所述氧过量氧化物绝缘层。氧过量混合区域将产生与氧过量氧化物绝缘层的作用类似的作用。

[0560] 由于氧过量氧化物绝缘层 4043 和具有缺陷的绝缘层 4041 具有与氢或湿气 (氢原子或者含有氢原子的化合物 (诸如  $H_2O$ )) 的高的结合能, 并且这些杂质被稳定在氧过量氧化物绝缘层 4043 和具有缺陷的绝缘层 4041 中, 因而能够使这些杂质从氧化物半导体层扩散到所述氧过量氧化物绝缘层 4043 和具有缺陷的绝缘层 4041 中, 由此能够从氧化物半导体层去除这些杂质。此外, 氧过量氧化物绝缘层 4043 起着针对已经扩散到具有缺陷的绝缘层 4041 中的杂质的阻挡层的作用, 从而防止所述杂质再次进入所述氧化物半导体层; 因而能够使所述氧化物半导体层保持低杂质浓度。因此, 包括减少了引起变化的诸如氢、湿气、氢氧根或氯化物的杂质的氧化物半导体层的薄膜晶体管 4010 和 4011 是具有稳定的电特性的高度可靠的薄膜晶体管。在该实施例中, 所述薄膜晶体管 4010 和 4011 为 n 沟道薄膜晶体管。

[0561] 导电层 4040 设置在绝缘层 4021 的一部分之上, 其与用于驱动电路的薄膜晶体管 4011 中的氧化物半导体层中的沟道形成区域重叠。在与氧化物半导体层中的沟道形成区域重叠的位置上提供导电层 4040, 由此能够降低 BT 测试之前和之后薄膜晶体管 4011 的阈值电压的变化量。导电层 4040 的电位可以与薄膜晶体管 4011 的栅电极层的电位相同或不同。导电层 4040 还可以作为第二栅电极层。代替地, 导电层 4040 的电位可以是 GND 或 0V, 或者导电层 4044 可以处于浮置状态。

[0562] 此外, 导电层 4040 还起着阻挡外部电场的作用, 即, 起着防止外部电场 (尤其是防止静电) 影响内部 (包括薄膜晶体管的电路部分) 的作用。导电层 4040 的阻挡功能能够防止薄膜晶体管的电特性由于诸如静电的外部电场的影响而发生变化。

[0563] 液晶元件 4013 中包含的像素电极层 4030 电连接到薄膜晶体管 4010 的源电极层或漏电极层。在第二衬底 4006 之上提供液晶元件 4013 的对置电极层 4031。像素电极层 4030、对置电极层 4031 和液晶层 4008 相互重叠的部分对应于液晶元件 4013。注意, 像素电极层 4030 和对置电极层 4031 分别设有起着取向膜的作用的绝缘层 4032 和绝缘层 4033, 并且液晶层 4008 被夹在像素电极层 4030 和对置电极层 4031 之间而绝缘层 4032 和 4033 插入其间。

[0564] 注意, 可以采用透光衬底作为第一衬底 4001 和第二衬底 4006; 可以采用玻璃、陶瓷或塑料。所述塑料可以是玻璃纤维增强塑料 (FRP) 板、聚氟乙烯 (PVF) 膜、聚酯膜、或丙烯酸树脂膜。

[0565] 附图标记 4035 表示通过对绝缘膜的选择性蚀刻获得的柱形间隔体, 提供该柱形间隔体以控制像素电极层 4030 和对置电极层 4031 之间的距离 (单元间隙)。注意, 可以采用球形间隔体。对置电极层 4031 电连接到在形成薄膜晶体管 4010 的衬底之上形成的公共电位线。可以采用公共连接部分通过布置在一对衬底之间的导电颗粒使对置电极层 4031 和公共电位线相互电连接。注意, 所述导电颗粒包含在密封剂 4005 中。

[0566] 替代地,可以采用呈现蓝相的液晶,对于呈现蓝相的液晶,是不需要取向膜的。蓝相是液晶相之一,其恰好生成于在提高胆甾型液晶的温度的同时使胆甾相变为各向同性相之前。由于蓝相仅在窄的温度范围中生成,因而将含有 5wt% 或更多的手性试剂的液晶成分用于液晶层 4008,以改善所述温度范围。包括呈现蓝相的液晶和手性试剂的液晶成分具有小于等于 1 毫秒 (msec) 的短的响应时间,并且是光各向同性的;因此,不需要取向处理,并且视角依赖性低。此外,由于不需要提供取向膜,因此,可以防止摩擦 (rubbing) 处理摩擦处理导致的静电击穿,并且能够在制造过程中减少液晶显示装置的缺陷和损伤。因而,能够提高液晶显示装置的产率。包括氧化物半导体层的薄膜晶体管尤其具有这样的可能性,即,薄膜晶体管的电特性可能因静电的影响而发生显著变化,并且偏离设计范围。因此,将蓝相液晶材料用于包括具有氧化物半导体层的薄膜晶体管的液晶显示装置是较有效的。

[0567] 注意,除了透射型液晶显示装置之外,该实施例还可以应用于透反射型液晶显示装置。

[0568] 尽管在所述的液晶显示装置的例子中,偏振片设置在衬底的外表面(处于观看者一侧)上,并且用于显示元件的着色层和电极层依次设置在衬底的内表面上,但是偏振片也可以设置在衬底的内表面上。偏振片和着色层的叠置层结构不限于该实施例中的结构,可以根据偏振片和着色层的材料或者制造工艺过程的条件适当地设置所述结构。此外,可以在显示部分以外的部分中提供起着黑矩阵的作用的阻光膜。

[0569] 在薄膜晶体管 4011 和 4010 之上与氧化物半导体层接触地叠置氧过量氧化物绝缘层 4043 和具有缺陷的绝缘层 4041。可以采用与实施例 2 中描述的氧过量氧化物绝缘层 139 类似的材料和方法形成氧过量氧化物绝缘层 4043。可以采用与实施例 1 中描述的具有缺陷的绝缘层 116 类似的材料和方法形成具有缺陷的绝缘层 4041。

[0570] 此外,在具有缺陷的绝缘层 4041 上形成与之接触的保护绝缘层 4042。可以以与实施例 1 中描述的保护绝缘层 103 类似的方式形成保护绝缘层 4042,并且可以采用例如氮化硅膜。此外,为了降低薄膜晶体管的表面粗糙度,以起着平坦化绝缘膜的作用的绝缘层 4021 覆盖保护绝缘层 4042。

[0571] 形成绝缘层 4021 作为平坦化绝缘膜。可以将诸如聚酰亚胺、丙烯酸树脂、苯并环丁烯、聚酰胺或环氧树脂的耐热有机材料用于绝缘层 4021。作为对这样的有机材料的代替,可以采用低介电常数材料(低 k 材料)、基于硅氧烷的树脂、磷硅酸盐玻璃 (PSG)、或硼磷硅酸盐玻璃 (BPSG) 等。注意,可以通过叠置由这些材料形成的多个绝缘膜来形成绝缘层 4021。

[0572] 对绝缘层 4021 的形成方法没有特别限制。根据材料,可以通过诸如溅射法、SOG 法、旋涂法、浸涂法、喷涂法或液滴释放法(例如,喷墨法、丝网印刷法或胶版印刷法)的方法,或者通过采用诸如刮刀、辊式涂布机、幕式涂布机、或刮刀涂布机等工具,来形成绝缘层 4021。在绝缘层 4021 的烘焙步骤和半导体层的退火步骤结合时,能够有效率地制造半导体装置。

[0573] 可以采用透光导电材料来形成像素电极层 4030 和对置电极层 4031,例如,含有氧化钨的氧化铟、含有氧化钨的氧化铟锌、含有氧化钛的氧化铟、含有氧化钛的氧化铟锡、氧化铟锡(下文称为 ITO)、氧化铟锌、或者添加了氧化硅的氧化铟锡。

[0574] 可以将含有导电高分子(又称为导电聚合物)的导电成分用于像素电极层 4030

和对置电极层 4031。采用该导电成分形成的像素电极优选具有  $10000 \Omega / \text{方}$  或更低的薄层电阻,并且在  $550\text{nm}$  的波长处具有  $70\%$  或更高的透光率。此外,该导电成分中包含的导电高分子的电阻率优选为  $0.1 \Omega \cdot \text{cm}$  或更低。

[0575] 可以采用所谓的  $\pi$ -电子共轭导电聚合物作为所述导电高分子。例子包括聚苯胺及其衍生物、聚吡咯及其衍生物、聚噻吩及其衍生物、以及这些材料中的两种或更多种的共聚物。

[0576] 此外,从 FPC 4018 向单独形成的信号线驱动电路 4003,向扫描线驱动电路 4004,或向像素部分 4002,提供各种信号和电位。

[0577] 采用与液晶元件 4013 中包含的像素电极层 4030 相同的导电膜形成连接端子电极 4015。采用与薄膜晶体管 4010 和 4011 中包含的源电极层和漏电极层相同的导电膜形成端子电极 4016。

[0578] 连接端子电极 4015 通过各向异性导电膜 4019 电连接到 FPC 4018 中包括的端子。

[0579] 注意,图 8A、8B 和 8C 示出了单独形成信号线驱动电路 4003 并将其安装在第一衬底 4001 上的例子;但是该实施例并不限于该结构。可以单独形成扫描线驱动电路,之后对其进行安装,或者可以只单独形成信号线驱动电路的一部分或者扫描线驱动电路的一部分,之后对其进行安装。

[0580] 适当地提供黑矩阵(阻光层)、诸如偏振构件的光学构件(光学衬底)、延迟构件、或者防反射构件等。例如,可以通过采用偏振基板和延迟基板获得圆偏振。此外,可以采用背光、或侧光等作为光源。

[0581] 在有源矩阵液晶显示装置中,驱动按照矩阵布置的像素电极,以在屏幕上形成显示图案。具体地,在选定的像素电极和对应于所述像素电极的对置电极之间施加电压,从而对设置于所述像素电极和所述对置电极之间的液晶层进行光学调制,观看者将该光学调制辨识成显示图案。

[0582] 在显示运动图像时,液晶显示装置具有如下的问题:液晶分子的长响应时间导致残像或者运动图像的模糊。为了改善液晶显示装置的运动图像特性,采用被称为黑色插入的驱动方法,在所述方法中,每隔一个帧周期在整个屏幕上显示黑色。

[0583] 此外,可以采用被称为双帧速率驱动(double-frame rate driving)的驱动方法,其中,将垂直同步频率设为高达通常的垂直同步频率的  $1.5$  倍或更高,或者  $2$  倍或更高,以提高响应速度。

[0584] 进一步替代地,为了改善液晶显示装置的运动图像特性,可以采用这样的驱动方法,即,采用多个 LED(发光二极管)或多个 EL 光源形成作为背光的面光源,并在一个帧周期中以脉冲的方式独立驱动所述面光源的每一光源。可以采用三种或更多种 LED 或者可以采用发射白光的 LED 作为所述面光源。由于能够独立地控制多个 LED,因而能够使所述 LED 发光的定时与对液晶层进行光学调制的定时同步。在该驱动方法中,可以使部分地所述 LED 关断;因此能够获得降低功耗的效果,尤其是在显示具有大的黑色部分的图像的情况下。

[0585] 与常规液晶显示装置相比,通过结合这些驱动方法,能够改善液晶显示装置的显示特性,诸如运动图像特性。

[0586] 由于薄膜晶体管易于因静电等损坏,因而优选在与像素部分和驱动电路同一衬底之上提供保护电路。优选采用包括氧化物半导体层的非线性元件形成所述保护电路。例如,



在像素部分和扫描线输入端之间以及在像素部分和信号线输入端之间提供保护电路。在该实施例中,提供多个保护电路,以防止像素晶体管等的损坏,所述损坏可能是在由静电等导致的浪涌电压施加到扫描线、信号线和电容器总线上时引起的。形成保护电路以便当浪涌电压施加到所述保护电路上时向公共布线释放电荷。此外,所述保护电路包括相互平行布置的非线性元件,扫描线位于其间。所述非线性元件是诸如二极管的二端元件或者是诸如晶体管的三端元件。例如,可以以与像素部分中的薄膜晶体管相同的步骤形成所述非线性元件。例如,可以通过将所述非线性元件的栅极端子连接至其漏极端子获得与二极管的类似的特性。

[0587] 对于液晶显示模块,可以采用扭转向列(TN)模式、面内切换(IPS)模式、弥散场切换(fringe field switching, FFS)模式、轴对称取向微单元(ASM)模式、光学补偿双折射(OCB)模式、铁电液晶(FLC)模式、或反铁电液晶(AFLC)模式等。

[0588] 对本说明书中公开的半导体装置没有特别的限制,可以采用包括TN液晶、OCB液晶、STN液晶、VA液晶、ECB液晶、GH液晶、聚合物分散液晶、或盘状液晶等的液晶显示装置。尤其是,优选采用常黑液晶面板,例如,采用垂直取向(VA)模式的透射型液晶显示装置。作为所述垂直取向模式,给出了一些例子。例如,可以采用多畴垂直取向(MVA)模式、图案化垂直取向(PVA)模式和ASV模式。

[0589] 此外,还可以将该实施例应用于VA液晶显示装置。液晶显示装置的VA模式是一种控制液晶显示面板的液晶分子的取向的模式。在VA液晶显示装置中,在不施加电压时,液晶分子沿相对于面板表面的垂直方向取向。此外,可以采用一种被称为多畴或多畴设计的方法,通过所述方法将像素划分成一些区域(子像素),液晶分子在其相应的区域中沿不同的方向取向。

[0590] 该实施例可以适当结合另一实施例实施。

[0591] (实施例13)

[0592] 在该实施例中,将描述作为本发明的实施例的半导体装置的电子纸的例子。

[0593] 图12示出了一种有源矩阵电子纸作为应用了本发明实施例的半导体装置的例子。可以适当地将实施例1到9中的任何薄膜晶体管用作薄膜晶体管581,并且可以采用与实施例1到9中的薄膜晶体管类似的步骤和材料形成所述薄膜晶体管581。薄膜晶体管581包括处于氧化物半导体层和具有缺陷的绝缘层583之间的氧过量混合区域。与在实施例2中一样,可以提供氧过量氧化物绝缘层代替所述氧过量混合区域。氧过量氧化物绝缘层将产生与氧过量混合区域的作用类似的作用。

[0594] 由于所述氧过量混合区域和具有缺陷的绝缘层583具有与氢或湿气(氢原子或者含有氢原子的化合物(诸如 $H_2O$ ))的高的结合能,并且这些杂质在所述氧过量混合区域和具有很多缺陷的绝缘层中稳定,因而能够使这些杂质从氧化物半导体层扩散到所述氧过量混合区域和所述具有缺陷的绝缘层583中,由此能够从氧化物半导体层去除这些杂质。此外,所述氧过量混合区域起着针对已经扩散到具有缺陷的绝缘层583中的杂质的阻挡层的作用,以防止所述杂质再次进入所述氧化物半导体层;因而能够使氧化物半导体层保持低杂质浓度。因此,包括减少了引起变化的诸如氢、湿气、氢氧根或氢化物(又称为氢化合物)的杂质的氧化物半导体层的薄膜晶体管581是具有稳定的电特性的高度可靠的薄膜晶体管。

[0595] 图 12 的电子纸是采用了扭转球显示系统的显示装置的例子。扭转球显示系统是指这样一种方法,其中,使每一着有黑色和白色的球状颗粒布置在作为显示元件中采用的电极层的第一电极层和第二电极层之间,并在所述第一电极层和第二电极层之间生成电位差,以控制球状颗粒的取向,由此执行显示。

[0596] 设置于衬底 580 之上的薄膜晶体管 581 为底部栅极型薄膜晶体管。薄膜晶体管 581 的源电极层或漏电极层与处于形成于具有缺陷的绝缘层 583、保护绝缘层 584 和绝缘层 585 中的开口中的第一电极层 587 接触并与其电连接。

[0597] 在形成于衬底 596 上的第一电极层 587 和第二电极层 588 之间提供球状颗粒,每一球状颗粒均具有黑区 590a、白区 590b 和围绕所述区域的填充了液体的腔 594。采用诸如树脂的填充物 595 填充围绕所述球状颗粒的空间(参见图 12)。在该实施例中,第一电极层 587 对应于像素电极,处于对置衬底 596 上的第二电极层 588 对应于公共电极。

[0598] 此外,可以采用电泳元件代替扭转球。采用具有大约  $10\ \mu\text{m}$  到  $200\ \mu\text{m}$  的直径的微囊,在所述微囊中密封了透明液体、带正电的白色微颗粒和带负电的黑色微颗粒。在设置于第一电极层和第二电极层之间的微囊中,在通过第一电极层和第二电极层施加电场时,所述白色微颗粒和黑色微颗粒移动到彼此相反的一侧,因而能够显示白色或黑色。采用该原理的显示元件为电泳显示元件,其一般被称为电子纸。所述电泳显示元件具有比液晶显示元件高的反射率,因而不需要辅助光,功耗低,并且能够在昏暗环境下识别出显示部分。此外,即使在不向显示部分提供功率时,也能够保持已经显示过一次的图像。因此,即使在具有显示功能的半导体装置(可以将其简称为显示装置或者称为设有显示装置的半导体装置)与无线电波源存在一定距离时,也能够存储所显示的图像。

[0599] 通过上述步骤能够制造出作为半导体装置的高度可靠的电子纸。

[0600] 该实施例可以适当结合另一实施例实施。

[0601] (实施例 14)

[0602] 可以将本说明书中公开的半导体装置应用于各种电子装置(包括游戏机)。这样的电子装置的例子为电视装置(又被称为电视或电视接收机)、计算机监视器等、诸如数字照相机或数字视频摄像机的相机、数字相框、移动电话手持机(又称为移动电话或移动电话装置)、便携式游戏控制台、便携式信息终端、音频重放装置、诸如弹球机的大型游戏机等。

[0603] 图 13A 示出了蜂窝电话 1600。蜂窝电话 1600 包括结合了显示部分 1602 的外壳 1601、操作按钮 1603a 和 1603b、外部连接端口 1604、扬声器 1605、和麦克风 1606。

[0604] 可以通过用手指等触摸显示部分 1602,向图 13A 所示的蜂窝电话 1600 输入信息。此外,可以通过用手指等触摸显示部分 1602 执行诸如打电话和文本操作的操作。

[0605] 显示部分 1602 主要有三种屏幕模式。第一种模式是主要用于显示图像的显示模式。第二种模式是主要用于输入诸如文本的数据的输入模式。第三种模式是结合了显示模式和输入模式这两种模式的显示及输入模式。

[0606] 例如,在拨打电话或者文本操作的情况下,使显示部分 1602 处于主要用于输入文本的文本输入模式,并且能够输入显示于屏幕上的字符。在这种情况下,优选在显示部分 1602 的屏幕的几乎整个面积上显示键盘或数字按钮。

[0607] 当在蜂窝电话 1600 内部提供包括诸如陀螺仪或加速度传感器的用于检测倾斜的

传感器的检测装置时,可以通过检测蜂窝电话 1600 的方向(蜂窝电话 1600 是水平放置还是竖直放置以用于横向模式或竖向模式)而自动切换显示部分 1602 的屏幕上的显示。

[0608] 此外,通过触摸显示部分 1602 或者操作外壳 1601 的操作按钮 1603 切换屏幕模式。替代地,可以根据在显示部分 1602 上显示的图像的种类切换屏幕模式。例如,当显示部分上显示的图像的信号为运动图像数据时,将屏幕模式切换至显示模式。当信号为文本数据时,将屏幕模式切换至输入模式。

[0609] 此外,在输入模式中,通过显示部分 1602 中的光传感器检测信号,并且如果某一时间段中未执行通过触摸显示部分 1602 的输入,那么可以控制屏幕模式从输入模式切换至显示模式。

[0610] 显示部分 1602 还可以作为图像传感器。例如,通过以手掌或手指触摸显示部分 1602 而提取掌纹或指纹等的图像,由此能够执行个人验证。此外,当在显示部分中提供发射近红外光的背光或感测光源时,可以取得手指静脉或手掌静脉等的图像。

[0611] 可以将上述实施例中描述的任何半导体装置应用于显示部分 1602。例如,可以将上面实施例中描述的多个薄膜晶体管布置为像素中的开关元件。

[0612] 图 13B 示出了蜂窝电话的另一个例子。诸如图 13B 所示的便携式信息终端可以具有多种功能。例如,除了电话功能之外,便携式信息终端还可以通过结合计算机而具有处理多种数据的功能。

[0613] 图 13B 所示的便携式信息终端包括外壳 1800 和外壳 1801。外壳 1800 包括显示面板 1802、扬声器 1803、麦克风 1804、指向装置 1806、相机镜头 1807、外部连接端子 1808 等。外壳 1801 包括键盘 1810、外部存储器插槽 1811 等。此外,在外壳 1801 中结合有天线。

[0614] 此外,显示面板 1802 起着触摸屏的作用。在图 13B 中通过虚线表示所显示的多个操作键 1805。

[0615] 此外,除了上述结构以外,还可以结合无接触 IC 芯片或小型存储装置等。

[0616] 可以将上面实施例中描述的任何半导体装置用于显示面板 1802,并根据应用模式适当地改变显示的取向。此外,相机镜头 1807 设置在与显示部分 1802 相同的平面中;因此,能够将所述便携式信息终端用于视频电话通话。扬声器 1803 和麦克风 1804 可以用于视频电话通话、记录和播放声音等,而限于语音通话。此外,图 13B 中展开的外壳 1800 和 1801 能够产生滑动,从而使一个叠在另一个上;因此,能够减小所述便携式信息终端的尺寸,使得所述便携式信息终端适于携带。

[0617] 可以将外部连接端子 1808 连接至 AC 适配器以及诸如 USB 线缆的多种类型的线缆,从而能够进行充电以及与个人计算机的数据通信等。此外,可以利用插入到外部存储器插槽 1811 中的存储介质存储并移动大量的数据。

[0618] 除了上面描述的功能之外,所述便携式信息终端还可以具有红外通信功能、电视接收机功能等。

[0619] 图 14A 示出了电视装置 9600。在电视装置 9600 中,将显示部分 9603 结合到外壳 9601 中。显示部分 9603 能够显示图像。这里,通过架 9605 支撑外壳 9601。

[0620] 可以采用外壳 9601 的操作开关或者单独的遥控器 9610 操作电视装置 9600。可以采用遥控器 9610 的操作键 9609 切换频道,控制音量,由此能够控制在显示部分 9603 上显示的图像。此外,遥控器 9610 可以设有显示部分 9607,以显示遥控器 9610 输出的数据。

[0621] 注意,电视装置 9600 设有接收器、调制调解器等。利用接收器,能够接收到一般的 TV 广播。此外,在通过调制调解器将显示装置以有线或无线的方式连接至通信网络时,能够执行单向(从发送器到接收器)或双向(例如,在发送器和接收器之间或者在接收器之间)信息通信。

[0622] 可以将上面实施例中描述的任何半导体装置应用于显示部分 9603。例如,可以将上面实施例中描述的多个薄膜晶体管布置为像素中的开关元件。

[0623] 图 14B 示出了数字相框 9700。例如,在数字相框 9700 中,在外壳 9701 中结合了显示部分 9703。显示部分 9703 能够显示各种图像。例如,显示部分 9703 能够显示用数字照相机等拍摄的图像数据,并且起到向普通相框那样的功能。

[0624] 可以将上面实施例中描述的任何半导体装置应用于显示部分 9703。例如,可以将上面实施例中描述的多个薄膜晶体管布置为像素中的开关元件。

[0625] 注意,数字相框 9700 设有操作部分、外部连接端子(USB 端子、可连接至诸如 USB 线缆的各种线缆的端子)、存储介质插入部分等。尽管可以在与显示部分相同的表面上提供这些部件,但是出于设计美学的考虑,优选将它们设置在侧表面或后表面上。例如,将存储用数字照相机拍摄的图像数据的存储介质插入到数字相框的存储介质插入部分中,并加载数据,由此能够在显示部分 9703 上显示图像。

[0626] 可以将数字相框 9700 配置成无线地发送和接收数据。可以通过无线通信加载期望的图像数据以进行显示。

[0627] 图 15 示出了一种便携式游戏控制台,其包括两个壳体,壳体 9881 和壳体 9891,利用接合部分 9893 将它们接合到一起,从而使得所述便携式游戏控制台能够开合。分别在壳体 9881 和壳体 9891 中结合了显示部分 9882 和显示部分 9883。

[0628] 可以将上面实施例中描述的任何半导体装置应用于显示部分 9883。例如,可以将上面实施例中描述的多个薄膜晶体管布置为像素中的开关元件。

[0629] 此外,图 15 所示的便携式游戏控制台设有扬声器部分 9884、存储介质插入部分 9886、LED 灯 9890 以及输入机构(操作键 9885、连接端子 9887、传感器 9888(具有测量力、位移、位置、速度、加速度、角速度、旋转数、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电功率、辐射线、流速、湿度、梯度、振动、味道或红外线的功能)以及麦克风 9889)等。不必说,所述便携式游戏控制台的机构不限于上述结构,并且可以采用至少设有本说明书中公开的薄膜晶体管的其他结构。所述便携式游戏控制台可以适当地包括额外的附件。图 15 所示的便携式游戏控制台具有读取存储介质中存储的程序或数据,以将其显示在显示部分上的功能,以及通过无线通信与另一便携式游戏控制台共享数据的功能。注意,图 15 所示的便携式游戏控制台的功能不限于上文所述的功能,所述便携式游戏控制台可以具有各种各样的功能。

[0630] 图 17 示出了作为根据任何上述实施例形成的半导体装置的例子的发光装置用作室中照明装置 3001 的例子。由于本说明书中描述的发光装置可以具有大面积,因而能够将所述发光装置用作具有大的发射面积的照明装置。此外,还可以将上面实施例中描述的任何发光装置用作台灯 3002。注意,所述照明设备在其范畴中包括顶灯、壁灯、交通工具内部照明灯、紧急出口等等。

[0631] 如上所述,可以在实施例 1 到 9 中的任何一个中描述的半导体装置应用于上文

所述的各种电子装置的显示面板,因而能够提供高度可靠的电子器具。

[0632] (实施例 15)

[0633] 可以将本说明书中公开的半导体装置应用于电子纸。可以将电子纸用于所有领域中的用于显示信息的电子装置。例如,可以将电子纸应用于电子书阅读器(e-book 阅读器)、海报、诸如列车的交通工具中的广告、或者诸如信用卡的各种卡片的显示。图 16 示出了电子装置的例子。

[0634] 图 16 示出了电子书阅读器 2700。例如,电子书阅读器 2700 包括两个壳体,即壳体 2701 和壳体 2703。采用铰接件 2711 将壳体 2701 和壳体 2703 结合起来,从而使电子书阅读器 2700 能够沿铰接件 2711 开启和闭合。利用这样的结构,能够像纸质书那样操作电子书阅读器 2700。

[0635] 显示部分 2705 和显示部分 2707 分别结合在壳体 2701 和壳体 2703 中。显示部分 2705 和显示部分 2707 可以显示一个图像或者不同图像。在显示部分 2705 和显示部分 2707 显示不同图像的情况下,例如,右侧的显示部分(图 16 中的显示部分 2705)可以显示文本,左侧的显示部分(图 16 中的显示部分 2707)可以显示图像。

[0636] 图 16 示出了壳体 2701 设有操作部分等的例子。例如,壳体 2701 设有电源开关 2721、操作键 2723、扬声器 2725 等。可以采用操作键 2723 翻页。注意,可以在与壳体的显示部分相同的表面上提供键盘、指向装置等。此外,可以在壳体的后表面或者侧表面上设置外部连接端子(耳机端子、USB 端子、可连接至诸如 AC 适配器或 USB 线缆的各种线缆的端子)、存储介质插入部分等。此外,电子书阅读器 2700 可以具有电子词典的功能。

[0637] 可以将电子书阅读器 2700 配置成无线地收发数据。通过无线通信能够从电子书服务器购买并下载想要的书的数据等。

[0638] 该实施例可以适当结合另一实施例实施。

[0639] 本申请以 2009 年 10 月 30 日在日本专利局提交的日本专利申请 No. 2009-249876 为基础,通过引入的方式将其全部内容并入在此。

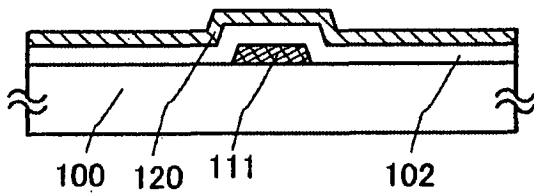


图 1A

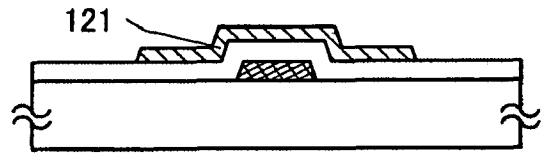


图 1B

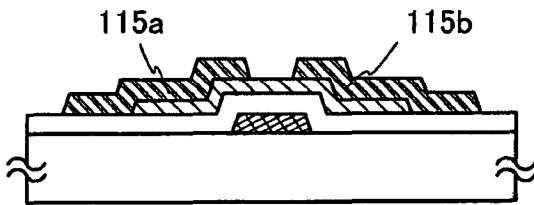


图 1C

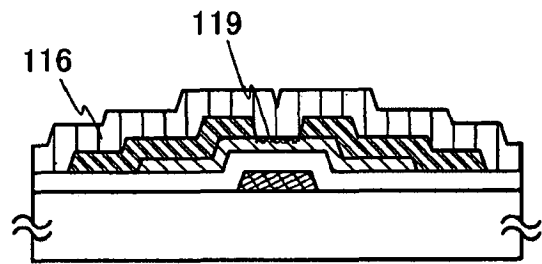


图 1D

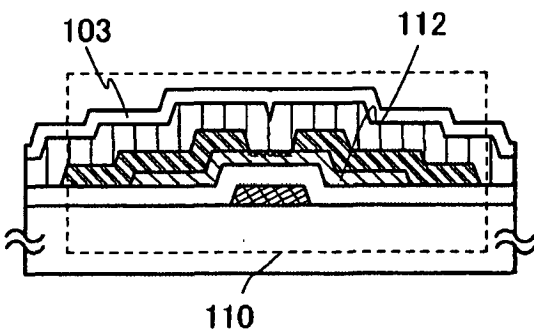


图 1E

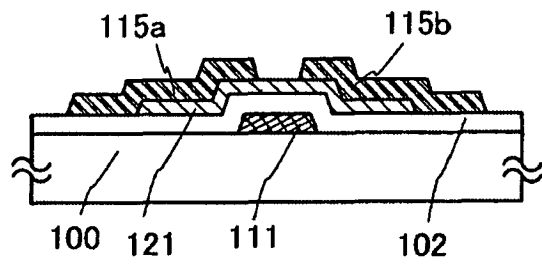


图 2A

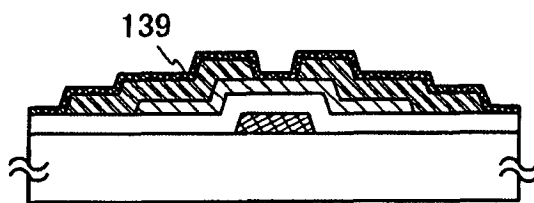


图 2B

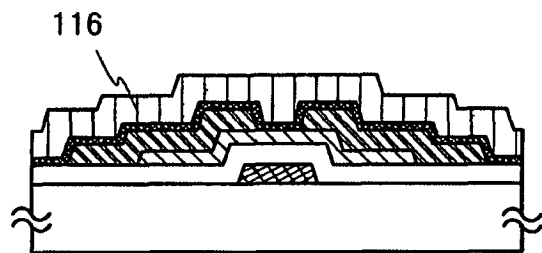


图 2C

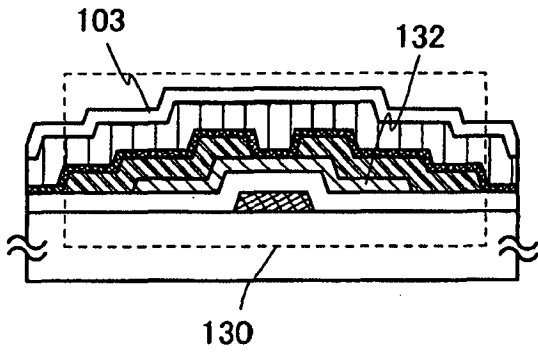


图 2D

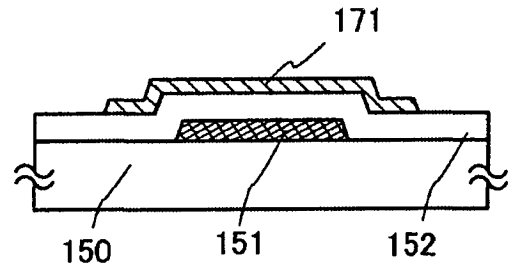


图 3A

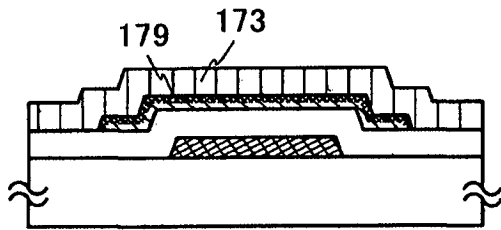


图 3B

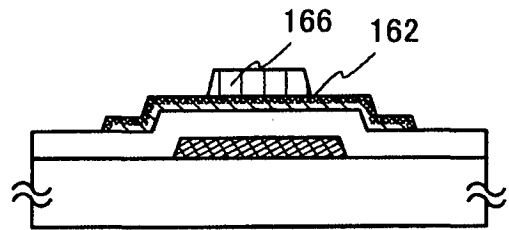


图 3C

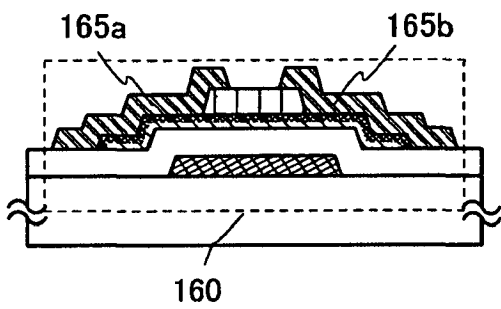


图 3D

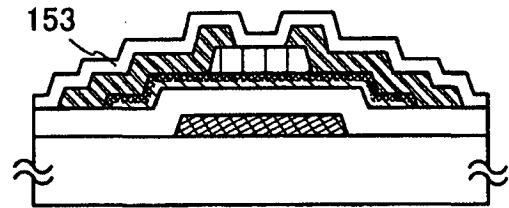


图 3E

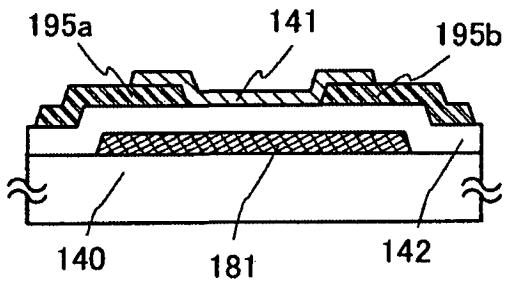


图 4A

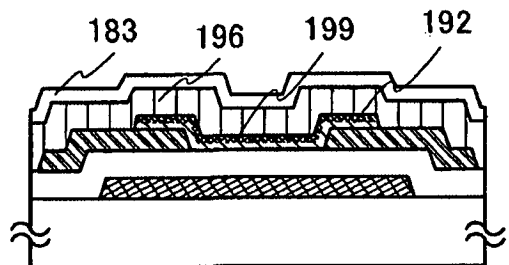


图 4B

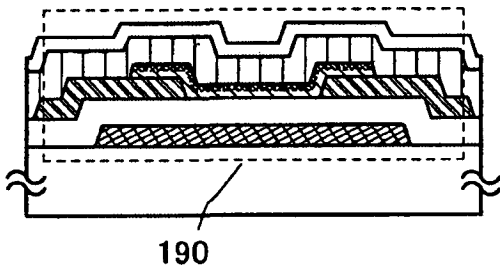


图 4C

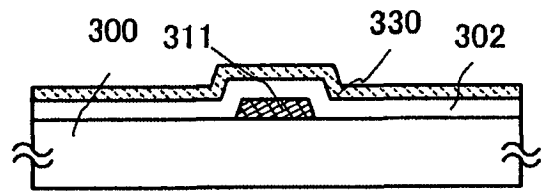


图 5A

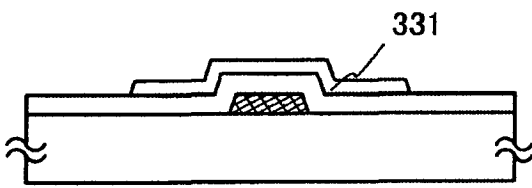


图 5B

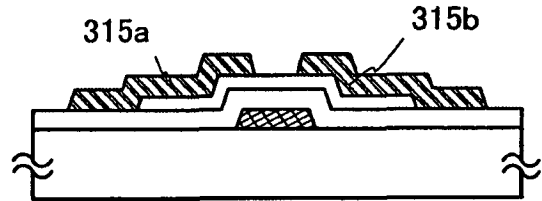


图 5C

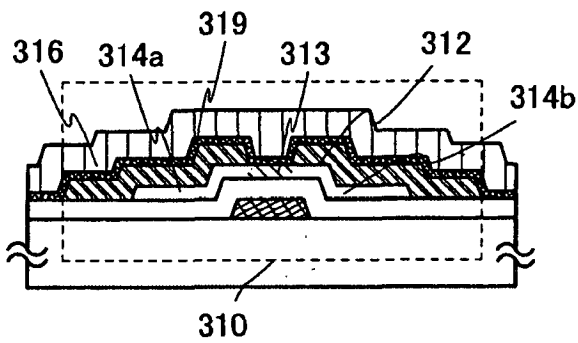


图 5D

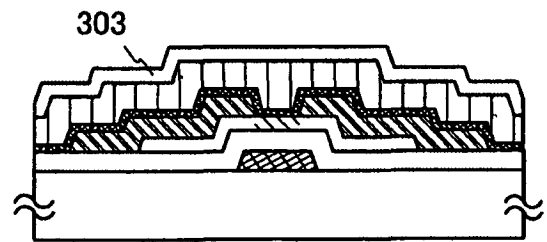


图 5E

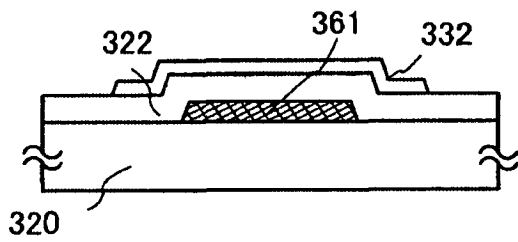


图 6A

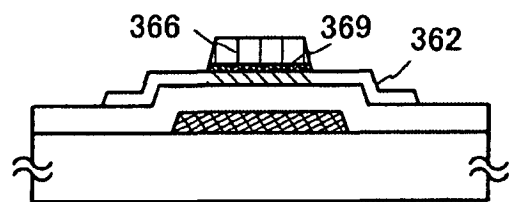


图 6B



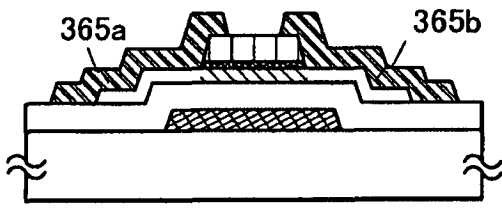


图 6C

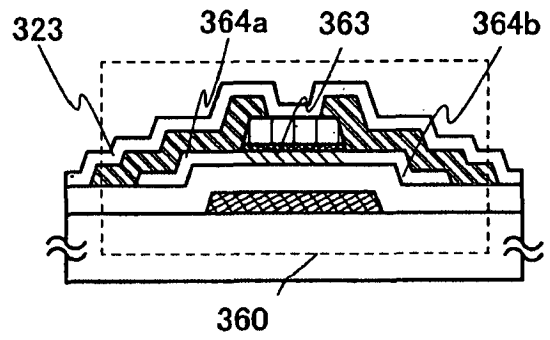


图 6D

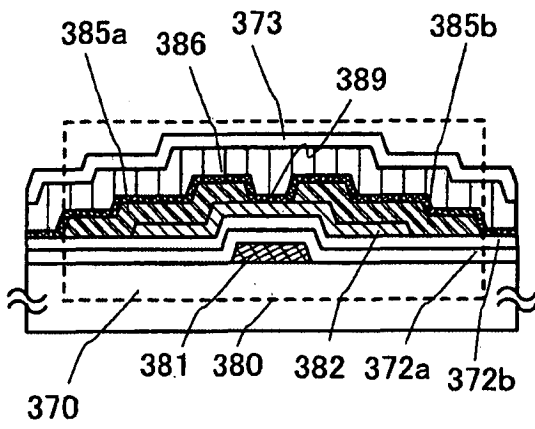


图 7

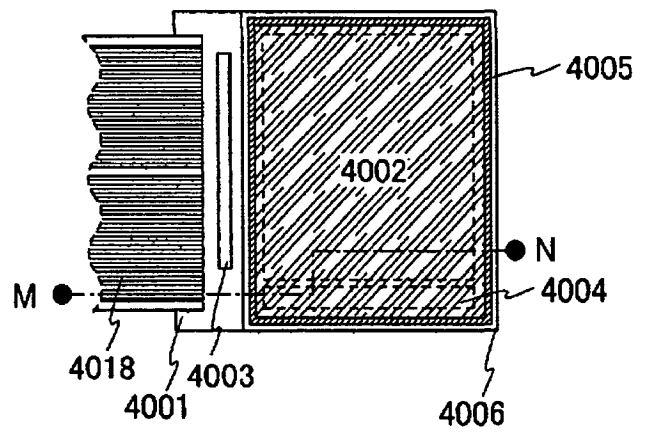


图 8A

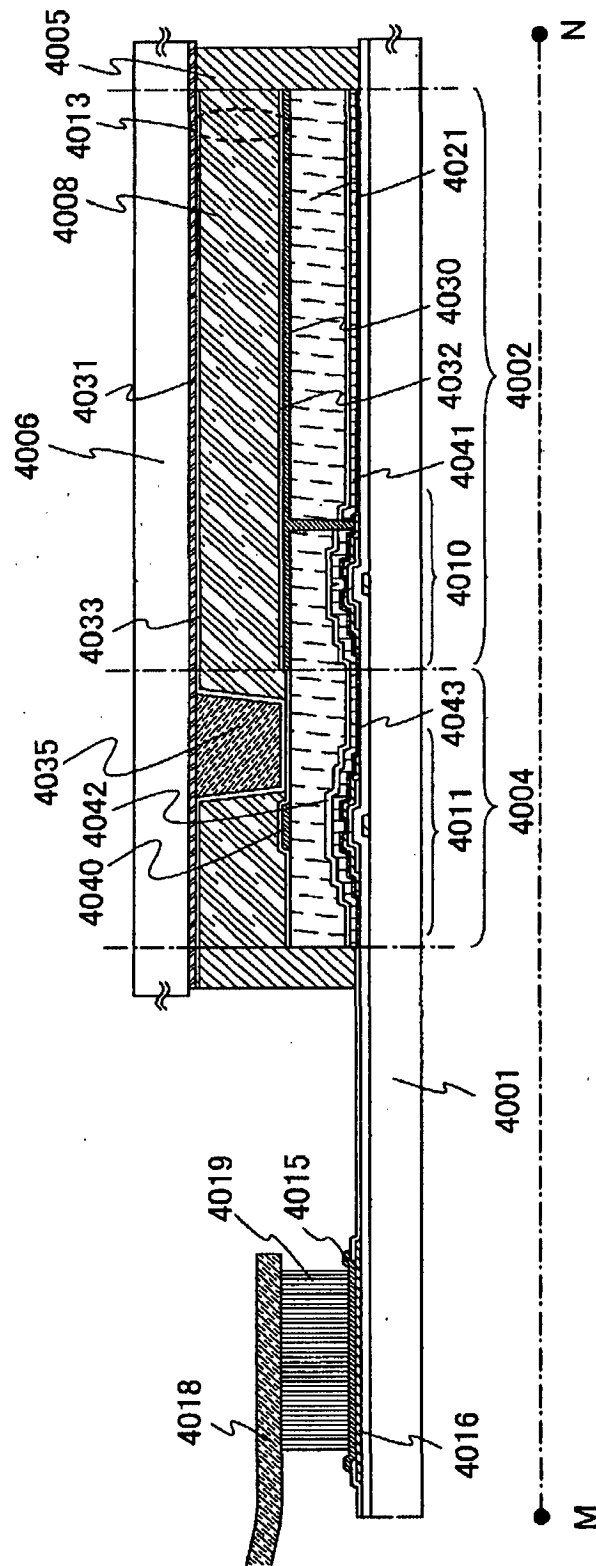


图 8B

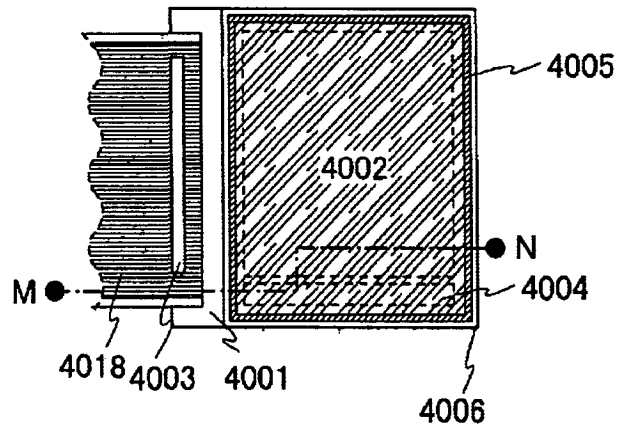


图 8C

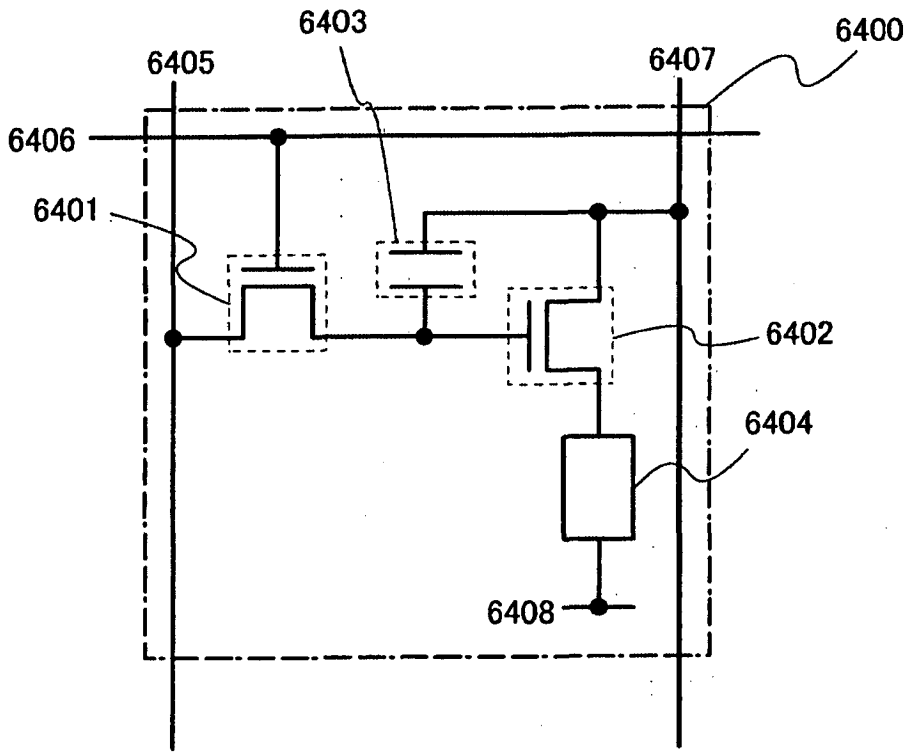


图 9

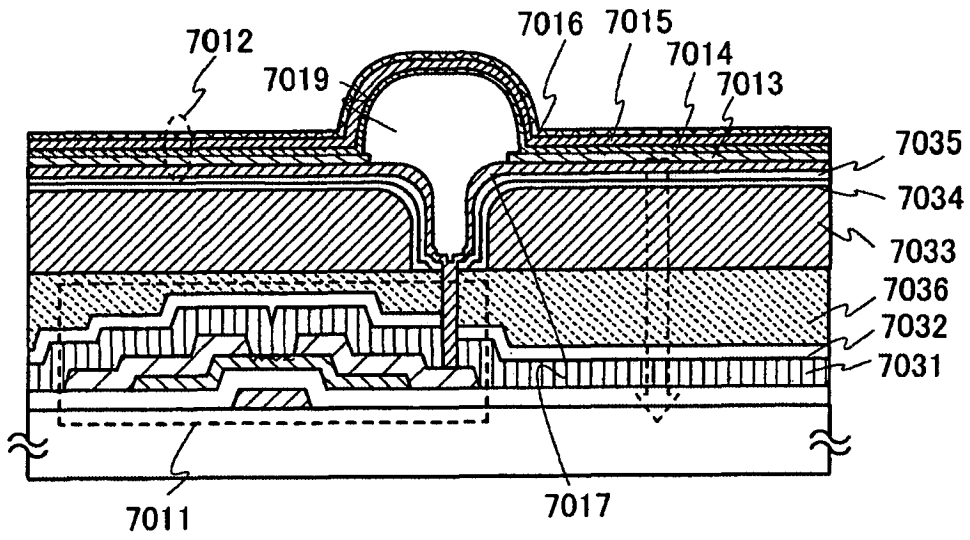


图 10A

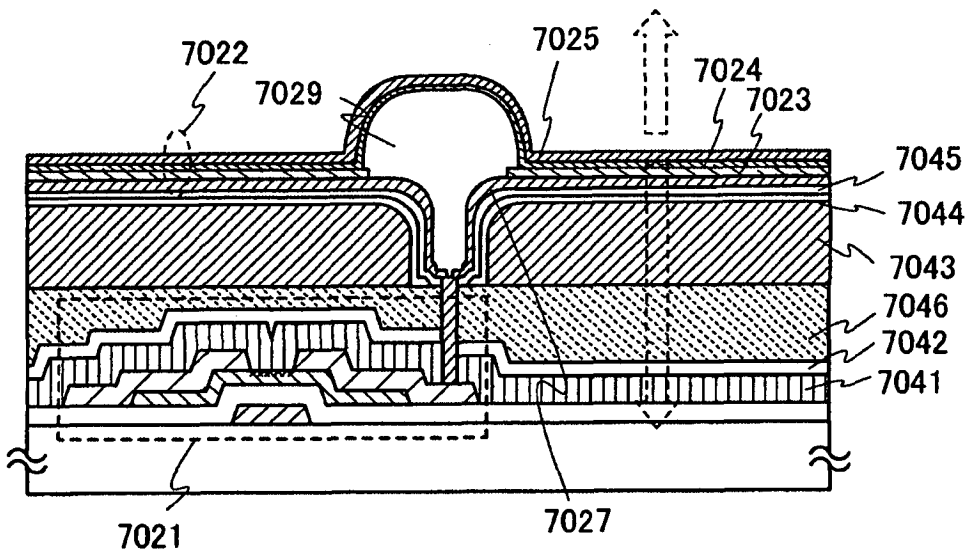


图 10B

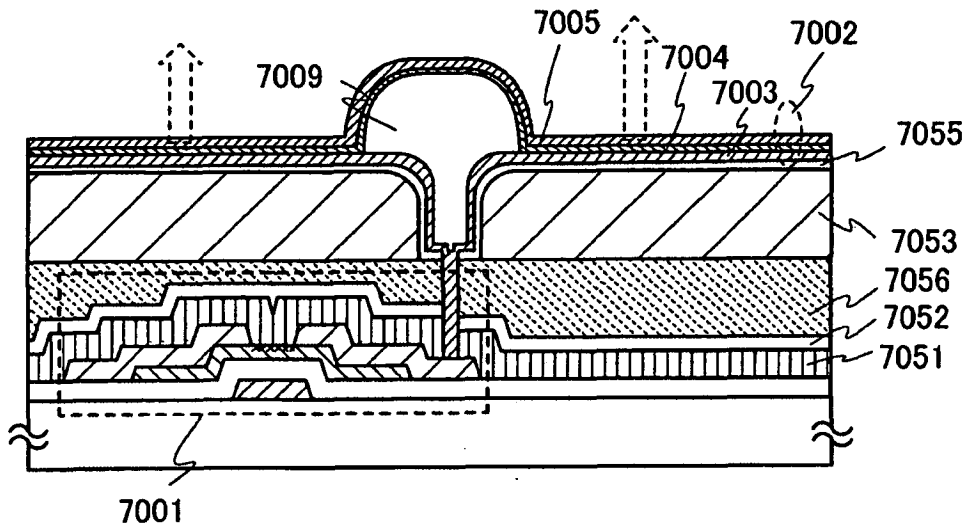


图 10C

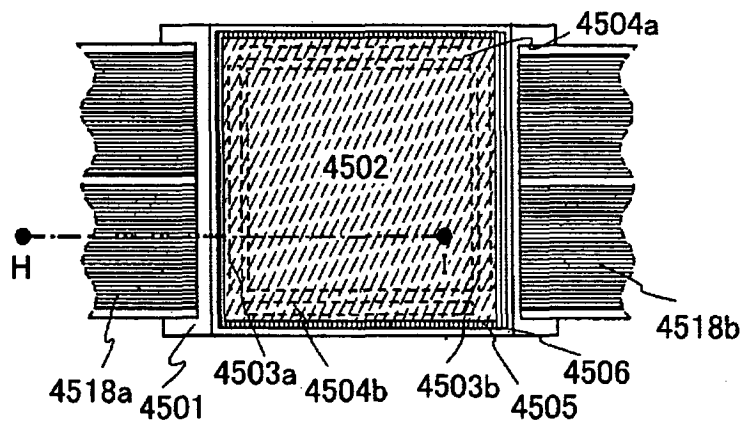


图 11A

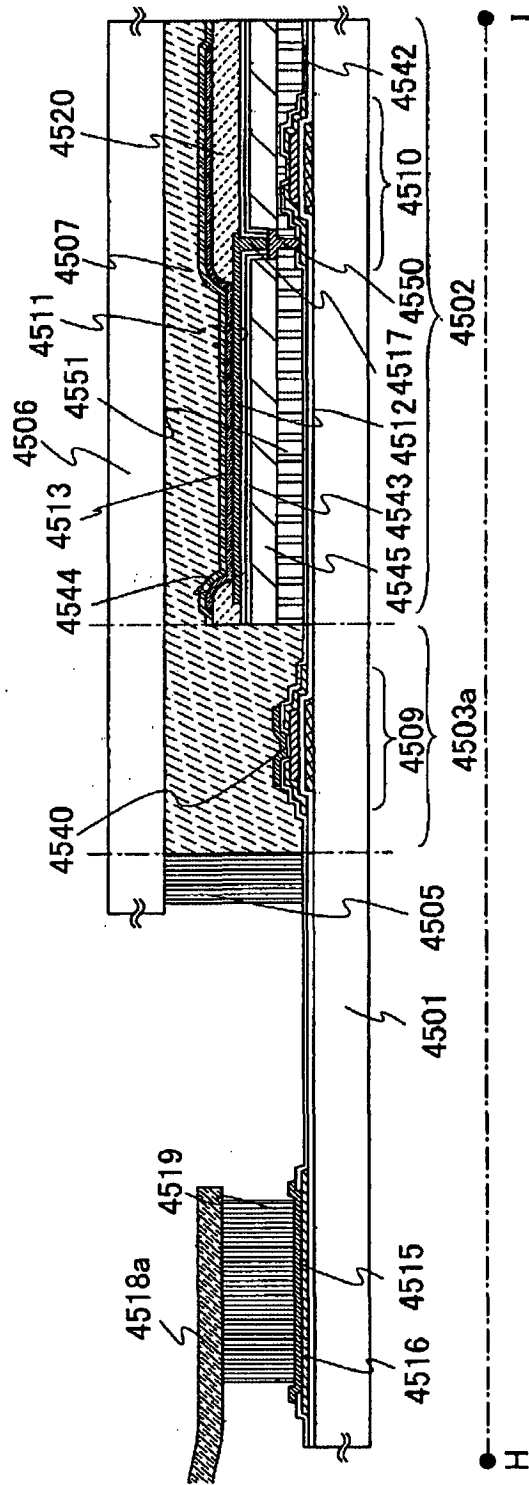


图 11B

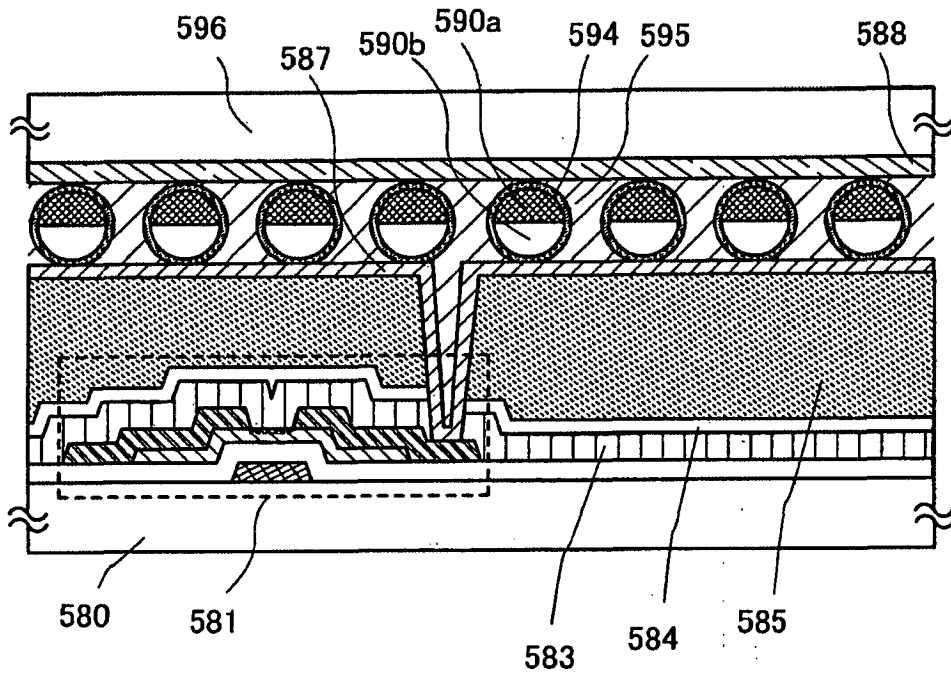


图 12

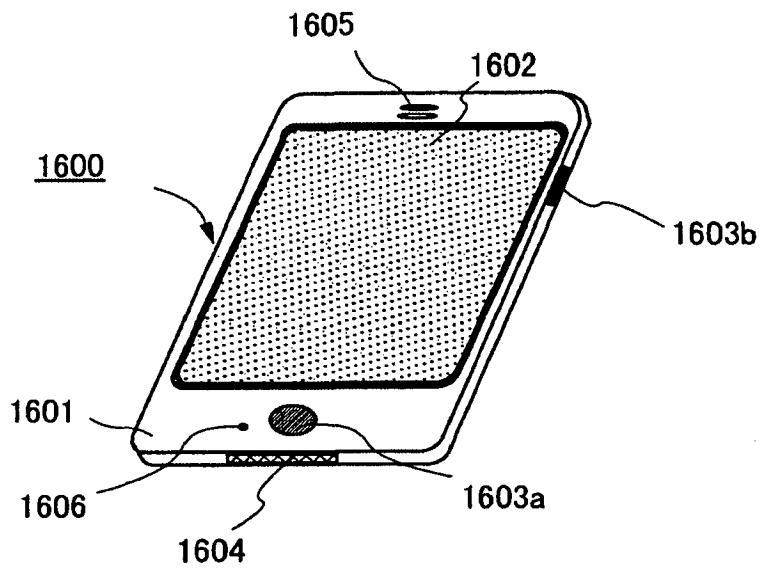


图 13A

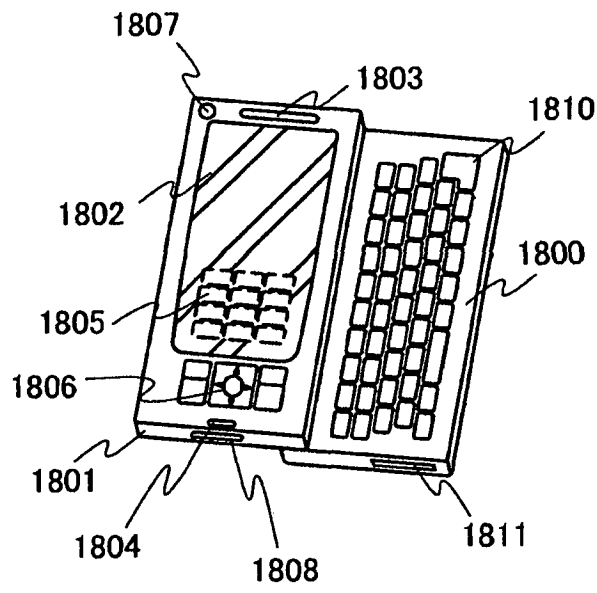


图 13B

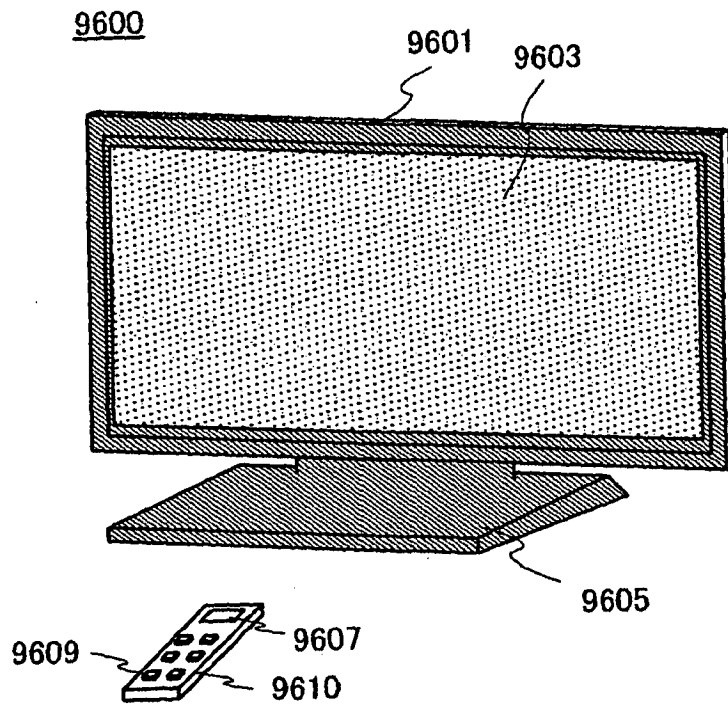


图 14A



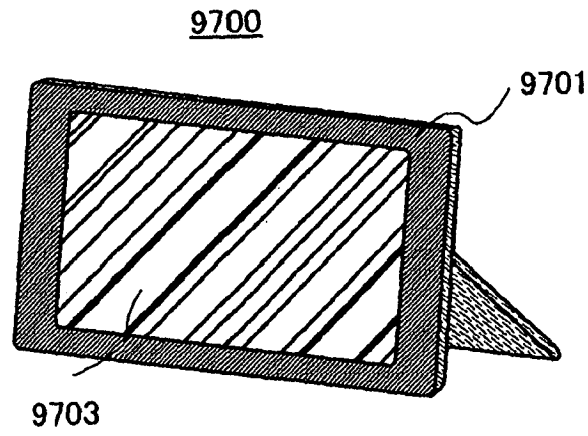


图 14B

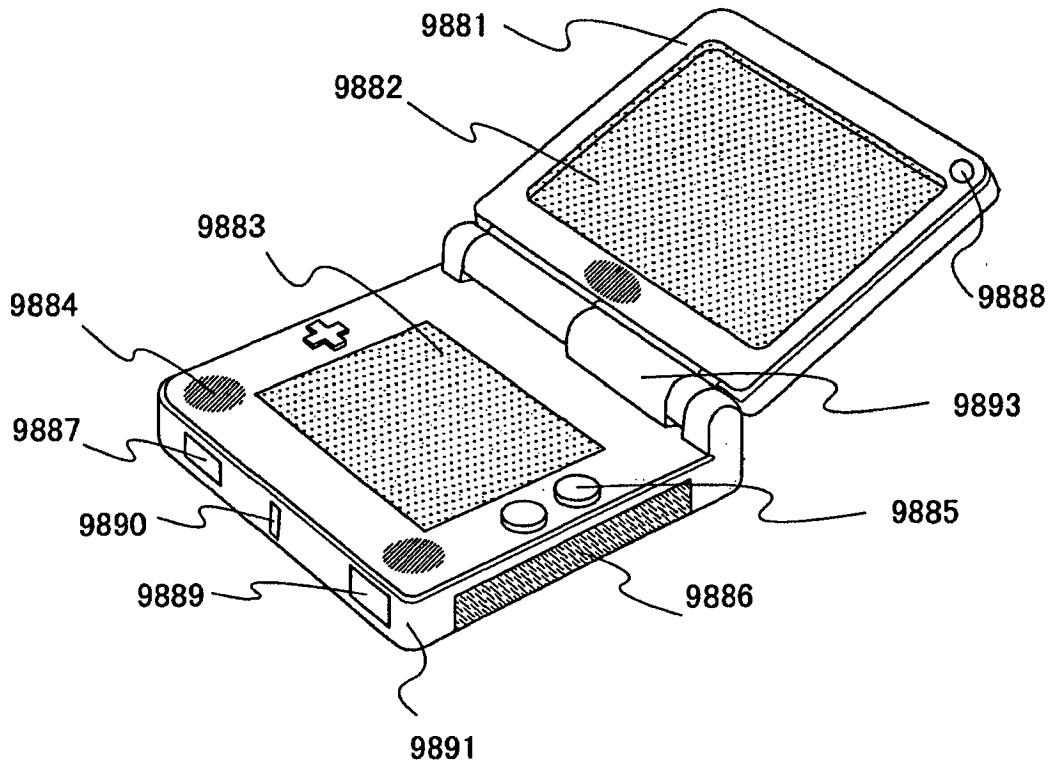


图 15

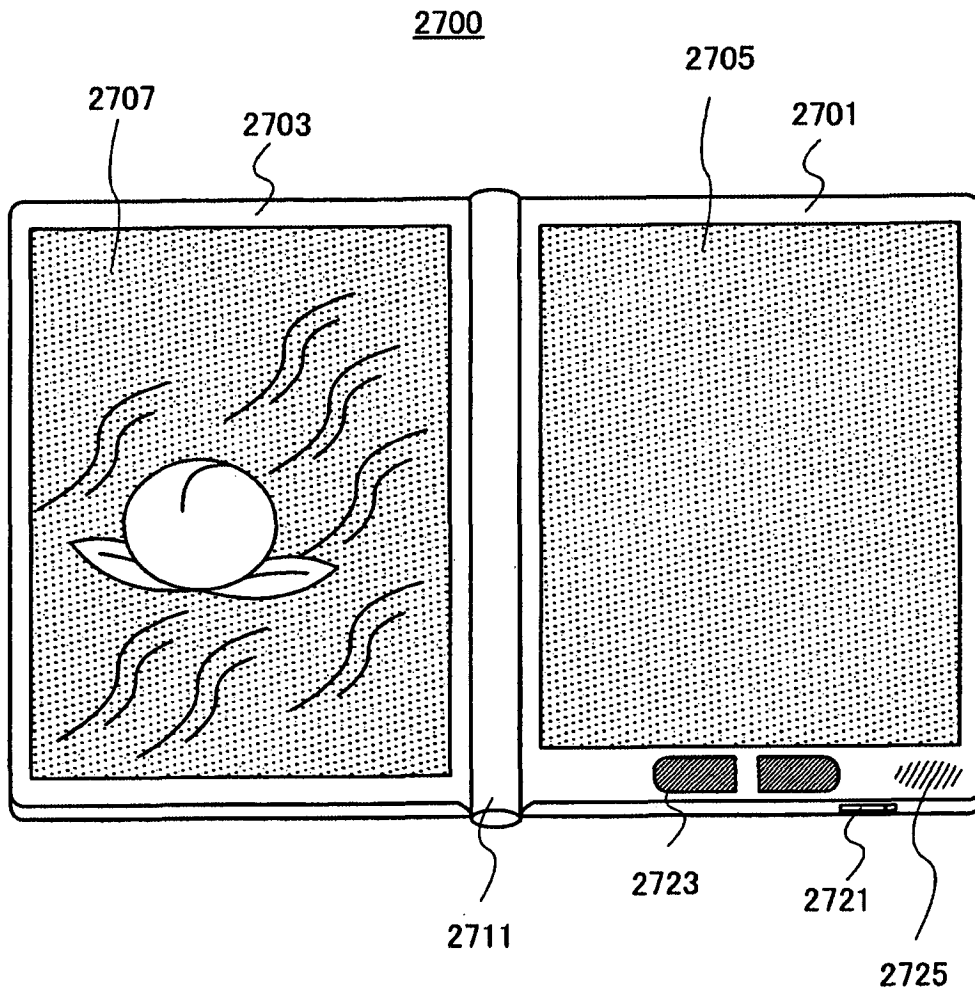


图 16

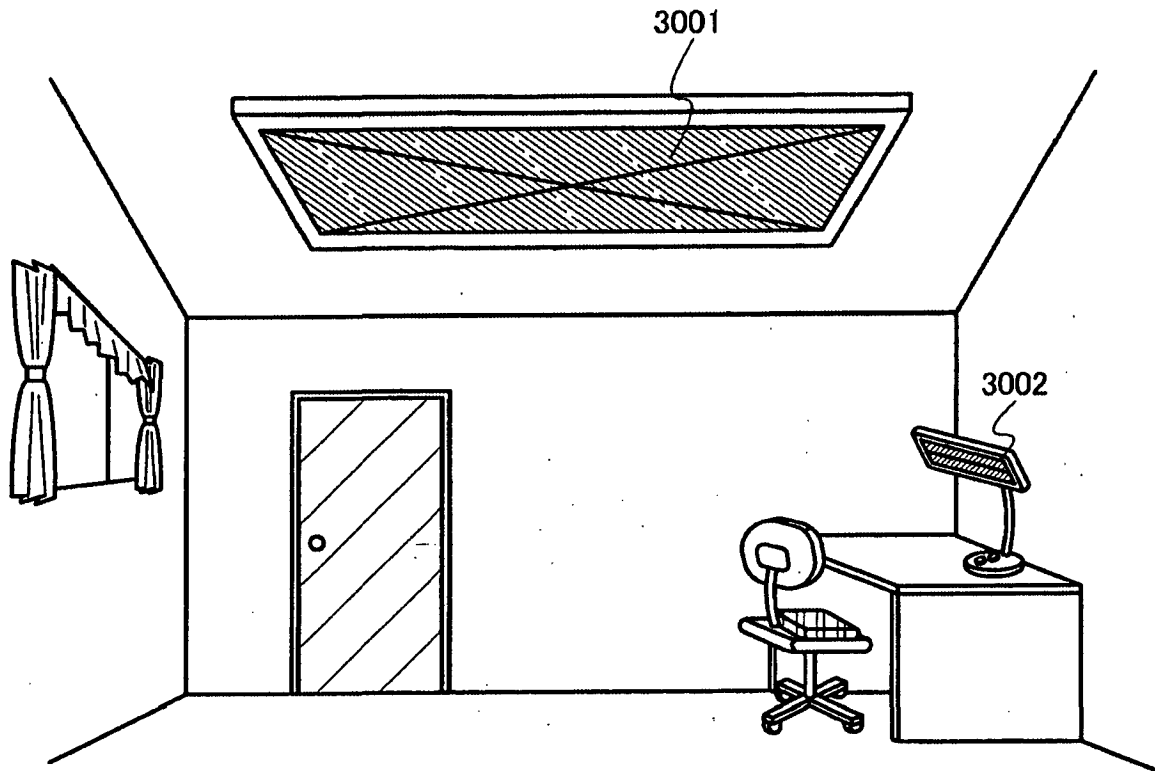


图 17

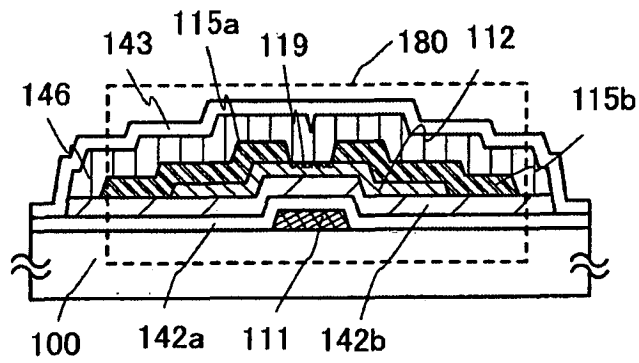


图 18

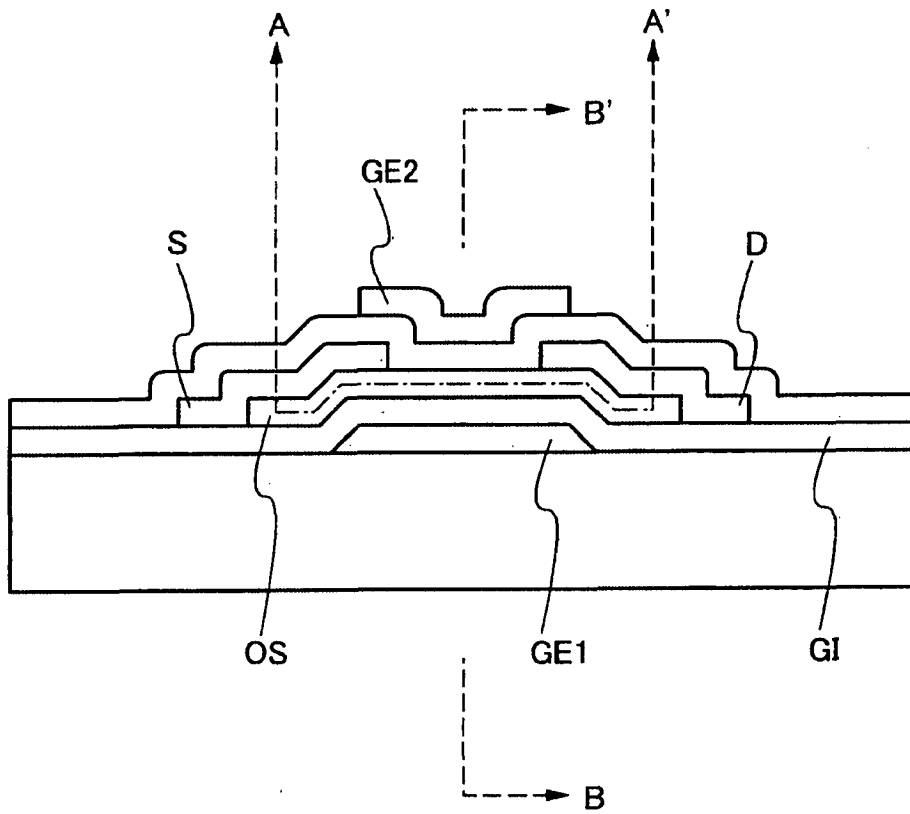


图 19

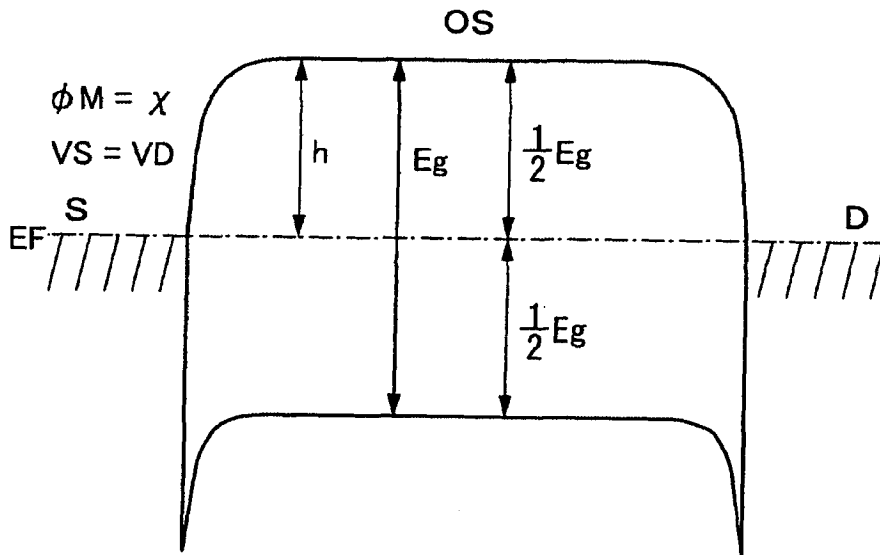


图 20A

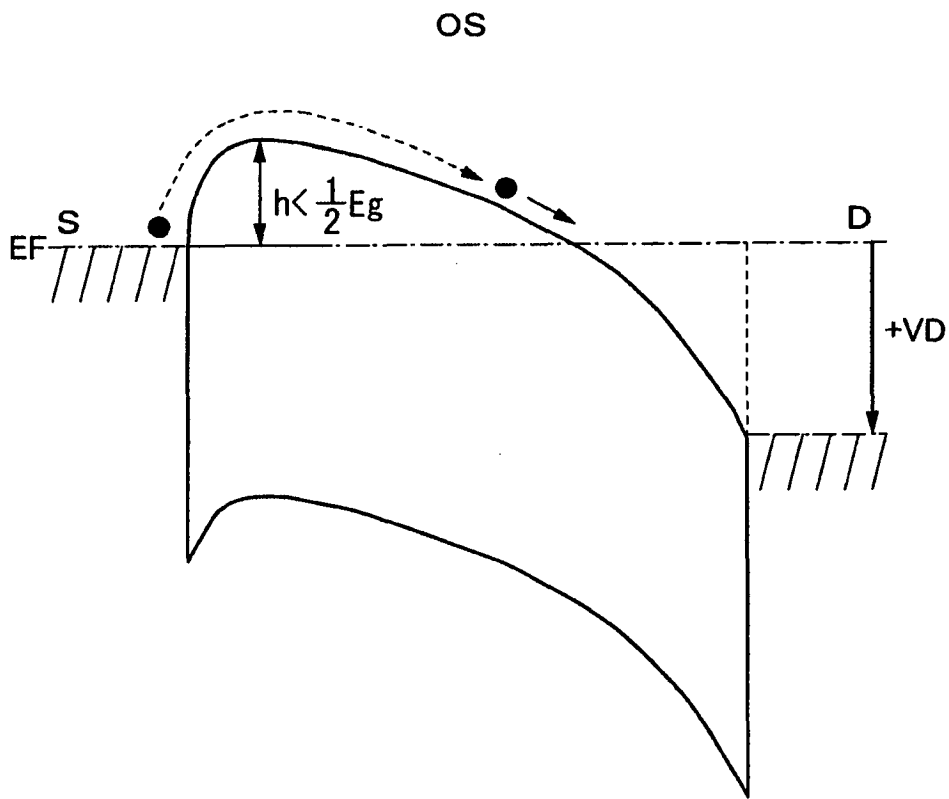


图 20B

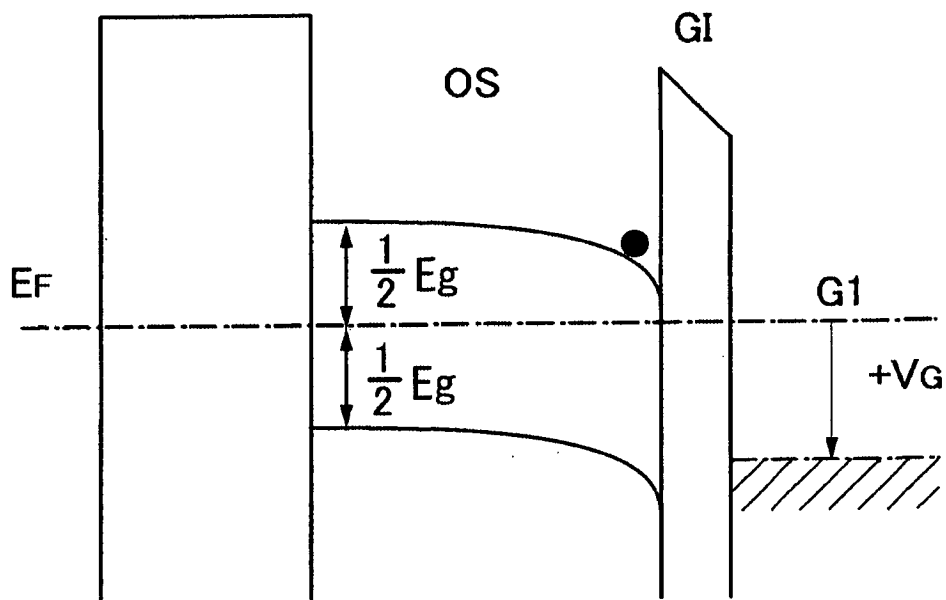


图 21A

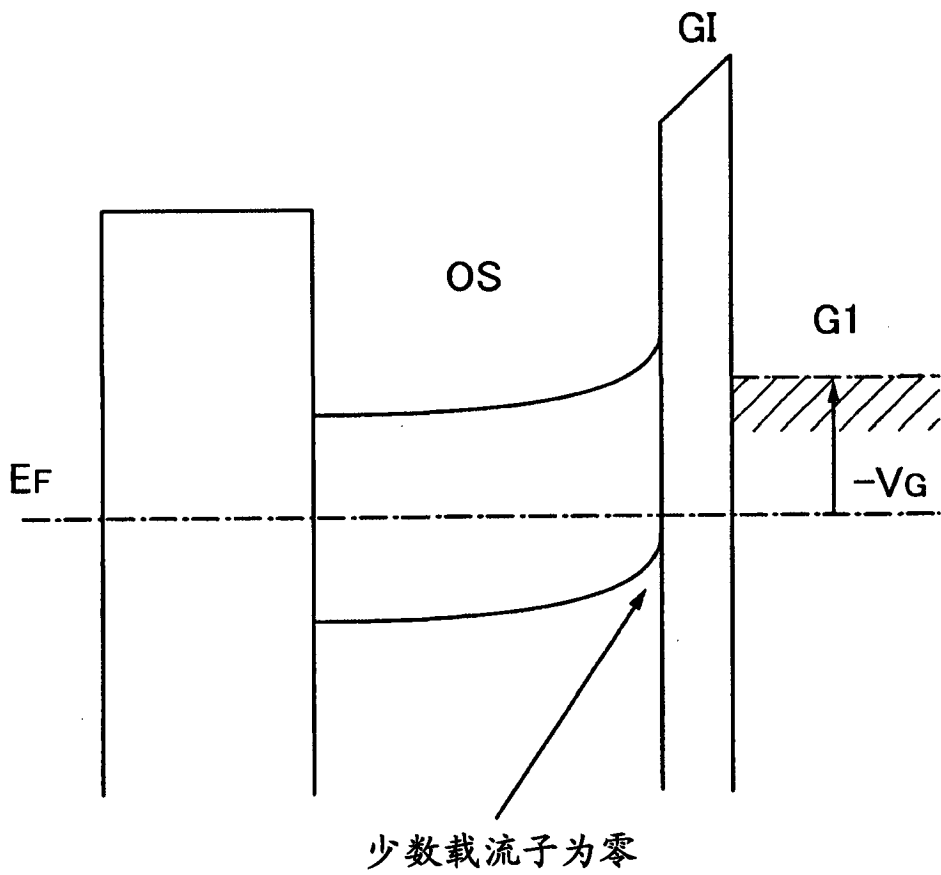


图 21B

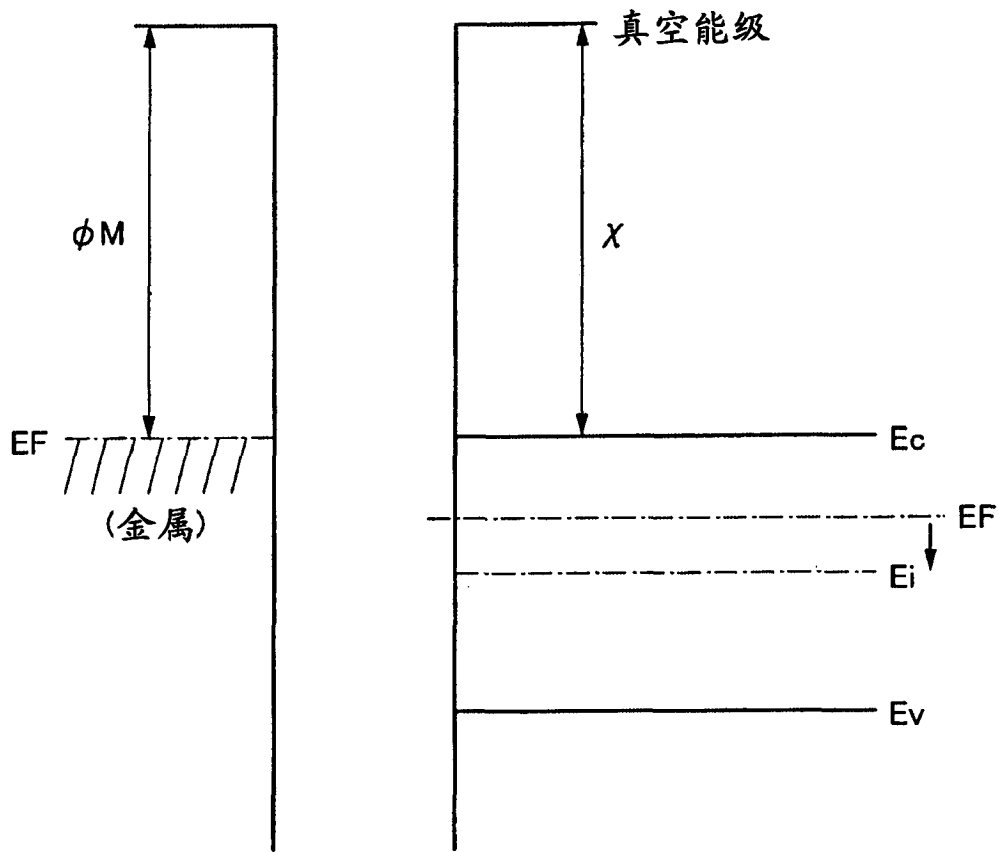


图 22

## 附图标记说明

100: 衬底, 102: 栅极绝缘层, 103: 保护绝缘层, 105: 薄膜晶体管, 110: 薄膜晶体管, 111: 栅电极层, 112: 氧化物半导体层, 116: 绝缘层, 119: 混合区域, 120: 氧化物半导体膜, 121: 氧化物半导体层, 130: 薄膜晶体管, 132: 氧化物半导体层, 139: 氧化物绝缘层, 140: 衬底, 141: 氧化物半导体层, 142: 栅极绝缘层, 143: 保护绝缘层, 146: 绝缘层, 150: 衬底, 151: 栅电极层, 152: 栅极绝缘层, 153: 保护绝缘层, 160: 薄膜晶体管, 162: 氧化物半导体层, 166: 绝缘层, 171: 氧化物半导体层, 173: 绝缘层, 179: 混合区域, 180: 薄膜晶体管, 181: 栅电极层, 183: 保护绝缘层, 190: 薄膜晶体管, 192: 氧化物半导体层, 196: 绝缘层, 196: 氧化物绝缘层, 199: 混合区域, 300: 衬底, 302: 栅极绝缘层, 303: 保护绝缘层, 310: 薄膜晶体管, 311: 栅电极层, 312: 氧化物半导体层, 313: 沟道形成区域, 316: 绝缘层, 319: 氧化物绝缘层, 320: 衬底, 322: 栅极绝缘层, 323: 保护绝缘层, 330: 氧化物半导体膜, 331: 氧化物半导体层, 332: 氧化物半导体层, 360: 薄膜晶体管, 361: 栅电极层, 362: 氧化物半导体层, 363: 沟道形成区域, 366: 绝缘层, 369: 氧化物绝缘层, 370: 衬底, 373: 保护绝缘层, 380: 薄膜晶体管, 381: 栅电极层, 382: 氧化物半导体层, 386: 绝缘层, 389: 氧化物绝缘层, 399: 氧化物半导体层, 403: 保护绝缘层, 430: 氧化物半导体膜, 431: 氧化物半导体层, 580: 衬底, 581: 薄膜晶体管, 583: 绝缘层, 584: 保护绝缘层, 585: 绝缘层, 587: 电极层, 588: 电极层, 589: 球状颗粒, 594: 腔, 595: 填充物, 596: 对置衬底, 1102: 显示部分, 115a: 源电极层, 115b: 漏电极层, 142a: 栅极绝缘层, 142b: 栅极绝缘层, 1600:



蜂窝电话, 1601: 壳体, 1602: 显示部分, 1603: 操作按钮, 1604: 外连接端口, 1605: 扬声器, 165a: 源电极层, 166b: 漏电极层, 1800: 壳体, 1801: 壳体, 1802: 显示面板, 1803: 扬声器, 1804: 麦克风, 1805: 操作键, 1806: 指向装置, 1807: 相机镜头, 1808: 外部连接端子, 1810: 键盘, 1811: 外部存储器插槽, 195a: 源电极层, 195b: 漏电极层, 2700: 电子书阅读器, 2701: 壳体, 2703: 壳体, 2705: 显示部分, 2707: 显示部分, 2711: 绞接件, 2721: 电源开关, 2723: 操作键, 2725: 扬声器, 3001: 照明装置, 3002: 台灯, 314a: 高电阻源极区, 314b: 高电阻漏极区, 315a: 源电极层, 315b: 漏电极层, 364a: 高电阻源极区, 364b: 高电阻漏极区, 365a: 源电极层, 365b: 漏电极层, 372a: 栅极绝缘层, 372b: 栅极绝缘层, 385a: 源电极层, 385b: 漏电极层, 4001: 衬底, 4002: 像素部分, 4003: 信号线驱动电路, 4004: 扫描线驱动电路, 4005: 密封剂, 4006: 衬底, 4008: 液晶层, 4010: 薄膜晶体管, 4011: 薄膜晶体管, 4013: 液晶层, 4015: 连接端子电极, 4016: 端子电极, 4018: FPC, 4019: 各向异性导电膜, 4021: 绝缘层, 4030: 像素电极层, 4031: 对置电极层, 4032: 绝缘层, 4040: 导电层, 4041: 绝缘层, 4042: 保护绝缘层, 4043: 氧化物绝缘层, 4360: 薄膜晶体管, 4501: 衬底, 4502: 像素部分, 4505: 密封剂, 4506: 衬底, 4507: 填充物, 4509: 薄膜晶体管, 4510: 薄膜晶体管, 4511: 发光元件, 4512: 电致发光层, 4513: 电极, 4515: 连接端子电极, 4516: 端子电极, 4517: 电极, 4519: 各向异性导电膜, 4520: 分隔物, 4540: 导电层, 4542: 绝缘层, 4543: 涂覆层, 4544: 绝缘层, 4545: 滤色器层, 4550: 布线层, 4551: 绝缘层, 590a: 黑区, 590b: 白区, 6106: 麦克风, 6400: 像素, 6401: 开关晶体管, 6402: 驱动晶体管, 6403: 电容器, 6404: 发光元件, 6405: 信号线, 6406: 扫描线, 6407: 电源线,

6408: 公共电极, 7001: 驱动 TFT, 7002: 发光元件, 7003: 电极, 7004: EL 层, 7005: 电极, 7009: 分隔物, 7011: 驱动 TFT, 7012: 发光元件, 7013: 电极, 7014: EL 层, 7015: 电极, 7016: 阻挡膜, 7017: 导电膜, 7019: 分隔物, 7021: 驱动 TFT, 7022: 发光元件, 7023: 电极, 7024: EL 层, 7025: 电极, 7026: 电极, 7027: 导电膜, 7029: 分隔物, 7031: 绝缘层, 7032: 绝缘层, 7033: 滤色器层, 7034: 涂覆层, 7035: 保护绝缘层, 7036: 平面化绝缘层, 7042: 绝缘层, 7043: 滤色器层, 7044: 涂覆层, 7045: 保护绝缘层, 7051: 绝缘层, 7052: 保护绝缘层, 7053: 平面化绝缘层, 7055: 绝缘层, 7056: 平面化绝缘层, 9600: 电视装置, 9601: 壳体, 9603: 显示部分, 9605: 支架, 9607: 显示部分, 9609: 操作键, 9610: 遥控器, 9700: 数字相框, 9701: 壳体, 9703: 显示部分, 9881: 壳体, 9882: 显示部分, 9883: 显示部分, 9884: 扬声器部分, 9885: 操作键, 9886: 存储介质插入部分, 9887: 连接端子, 9888: 传感器, 9889: 麦克风, 9890: LED 灯, 9891: 壳体, 9893: 接合部分, 1603a: 操作按钮, 4503a: 信号线驱动电路, 4504a: 扫描线驱动电路, 4518a: FPC