



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0066108  
(43) 공개일자 2016년06월10일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/56 (2006.01)  
(21) 출원번호 10-2014-0169784  
(22) 출원일자 2014년12월01일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기 용인시 기흥구 삼성로 1 (농서동)  
(72) 발명자  
권오조  
경기도 수원시 권선구 권중로 82 신우아파트,  
701-107 (권선동)  
민경율  
경기도 화성시 동탄공원로 21-40, 푸른마을두산위  
브아파트 925동 2001호 (능동)  
(74) 대리인  
특허법인가산

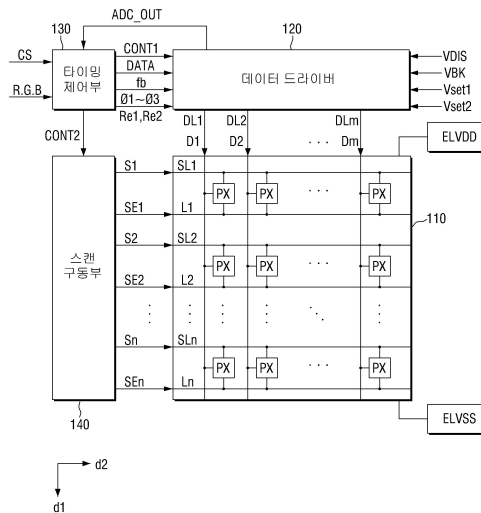
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치 및 이의 구동방법

(57) 요약

유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는, 유기 발광 소자를 갖는 복수의 화소, 복수의 화소와 데이터 라인을 통해 연결되는 복수의 전류 측정부를 갖는 데이터 드라이버를 포함하고, 전류 측정부는, 제1 기준 전압이 공급되는 비반전 입력단 및 복수의 화소 중 하나와 연결되는 반전 입력단을 갖는 제1 연산 증폭기와, 제1 연산 증폭기의 반전 입력단과 제1 연산 증폭기의 출력단 사이에 접속되는 제1 피드백 커패시터를 포함하는 제1 측정 회로 및 제1 기준 전압과 다른 값을 갖는 제2 기준 전압이 공급되는 비반전 입력단 및 복수의 화소 중 다른 하나와 연결되는 반전 입력단을 갖는 제2 연산 증폭기와, 제2 연산 증폭기의 반전 입력단과 제2 연산 증폭기의 출력단 사이에 접속되는 제2 피드백 커패시터를 포함하는 제2 측정 회로를 포함할 수 있다.

대표도 - 도1



(72) 발명자

**신충선**

경기도 용인시 기흥구 동백2로 12 어은목마을코아  
루아파트, 4208동 1301호 (중동)

**원영욱**

충청북도 청주시 흥덕구 비하로57번길 37 비하계룡  
리슈빌2차아파트, 206동 1104호 (비하동)

---

## 명세서

### 청구범위

#### 청구항 1

유기 발광 소자를 갖는 복수의 화소;

상기 복수의 화소와 데이터 라인을 통해 연결되는 복수의 전류 측정부를 갖는 데이터 드라이버;를 포함하고,

상기 전류 측정부는,

제1 기준 전압이 공급되는 비반전 입력단 및 상기 복수의 화소 중 하나와 연결되는 반전 입력단을 갖는 제1 연산 증폭기와, 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에 접속되는 제1 피드백 커패시터를 포함하는 제1 측정 회로; 및

상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압이 공급되는 비반전 입력단 및 상기 복수의 화소 중 다른 하나와 연결되는 반전 입력단을 갖는 제2 연산 증폭기와, 상기 제2 연산 증폭기의 반전 입력단과 상기 제2 연산 증폭기의 출력단 사이에 접속되는 제2 피드백 커패시터를 포함하는 제2 측정 회로;를 포함하는 유기 발광 표시 장치.

#### 청구항 2

제1항에 있어서, 상기 전류 측정부는,

상기 제1 및 제2 연산 증폭기의 출력단 각각과 연결되는 상관 이중 샘플링부;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 3

제2항에 있어서, 상기 데이터 드라이버는,

상기 상관 이중 샘플링부로부터의 출력을 디지털 데이터로 변환하는 아날로그-디지털 컨버터 및 상기 복수의 전류 측정부 각각에 포함되는 상관 이중 샘플링부와 상기 아날로그-디지털 컨버터 사이에 접속되는 멀티 플렉서를 갖는 데이터 처리부;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 4

제1항에 있어서,

상기 제1 측정 회로는 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 피드백 커패시터와 병렬로 연결되는 제1 피드백 스위치;를 더 포함하고,

상기 제2 측정 회로는 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 제2 피드백 커패시터와 병렬로 연결되는 제2 피드백 스위치;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 5

제1항에 있어서,

상기 제1 측정 회로는 상기 복수의 화소 중 하나와 상기 제1 연산 증폭기의 반전 입력단 사이에 접속되는 제1 스위치;를 더 포함하고

상기 제2 측정 회로는 상기 복수의 화소 중 다른 하나와 상기 제2 연산 증폭기의 반전 입력단 사이에 접속되는 제2 스위치;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 6

제1항에 있어서, 상기 복수의 화소는,

일 전극이 제1 전원단과 연결되고 타 전극이 제1 노드와 접속되는 유기 발광 소자를 통해 제2 전원단과 연결되

는 구동 트랜지스터;

일 전극이 상기 데이터 라인과 연결되고 타 전극이 상기 구동 트랜지스터의 게이트 전극과 연결되며, 게이트 전극이 스캔 라인과 연결되는 스위치 트랜지스터;

일 전극이 상기 데이터 라인과 연결되고 타 전극이 상기 제1 노드와 연결되며, 게이트 전극이 센싱 라인과 연결되는 센싱 트랜지스터; 및

일단이 상기 구동 트랜지스터의 일 전극과 연결되고, 타단이 상기 구동 트랜지스터의 게이트 전극과 연결되는 제1 커패시터;를 더 포함하는 유기 발광 표시 장치.

**청구항 7**

제6항에 있어서,

상기 제1 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 같거나 높으며, 상기 제2 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 낮은 유기 발광 표시 장치.

**청구항 8**

제6항에 있어서,

제1 및 제2 전원단과 전원 라인을 통해 연결되는 전원 제공부;를 더 포함하고,

상기 전류 측정부는, 상기 전원 제공부와 상기 복수의 화소와 연결되는 데이터 라인 사이에 접속되는 제1 초기화 스위치 및 상기 전원 제공부와 상기 스위치 트랜지스터의 일 전극과 사이에 접속되는 제2 초기화 스위치를 더 포함하는 유기 발광 표시 장치.

**청구항 9**

제6항에 있어서,

상기 구동 트랜지스터의 일 전극과 연결되는 전원 라인과 상기 제1 및 제2 전원단 사이에 접속되는 전원 스위치;를 더 포함하는 유기 발광 표시 장치.

**청구항 10**

유기 발광 소자 갖는 복수의 화소; 및

센싱 기간에 상기 복수의 화소에 흐르는 전류를 데이터 라인을 통해 측정하는 복수의 전류 측정부를 갖는 데이터 드라이버;를 포함하고,

상기 전류 측정부는 상기 센싱 기간 중 기준 전압 공급 기간에, 상기 복수의 화소 중 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 제1 기준 전압을 인가하고, 상기 복수의 화소 중 다른 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압을 인가하며,

상기 전류 측정부는 상기 기준 전압 공급 기간에 후속하는 측정 기간에, 상기 제1 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제1 측정 전압 및 상기 제2 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제2 측정 전압을 측정하는 유기 발광 표시 장치.

**청구항 11**

제10항에 있어서, 상기 전류 측정부는,

제1 기준 전압이 공급되는 비반전 입력단과 상기 복수의 화소 중 하나와 연결되는 반전 입력단 및 상기 제1 측정 전압을 출력하는 출력단을 갖는 제1 연산 증폭기와, 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에 접속되는 제1 피드백 커패시터 및 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 피드백 커패시터와 병렬로 연결되는 제1 피드백 스위치를 포함하는 제1 측정 회로;

상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압이 공급되는 비반전 입력단과 상기 복수의 화소 중 하나와 연결되는 반전 입력단 및 상기 제2 측정 전압을 출력하는 출력단을 갖는 제2 연산 증폭기와, 상기 제2 연산 증

폭기의 반전 입력단과 상기 제2 연산 증폭기의 출력단 사이에 접속되는 제2 피드백 커패시터 및 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 제2 피드백 커패시터와 병렬로 연결되는 제2 피드백 스위치를 포함하는 제2 측정 회로; 및

상기 제1 및 제2 연산 증폭기의 출력단으로부터 각각 제공받은 제1 및 제2 측정 전압에 대해 상관 이중 샘플링을 수행하는 상관 이중 샘플링부;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 12

제11항에 있어서, 상기 데이터 드라이버는,

상기 상관 이중 샘플링부로부터의 출력을 디지털 데이터로 변환하는 아날로그-디지털 컨버터 및 상기 상관 이중 샘플링부로부터의 출력을 스위칭 동작을 통해 상기 아날로그-디지털 컨버터로 제공하는 멀티 플렉서를 포함하는 데이터 처리부; 및

표시 기간에 상기 복수의 화소에 데이터 신호를 제공하는 데이터 구동부;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 13

제12항에 있어서,

상기 제1 측정 회로는 상기 복수의 화소 중 하나와 상기 제1 연산 증폭기의 반전 입력단 사이에 접속되는 제1 스위치를 포함하고, 상기 제2 측정 회로는 상기 복수의 화소 중 다른 하나와 상기 제2 연산 증폭기의 반전 입력단 사이에 접속되는 제2 스위치를 포함하며,

상기 데이터 구동부는 상기 데이터 라인으로 상기 데이터 신호를 제공하는 디지털-아날로그 컨버터 및 상기 복수의 화소와 상기 디지털-아날로그 컨버터 사이에 접속되는 제3 스위치를 포함하는 유기 발광 표시 장치.

#### 청구항 14

제10항에 있어서,

상기 복수의 화소는 제1 전원단과 제2 전원단 사이에 접속되는 상기 유기 발광 소자에 흐르는 구동 전류를 제어하는 구동 트랜지스터;

게이트 전극을 통해 제공받은 스캔 신호에 따라 상기 데이터 라인으로부터 제공받은 데이터 신호를 상기 구동 트랜지스터의 게이트 전극에 제공하는 스위치 트랜지스터;

게이트 전극을 통해 제공받은 센싱 신호에 따라 상기 유기 발광 소자에 흐르는 전류를 측정하는 센싱 트랜지스터; 및

일단이 상기 구동 트랜지스터의 타 전극과 연결되고, 타단이 상기 구동 트랜지스터의 게이트 전극과 연결되는 제1 커패시터;를 더 포함하는 유기 발광 표시 장치.

#### 청구항 15

제14항에 있어서,

상기 제1 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 같거나 높으며, 상기 제2 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 낮은 유기 발광 표시 장치.

#### 청구항 16

제14항에 있어서,

상기 센싱 기간 중 제1 초기화 기간에 상기 데이터 라인을 제1 초기화 전압으로 충전시키고, 상기 제1 초기화 기간에 후속하는 제2 초기화 기간에 상기 제1 커패시터를 제2 초기화 전압으로 충전시키는 전원 제공부; 를 더 포함하는 유기 발광 표시 장치.

#### 청구항 17

제16항에 있어서,

상기 센싱 기간 중 상기 제1 전원단과 접속되는 전원 라인을 스위칭 동작을 통해 상기 제2 전원단과 접속시키는 전원 스위치를 포함하는 유기 발광 표시 장치.

**청구항 18**

센싱 기간 중 기준 전압 공급 기간에 복수의 화소 중 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 제1 기준 전압을 인가하고, 상기 복수의 화소 중 다른 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압을 인가하는 단계; 및

상기 센싱 기간 중 기준 전압 공급 기간에 후속하는 측정 기간에 상기 제1 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제1 측정 전압 및 상기 제2 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제2 측정 전압을 측정하는 단계;를 포함하는 유기 발광 표시 장치의 구동방법.

**청구항 19**

제18항에 있어서,

상기 제1 및 제2 측정 전압에 대해 상관 이중 샘플링을 수행하는 단계; 및

상기 상관 이중 샘플링을 수행한 결과를 디지털 데이터로 변환하는 단계;를 더 포함하는 유기 발광 표시 장치의 구동방법.

**청구항 20**

제18항에 있어서,

제1 전원단과 접속되는 전원 라인을 스위칭 동작을 통해 제2 전원단과 접속시키는 단계;

센싱 기간 중 제1 초기화 기간에 상기 데이터 라인을 제1 초기화 전압으로 충전하는 단계; 및

상기 제1 초기화 기간에 후속하는 제2 초기화 기간에 상기 제1 커패시터를 제2 초기화 전압으로 충전하는 단계;를 더 포함하는 유기 발광 표시 장치의 구동방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기 발광 표시 장치 및 이의 구동방법에 관한 것이다.

**배경 기술**

[0002] 차세대 디스플레이로 주목 받고 있는 유기 발광 표시 장치는 전자와 정공의 재결합에 의해 빛을 발생하는 유기 발광 소자(Organic Light Emitting Diode: 이하, OLED)를 이용하여 영상을 표시한다. 이러한 유기 발광 표시 장치는 빠른 응답속도를 가지면서, 휘도 및 시야각이 크고 동시에 낮은 소비 전력으로 구동되는 장점이 있다.

[0003] 유기 발광 표시 장치는 화소들 각각에 포함되는 구동 트랜지스터를 이용하여 OLED로 제공되는 전류량을 제어하며, OLED는 제공된 전류량에 따라 소정의 휘도를 갖는 빛을 생성한다.

[0004] 이때, OLED는 사용 시간에 비례하여 열화가 진행되면서 표시 휘도를 떨어뜨리는 문제가 발생한다. 특히 구동 트랜지스터의 문턱전압(Vth), 유기 발광 다이오드의 열화 편차 등과 같은 특성 차이에 의해 화소 간에 휘도 편차가 발생하게 된다. 이러한 휘도 불균형이 심화되면 영상 고착화(Image Sticking)현상이 발생되고, 그 결과 화질이 저하된다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명이 해결하고자 하는 과제는 화소 간의 휘도 편차를 보상하기 위하여 각 화소의 전류를 간단한 구조로 정확하게 측정할 수 있는 유기 발광 표시 장치를 제공하고자 하는 것이다.

[0006] 본 발명이 해결하고자 하는 다른 과제는 화소 간의 휘도 편차를 보상하기 위하여 각 화소의 전류를 간단한 구조

로 정확하게 측정할 수 있는 유기 발광 표시 장치의 구동방법을 제공하고자 하는 것이다.

**과제의 해결 수단**

- [0007] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 유기 발광 소자를 갖는 복수의 화소, 상기 복수의 화소와 데이터 라인을 통해 연결되는 복수의 전류 측정부를 갖는 데이터 드라이버;를 포함하고, 상기 전류 측정부는, 제1 기준 전압이 공급되는 비반전 입력단 및 상기 복수의 화소 중 하나와 연결되는 반전 입력단을 갖는 제1 연산 증폭기와, 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에 접속되는 제1 피드백 커패시터를 포함하는 제1 측정 회로 및 상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압이 공급되는 비반전 입력단 및 상기 복수의 화소 중 다른 하나와 연결되는 반전 입력단을 갖는 제2 연산 증폭기와, 상기 제2 연산 증폭기의 반전 입력단과 상기 제2 연산 증폭기의 출력단 사이에 접속되는 제2 피드백 커패시터를 포함하는 제2 측정 회로를 포함할 수 있다.
- [0008] 또한, 상기 전류 측정부는, 상기 제1 및 제2 연산 증폭기의 출력단 각각과 연결되는 상관 이중 샘플링부를 더 포함할 수 있다.
- [0009] 또한, 상기 데이터 드라이버는, 상기 상관 이중 샘플링부로부터의 출력을 디지털 데이터로 변환하는 아날로그-디지털 컨버터 및 상기 복수의 전류 측정부 각각에 포함되는 상관 이중 샘플링부와 상기 아날로그-디지털 컨버터 사이에 접속되는 멀티 플렉서를 갖는 데이터 처리부를 더 포함할 수 있다.
- [0010] 또한, 상기 제1 측정 회로는 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 피드백 커패시터와 병렬로 연결되는 제1 피드백 스위치를 더 포함하고, 상기 제2 측정 회로는 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 제2 피드백 커패시터와 병렬로 연결되는 제2 피드백 스위치를 더 포함할 수 있다.
- [0011] 또한, 상기 제1 측정 회로는 상기 복수의 화소 중 하나와 상기 제1 연산 증폭기의 반전 입력단 사이에 접속되는 제1 스위치를 더 포함하고, 상기 제2 측정 회로는 상기 복수의 화소 중 다른 하나와 상기 제2 연산 증폭기의 반전 입력단 사이에 접속되는 제2 스위치를 더 포함할 수 있다.
- [0012] 또한, 상기 복수의 화소는, 일 전극이 제1 전원단과 연결되고 타 전극이 제1 노드와 접속되는 유기 발광 소자를 통해 제2 전원단과 연결되는 구동 트랜지스터, 일 전극이 상기 데이터 라인과 연결되고 타 전극이 상기 구동 트랜지스터의 게이트 전극과 연결되며, 게이트 전극이 스캔 라인과 연결되는 스위치 트랜지스터, 일 전극이 상기 데이터 라인과 연결되고 타 전극이 상기 제1 노드와 연결되며, 게이트 전극이 센싱 라인과 연결되는 센싱 트랜지스터 및 일단이 상기 구동 트랜지스터의 일 전극과 연결되고, 타단이 상기 구동 트랜지스터의 게이트 전극과 연결되는 제1 커패시터를 더 포함할 수 있다.
- [0013] 또한, 상기 제1 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 같거나 높으며, 상기 제2 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 낮을 수 있다.
- [0014] 또한, 제1 및 제2 전원단과 전원 라인을 통해 연결되는 전원 제공부;를 더 포함하고, 상기 전류 측정부는, 상기 전원 제공부와 상기 복수의 화소와 연결되는 데이터 라인 사이에 접속되는 제1 초기화 스위치 및 상기 전원 제공부와 상기 스위치 트랜지스터의 일 전극과 사이에 접속되는 제2 초기화 스위치를 더 포함할 수 있다.
- [0015] 또한, 상기 구동 트랜지스터의 일 전극과 연결되는 전원 라인과 상기 제1 및 제2 전원단 사이에 접속되는 전원 스위치를 더 포함할 수 있다.
- [0016] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는, 유기 발광 소자 갖는 복수의 화소 및 센싱 기간에 상기 복수의 화소에 흐르는 전류를 데이터 라인을 통해 측정하는 복수의 전류 측정부를 갖는 데이터 드라이버를 포함하고, 상기 전류 측정부는 상기 센싱 기간 중 기준 전압 공급 기간에, 상기 복수의 화소 중 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 제1 기준 전압을 인가하고, 상기 복수의 화소 중 다른 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압을 인가하며, 상기 전류 측정부는 상기 센싱 기간 중 기준 전압 공급 기간에 후속하는 측정 기간에, 상기 제1 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제1 측정 전압 및 상기 제2 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제2 측정 전압을 측정할 수 있다.
- [0017] 또한, 상기 전류 측정부는, 제1 기준 전압이 공급되는 비반전 입력단과 상기 복수의 화소 중 하나와 연결되는 반전 입력단 및 상기 제1 측정 전압을 출력하는 출력단을 갖는 제1 연산 증폭기와, 상기 제1 연산 증폭기의 반

전 입력단과 상기 제1 연산 증폭기의 출력단 사이에 접속되는 제1 피드백 커패시터 및 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 피드백 커패시터와 병렬로 연결되는 제1 피드백 스위치를 포함하는 제1 측정 회로, 상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압이 공급되는 비반전 입력단과 상기 복수의 화소 중 하나와 연결되는 반전 입력단 및 상기 제2 측정 전압을 출력하는 출력단을 갖는 제2 연산 증폭기와, 상기 제2 연산 증폭기의 반전 입력단과 상기 제2 연산 증폭기의 출력단 사이에 접속되는 제2 피드백 커패시터 및 상기 제1 연산 증폭기의 반전 입력단과 상기 제1 연산 증폭기의 출력단 사이에서 상기 제2 피드백 커패시터와 병렬로 연결되는 제2 피드백 스위치를 포함하는 제2 측정 회로 및 상기 제1 및 제2 연산 증폭기의 출력단으로부터 각각 제공받은 제1 및 제2 측정 전압에 대해 상관 이중 샘플링을 수행하는 상관 이중 샘플링부를 더 포함할 수 있다.

[0018] 또한, 상기 데이터 드라이버는, 상기 상관 이중 샘플링부로부터의 출력을 디지털 데이터로 변환하는 아날로그-디지털 컨버터 및 상기 상관 이중 샘플링부로부터의 출력을 스위칭 동작을 통해 상기 아날로그-디지털 컨버터로 제공하는 멀티 플렉서를 포함하는 데이터 처리부 및 표시 기간에 상기 복수의 화소에 데이터 신호를 제공하는 데이터 구동부를 더 포함할 수 있다.

[0019] 또한, 상기 제1 측정 회로는 상기 복수의 화소 중 하나와 상기 제1 연산 증폭기의 반전 입력단 사이에 접속되는 제1 스위치를 포함하고, 상기 제2 측정 회로는 상기 복수의 화소 중 다른 하나와 상기 제2 연산 증폭기의 반전 입력단 사이에 접속되는 제2 스위치를 포함하며, 상기 데이터 구동부는 상기 데이터 라인으로 상기 데이터 신호를 제공하는 디지털-아날로그 컨버터 및 상기 복수의 화소와 상기 디지털-아날로그 컨버터 사이에 접속되는 제3 스위치를 포함할 수 있다.

[0020] 또한, 상기 복수의 화소는 제1 전원단과 제2 전원단 사이에 접속되는 상기 유기 발광 소자에 흐르는 구동 전류를 제어하는 구동 트랜지스터, 게이트 전극을 통해 제공받은 스캔 신호에 따라 상기 데이터 라인으로부터 제공받은 데이터 신호를 상기 구동 트랜지스터의 게이트 전극에 제공하는 스위치 트랜지스터, 게이트 전극을 통해 제공받은 센싱 신호에 따라 상기 유기 발광 소자에 흐르는 전류를 측정하는 센싱 트랜지스터 및 일단이 상기 구동 트랜지스터의 타 전극과 연결되고, 타단이 상기 구동 트랜지스터의 게이트 전극과 연결되는 제1 커패시터를 더 포함할 수 있다.

[0021] 또한, 상기 제1 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 같거나 높으며, 상기 제2 기준 전압의 전압 레벨은 상기 유기 발광 소자의 문턱 전압의 전압 레벨보다 낮을 수 있다.

[0022] 또한, 상기 센싱 기간 중 제1 초기화 기간에 상기 데이터 라인을 제1 초기화 전압으로 충전시키고, 상기 제1 초기화 기간에 후속하는 제2 초기화 기간에 상기 제1 커패시터를 제2 초기화 전압으로 충전시키는 전원 제공부를 더 포함할 수 있다.

[0023] 또한, 상기 센싱 기간 중 상기 제1 전원단과 접속되는 전원 라인을 스위칭 동작을 통해 상기 제2 전원단과 접속시키는 전원 스위치를 포함할 수 있다.

[0024] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법은, 센싱 기간 중 기준 전압 공급 기간에 복수의 화소 중 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 제1 기준 전압을 인가하고, 상기 복수의 화소 중 다른 하나의 화소에 포함되는 유기 발광 소자의 애노드 전극에 상기 제1 기준 전압과 다른 값을 갖는 제2 기준 전압을 인가하는 단계 및 상기 센싱 기간 중 기준 전압 공급 기간에 후속하는 측정 기간에 상기 제1 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제1 측정 전압 및 상기 제2 기준 전압이 인가된 화소에 흐르는 전류에 대응되는 제2 측정 전압을 측정하는 단계를 포함할 수 있다.

[0025] 또한, 상기 제1 및 제2 측정 전압에 대해 상관 이중 샘플링을 수행하는 단계 및 상기 상관 이중 샘플링을 수행한 결과를 디지털 데이터로 변환하는 단계를 더 포함할 수 있다.

[0026] 또한, 제1 전원단과 접속되는 전원 라인을 스위칭 동작을 통해 제2 전원단과 접속시키는 단계, 센싱 기간 중 제1 초기화 기간에 상기 데이터 라인을 제1 초기화 전압으로 충전하는 단계 및 상기 제1 초기화 기간에 후속하는 제2 초기화 기간에 상기 제1 커패시터를 제2 초기화 전압으로 충전하는 단계를 더 포함할 수 있다.

[0027] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

**발명의 효과**

[0028] 본 발명의 실시예들에 의하면 적어도 다음과 같은 효과가 있다.



[0029] 즉, 간단한 구조를 통해 보다 정확하게 각 화소의 전류를 측정할 수 있으며, 이를 통해 각 화소들 간 열화 편차를 보상하여 균일한 화질을 구현할 수 있다.

[0030] 또한, 차동 센싱 및 상관 이중 샘플링을 통해 전류 측정의 정확도를 향상시킬 수 있다.

[0031] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

**도면의 간단한 설명**

[0032] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 나타낸 블록도이다.

도 2는 본 발명의 일 실시예에 따른 화소를 나타낸 회로도이다.

도 3은 도 1에 도시한 유기 발광 표시 장치의 구성 중 데이터 드라이버의 내부 구성을 나타낸 블록도이다.

도 4는 도 3에 도시한 데이터 드라이버의 구성 중 전류 측정부의 내부 구성을 나타낸 회로도이다.

도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법을 나타낸 타이밍도이다.

도 6은 초기화 기간에 본 발명에 따른 유기 발광 표시 장치의 동작 상태를 나타낸 회로도이다.

도 7은 기준 전압 공급 기간에 본 발명에 따른 유기 발광 표시 장치의 동작 상태를 나타낸 회로도이다.

도 8은 측정 기간에 본 발명에 따른 유기 발광 표시 장치의 동작 상태를 나타낸 회로도이다.

도 9는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법을 나타낸 순서도이다.

**발명을 실시하기 위한 구체적인 내용**

[0033] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0034] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이며, 단지 하나의 구성요소를 다른 구성요소와 구별하기 위해 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수 있음은 물론이다.

[0035] 이하, 첨부된 도면을 참조로 하여 본 발명의 실시예들에 대해 설명한다.

[0036] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 나타낸 블록도이다.

[0037] 도 1을 참조하면 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 표시 패널(110), 데이터 드라이버(120), 타이밍 제어부(130), 스캔 구동부(140) 및 전원 제공부(도면 미도시)를 포함할 수 있다.

[0038] 표시 패널(110)은 화상의 영역일 수 있다. 표시 패널(110)은 복수의 데이터 라인(DL1 내지 DLm, 단, m은 1보다 큰 자연수) 및 복수의 데이터 라인(DL1 내지 DLm)과 교차되는 복수의 스캔 라인(SL1 내지 SLn, 단, n은 1보다 큰 자연수), 복수의 센싱 라인(L1 내지 Ln, 단, n은 1보다 큰 자연수)을 포함할 수 있다. 또한, 표시 패널(110)은 복수의 데이터 라인(DL1 내지 DLm)과 복수의 스캔 라인(SL1 내지 SLn)이 교차되는 영역에 배치되는 복수의 화소(PX)를 포함할 수 있다. 하나의 기판 상에서 복수의 데이터 라인(DL1 내지 DLm), 복수의 스캔 라인(SL1 내지 SLn), 복수의 센싱 라인(L1 내지 Ln) 및 복수의 화소(PX)가 배치될 수 있으며, 각 라인들은 서로 절연되어 배치될 수 있다. 복수의 데이터 라인(DL1 내지 DLm)은 제1 방향(d1)을 따라 연장될 수 있으며, 복수의 스캔 라인(SL1 내지 SLn) 및 복수의 센싱 라인(L1 내지 Ln)은 제1 방향(d1)과 교차되는 제2 방향(d2)을 따라 연장될 수 있다. 도 1을 참조할 때, 제1 방향(d1)은 열 방향일 수 있으며 제2 방향(d2)은 행 방향일 수 있다.

[0039] 복수의 화소(PX)는 매트릭스 형상으로 배치될 수 있다. 각 화소(PX)는 복수의 데이터 라인(DL1 내지 DLm) 중 하나, 복수의 스캔 라인(SL1 내지 SLn) 중 하나 및 복수의 센싱 라인(L1 내지 Ln) 중 하나와 각각 연결될 수 있다. 복수의 화소(PX)는 연결된 스캔 라인(SL1 내지 SLn)을 통해 스캔 신호(S1 내지 Sn)를 제공받을 수 있으며, 데이터 라인(DL1 내지 DLm)을 통해 데이터 신호(D1 내지 Dm)를 제공받을 수 있다. 또한, 복수의 화소(PX)는 연결

된 센싱 라인(L1 내지 Ln) 통해 센싱 신호(SE1 내지 SEn)를 스캔 구동부(140)로부터 제공받을 수 있다. 한편, 각 화소(PX)는 제1 전원 라인을 통해 제1 전원단(ELVDD)과 연결될 수 있으며, 제2 전원 라인을 통해 제2 전원단(EVLSS)와 연결될 수 있다. 이때, 각 화소(PX)는 데이터 라인(DL1 내지 DLm)으로부터 제공받은 데이터 신호(D1 내지 Dm)에 대응하여 제1 전원단(ELVDD)에서 제2 전원단(ELVSS)으로 흐르는 전류량을 제어할 수 있다.

[0040] 데이터 드라이버(120)는 표시 패널(110)과 복수의 데이터 라인(DL1 내지 DLm)을 통해 연결될 수 있다. 데이터 드라이버(120)는 타이밍 제어부(130)의 제어에 따라 데이터 라인(DL1 내지 DLm)을 통해 데이터 신호(D1 내지 Dm)를 제공할 수 있으며, 보다 상세하게는 스캔 신호(S1 내지 Sn)에 따라 선택된 화소(PX)에 데이터 신호(D1 내지 Dm)를 공급할 수 있다. 표시 패널(110)의 각 화소(PX)는 로우 레벨의 스캔 신호(S1 내지 Sn)에 의해 턴 온될 수 있으며, 데이터 드라이버(120)로부터 제공받은 데이터 신호(D1 내지 Dm)에 대응하여 빛을 발광함으로써 영상 이미지를 표시할 수 있다. 한편, 데이터 드라이버(120)는 복수의 전류 측정부(121, 도 3 참조), 데이터 처리부(122, 도 3 참조) 및 데이터 구동부(123, 도 3 참조)를 포함할 수 있으며, 이에 대해서는 도 3을 참조하여 후술하기로 한다.

[0041] 타이밍 제어부(130)는 외부 시스템으로부터 제어 신호(CS) 및 영상 신호(R, G, B)를 수신할 수 있다. 제어 신호(CS)는 수직 동기 신호(Vsync) 및 수평 동기 신호(Hsync) 등을 포함할 수 있다. 영상 신호(R, G, B)는 복수의 화소(PX)의 휘도 정보를 포함하고 있다. 휘도는 1024, 256 또는 64개의 계조(gray)를 가질 수 있다. 타이밍 제어부(130)는 수직 동기 신호(Vsync)에 따라 프레임 단위로 영상 신호(R, G, B)를 구분하고, 수평 동기 신호(Hsync)에 따라 스캔 라인 단위로 영상 신호(R, G, B)를 구분하여 영상 데이터(DATA)를 생성할 수 있다. 타이밍 제어부(130)는 제어 신호(CS) 및 영상 신호(R, G, B)에 따라 데이터 드라이버(120) 및 스캔 구동부(140)에 각각 제어 신호(CONT1, CONT2)를 제공할 수 있다. 타이밍 제어부(130)는 영상 데이터(DATA)를 제어 신호(CONT1)와 함께 데이터 드라이버(120)로 제공할 수 있으며, 데이터 드라이버(120)는 제어 신호(CONT1)에 따라 입력된 영상 데이터(DATA)를 샘플링 및 홀딩하고 아날로그 전압으로 변환하여 복수의 데이터 신호(D1 내지 Dm)를 생성할 수 있다. 이후, 데이터 드라이버(120)는 복수의 데이터 라인(DL1 내지 DLm)을 통해 생성된 복수의 데이터 신호(D1 내지 Dm)를 복수의 화소(PX)에 제공할 수 있다. 한편, 타이밍 제어부(130)는 센싱 모드 전환 신호(EN), 피드백 스위치(SW\_fb)의 스위칭 동작을 제어하는 피드백 제어 신호(fb), 제1 내지 제3 스위치(SW1 내지 SW3)의 스위칭 동작을 제어하는 제1 내지 제3 제어 신호( $\phi$ 1 내지  $\phi$ 3), 제1 및 제2 초기화 스위치(SW\_Re1, SW\_Re2)의 스위칭 동작을 제어하는 제1 및 제2 초기화 제어 신호(Re1, Re2)를 데이터 드라이버(120)에 제공할 수 있다. 이에 대해서는 도 4 및 도 5를 참조하여 후술하기로 한다.

[0042] 스캔 구동부(140)는 표시 패널(110)과 복수의 스캔 라인(SL1 내지 SLn) 및 복수의 센싱 라인(L1 내지 Ln)을 통해 연결될 수 있다. 스캔 구동부(140)는 타이밍 제어부(130)로부터 제공받은 제어 신호(CONT2)에 따라, 스캔 라인(SL1 내지 SLn)에 복수의 스캔 신호(S1 내지 Sn)를 순차적으로 인가할 수 있다. 또한 스캔 구동부(140)는 센싱 기간에 전류 측정이 필요한 화소에 센싱 신호(SE1 내지 SEn)를 복수의 센싱 라인(L1 내지 Ln)을 통해 제공할 수 있다. 이때, 제1 데이터 라인(DL1)과 제1 센싱 라인(L1)은 동일한 화소의 열 그룹과 연결될 수 있다. 여기서 복수의 스캔 라인(SL1 내지 SLn)과 복수의 센싱 라인(L1 내지 Ln)은 각 화소(PX)에 포함된 서로 다른 트랜지스터를 턴 온 시키는 신호를 제공할 수 있다. 다만, 본 명세서에서는 화소(PX)에 센싱 신호(SE1 내지 SEn)를 제공하는 주체를 스캔 구동부(140)로 예를 들어 설명하였으나 이에 한정되는 것은 아니며, 별도의 집적 회로(IC) 및 이와 연결되는 센싱 라인(L1 내지 Ln)을 통해 화소(PX)에 센싱 신호(SE1 내지 SEn)를 제공할 수도 있다. 이를 위해, 스캔 구동부는, 스캔 라인(SL1 내지 SLn)을 통해 스위치 트랜지스터(MS\_1)의 게이트 전극과 연결되는 스캔 신호 제공부(도면 미도시) 및 센싱 라인(L1 내지 Ln)을 통해 센싱 트랜지스터(MS\_2)의 게이트 전극과 연결되는 센싱 신호 제공부(도면 미도시)를 포함할 수 있다. 스캔 신호 제공부(도면 미도시) 및 센싱 신호 제공부(도면 미도시)는 스위칭 동작을 통해 하나가 선택될 수 있으며, 타이밍 제어부(130)는 제어 신호(CONT2)에 따라 스위칭 동작을 제어할 수 있다.

[0043] 전원 제공부(도면 미도시)는 타이밍 제어부(130)로부터 제공받은 제어 신호에 따라 복수의 화소(PX)에 구동 전압을 공급할 수 있다. 제1 전원단(ELVDD)으로부터 제공되는 전압은 하이 레벨일 수 있으며, 제2 전원단(ELVSS)으로부터 제공되는 전압은 로우 레벨일 수 있다. 제1 및 제2 전원단(ELVDD, ELVSS)은 화소(PX)의 동작에 필요한 구동 전압을 제공할 수 있다. 이하, 제1 전원단(ELVDD)으로부터 제공되는 전압은 ELVDD로, 제2 전원단(ELVSS)으로부터 제공되는 전압은 ELVSS로 나타내기로 한다. 전원 제공부(도면 미도시)는 데이터 드라이버(120)에 제1 및 제2 기준 전압(Vset1, Vset2)을 제공할 수 있으며, 제1 및 제2 초기화 전압(VDIS, VBK)을 제공할 수 있다. 전원 제공부(도면 미도시)로부터 제공받은 제1 및 제2 기준 전압(Vset1, Vset2)은 각각 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 비반전 입력단(+)에 각각 제공될 수 있다. 전원 제공부(도면 미도시)로부터 제공받은 제1

및 제2 초기화 전압(VDIS, VBK)은 제1 및 제2 초기화 스위치(SW\_Re1, SW\_Re2)의 스위칭 동작을 통해 데이터 라인(D1 내지 Dm)으로 제공될 수 있다.

- [0044] 도 2는 본 발명의 일 실시예에 따른 화소(PX)를 나타낸 회로도이다. 이때, 도 2에 도시한 화소(PX)는 제i 스캔 라인(SLi), 제i 센싱 라인(Li) 및 제j 데이터 라인(DLj)에 연결되는 화소(PXij)와, 제i 스캔 라인(SLi), 제i 센싱 라인(Li) 및 제j+1 데이터 라인(DLj+1)에 연결되는 화소(PXij+1)를 예시적으로 나타낸 회로도이다. 이하, 화소(PXij)를 제1 화소로, 화소(PXij+1)를 제2 화소로 지칭하여 설명하기로 한다.
- [0045] 도 2를 참조하면, 제1 및 제2 화소(PXij, PXij+1)는 각각 스위치 트랜지스터(MS\_1), 센싱 트랜지스터(MS\_2), 구동 트랜지스터(MD), 제1 커패시터(C1) 및 유기 발광 소자(OLED)를 포함할 수 있다.
- [0046] 먼저 제1 화소(PXij)에 대해 설명하기로 한다. 스위치 트랜지스터(MS\_1)는 스캔 라인(SLi)에 연결되어 스캔 신호(Si)를 제공받는 게이트 전극, 데이터 라인(DLj)에 연결되어 데이터 신호(Dj)를 제공받는 일 전극 및 제1 커패시터(C1)의 일단과 연결되는 타 전극을 포함할 수 있다. 스위치 트랜지스터(MS\_1)는 스캔 라인(SLi)을 통해 게이트 전극으로 제공되는 스캔 신호(Si)에 의해 턴 온 되어, 데이터 라인(DLj)을 통해 인가되는 데이터 신호(Dj)를 제1 커패시터(C1)에 전달할 수 있다. 구동 트랜지스터(MD)는 제1 전원단(ELVDD)과 연결되는 일 전극, 제1 노드(N1)와 연결되는 타 전극 및 스위치 트랜지스터(MS\_1)의 타 전극과 연결되는 게이트 전극을 포함할 수 있다. 구동 트랜지스터(MD)는 게이트 전극에 인가되는 데이터 신호(Dj)에 대응되는 전압에 따라 제1 전원단(ELVDD)으로부터 유기 발광 소자(OLED)를 거쳐 제2 전원단(ELVSS)에 공급되는 구동 전류를 제어할 수 있다. 센싱 트랜지스터(MS\_2)는 데이터 라인(DLj)과 연결되는 일 전극, 제1 노드(N1)와 연결되는 타 전극 및 센싱 라인(Li)과 연결되는 게이트 전극을 포함할 수 있다. 센싱 트랜지스터(MS\_2)는 센싱 라인(Li)을 통해 센싱 신호(SEi)를 제공받아 턴 온 될 수 있다. 센싱 트랜지스터(MS\_2)는 구동 트랜지스터(MD)의 구동 특성에 관한 정보, 예를 들어 구동 전류를 측정할 수 있다. 센싱 기간에 센싱 트랜지스터(MS\_2)는 유기 발광 소자(OLED)에 흐르는 전류를 측정하여 스캔 라인(Li)을 통해 리드 아웃(read-out)시킬 수 있다. 유기 발광 소자(OLED)는 제1 노드(N1)와 연결되는 애노드 전극, 제2 전원단(ELVSS)과 연결되는 캐소드 전극 및 유기 발광층을 포함할 수 있다. 유기 발광층은 기본색(primary color) 중 하나의 빛을 낼 수 있으며 기본색은 적색, 녹색 또는 청색의 삼원색일 수 있다. 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다. 유기 발광층은 각 색에 해당하는 저분자 유기물 또는 고분자 유기물을 포함할 수 있다. 유기 발광층에 흐르는 전류량에 따라 각 색에 해당하는 유기물은 발광하여 빛을 발산할 수 있다. 제1 커패시터(C1)는 스위치 트랜지스터(MS\_1)의 타 전극과 연결되는 일단과, 구동 트랜지스터(MD)의 일 전극과 연결되는 타단을 포함할 수 있다. 제1 커패시터(C1)는 데이터 라인(DLj)을 통해 제공된 데이터 신호(Dj)를 스위치 트랜지스터(MS\_1)의 스위칭 동작을 통해 인가 받을 수 있다. 스위치 트랜지스터(MS\_1), 구동 트랜지스터(MD) 및 센싱 트랜지스터(MS\_2)는 일 예로 p-type 트랜지스터일 수 있다.
- [0047] 제2 화소(PXij+1)는 제1 화소(PXij)와 동일한 구성을 포함하고 있으며, 다만 스위치 트랜지스터(MS\_1) 및 센싱 트랜지스터(MS\_2)의 일 전극이 데이터 라인(DLj+1)과 연결되어 데이터 신호(Dj+1)를 제공받는 점에서 차이가 있다. 이에 따라, 제1 화소(PXij)는 데이터 라인(DLj)을 통해 제1 기준 전압(Vset1), 제1 초기화 전압(VDIS) 및 제2 초기화 전압(VBK)을 제공받을 수 있으며, 제2 화소(PXij+1)는 데이터 라인(DLj+1)을 통해 제2 기준 전압(Vset2), 제1 초기화 전압(VDIS) 및 제2 초기화 전압(VBK)을 제공받을 수 있다. 이에 대해서는 도 5를 참조하여 후술하기로 한다.
- [0048] 도 3은 도 1에 도시한 유기 발광 표시 장치의 구성 중 데이터 드라이버(120)의 내부 구성을 나타낸 블록도이다.
- [0049] 도 3을 참조하면, 데이터 드라이버(120)는 복수의 전류 측정부(121), 데이터 처리부(122) 및 데이터 구동부(123)를 포함할 수 있다.
- [0050] 전류 측정부(121)는 복수의 화소(PX)와 데이터 라인(DL1 내지 DLj)을 통해 연결될 수 있다. 전류 측정부(121)들은 각각 두 개의 데이터 라인(DL1 내지 DLj)과 연결될 수 있다. 다만, 본 명세서에서는 전류 측정부(121)들이 각각 두 개의 데이터 라인(DL1 내지 DLj)과 연결되는 것을 예로 들어 설명하나, 멀티 플렉서(multiplexer)를 통해 2n(n은 1 이상의 자연수)개 이상의 데이터 라인과 연결될 수 있다. 전류 측정부(121)는 센싱 기간에서는 전류 적분기로서 동작할 수 있으며, 표시 기간에서는 출력 버퍼로서 동작할 수 있다. 이때, 센싱 기간은 유기 발광 소자(OLED)에 흐르는 전류를 측정하여 이에 따라 보상 값을 결정하는 경우를 말하며, 표시 기간은 영상 데이터(DATA)를 보상 값에 따라 보정하고, 이를 표시 패널(110)에 출력하는 경우를 말한다. 전류 측정부(121)는 전원 제공부(도면 미도시)로부터 제1 초기화 전압(VDIS) 및 제2 초기화 전압(VBK)을 제공받을 수 있다. 전류 측정부(121)에 대해서는 도 4를 참조하여 후술하기로 한다.

- [0051] 데이터 처리부(122)는 아날로그-디지털 컨버터(122a) 및 멀티 플렉서(122b)를 포함할 수 있다. 멀티 플렉서(122b)는 복수의 전류 측정부(121)의 출력단과 아날로그-디지털 컨버터(122a) 사이에 접속될 수 있다. 멀티 플렉서(122b)는 스위칭 동작을 통해 복수의 전류 측정부(121)로부터의 출력 신호를 아날로그-디지털 컨버터(122a)에 제공할 수 있다. 멀티 플렉서(122b)의 스위칭 동작을 위해 본 발명에 따른 데이터 처리부(122)는 쉬프트 레지스터(도면 미도시)를 더 포함할 수 있다. 따라서, 멀티 플렉서(122b)는 쉬프트 레지스터(도면 미도시)의 제어에 따라 복수의 전류 측정부(121)로부터의 출력 신호를 아날로그-디지털 컨버터(122a)로 제공할 수 있다. 아날로그-디지털 컨버터(122a)는 복수의 전류 측정부(121)로부터의 출력 신호를 디지털 신호로 변환하고, 변환된 신호(ADC\_OUT)를 타이밍 제어부(130)에 제공할 수 있다. 아날로그-디지털 컨버터(122a)는 Pipe-Line, SAR, Single-Slope 타입(type) 등으로 구현될 수 있다.
- [0052] 데이터 구동부(123)는 각 데이터 라인(DL1 내지 DLm)과 일대일로 접속될 수 있다. 데이터 구동부(123)는 타이밍 제어부(130)로부터 제공받은 영상 데이터(DATA)를 아날로그 형태의 데이터 신호(D1 내지 Dm)로 변환하여 각 데이터 라인(DL1 내지 DLm)에 공급할 수 있다. 이를 위해, 데이터 구동부(123)는 복수의 디지털-아날로그 컨버터(DAC) 및 복수의 디지털-아날로그 컨버터(123a) 각각과 데이터 라인(DL1 내지 DLm) 사이에 접속되는 복수의 제3 스위치(SW\_3)를 포함할 수 있다. 복수의 제3 스위치(SW\_3)는 일 예로 n-type 스위치일 수 있다. 복수의 디지털-아날로그 컨버터(123a)는 타이밍 제어부(130)로부터 제공되는 디지털 형태의 영상 데이터(DATA)를 아날로그 형태의 데이터 신호(D1 내지 Dm)로 변환할 수 있다. 복수의 제3 스위치(SW\_3)는 타이밍 제어부(130)로부터 제3 제어 신호( $\phi_3$ )를 제공받아 스위칭 동작을 수행할 수 있다. 이때, 복수의 제3 스위치(SW\_3)는 표시 기간에 제3 제어 신호( $\phi_3$ )를 제공받아 턴 온 됨으로써, 복수의 디지털-아날로그 컨버터(123a) 및 이와 일대일로 연결되는 데이터 라인(DL1 내지 DLm) 사이의 신호 경로를 도통시킬 수 있다.
- [0053] 도 4는 도 3에 도시한 데이터 드라이버(120)의 구성 중 전류 측정부(121)의 내부 구성을 나타낸 회로도이다.
- [0054] 도 4를 참조하면, 전류 측정부(121)는 제1 측정 회로(121a), 제2 측정 회로(121b) 및 상판 이중 샘플링부(121c)를 포함할 수 있다. 본 명세서에서는 제1 측정 회로(121a)가 데이터 라인(DLj)과 연결되며, 제2 측정 회로(121b)가 데이터 라인(DLj+1)과 연결되는 것으로 예를 들어 설명하지만, 이에 제한되는 것은 아니다. 즉, 전류 측정부(121)는 멀티 플렉서(Multiplexer)를 통해 복수의 데이터 라인(DL1 내지 DLm) 중 적어도 2n개(n은 1 이상의 자연수)의 데이터 라인과 연결될 수 있다. 따라서, 제1 측정 회로(121a)는 데이터 라인(DLj)과 접속되는 복수의 화소 중 전류 측정이 필요한 화소와 연결될 수 있으며, 제2 측정 회로(121b)는 데이터 라인(DLj+1)과 접속되는 복수의 화소 중 전류 측정이 필요한 화소와 연결될 수 있다.
- [0055] 제1 측정 회로(121a)는 제1 연산 증폭기(OP-amp\_1), 피드백 커패시터(Cfb), 피드백 스위치(SW\_fb), 제1 스위치(SW1), 제1 초기화 스위치(SW\_Re1) 및 제2 초기화 스위치(SW\_Re2)를 포함할 수 있다. 피드백 스위치(SW\_fb), 제1 초기화 스위치(SW\_Re1) 및 제2 초기화 스위치(SW\_Re2)는 일 예로 n-type 스위치일 수 있다. 제1 연산 증폭기(OP-amp\_1)는 반전 입력단(-), 비반전 입력단(+) 및 출력단을 포함할 수 있다. 제1 연산 증폭기(OP-amp\_1)의 비반전 입력단(+)에는 전원 제공부(도면 미도시)로부터 제1 기준 전압(Vset1)이 공급될 수 있다. 이때, 제1 측정 회로(121a)는 신호(signal)와 잡음(noise)의 판독(read-out)을 위해, 제1 기준 전압(Vset1)은 (신호(signal) + 잡음(noise)) 상당의 전압일 수 있으며 보다 상세하게는 유기 발광 소자(OLED)의 문턱 전압(Vth)보다 전압 레벨이 높을 수 있다. 제1 스위치(SW1)는 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)과 데이터 라인(DL1 내지 DLm) 중 적어도 하나 사이에 접속되어 제1 제어 신호( $\phi_1$ )를 제공받아 스위칭 동작을 수행할 수 있다. 피드백 커패시터(Cfb)는 일단이 제1 연산 증폭기(OP-amp\_1)의 비반전 입력단(+)과 연결되며, 타단이 제1 연산 증폭기(OP-amp\_1)의 출력단과 연결될 수 있다. 피드백 스위치(SW\_fb)는 제1 연산 증폭기(OP-amp\_1)의 비반전 입력단(+)과 제1 연산 증폭기(OP-amp\_1)의 출력단 사이에서 피드백 커패시터(Cfb)와 병렬로 연결될 수 있다. 피드백 스위치(SW\_fb)는 타이밍 제어부(120)로부터 피드백 제어 신호(fb)를 제공받아 스위칭 동작을 수행 수 있다. 제1 초기화 스위치(SW\_Re1)는 전원 제공부(도면 미도시)와 데이터 라인(DL1 내지 DLm) 사이에 접속되어, 타이밍 제어부(120)로부터 제1 초기화 제어 신호(Re1)를 제공받아 스위칭 동작을 수행 수 있다. 제2 초기화 스위치(SW\_Re2)는 전원 제공부(도면 미도시)와 데이터 라인(DL1 내지 DLm) 사이에 접속되어, 타이밍 제어부(120)로부터 제1 초기화 제어 신호(Re2)를 제공받아 스위칭 동작을 수행 수 있다.
- [0056] 제2 측정 회로(121b)는 제2 연산 증폭기(OP-amp\_2), 피드백 커패시터(Cfb), 피드백 스위치(SW\_fb), 제2 스위치(SW2), 제1 초기화 스위치(SW\_Re1) 및 제2 초기화 스위치(SW\_Re2)를 포함할 수 있다. 제2 연산 증폭기(OP-amp\_2)는 반전 입력단(-), 비반전 입력단(+) 및 출력단을 포함할 수 있다. 제2 연산 증폭기(OP-amp\_2)의 비반전 입력단(+)에는 전원 제공부(도면 미도시)로부터 제2 기준 전압(Vset2)이 공급될 수 있다. 이때, 제2 측정 회로(121b)는 잡음(noise)의 판독(read-out)을 위해, 제2 기준 전압(Vset2)은 잡음(noise) 상당의 전압일 수 있으

며, 보다 상세하게는 유기 발광 소자(OLED)의 문턱 전압( $V_{th}$ )보다 전압 레벨이 낮을 수 있다. 한편, 제2 측정 회로(121b)의 나머지 구성 중 제1 측정 회로(121a)의 구성과 중복되는 부분은 설명을 생략하기로 한다.

[0057] 상관 이중 샘플링부(121c)는 제1 및 제2 측정 회로(121a, 121b)의 출력단, 보다 상세하게는 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 출력단 각각과 멀티 플렉서(122b) 사이에 접속될 수 있다. 상관 이중 샘플링부(121c)는 타이밍 제어부(130)의 제어에 따라, 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 출력 신호에 대한 상관 이중 샘플링(CDS: Correlated Double Sampling)을 수행할 수 있다. 상관 이중 샘플링부(121c)는 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 출력 신호의 전위 차를 검출하여 아날로그-디지털 변환부(122a)로 제공할 수 있다. 이에 따라, 상관 이중 샘플링부(121c)는 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 출력 신호에 대한 상관 이중 샘플링을 수행함으로써 S/N(Signal-Noise Ratio)비를 양호하게 유지할 수 있다.

[0058] 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법을 나타낸 타이밍도이다. 도 6은 초기화 기간(Sini)에 본 발명에 따른 유기 발광 표시 장치의 동작 상태를 나타낸 회로도이다. 도 7은 기준 전압 공급 기간(Sset)에 본 발명에 따른 유기 발광 표시 장치의 동작 상태를 나타낸 회로도이다. 도 8은 측정 기간(Ssen)에 본 발명에 따른 유기 발광 표시 장치의 동작 상태를 나타낸 회로도이다. 한편, 도 5 내지 도 8은 제1 및 제2 화소(PXij, PXij+1)를 예로 들어 설명하기로 한다.

[0059] 도 5를 참조하면, 본 발명에 따른 유기 발광 표시 장치는 크게 센싱 기간(S)과 표시 기간(E)으로 구분되어 동작할 수 있다. 센싱 기간(S)은 복수의 유기 발광 소자(OLED)의 전류-전압 특성을 산출하기 위해 유기 발광 소자(OLED)에 흐르는 전류를 센싱하기 위한 기간이다. 센싱 기간(S)은 유기 발광 표시 장치의 전체 전원이 턴 오프되거나 턴 온 되는 경우에 활성화될 수 있다. 즉, 전원이 턴 온 또는 턴 오프 되는 대기 시간 동안에 센싱 기간(S)이 활성화 될 수 있으나, 이에 한정되는 것은 아니며 일정한 주기 또는 사용자의 설정에 의해 활성화될 수도 있다. 센싱 기간(S)은 다시 초기화 기간(Sini)과 기준 전압 공급 기간(Sset) 및 측정 기간(Ssen)으로 구분될 수 있다. 초기화 기간(Sini)은 커플링에 의해 임의의 전압으로 충전된 모든 데이터 라인(DL1 내지 DLm)을 제1 초기화 전압(VDIS)으로 충전시키는 제1 초기화 기간(Sini\_1)과, 전류 측정시 제1 전원단(ELVDD)으로 누설되는 누설 전류를 차단하기 위해 제1 커패시터(C1)에 제2 초기화 전압(VBK)을 충전시키는 제2 초기화 기간(Sini\_2)을 포함할 수 있다. 이때, 제1 및 제2 초기화 기간(Sini\_1, Sini\_2)은 서로 순서가 바뀔 수도 있다. 기준 전압 공급 기간(Sset)은 제1 및 제2 화소(PXij, PXij+1)에 포함되는 유기 발광 소자(OLED) 각각의 애노드 전극에 제1 또는 제2 기준 전압(Vset1, Vset2)을 인가하는 기간을 말한다. 측정 기간(Ssen)은 제1 및 제2 화소(PXij, PXij+1)에 포함되는 유기 발광 소자(OLED) 각각의 애노드 전극에 제1 또는 제2 기준 전압(Vset1, Vset2)이 인가됨에 따라 유기 발광 소자(OLED) 각각에 흐르는 전류를 측정하는 기간을 말한다.

[0060] 도 5 및 도 6을 참조하여 센싱 기간(S) 중 초기화 기간(Sini)에서의 유기 발광 표시 장치의 동작에 대해 설명하기로 한다. 먼저, 제1 전원단(ELVDD)의 전압 레벨은 제2 전원단(ELVSS)의 전압 레벨로 낮추어질 수 있다. 이를 위해, 제1 및 제2 화소(PXij, PXij+1)는 전원 스위치(SW\_P)를 더 포함할 수 있다. 전원 스위치(SW\_P)는 구동 트랜지스터(MD)의 일 전극과 제1 전원단(ELVDD) 및 제2 전원단(ELVSS) 사이에 접속되어, 타이밍 제어부(130)의 제어에 따라 스위칭 동작을 수행할 수 있다. 보다 상세하게는, 센싱 기간(S) 중 구동 트랜지스터(MD)의 일 전극과 제2 전원단(ELVSS) 사이의 신호 경로를 전원 스위치(SW\_P)의 스위칭 동작을 통해 도통시킬 수 있다. 한편, 본 명세서에서는 제1 전원단(ELVDD)의 전압 레벨이 전원 스위치(SW\_P)의 스위칭 동작을 통해 제2 전원단(ELVSS)의 전압 레벨로 낮추어지는 것으로 설명하였으나, 이에 제한되는 것은 아니다. 즉, 제2 전원단(ELVSS)의 전압 레벨이 제1 전원단(ELVDD)의 전압 레벨로 높아질 수도 있다. 이후, 제3 제어 신호( $\phi_3$ )가 로우 레벨로 발생되어 데이터 구동부(123) 내의 제3 스위치(SW3)를 턴 오프시킬 수 있다. 이에 따라 복수의 데이터 라인(DL1 내지 DLm)을 통해 데이터 신호(D1 내지 Dm)가 제공되는 것을 차단할 수 있다.

[0061] 제1 초기화 기간(Sini\_1)에 제1 초기화 제어 신호(Re1)는 하이 레벨로 발생되어 제1 초기화 스위치(SW\_Re1)를 턴 온시킬 수 있다. 스캔 신호(Si) 및 센싱 신호(SEi)는 하이 레벨을 유지하여 스위치 트랜지스터(MS\_1) 및 센싱 트랜지스터(MS\_2)를 계속해서 턴 오프시킬 수 있다. 제1 내지 제3 제어 신호( $\phi_1$ ,  $\phi_2$ ,  $\phi_3$ ), 제2 초기화 제어 신호(Re2) 및 피드백 제어 신호(fb)는 로우 레벨을 유지함으로써 제1 내지 제3 스위치(SW1, SW2, SW3), 제2 초기화 스위치(SW\_Re2) 및 피드백 스위치(SW\_fb)를 계속해서 턴 오프시킬 수 있다. 제1 전원단(ELVDD)의 전압 레벨을 제2 전원단(ELVSS)의 전압 레벨로 낮추는 경우 데이터 라인(DL1 내지 DLm)은 커플링에 의해 임의의 전압이 충전되어 있다. 이 상태를 유지한다면, 제1 및 제2 화소(PXij, PXij+1)의 전류를 측정시, 인접 화소들이 발광될 수 있다. 이에 따라, 영상 이미지가 왜곡될 수도 있다. 따라서, 제1 및 제2 화소(PXij, PXij+1)와 연결되는 데이터 라인(DLj, DLj+1) 및 나머지 데이터 라인을 제1 초기화 전압(VDIS)으로 충전함으로써 이를 방지할 수 있다. 이때, 제1 초기화 전압(VDIS)의 레벨은 유기 발광 소자(OLED)의 문턱 전압( $V_{th}$ )의 전압 레벨보다

낮을 수 있다.

- [0062] 제2 초기화 기간(Sini\_2)에는 제2 초기화 제어 신호(Re2)가 하이 레벨로 발생되어 제2 초기화 스위치(SW\_Re2)를 턴 온 시킬 수 있다. 스캔 신호(Si)는 로우 레벨로 반전되어 제1 및 제2 화소(PXij, PXij+1)에 포함되는 각각의 스위치 트랜지스터(MS\_1)를 턴 온 시킬 수 있다. 센싱 신호(SEi)는 하이 레벨을 유지하여 센싱 트랜지스터(MS\_2)를 계속해서 턴 오프 시킬 수 있다. 제1 내지 제3 제어 신호( $\phi 1$ ,  $\phi 2$ ,  $\phi 3$ ), 제1 초기화 제어 신호(Re1) 및 피드백 제어 신호(fb)는 로우 레벨을 유지함으로써 제1 내지 제3 스위치(SW1, SW2, SW3), 제1 초기화 스위치(SW\_Re1) 및 피드백 스위치(SW\_fb)를 계속해서 턴 오프 시킬 수 있다. 따라서, 제2 초기화 기간(Sini\_2)에는 제2 초기화 스위치(SW\_Re2) 및 스위치 트랜지스터(MS\_1)가 턴 온 됨에 따라 제2 초기화 전압(VBK)이 제1 및 제2 화소(PXij, PXij+1) 각각의 제1 커패시터(C1)에 충전될 수 있다. 이에 따라, 전류 측정 시 제1 전원단(ELVDD)으로 누설 전류가 발생하는 것을 방지할 수 있다. 제2 초기화 전압(VBK)의 레벨은 제1 및 제2 기준 전압(Vset1, Vset2)보다 전압 레벨이 높을 수 있다.
- [0063] 한편, 본 명세서에서는 제1 초기화 전압(VDIS)이 제1 및 제2 화소(PXij, PXij+1)에 먼저 인가되고, 그 이후 제2 초기화 전압(VBK)이 제1 및 제2 화소(PXij, PXij+1)에 인가되는 것으로 설명하였으나, 이에 제한되는 것은 아니다. 즉, 제2 초기화 전압(VBK)이 제1 및 제2 화소(PXij, PXij+1)에 먼저 인가된 이후에, 제1 초기화 전압(VDIS)이 제1 및 제2 화소(PXij, PXij+1)에 인가될 수도 있다.
- [0064] 도 5 및 도 7을 참조하여 센싱 기간(S) 중 기준 전압 공급 기간(Sset)에서의 유기 발광 표시 장치의 동작에 대해 설명하기로 한다. 다만, 도 7의 경우 제1 측정 회로(121a)가 데이터 라인(DLj)을 통해 제1 화소(PXij)와 연결되며, 제2 측정 회로(121b)가 데이터 라인(DLj+1)을 통해 제2 화소(PXij+1)와 연결되는 것을 예로 들어 설명하기로 한다.
- [0065] 기준 전압 공급 기간(Sset)은 피드백 제어 신호(fb)가 하이 레벨로 반전되어 피드백 스위치(SW\_fb)를 턴 온 시키는 제1 기준 전압 공급 기간(Sset\_1) 및 피드백 제어 신호(fb)가 다시 로우 레벨로 반전되어 피드백 스위치(SW\_fb)를 턴 오프 시키는 제2 기준 전압 공급 기간(Sset\_2)을 포함할 수 있다.
- [0066] 제1 기준 전압 공급 기간(Sset\_1)은 피드백 제어 신호(fb)가 하이 레벨로 반전되어 피드백 스위치(SW\_fb)를 턴 온 시킬 수 있다. 제1 및 제2 제어 신호( $\phi 1$ ,  $\phi 2$ )가 하이 레벨로 반전되어 제1 및 제2 스위치(SW1, SW2)를 턴 온 시킬 수 있다. 피드백 제어 신호(fb)는 하이 레벨로 반전되어 피드백 스위치(SW\_fb)를 턴 온 시킬 수 있다. 스캔 신호(Si)는 하이 레벨로 반전되어 제1 및 제2 화소(PXij, PXij+1)에 포함되는 각각의 스위치 트랜지스터(MS\_1)를 턴 오프 시킬 수 있다. 센싱 신호(SEi)는 하이 레벨을 유지하여 센싱 트랜지스터(MS\_2)를 계속해서 턴 오프 시킬 수 있다. 제3 제어 신호( $\phi 3$ ), 제1 및 제2 초기화 제어 신호(Re1, Re2)는 로우 레벨을 유지함으로써 제3 스위치(SW3), 제1 및 제2 초기화 스위치(SW\_Re1, SW\_Re2)를 계속해서 턴 오프 시킬 수 있다.
- [0067] 먼저 제1 화소(PXij)의 경우, 제1 측정 회로(121a) 내의 제1 연산 증폭기(OP-amp\_1)의 비반전 입력단(+)은 제1 기준 전압(Vset1)을 제공받을 수 있다. 또한, 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)과 제1 연산 증폭기(OP-amp\_1)의 출력단은 서로 쇼트될 수 있으며, 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)은 제1 화소(PXij)의 센싱 트랜지스터(MS\_2)를 통해 유기 발광 소자(OLED)와 연결될 수 있다. 제1 측정 회로(121a)의 피드백 커패시터(Cfb)는 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)과 제1 연산 증폭기(OP-amp\_1)의 출력단 사이의 쇼트로 인해 리셋(reset)될 수 있다. 제1 연산 증폭기(OP-amp\_1)의 출력단의 전위는 제1 기준 전압(Vset1)으로 유지될 수 있으며, 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)의 전위도 제1 연산 증폭기(OP-amp\_1)의 가상 접지 특성에 의해 제1 기준 전압(Vset1)으로 유지될 수 있다. 이러한 제1 기준 전압(Vset1)은 데이터 라인(DLj)을 충전시킬 수 있다.
- [0068] 제2 화소(PXij+1)의 경우, 제2 측정 회로(121b) 내의 제2 연산 증폭기(OP-amp\_2)의 비반전 입력단(+)은 제2 기준 전압(Vset2)을 제공받을 수 있다. 또한, 제2 연산 증폭기(OP-amp\_2)의 반전 입력단(-)과 제2 연산 증폭기(OP-amp\_2)의 출력단은 서로 쇼트될 수 있으며, 제2 연산 증폭기(OP-amp\_2)의 반전 입력단(-)은 제2 화소(PXij+1)의 센싱 트랜지스터(MS\_2)를 통해 유기 발광 소자(OLED)와 연결될 수 있다. 제2 측정 회로(121b)의 피드백 커패시터(Cfb)는 제2 연산 증폭기(OP-amp\_2)의 반전 입력단(-)과 제2 연산 증폭기(OP-amp\_2)의 출력단 사이의 쇼트로 인해 리셋(reset)될 수 있다. 제2 연산 증폭기(OP-amp\_2)의 출력단의 전위는 제2 기준 전압(Vset2)으로 유지될 수 있으며, 제2 연산 증폭기(OP-amp\_2)의 반전 입력단(-)의 전위도 제2 연산 증폭기(OP-amp\_2)의 가상 접지 특성에 의해 제2 기준 전압(Vset2)으로 유지될 수 있다. 이러한 제2 기준 전압(Vset2)은 데이터 라인(DLj+1)을 충전시킬 수 있다.

- [0069] 이후, 제2 기준 전압 공급 기간(Sset\_2)은 피드백 제어 신호(fb)가 다시 로우 레벨로 반전되어 피드백 스위치(SW\_fb)를 턴 오프 시킬 수 있다. 센싱 신호(SEi)는 로우 레벨을 유지하여 센싱 트랜지스터(MS\_2)를 턴 온 시킬 수 있다. 제1 및 제2 제어 신호( $\phi_1$ ,  $\phi_2$ )가 하이 레벨로 반전되어 제1 및 제2 스위치(SW1, SW2)를 턴 온 시킬 수 있다. 스캔 신호(Si)는 하이 레벨을 유지하여 제1 및 제2 화소(PXij, PXij+1)에 포함되는 각각의 스위치 트랜지스터(MS\_1)를 계속해서 턴 오프 시킬 수 있다. 제3 제어 신호( $\phi_3$ ), 제1 및 제2 초기화 제어 신호(Re1, Re2)는 로우 레벨을 유지함으로써 제3 스위치(SW3), 제1 및 제2 초기화 스위치(SW\_Re1, SW\_Re2)를 계속해서 턴 오프 시킬 수 있다.
- [0070] 먼저 제1 화소(PXij)의 경우, 센싱 트랜지스터(MS\_2)가 턴 온 됨에 따라, 데이터 라인(Dj)에 충전된 제1 기준 전압(Vset1)이 제1 화소(PXij) 내의 유기 발광 소자(OLED)의 애노드 전극에 인가될 수 있다. 이때, 제1 기준 전압(Vset1)은 유기 발광 소자(OLED)의 문턱 전압(Vth) 이상의 전압 값을 가지므로 이에 따라, 제1 화소(PXij) 내의 유기 발광 소자(OLED)는 전류가 흐를 수 있다. 다만, 제1 화소(PXij) 내의 유기 발광 소자(OLED)에 흐르는 전류의 크기는 유기 발광 소자(OLED)의 열화 정도에 따라 달라질 수 있다.
- [0071] 제2 화소(PXij+1)의 경우 센싱 트랜지스터(MS\_2)가 턴 온 됨에 따라, 데이터 라인(Dj+1)에 충전된 제2 기준 전압(Vset2)이 제1 화소(PXij) 내의 유기 발광 소자(OLED)의 애노드 전극에 인가될 수 있다. 이때, 제2 기준 전압(Vset2)은 유기 발광 소자(OLED)의 문턱 전압(Vth) 보다 낮은 전압 값을 가지므로 이에 따라, 제1 화소(PXij) 내의 유기 발광 소자(OLED)에는 전류가 흐르지 않을 수 있다.
- [0072] 도 5 및 도 8을 참조하여 센싱 기간(S) 중 측정 기간(Ssen)에서의 유기 발광 표시 장치의 동작에 대해 설명하기로 한다. 측정 기간(Ssen)은 기준 전압 공급 기간(Sset)에 후속하는 제1 측정 기간(Ssen\_1), 제1 측정 기간(Ssen\_1)에 후속하는 제2 측정 기간(Ssen\_2)을 포함할 수 있다.
- [0073] 제1 측정 기간(Ssen\_1)에는 피드백 제어 신호(fb)가 로우 레벨로 반전되어 피드백 스위치(SW\_fb)를 턴 오프 시킬 수 있다. 제1 및 제2 제어 신호( $\phi_1$ ,  $\phi_2$ )는 하이 레벨로 유지되어 제1 및 제2 스위치(SW1, SW2)를 계속해서 턴 온 시킬 수 있다. 센싱 신호(SEi)는 로우 레벨로 유지되어 센싱 트랜지스터(MS\_2)를 계속해서 턴 온 시킬 수 있다. 스캔 신호(Si)는 하이 레벨로 유지되어 제1 및 제2 화소(PXij, PXij+1)에 포함되는 각각의 스위치 트랜지스터(MS\_1)를 계속해서 턴 오프 시킬 수 있다. 제3 제어 신호( $\phi_3$ ), 제1 및 제2 초기화 제어 신호(Re1, Re2)는 로우 레벨을 유지함으로써 제3 스위치(SW3), 제1 및 제2 초기화 스위치(SW\_Re1, SW\_Re2)를 계속해서 턴 오프 시킬 수 있다.
- [0074] 먼저 제1 화소(PXij)의 경우, 제1 측정 회로(121a) 내의 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)과 제1 연산 증폭기(OP-amp\_1)의 출력단 사이의 쇼트는 해제될 수 있다. 이에 따라, 제1 연산 증폭기(OP-amp\_1)는 적분기으로써 동작할 수 있다. 제1 연산 증폭기(OP-amp\_1)의 반전 입력단(-)은 제2 스위치(SW2)를 통해 계속해서 제1 화소(PXij)의 유기 발광 소자(OLED)와 연결될 수 있다. 제1 측정 회로(121a) 내의 피드백 커패시터(Cfb)는 유기 발광 소자(OLED)에 흐르는 전류에 대응되는 전압 및 제1 화소(PXij) 내의 누설 전류(leakge current)에 대응되는 전압이 충전될 수 있다. 이에 따라, 제1 연산 증폭기(OP-amp\_1)의 출력단 전위(Vout\_1)는 제1 기준 전압(Vset1)에서 유기 발광 소자(OLED)에 흐르는 전류에 대응되는 전압 및 제1 화소(PXij) 내의 누설 전류(leakge current)에 대응되는 전압에 따라 선형적으로 증가될 수 있다.
- [0075] 제2 화소(PXij+1)의 경우, 제2 측정 회로(121b) 내의 제2 연산 증폭기(OP-amp\_2)의 반전 입력단(-)과 제2 연산 증폭기(OP-amp\_2)의 출력단 사이의 쇼트는 해제될 수 있다. 이에 따라, 제2 연산 증폭기(OP-amp\_2)는 적분기으로써 동작할 수 있다. 제2 연산 증폭기(OP-amp\_1)의 반전 입력단(-)은 제2 스위치(SW2)를 통해 계속해서 제2 화소(PXij+1)의 유기 발광 소자(OLED)와 연결될 수 있다. 다만, 제1 측정 회로(121a)의 경우와는 달리 제2 화소(PXij+1) 내의 유기 발광 소자(OLED)에는 전류가 흐르지 않으므로, 제2 측정 회로(121b) 내의 피드백 커패시터(Cfb)는 제2 화소(PXij+1) 내의 누설 전류(leakge current)에 대응되는 전압만이 충전될 수 있다. 이에 따라, 제2 연산 증폭기(OP-amp\_2)의 출력단 전위(Vout\_2)는 제2 기준 전압(Vset2)에서 제2 화소(PXij+1) 내의 누설 전류(leakge current)에 대응되는 전압에 따라 선형적으로 증가될 수 있다.
- [0076] 이후, 도 4 및 도 5를 참조하면, 제2 측정 기간(Ssen\_2)에는 센싱 신호(SEi)가 하이 레벨로 반전되어 센싱 트랜지스터(MS\_2)를 턴 오프 시킬 수 있다. 피드백 제어 신호(fb)는 로우 레벨로 유지되어 피드백 스위치(SW\_fb)를 계속해서 턴 오프 시킬 수 있다. 제1 및 제2 제어 신호( $\phi_1$ ,  $\phi_2$ )는 하이 레벨로 유지되어 제1 및 제2 스위치(SW1, SW2)를 계속해서 턴 온 시킬 수 있다. 스캔 신호(Si)는 하이 레벨로 유지되어 제1 및 제2 화소(PXij, PXij+1)에 포함되는 각각의 스위치 트랜지스터(MS\_1)를 계속해서 턴 오프 시킬 수 있다. 제3 제어 신호( $\phi_3$ ), 제1 및 제2 초기화 제어 신호(Re1, Re2)는 로우 레벨을 유지함으로써 제3 스위치(SW3), 제1 및 제2 초기화 스위

치(SW\_Re1, SW\_Re2)를 계속해서 턴 오프 시킬 수 있다. 또한, 상관 이중 샘플링부(121c)를 활성화시키는 제어 신호(SH)가 하이 레벨로 반전되어, 상관 이중 샘플링부(121c)가 제1 및 제2 측정 회로(121a, 121b)의 출력 신호(Vout\_1, Vout\_2)에 대해 상관 이중 샘플링을 수행할 수 있다. 보다 상세하게는, 상관 이중 샘플링부(121c)는 제1 및 제2 화소(PXij, PXij+1) 내의 센싱 트랜지스터(MS\_2)가 턴 오프 되기 직전까지 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 출력단에 저장된 전압을 갖는 각 출력 신호를 입력으로 받을 수 있다. 이후, 상관 이중 샘플링부(121c)는 제1 및 제2 연산 증폭기(OP-amp\_1, OP-amp\_2)의 각 출력 신호의 전위 차를 추출하고, 추출된 전위차를 멀티 플렉서(122b)를 통해 아날로그-디지털 변환부(122a)로 제공할 수 있다. 이때, 제1 연산 증폭기(OP-amp\_1)의 출력단에 저장된 전압이 제1 출력 전압(Vout\_1)으로 샘플링될 수 있으며, 제2 연산 증폭기(OP-amp\_2)의 출력단에 저장된 전압이 제2 출력 전압(Vout\_2)으로 샘플링될 수 있다. 이후, 제1 및 제2 출력 전압(Vout\_1, Vout\_2)의 전위 차를 추출할 수 있다. 예를 들어, 제1 출력 전압(Vout\_1)은 유기 발광 소자(OLED)에 흐르는 전류에 대응되는 전압 및 제1 화소(PXij) 내의 누설 전류(leakge current)에 대응되는 전압의 합으로 표현될 수 있으며, 제2 출력 전압(Vout\_2)은 제2 화소(PXij+1) 내의 누설 전류(leakge current)에 대응되는 전압으로 표현될 수 있다. 이때, 제1 화소(PXij) 내의 누설 전류(leakge current)에 대응되는 전압과 제2 화소(PXij+1) 내의 누설 전류(leakge current)에 대응되는 전압은 실질적으로 동일하다고 볼 수 있으므로, 결국 제1 및 제2 출력 전압(Vout\_1, Vout\_2)의 전위 차는 제1 기준 전압(Vset1)에서 유기 발광 소자(OLED)에 흐르는 전류에 대응되는 전압으로 표현될 수 있다. 이를 통해 제1 및 제2 화소(PXij, PXij+1)에 포함된 누설 전류를 제거할 수 있다. 이후, 아날로그-디지털 변환부(122a)를 활성화시키는 제어 신호(ADC)가 하이 레벨로 반전됨에 따라, 아날로그-디지털 변환부(122a)는 상관 이중 샘플링부(121c)로부터의 출력 신호를 디지털 값(ADC\_OUT)으로 변환하여 타이밍 제어부(140, 도 1 참조)에 제공할 수 있다. 타이밍 제어부(140, 도 1 참조)는 아날로그-디지털 변환부(122a)로부터의 디지털 형태의 출력 신호(ADC\_OUT)를 제공받아 데이터 신호(Dj, Dj+1)를 보상할 수 있다.

[0077] 도 5를 다시 참조하면 표시 기간(E) 전에는, 제3 제어 신호( $\phi 3$ )가 하이 레벨로 반전됨으로써 제3 스위치(SW3)를 턴 온 시킬 수 있다. 이후, 표시 기간(E)에는 스캔 신호(Si)가 로우 레벨로 반전되어 제1 스위치 트랜지스터(MS\_1)를 턴 온 시킬 수 있다. 제1 전원단(ELVDD)의 전압 레벨은 제2 전원단(ELVSS)의 전압 레벨에서 다시 종전 제1 전원단(ELVDD)의 전압 레벨로 높아질 수 있다. 이를 위해, 표시 기간(E) 중 전원 스위치(SW\_P)는 스위칭 동작을 통해 구동 트랜지스터(MD)의 일 전극과 제1 전원단(ELVDD) 사이의 신호 경로를 도통시킬 수 있다.

[0078] 도 9는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법을 나타낸 순서도이다.

[0079] 도 5 및 도 9를 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법은 먼저 센싱 기간(S) 중 기준 전압 공급 기간(Sset)에 복수의 화소 중 하나의 화소(예를 들어 제1 화소(PXij))에 포함되는 유기 발광 소자(OLED)의 애노드 전극에 제1 기준 전압(Vset1)을 인가하고, 복수의 화소 중 다른 하나의 화소(예를 들어 제2 화소(PXij+1))에 포함되는 유기 발광 소자(OLED)의 애노드 전극에 제1 기준 전압(Vset1)과 다른 값을 갖는 제2 기준 전압(Vset2)을 인가할 수 있다(S100). 이때, 제1 기준 전압(Vset1)은 (신호(signal) + 잡음(noise)) 상당의 전압일 수 있으며 보다 상세하게는 유기 발광 소자(OLED)의 문턱 전압(Vth)보다 전압 레벨이 높을 수 있다. 제2 기준 전압(Vset2)은 잡음(noise) 상당의 전압일 수 있으며, 보다 상세하게는 유기 발광 소자(OLED)의 문턱 전압(Vth)보다 전압 레벨이 낮을 수 있다.

[0080] 측정 기간(Ssen) 중 제1 측정 기간(Ssen\_1)에는, 제1 기준 전압(Vset1)이 인가된 화소(PXij)에 흐르는 전류에 대응되는 제1 측정 전압 및 상기 제2 기준 전압(Vset2)이 인가된 화소(PXij+1)에 흐르는 전류에 대응되는 제2 측정 전압을 측정할 수 있다(S200). 이때, 제1 측정 전압은 제1 연산 증폭기(OP-amp\_1)의 출력단에 저장된 전압을 샘플링한 전압일 수 있다. 제2 측정 전압은 제2 연산 증폭기(OP-amp\_2)의 출력단에 저장된 전압을 샘플링한 전압일 수 있다. 다만, 상술한 바와 같이, 제1 측정 회로(121a)의 경우와는 달리 제2 화소(PXij+1) 내의 유기 발광 소자(OLED)에는 전류가 흐르지 않으므로, 제2 측정 전압은 제2 측정 회로(121b) 내의 유기 발광 소자(OLED)에 흐르는 전류에 대응되는 전압은 포함되지 않을 수 있다.

[0081] 제2 측정 기간(Ssen\_1)에는 상관 이중 샘플링부(121c)가 제1 및 제2 측정 회로(121a, 121b) 각각에서 출력된 제1 및 제2 출력 전압에 대해 상관 이중 샘플링을 수행할 수 있다(S300). 이후, 아날로그-디지털 변환부(122a)를 활성화시키는 제어 신호(ADC)가 하이 레벨로 반전됨에 따라, 아날로그-디지털 변환부(122a)는 상관 이중 샘플링부(121c)로부터의 출력 신호를 디지털 값(ADC\_OUT) 변환하여 타이밍 제어부(140, 도 1 참조)에 제공할 수 있다(S400).

[0082] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수



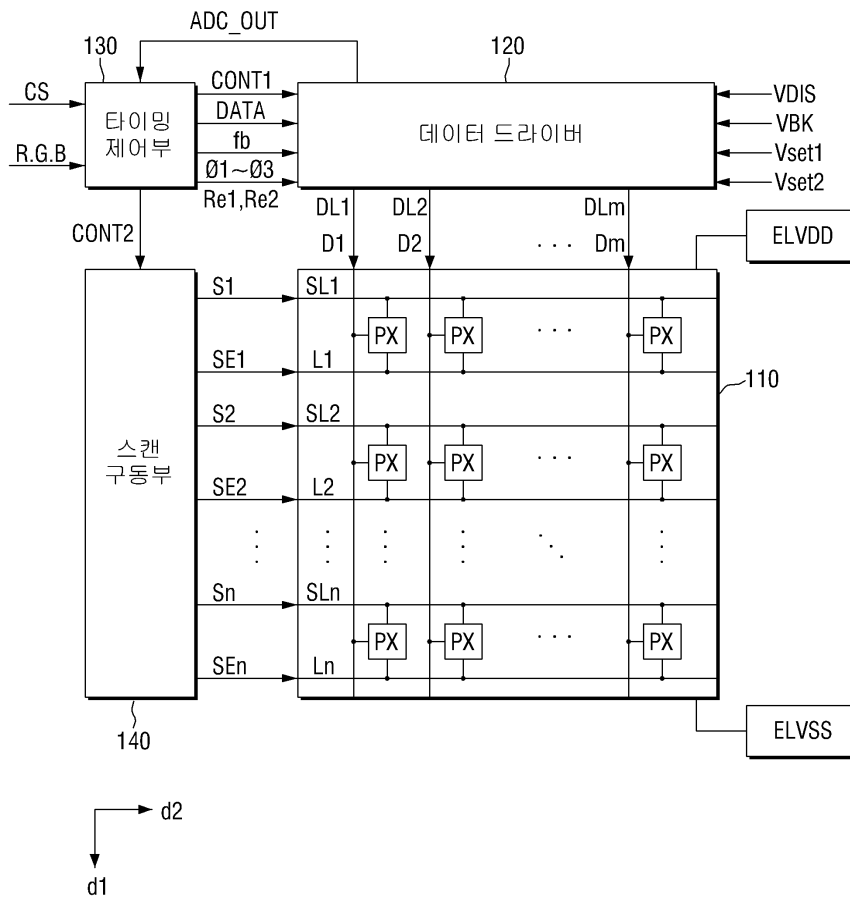
있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이지 않는 것으로 이해해야 한다.

**부호의 설명**

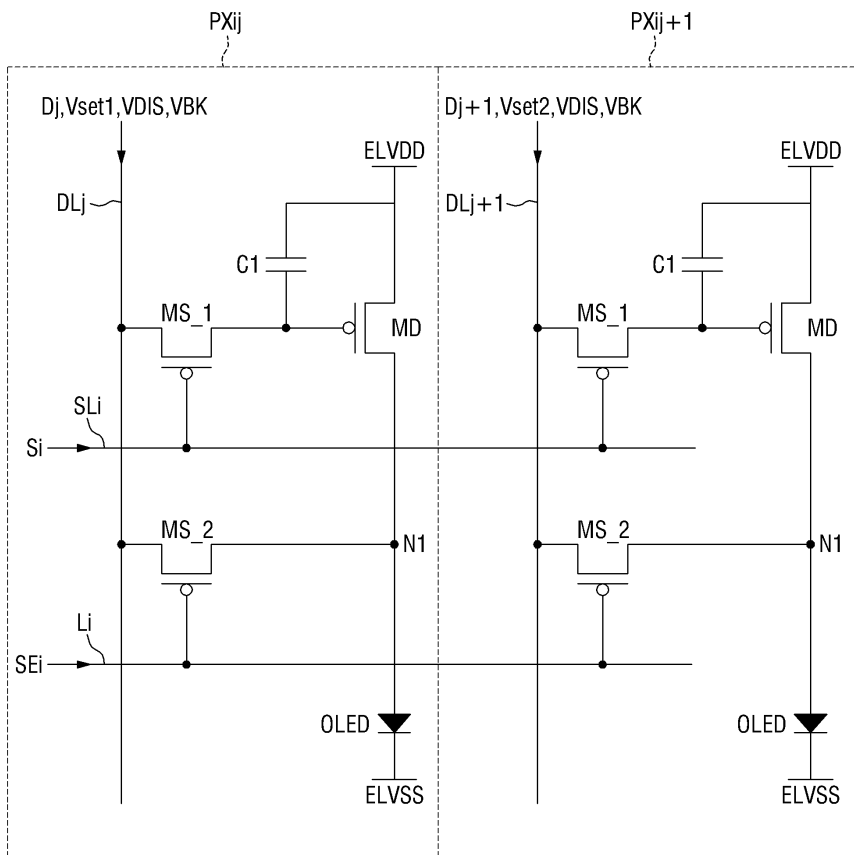
- 110: 표시 패널
- 120: 데이터 드라이버
- 121: 전류 측정부
- 122: 데이터 처리부
- 123: 데이터 구동부
- 130: 타이밍 제어부
- 140: 스캔 구동부

**도면**

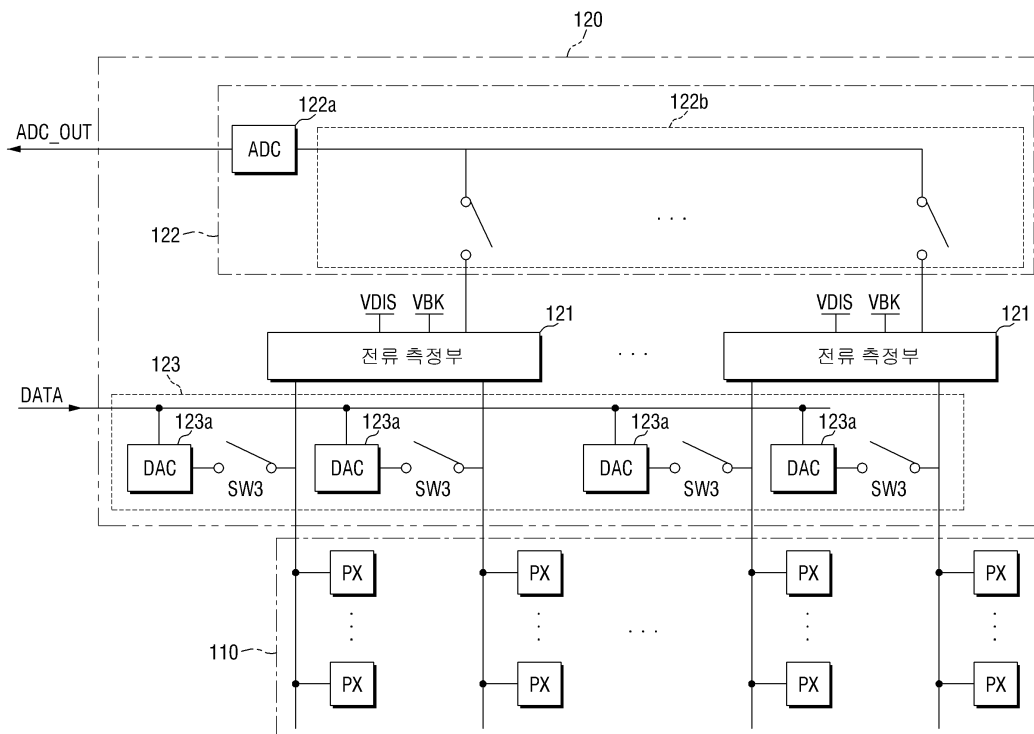
**도면1**



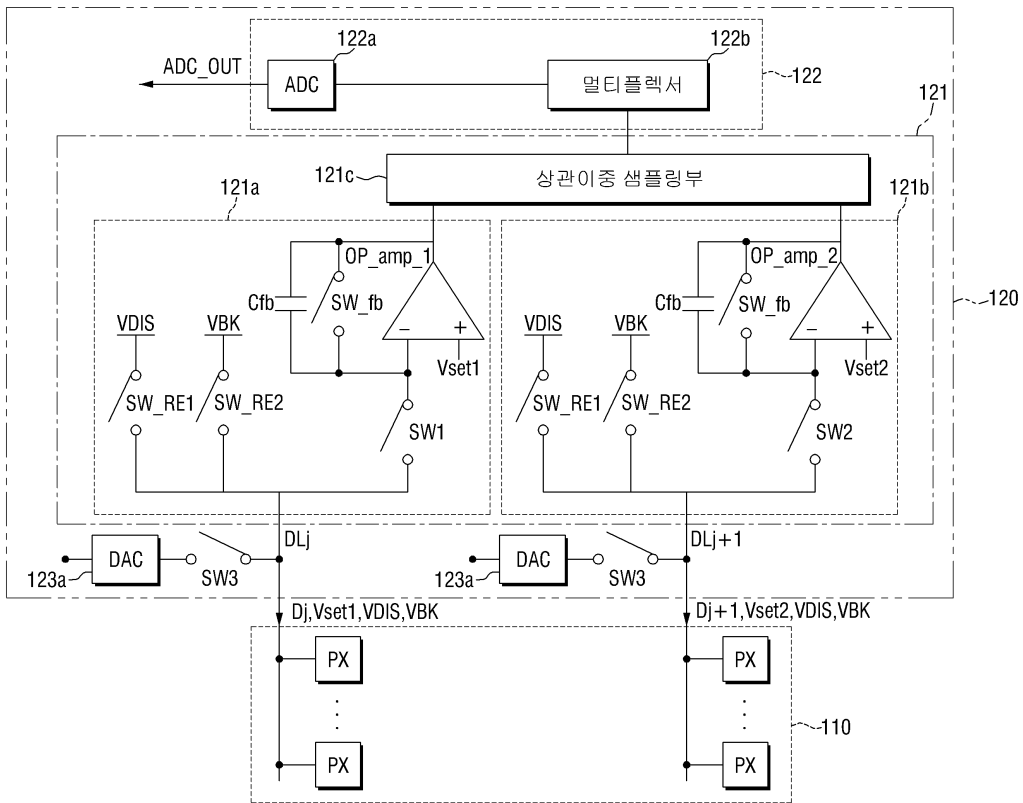
도면2



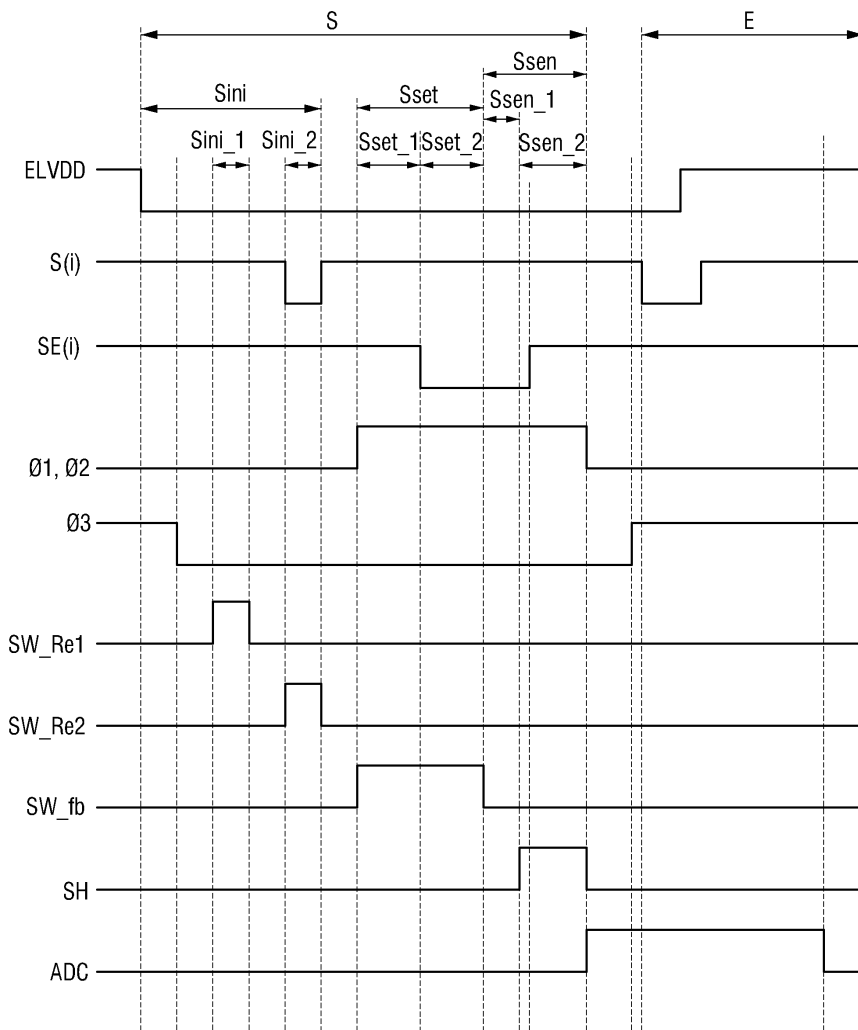
도면3



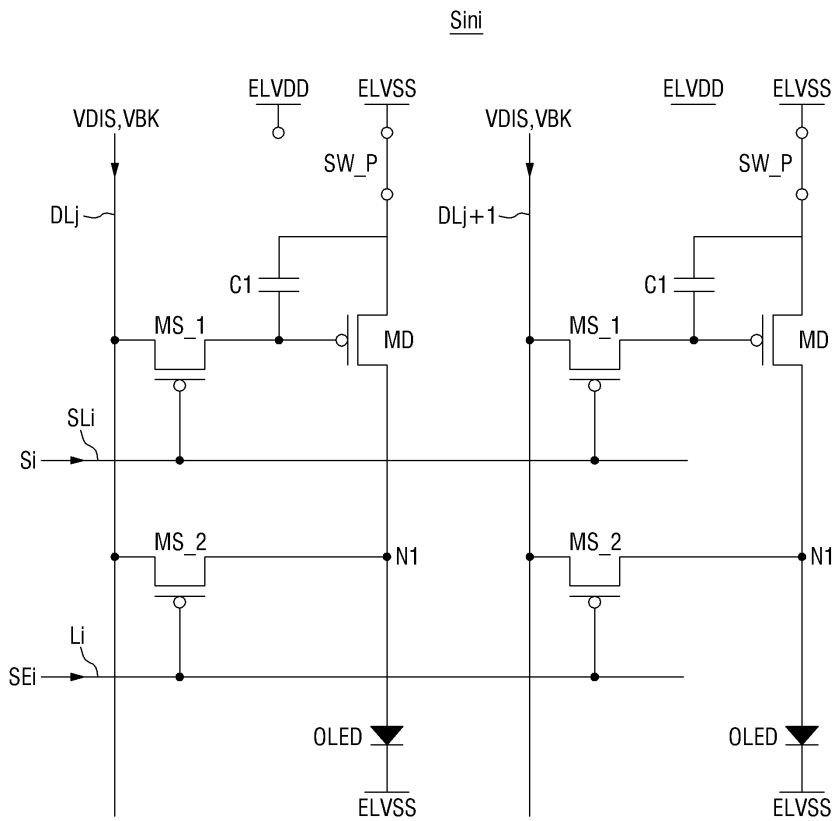
도면4



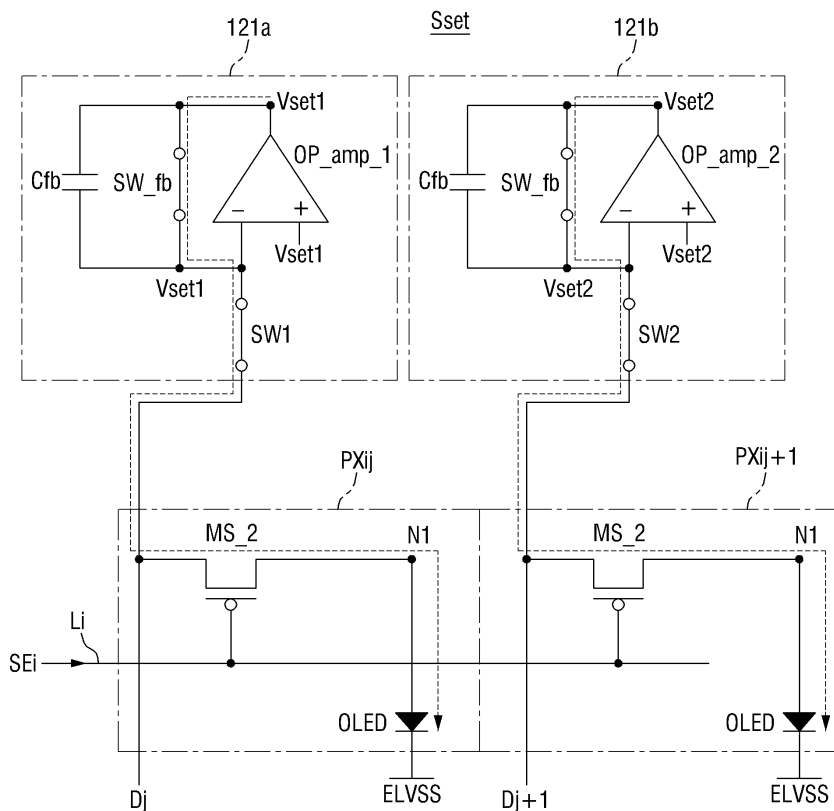
도면5



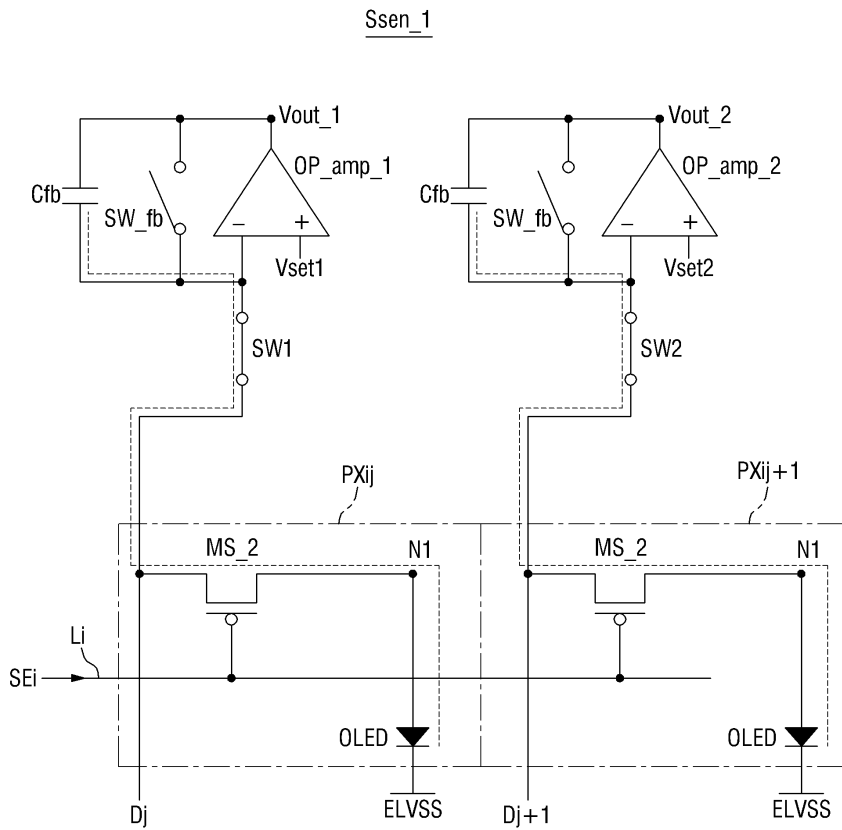
도면6



도면7



도면8



도면9

