



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

201 083

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 25 02 75
(21) PV 1202-75

(51) Int. Cl.³
H 03 K 23/24

(40) Zveřejněno 29 02 80
(45) Vydáno 01 03 83

(75)

Autor vynálezu BOCEK KAREL ing. CSc., BYSTRICE NAD OLŠÍ

(54) Zapojení pro odměřování časových, délkových nebo jiných jednorozměrných úseků

1

Vynález se týká zapojení pro odměřování časových, délkových nebo jiných jednorozměrných úseků. V oblasti řídicích systémů s vyššími nároky na přesnost, zejména v oblasti odměřování přesných časových úseků, je známé odměřování založené na tom, že například úsek požadované délky se skládá z elementárních úseků přesné délky a představuje nejčastěji jeho celistvý násobek.

Metody odměřování jednorozměrných úseků pomocí zapojení podle vynálezu spočívají v tom, že začátek odměřovaného úseku se určuje jedním mezním signálem a konec tohoto úseku se určuje jiným mezním signálem tak, že se podle předem nebo průběžně stanovených optimálních řešení vymezení délky a polohy odměřovaného úseku provádí výběr těchto mezních signálů z širšího souboru signálů.

Při tom se širší soubor signálů s výhodou skládá z jedné, dvou, popřípadě z několika posloupností mezních logických signálů, ohraničujících úseky předem nebo průběžně určené konstantní, popřípadě proměnné délky.

Tento výběr mezních signálů se provádí pomocí logické sítě, složené ze základní měrné jednotky, jejíž výstupy jsou spojeny s výstupy zapojení přes pomocné logické obvody, přičemž vedlejší vstupy těchto obvodů jsou spojeny s výstupy řídicí jednotky, a výběr se provádí tak, že se pomocí signálů zvolené logické hodnoty na výstupech řídicí jednotky uvolňuje průchod mezních signálů ze základní měrné jednotky přes pomocné logické obvody na výstupv zapojení, kteréžto mezní signály na výstupech zapojení ohraničují časové, délkové nebo jiné jednorozměrné úseky.

Podstata zapojení pro odměřování časových, délkových nebo jiných jednorozměrných úseků spočívá v tom, že se skládá ze základní měrné jednotky, jejíž výstupy jsou spojeny se

201 083

vstupy pomocných logických obvodů, přičemž výstupy těchto pomocných logických obvodů jsou spojeny se vstupy řídicí jednotky, výstupy této řídicí jednotky jsou spojeny s vedlejšími vstupy pomocných logických obvodů, a výstupy těchto pomocných logických obvodů představují zároveň výstupy zapojení.

Výstupy pomocných logických obvodů jsou dále spojeny s vedlejšími vstupy základní měrné jednotky.

První výstup základní měrné jednotky je spojen se vstupem prvního pomocného logického obvodu, přičemž výstup tohoto pomocného logického obvodu je spojen s prvním vstupem řídicí jednotky, jejíž první výstup je spojen s vedlejším vstupem tohoto prvního pomocného logického obvodu, druhý výstup základní měrné jednotky je spojen se vstupem druhého pomocného logického obvodu, přičemž výstup tohoto pomocného logického obvodu je spojen s druhým vstupem řídicí jednotky, jejíž druhý výstup je spojen s vedleším vstupem tohoto druhého pomocného logického obvodu, popřípadě třetí výstup základní měrné jednotky je spojen se vstupem třetího pomocného logického obvodu, přičemž výstup tohoto pomocného logického obvodu je spojen s třetím vstupem řídicí jednotky, jejíž třetí výstup je spojen s vedleším vstupem tohoto třetího pomocného logického obvodu, případně další výstup základní měrné jednotky je spojen se vstupem dalšího pomocného logického obvodu, přičemž výstup tohoto pomocného logického obvodu je spojen s dalším vstupem řídicí jednotky, jejíž další výstup je spojen s vedleším vstupem tohoto dalšího pomocného logického obvodu, a výstupy těchto pomocných logických obvodů představují zároveň výstupy zapojení.

Výstup prvního pomocného logického obvodu je dále spojen s prvním vedleším vstupem základní měrné jednotky, výstup druhého pomocného logického obvodu je dále spojen s druhým vedleším vstupem základní měrné jednotky, popřípadě výstup třetího pomocného logického obvodu je dále spojen s třetím vedleším vstupem základní měrné jednotky, případně výstup dalšího pomocného logického obvodu je dále spojen s dalším vedleším vstupem základní měrné jednotky.

Předností zapojení podle vynálezu je skutečnost, že vhodným výběrem mezních signálů se odměřuje časové, délkové nebo jiné jednorozměrné úseky. Tento postup lze snadno automatizovat a přizpůsobovat nejrůznějším podmínkám a požadavkům pomocí jednoduché logické sítě, jejíž předností je zejména účinek zpětného spřažení výstupů zapojení se vstupy řídicí jednotky, popřípadě s vedlejšími vstupy základní měrné jednotky.

Zapojení pro odměřování časových, délkových nebo jiných jednorozměrných úseků podle vynálezu je v příkladném provedení znázorněno na přiloženém výkrese, kde obr. 1 znázorňuje podstatu zapojení, obr. 2, 3, 4 znázorňují postupně blokové značky základní měrné jednotky, řídicí jednotky a obecnou značku pomocného logického obvodu, obr. 5 znázorňuje další modifikované zapojení s výstupy zapojení spojenými s vedlejšími vstupy základní měrné jednotky a obr. 6 znázorňuje blokovou značku příslušné modifikované základní měrné jednotky s těmito vedlejšími vstupy.

Na obr. 1 je znázorněna základní měrná jednotka A se vstupem popřípadě vícenásobným vstupem a a s výstupy popřípadě vícenásobnými výstupy $\langle A_1 \rangle$, $\langle A_2 \rangle$, $\langle A_3 \rangle$, ..., $\langle A_K \rangle$, spojenými se vstupy popřípadě vícenásobnými vstupy x_1 , x_2 , x_3 , ..., x_K pomocných logických obvodů X_1 , X_2 , X_3 , ..., X_K tak, že první výstup $\langle A_1 \rangle$ základní měrné jednotky A je spojen se vstupem x_1 prvního pomocného logického obvodu X_1 , přičemž výstup $\langle X_1 \rangle$ je spojen s prvním vstupem b_1 řídicí jednotky B , jejíž první výstup $\langle B_1 \rangle$ je spojen s vedleším vstupem ξ_1 tohoto prvního obvodu X_1 , druhý výstup $\langle A_2 \rangle$ základní měrné jednotky A je spojen se vstupem x_2 druhého pomocného logického obvodu X_2 , přičemž výstup $\langle X_2 \rangle$ tohoto obvodu X_2 je spojen s druhým vstupem b_2 řídicí jednotky B , jejíž druhý výstup $\langle B_2 \rangle$ je spojen s vedleším vstupem ξ_2 tohoto druhého obvodu X_2 , popřípadě třetí výstup $\langle A_3 \rangle$ základní měrné jednotky A je spojen se vstupem x_3 třetího pomocného logického obvodu X_3 , přičemž výstup $\langle X_3 \rangle$ tohoto obvodu X_3 je spojen s třetím vstupem b_3 řídicí jednotky B , jejíž třetí výstup $\langle B_3 \rangle$ je spojen

s vedlejším vstupem ξ_3 tohoto třetího obvodu X_3 , případně další výstup $\langle A_K \rangle$ základní měrné jednotky A je spojen se vstupem x_K dalšího pomocného logického obvodu X_K , přičemž výstup $\langle X_K \rangle$ tohoto obvodu X_K je spojen s dalším vstupem b_K řídicí jednotky B , jejíž další výstup $\langle B_K \rangle$ je spojen s vedlejším vstupem ξ_K tohoto dalšího obvodu X_K .

Popsané zapojení platí shodně pro vícenásobné vstupy, vícenásobné výstupy, popřípadě vícenásobné vedlejší vstupy základní měrné jednotky A , řídicí jednotky B , a pomocných logických obvodů $X_1, X_2, X_3, \dots, X_K$.

Na obr. 2 je znázorněna základní měrná jednotka A se vstupem popřípadě vícenásobným vstupem a a s výstupy, popřípadě vícenásobnými výstupy $\langle A_1 \rangle, \langle A_2 \rangle, \langle A_3 \rangle, \dots, \langle A_K \rangle$. Tato základní měrná jednotka A je v modifikovaném provedení s dalšími vstupy, a sice s vedlejšími vstupy popřípadě vedlejšími vícenásobnými vstupy $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_K$ znázorněna na obr. 6.

Na obr. 3 je znázorněna řídicí jednotka B se vstupy popřípadě vícenásobnými vstupy $b_1, b_2, b_3, \dots, b_K$ s výstupy, popřípadě vícenásobnými výstupy $\langle B_1 \rangle, \langle B_2 \rangle, \langle B_3 \rangle, \dots, \langle B_K \rangle$, a s dalším vstupem, a sice s vedlejším vstupem, popřípadě vedlejším vícenásobným vstupem β .

Na obr. 4 je znázorněn obecně pomocný logický obvod X se vstupem popřípadě vícenásobným vstupem x , s výstupem popřípadě vícenásobným výstupem $\langle X \rangle$, a s vedlejším vstupem popřípadě vedlejším vícenásobným vstupem ξ .

Na obr. 5 jsou výstupy popřípadě vícenásobné výstupy $\langle X_1 \rangle, \langle X_2 \rangle, \langle X_3 \rangle, \dots, \langle X_K \rangle$ pomocných logických obvodů $X_1, X_2, X_3, \dots, X_K$ dále spojeny s vedlejšími vstupy popřípadě vedlejšími vícenásobnými vstupy $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_K$ základní měrné jednotky A tak, že výstup $\langle X_1 \rangle$ prvního pomocného logického obvodu X_1 je dále spojen s prvním vedlejším vstupem α_1 základní měrné jednotky A , výstup $\langle X_2 \rangle$ druhého pomocného logického obvodu X_2 je dále spojen s druhým vedlejším vstupem α_2 základní měrné jednotky A , popřípadě výstup $\langle X_3 \rangle$ třetího pomocného logického obvodu X_3 je dále spojen s třetím vedlejším vstupem α_3 základní měrné jednotky A , případně výstup $\langle X_K \rangle$ dalšího pomocného logického obvodu X_K je dále spojen s dalším vedlejším vstupem α_K základní měrné jednotky A .

Popsané další zapojení podle obr. 5 platí shodně pro vícenásobné vstupy, vícenásobné výstupy, popřípadě vícenásobné vedlejší vstupy základní měrné jednotky A , řídicí jednotky B , a pomocných logických obvodů $X_1, X_2, X_3, \dots, X_K$.

Skladba a funkce základní měrné jednotky A je taková, že na výstupech $\langle A_1 \rangle, \langle A_2 \rangle, \langle A_3 \rangle, \dots, \langle A_K \rangle$ této jednotky vznikají posloupnosti mezních signálů, ohraničujících úseky předem nebo průběžně určené konstantní popřípadě proměnné délky.

Řídicí jednotka B spolu s pomocnými logickými obvody $X_1, X_2, X_3, \dots, X_K$ provádí výběr mezních signálů pro odměřování úseků.

Skladba a funkce řídicí jednotky B je taková, že na výstupech $\langle B_1 \rangle, \langle B_2 \rangle, \langle B_3 \rangle, \dots, \langle B_K \rangle$ vznikají posloupnosti řídicích signálů zvolené logické hodnoty, které na vedlejších vstupech $\xi_1, \xi_2, \xi_3, \dots, \xi_K$ pomocných logických obvodů $X_1, X_2, X_3, \dots, X_K$ otevírají jejich průchod ze vstupu $x_1, x_2, x_3, \dots, x_K$ vždy na příslušný výstup $\langle X_1 \rangle, \langle X_2 \rangle, \langle X_3 \rangle, \dots, \langle X_K \rangle$.

Základní měrná jednotka A se příkladně skládá z oscilátorů, z děličů kmitočtu a pod., jejichž výstupy jsou spojeny s výstupy $\langle A_1 \rangle, \langle A_2 \rangle, \langle A_3 \rangle, \dots, \langle A_K \rangle$ této základní měrné jednotky A . Tak například při použití oscilátorů vznikají na výstupech této základní měrné jednotky A časové posloupnosti signálů s frekvencí těchto oscilátorů, popřípadě s frekvencemi odvozenými od těchto frekvencí, například dělením kmitočtu, které představují dříve zmíněné posloupnosti mezních signálů.

Vedlejší vstupy popřípadě vedlejší vícenásobné vstupy $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_K$ základní

měrné jednotky $\underline{A}$ jsou příkladně spojeny s řídicími vstupy těchto oscilátorů, děličů kmitočtu a podobně. Tak například signál na jednom vedlejší vstupu α_1 přechází na řídicí vstup jednoho popřípadě několika oscilátorů a způsobuje shodně s požadovanou funkcí vznik popřípadě zastavení těchto oscilací a tedy vznik popřípadě zastavení jedné časové posloupnosti mezních signálů na jednom výstupu $\langle \underline{A}_1 \rangle$ této základní měrné jednotky $\underline{A}$.

Odměřování délkových nebo jiných jednorozměrných úseků se děje tak, že na vstup popřípadě vícenásobný vstup $\underline{a}$ základní měrné jednotky $\underline{A}$ se přivádí kmitočet s frekvencí úměrnou těmto délkovým nebo jiným jednorozměrným úsekům, který řídí kmitočet použitých oscilátorů, děličů kmitočtu a podobně.

Řídicí jednotka $\underline{B}$ se příkladně skládá z paměťových obvodů, jejichž výstupy jsou spojeny s výstupy $\langle \underline{B}_1 \rangle$, $\langle \underline{B}_2 \rangle$, $\langle \underline{B}_3 \rangle$, ..., $\langle \underline{B}_K \rangle$ této řídicí jednotky $\underline{B}$.

Výstupní signály zvolené logické hodnoty těchto paměťových obvodů otevírají, popřípadě uzavírají, průchod signálů přes pomocné logické obvody $\underline{X}_1$, $\underline{X}_2$, $\underline{X}_3$, ..., $\underline{X}_K$.

Spojení výstupů $\langle \underline{X}_1 \rangle$, $\langle \underline{X}_2 \rangle$, $\langle \underline{X}_3 \rangle$, ..., $\langle \underline{X}_K \rangle$ těchto pomocných logických obvodů $\underline{X}_1$, $\underline{X}_2$, $\underline{X}_3$, ..., $\underline{X}_K$, se vstupy $\underline{b}_1$, $\underline{b}_2$, $\underline{b}_3$, ..., $\underline{b}_K$ řídicí jednotky $\underline{B}$ má za následek příkladně překlápění použitých paměťových obvodů po předchozím uvolnění průchodu, například přes první pomocný logický obvod $\underline{X}_1$, a změněný stav uvolnění průchodu přes tyto pomocné logické obvody.

Při dalším spojení výstupů těchto pomocných logických obvodů s vedlejšími vstupy popřípadě s vedlejšími vícenásobnými vstupy α_1 , α_2 , α_3 , ..., α_K základní měrné jednotky $\underline{A}$ má uvolnění průchodu a uskutečněný průchod signálů přes pomocný logický obvod, například přes první pomocný logický obvod $\underline{X}_1$ za následek změnu v základní měrné jednotce $\underline{A}$, například časově omezené popřípadě trvalé zastavení prvního oscilátoru, jehož výstup je spojen s prvním výstupem $\langle \underline{A}_1 \rangle$ této základní měrné jednotky $\underline{A}$.

Vedlejší vstup popřípadě vedlejší vícenásobný vstup řídicí jednotky $\underline{B}$ představuje příkladně souhrnný vstup pro všechny paměťové obvody, například vstup pro uvedení těchto paměťových obvodů do předem zvoleného výchozího stavu a podobně.

Pomocné logické obvody z hlediska logické funkce představují hradlo se vstupem $\underline{x}$, výstupem $\underline{X}$, a řídicím vstupem $\underline{f}$, obr. 4, kde signál zvolené logické hodnoty na řídicím vstupu otevírá průchod pro signál zvolené logické hodnoty ze vstupu $\underline{x}$ na výstup $\langle \underline{X} \rangle$ hradla $\underline{X}$.

V nejjednodušším případě se požadovaný úsek odměřuje počínaje zvoleným stavem nebo časovým okamžikem, například signálem - počáteční stav až do přechodu mezního signálu přes příslušný pomocný logický obvod na výstup zapojení.

Tak například při takové skladbě a funkci základní měrné jednotky $\underline{A}$, kde na jejím výstupu $\langle \underline{A}_1 \rangle$ vznikne posloupnost mezních signálů konstantní délky, je jeden úsek ohraničen signálem - počáteční stav a okamžikem přechodu prvního mezního signálu přes otevřený logický obvod $\underline{X}_1$ ze vstupu $\underline{x}_1$ na výstup $\langle \underline{X}_1 \rangle$. Podmínkou v tomto případě je takový stav řídicí jednotky $\underline{B}$, že v okamžiku - počáteční stav vznikne na prvním výstupu $\langle \underline{B}_1 \rangle$ signál zvolené logické hodnoty, který průchod pomocného logického obvodu $\underline{X}_1$ otevírá. V okamžiku přechodu mezního signálu na výstup $\langle \underline{X}_1 \rangle$ se zároveň objevuje tento signál na jednom vstupu $\underline{b}_1$ řídicí jednotky $\underline{B}$ a způsobuje změnu jejího stavu, například zánik signálu zvolené logické hodnoty na výstupu $\langle \underline{B}_1 \rangle$ a tím uzavření pomocného logického obvodu $\underline{X}_1$ pro přechod dalšího mezního signálu.

Signál na prvním vstupu $\underline{b}_1$ nebo jiném vstupu řídicí jednotky $\underline{B}$ způsobuje všeobecně změnu jeho stavu, která se projevuje změnou signálů na výstupech této řídicí jednotky $\underline{B}$. Při dalším spojení výstupu $\langle \underline{X}_1 \rangle$ s vedlejší vstupy α_1 základní měrné jednotky $\underline{A}$ se v okamžiku přechodu mezního signálu na výstup $\langle \underline{X}_1 \rangle$ zároveň objevuje tento signál na tomto vstupu α_1 a způsobuje změnu stavu této základní měrné jednotky $\underline{A}$, například počáteční stav, synchronizaci, vznik dalšího mezního signálu a podobně.

Odměrování geometrických úseků se děje tak, že na výstupech základní měrné jednotky vznikají posloupnosti mezních signálů ohraničující v časové transformaci geometrické úseky, například úseky odpovídající pohybu materiálu ve výrobní lince. Příslušná transformace může být založena a realizována pomocí čidel polohy, čidel přítomnosti materiálu, popřípadě pomocí odvalovacího elementu s impulsním vysílačem spojeným se základní měrnou jednotkou, která odměřuje takto přemístění příslušného výrobku ve výrobní lince. Výsledné geometrické úseky jsou pak ohraničeny výstupními signály ve výstupech zapojení.

Zapojení pro odměrování časových, délkových nebo jiných jednorozměrných úseků podle vynálezu má široké uplatnění při syntezě složitějších automatů, zejména v řídicích systémech výrobních linek. Umožňuje zejména generování složitých časových posloupností řídicích signálů se zpětnovazebními účinky, odměrování geometrických úseků a podobně. Zcela jednoduché a konkrétní použití nachází v oblasti odměrování délek při dělení vývalků ve válcovnách.

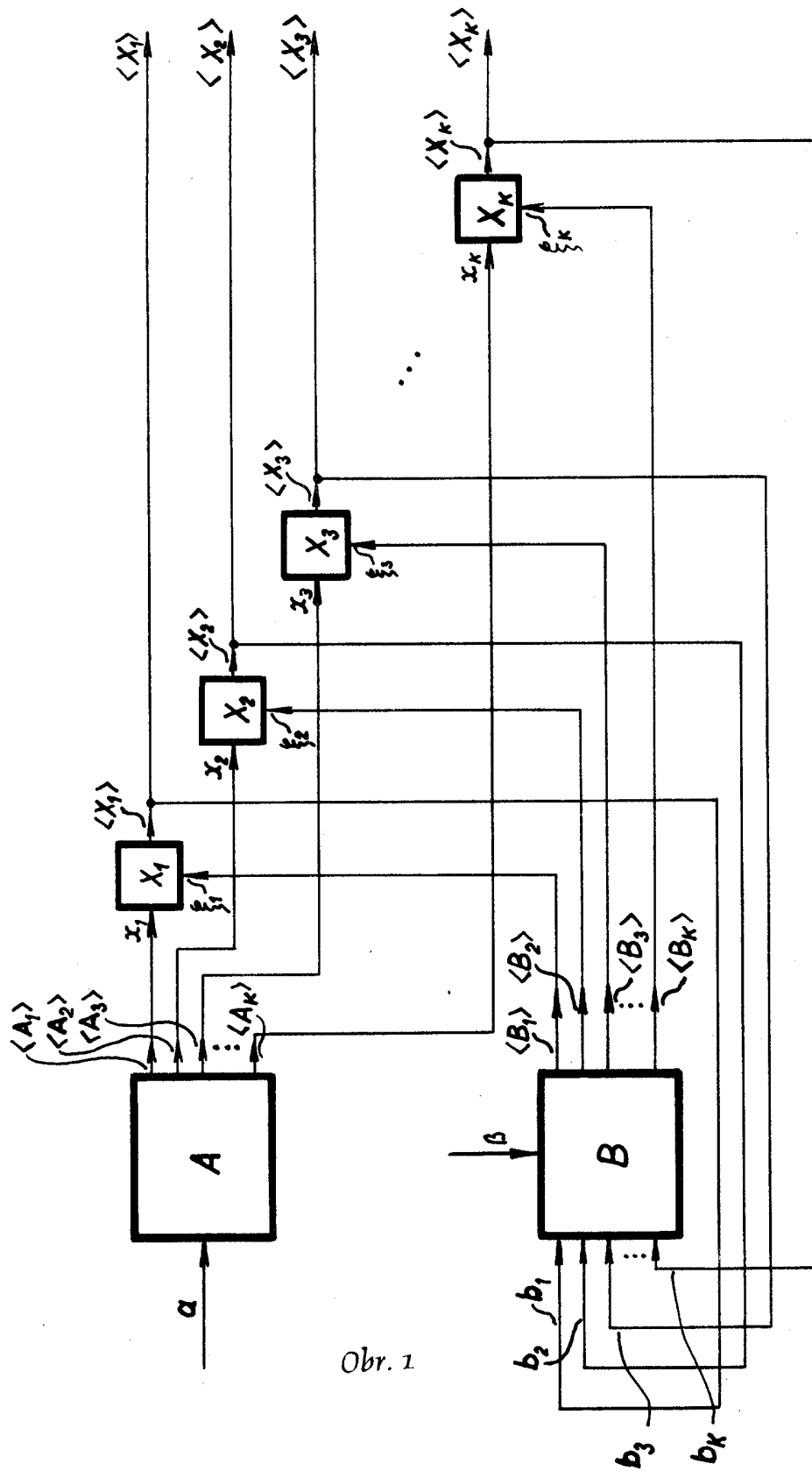
PŘEDMĚT VYNÁLEZU

1. Zapojení pro odměrování časových, délkových nebo jiných jednorozměrných úseků, vyznačené tím, že se skládá ze základní měrné jednotky (A), jejíž výstupy ($\langle A_1 \rangle$), ($\langle A_2 \rangle$), ($\langle A_3 \rangle$), ..., ($\langle A_K \rangle$) jsou spojeny se vstupy (x_1), (x_2), (x_3), ..., (x_K) pomocných logických obvodů (X_1), (X_2), (X_3), ..., (X_K), přičemž výstupy ($\langle X_1 \rangle$), ($\langle X_2 \rangle$), ($\langle X_3 \rangle$), ..., ($\langle X_K \rangle$) těchto pomocných logických obvodů jsou spojeny se vstupy (b_1), (b_2), (b_3), ..., (b_K) řídicí jednotky (B), jejíž výstupy ($\langle B_1 \rangle$), ($\langle B_2 \rangle$), ($\langle B_3 \rangle$), ..., ($\langle B_K \rangle$) jsou spojeny s vedlejšími vstupy (ξ_1), (ξ_2), (ξ_3), ..., (ξ_K) pomocných logických obvodů (X_1), (X_2), (X_3), ..., (X_K) a výstupy ($\langle X_1 \rangle$), ($\langle X_2 \rangle$), ($\langle X_3 \rangle$), ..., ($\langle X_K \rangle$) těchto pomocných logických obvodů představují zároveň výstupy zapojení.
2. Zapojení podle bodu 1, vyznačené tím, že výstupy ($\langle X_1 \rangle$), ($\langle X_2 \rangle$), ($\langle X_3 \rangle$), ..., ($\langle X_K \rangle$) pomocných logických obvodů (X_1), (X_2), (X_3), ..., (X_K) jsou dále spojeny s vedlejšími vstupy (α_1), (α_2), (α_3), ..., (α_K) základní měrné jednotky (A).
3. Zapojení podle bodu 1, vyznačené tím, že první výstup ($\langle A_1 \rangle$) základní měrné jednotky (A) je spojen se vstupem (x_1) prvního pomocného logického obvodu (X_1), přičemž výstup ($\langle X_1 \rangle$) tohoto pomocného logického obvodu (X_1) je spojen s prvním vstupem (b_1) řídicí jednotky (B), jejíž první výstup ($\langle B_1 \rangle$) je spojen s vedlejším vstupem (ξ_1) tohoto prvního pomocného logického obvodu (X_1), druhý výstup ($\langle A_2 \rangle$) základní měrné jednotky (A) je spojen se vstupem (x_2) druhého pomocného logického obvodu (X_2), přičemž výstup ($\langle X_2 \rangle$) tohoto obvodu (X_2) je spojen s druhým vstupem (b_2) řídicí jednotky (B), jejíž druhý výstup ($\langle B_2 \rangle$) je spojen s vedlejším vstupem (ξ_2) tohoto druhého pomocného logického obvodu (X_2), popřípadě třetí výstup ($\langle A_3 \rangle$) základní měrné jednotky (A) je spojen se vstupem (x_3) třetího pomocného logického obvodu (X_3), přičemž výstup ($\langle X_3 \rangle$) tohoto pomocného logického obvodu (X_3) je spojen s třetím vstupem (b_3) řídicí jednotky (B), jejíž třetí výstup ($\langle B_3 \rangle$) je spojen s vedlejším vstupem (ξ_3) tohoto třetího pomocného logického obvodu (X_3), případně další výstup ($\langle A_K \rangle$) základní měrné jednotky (A) je spojen se vstupem (x_K) dalšího pomocného logického obvodu (X_K), přičemž výstup ($\langle X_K \rangle$) tohoto pomocného logického obvodu (X_K) je spojen s dalším vstupem (b_K) řídicí jednotky (B), jejíž další výstup ($\langle B_K \rangle$) je spojen s vedlejším vstupem (ξ_K) tohoto dalšího pomocného logického obvodu (X_K), a výstupy ($\langle X_1 \rangle$), ($\langle X_2 \rangle$), ($\langle X_3 \rangle$), ..., ($\langle X_K \rangle$) těchto pomocných logických obvodů (X_1), (X_2), (X_3), ..., (X_K) představují zároveň výstupy ($\langle X_1 \rangle$), ($\langle X_2 \rangle$), ($\langle X_3 \rangle$), ..., ($\langle X_K \rangle$) zapojení.

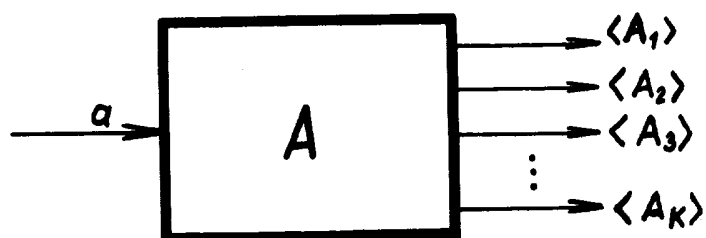
201 083

4. Zapojení podle bodů 1, 2, 3, vyznačené tím, že výstup ($\langle X_1 \rangle$) prvního logického obvodu (X_1) je dále spojen s prvním vedlejším vstupem (α_1) základní měrné jednotky (A), výstup ($\langle X_2 \rangle$) druhého pomocného logického obvodu (X_2) je dále spojen s druhým vedlejším vstupem (α_2) základní měrné jednotky (A), popřípadě výstup ($\langle X_3 \rangle$) třetího pomocného logického obvodu (X_3) je dále spojen s třetím vedlejším vstupem (α_3) základní měrné jednotky (A), případně výstup ($\langle X_K \rangle$) dalšího pomocného logického obvodu (X_K) je dále spojen s dalším vedlejším vstupem (α_K) základní měrné jednotky (A).

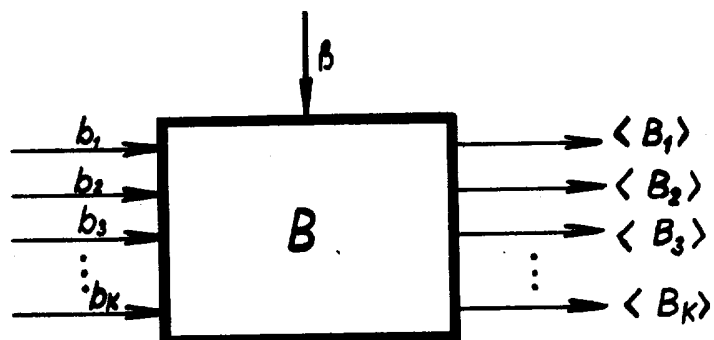
6 výkresů



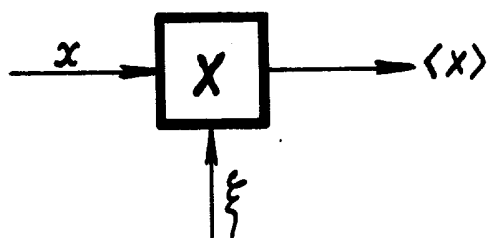
Obr. 1



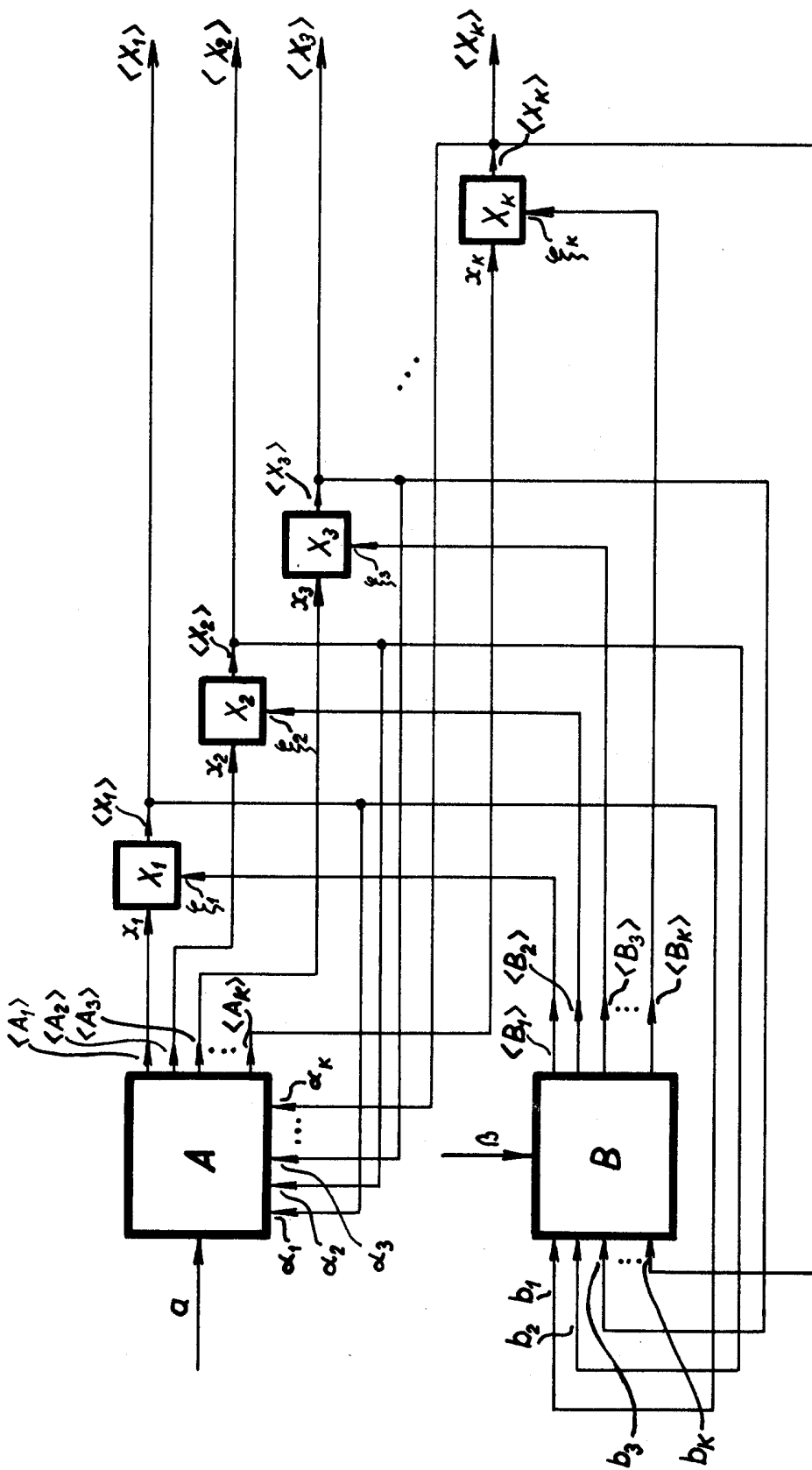
Obr. 2



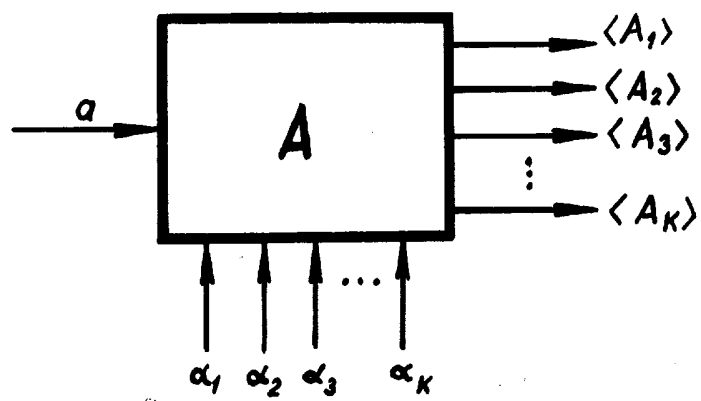
Obr. 3



Obr. 4



Obr. 5



Obr. 6