



(12) 发明专利

(10) 授权公告号 CN 107689241 B

(45) 授权公告日 2021.02.26

(21) 申请号 201710524262.1

(51) Int.Cl.

(22) 申请日 2017.06.30

G11C 13/00 (2006.01)

(65) 同一申请的已公布的文献号

审查员 冯肖雄

申请公布号 CN 107689241 A

(43) 申请公布日 2018.02.13

(30) 优先权数据

10-2016-0099479 2016.08.04 KR

(73) 专利权人 爱思开海力士有限公司

地址 韩国京畿道

专利权人 高丽大学校产学协力团

(72) 发明人 金善郁 韩美仙 李好均 朴一

(74) 专利代理机构 北京弘权知识产权代理事务

所(普通合伙) 11363

代理人 李少丹 许伟群

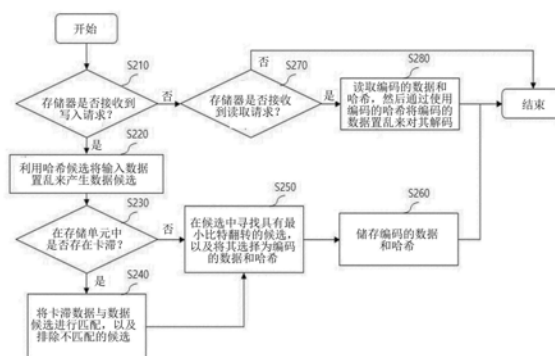
权利要求书2页 说明书5页 附图4页

(54) 发明名称

延长阻变存储器寿命的方法和使用其的数据储存系统

(57) 摘要

一种用于延长阻变存储器的寿命的方法可以包括:响应于针对阻变存储器的写入请求,通过利用哈希候选将写入数据的比特位置置乱来产生数据和哈希候选;计算产生的数据和哈希候选与储存的数据和储存的哈希的汉明距离;当卡滞数据处于预定比特处时,将阻变存储器中预定比特处的卡滞数据与产生的数据和哈希候选进行匹配,以及在产生的数据和哈希候选之中排除与卡滞数据不匹配的不匹配数据和哈希候选;在匹配的数据和哈希候选之中寻找具有最短汉明距离的数据和哈希候选,以及选择所找到的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中。



1. 一种用于延长阻变存储器的寿命的方法,所述方法包括:

响应于针对阻变存储器的写入请求,通过利用哈希候选将待写入阻变存储器中的写入数据的比特位置置乱来产生数据和哈希候选,每个数据和哈希候选是置乱的写入数据与所述哈希候选中对应的哈希候选的集合;

计算产生的数据和哈希候选与预先储存在阻变存储器中的储存的数据和储存的哈希的汉明距离;

当阻变存储器中预定比特处的卡滞数据处于所述储存的数据的预定比特处时,将预定比特处的卡滞数据与产生的数据和哈希候选进行匹配,以及在产生的数据和哈希候选之中排除与卡滞数据不匹配的不匹配数据和哈希候选;

在产生的数据和哈希候选之中的与卡滞数据匹配的匹配的数据和哈希候选之中寻找具有最短汉明距离的数据和哈希候选,以及选择所找到的数据和哈希候选作为编码的数据和哈希,所述匹配的数据和哈希候选包含与预定比特处的卡滞数据一致的数据;以及

将编码的数据和哈希储存在阻变存储器中。

2. 如权利要求1所述的方法,还包括:

在没有接收到针对阻变存储器的写入请求的情况下,判断阻变存储器是否接收到读取请求;以及

当阻变存储器接收到读取请求时,读取储存的数据和储存的哈希,并且通过利用储存的哈希将储存的数据的比特位置置乱来解码储存的数据。

3. 如权利要求1所述的方法,其中,产生数据和哈希候选的步骤包括通过对写入数据的比特位置与哈希候选中的每个哈希候选执行XOR运算来产生数据和哈希候选。

4. 如权利要求1所述的方法,其中,产生数据和哈希候选的步骤包括通过对写入数据的比特位置与哈希候选中的每个哈希候选执行XNOR运算来产生数据和哈希候选。

5. 如权利要求1所述的方法,其中,产生的数据和哈希候选的数量表示在每个写入时间写入的数据比特的数量。

6. 如权利要求2所述的方法,其中,解码储存的数据的步骤包括通过对储存的哈希与储存的数据的比特位置执行XOR运算来产生解码数据。

7. 如权利要求2所述的方法,其中,解码储存的数据的步骤包括通过对储存的哈希与储存的数据的比特位置执行XNOR运算来产生解码数据。

8. 一种用于延长阻变存储器的寿命的方法,所述方法包括:

当阻变存储器接收到写入请求时,通过利用哈希候选将待写入阻变存储器中的写入数据的比特位置置乱来产生数据和哈希候选,每个数据和哈希候选是置乱的写入数据与所述哈希候选中对应的哈希候选的集合;

计算产生的数据和哈希候选与预先储存在阻变存储器中的储存的数据和储存的哈希的汉明距离;

在产生的数据和哈希候选之中寻找具有最短汉明距离的数据和哈希候选,以及选择所找到的数据和哈希候选作为编码的数据和哈希;以及

将编码的数据和哈希储存在阻变存储器中。

9. 如权利要求8所述的方法,还包括:

当阻变存储器未接收到写入请求时,判断阻变存储器是否接收到读取请求;以及

当阻变存储器接收到读取请求时,读取储存的数据和储存的哈希,并且通过利用储存的哈希将储存的数据的比特位置置乱来解码储存的数据。

10.如权利要求8所述的方法,其中,产生数据和哈希候选的步骤包括通过对写入数据的比特位置与哈希候选中的每个哈希候选执行XOR运算来产生数据和哈希候选。

11.如权利要求8所述的方法,其中,产生数据和哈希候选的步骤包括通过对写入数据的比特位置与哈希候选中的每个哈希候选执行XNOR运算来产生数据和哈希候选。

12.如权利要求8所述的方法,其中,数据和哈希候选的数量表示在每个写入时间写入的数据比特的数量。

13.如权利要求9所述的方法,其中,解码储存的数据的步骤包括通过对储存的哈希与储存的数据的比特位置执行XOR运算来产生解码数据。

14.如权利要求9所述的方法,其中,解码储存的数据的步骤包括通过对储存的哈希与储存的数据的比特位置执行XNOR运算来产生解码数据。

15.一种数据储存系统,包括:

控制器,被配置为:通过利用哈希候选将待写入阻变存储器中的写入数据的比特位置置乱来产生数据和哈希候选,每个数据和哈希候选是置乱的写入数据与所述哈希候选中对应的哈希候选的集合;计算产生的数据和哈希候选与预先储存在阻变存储器中的储存的数据和储存的哈希的汉明距离;当阻变存储器中在预定比特处存在卡滞数据时,将所述储存的数据的预定比特处的卡滞数据与产生的数据和哈希候选进行匹配;在产生的数据和哈希候选之中排除与卡滞数据不匹配的不匹配数据和哈希候选;在匹配的数据和哈希候选之中选择具有最短汉明距离的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中,

其中,在产生的数据和哈希候选之中所述匹配的数据和哈希候选与所述卡滞数据匹配,以及每个所述匹配的数据和哈希候选包含与预定比特处的卡滞数据一致的数据。

16.如权利要求15所述的数据储存系统,其中,产生的数据和哈希候选的数量表示在每个写入时间写入的数据比特的数量。

17.如权利要求15所述的数据储存系统,其中,置乱操作包括XOR运算或XNOR运算。

18.一种数据储存系统,包括:

控制器,被配置为:当阻变存储器接收到写入请求时,通过利用哈希候选将待写入阻变存储器中的写入数据的比特位置置乱来产生数据和哈希候选;计算产生的数据和哈希候选与预先储存在阻变存储器中的储存的数据和储存的哈希的汉明距离;在产生的数据和哈希候选之中选择具有最短汉明距离的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中,

其中,每个数据和哈希候选是置乱的写入数据与所述哈希候选中对应的哈希候选的集合。

19.如权利要求18所述的数据储存系统,其中,产生的数据和哈希候选的数量表示在每个写入时间写入的数据比特的数量。

20.如权利要求18所述的数据储存系统,其中,置乱操作包括XOR运算或XNOR运算。

延长阻变存储器寿命的方法和使用其的数据储存系统

[0001] 相关申请的交叉引用

[0002] 本申请要求2016年8月4日提交的第10-2016-00099479号韩国专利申请的优先权，其全部内容通过引用合并于此。

技术领域

[0003] 各种实施例涉及一种用于延长阻变存储器的寿命的方法，更具体地，涉及一种能够通过通过在写入操作期间改变要写入的数据的比特位置以使比特翻转最小化来延长阻变存储器的寿命的方法以及使用其的数据储存系统。

背景技术

[0004] 随着移动数字信息通讯的快速发展和家用电器工业的发展，基于电子的充电控制的研究接近其极限。因此，存在对开发基于代替充电控制的新概念的功能性存储器件的需求。具体地，为了满足多数信息设备中的高容量存储器的需求，需要开发下一代高容量、超高速、低功率存储器件。

[0005] 当前，已经提出使用可变电阻材料作为存储介质的阻变存储器作为下一代存储器件。

[0006] 与传统非易失性快闪存储器相比，阻变存储器具有更多优点。阻变存储器件像DRAM一样是可字节寻址的，但是在相同成本下可以确保比DRAM高两倍至四倍的容量。此外，阻变存储器具有比其他非易失性存储器更高的读取速度。因此，期望阻变存储器代替服务器系统中相当大部分的DRAM，该服务器系统需要低成本下的高容量。

[0007] 然而，阻变存储器在写入操作期间需要大量能量并且具有较长的延迟时间。此外，阻变存储器具有有限的寿命，而DRAM具有无限的寿命。最重要的是，由于根据重复写入操作导致存储单元劣化，阻变存储器可能引起很多错误。例如，当阻变存储器重复写入操作 10^7 至 10^8 次时，在存储单元中可能发生固定型故障(stuck-at fault)。当相应故障未被消除时，发生系统故障。

[0008] 此外，当在数据被写入至阻变存储器中时发生比特翻转时，比特翻转会消耗能量。另外，当在阻变存储器中写入次数增加时，在对应存储单元中可以很容易发生故障。

发明内容

[0009] 各种实施例涉及一种用于通过执行写入操作同时改变要写入的数据的比特位置以便使比特翻转最小化来延长阻变存储器寿命的方法。

[0010] 根据实施例，用于提高阻变存储器寿命的方法可以需要哈希来改变要储存的数据的比特位置，并且包括通过改变要储存的数据的比特位置来产生数据和哈希候选。

[0011] 在一个实施例中，用于延长阻变存储器的寿命的方法，所述方法包括：响应于针对阻变存储器的写入请求，通过利用哈希候选将写入数据的比特位置置乱来产生数据和哈希候选；计算产生的数据和哈希候选与储存的数据和储存的哈希的汉明距离；当卡滞数据

(stuck data)处于预定比特处时,将阻变存储器中预定比特处的卡滞数据与产生的数据和哈希候选进行匹配,以及在产生的数据和哈希候选之中排除与卡滞数据不匹配的不匹配数据和哈希候选;在匹配的数据和哈希候选之中寻找具有最短汉明距离的数据和哈希候选,以及选择所找到的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中。

[0012] 所述方法还可以包括:在没有接收到针对阻变存储器的写入请求的情况下,判断阻变存储器是否接收到读取请求;以及当阻变存储器接收到读取请求时,读取储存的数据和储存的哈希,并且通过利用储存的哈希将储存的数据的比特位置置乱来解码储存的数据。

[0013] 产生数据和哈希候选可以包括通过对写入数据的比特位置与哈希候选中的每个执行XOR运算来产生数据和哈希候选。产生数据和哈希候选可以包括通过对写入数据的比特位置与哈希候选中的每个执行XNOR运算来产生数据和哈希候选。产生的数据和哈希候选的数量可以表示在每个写入时间写入的数据比特的数量。解码储存的数据可以包括通过对储存的哈希与储存的数据的比特位置执行XOR运算来产生解码数据。解码储存的数据可以包括通过对储存的哈希与储存的数据的比特位置执行XNOR运算来产生解码数据。

[0014] 在一个实施例中,用于延长阻变存储器的寿命的方法,所述方法包括:当阻变存储器接收到写入请求时,通过利用哈希候选将写入数据的比特位置置乱来产生数据和哈希候选;计算产生的数据和哈希候选与储存的数据和储存的哈希的汉明距离;在产生的数据和哈希候选之中寻找具有最短汉明距离的数据和哈希候选,以及选择所找到的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中。在一个实施例中,数据储存系统可以包括:控制器,被配置为通过利用哈希候选将写入数据的比特位置置乱来产生数据和哈希候选;计算产生的数据和哈希候选与储存的数据和储存的哈希的汉明距离;当在预定比特处存在卡滞数据时,将阻变存储器中预定比特处的卡滞数据与产生的数据和哈希候选进行匹配;在产生的数据和哈希候选之中排除与卡滞数据不匹配的不匹配数据和哈希候选;在匹配的数据和哈希候选之中选择具有最短汉明距离的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中。在一个实施例中,数据储存系统可以包括:控制器,被配置为当阻变存储器接收到写入请求时,通过利用哈希候选将写入数据的比特位置置乱来产生数据和哈希候选;计算产生的数据和哈希候选与储存的数据和储存的哈希的汉明距离;在产生的数据和哈希候选之中选择具有最短汉明距离的数据和哈希候选作为编码的数据和哈希;以及将编码的数据和哈希储存在阻变存储器中。

附图说明

[0015] 图1图示了根据实施例的数据储存系统。

[0016] 图2是图示根据实施例的控制器的操作的流程图。

[0017] 图3图示了根据实施例的写入操作中的数据编码过程。

[0018] 图4图示了根据实施例的用于组合数据的逻辑运算。

具体实施方式

[0019] 根据实施例的阻变存储器可以主要包括访问元件和电阻元件,并且可以根据电阻元件的电阻状态来储存数据“0”或“1”。

[0020] 根据实施例的阻变存储器的类型可以根据可变电阻元件的材料来确定。例如,在ReRAM的情况下,可变电阻元件可以由电阻材料或PCMO ($\text{Pr}_{0.3}\text{Ca}_{0.7}\text{MnO}_3$) 形成,在PCRAM的情况下,可变电阻元件可以由硫族化物形成,在MRAM的情况下,可变电阻元件可以由磁化材料的磁性层形成,以及在STT-MRAM的情况下,可变电阻元件可以由磁化材料的磁化反转层形成。

[0021] 以下,将参考附图详细描述各种实施例。本说明书和权利要求书中使用的术语不应限于典型定义或字典定义,而是应当基于发明人可以担当其自身的词典编纂者的原则而被分析为与本公开的技术思想相一致的定義和概念。因此,本说明书中描述的实施例以及附图中所示的配置仅是优选实施例,并不代表本公开的整个技术思想。因此,可以在提交本说明书的时间点提供能够替代实施例的各种等同物和修改。

[0022] 图1图示了根据实施例的数据储存系统100。

[0023] 数据储存系统100可以包括控制器110和阻变存储器120。控制器110可以包括存储器控制电路、处理器电路或者用于将数据写入阻变存储器120或用于从阻变存储器120读取数据的任何控制电路。可以通过片上总线、外部总线和不是总线的信号线中的一个或多个来在控制器110和阻变存储器120之间传输数据。控制器110和阻变存储器120可以被布置在同一个集成电路中或者被布置在单独的集成电路中。例如,数据储存系统100可以包括分别包括控制器110和阻变存储器120的两个单独的集成电路。

[0024] 图2是图示根据实施例的图1的控制器110的操作的流程图。将参照图1来描述图2中所示的控制器110的操作。当在S210处确定阻变存储器120接收到写入请求时,在S220处,控制器110可以通过利用哈希候选(hash candidate)将输入数据置乱(shuffling)来产生数据和哈希候选。

[0025] 当在S230处确定存储单元中存在卡滞数据(stuck data)时,在S240处,控制器110可以将相应比特的卡滞数据与数据候选匹配,并且排除与相应比特的卡滞数据不匹配的数据候选。

[0026] 在S250处,控制器110可以在包含与相应比特的卡滞数据一致的数据的匹配的数据和哈希候选中寻找具有最小比特翻转(例如,汉明距离(Hamming distance))的数据和哈希候选,以及选择具有最小比特翻转的数据和哈希候选作为编码的数据和哈希。

[0027] 然后,控制器110可以在S260处将编码的数据和哈希储存在阻变存储器120中,以及结束写入操作。

[0028] 当在S210处确定不存在针对阻变存储器120的写入请求时,在S270处,控制器110可以判断阻变存储器120是否接收到读取请求。当确定阻变存储器120接收到读取请求时,控制器110可以在S280处读取储存的数据和储存的哈希,并且通过利用储存的哈希将储存的数据置乱来对储存的数据进行解码,以及控制器110可以结束读取操作。

[0029] 当在S230处确定存储单元中没有卡滞数据时,控制器110可以执行S250和S260的过程,以及结束写入操作。

[0030] 图3示出了根据实施例的写入操作中的数据编码过程。将参考图1来描述图3所示

的数据编码过程。

[0031] 本实施例可以基于如下假设：储存的数据为“0011”，储存的哈希为“10”，以及要写入的数据（即，写入数据）为“1001”。在S310处输入写入数据“1001”。

[0032] 在S320的子过程S321到S324处，控制器110可以通过利用包括“00”、“01”、“10”和“11”的哈希候选中的每个哈希候选将写入数据“1001”的比特位置置乱，来获取数据候选。根据本实施例，可以将数据候选的数量设置为N。这里，N可以表示在每个写入时间写入的数据比特的数量。根据本实施例的置乱操作可以包括XOR运算。在另一个实施例中，置乱操作可以包括XNOR运算。图3的结果值可以通过执行XOR运算来获得。

[0033] 在S330处，控制器110可以通过将数据和哈希候选C1至C4的比特与储存的数据和哈希的比特逐个比较来计算比特翻转的数量。即，在S331处，控制器110可以将第一数据和哈希候选C1（例如，“100100”）的每个比特与储存的数据和哈希（例如，“001110”）的相应比特进行比较，并且基于比较结果确定比特翻转的数量。换句话说，控制器110可以计算数据和哈希候选C1与储存的数据和哈希的汉明距离。可以分别在S332至S334处以相同的方式计算其他数据和哈希候选C2至C4的比特翻转的数量。此时，可以并行或按顺序执行S331至S334。比特翻转的数量（即，汉明距离）可以指示储存在存储单元中的数据中从“0”变为“1”或从“1”变为“0”的比特数。因此，对于第一数据和哈希候选C1，将“100100”的每个比特与“001110”的相应比特进行比较，从而获得汉明距离3。

[0034] 此时，在S340处，控制器110可以在数据和哈希候选C1至C4之中选择具有最小比特翻转（即，最小汉明距离）的数据和哈希候选作为用于写入数据“1001”的编码的数据和哈希。根据图3所示的本实施例，控制器110可以在数据和哈希候选C1至C4之中选择具有两个比特翻转的第三数据和哈希候选C3作为编码的数据和哈希。

[0035] 控制器110可以将编码的数据和哈希储存在阻变存储器120中。

[0036] 图4图示了根据实施例的用于产生数据候选的逻辑运算。将参照图3来描述图4的逻辑运算。

[0037] 例如，为了产生数据候选，假设写入数据“1001”的比特位置（例如，b3、b2、b1和b0）分别具有“11”、“10”、“01”、“00”。使用如图3所示的具有“10”的第三哈希候选Hash2。在这种情况下，可以通过对写入数据的比特位置与第三哈希候选Hash2执行XOR运算来获得下面表1的改变的比特位置。

[0038] 即，通过对写入数据的比特位置b3（即，“11”）与第三哈希候选Hash2（即，“10”）执行XOR运算，来获得新的比特位置b1（即“01”）。通过对写入数据的比特位置b2（即，“10”）与第三哈希候选Hash2（即，“10”）执行XOR运算，来获得新的比特位置b0（即“00”）。通过对写入数据的比特位置b1（即，“01”）与第三哈希候选Hash2（即，“10”）执行XOR运算，来获得新的比特位置b3（即“11”）。通过对写入数据的比特位置b0（即，“00”）与第三哈希候选Hash2（即，“10”）执行XOR运算，来获得新的比特位置b2（即“10”）。

[0039] 最后，通过对原始比特位置b3、b2、b1和b0（即，“11”、“10”、“01”和“00”）与第三哈希候选Hash2（即，图4中所示的“10”）执行XOR运算，来获得新的比特位置b1、b0、b3和b2。

[0040] 表1

[0041]

比特位置	11	10	01	00
哈希候选	10	10	10	10

改变的比特位置	01	00	11	10
输入数据	1	0	0	1
第三数据候选	0	1	1	0

[0042] 即,根据第三哈希候选Hash2,写入数据的第一比特位置b0可以改变到第三比特位置b2,写入数据的第二比特位置b1可以改变到第四比特位置b3,写入数据的第三比特位置b2可以改变到第一比特位置b0,以及写入数据的第四比特位置b3可以改变到第二比特位置b1。

[0043] 类似地,对于写入数据的比特位置“11”、“10”、“01”和“00”,可以分别通过使用第一哈希候选Hash0“00”执行XOR运算、使用第二哈希候选Hash1“01”执行XOR运算以及使用第四哈希候选Hash3“11”执行XOR运算,来获得第一数据候选、第二数据候选和第四数据候选。

[0044] 根据本实施例,用于延长阻变存储器寿命的方法和使用其的数据储存系统不仅使用数据置乱来使比特翻转最小化,而且还隐藏了固定型故障,从而延长了阻变存储器的寿命。

[0045] 虽然已经出于说明的目的描述了各种实施例,但是对于本领域技术人员明显的是,在不脱离如所附权利要求所限定的本发明的精神和范围的情况下,可以进行各种改变和修改。

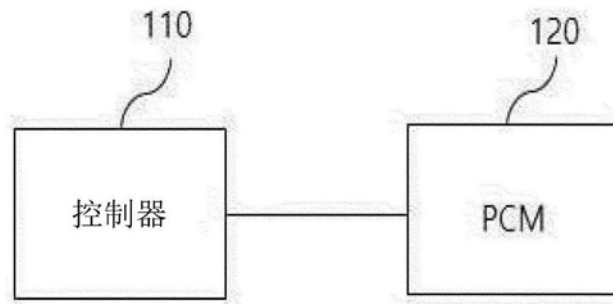


图1

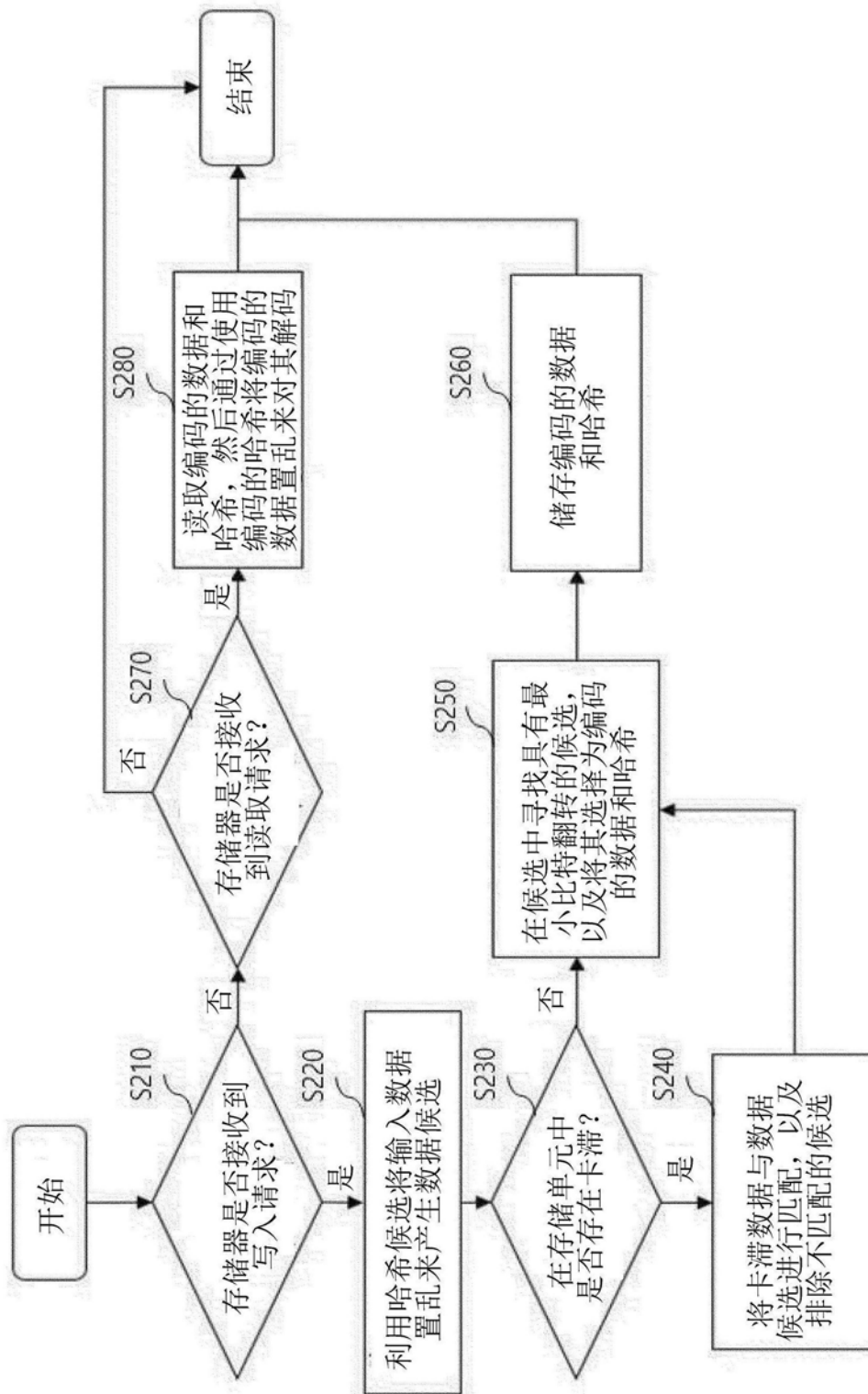


图2

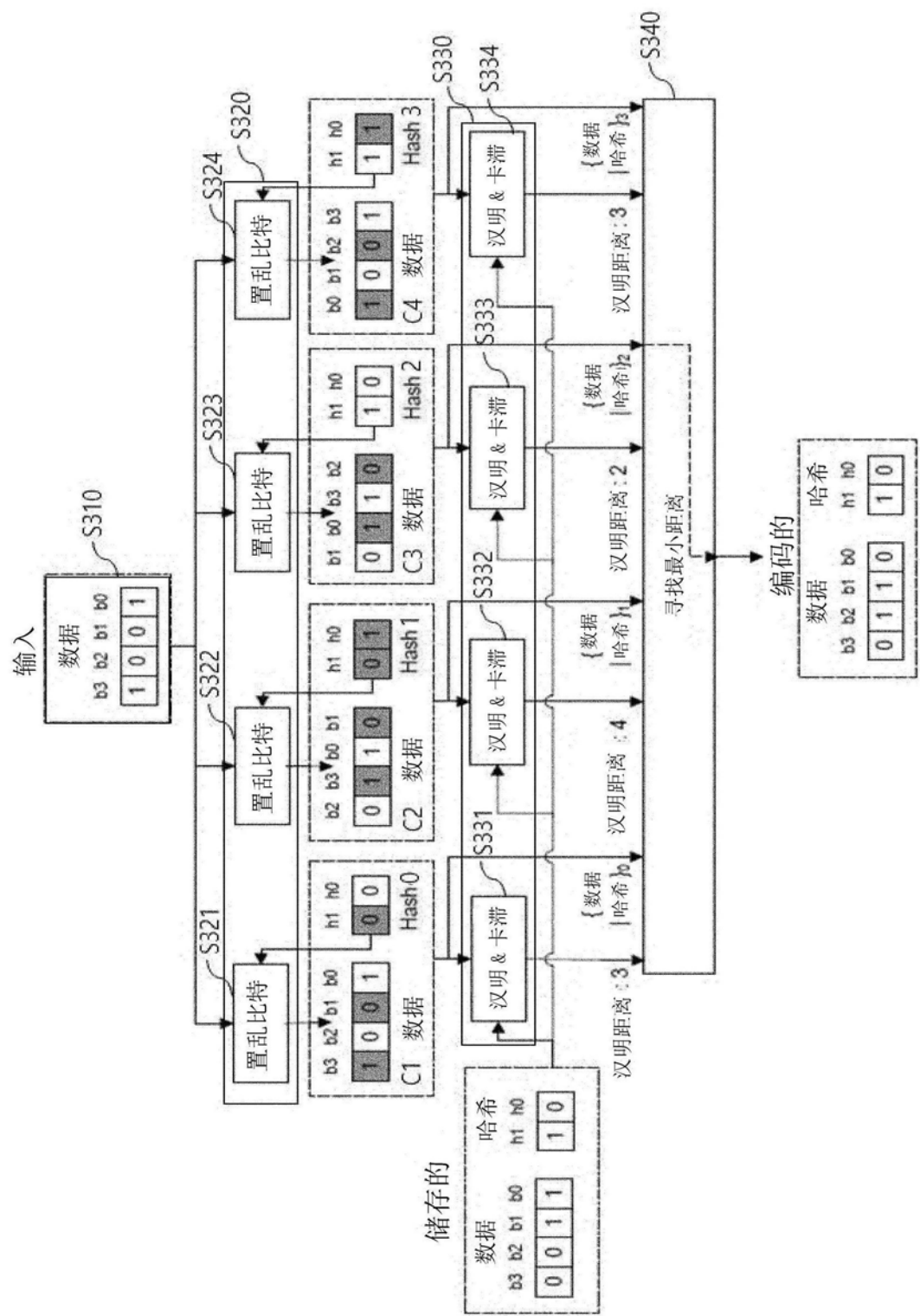


图3

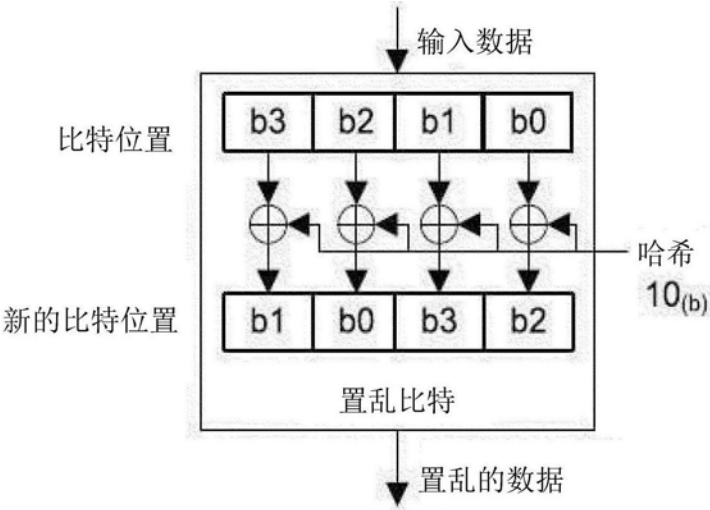


图4