(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0107212
(43) 공개일자 2024년07월09일

(51) 국제특허분류(Int. Cl.)
H03F 1/56 (2006.01) *H03F 1/26* (2006.01)
H03F 3/193 (2006.01)
(52) CPC특허분류
H03F 1/565 (2013.01)
H03F 1/26 (2013.01)
(21) 출원번호 10-2022-0188179
(22) 출원일자 2022년12월29일
심사청구일자 2022년12월29일

(71) 출원인
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)
(72) 발명자
김철영
대전 서구 둔산로 155, 112동 1302호(둔산동,크로바 아파트)
김준형
세종특별자치시 다정북로 109, 316동 803호 (다정동, 가온마을3단지)
(뒷면에 계속)
(74) 대리인
특허법인빛과소금

전체 청구항 수 : 총 5 항

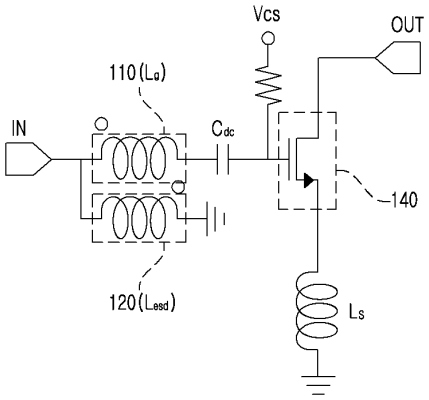
(54) 발명의 명칭 **증폭기**

(57) 요 약

본 발명은 입력 임피던스 매칭을 위해 필요한 직렬인덕터에 의한 열화를 최소화 함으로써 잡음 성능을 개선하면서도 낮은 전력 소모량을 가지는 증폭기를 설계하기 위한 것이다.

본 발명의 한 실시예는 트랜지스터를 포함하는 증폭부; 입력매칭을 위해 상기 증폭부와 직렬로 연결되는 제 1인덕터; 및 정전 방전 보호를 위해 상기 증폭부의 입력단 측에 병렬로 연결되는 제 2인덕터; 일단은 상기 트랜지스터의 소스단에 직렬로 연결되고, 타단은 접지되는 제 3인덕터;를 포함하고, 상기 제 1인덕터 및 상기 제 2인덕터는 서로 역방향으로 커플링 되고, 상기 제 3인덕터와 상기 제 2인덕터는 서로 역방향으로 커플링 되는 증폭기를 제공한다.

대 표 도 - 도3



(52) CPC특허분류
H03F 3/193 (2013.01)
(72) 발명자
최한웅
세종특별자치시 시청대로 643, 1001동 1501호(집현동, 새나루마을 10단지)
임정택
대전광역시 대덕구 동서대로1754번길 39, A동 102호(비래동, 수정맨션)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711153046
과제번호	2021-0-00151-002
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	5G기반장비단말부품및디바이스기술개발
연구과제명	W 대역 Chirp 기반 고출력 초소형 센서용 RF 핵심부품 IC 기술개발
기 여 율	1/2
과제수행기관명	한국전자기술연구원
연구기간	2022.01.01 ~ 2022.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711162451
과제번호	2021R1A4A1032580
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	집단연구지원
연구과제명	협력 지능형 엣지를 위한 테라헤르츠 무선 시스템 연구실
기 여 율	1/2
과제수행기관명	충남대학교
연구기간	2022.03.01 ~ 2023.02.28

명 세 서

청구범위

청구항 1

트랜지스터를 포함하는 증폭부;

입력매칭을 위해 상기 증폭부와 직렬로 연결되는 제 1인덕터; 및

정전 방전 보호를 위해 상기 증폭부의 입력단 측에 병렬로 연결되는 제 2인덕터;를 포함하되

상기 제 1인덕터 및 상기 제 2인덕터는 서로 역방향으로 커플링 되는

증폭기.

청구항 2

제 1항에 있어서

일단은 상기 트랜지스터의 소스단에 직렬로 연결되고, 타단은 접지되는 제 3인덕터를 더 포함하고,

상기 제 3인덕터와 상기 제 2인덕터는 서로 역방향으로 커플링 되는

증폭기.

청구항 3

제 1항에 있어서

상기 제 2인덕터의 일단은 상기 입력단과 상기 제 1인덕터 사이에 연결되는

증폭기.

청구항 4

제 1항에 있어서

상기 입력단을 통해 입력되는 DC신호를 필터링하기 위한 DC블록단을 더 포함하는

증폭기.

청구항 5

제 1항 내지 제 4항 중 어느 한 항에 있어서

상기 트랜지스터는 N-타입 MOSFET인

증폭기.

발명의 설명

기 술 분 야

[0001] 본 발명은 RF 신호를 증폭시켜주는 증폭기에 관한 발명으로서, 구체적으로는 입력 매칭을 위한 인덕터 등 증폭기에 연결되는 부가적인 소자들을 적절히 활용하여 잡음 성능을 개선하기 위한 방법이 적용된 증폭기에 관한 발명이다.

배 경 기 술

[0002] MOSFET(Metal Oxide Semiconductor Field Effect Transistor, 이하 'MOSFET' 이라 함)을 이용한 저잡음 증폭기가 다수 개시되어 있다.

[0003] 도 1은 이미 개시된 일반적인 저잡음 증폭기(이하 '선행발명 1' 이라 함) 중 어느 하나의 회로도를 도시한 것이다. 도 1에 도시된 저잡음 증폭기는 N-타입 MOSFET(이하 'N-MOS' 라 함)을 활용하고 있지만, 아래의 설명은 다른 타입의 트랜지스터를 활용한 저잡음 증폭기에도 적용되는 것으로 이해되어야 한다.

[0004] 도 1을 참조하여 보면 기존의 저잡음 증폭기는 트랜지스터를 포함하는 증폭부와 직렬인덕터(L_g'), 병렬인덕터(L_{esd}') 및 소스인덕터(L_s')를 포함한다. 또한 바람직하게는 직류를 차단하기 위한 DC블록 커패시터(C_{dc}')가 더 포함될 수 있다.

[0005] 직렬인덕터(L_g')는 트랜지스터의 게이트와 입력단 사이에 직렬로 연결되어 허수 부분을 제거함으로써 50Ω 입력 매칭을 달성한다.

[0006] 병렬인덕터(L_{esd}')는 증폭부에 병렬로 연결되어 타단이 접지됨으로써 정전 방전(Electro Static Discharge, ESD)으로 인한 장치 고장을 방지한다.

[0007] 소스인덕터(L_s')는 일단이 트랜지스터의 소스단에 연결되고 타단이 접지됨으로써 퇴화(degeneration) 인덕터로 작용하여 입력 매칭 포인트와 잡음 매칭 포인트를 조정, 증폭기의 안정에 기여한다.

[0008] 선행발명 1은 입력단에 인덕터 성분을 배치함으로써 입력 임피던스 매칭을 달성한다. 그러나 인덕터는 가장 높은 매칭손실을 가져오는 소자 중 하나로, 인덕터 성분으로 인한 손실은 그대로 잡음지수를 높이는 원인이 된다. 즉 직렬인덕터의 열화(lossy)로 인해 잡음성능이 악화된다.

[0009] 이러한 문제점을 인식하여 입력단의 직렬인덕터를 배제하면서도 입력 임피던스 매칭을 달성한 저잡음 증폭기(선행발명 2)가 제시되었다(등록특허공보 제10-2473831호). 도 2는 선행발명 2에 개시된 저잡음 증폭기의 회로도이다.

[0010] 선행발명 2는 선행발명 1과 같이 정전 방전을 방지하기 위한 ESD보호단으로서의 병렬인덕터(L_{esd}''), 수신 신호에 포함된 DC 신호를 필터링 하는 DC-블록단(Cdc'') 및 증폭단을 구성하는 트랜지스터의 소스단에 연결된 소스인덕터(Ls'')를 포함한다. 다만 선행발명 2는 선행발명 1과 비교하여 입력 임피던스 매칭을 위한 직렬인덕터를 포함하지 않는다.

[0011] 선행발명 2는 트랜지스터의 기생성분(PC)을 이용하여 입력 임피던스 매칭 및 노이즈 매칭을 수행함으로써 인덕터 성분을 제거할 수 있다. 매칭손실로 인해 잡음 지수를 열화시키는 인덕터 성분을 제거함으로써 선행발명 2의 저잡음 증폭기는 입력 임피던스 매칭과 잡음 지수 성능 개선을 동시에 달성할 수 있게 된다.

[0012] 좀 더 구체적으로 설명하면, 선행발명 2에서 활용되는 트랜지스터의 기생성분(PC)은 트랜지스터의 게이트와 소스 사이에 접속된 기생 커패시턴스(C_{gs}) 또는 기생 저항(Rgs)이다. 그런데 기생 커패시턴스(C_{gs})가 커지면 저잡음 증폭기에서 요구되는 매칭 인덕터 성분이 작아지므로 매칭 기생 커패시턴스(C_{gs})를 조절하여 인덕터 성분의 제거가 이루어지도록 하는 것이다.

[0013] 한편 기생 커패시턴스(C_{gs})의 크기는 트랜지스터의 폭이 증가할수록 커진다. 따라서 선행발명 2에서 제시되는 저잡음 증폭기는 요구되는 매칭 인덕터 성분을 충분히 제거하기 위해 충분한 폭의 트랜지스터를 마련할 필요가 있다. 트랜지스터의 사이즈가 커지는 것은 반도체 설계시 공간 배치 차원에서 뿐만이 아니라, 동작을 위한 필요 전력이 증가한다는 측면에서도 불리한 요인이다.

[0014] 결국 선행발명 2에 의한 저잡음 증폭기 역시 우수한 잡음 성능 뿐만이 아니라 저전력까지 추구하는 무선 통신 기술의 발전 경향을 고려하면 분명한 한계를 지니고 있다.

발명의 내용

해결하려는 과제

[0015] 본 발명은 입력 임피던스 매칭을 위해 필요한 직렬인덕터에 의한 열화를 최소화 함으로써 잡음성능을 개선하면서도 낮은 전력 소모량을 가지는 증폭기를 설계하기 위한 것으로서, 특히 위와 같은 효과를 간단한 회로 추가

내지 구성 변경만으로도 달성하기 위해 발명되었다.

과제의 해결 수단

[0016] 본 발명의 일 양상에 따른 증폭기는 상술한 과제를 해결하기 위해 트랜지스터를 포함하는 증폭부; 입력매칭을 위해 상기 증폭부와 직렬로 연결되는 제 1인덕터; 및 정전 방전 보호를 위해 상기 증폭부의 입력단 측에 병렬로 연결되는 제 2인덕터;를 포함하되 상기 제 1인덕터 및 상기 제 2인덕터는 서로 역방향으로 커플링 될 수 있다.

[0017] 상기 증폭기는 일단은 상기 트랜지스터의 소스단에 직렬로 연결되고, 타단은 접지되는 제 3인덕터를 더 포함하고, 상기 제 3인덕터와 상기 제 2인덕터는 서로 역방향으로 커플링 될 수 있다.

[0018] 또한, 상기 증폭기는 상기 제 2인덕터의 일단은 상기 입력단과 상기 제 1인덕터 사이에 연결되는 증폭기로 제공될 수 있다.

[0019] 상기 증폭기는 상기 입력단을 통해 입력되는 DC신호를 필터링 하기 위한 DC블록단을 더 포함할 수 있다.

[0020] 상기 트랜지스터는 N-타입 MOSFET인 증폭기일 수 있다.

발명의 효과

[0021] 본 발명은 다음과 같은 효과를 가진다.

[0022] 첫째, 직렬인덕터에 역방향 커플링으로 인한 전자기유도를 유발함로써 입력 임피던스 매칭을 위한 직렬인덕터를 유지하면서도 직렬인덕터의 열화를 방지하고, 이를 통해 잡음성능을 개선한다.

[0023] 둘째, 소스인덕터를 병렬인덕터와 역방향 커플링 시킴으로써 반사손실을 낮추어 고주파 영역에서 가용 주파수 범위를 확장시킨다.

[0024] 셋째, 잡음성능 개선을 위해 간단한 구조 변경만이 동원되고 기존의 트랜지스터를 그대로 활용할 수 있어(즉, 선행발명 2와 같이 기생 커패시턴스 조절을 위해 큰 트랜지스터를 활용할 필요가 없음) 회로의 집적도 향상에 기여하고 추가적인 공정을 위한 별도의 비용을 최소화 할 수 있다.

[0025] 넷째, 트랜지스터의 크기를 키우지 않고도 잡음성능을 개선할 수 있으므로 저전력 고효율 증폭기의 구현에 크게 기여한다.

[0026] 본 발명은 위와 같은 효과를 달성함으로써 최종적으로 초고속 무선통신 품질을 반등시키기 위한 기반을 제공한다.

도면의 간단한 설명

[0027] 도 1은 이미 개시된 일반적인 저잡음 증폭기(선행발명 1) 중 어느 하나의 회로도를 도시한 것이다.

도 2는 선행발명 2에 개시된 저잡음 증폭기의 회로도이다.

도 3은 본 발명에 따른 제 1실시예인 증폭기의 회로도를 도시한 것이다.

도 4는 선행발명 1, 본 발명의 제 1실시예 및 제 2실시예의 시뮬레이션 결과 얻어진 NF(Noise Figure)를 나타낸 것이다.

도 5는 선행발명 1, 본 발명의 제 1실시예 및 제 2실시예의 시뮬레이션 결과 얻어진 S-파라미터의 일부를 나타낸 것이다.

도 6은 도 4 및 도 5에서 시뮬레이션한 제 2실시예인 증폭기의 회로도를 도시한 것이다.

도 7은 도 6의 본 발명이 적용된 증폭기를 실제로 구현한 예를 보여준다.

발명을 실시하기 위한 구체적인 내용

[0028] 이하 첨부 도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 이하에서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 본 명세서의 설명 과정에서 이용되는 숫자는 하나의 구성요소를 다른 구성요소와 구분하기 위한 식별기호에 불과하다.

[0029] 또한, 본 명세서 및 청구범위에 사용된 용어는 사전적인 의미로 한정 해석되어서는 아니되며, 발명자는 자신의 발명을 최선의 방법으로 설명하기 위해 용어의 개념을 적절히 정의할 수 있다는 원칙에 입각하여, 본 발명의 기술적 사상에 부합되는 의미와 개념으로 해석되어야 한다.

[0030] 따라서 본 명세서에 기재된 실시예 및 도면에 도시된 구성은 본 발명의 바람직한 실시예에 불과할 뿐이고, 본 발명의 기술적 사상을 모두 표현하는 것은 아니므로, 본 출원 시점에 있어 이를 대체할 수 있는 다양한 균등물과 변형예들이 존재할 수 있음을 이해하여야 한다.

[0031] 본 명세서에서 어떤 요소가 다른 요소와 "연결"되어 있다고 기술될 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라 그 중간에 다른 요소를 사이에 두고 "간접적으로 연결"되어 있는 경우도 포함한다. 어떤 요소가 다른 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 요소 외에 또 다른 요소를 배제하는 것이 아니라 또 다른 요소를 더 포함할 수 있는 것을 의미한다. 또한 도면 중 회로도에 도시된 구성요소들은 등가의 기능을 하는 다른 소자들로 대체될 수 있다.

[0032] 이하 본 발명인 증폭기(100)를 몇 가지 실시예를 통해 설명한다.

[0034] **<제 1실시예에 관한 설명>**

[0035] 도 3은 본 발명의 제 1실시예인 증폭기(100)를 도시한 것이다.

[0036] 한편 편의상 N-MOS를 활용한 증폭기(100)로 도시되었지만, 본 발명의 권리범위는 거기에 한정되지 않고 P-MOS, BJT(Bipolar Junction Transistor) 등 다른 타입의 모든 트랜지스터를 활용한 증폭기(100)에 미침을 밝힌다.

[0037] 증폭기(100)는 증폭부(140), 제 1인덕터(110) 및 제 2인덕터(120)를 포함한다.

[0038] 증폭부(140)는 트랜지스터를 포함하여 구현된다. 증폭부(140)에 활용되는 트랜지스터는 MOSFET 뿐만 아니라 BJT(Bipolar Junction Transistor), 화합물 트랜지스터 등 다양하게 채용될 수 있다.

[0039] 제 1인덕터(110)는 입력매칭을 위해 증폭부(140)와 직렬로 연결된다. 즉, 제 1인덕터(110)의 일단은 트랜지스터의 게이트와 연결되고 타단은 증폭기(100)의 입력단에 연결된다. 제 1인덕터(110)에 의해 달성되는 입력매칭에 관하여는 증폭기와 관련된 당업자에게 자명한 사항이므로 그 설명을 생략한다.

[0040] 제 2인덕터(120)는 정전 방전 보호를 위해 증폭부(140)의 입력단 측에 병렬로 연결된다. 또한 제 2인덕터(120)는 정전 방전 보호를 위한 션트를 수행하므로 일단이 증폭기(100)의 입력단 측에 연결되고, 타단은 접지된다. 물론 제 2인덕터(120)와 접지단 사이가 반드시 직접 연결되어 있어야 하는 것은 아니다. 보다 바람직한 실시예에서 제 2인덕터(120)의 일단은 입력단과 제 1인덕터(110) 사이에 연결된다. 제 2인덕터(120)에 의해 구현되는 정전 방전 보호는 증폭기(100)와 관련된 당업자에게 자명한 사항이므로 그 설명을 생략한다.

[0041] 또한 필수적인 것은 아니지만, 본 발명의 경우 RF(Radio Frequency)신호의 입력단에 위치할 것으로 기대되므로 입력단을 통해 입력되는 DC신호를 필터링 하기 위한 DC블록단을 더 포함할 수 있다. DC블록단은 커패시터로 마련될 수 있다.

[0042] 제 1인덕터(110)와 제 2인덕터(120)는 서로 역방향으로 커플링 된다. 즉 제 1인덕터(110)와 제 2인덕터(120)는 역방향으로 결합되어 상호 인덕턴스를 형성한다. 이로써 제 1인덕터(110)의 열화가 방지된다.

[0043] 도 4는 전술한 선행발명 1, 제 1실시예 및 후술할 본 발명의 제 2실시예의 시뮬레이션 결과 얻어진 NF(Noise Figure)를 나타낸 것이다. 도 5는 전술한 선행발명 1, 제 1실시예 및 후술할 본 발명의 제 2실시예의 시뮬레이션 결과 얻어진 S-파라미터의 일부를 나타낸 것이다. (a)는 입력 반사손실, (b)는 출력 반사손실이다. 도 4 및 도 5 모두 선행발명 1은 검정색(No mutual), 제 1실시예는 파랑색(Series-Shunt Mutual), 제 2실시예는 빨강색(three mutual)으로 도시하였다.

[0044] 도 4에서 참조되는 바와 같이 본 발명의 잡음 지수(Noise-Figure, NF)가 선행발명 1에 비하여 개선된 것을 확인할 수 있다. 구체적으로는 제 1인덕터(110)에 제 2인덕터(120)를 역방향 커플링 시킴으로써 제 1인덕터(110)의 Q-factor가 상승한다. 그에 따라 제 1인덕터(110)의 손실(loss)이 감소, 즉 제 1인덕터(110)의 열화가 방지된다. 제 1인덕터(110)의 열화 방지는 최종적으로 증폭기(100)의 잡음 지수를 개선하는데 일조하게 된다.

[0045] 또한 도 5의 (a)를 참조하면 선행발명 1에 비하여 본 발명의 입력 반사손실이 감소한 것을 확인할 수 있는데, 이것은 결과적으로 RF(Radio Frequency)의 가용 주파수 영역을 넓히는데 일조하게 된다(자세한 내용은 후술함).

[0046] 결과적으로 본 발명은 위와 같은 과정을 통해 입력 매칭 달성을 위한 직렬인덕터(제 1인덕터(110))를 유지하면서도 적절한 입력 반사 손실값 및 직렬인덕터(제 1인덕터(110))의 열화 방지를 통한 잡음지수 개선을 달성할 수 있다. 이는 본 발명에 의한 증폭기(100)가 선행발명 2와 같이 잡음지수를 개선하기 위해 직렬인덕터 성분을 제거하여 유발되는 전력 효율성 저하 및 트랜지스터의 크기 증가로 인한 공간상 불리함을 감수할 필요가 없다는 것이고, 최종적으로 저전력 고효율을 요구하는 증폭기(100)의 설계에 기여하게 된다는 것을 의미한다. 또한 본 발명인 증폭기(100)에 적용된 기법은 간단한 구조 변경을 통해 적용될 수 있는 것으로 양산화를 위한 비용이 저렴하다는 장점이 있다.

[0048] **<제 2실시예에 관한 설명>**

[0049] 본 발명의 다른 실시예(제 2실시예)인 증폭기(100)는 제 3인덕터(130)를 더 포함할 수 있다. 도 6은 제 2실시예인 증폭기(100)의 회로도를 도시한 것이다.

[0050] 제 3인덕터(130)의 일단은 트랜지스터의 소스단에 직렬로 연결되고, 타단은 접지된다. 물론 제 3인덕터(130)와 접지단 사이가 반드시 직접 연결되어 있어야 하는 것은 아니다. 제 3인덕터(130)는 일반적으로 퇴화(degeneration) 인덕터로서 증폭기(100)의 안정화에 기여하기 위한 것으로 그 내용은 증폭기에 관한 당업자에게 자명한 것이기에 설명은 생략한다.

[0051] 제 3인덕터(130)는 제 2인덕터(120)와 역방향으로 커플링된다. 이는 증폭기(100)의 잡음 지수를 개선하고 고주파 영역의 가용 주파수를 넓히기 위한 것이다.

[0052] 도 4를 참조하여 보면 제 2실시예(빨강색)의 경우 전술한 선행발명 1(검정색) 및 제 1실시예(파랑색)의 경우 보다 그 잡음 지수가 확연히 개선된 것을 확인할 수 있다. 이는 제 3인덕터(130)(퇴화인덕터)의 역방향 커플링이 제 2인덕터(120)를 통해 제 1인덕터(110)의 Q-factor 개선에 영향을 미치기 때문이다. 또한 도 5를 참조하여 보면 고주파 영역에서 입력 반사손실 및 출력 반사손실이 확연히 개선된 것을 알 수 있다. 일반적으로 프론트 엔드 증폭기(100)로서 바람직한 작동을 기대하기 위해 -10dB이하의 반사손실이 요구된다는 점을 고려해 볼 때, 선행발명 1 및 기본적인 본 발명이 고주파 영역에서 40GHz까지 가용한 것에 비하여 본 실시예의 경우 42GHz까지 가용한 것을 확인할 수 있다. 즉 제 2실시예는 선행발명에 비하여 고주파 영역에서 가용 주파수 대역을 획기적으로 늘리고, 더 낮은 잡음 지수를 달성하는데 일조한다.

[0053] 본 발명의 다른 실시예에서 트랜지스터는 N-타입 MOSFET으로 마련될 수 있다. CMOS공정은 그 특성상 낮은 Q-factor를 갖기에 화합물 공정 등 다른 공정에 비하여 직렬인덕터에 의한 열화가 특별히 큰 경향이 있다. 따라서 본 발명과 같이 직렬인덕터(제 1인덕터(110))의 열화를 방지함으로써 잡음지수를 개선하는 기법에 민감하게 반응하여 본 발명의 잡음지수 개선 효과가 더욱 두드러지게 나타나게 된다.

[0054] 도 7은 본 발명이 적용된 증폭기(100)를 실제로 구현한 모습이다.

[0055] 본 발명은 전술한 선행발명 2와 같이 잡음지수를 개선하면서도, 그러한 증폭기(100)에 비하여 적은 전력을 사용할 수 있도록 한다. 또한 MOSFET, BJT를 지원하는 공정(CMOS, CMOS SOI, BICMOS 등)이라면 손쉽게 구현이 가능하여 그 제조에 소요되는 비용도 저렴하다.

[0056] 다시 말해 본 발명에 적용된 기법은 간단한 회로 추가 또는 구조 변경으로 저전력 고효율을 요구하는 저잡음 증폭기 및 기타 증폭기의 잡음 성능을 개선하므로 경제적이고 효과적이다. 이로써 Bluetooth, WiFi, Fifth generation(5G), Sixth generation(6G) 등 무선통신의 수신단 성능을 개선할 수 있게 되고 최종적으로 초고속 무선통신의 품질을 크게 향상시킬 기반을 제공한다.

[0057] 참고로 본 발명에서 제안되는 증폭기(100)는 저잡음 증폭기의 형태로 제안되었으나, 거기에 적용된 기법은 반드시 저잡음 증폭기에 한정되어 적용될 수 있는 것은 아님을 밝혀둔다.

[0058] 상술한 바와 같이, 본 발명에 대한 구체적인 설명은 첨부된 도면을 참조한 실시예에 의해서 이루어졌지만, 상술한 실시예는 본 발명의 바람직한 예를 들어 설명하였을 뿐이기 때문에, 본 발명이 상기의 실시예에만 국한되는 것으로 이해되어져서는 아니 되며, 본 발명의 권리범위는 후술하는 청구범위 및 그 균등범위로 이해되어야 할 것이다.

부호의 설명

[0059] 100 : 증폭기

110 : 제 1인덕터

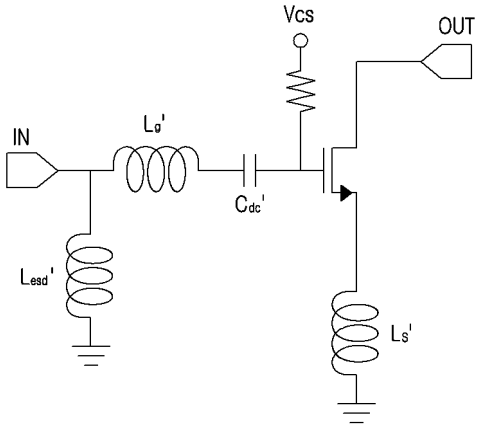
120 : 제 2인덕터

130 : 제 3인덕터

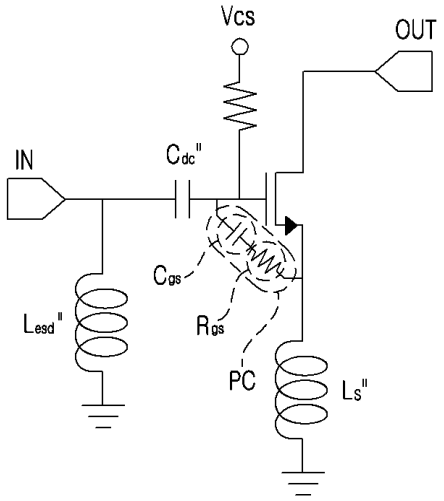
140 : 증폭부

도면

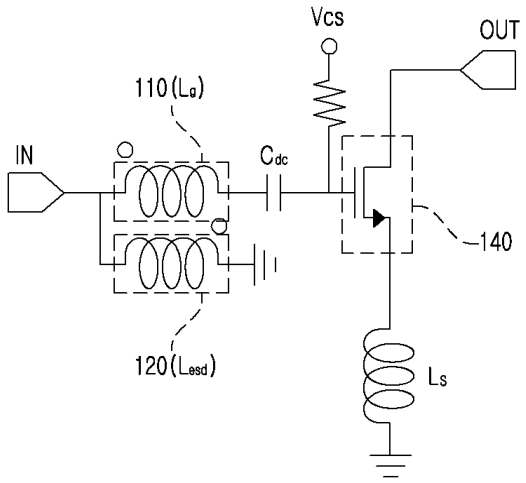
도면1



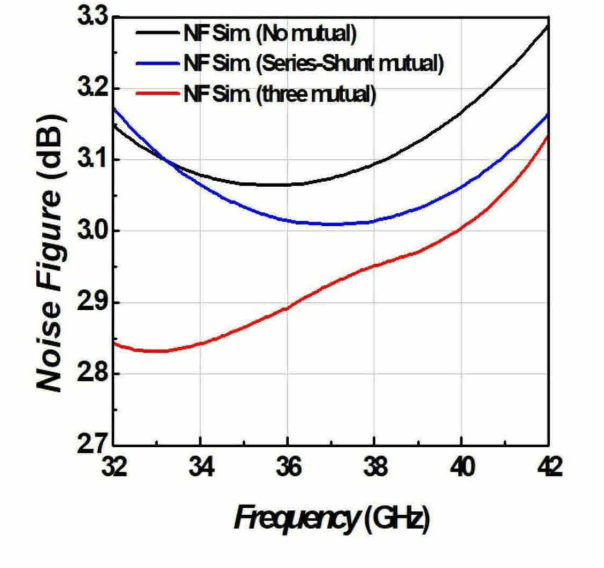
도면2



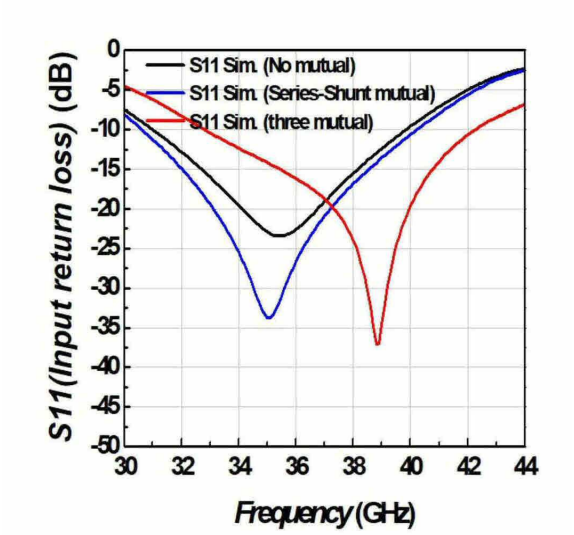
도면3


Vcs
OUT
110 (Lg)
IN
Cdc
140
120 (Lesd)
Ls

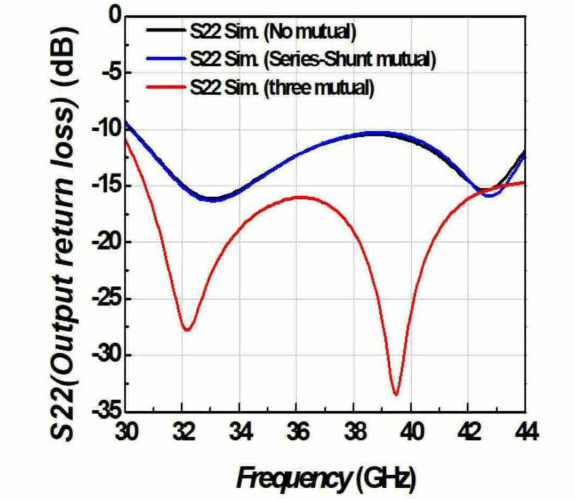
도면4


NF Sim (No mutual)
NF Sim (Series-Shunt mutual)
NF Sim (three mutual)
Noise Figure (dB)
3.3
3.2
3.1
3.0
2.9
2.8
2.7
32
34
36
38
40
42
Frequency (GHz)

도면5

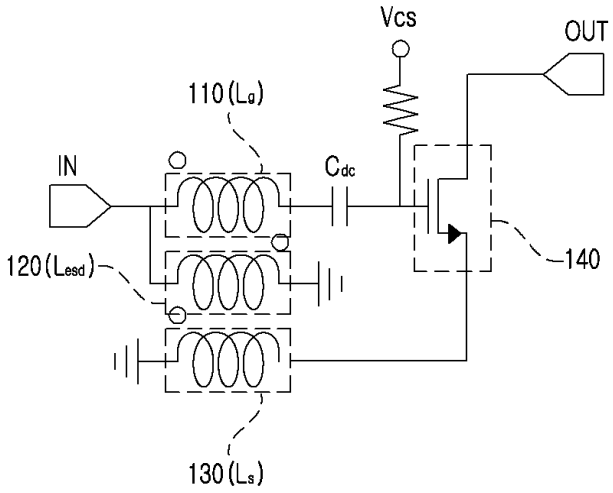

S11 Sim. (No mutual)
S11 Sim. (Series-Shunt mutual)
S11 Sim. (three mutual)
S11(Input return loss) (dB)
Frequency (GHz)
0
-5
-10
-15
-20
-25
-30
-35
-40
-45
-50
30
32
34
36
38
40
42
44

(a)

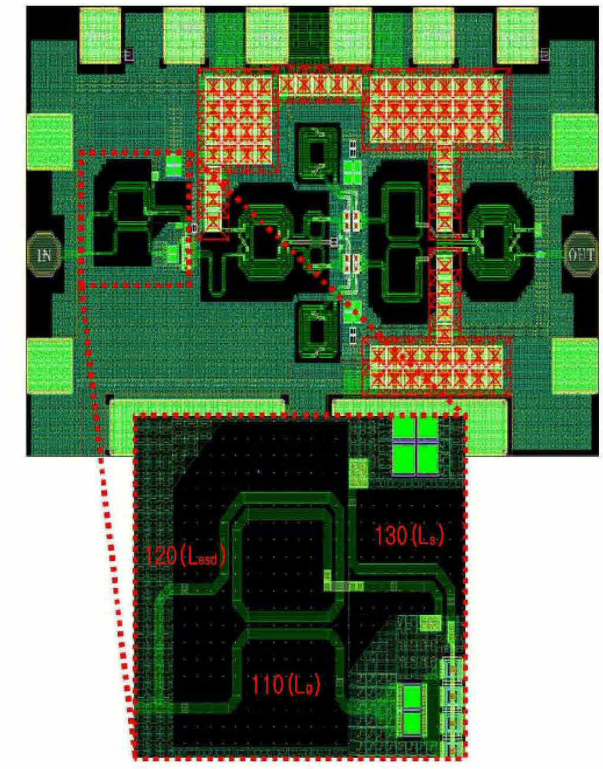

S22 Sim. (No mutual)
S22 Sim. (Series-Shunt mutual)
S22 Sim. (three mutual)
S22(Output return loss) (dB)
Frequency (GHz)
0
-5
-10
-15
-20
-25
-30
-35
30
32
34
36
38
40
42
44

(b)

도면6


Vcs
OUT
110(Lg)
IN
Cdc
120(Lesd)
140
130(Ls)

도면7


IN
OUT
120(Lesd)
130(Ls)
110(Lg)