(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年6月6日(06.06.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/116851 A1

(51) 国際特許分類:
H01L 23/29 (2006.01) *H01L 25/07* (2006.01)
H01L 23/36 (2006.01) *H01L 25/18* (2023.01)
H01L 23/473 (2006.01)

(21) 国際出願番号： PCT/JP2023/041077

(22) 国際出願日： 2023年11月15日(15.11.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-188959 2022年11月28日(28.11.2022) JP

(71) 出願人: ローム株式会社 (**ROHM CO., LTD.**) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１番地 Kyoto (JP).

(72) 発明者: 林口 匡司 (**HAYASHIGUCHI Masashi**); 〒6158585 京都府京都市右京区西院溝崎町２１番地 ローム株式会社内 Kyoto (JP).

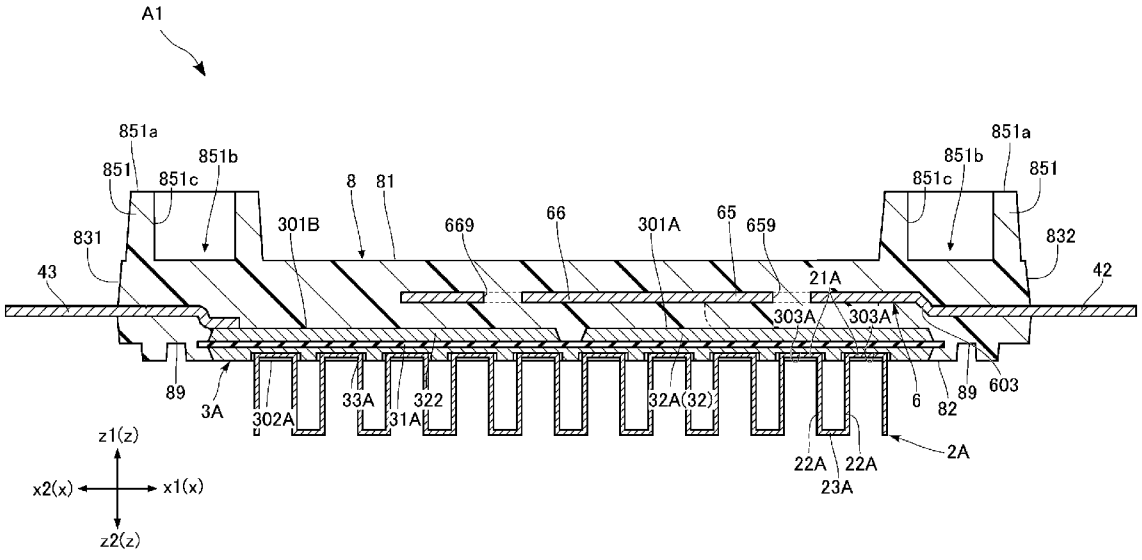
(74) 代理人: 臼井 尚, 外 (**USUI Takashi** et al.); 〒5430014 大阪府大阪市天王寺区玉造元町２番３２－１３０１ Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) **Title:** SEMICONDUCTOR DEVICE AND ELECTRIC POWER CONVERSION UNIT

(54) 発明の名称： 半導体装置および電力変換ユニット

FIG.13



(57) **Abstract:** This semiconductor device is provided with: a semiconductor element; a first substrate which supports the semiconductor element; a sealing resin which covers the semiconductor element and a part of the first substrate; and a first heat dissipation member. The first substrate has a main surface that faces a first side in the thickness direction, and a first back surface that faces a second side, while being exposed from the sealing resin. The semiconductor element is mounted on the main surface. The first heat dissipation member is disposed on the second side of the first substrate in the thickness direction. The first heat dissipation member comprises: a plurality of first base parts that are positioned on

WO 2024/116851 A1

[続葉有]

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

the first side in the thickness direction; and a plurality of first rising parts that extend from the first base parts toward the second side in the thickness direction. The first substrate has a plurality of first recesses that are recessed from the first back surface toward the first side in the thickness direction. The plurality of first base parts are separately housed in the plurality of first recesses.

(57) 要約:半導体装置は、半導体素子と、前記半導体素子を支持する第1基板と、前記半導体素子と前記第1基板の一部とを覆う封止樹脂と、第1放熱部材とを備える。前記第1基板は、厚さ方向の第1側を向く主面と、第2側を向き且つ前記封止樹脂から露出した第1裏面を有する。前記半導体素子は、前記主面に搭載されている。前記第1放熱部材は、前記第1基板の前記厚さ方向の前記第2側に配置されている。前記第1放熱部材は、前記厚さ方向の前記第1側に位置する複数の第1基部と、前記第1基部から前記厚さ方向の前記第2側に延びる複数の第1起立部とを有する。前記第1基板は、前記第1裏面から前記厚さ方向の前記第1側に凹む複数の第1凹部を有する。前記複数の第1基部は、前記複数の第1凹部に個別に収容されている。

明　細　書

発明の名称 ： 半導体装置および電力変換ユニット

技術分野

[0001]　本開示は、半導体装置および電力変換ユニットに関する。

背景技術

[0002]　従来、ＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）やＩＧＢＴ（Insulated Gate Bipolar Transistor）などの電力用スイッチング素子を備える半導体装置が知られている。このような半導体装置は、産業機器から家電や情報端末、自動車用機器まであらゆる電子機器に搭載される。特許文献１には、従来の半導体装置（パワーモジュール）が開示されている。特許文献１に記載の半導体装置は、半導体素子、および、支持基板を備えている。半導体素子は、たとえばＳｉ（シリコン）製のＩＧＢＴである。支持基板は、半導体素子を支持する。支持基板は、絶縁性の基材と、基材の両面に積層された導体層とを含む。基材は、たとえばセラミックからなる。各導体層は、たとえばＣｕ（銅）からなり、一方の導体層には、半導体素子が接合される。半導体素子は、たとえば封止樹脂により覆われている。

先行技術文献

特許文献

[0003] 特許文献1：特開２０２１－１９０５０５号公報

発明の概要

発明が解決しようとする課題

[0004]　パワーモジュールの動作時には、半導体素子が発熱する。パワーモジュールが適切に動作するには、半導体素子からの熱を外部に速やかに放熱することが好ましい。

[0005]　本開示は、従来より改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記した事情に鑑み、放熱効率の向上及び／又は製造時の省力化を図ることが可能な半導体装置（延いては電力変換ユニット）

を提供することを一の課題とする。

課題を解決するための手段

[0006] 本開示の第１の側面によって提供される半導体装置は、半導体素子と、前記半導体素子を支持する第１基板と、前記半導体素子と前記第１基板の一部とを覆う封止樹脂と、第１放熱部材とを備える。前記第１基板は、厚さ方向の第１側を向く主面と、第２側を向き且つ前記封止樹脂から露出した第１裏面を有する。前記半導体素子は、前記主面に搭載されている。前記第１放熱部材は、前記第１基板の前記厚さ方向の前記第２側に配置されている。前記第１放熱部材は、前記厚さ方向の前記第１側に位置する複数の第１基部と、前記第１基部から前記厚さ方向の前記第２側に延びる複数の第１起立部と、を有する。前記第１基板は、前記第１裏面から前記厚さ方向の前記第１側に凹む複数の第１凹部を有する。前記複数の第１基部は、前記複数の第１凹部に個別に収容されている。

[0007] 本開示の第２の側面によって提供される電力変換ユニットは、本開示の第１の側面によって提供される半導体装置と、前記半導体装置の前記厚さ方向の前記第２側に配置された冷却装置と、を備える。前記冷却装置は、前記第１放熱部材を収容し且つ冷却媒体を流動させる筐体を有する。

発明の効果

[0008] 上記構成によれば、半導体装置（延いては電力変換ユニット）に関し、放熱効率の向上及び／又は製造時の省力化とを図ることができる。

[0009] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

[0010] [図1]図１は、本開示の第１実施形態に係る半導体装置を示す斜視図である。

[図2]図２は、本開示の第１実施形態に係る半導体装置を示す部分斜視図である。

[図3]図３は、本開示の第１実施形態に係る半導体装置を示す部分斜視図である。

[図4]図４は、本開示の第１実施形態に係る半導体装置を示す平面図である。

[図5]図５は、本開示の第１実施形態に係る半導体装置を示す部分平面図である。

[図6]図６は、本開示の第１実施形態に係る半導体装置を示す部分側面図である。

[図7]図７は、本開示の第１実施形態に係る半導体装置を示す部分拡大平面図である。

[図8]図８は、本開示の第１実施形態に係る半導体装置を示す部分平面図である。

[図9]図９は、本開示の第１実施形態に係る半導体装置を示す部分平面図である。

[図10]図１０は、本開示の第１実施形態に係る半導体装置を示す側面図である。

[図11]図１１は、本開示の第１実施形態に係る半導体装置を示す底面図である。

[図12]図１２は、本開示の第１実施形態に係る半導体装置を示す部分底面図である。

[図13]図１３は、図５のＸＩＩＩ－ＸＩＩＩ線に沿う断面図である。

[図14]図１４は、図５のＸＩＶ－ＸＩＶ線に沿う断面図である。

[図15]図１５は、本開示の第１実施形態に係る半導体装置を示す部分拡大断面図である。

[図16]図１６は、本開示の第１実施形態に係る半導体装置を示す部分拡大断面図である。

[図17]図１７は、図５のＸＶＩＩ－ＸＶＩＩ線に沿う断面図である。

[図18]図１８は、図５のＸＶＩＩＩ－ＸＶＩＩＩ線に沿う断面図である。

[図19]図１９は、図５のＸＩＸ－ＸＩＸ線に沿う断面図である。

[図20]図２０は、図５のＸＸ－ＸＸ線に沿う断面図である。

[図21]図２１は、図５のＸＸＩ－ＸＸＩ線に沿う断面図である。

[図22]図２２は、図１１のＸＸＩＩ－ＸＸＩＩ線に沿う部分拡大断面図である。

[図23]図２３は、本開示の第１実施形態に係る電力変換ユニットを示す断面図である。

[図24]図２４は、本開示の第１実施形態に係る電力変換ユニットを示す断面図である。

[図25]図２５は、本開示の第２実施形態に係る半導体装置を示す底面図である。

[図26]図２６は、本開示の第２実施形態に係る半導体装置を示す底面図である。

[図27]図２７は、図２５のＸＸＶＩ－ＸＸＶＩ線に沿う部分拡大断面図である。

[図28]図２８は、本開示の第３実施形態に係る半導体装置を示す側面図である。

発明を実施するための形態

[0011] 以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。

[0012] 本開示における「第１」、「第２」、「第３」等の用語は、単に識別のために用いたものであり、それらの対象物に順列を付することを意図していない。

[0013] 本開示において、「ある物Ａがある物Ｂに形成されている」および「ある物Ａがある物Ｂ上に形成されている」とは、特段の断りのない限り、「ある物Ａがある物Ｂに直接形成されていること」、および、「ある物Ａとある物Ｂとの間に他の物を介在させつつ、ある物Ａがある物Ｂに形成されていること」を含む。同様に、「ある物Ａがある物Ｂに配置されている」および「ある物Ａがある物Ｂ上に配置されている」とは、特段の断りのない限り、「ある物Ａがある物Ｂに直接配置されていること」、および、「ある物Ａとある物Ｂとの間に他の物を介在させつつ、ある物Ａがある物Ｂに配置されている

こと」を含む。同様に、「ある物Ａがある物Ｂ上に位置している」とは、特段の断りのない限り、「ある物Ａがある物Ｂに接して、ある物Ａがある物Ｂ上に位置していること」、および、「ある物Ａとある物Ｂとの間に他の物が介在しつつ、ある物Ａがある物Ｂ上に位置していること」を含む。また、「ある物Ａがある物Ｂにある方向に見て重なる」とは、特段の断りのない限り、「ある物Ａがある物Ｂのすべてに重なること」、および、「ある物Ａがある物Ｂの一部に重なること」を含む。また、本開示において「ある面Ａが方向Ｂ（の一方側または他方側）を向く」とは、面Ａの方向Ｂに対する角度が９０°である場合に限定されず、面Ａが方向Ｂに対して傾いている場合を含む。

[0014] 第１実施形態：

図１～図２４は、本開示の第１実施形態に係る半導体装置および電力変換ユニットを示している。本実施形態の半導体装置Ａ１は、複数の第１半導体素子１０Ａ、複数の第２半導体素子１０Ｂ、第１放熱部材２Ａ、第１基板３Ａ、第１端子４１、第２端子４２、複数の第３端子４３、第４端子４４、複数の制御端子４５、制御端子支持体４８、第１導通部材５、第２導通部材６および封止樹脂８を備えている。

[0015] 図１は、半導体装置Ａ１を示す斜視図である。図２は、半導体装置Ａ１を示す部分斜視図である。図３は、半導体装置Ａ１を示す部分斜視図である。図４は、半導体装置Ａ１を示す平面図である。図５は、半導体装置Ａ１を示す部分平面図である。図６は、半導体装置Ａ１を示す部分側面図である。図７は、半導体装置Ａ１を示す部分拡大平面図である。図８は、半導体装置Ａ１を示す部分平面図である。図９は、半導体装置Ａ１を示す部分平面図である。図１０は、半導体装置Ａ１を示す側面図である。図１１は、半導体装置Ａ１を示す底面図である。図１２は、半導体装置Ａ１を示す部分底面図である。図１３は、図５のＸＩＩＩ－ＸＩＩＩ線に沿う断面図である。図１４は、図５のＸＩＶ－ＸＩＶ線に沿う断面図である。図１５は、半導体装置Ａ１を示す部分拡大断面図である。図１６は、半導体装置Ａ１を示す部分拡大断

面図である。図１７は、図５のＸＶＩＩ－ＸＶＩＩ線に沿う断面図である。図１８は、図５のＸＶＩＩＩ－ＸＶＩＩＩ線に沿う断面図である。図１９は、図５のＸＩＸ－ＸＩＸ線に沿う断面図である。図２０は、図５のＸＸ－ＸＸ線に沿う断面図である。図２１は、図５のＸＸＩ－ＸＸＩ線に沿う断面図である。図２２は、図１１のＸＸＩＩ－ＸＸＩＩ線に沿う部分拡大断面図である。図２３および図２４は、電力変換ユニットＢ１を示す断面図である。

[0016] これらの図において、第１方向ｘの一方側をｘ１側、第１方向ｘの他方側をｘ２側と称する。第２方向ｙおよび厚さ方向ｚについても同様である。

[0017] 第１半導体素子１０Ａ、第２半導体素子１０Ｂ：

複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂはそれぞれ、半導体装置Ａ１の機能中枢となる電子部品である。各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂの構成材料は、たとえばＳｉＣ（炭化ケイ素）を主とする半導体材料である。この半導体材料は、ＳｉＣに限定されず、Ｓｉ（シリコン）、ＧａＮ（窒化ガリウム）あるいはＣ（ダイヤモンド）などであってもよい。各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂは、たとえば、ＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）などのスイッチング機能を有するパワー半導体チップである。本実施形態においては、第１半導体素子１０Ａおよび第２半導体素子１０ＢがＭＯＳＦＥＴである場合を示すが、これに限定されず、ＩＧＢＴ（Insulated Gate Bipolar Transistor；絶縁ゲートバイポーラトランジスタ）などの他のトランジスタであってもよい。各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂは、いずれも同一素子である。各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂは、たとえばｎチャネル型のＭＯＳＦＥＴであるが、ｐチャネル型のＭＯＳＦＥＴであってもよい。

[0018] 第１半導体素子１０Ａおよび第２半導体素子１０Ｂはそれぞれ、図１５、図１６に示すように、素子主面１０１および素子裏面１０２を有する。各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂにおいて、素子主面１０１と素子裏面１０２とは厚さ方向ｚに離隔する。素子主面１０１は、厚さ方

向ｚのｚ１側を向き、素子裏面１０２は、厚さ方向ｚのｚ２側を向く。

[0019] 本実施形態では、半導体装置Ａ１は、４つの第１半導体素子１０Ａと４つの第２半導体素子１０Ｂとを備えているが、第１半導体素子１０Ａの数および第２半導体素子１０Ｂの数は、本構成に限定されず、半導体装置Ａ１に要求される性能に応じて適宜変更される。図８、図９の例では、第１半導体素子１０Ａおよび第２半導体素子１０Ｂがそれぞれ４個ずつ配置される。第１半導体素子１０Ａおよび第２半導体素子１０Ｂの数は、それぞれ２個または３個でもよく、それぞれ５個以上でもよい。第１半導体素子１０Ａの数と第２半導体素子１０Ｂの数とは、等しくてもよく、異なってもよい。第１半導体素子１０Ａおよび第２半導体素子１０Ｂの数は、半導体装置Ａ１が取り扱う電流容量によって決定される。

[0020] 半導体装置Ａ１は、たとえばハーフブリッジ型のスイッチング回路として構成される。この場合、複数の第１半導体素子１０Ａは、半導体装置Ａ１の上アーム回路を構成し、複数の第２半導体素子１０Ｂは、下アーム回路を構成する。上アーム回路において、複数の第１半導体素子１０Ａは互いに並列に接続され、下アーム回路において、複数の第２半導体素子１０Ｂは互いに並列に接続される。各第１半導体素子１０Ａと各第２半導体素子１０Ｂとは、直列に接続され、ブリッジ層を構成する。

[0021] 複数の第１半導体素子１０Ａはそれぞれ、図８、図９および図２０などに示すように、後述の第１基板３Ａの第１導電部３２１に搭載されている。図８、図９に示す例では、複数の第１半導体素子１０Ａは、たとえば第２方向ｙに並んでおり、互いに離隔している。各第１半導体素子１０Ａは、第１導電性接合材１９Ａを介して、第１導電部３２１に導通接合されている。各第１半導体素子１０Ａは、第１導電部３２１に接合された際、素子裏面１０２が第１導電部３２１に対向する。なお、本実施形態とは異なり、複数の第１半導体素子１０Ａは、ＤＢＣ基板等の一部とは異なる金属部材に搭載されていてもよい。この場合、当該金属部材が本開示における第１導電部に相当する。この金属部材は、たとえば第１導電部３２１に支持されていてもよい。

[0022] 複数の第２半導体素子１０Ｂはそれぞれ、図８、図９および図１９などに示すように、後述の第１基板３Ａの第２導電部３２２に搭載されている。図８、図９に示す例では、複数の第２半導体素子１０Ｂは、たとえば第２方向ｙに並んでおり、互いに離隔している。各第２半導体素子１０Ｂは、第２導電性接合材１９Ｂを介して、第２導電部３２２に導通接合されている。各第２半導体素子１０Ｂは、第２導電部３２２に接合された際、素子裏面１０２が第２導電部３２２に対向する。図９から理解されるように、第１方向ｘに見て、複数の第１半導体素子１０Ａと複数の第２半導体素子１０Ｂとは、重なっているが、重なっていなくてもよい。なお、本実施形態とは異なり、複数の第２半導体素子１０Ｂは、ＤＢＣ基板等の一部とは異なる金属部材に搭載されていてもよい。この場合、当該金属部材が本開示における第２導電部に相当する。この金属部材は、たとえば第２導電部３２２に支持されていてもよい。

[0023] 複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂはそれぞれ、第１主面電極１１、第２主面電極１２、第３主面電極１３および裏面電極１５を有する。以下で説明する第１主面電極１１、第２主面電極１２、第３主面電極１３および裏面電極１５の構成は、各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂにおいて共通する。第１主面電極１１、第２主面電極１２および第３主面電極１３は、素子主面１０１に設けられている。第１主面電極１１、第２主面電極１２および第３主面電極１３は、図示しない絶縁膜により絶縁されている。裏面電極１５は、素子裏面１０２に設けられている。

[0024] 第１主面電極１１は、たとえばゲート電極であって、第１半導体素子１０Ａ（第２半導体素子１０Ｂ）を駆動させるための駆動信号（たとえばゲート電圧）が入力される。第１半導体素子１０Ａ（第２半導体素子１０Ｂ）において、第２主面電極１２は、たとえばソース電極であって、ソース電流が流れる。本実施形態の第２主面電極１２は、ゲートフィンガー１２１を有する。ゲートフィンガー１２１は、たとえば第１方向ｘに延びる線状の絶縁体か

らなり、第２主面電極１２を第２方向ｙに２分割している。第３主面電極１３は、たとえばソースセンス電極であって、ソース電流が流れる。裏面電極１５は、たとえばドレイン電極であって、ドレイン電流が流れる。裏面電極１５は、素子裏面１０２の全域（あるいは略全域）を覆っている。裏面電極１５は、たとえばＡｇ（銀）めっきにより構成される。

[0025] 各第１半導体素子１０Ａ（各第２半導体素子１０Ｂ）は、第１主面電極１１（ゲート電極）に駆動信号（ゲート電圧）が入力されると、この駆動信号に応じて、導通状態と遮断状態とが切り替わる。導通状態では、裏面電極１５（ドレイン電極）から第２主面電極１２（ソース電極）に電流が流れ、遮断状態では、この電流が流れない。つまり、各第１半導体素子１０Ａ（各第２半導体素子１０Ｂ）は、スイッチング動作を行う。半導体装置Ａ１は、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂのスイッチング機能により、１つの第４端子４４と２つの第１端子４１および第２端子４２との間に入力される直流電圧をたとえば交流電圧に変換して、第３端子４３から交流電圧を出力する。

[0026] 半導体装置Ａ１では、図５、図８、図９などに示すように、サーミスタ１７を備える。サーミスタ１７は、温度検出用センサとして用いられる。なお、サーミスタ１７の他に、たとえば感温ダイオード等を備える構成であってもよいし、サーミスタ１７等を備えない構成であってもよい。

[0027] 第１基板３Ａ：

第１基板３Ａは、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂを支持する。第１基板３Ａの具体的構成は何ら限定されず、たとえばＤＢＣ（Direct Bonded Copper）基板またはＡＭＢ（Active Metal Brazing）基板で構成される。第１基板３Ａは、第１絶縁層３１Ａ、第１主面金属層３２Ａおよび第１裏面金属層３３Ａを含む。第１主面金属層３２Ａは、第１導電部３２１および第２導電部３２２を含む。第１基板３Ａの厚さ方向ｚの寸法は、たとえば０．４ｍｍ以上３．０ｍｍ以下である。

[0028] 第１絶縁層３１Ａは、たとえば熱伝導性の優れたセラミックスである。こ

のようなセラミックスとしては、たとえばＳｉＮ（窒化ケイ素）がある。第１絶縁層３１Ａは、セラミックスに限定されず、絶縁樹脂シートなどであってもよい。第１絶縁層３１Ａは、たとえば平面視矩形状である。第１絶縁層３１Ａの厚さ方向ｚの寸法は、たとえば０．０５ｍｍ以上１．０ｍｍ以下である。

[0029] 第１導電部３２１は、複数の第１半導体素子１０Ａを支持し、第２導電部３２２は、複数の第２半導体素子１０Ｂを支持する。第１導電部３２１および第２導電部３２２は、第１絶縁層３１Ａの上面（厚さ方向ｚのｚ１側を向く面）に形成されている。第１導電部３２１および第２導電部３２２の構成材料は、たとえばＣｕ（銅）を含む。当該構成材料はＣｕ（銅）以外のたとえばＡｌ（アルミニウム）を含んでいてもよい。第１導電部３２１および第２導電部３２２は、第１方向ｘに離隔する。第１導電部３２１は、第２導電部３２２の第１方向ｘのｘ１側に位置する。第１導電部３２１および第２導電部３２２はそれぞれ、たとえば平面視矩形状である。第１導電部３２１および第２導電部３２２は、第１導通部材５および第２導通部材６とともに、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂによってスイッチングされる主回路電流の経路を構成する。

[0030] 第１導電部３２１は、第１主面３０１Ａを有する。第１主面３０１Ａは、厚さ方向ｚのｚ１側を向く平面である。第１導電部３２１の第１主面３０１Ａには、第１導電性接合材１９Ａを介して複数の第１半導体素子１０Ａがそれぞれ接合されている。第２導電部３２２は、第２主面３０１Ｂを有する。第２主面３０１Ｂは、厚さ方向ｚのｚ１側を向く平面である。第２導電部３２２の第２主面３０１Ｂには、第２導電性接合材１９Ｂを介して複数の第２半導体素子１０Ｂが接合されている。第１導電性接合材１９Ａおよび第２導電性接合材１９Ｂの構成材料は特に限定されず、たとえば、はんだ、Ａｇ（銀）等の金属を含む金属ペースト材、あるいは、Ａｇ（銀）等の金属を含む焼結金属などである。第１導電部３２１および第２導電部３２２の厚さ方向ｚの寸法は、たとえば０．１ｍｍ以上１．５ｍｍ以下である。

[0031] 第１裏面金属層３３Ａは、第１絶縁層３１Ａの下面（厚さ方向ｚのｚ２側を向く面）に形成されている。第１裏面金属層３３Ａの構成材料は、第１主面金属層３２Ａの構成材料と同じである。第１裏面金属層３３Ａは、第１裏面３０２Ａおよび複数の第１凹部３０３Ａを有する。第１裏面３０２Ａは、厚さ方向ｚのｚ２側を向く平面である。第１裏面３０２Ａは、封止樹脂８から露出する。第１裏面金属層３３Ａは、平面視において、第１導電部３２１および第２導電部３２２の双方に重なる。

[0032] 複数の第１凹部３０３Ａは、図１２、図１３および図２２に示すように、各々が第１裏面３０２Ａから、厚さ方向ｚのｚ１側に凹んでいる。本実施形態においては、複数の第１凹部３０３Ａは、第１方向ｘに配列されている。また、本実施形態の第１凹部３０３Ａは、第２方向ｙに延びる溝である。

[0033] 第１放熱部材２Ａ：

第１放熱部材２Ａは、図２、図６、図１０～図１４および図１７～図２２に示すように、第１基板３Ａ（第１裏面金属層３３Ａ）の厚さ方向ｚのｚ２側に配置されている。第１放熱部材２Ａは、複数の第１基部２１Ａ、複数の第１起立部２２Ａおよび複数の第１連結部２３Ａを有する。第１放熱部材２Ａの材質は何ら限定されず、たとえば金属板材料を用いて形成されている。当該金属板材料は、たとえばＣｕ（銅）、ＡｌＩ（アルミニウム）、ステンレス等の金属、またはこれらの合金等を含む。

[0034] 複数の第１基部２１Ａは、厚さ方向ｚのｚ１側に位置している。複数の第１基部２１Ａは、複数の第１凹部３０３Ａに個別に収容されている。第１基部２１Ａは、第１凹部３０３Ａ内において、第１裏面金属層３３Ａに接合されている。第１基部２１Ａを第１裏面金属層３３Ａに接合する手法は、何ら限定されず、レーザ溶接等の溶接手法、ろう付け等の接合部を用いた手法、超音波接合または固相拡散接合等の手法、などを適宜選択可能である。図２２に示す例では、第１基部２１Ａは、第１裏面金属層３３Ａにレーザ接合によって接合されている。この場合、第１基部２１Ａと第１裏面金属層３３Ａとの一部ずつが溶融した後に固体化した溶接部Ｍが形成される。本実施形態

においては、第１基部２１Ａの厚さ方向ｚの厚さは、第１凹部３０３Ａの厚さ方向ｚの深さよりも薄い。第１基部２１Ａの形状は何ら限定されず、本実施形態においては、第２方向ｙに延びる帯状である。また、第１基部２１Ａは、第１凹部３０３Ａに嵌合する大きさおよび形状であってもよいし、第１凹部３０３Ａに対して若干小さい大きさであってもよい。

[0035] 複数の第１起立部２２Ａは、複数の第１基部２１Ａの第１方向ｘの両端に個別に繋がっており、厚さ方向ｚに沿って起立している。第１起立部２２Ａは、第１裏面３０２Ａよりも厚さ方向ｚのｚ２側に突出している。本実施形態においては、第１起立部２２Ａの第２方向ｙの長さと第１基部２１Ａの第２方向ｙの長さとは、同じ（あるいは略同じ）である。第１起立部２２Ａは、たとえば第２方向ｙに延びる帯状である。

[0036] 複数の第１連結部２３Ａは、第１方向ｘにおいて隣り合う第１起立部２２Ａの厚さ方向ｚのｚ２側端どうしを連結している。本実施形態の第１連結部２３Ａの第２方向ｙの長さと第１起立部２２Ａの第２方向ｙの長さとは、同じ（あるいは略同じ）である。第１連結部２３Ａの厚さ方向ｚから視た形状は何ら限定されず、本実施形態においては、帯状である。また、第１連結部２３Ａの第２方向ｙから視た形状は何ら限定されず、図示された第１方向ｘに沿った平坦形状であってもよいし、厚さ方向ｚのｚ２側に膨出するドーム状または山形状であってもよい。

[0037] 第１端子４１、第２端子４２、第３端子４３、第４端子４４：

第１端子４１、第２端子４２、複数の第３端子４３、および第４端子４４はそれぞれ、板状の金属板からなる。この金属板は、たとえばＣｕ（銅）またはＣｕ（銅）合金を含む。図１～図５、図８、図９および図１１に示す例では、半導体装置Ａ１は、１つずつの第１端子４１、第２端子４２および第４端子４４と、２つの第３端子４３とを備えているが、各端子の個数は何ら限定されない。

[0038] 第１端子４１、第２端子４２および第４端子４４には、電力変換対象となる直流電圧が入力される。第４端子４４は正極（Ｐ端子）であり、第１端子

４１および第２端子４２はそれぞれ負極（Ｎ端子）である。複数の第３端子４３から、第１半導体素子１０Ａおよび第２半導体素子１０Ｂにより電力変換された交流電圧が出力される。第１端子４１、第２端子４２、複数の第３端子４３、および第４端子４４はそれぞれ、封止樹脂８に覆われた部分と封止樹脂８から露出した部分とを含む。

[0039] 第４端子４４は、図１４に示すように、第１導電部３２１に導通接合されている。導通接合の手法は何ら限定されず、超音波接合、レーザ接合、溶接等の手法、あるいははんだ、金属ペースト、銀焼結体等を用いた手法、等が適宜採用される。第４端子４４は、図８、図９などに示すように、複数の第１半導体素子１０Ａおよび第１導電部３２１に対して、第１方向ｘのｘ１側に位置する。第４端子４４は、第１導電部３２１に導通し、かつ、第１導電部３２１を介して、各第１半導体素子１０Ａの裏面電極１５（ドレイン電極）に導通する。

[0040] 第１端子４１と第２端子４２とは、第２導通部材６に導通している。本実施形態においては、第１端子４１と第２導通部材６とは、一体的に形成されている。第１端子４１と第２導通部材６とが一体的に形成されているとは、たとえば単一の金属板材料に対して切断加工および折り曲げ加工等を施すことによって形成されており、互いを接合するための接合材等を含まない構成をいう。また、本実施形態においては、第２端子４２と第２導通部材６とは、一体的に形成されている。なお、第１端子４１および第２端子４２は、第２導通部材６と導通する構成であればよく、本実施形態とは異なり、互いを接合する接合部を有する構成であってもよい。第１端子４１および第２端子４２はそれぞれ、図５、図８などに示すように、複数の第１半導体素子１０Ａおよび第１導電部３２１に対して、第１方向ｘのｘ１側に位置する。第１端子４１および第２端子４２はそれぞれ、第２導通部材６に導通し、かつ、第２導通部材６を介して、各第２半導体素子１０Ｂの第２主面電極１２（ソース電極）に導通する。

[0041] 図１～図５および図１１などに示すように、第１端子４１、第２端子４２

および第４端子４４はそれぞれ、半導体装置Ａ１において、封止樹脂８から第１方向ｘのｘ１側に突き出ている。第１端子４１、第２端子４２および第４端子４４は、互いに離隔している。第１端子４１および第２端子４２は、第２方向ｙにおいて第４端子４４を挟んで互いに反対側に位置する。第１端子４１は、第４端子４４の第２方向ｙのｙ１側に位置し、第２端子４２は、第４端子４４の第２方向ｙのｙ２側に位置する。第１端子４１、第２端子４２および第４端子４４は、第２方向ｙに視て互いに重なる。

[0042] ２つの第３端子４３はそれぞれ、図８、図９および図１３から理解されるように、第２導電部３２２に導通接合されている。導通接合の手法は何ら限定されず、超音波接合、レーザ接合、溶接等の手法、あるいははんだ、金属ペースト、銀焼結体等を用いた手法、等が適宜採用される。２つの第３端子４３はそれぞれ、図８などに示すように、複数の第２半導体素子１０Ｂおよび第２導電部３２２に対して、第１方向ｘのｘ２側に位置する。各第３端子４３は、第２導電部３２２に導通し、かつ、第２導電部３２２を介して、各第２半導体素子１０Ｂの裏面電極１５（ドレイン電極）に導通する。なお、第３端子４３の数は、２つに限定されず、たとえば１つであってもよいし、３つ以上であってもよい。たとえば、第３端子４３が１つである場合、第２導電部３２２の第２方向ｙにおける中央部分につながっていることが望ましい。

[0043] 複数の制御端子４５はそれぞれ、各第１半導体素子１０Ａおよび各第２半導体素子１０Ｂを制御するためのピン状の端子である。複数の制御端子４５は、複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄを含む。複数の第１制御端子４６Ａ～４６Ｅは、各第１半導体素子１０Ａの制御などに用いられる。複数の第２制御端子４７Ａ～４７Ｄは、各第２半導体素子１０Ｂの制御などに用いられる。

[0044] 第１制御端子４６Ａ～４６Ｅ：

複数の第１制御端子４６Ａ～４６Ｅは、第２方向ｙに間隔を隔てて配置されている。各第１制御端子４６Ａ～４６Ｅは、図８、図１４および図２１な

どに示すように、制御端子支持体４８（後述の第１支持部４８Ａ）を介して、第１導電部３２１に支持される。各第１制御端子４６Ａ～４６Ｅは、図５および図８に示すように、第１方向ｘにおいて、複数の第１半導体素子１０Ａと、第１端子４１、第２端子４２および第４端子４４との間に位置する。

[0045] 第１制御端子４６Ａは、複数の第１半導体素子１０Ａの駆動信号入力用の端子（ゲート端子）である。第１制御端子４６Ａには、複数の第１半導体素子１０Ａを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。

[0046] 第１制御端子４６Ｂは、複数の第１半導体素子１０Ａのソース信号検出用の端子（ソースセンス端子）である。第１制御端子４６Ｂから、複数の第１半導体素子１０Ａの各第２主面電極１２（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。

[0047] 第１制御端子４６Ｃおよび第１制御端子４６Ｄは、サーミスタ１７に導通する端子である。

[0048] 第１制御端子４６Ｅは、複数の第１半導体素子１０Ａのドレイン信号検出用の端子（ドレインセンス端子）である。第１制御端子４６Ｅから、複数の第１半導体素子１０Ａの各裏面電極１５（ドレイン電極）に印加される電圧（ドレイン電流に対応した電圧）が検出される。

[0049] 複数の第２制御端子４７Ａ～４７Ｄは、第２方向ｙに間隔を隔てて配置されている。各第２制御端子４７Ａ～４７Ｄは、図８および図１４などに示すように、制御端子支持体４８（後述の第２支持部４８Ｂ）を介して、第２導電部３２２に支持される。各第２制御端子４７Ａ～４７Ｄは、図５および図８に示すように、第１方向ｘにおいて、複数の第２半導体素子１０Ｂと２つの第３端子４３との間に位置する。

[0050] 第２制御端子４７Ａは、複数の第２半導体素子１０Ｂの駆動信号入力用の端子（ゲート端子）である。第２制御端子４７Ａには、複数の第２半導体素子１０Ｂを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。第２制御端子４７Ｂは、複数の第２半導体素子１０Ｂのソー

ス信号検出用の端子（ソースセンス端子）である。第２制御端子４７Ｂから、複数の第２半導体素子１０Ｂの各第２主面電極１２（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。第２制御端子４７Ｃおよび第２制御端子４７Ｄは、サーミスタ１７に導通する端子である。

[0051] 複数の制御端子４５（複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄ）はそれぞれ、ホルダ４５１および金属ピン４５２を含む。

[0052] ホルダ４５１は、導電性材料からなる。ホルダ４５１は、図１５、図１６に示すように、導電性接合材４５９を介して、制御端子支持体４８（後述の第１金属層４８２）に接合されている。ホルダ４５１は、筒状部、上端鍔部および下端鍔部を含む。上端鍔部は、筒状部の上方につながり、下端鍔部は、筒状部の下方につながる。ホルダ４５１のうちの少なくとも上端鍔部および筒状部に、金属ピン４５２が挿通されている。ホルダ４５１は、封止樹脂８（後述の第２突出部８５２）に覆われている。

[0053] 金属ピン４５２は、厚さ方向ｚに延びる棒状部材である。金属ピン４５２は、ホルダ４５１に圧入されることで支持されている。金属ピン４５２は、少なくともホルダ４５１を介して、制御端子支持体４８（後述の第１金属層４８２）に導通する。図１５、図１６に示す例のように、金属ピン４５２の下端（厚さ方向ｚのｚ２側の端部）がホルダ４５１の挿通孔内で導電性接合材４５９に接している場合には、金属ピン４５２は、導電性接合材４５９を介して、制御端子支持体４８に導通する。

[0054] 制御端子支持体４８：

制御端子支持体４８は、複数の制御端子４５を支持する。制御端子支持体４８は、厚さ方向ｚにおいて、第１主面３０１Ａおよび第２主面３０１Ｂと複数の制御端子４５との間に介在する。

[0055] 制御端子支持体４８は、第１支持部４８Ａおよび第２支持部４８Ｂを含む。第１支持部４８Ａは、第１導電部３２１上に配置され、複数の制御端子４５のうちの複数の第１制御端子４６Ａ～４６Ｅを支持する。第１支持部４８

Ａは、図１５に示すように、接合材４９を介して、第１導電部３２１に接合されている。接合材４９は、導電性でも絶縁性でもよいが、たとえばはんだが用いられる。第２支持部４８Ｂは、第２導電部３２２上に配置され、複数の制御端子４５のうちの複数の第２制御端子４７Ａ～４７Ｄを支持する。第２支持部４８Ｂは、図１６に示すように、接合材４９を介して、第２導電部３２２に接合されている。

[0056] 制御端子支持体４８（第１支持部４８Ａおよび第２支持部４８Ｂのそれぞれ）は、たとえばＤＢＣ（Direct Bonded Copper）基板で構成される。制御端子支持体４８は、互いに積層された絶縁層４８１、第１金属層４８２および第２金属層４８３を有する。

[0057] 絶縁層４８１は、たとえばセラミックスからなる。絶縁層４８１は、たとえば平面視矩形状である。

[0058] 第１金属層４８２は、図１５、図１６などに示すように、絶縁層４８１の上面に形成されている。各制御端子４５は、第１金属層４８２上に立設されている。第１金属層４８２は、たとえばＣｕ（銅）またはＣｕ（銅）合金を含む。図８などに示すように、第１金属層４８２は、第１部分４８２Ａ、第２部分４８２Ｂ、第３部分４８２Ｃ、第４部分４８２Ｄ、第５部分４８２Ｅおよび第６部分４８２Ｆを含む。第１部分４８２Ａ、第２部分４８２Ｂ、第３部分４８２Ｃ、第４部分４８２Ｄ、第５部分４８２Ｅおよび第６部分４８２Ｆは、互いに離隔し、絶縁されている。

[0059] 第１部分４８２Ａは、複数のワイヤ７１が接合され、各ワイヤ７１を介して、各第１半導体素子１０Ａ（各第２半導体素子１０Ｂ）の第１主面電極１１（ゲート電極）に導通する。第１部分４８２Ａと第６部分４８２Ｆとは、複数のワイヤ７３が接続されている。これにより、第６部分４８２Ｆは、ワイヤ７３およびワイヤ７１を介して、各第１半導体素子１０Ａ（各第２半導体素子１０Ｂ）の第１主面電極１１（ゲート電極）に導通する。図８に示すように、第１支持部４８Ａの第６部分４８２Ｆには、第１制御端子４６Ａが接合されており、第２支持部４８Ｂの第６部分４８２Ｆには、第２制御端子

４７Ａが接合されている。

[0060] 第２部分４８２Ｂは、複数のワイヤ７２が接合され、各ワイヤ７２を介して、各第１半導体素子１０Ａ（各第２半導体素子１０Ｂ）の第３主面電極１３（ソースセンス電極）に導通する。図８に示すように、第１支持部４８Ａの第２部分４８２Ｂには、第１制御端子４６Ｂが接合されており、第２支持部４８Ｂの第２部分４８２Ｂには、第２制御端子４７Ｂが接合されている。

[0061] 第３部分４８２Ｃおよび第４部分４８２Ｄは、サーミスタ１７が接合されている。図８に示すように、第１支持部４８Ａの第３部分４８２Ｃおよび第４部分４８２Ｄには、第１制御端子４６Ｃ，４６Ｄが接合されており、第２支持部４８Ｂの第３部分４８２Ｃおよび第４部分４８２Ｄには、第２制御端子４７Ｃ，４７Ｄが接合されている。

[0062] 第１支持部４８Ａの第５部分４８２Ｅは、ワイヤ７４が接合され、ワイヤ７４を介して、第１導電部３２１に導通する。図８に示すように、第１支持部４８Ａの第５部分４８２Ｅには、第１制御端子４６Ｅが接合されている。第２支持部４８Ｂの第５部分４８２Ｅは、他の構成部位とは導通していない。上記の各ワイヤ７１～７４は、たとえばボンディングワイヤである。各ワイヤ７１～７４の構成材料は、たとえばＡｕ（金）、ＡＩ（アルミニウム）あるいはＣｕ（銅）のいずれかを含む。

[0063] 第２金属層４８３は、図１５、図１６などに示すように、絶縁層４８１の下面に形成されている。第１支持部４８Ａの第２金属層４８３は、図１５に示すように、接合材４９を介して、第１導電部３２１に接合される。第２支持部４８Ｂの第２金属層４８３は、図１６に示すように、接合材４９を介して、第２導電部３２２に接合される。

[0064] 第１導通部材５、第２導通部材６：

第１導通部材５および第２導通部材６は、第１導電部３２１および第２導電部３２２とともに、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂによってスイッチングされる主回路電流の経路を構成する。第１導通部材５および第２導通部材６は、第１主面３０１Ａおよび第２主面３０

１Ｂから厚さ方向ｚのｚ１側に離隔し、かつ、平面視において第１主面３０１Ａおよび第２主面３０１Ｂに重なる。本実施形態では、第１導通部材５および第２導通部材６はそれぞれ、金属製の板材により構成される。当該金属は、たとえばＣｕ（銅）またはＣｕ（銅）合金を含む。具体的には、第１導通部材５および第２導通部材６は、適宜折り曲げられた金属製の板材である。

[0065] 第１導通部材５は、各第１半導体素子１０Ａの第２主面電極１２（ソース電極）と第２導電部３２２とに接続され、各第１半導体素子１０Ａの第２主面電極１２と第２導電部３２２とを導通させる。第１導通部材５は、複数の第１半導体素子１０Ａによってスイッチングされる主回路電流の経路を構成する。第１導通部材５は、図７および図８に示すように、主部５１、複数の第１接合部５２および複数の第２接合部５３を含む。

[0066] 主部５１は、第１方向ｘにおいて、複数の第１半導体素子１０Ａと第２導電部３２２との間に位置し、平面視において第２方向ｙに延びる帯状の部位である。主部５１は、平面視において第１導電部３２１および第２導電部３２２の双方に重なり、厚さ方向ｚにおいて第１主面３０１Ａおよび第２主面３０１Ｂから厚さ方向ｚのｚ１側に離隔している。図１７などに示すように、主部５１は、後述する第２導通部材６の第３経路部６６および第４経路部６７に対して厚さ方向ｚのｚ２側に位置し、第３経路部６６および第４経路部６７よりも第１主面３０１Ａおよび第２主面３０１Ｂに近接する位置にある。

[0067] 本実施形態において、主部５１は、第１主面３０１Ａおよび第２主面３０１Ｂと平行に配置されている。

[0068] 図８などに示すように、主部５１は、第２方向ｙにおいて複数の第１半導体素子１０Ａが配置された領域に対応して一連に延びている。本実施形態では、図７、図８、図１４などに示すように、主部５１には、複数の第１開口５１４が形成される。複数の第１開口５１４はそれぞれ、たとえば厚さ方向ｚ（主部５１の板厚方向）に貫通する貫通孔である。複数の第１開口５１４

は、第２方向ｙに間隔を隔てて並ぶ。複数の第１開口５１４は、複数の第１半導体素子１０Ａそれぞれに対応して設けられる。本実施形態では、主部５１には４つの第１開口５１４が設けられており、これら第１開口５１４と複数（４つ）の第１半導体素子１０Ａとは、第２方向ｙにおける位置が互いに等しい。

[0069] 本実施形態では、図８、図１４などに示すように、各第１開口５１４は、平面視において、第１導電部３２１と第２導電部３２２との間の隙間に重なる。複数の第１開口５１４は、封止樹脂８を形成するために流動性の樹脂材料を注入する際に、主部５１（第１導通部材５）の付近において上側（厚さ方向ｚのｚ１側）と下側（厚さ方向ｚのｚ２側）との間で樹脂材料を流動しやすくするために形成される。

[0070] 図８などに示すように、複数の第１接合部５２および複数の第２接合部５３はそれぞれ、主部５１につながっており、複数の第１半導体素子１０Ａに対応して配置される。具体的には、各第１接合部５２は、主部５１に対して第１方向ｘのｘ１側に位置している。各第２接合部５３は、主部５１に対して第１方向ｘのｘ２側に位置している。図１５に示すように、各第１接合部５２とこれに対応するいずれかの第１半導体素子１０Ａの第２主面電極１２とは、導電性接合材５９を介して接合される。各第２接合部５３と第２導電部３２２とは、導電性接合材５９を介して接合される。導電性接合材５９の構成材料は特に限定されず、たとえばはんだ、金属ペースト材、あるいは、焼結金属などである。本実施形態においては、第１接合部５２は、第２方向ｙに離隔した２つの部分を有する。これらの２つの部分は、第１半導体素子１０Ａの第２主面電極１２のゲートフィンガー１２１を挟んで、第２方向ｙの両側において第２主面電極１２に接合されている。

[0071] 第２導通部材６は、各第２半導体素子１０Ｂの第２主面電極１２（ソース電極）と第１端子４１および第２端子４２とを導通させる。第２導通部材６は、第１端子４１および第２端子４２と一体的に形成されている。第２導通部材６は、複数の第２半導体素子１０Ｂによってスイッチングされる主回路

電流の経路を構成する。第２導通部材６は、図３、図５～図７、図１３、図１４、図１７～図１９に示すように、複数の第３接合部６１、第１経路部６４、第２経路部６５、複数の第３経路部６６および第４経路部６７を含む。また、図示された例においては、第２導通部材６は、第１段差部６０２および第２段差部６０３を含む。

[0072] 複数の第３接合部６１は、複数の第２半導体素子１０Ｂに個別に接合される部位である。各第３接合部６１と各第２半導体素子１０Ｂの第２主面電極１２とは、導電性接合材６９を介して接合される。導電性接合材６９の構成材料は特に限定されず、たとえばはんだ、金属ペースト材、あるいは、焼結金属などである。本実施形態において、第３接合部６１は、２つの平坦部６１１および２つの第１傾斜部６１２を有する。

[0073] ２つの平坦部６１１は、第２方向ｙに並んでいる。２つの平坦部６１１は、第２方向ｙに互いに離隔している。平坦部６１１の形状は何ら限定されず、図示された例においては、矩形状である。２つの平坦部は、第２半導体素子１０Ｂの第２主面電極１２のゲートフィンガー１２１を挟んで、第２方向ｙの両側において第２主面電極１２に接合されている。

[0074] ２つの第１傾斜部６１２は、２つの平坦部６１１の第２方向ｙの外側に繋がる。すなわち、第２方向ｙのｙ１側に位置する第１傾斜部６１２は、第２方向ｙのｙ１側に位置する平坦部６１１に対して第２方向ｙのｙ１側に繋がっている。また、第２方向ｙのｙ２側に位置する第１傾斜部６１２は、第２方向ｙのｙ２側に位置する平坦部６１１に対して第２方向ｙのｙ２側に繋がっている。第１傾斜部６１２は、第２方向ｙにおいて平坦部６１１から離隔するほど厚さ方向ｚのｚ１側に位置するように傾斜している。

[0075] 第１経路部６４は、複数の第３接合部６１と第１端子４１との間に介在している。図示された例においては、第１経路部６４は、第１段差部６０２を介して第１端子４１に繋がっている。第１経路部６４は、平面視において、第１導電部３２１に重なる。第１経路部６４は、全体として第１方向ｘに延びる形状である。

[0076] 第１経路部６４は、第１帯状部６４１および第１延出部６４３を含む。第１帯状部６４１は、第１端子４１に対して第１方向ｘのｘ２側に位置し、第１主面３０１Ａに対して平行（あるいは略平行）である。第１帯状部６４１は、全体として、第１方向ｘに延びる形状である。図示された例においては、第１帯状部６４１は、凹部６４９を有する。凹部６４９は、第１帯状部６４１の一部が、第２方向ｙのｙ１側に凹んだ部位である。図５においては、凹部６４９を通して第１金属部３５が現れている。

[0077] 第１延出部６４３は、第１帯状部６４１の第２方向ｙのｙ１側の側端から、厚さ方向ｚのｚ２側に延出している。第１延出部６４３は、第１導電部３２１から離隔している。図示された例においては、第１延出部６４３は、厚さ方向ｚに沿った形状であり、第１方向ｘを長手方向とする長矩形状である。なお、第１経路部６４は、第１延出部６４３を有さない構成であってもよい。

[0078] 第２経路部６５は、複数の第３接合部６１と第２端子４２との間に介在している。図示された例においては、第２経路部６５は、第２段差部６０３を介して第２端子４２に繋がっている。第２経路部６５は、平面視において、第１導電部３２１に重なる。第２経路部６５は、全体として第１方向ｘに延びる形状である。

[0079] 第２経路部６５は、第２帯状部６５１および第２延出部６５３を含む。第２帯状部６５１は、第２端子４２に対して第１方向ｘのｘ２側に位置し、第１主面３０１Ａに対して平行（あるいは略平行）である。第２帯状部６５１は、全体として、第１方向ｘに延びる形状である。図示された例においては、第２帯状部６５１は、凹部６５９を有する。凹部６５９は、第２帯状部６５１の一部が、第２方向ｙのｙ２側に凹んだ部位である。図５においては、凹部６５９を通して第２金属部３６が現れている。

[0080] 第２延出部６５３は、第２帯状部６５１の第２方向ｙのｙ２側の側端から、厚さ方向ｚのｚ２側に延出している。第２延出部６５３は、第１導電部３２１から離隔している。図示された例においては、第２延出部６５３は、厚

さ方向ｚに沿った形状であり、第１方向ｘを長手方向とする長矩形状である。なお、第２経路部６５は、第２延出部６５３を有さない構成であってもよい。

[0081] 複数の第３経路部６６は、複数の第３接合部６１に個別に繋がっている。各第３経路部６６は、第１方向ｘに延びた形状であり、第２方向ｙに互いに離隔して配列されている。複数の第３経路部６６の個数は何ら限定されず、図示された例においては、５つの第３経路部６６が配置されている。各第３経路部６６は、第２方向ｙにおいて、複数の第２半導体素子１０Ｂの間に位置するように、または複数の第２半導体素子１０Ｂよりも第２方向ｙにおける外側に位置するように配置されている。

[0082] 第２方向ｙの両外側に位置する２つの第３経路部６６には、凹部６６９が形成されている。凹部６６９は、第２方向ｙの内側から外側に向かって凹んでいる。図示された例においては、２つの第３経路部６６に１つずつの凹部６６９が形成されている。図５において、これらの凹部６６９を通して、第２導電部３２２が現れている。

[0083] 本実施形態においては、第２方向ｙに隣り合う２つの第３経路部６６の間に、１つの第３接合部６１が配置されている。１つの第３接合部６１において、第２方向ｙのｙ１側に位置する第１傾斜部６１２は、第２方向ｙに隣り合う２つの第３経路部６６のうち第２方向ｙのｙ１側に位置する第３経路部６６に繋がっている。１つの第３接合部６１において、第２方向ｙのｙ２側に位置する第１傾斜部６１２は、第２方向ｙに隣り合う２つの第３経路部６６のうち第２方向ｙのｙ２側に位置する第３経路部６６に繋がっている。

[0084] 第４経路部６７は、複数の第３経路部６６の第１方向ｘのｘ１側の端に繋がっている。第４経路部６７は、第２方向ｙに長く延びる形状である。第４経路部６７は、第１経路部６４の第１帯状部６４１および第２経路部６５の第２帯状部６５１の第１方向ｘのｘ２側の端に繋がっている。図示された例においては、第４経路部６７の第２方向ｙのｙ１側の端に第１経路部６４が繋がっている。また、第４経路部６７の第２方向ｙのｙ２側の端に第２経路

部６５が繋がっている。

[0085] 封止樹脂８：

封止樹脂８は、複数の第１半導体素子１０Ａと、複数の第２半導体素子１０Ｂと、第１基板３Ａ（第１裏面３０２Ａを除く）と、第１端子４１、第２端子４２、複数の第３端子４３、および第４端子４４の一部ずつと、複数の制御端子４５の一部ずつと、制御端子支持体４８と、第１導通部材５と、第２導通部材６と、複数のワイヤ７１～ワイヤ７４と、をそれぞれ覆っている。封止樹脂８は、たとえば黒色のエポキシ樹脂で構成される。封止樹脂８は、たとえばモールド成形により形成される。封止樹脂８は、たとえば第１方向ｘの寸法が３５ｍｍ～６０ｍｍ程度であり、たとえば第２方向ｙの寸法が３５ｍｍ～５０ｍｍ程度であり、たとえば厚さ方向ｚの寸法が４ｍｍ～１５ｍｍ程度である。これらの寸法は、各方向に沿う最大部分の大きさである。封止樹脂８は、樹脂主面８１、樹脂裏面８２および複数の樹脂側面８３１～８３４を有する。

[0086] 樹脂主面８１と樹脂裏面８２とは、図１０、図１３および図１９などに示すように、厚さ方向ｚに離隔する。樹脂主面８１は、厚さ方向ｚのｚ１側を向き、樹脂裏面８２は、厚さ方向ｚのｚ２側を向く。樹脂主面８１から複数の制御端子４５（複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄ）が突き出ている。樹脂裏面８２は、図１１に示すように、平面視において第１基板３Ａの第１裏面３０２Ａ（第１裏面金属層３３Ａの下面）を囲む枠状である。第１基板３Ａの第１裏面３０２Ａは、樹脂裏面８２から露出し、たとえば樹脂裏面８２と面一である。複数の樹脂側面８３１～８３４はそれぞれ、樹脂主面８１および樹脂裏面８２の双方につながり、かつ、厚さ方向ｚにおいてこれらに挟まれている。図４などに示すように、樹脂側面８３１と樹脂側面８３２とは第１方向ｘに離隔する。樹脂側面８３１は第１方向ｘのｘ２側を向き、樹脂側面８３２は、第１方向ｘのｘ１側を向く。樹脂側面８３１から２つの第３端子４３が突き出ており、樹脂側面８３２から第１端子４１、第２端子４２および第４端子４４が突き出てい

る。図４などに示すように、樹脂側面８３３と樹脂側面８３４とは、第２方向ｙに離隔する。樹脂側面８３３は、第２方向ｙのｙ２側を向き、樹脂側面８３４は、第２方向ｙのｙ１側を向く。

[0087] 樹脂側面８３２には、図４に示すように、複数の凹部８３２ａが形成されている。各凹部８３２ａは、平面視において第１方向ｘに窪んだ部位である。複数の凹部８３２ａは、平面視において第１端子４１と第４端子４４との間に形成されたものと、第２端子４２と第４端子４４との間に形成されたものとがある。複数の凹部８３２ａは、第１端子４１と第４端子４４との樹脂側面８３２に沿う沿面距離、および、第２端子４２と第４端子４４との樹脂側面８３２に沿う沿面距離を大きくするために設けられている。

[0088] 封止樹脂８は、図１３および図１４などに示すように、複数の第１突出部８５１、複数の第２突出部８５２および樹脂空隙部８６を有する。

[0089] 複数の第１突出部８５１はそれぞれ、樹脂主面８１から厚さ方向ｚに突出している。複数の第１突出部８５１は、平面視において封止樹脂８の四隅付近に配置されている。各第１突出部８５１の先端（厚さ方向ｚのｚ１側の端部）には、第１突出端面８５１ａが形成されている。複数の第１突出部８５１における各第１突出端面８５１ａは、樹脂主面８１と平行（あるいは略平行）であり、かつ、同一平面（ｘ－ｙ平面）上にある。各第１突出部８５１は、たとえば有底中空の円錐台状である。複数の第１突出部８５１は、半導体装置Ａ１によって生成された電源を利用する機器において、その機器が有する制御用の回路基板などに半導体装置Ａ１が搭載される際に、スペーサーとして利用される。複数の第１突出部８５１は、それぞれ、凹部８５１ｂと、当該凹部８５１ｂに形成された内壁面８５１ｃとを有する。各第１突出部８５１の形状は柱状であればよく、円柱状であることが好ましい。凹部８５１ｂの形状は円柱状であって、平面視において内壁面８５１ｃは単一の真円状であることが好ましい。

[0090] また、封止樹脂８は、溝部８９を有する。溝部８９は、樹脂裏面８２から厚さ方向ｚのｚ１側に凹む部分である。溝部８９は、樹脂裏面８２を第２方

向ｙに横断している。図示された例においては、封止樹脂８は、２つの溝部８９を有する。２つの溝部８９は、第１方向ｘに離れて配置されている。２つの溝部８９の間には、第１裏面金属層３３Ａ（第１裏面３０２Ａ）が位置している。

[0091] 半導体装置Ａ１は、制御用の回路基板などに対して、ねじ止めなどの方法によって機械的に固定される場合がある。この場合には、複数の第１突出部８５１における凹部８５１ｂの内壁面８５１ｃに、めねじのねじ山を形成することができる。複数の第１突出部８５１における凹部８５１ｂにインサートナットを埋め込んでもよい。

[0092] 複数の第２突出部８５２は、図１４などに示すように、樹脂主面８１から厚さ方向ｚに突出している。複数の第２突出部８５２は、平面視において複数の制御端子４５に重なる。複数の制御端子４５の各金属ピン４５２は、各第２突出部８５２から突き出ている。各第２突出部８５２は、円錐台状である。第２突出部８５２は、各制御端子４５において、ホルダ４５１と金属ピン４５２の一部とを覆う。

[0093] 図２３および図２４に示すように、電力変換ユニットＢ１は、半導体装置Ａ１および冷却装置９を備える。

[0094] 冷却装置９は、半導体装置Ａ１の厚さ方向ｚのｚ２側に配置されている。冷却装置９は、筐体９１を有する。

[0095] 筐体９１は、金属または樹脂等からなる箱状の部材である。筐体９１は、第１放熱部材２Ａを収容している。本実施形態においては、筐体９１は、シール材９１９を介して半導体装置Ａ１に取り付けられている。シール材９１９は、筐体９１の端部と封止樹脂８の樹脂裏面８２とに挟まれており、筐体９１の内部空間の気密状態を保つ。本実施形態においては、筐体９１に溝部９１１が形成されている。溝部９１１は、厚さ方向ｚから視て環状であり、シール材９１９の一部を収容している。

[0096] 筐体９１には、冷却媒体Ｃｍが満たされる。筐体９１内において、冷却媒体Ｃｍが流動する。本実施形態においては、冷却装置９は、供給部９２およ

び排出部９３を有する。供給部９２および排出部９３は、筐体９１の第２方向ｙの両側に分かれて取り付けられている。供給部９２からは、冷却媒体Ｃｍが筐体９１に供給される。排出部９３からは、筐体９１を流動した冷却媒体Ｃｍが排出される。これにより、筐体９１内においては、冷却媒体Ｃｍが第２方向ｙに流動する。なお、冷却媒体Ｃｍが第２方向ｙに流動するとは、第２方向ｙの流速成分のみが存在することを意味するものではなく、第１方向ｘおよび厚さ方向ｚの流速成分を含みつつ、第２方向ｙに冷却媒体Ｃｍが全体として移動する態様を含む。

[0097] 次に、本実施形態の作用について説明する。

[0098] 第１放熱部材２Ａは、複数の第１基部２１Ａと複数の第１起立部２２Ａとを有する。複数の第１起立部２２Ａは、第１裏面３０２Ａから厚さ方向ｚに突出しており、伝熱面積を拡大することができる。また、第１基部２１Ａは、第１凹部３０３Ａに収容されており、第１凹部３０３Ａ内において第１裏面金属層３３Ａと接合されている。これにより、第１基板３Ａ、複数の第１半導体素子１０Ａ、複数の第２半導体素子１０Ｂおよび封止樹脂８を形成した後に、第１放熱部材２Ａを第１基板３Ａに取り付ける際に、第１放熱部材２Ａを第１基板３Ａに対してより正確に位置決めすることができる。これにより、製造に要する手間を削減することが可能である。したがって、放熱効率の向上と製造時の省力化とを図ることができる。

[0099] 互いに金属からなる第１基部２１Ａおよび第１裏面金属層３３Ａをレーザ接合によって接合することにより、接合時に生じる熱を削減することが可能である。これにより、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂ等やこれらの導通経路が、意図しない損傷等を受けることを抑制することができる。

[0100] 第１放熱部材２Ａが複数の第１連結部２３Ａを有することにより、第１放熱部材２Ａは、第２方向ｙから視て矩形状の複数の水路を構成している。これにより、電力変換ユニットＢ１における放熱効率をさらに高めることができる。

[0101] 第１基部２１Ａ、第１起立部２２Ａおよび第１連結部２３Ａが第２方向ｙに延びる形状であることにより、第１裏面３０２Ａを第２方向ｙに横断するような複数の流路が構成されている。また、冷却装置９の供給部９２および排出部９３は、第２方向ｙの両側に配置されている。これにより、第１放熱部材２Ａに沿って冷却媒体Ｃｍを第２方向ｙに流動させ、半導体装置Ａ１の放熱効率を高めることができる。

[0102] 図２５～図２８は、本開示の他の実施形態を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。また、各実施形態における各部の構成は、技術的な矛盾を生じない範囲において相互に適宜組み合わせ可能である。

[0103] 第２実施形態：

図２５～図２７は、本開示の第２実施形態に係る半導体装置の放熱部材を示している。本実施形態の半導体装置Ａ２は、複数の第１放熱部材２Ａおよび複数の第２放熱部材２Ｂを備える点、および支持基板３の構成が、上述した実施形態と異なっている。

[0104] 図２６および図２７に示すように、本実施形態の第１裏面金属層３３Ａは、複数の第１凹部３０３Ａおよび複数の第２凹部３０３Ｂを有する。

[0105] 複数の第１凹部３０３Ａおよび複数の第２凹部３０３Ｂは、各々が第１裏面３０２Ａから、厚さ方向ｚのｚ１側に凹んでいる。本実施形態においては、複数の第１凹部３０３Ａは、第１方向ｘに配列されている。また、複数の第２凹部３０３Ｂは、第１方向ｘに配列されている。複数の第１凹部３０３Ａと複数の第２凹部３０３Ｂとは、第２方向ｙに交互に配列されている。また、第２方向ｙにおいて隣り合う第１凹部３０３Ａと第２凹部３０３Ｂとは、第１方向ｘにおける位置が互いにずれている。本実施形態の第１凹部３０３Ａおよび第２凹部３０３Ｂは、厚さ方向ｚから視て矩形であるが、それぞれの形状は何ら限定されない。

[0106] 複数の第１放熱部材２Ａおよび複数の第２放熱部材２Ｂは、第１基板３Ａ（第１裏面金属層３３Ａ）の厚さ方向ｚのｚ２側に配置されている。複数の

第１放熱部材２Ａと複数の第２放熱部材２Ｂとは、第２方向ｙにおいて交互に配置されている。複数の第１放熱部材２Ａは、半導体装置Ａ１における第１放熱部材２Ａと比べて、第２方向ｙの大きさが相対的に小さいことを除き、半導体装置Ａ１における第１放熱部材２Ａと同様の構成であってもよい。

[0107] 第２放熱部材２Ｂは、複数の第２基部２１Ｂ、複数の第２起立部２２Ｂおよび複数の第２連結部２３Ｂを有する。第１放熱部材２Ａの材質は何ら限定されず、たとえば金属板材料を用いて形成されている。当該金属板材料は、たとえばＣｕ（銅）、ＡＩ（アルミニウム）、ステンレス等の金属、またはこれらの合金等を含む。

[0108] 複数の第２基部２１Ｂは、厚さ方向ｚのｚ１側に位置している。複数の第２基部２１Ｂは、複数の第２凹部３０３Ｂに個別に収容されている。第２基部２１Ｂは、第２凹部３０３Ｂ内において、第１裏面金属層３３Ａに接合されている。第２基部２１Ｂを第１裏面金属層３３Ａに接合する手法は、何ら限定されず、レーザ溶接等の溶接手法、ろう付け等の接合部を用いた手法、超音波接合または固相拡散接合等の手法、などを適宜選択可能である。図示された例では、第２基部２１Ｂは、第１裏面金属層３３Ａにレーザ接合によって接合されている。この場合、第２基部２１Ｂと第１裏面金属層３３Ａとの一部ずつが溶融した後に固体化した溶接部Ｍが形成される。本実施形態においては、第２基部２１Ｂの厚さ方向ｚの厚さは、第２凹部３０３Ｂの厚さ方向ｚの深さよりも薄い。第２基部２１Ｂの形状は何ら限定されず、本実施形態においては、第２方向ｙに延びる帯状である。また、第２基部２１Ｂは、第２凹部３０３Ｂに嵌合する大きさおよび形状であってもよいし、第２凹部３０３Ｂに対して若干小さい大きさであってもよい。

[0109] 複数の第２起立部２２Ｂは、複数の第２基部２１Ｂの第１方向ｘの両端に個別に繋がっており、厚さ方向ｚに沿って起立している。第２起立部２２Ｂは、第１裏面３０２Ａよりも厚さ方向ｚのｚ２側に突出している。本実施形態においては、第２起立部２２Ｂの第２方向ｙの長さと第２基部２１Ｂの第２方向ｙの長さとは、同じ（あるいは略同じ）である。第２起立部２２Ｂは

、たとえば第２方向ｙに延びる帯状である。

[0110] 複数の第２連結部２３Ｂは、第１方向ｘにおいて隣り合う第２起立部２２Ｂの厚さ方向ｚのｚ２側端どうしを連結している。本実施形態の第２連結部２３Ｂの第２方向ｙの長さと第２起立部２２Ｂの第２方向ｙの長さとは、同じ（あるいは略同じ）である。第２連結部２３Ｂの厚さ方向ｚから視た形状は何ら限定されず、本実施形態においては、帯状である。また、第２連結部２３Ｂの第２方向ｙから視た形状は何ら限定されず、図示された第１方向ｘに沿った平坦形状であってもよいし、厚さ方向ｚのｚ２側に膨出するドーム状または山形状であってもよい。

[0111] 第２方向ｙにおいて隣り合う第１凹部３０３Ａと第２凹部３０３Ｂとの第１方向ｘにおける位置が互いにずれていることにより、第２方向ｙにおいて隣り合う第１連結部２３Ａと第２連結部２３Ｂとの第１方向ｘにおける位置が、互いにずれている。

[0112] 本実施形態によっても、放熱効率の向上と製造時の省力化とを図ることができる。第１放熱部材２Ａによって形成される流路と、第２放熱部材２Ｂによって形成される流路とは、第１方向ｘに互いにずれた関係である。これにより、冷却装置９において供給部９２から排出部９３へと冷却媒体Ｃｍが流れる際に、蛇行するような流動となりやすい。これにより、第１放熱部材２Ａおよび第２放熱部材２Ｂからの伝熱を促進し、放熱効率をさらに高めることができる。

[0113] また、本実施形態から理解されるように、第１放熱部材２Ａおよび第２放熱部材２Ｂの個数は、何ら限定されない。

[0114] 第３実施形態：

図２８は、本開示の第３実施形態に係る半導体装置を示している。本実施形態の半導体装置Ａ３は、第１放熱部材２Ａおよび第３放熱部材２Ｃを備える点、第１基板３Ａおよび第２基板３Ｂを備える点が、上述した実施形態と異なっている。

[0115] 第２基板３Ｂは、複数の第１半導体素子１０Ａおよび第２半導体素子１０

Ｂに対して、厚さ方向ｚのｚ１側に配置されている。第２基板３Ｂの具体的構成は何ら限定されず、たとえばＤＢＣ（Direct Bonded Copper）基板またはＡＭＢ（Active Metal Brazing）基板で構成されていてもよい。第２基板３Ｂは、複数の第１半導体素子１０Ａおよび第２半導体素子１０Ｂの少なくともいずれかと、直接接合された構成であってもよいし、接合層や金属部材（いずれも図示略）を介して伝熱可能な構成であってもよい。

[0116] 図示された例においては、第２基板３Ｂは、第２裏面金属層３３Ｂを有する。第２裏面金属層３３Ｂは、たとえば上述の第１裏面金属層３３Ａと同様の材料によって構成されている。第２裏面金属層３３Ｂは、第２裏面３０２Ｂおよび複数の第３凹部３０３Ｃを有する。

[0117] 第２裏面３０２Ｂは、厚さ方向ｚのｚ１側を向く面である。第２裏面３０２Ｂは、封止樹脂８から露出する。複数の第３凹部３０３Ｃは、各々が第２裏面３０２Ｂから厚さ方向ｚのｚ２側に凹んでいる。本実施形態においては、複数の第３凹部３０３Ｃは、第１方向ｘに配列されている。また、第３凹部３０３Ｃは、第２方向ｙに延びる溝であってもよいし、厚さ方向ｚから視て矩形状であってもよく、具体的形状は、何ら限定されない。

[0118] 第３放熱部材２Ｃは、第２基板３Ｂ（第２裏面金属層３３Ｂ）の厚さ方向ｚのｚ1側に配置されている。第３放熱部材２Ｃは、複数の第３基部２１Ｃ、複数の第３起立部２２Ｃおよび複数の第１連結部２３Ａを有する。第３放熱部材２Ｃの材質は何ら限定されず、たとえば金属板材料を用いて形成されている。当該金属板材料は、たとえばＣｕ（銅）、Ａｌ（アルミニウム）、ステンレス等の金属、またはこれらの合金等を含む。

[0119] 複数の第３基部２１Ｃは、厚さ方向ｚのｚ２側に位置している。複数の第３基部２１Ｃは、複数の第３凹部３０３Ｃに個別に収容されている。第３基部２１Ｃは、第３凹部３０３Ｃ内において、第２裏面金属層３３Ｂに接合されている。第３基部２１Ｃを第２裏面金属層３３Ｂに接合する手法は、何ら限定されず、レーザ溶接等の溶接手法、ろう付け等の接合部を用いた手法、超音波接合または固相拡散接合等の手法、などを適宜選択可能である。本実

施形態においては、第３基部２１Ｃの厚さ方向ｚの厚さは、第３凹部３０３Ｃの厚さ方向ｚの深さよりも薄い。第３基部２１Ｃの形状は何ら限定されず、たとえば第２方向ｙに延びる帯状であってもよい。また、第３基部２１Ｃは、第３凹部３０３Ｃに嵌合する大きさおよび形状であってもよいし、第３凹部３０３Ｃに対して若干小さい大きさであってもよい。

[0120] 複数の第３起立部２２Ｃは、複数の第３基部２１Ｃの第１方向ｘの両端に個別に繋がっており、厚さ方向ｚに沿って起立している。第３起立部２２Ｃは、第１裏面３０２Ａよりも厚さ方向ｚのｚ１側に突出している。本実施形態においては、第３起立部２２Ｃの第２方向ｙの長さと第３基部２１Ｃの第２方向ｙの長さとは、同じ（あるいは略同じ）である。第３起立部２２Ｃの形状は何ら限定されず、たとえば第２方向ｙに延びる帯状であってもよい。

[0121] 複数の第１連結部２３Ａは、第１方向ｘにおいて隣り合う第３起立部２２Ｃの厚さ方向ｚのｚ２側端どうしを連結している。本実施形態の第１連結部２３Ａの第２方向ｙの長さと第３起立部２２Ｃの第２方向ｙの長さとは、同じ（あるいは略同じ）である。第１連結部２３Ａの厚さ方向ｚから視た形状は何ら限定されず、本実施形態においては、帯状であってもよい。また、第１連結部２３Ａの第２方向ｙから視た形状は何ら限定されず、図示された第１方向ｘに沿った平坦形状であってもよいし、厚さ方向ｚのｚ２側に膨出するドーム状または山形状であってもよい。

[0122] 本実施形態によっても、放熱効率の向上と製造時の省力化とを図ることができる。また、厚さ方向ｚの両側に第１放熱部材２Ａと第３放熱部材２Ｃとを配置することにより、厚さ方向ｚの両側から半導体装置Ａ３を冷却することが可能である。これは、放熱効率の向上に有利である。

[0123] 本開示に係る半導体装置、電力変換ユニットおよび半導体装置の製造方法は、上述した実施形態に限定されるものではない。本開示に係る半導体装置、電力変換ユニットおよび半導体装置の製造方法の具体的な構成は、種々に設計変更自在である。本開示は、以下の付記に記載された実施形態を含む。

[0124] 付記１．

半導体素子と、

前記半導体素子を支持する第１基板と、

前記半導体素子と前記第１基板の一部とを覆う封止樹脂と、

第１放熱部材と、を備え、

前記第１基板は、厚さ方向の第１側を向く主面と、第２側を向き且つ前記封止樹脂から露出した第１裏面を有し、

前記半導体素子は、前記主面に搭載されており、

前記第１放熱部材は、前記第１基板の前記厚さ方向の前記第２側に配置されており、

前記第１放熱部材は、前記厚さ方向の前記第１側に位置する複数の第１基部と、前記第１基部から前記厚さ方向の前記第２側に延びる複数の第１起立部と、を有し、

前記第１基板は、前記第１裏面から前記厚さ方向の前記第１側に凹む複数の第１凹部を有し、

前記複数の第１基部は、前記複数の第１凹部に個別に収容されている、半導体装置。

付記２．

前記第１基板は、前記複数の第１凹部が形成された第１裏面金属層を有し、

前記第１放熱部材は、前記第１裏面金属層に接合されている、付記１に記載の半導体装置。

付記３．

前記第１放熱部材は、金属からなる、付記２に記載の半導体装置。

付記４．

前記複数の第１凹部は、前記厚さ方向と直交する第１方向に配列されている、付記２または３に記載の半導体装置。

付記５．

前記第１凹部は、前記厚さ方向および前記第１方向に直交する第２方向に

延びる溝である、付記４に記載の半導体装置。

付記６．

前記第１放熱部材は、前記第１方向において隣り合う前記第１起立部の前記厚さ方向の前記第２側端どうしを連結する第１連結部を有する、付記５に記載の半導体装置。

付記７．

前記第１基板の前記厚さ方向の前記第２側に配置された第２放熱部材をさらに備え、

前記第２放熱部材は、前記厚さ方向の前記第１側に位置する複数の第２基部と、前記第２基部から前記厚さ方向の前記第２側に延びる複数の第２起立部と、を有し、

前記第１基板は、前記第１裏面から前記厚さ方向の前記第１側に凹む複数の第２凹部を有し、

前記複数の第２基部は、前記複数の第２凹部に個別に収容されており、

前記複数の第１凹部と複数の第２凹部とは、前記厚さ方向および前記第１方向に直交する第２方向において隣り合っている、付記４に記載の半導体装置。

付記８．

前記第２放熱部材は、前記第１裏面金属層に接合されている、付記７に記載の半導体装置。

付記９．

前記第２放熱部材は、金属からなる、付記８に記載の半導体装置。

付記１０．

前記複数の第２凹部は、前記第１方向に配列されている、付記８または９に記載の半導体装置。

付記１１．

前記第２方向において隣り合う前記第１凹部と前記第２凹部とは、前記第１方向における位置が互いにずれている、付記７ないし１０のいずれかに記

載の半導体装置。

付記１２．

前記第１基板は、前記第１裏面金属層に対して前記厚さ方向の前記第１側に位置する第１絶縁層と、前記第１絶縁層に対して前記厚さ方向の前記第１側に位置する第１金属層と、を有する、付記２ないし１１のいずれかに記載の半導体装置。

付記１３．

前記半導体素子に対して前記厚さ方向の前記第１側に位置する第２基板と、

第３放熱部材と、をさらに備え、

前記第２基板は、厚さ方向の第１側を向き且つ前記封止樹脂から露出した第２裏面を有し、

前記第３放熱部材は、前記第２基板の前記厚さ方向の前記第１側に配置されており、

前記第３放熱部材は、前記厚さ方向の前記第２側に位置する複数の第３基部と、前記第３基部から前記厚さ方向の前記第１側に延びる複数の第３起立部と、を有し、

前記第２基板は、前記第２裏面から前記厚さ方向の前記第２側に凹む複数の第３凹部を有し、

前記複数の第３基部は、前記複数の第３凹部に個別に収容されている、付記１ないし１２のいずれかに記載の半導体装置。

付記１４．

前記第２基板は、前記複数の第３凹部が形成された第２裏面金属層を有し、

前記第３放熱部材は、前記第２裏面金属層に接合されている、付記１３に記載の半導体装置。

付記１５．

前記第３放熱部材は、金属からなる、付記１４に記載の半導体装置。

付記１６．

前記複数の第３凹部は、前記厚さ方向と直交する第１方向に配列されている、付記１４または１５に記載の半導体装置。

付記１７．

付記１ないし１６のいずれかに記載の半導体装置と、

前記半導体装置の前記厚さ方向の前記第２側に配置された冷却装置と、を備え、

前記冷却装置は、前記第１放熱部材を収容し且つ冷却媒体を流動させる筐体を有する、電力変換ユニット。

符号の説明

[0125] Ａ１，Ａ２，Ａ３：半導体装置　Ｂ１：電力変換ユニット

２Ａ：第１放熱部材　２Ｂ：第２放熱部材

２Ｃ：第３放熱部材　３：支持基板

３Ａ：第１基板　３Ｂ：第２基板

５：第１導通部材　６：第２導通部材

８：封止樹脂　９：冷却装置

１０Ａ：第１半導体素子　１０Ｂ：第２半導体素子

１１：第１主面電極　１２：第２主面電極

１３：第３主面電極　１５：裏面電極

１７：サーミスタ　１９Ａ：第１導電性接合材

１９Ｂ：第２導電性接合材　２１Ａ：第１基部

２１Ｂ：第２基部　２１Ｃ：第３基部

２２Ａ：第１起立部　２２Ｂ：第２起立部

２２Ｃ：第３起立部　２３Ａ：第１連結部

２３Ｂ：第２連結部　３１Ａ：第１絶縁層

３２Ａ：第１主面金属層　３３Ａ：第１裏面金属層

３３Ｂ：第２裏面金属層　３５：第１金属部

３６：第２金属部　４１：第１端子

４２：第２端子　　４３：第３端子

４４：第４端子　　４５：制御端子

４６Ａ～４６Ｅ：第１制御端子

４７Ａ～４７Ｄ：第２制御端子

４８：制御端子支持体　　４８Ａ：第１支持部

４８Ｂ：第２支持部　　４９：接合材

５１：主部　　５２：第１接合部

５３：第２接合部　　５９：導電性接合材

６１：第３接合部　　６４：第１経路部

６５：第２経路部　　６６：第３経路部

６７：第４経路部　　６９：導電性接合材

７１～７４：ワイヤ

８１：樹脂主面　　８２：樹脂裏面

８６：樹脂空隙部　　８９：溝部

９１：筐体　　９２：供給部

９３：排出部　　１０１：素子主面

１０２：素子裏面　　１２１：ゲートフィンガー

３０１Ａ：第１主面　　３０１Ｂ：第２主面

３０２Ａ：第１裏面　　３０２Ｂ：第２裏面

３０３Ａ：第１凹部　　３０３Ｂ：第２凹部

３０３Ｃ：第３凹部　　３２１：第１導電部

３２２：第２導電部　　４５１：ホルダ

４５２：金属ピン　　４５９：導電性接合材

４８１：絶縁層　　４８２：第１金属層

４８２Ａ：第１部分　　４８２Ｂ：第２部分

４８２Ｃ：第３部分　　４８２Ｄ：第４部分

４８２Ｅ：第５部分　　４８２Ｆ：第６部分

４８３：第２金属層　　５１４：第１開口

６０２：第１段差部　　６０３：第２段差部

６１１：平坦部　　６１２：第１傾斜部

６４１：第１帯状部　　６４３：第１延出部

６４９：凹部　　６５１：第２帯状部

６５３：第２延出部　　６５９、６６９：凹部

８３１～８３４：樹脂側面　　８３２ａ：凹部

８５１：第１突出部　　８５１ａ：第１突出端面

８５１ｂ：凹部　　８５１ｃ：内壁面

８５２：第２突出部　　９１１：溝部

９１９：シール材　　Ｃｍ：冷却媒体

Ｍ：溶接部　　ｘ：第１方向

ｙ：第２方向　　ｚ：厚さ方向

請求の範囲

[請求項1] 半導体素子と、

前記半導体素子を支持する第１基板と、

前記半導体素子と前記第１基板の一部とを覆う封止樹脂と、

第１放熱部材と、を備え、

前記第１基板は、厚さ方向の第１側を向く主面と、第２側を向き且つ前記封止樹脂から露出した第１裏面を有し、

前記半導体素子は、前記主面に搭載されており、

前記第１放熱部材は、前記第１基板の前記厚さ方向の前記第２側に配置されており、

前記第１放熱部材は、前記厚さ方向の前記第１側に位置する複数の第１基部と、前記第１基部から前記厚さ方向の前記第２側に延びる複数の第１起立部と、を有し、

前記第１基板は、前記第１裏面から前記厚さ方向の前記第１側に凹む複数の第１凹部を有し、

前記複数の第１基部は、前記複数の第１凹部に個別に収容されている、半導体装置。

[請求項2] 前記第１基板は、前記複数の第１凹部が形成された第１裏面金属層を有し、

前記第１放熱部材は、前記第１裏面金属層に接合されている、請求項１に記載の半導体装置。

[請求項3] 前記第１放熱部材は、金属からなる、請求項２に記載の半導体装置。

[請求項4] 前記複数の第１凹部は、前記厚さ方向と直交する第１方向に配列されている、請求項２または３に記載の半導体装置。

[請求項5] 前記第１凹部は、前記厚さ方向および前記第１方向に直交する第２方向に延びる溝である、請求項４に記載の半導体装置。

[請求項6] 前記第１放熱部材は、前記第１方向において隣り合う前記第１起立

部の前記厚さ方向の前記第２側端どうしを連結する第１連結部を有する、請求項５に記載の半導体装置。

[請求項7] 前記第１基板の前記厚さ方向の前記第２側に配置された第２放熱部材をさらに備え、

前記第２放熱部材は、前記厚さ方向の前記第１側に位置する複数の第２基部と、前記第２基部から前記厚さ方向の前記第２側に延びる複数の第２起立部と、を有し、

前記第１基板は、前記第１裏面から前記厚さ方向の前記第１側に凹む複数の第２凹部を有し、

前記複数の第２基部は、前記複数の第２凹部に個別に収容されており、

前記複数の第１凹部と複数の第２凹部とは、前記厚さ方向および前記第１方向に直交する第２方向において隣り合っている、請求項４に記載の半導体装置。

[請求項8] 前記第２放熱部材は、前記第１裏面金属層に接合されている、請求項７に記載の半導体装置。

[請求項9] 前記第２放熱部材は、金属からなる、請求項８に記載の半導体装置。

[請求項10] 前記複数の第２凹部は、前記第１方向に配列されている、請求項８または９に記載の半導体装置。

[請求項11] 前記第２方向において隣り合う前記第１凹部と前記第２凹部とは、前記第１方向における位置が互いにずれている、請求項７ないし１０のいずれかに記載の半導体装置。

[請求項12] 前記第１基板は、前記第１裏面金属層に対して前記厚さ方向の前記第１側に位置する第１絶縁層と、前記第１絶縁層に対して前記厚さ方向の前記第１側に位置する第１金属層と、を有する、請求項２ないし１１のいずれかに記載の半導体装置。

[請求項13] 前記半導体素子に対して前記厚さ方向の前記第１側に位置する第２

基板と、

第３放熱部材と、をさらに備え、

前記第２基板は、厚さ方向の第１側を向き且つ前記封止樹脂から露出した第２裏面を有し、

前記第３放熱部材は、前記第２基板の前記厚さ方向の前記第１側に配置されており、

前記第３放熱部材は、前記厚さ方向の前記第２側に位置する複数の第３基部と、前記第３基部から前記厚さ方向の前記第１側に延びる複数の第３起立部と、を有し、

前記第２基板は、前記第２裏面から前記厚さ方向の前記第２側に凹む複数の第３凹部を有し、

前記複数の第３基部は、前記複数の第３凹部に個別に収容されている、請求項１ないし１２のいずれかに記載の半導体装置。

[請求項14] 前記第２基板は、前記複数の第３凹部が形成された第２裏面金属層を有し、

前記第３放熱部材は、前記第２裏面金属層に接合されている、請求項１３に記載の半導体装置。

[請求項15] 前記第３放熱部材は、金属からなる、請求項１４に記載の半導体装置。

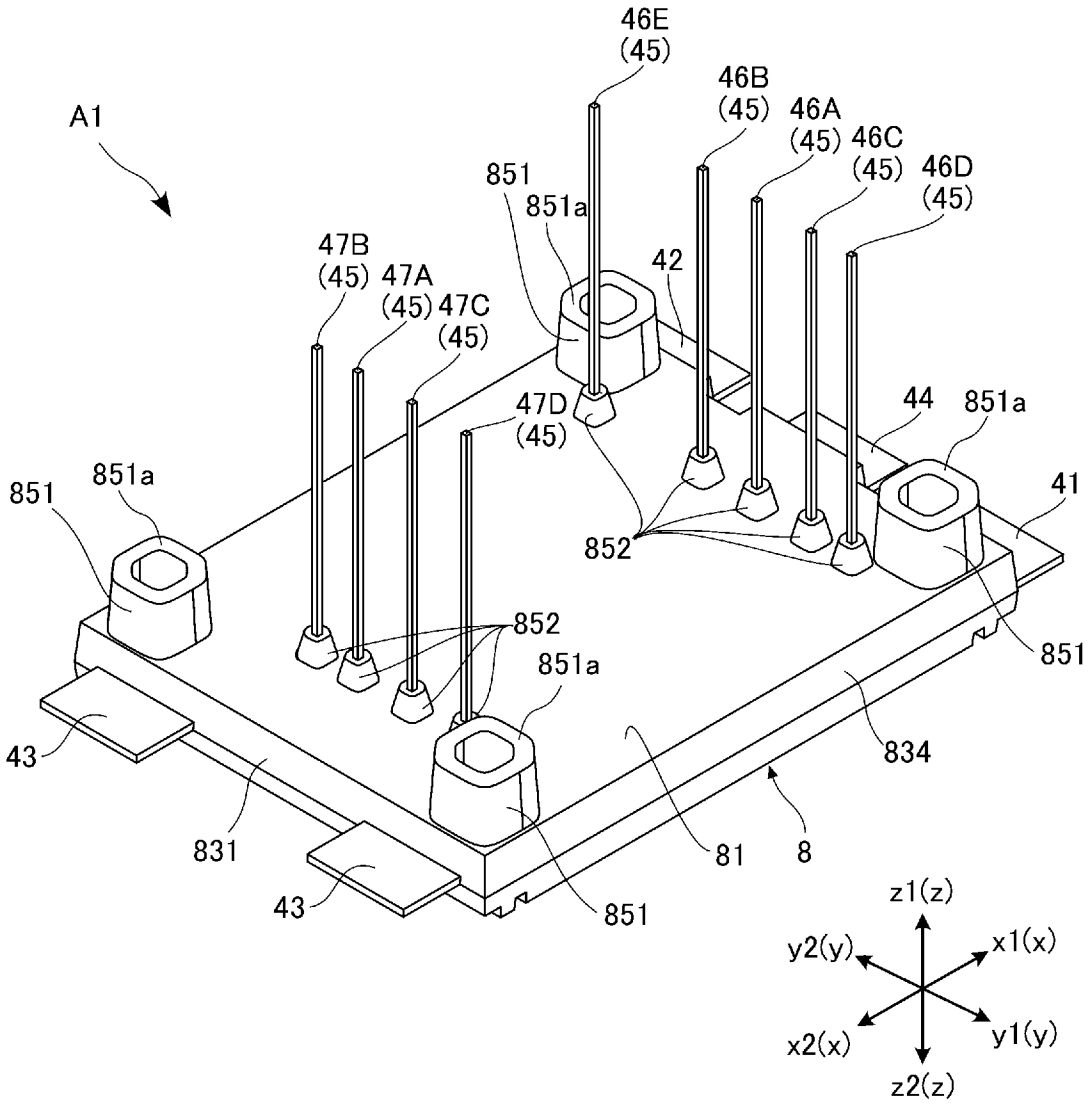
[請求項16] 前記複数の第３凹部は、前記厚さ方向と直交する第１方向に配列されている、請求項１４または１５に記載の半導体装置。

[請求項17] 請求項１ないし１６のいずれかに記載の半導体装置と、

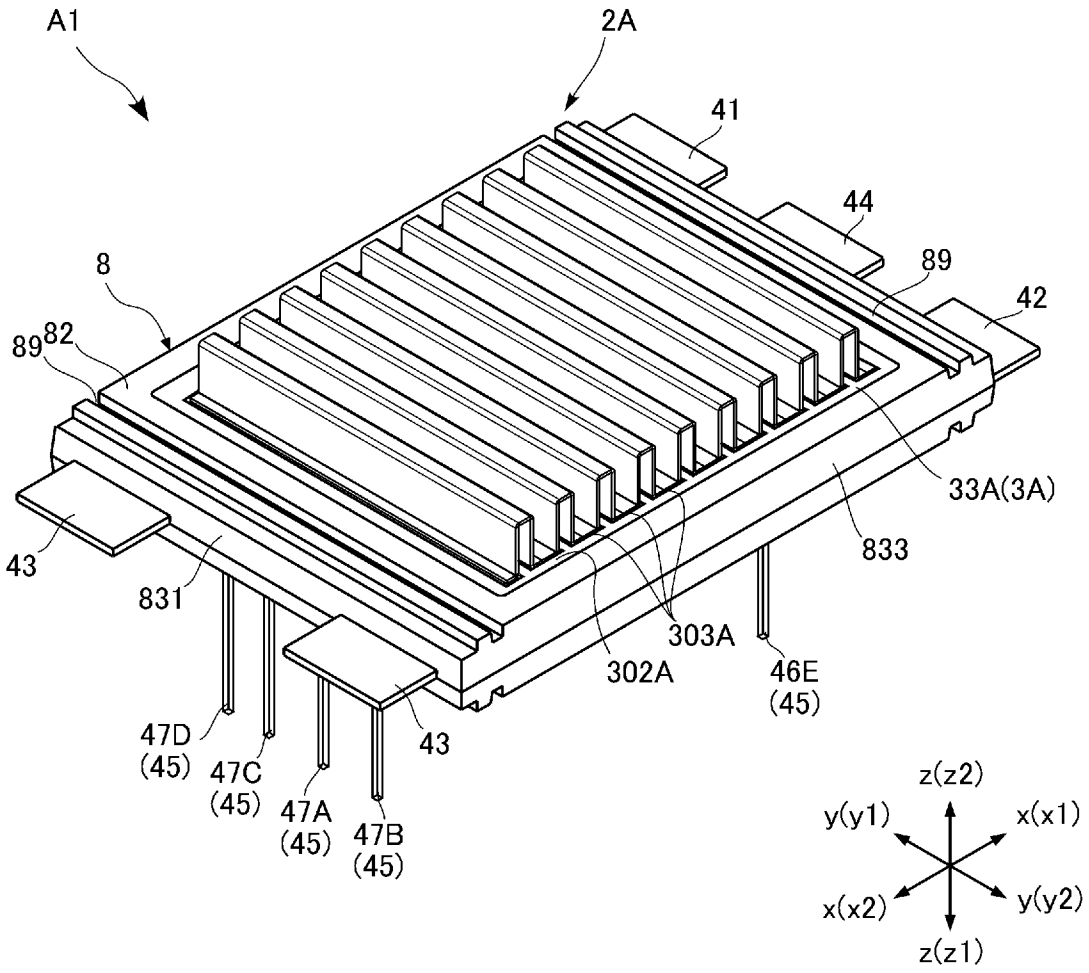
前記半導体装置の前記厚さ方向の前記第２側に配置された冷却装置と、を備え、

前記冷却装置は、前記第１放熱部材を収容し且つ冷却媒体を流動させる筐体を有する、電力変換ユニット。

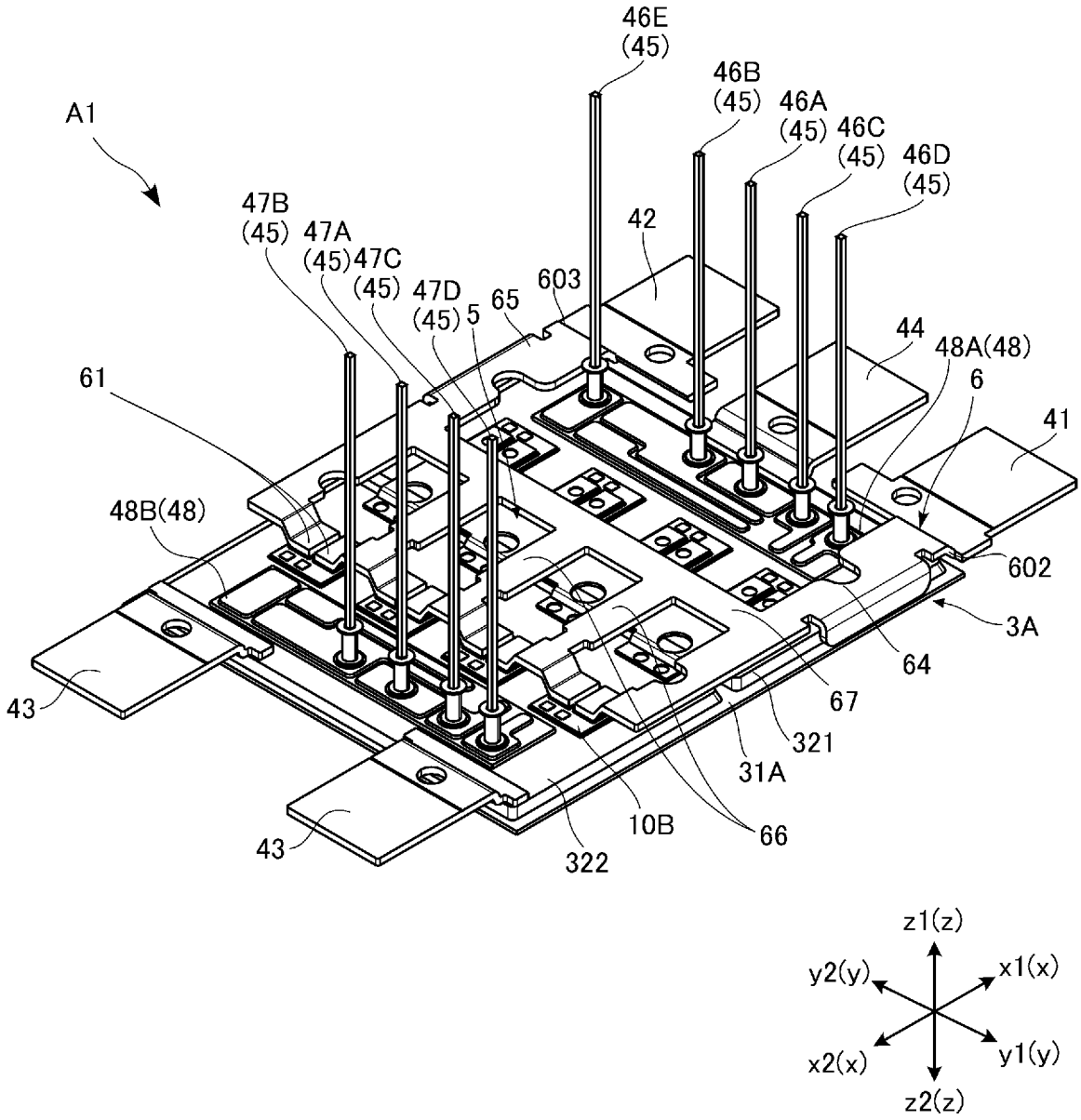
[図1]
FIG.1


A1
46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
851
851a
42
47B
(45)
47A
(45)
47C
(45)
47D
(45)
44
851a
41
851
851a
852
851
852
851a
43
831
43
851
81
8
834
z1(z)
y2(y)
x1(x)
x2(x)
y1(y)
z2(z)

[図2]
FIG.2


A1
2A
41
44
89
42
8
89
82
33A(3A)
43
831
833
303A
302A
46E
(45)
47D
(45)
47C
(45)
47A
(45)
47B
(45)
43
z(z2)
y(y1)
x(x1)
x(x2)
y(y2)
z(z1)

[図3]
FIG.3


A1
46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
47B
(45)
47A
(45)
47C
(45)
47D
(45)
5
65
603
42
44
48A(48)
6
41
61
48B(48)
602
3A
64
67
321
31A
43
10B
66
322
43
z1(z)
y2(y)
x1(x)
x2(x)
y1(y)
z2(z)

[図4]

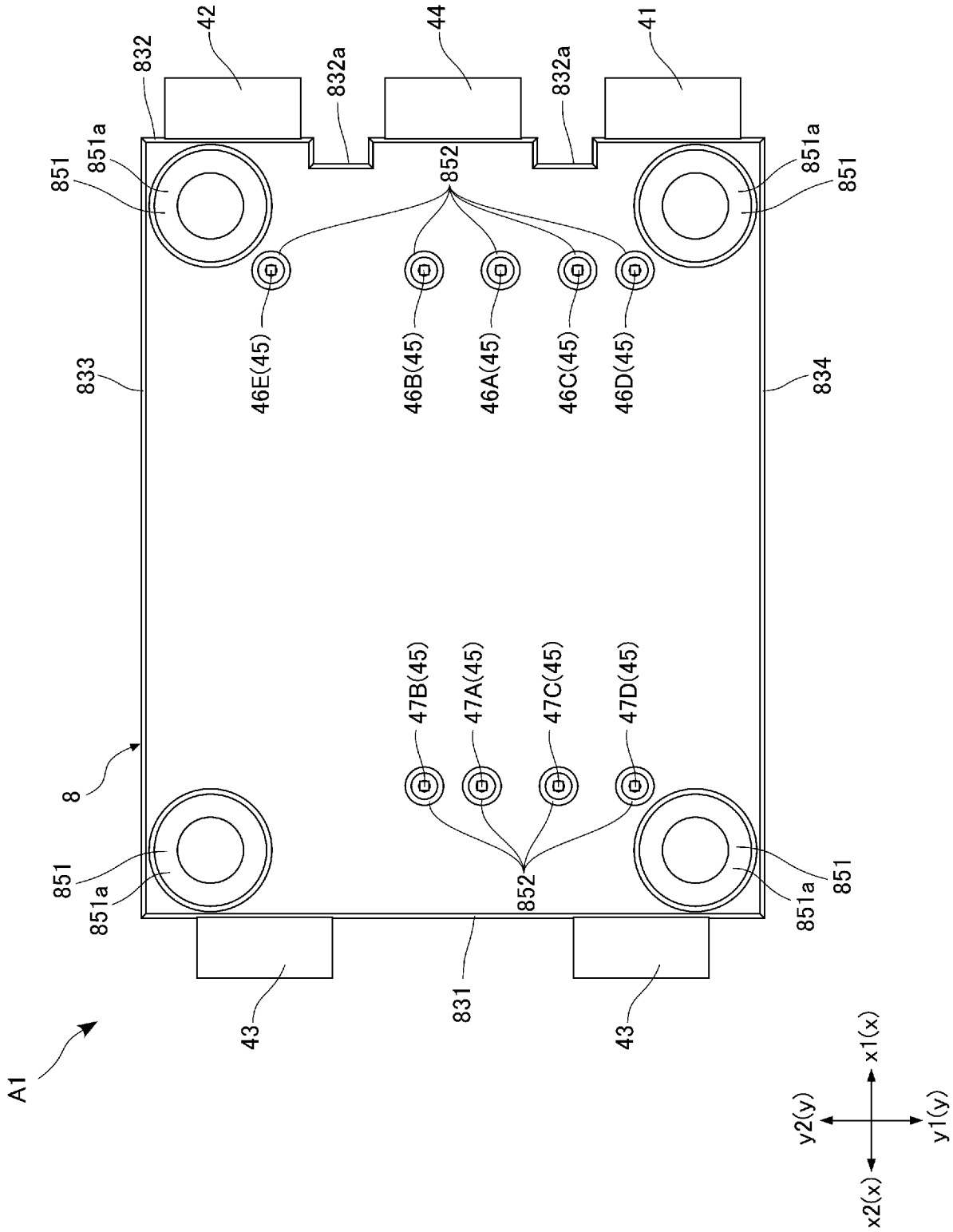

42
44
41
832
832a
832a
851
851a
852
851a
851
46E(45)
46B(45)
46A(45)
46C(45)
46D(45)
833
834
47B(45)
47A(45)
47C(45)
47D(45)
8
851
851a
852
851a
851
43
831
43
A1
x1(x)
y2(y)
y1(y)
x2(x)

FIG.4

[図5]

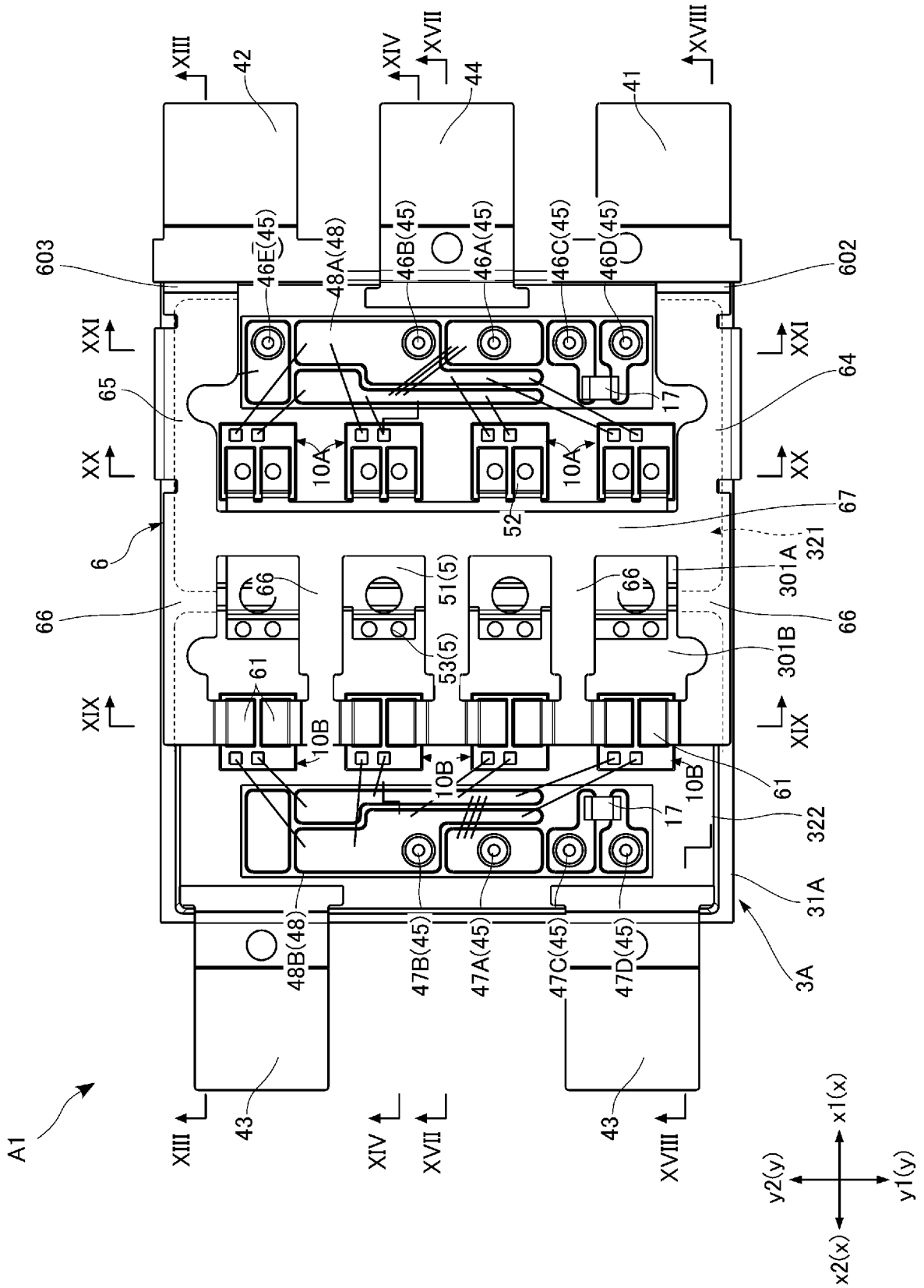

XIII
42
XIV
XVII
44
XVIII
41
603
602
46E(45)
48A(48)
46B(45)
46A(45)
46C(45)
46D(45)
XXI
XX
XIX
65
64
17
10A
52
67
6
321
301A
66
51(5)
53(5)
61
301B
10B
322
31A
3A
48B(48)
47B(45)
47A(45)
47C(45)
47D(45)
43
A1
x1(x)
x2(x)
y1(y)
y2(y)

FIG.5

[図6]

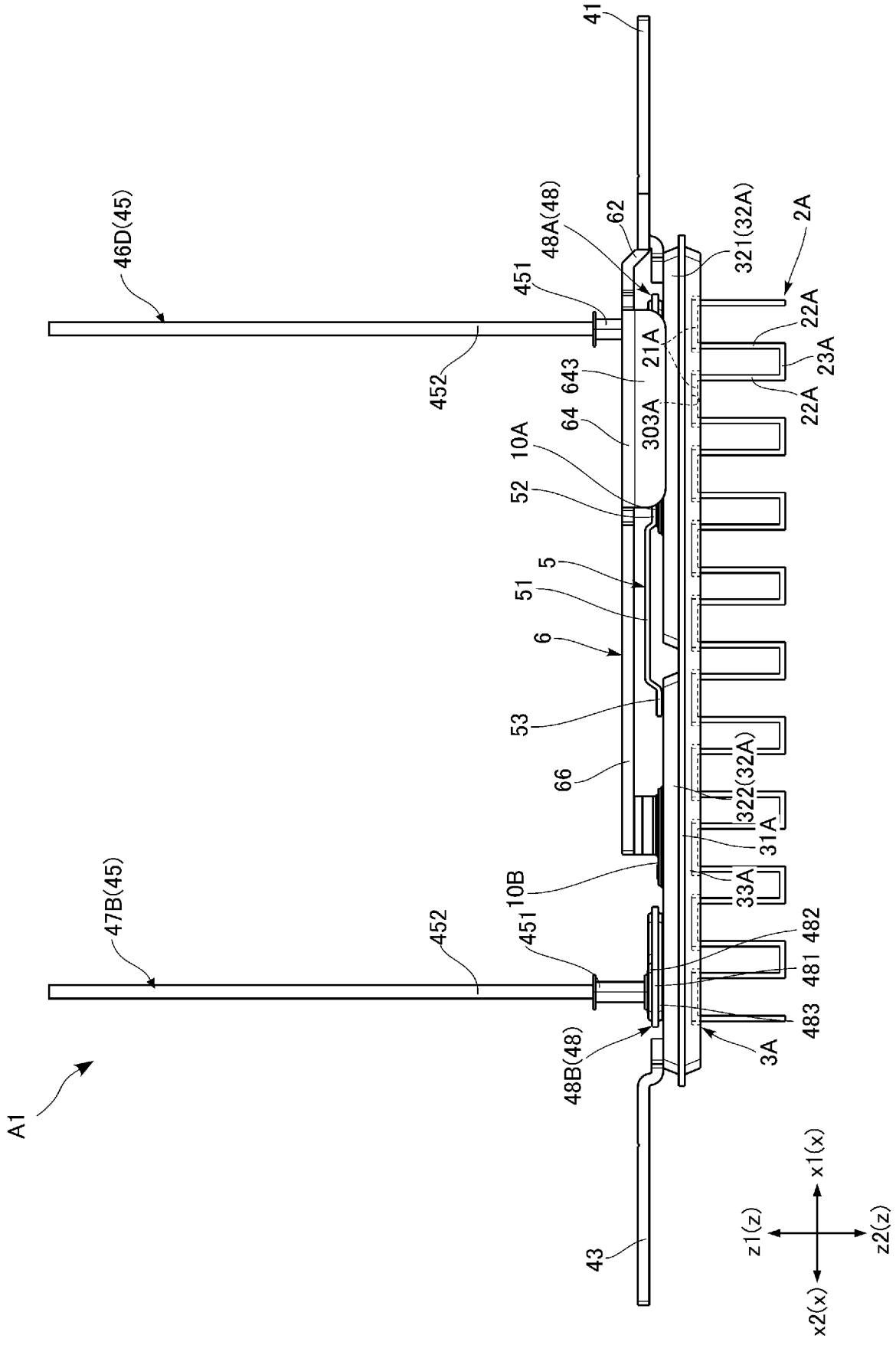

41
46D(45)
48A(48)
62
321(32A)
2A
451
22A
21A
23A
452
643
22A
64
303A
10A
52
5
51
6
53
66
322(32A)
31A
33A
47B(45)
10B
452
451
482
481
483
48B(48)
3A
A1
43
x1(x)
z1(z)
z2(z)
x2(x)

FIG.6

[図7]

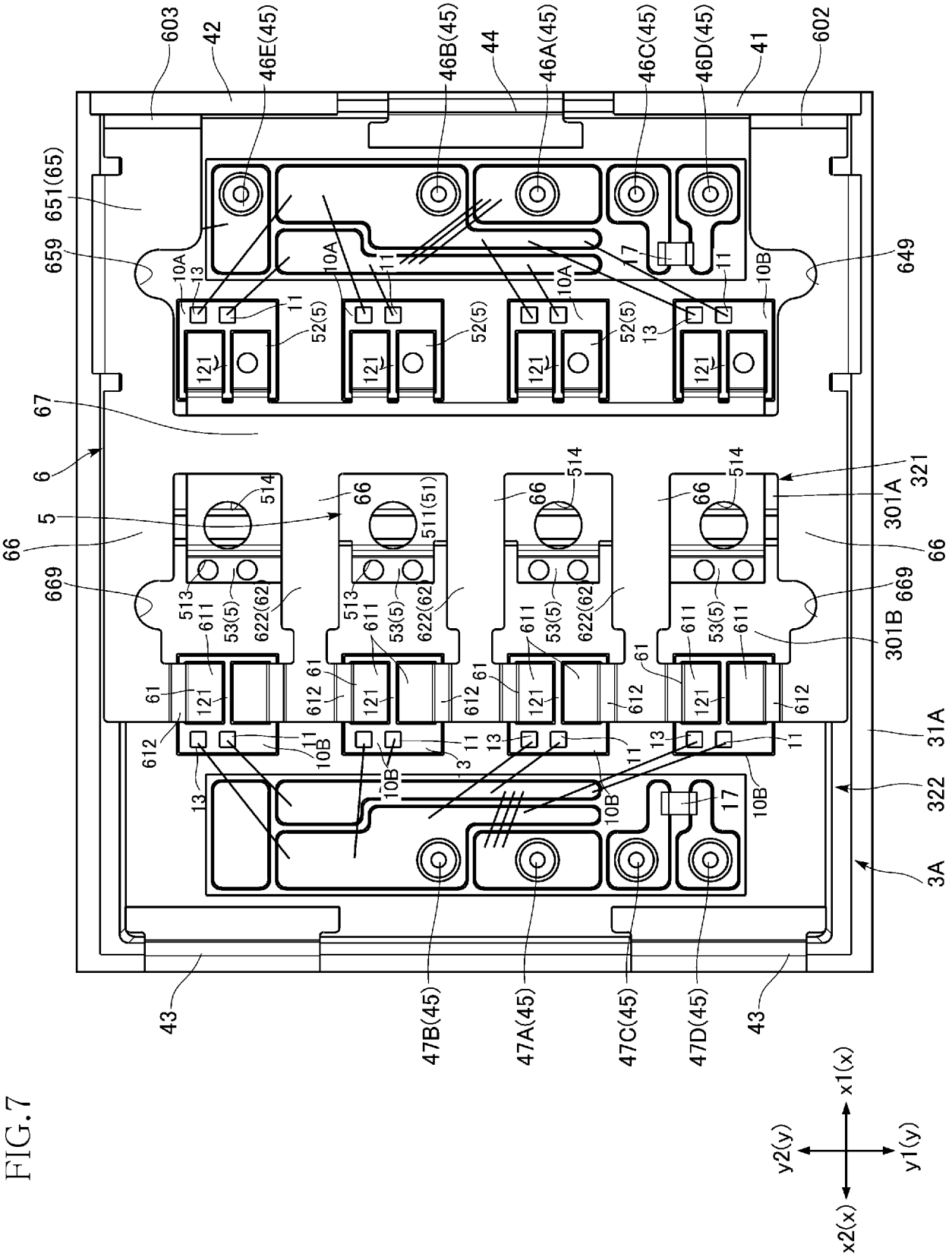

603
42
46E(45)
46B(45)
44
46A(45)
46C(45)
46D(45)
41
602
651(65)
659
649
67
6
5
66
669
301A
321
301B
31A
322
3A
43
47B(45)
47A(45)
47C(45)
47D(45)
x1(x)
x2(x)
y2(y)
y1(y)

FIG.7

[図8]

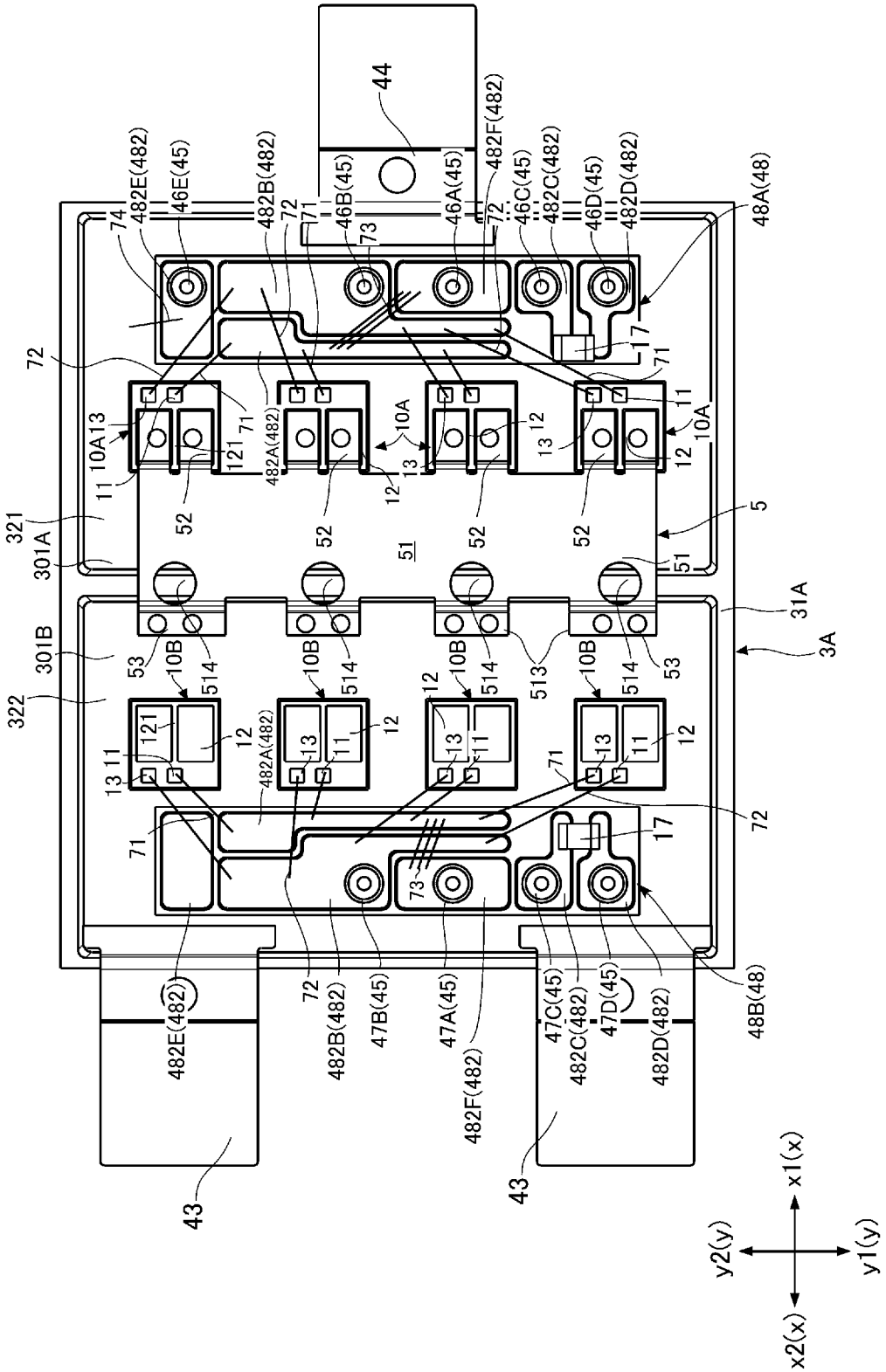

44
482F(482)
482E(482)
46E(45)
482B(482)
46B(45)
46A(45)
46C(45)
482C(482)
46D(45)
482D(482)
48A(48)
72
74
71
73
17
10A
13
11
12
121
482A(482)
52
51
5
321
301A
301B
322
31A
3A
53
10B
514
513
43
47B(45)
47A(45)
47C(45)
47D(45)
48B(48)
y2(y)
y1(y)
x1(x)
x2(x)

FIG.8

[図9]

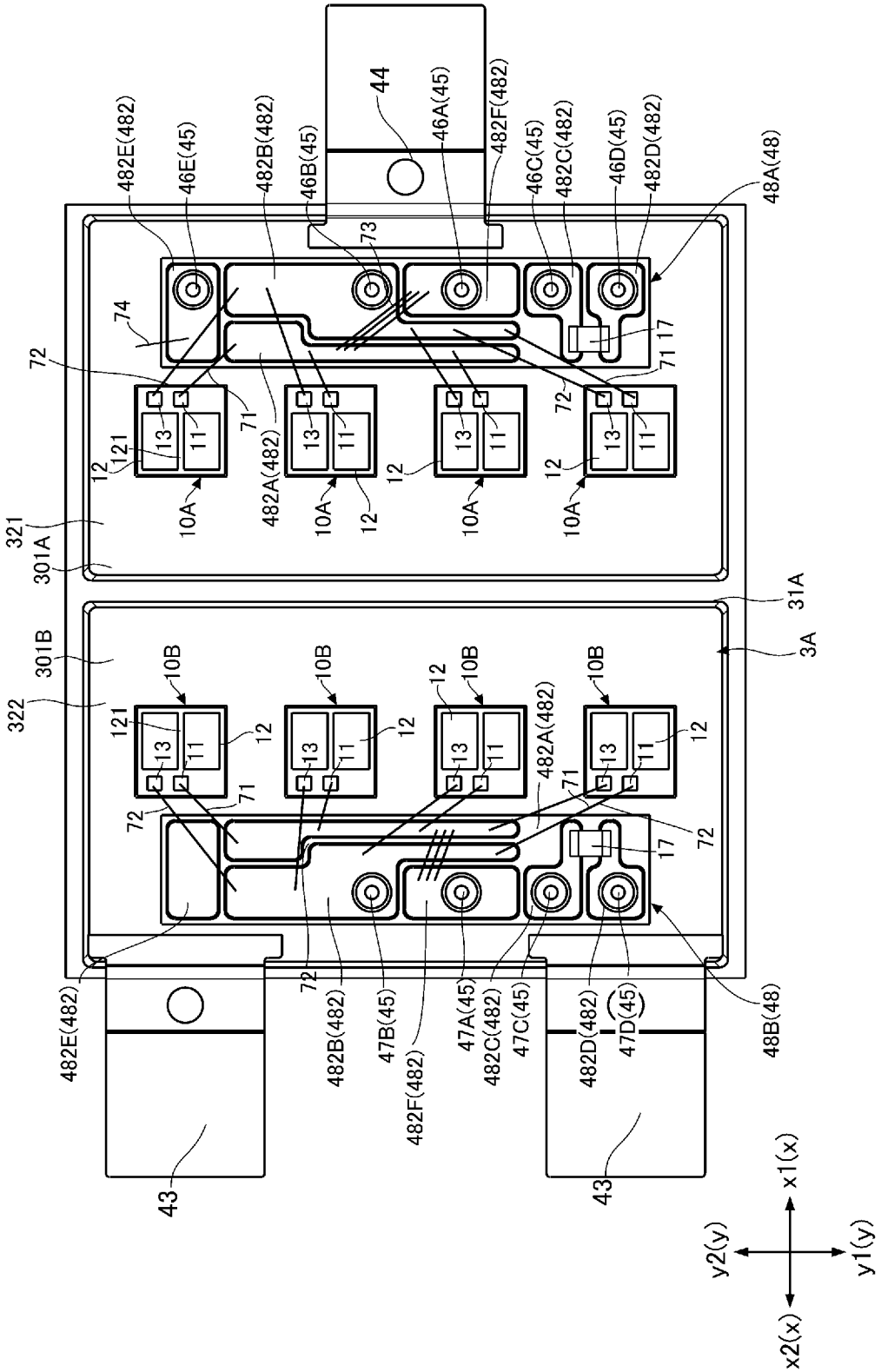

44
482E(482)
46E(45)
482B(482)
46B(45)
46A(45)
482F(482)
46C(45)
482C(482)
46D(45)
482D(482)
48A(48)
73
74
72
71
17
13
11
121
12
10A
482A(482)
321
301A
31A
3A
301B
322
10B
48B(48)
47B(45)
47A(45)
47C(45)
47D(45)
43
x1(x)
x2(x)
y1(y)
y2(y)

FIG.9

[図10]

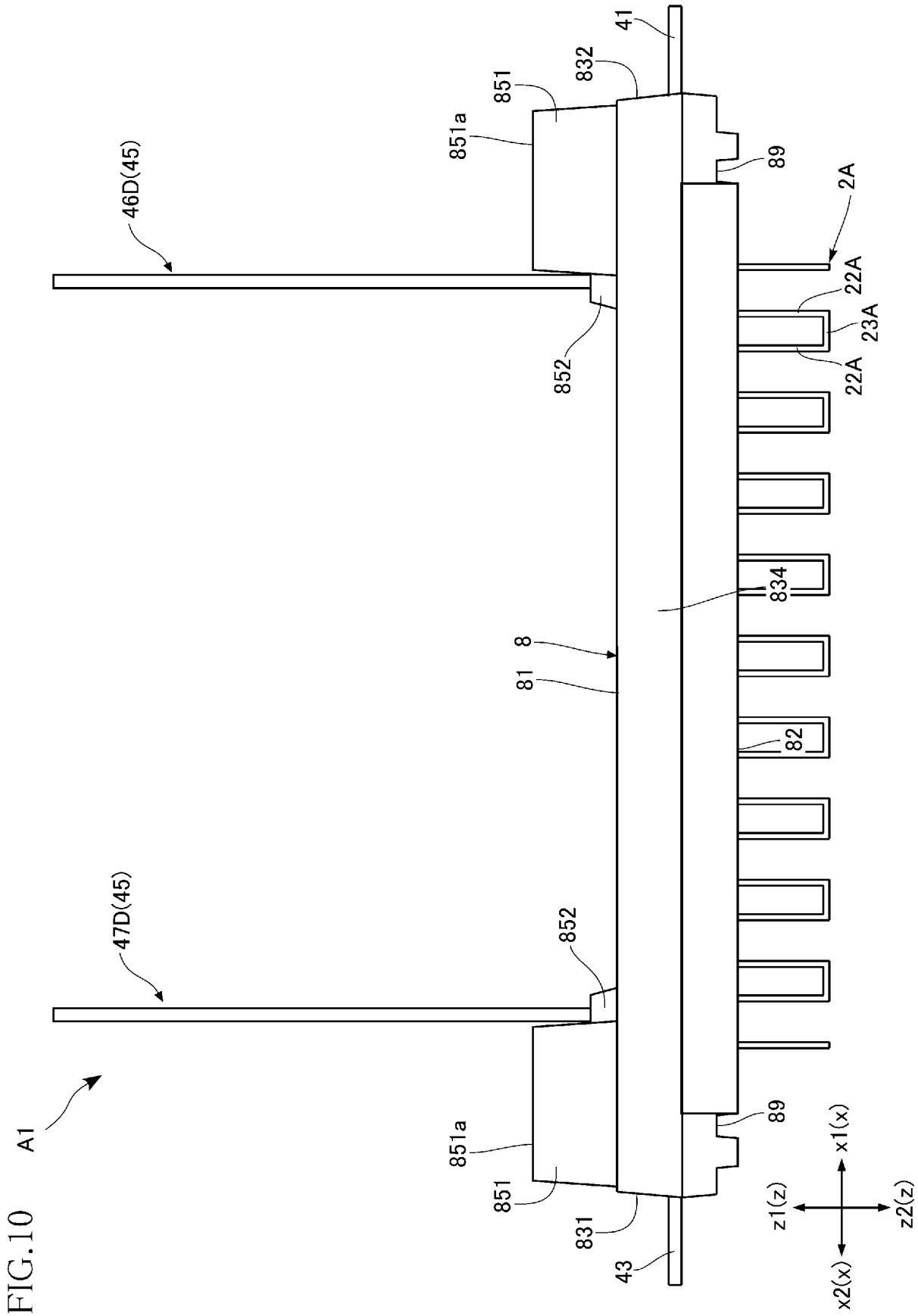

41
832
851
851a
89
2A
46D(45)
22A
23A
852
22A
834
8
81
82
47D(45)
852
A1
851a
89
851
831
43
x1(x)
z1(z)
z2(z)
x2(x)

FIG.10

[図11]

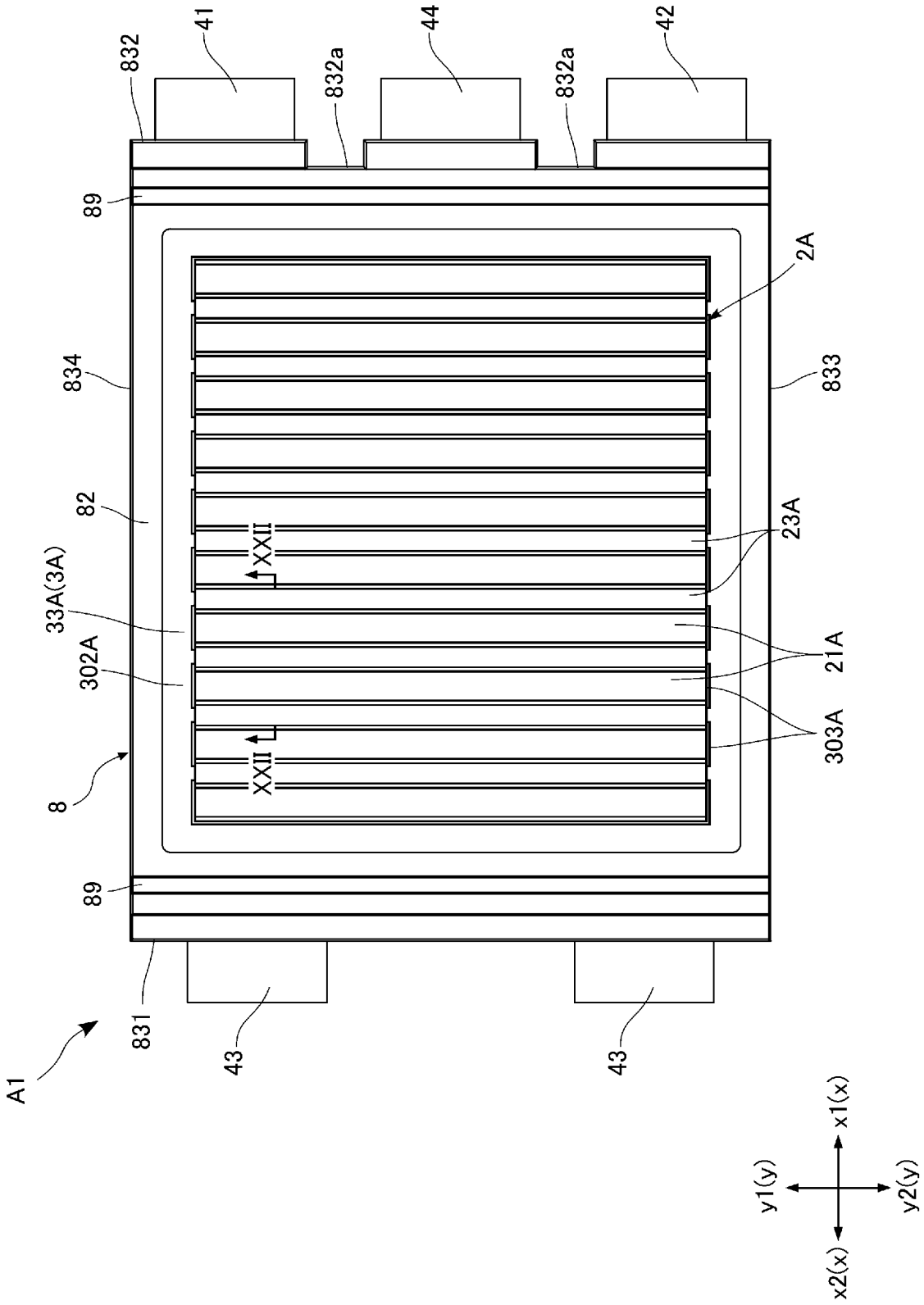

832
41
832a
44
832a
42
89
2A
834
833
82
23A
XXII
33A(3A)
21A
302A
303A
XXII
8
89
831
43
43
A1
x1(x)
y1(y)
y2(y)
x2(x)

FIG.11

[図12]

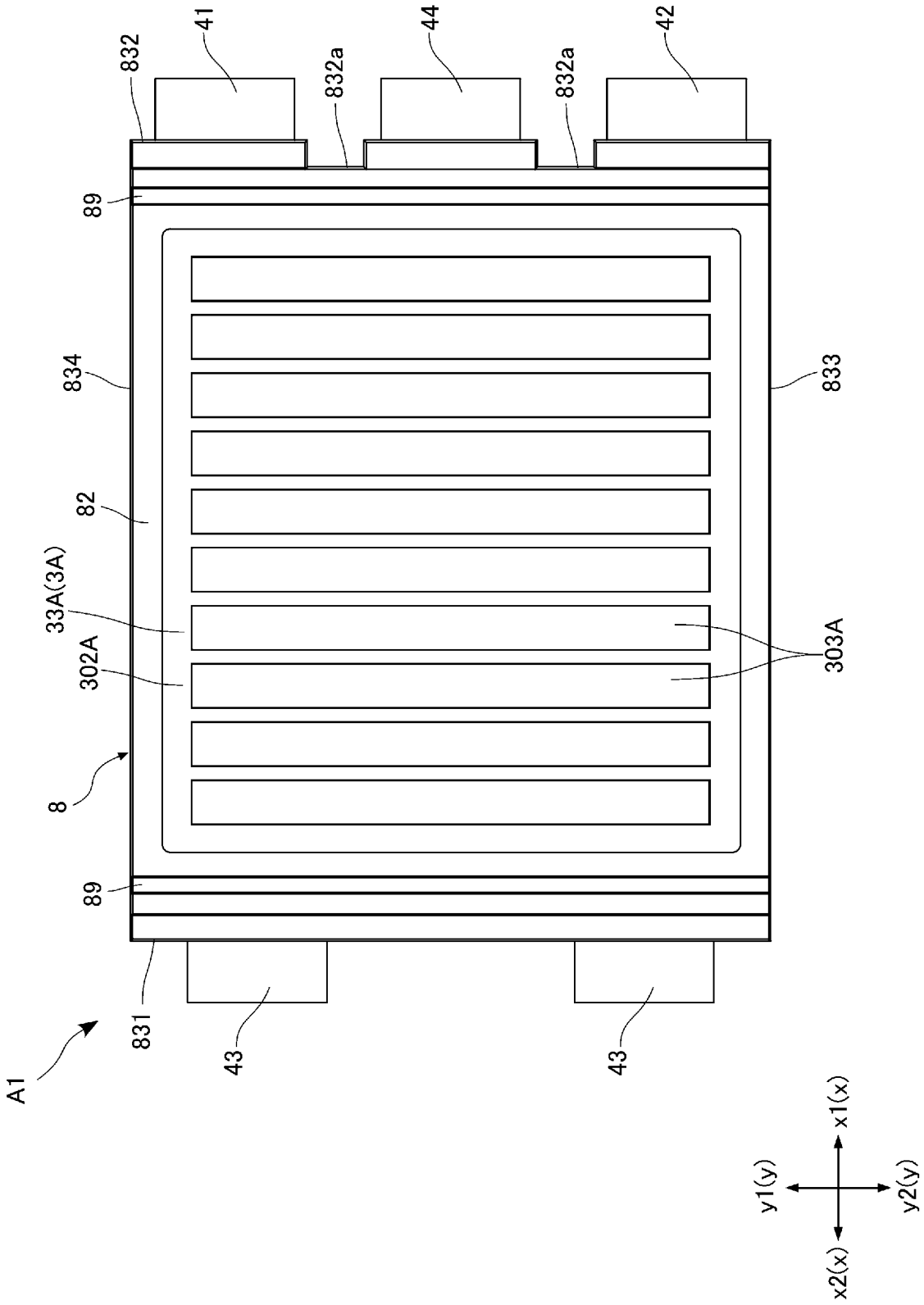

832
41
832a
44
832a
42
89
834
833
82
33A(3A)
303A
302A
8
89
831
43
43
A1
x1(x)
y1(y)
y2(y)
x2(x)

FIG.12

[図13]

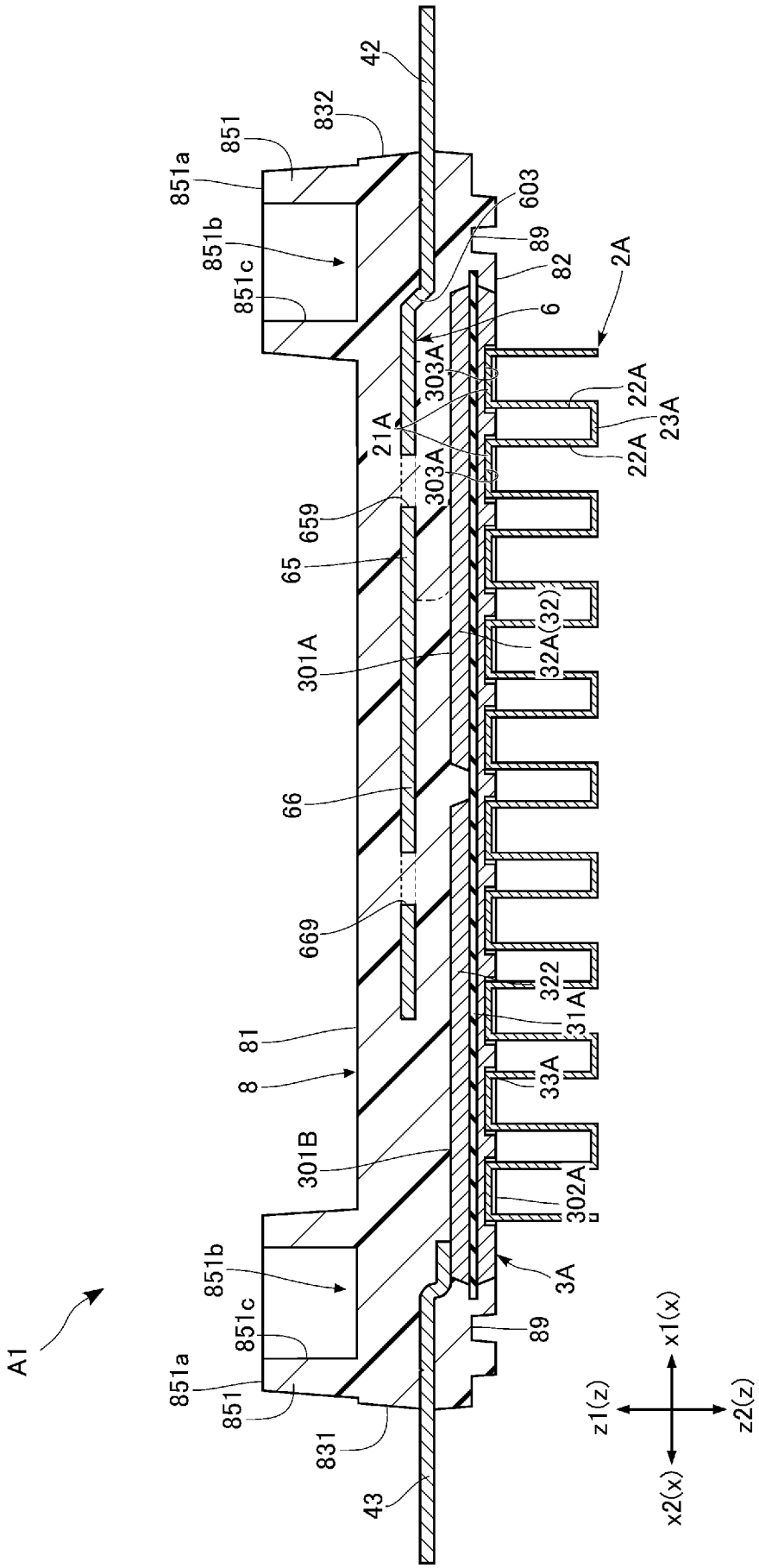

A1
851a
851b
851c
851
832
42
603
89
82
2A
6
303A
22A
23A
21A
659
65
301A
32A(32)
66
669
322
31A
81
8
33A
301B
302A
3A
831
43
x1(x)
x2(x)
z1(z)
z2(z)

FIG.13

[図14]

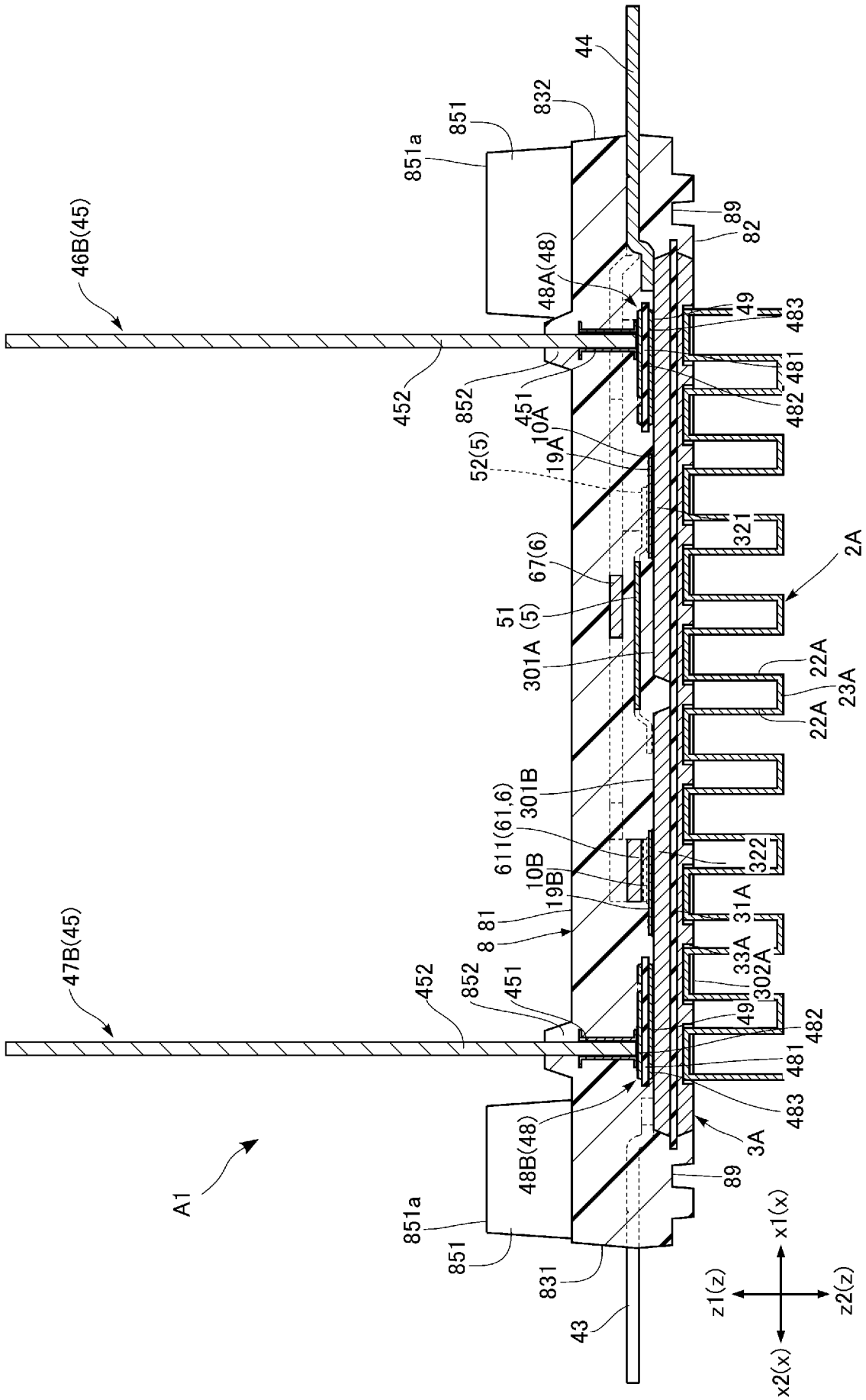
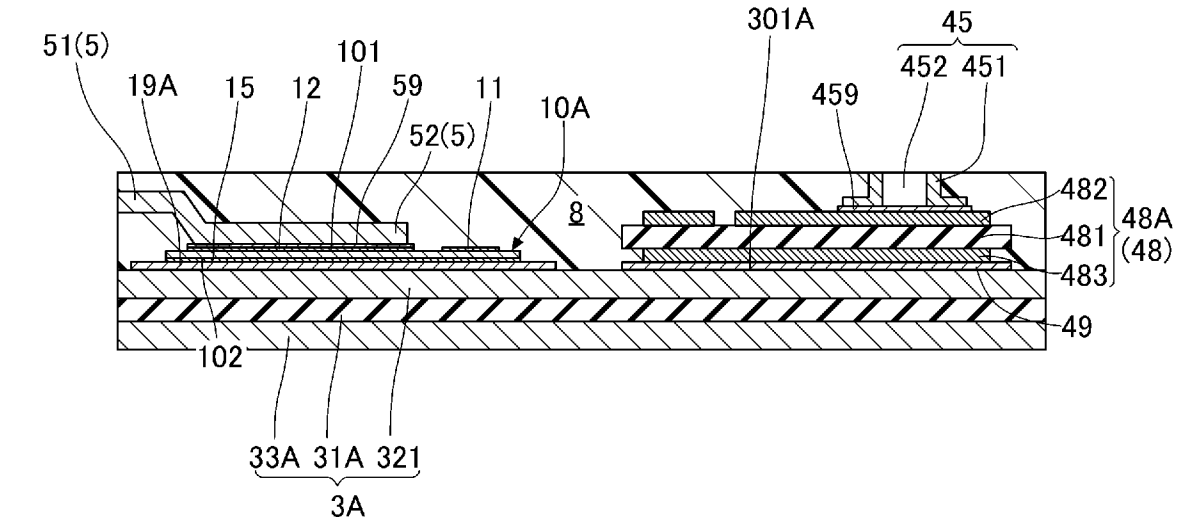
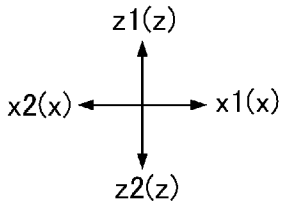

46B(45)
47B(45)
A1
851a
851
832
44
89
82
48A(48)
48B(48)
49
483
481
482
452
852
451
10A
19A
52(5)
321
67(6)
51
(5)
301A
2A
22A
23A
301B
611(61,6)
10B
19B
322
8
81
31A
33A
302A
491
3A
831
43
x1(x)
x2(x)
z1(z)
z2(z)

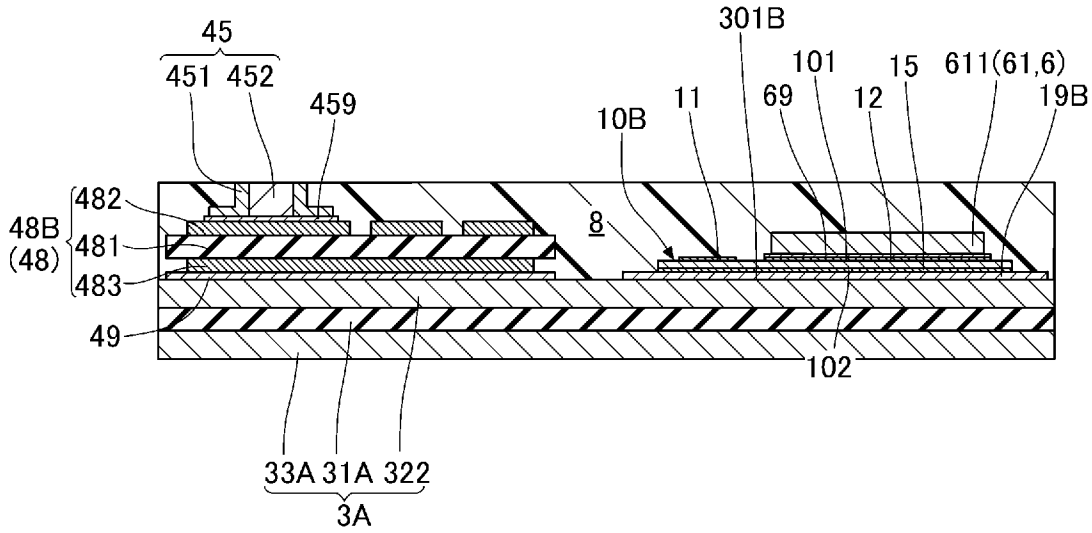
FIG.14

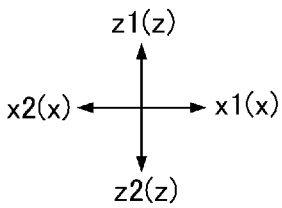
[図15]
FIG.15





[図16]
FIG.16





[図17]

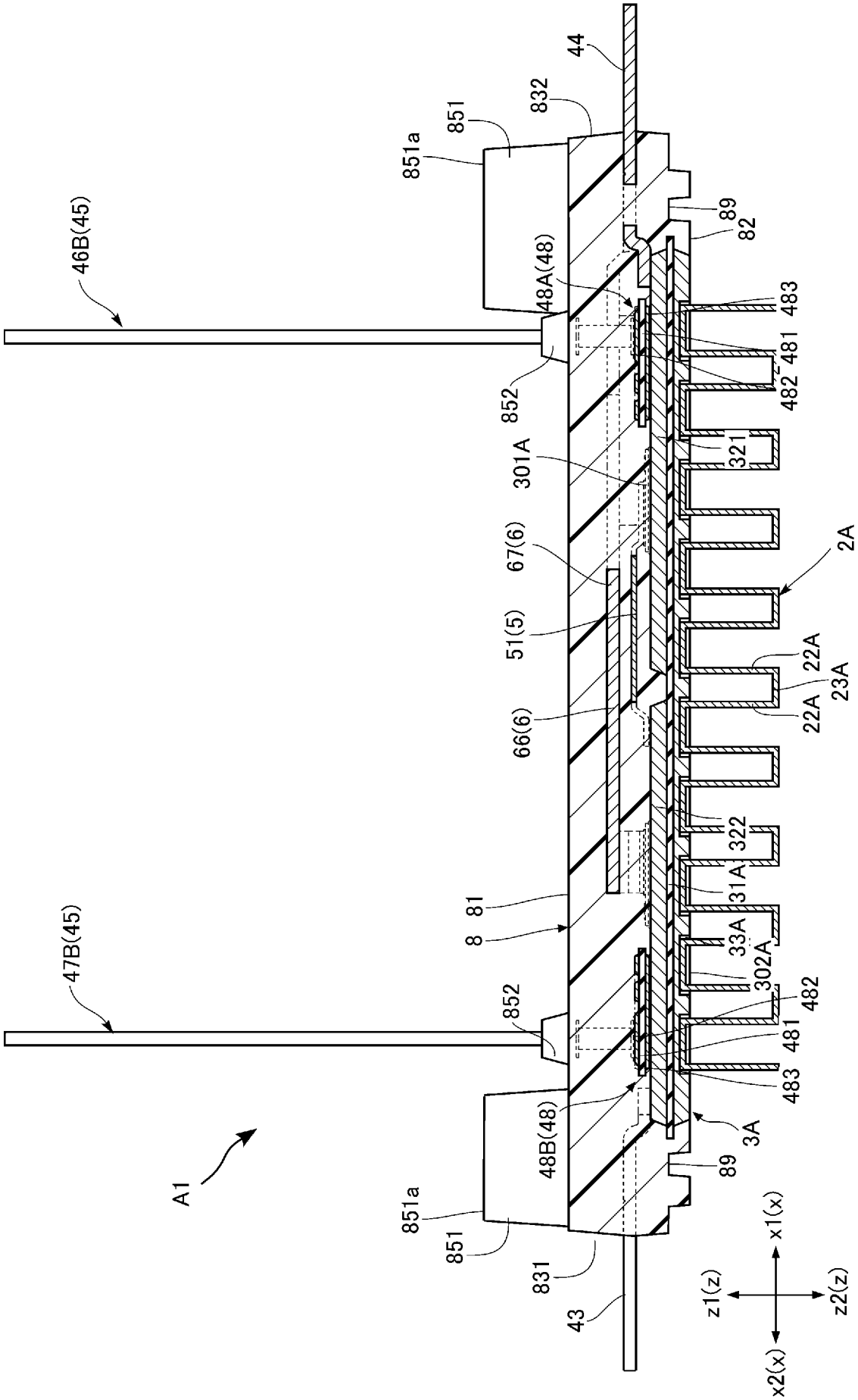

46B(45)
47B(45)
A1
851a
851
832
44
89
82
48A(48)
48B(48)
852
483
481
482
321
301A
67(6)
51(5)
66(6)
2A
22A
23A
322
31A
33A
302A
81
8
3A
831
43
x1(x)
x2(x)
z1(z)
z2(z)

FIG.17

[図18]

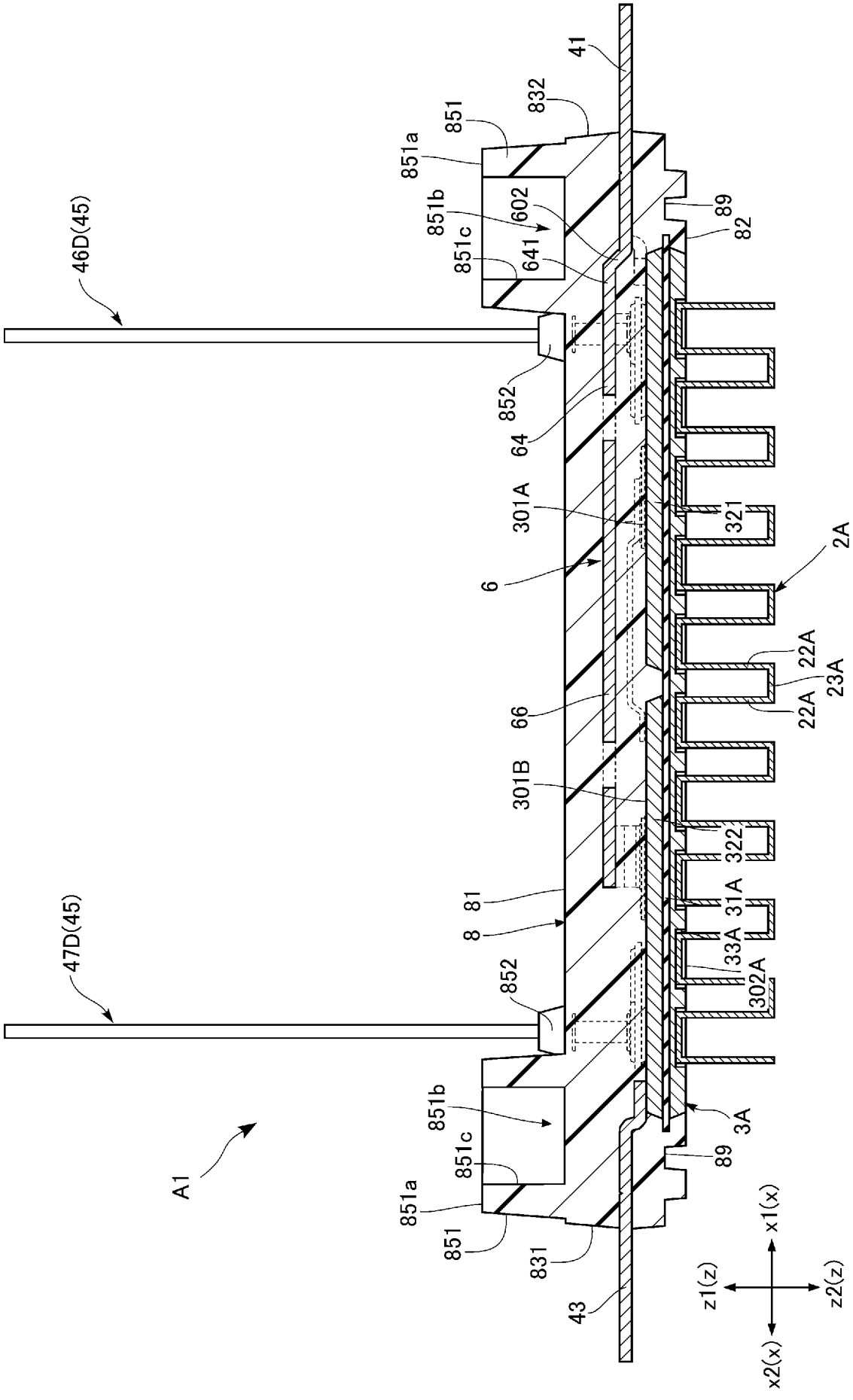

46D(45)
47D(45)
A1
851a
851b
851c
851
832
41
602
641
89
82
852
64
301A
321
6
2A
22A
23A
66
301B
322
81
8
31A
33A
302A
3A
831
43
x1(x)
x2(x)
z1(z)
z2(z)

FIG.18

[図19]

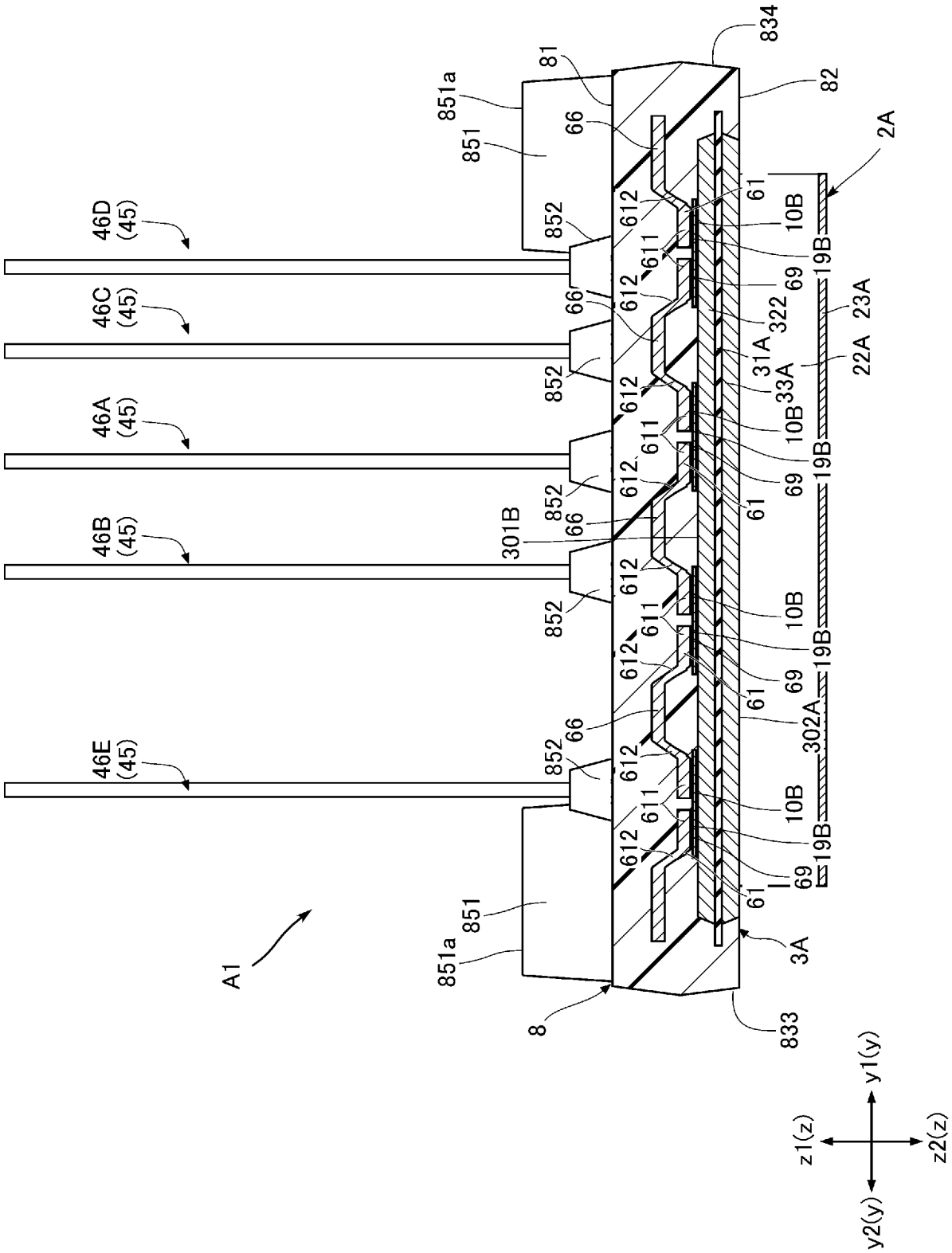

834
81
82
851a
851
66
2A
46D (45)
46C (45)
46A (45)
46B (45)
46E (45)
852
612
611
61
10B
19B
69
322
31A
23A
22A
33A
301B
302A
A1
3A
8
833
y1(y)
y2(y)
z1(z)
z2(z)

FIG.19

[図20]

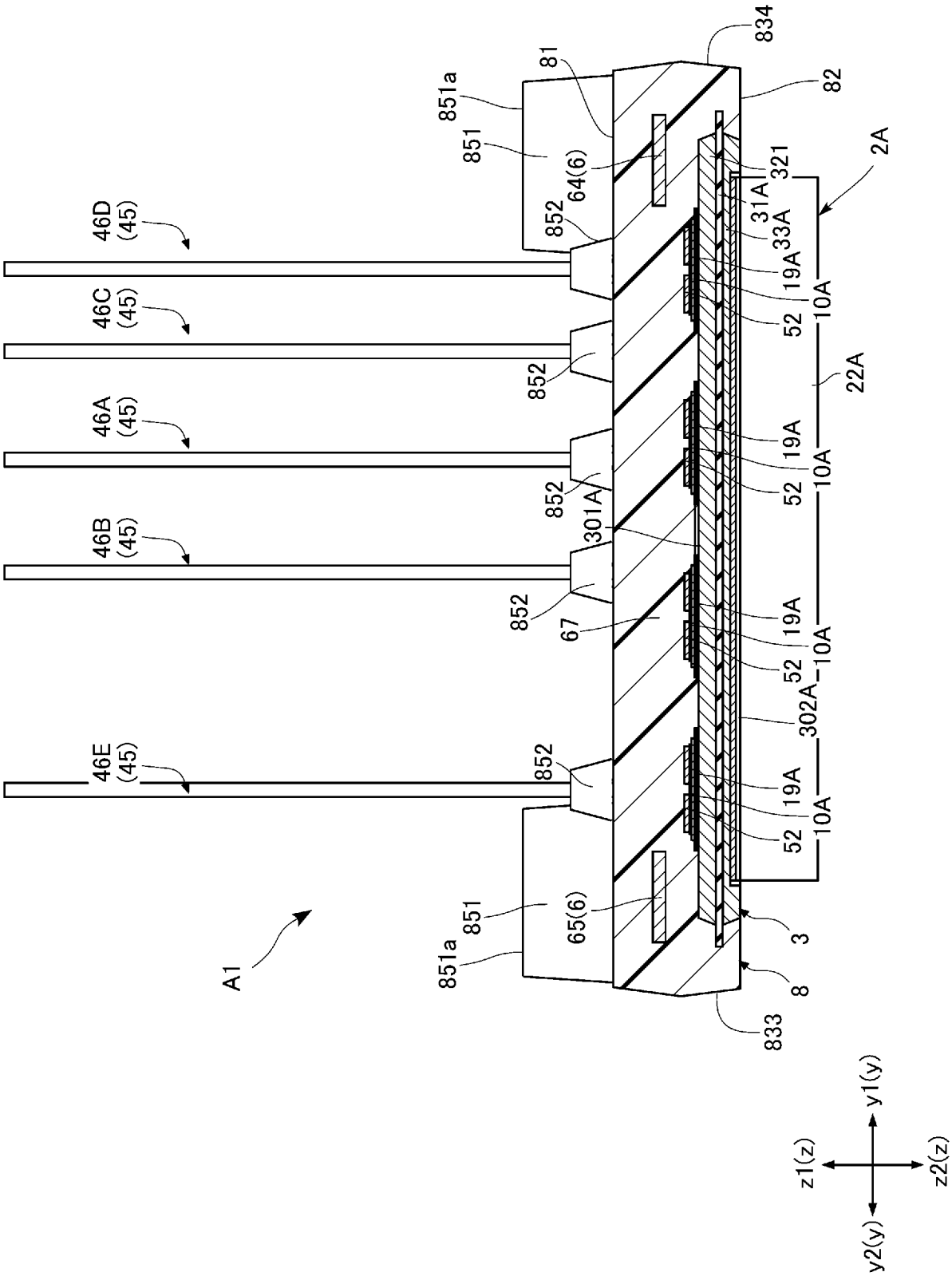

834
81
82
851a
851
64(6)
321
2A
31A
33A
19A
10A
52
22A
46D (45)
46C (45)
46A (45)
46B (45)
46E (45)
852
301A
67
302A
A1
65(6)
3
8
833
y1(y)
y2(y)
z1(z)
z2(z)

FIG.20

[図21]

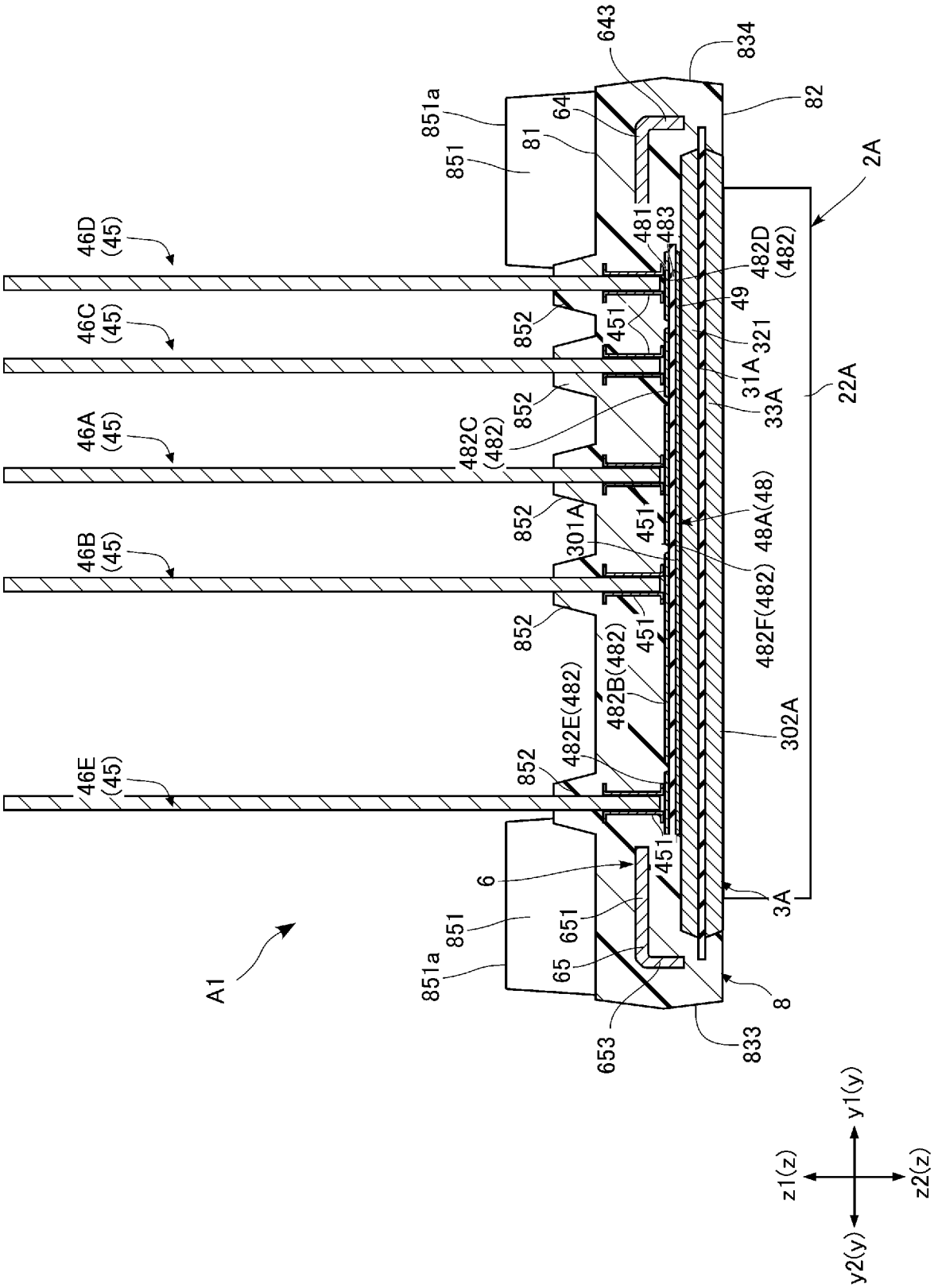
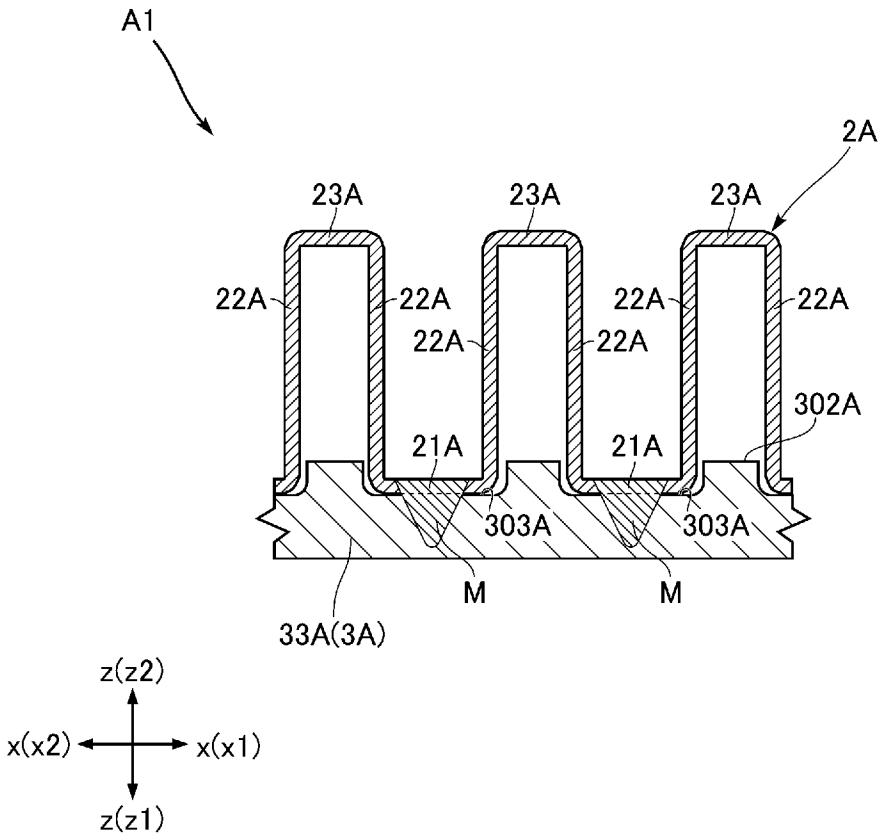

643
834
851a
64
82
851
81
2A
481
483
46D
(45)
482D
(482)
46C
(45)
852
451
49
321
31A
33A
22A
46A
(45)
482C
(482)
852
48A(48)
46B
(45)
852
301A
451
482F(482)
852
451
482B(482)
482E(482)
302A
46E
(45)
852
451
6
3A
851
651
851a
65
A1
8
653
833
y1(y)
z1(z)
z2(z)
y2(y)

FIG.21

[図22]
FIG.22


A1
2A
23A
23A
23A
22A
22A
22A
22A
22A
22A
302A
21A
21A
303A
303A
M
M
33A(3A)
z(z2)
x(x2)
x(x1)
z(z1)

[図23]

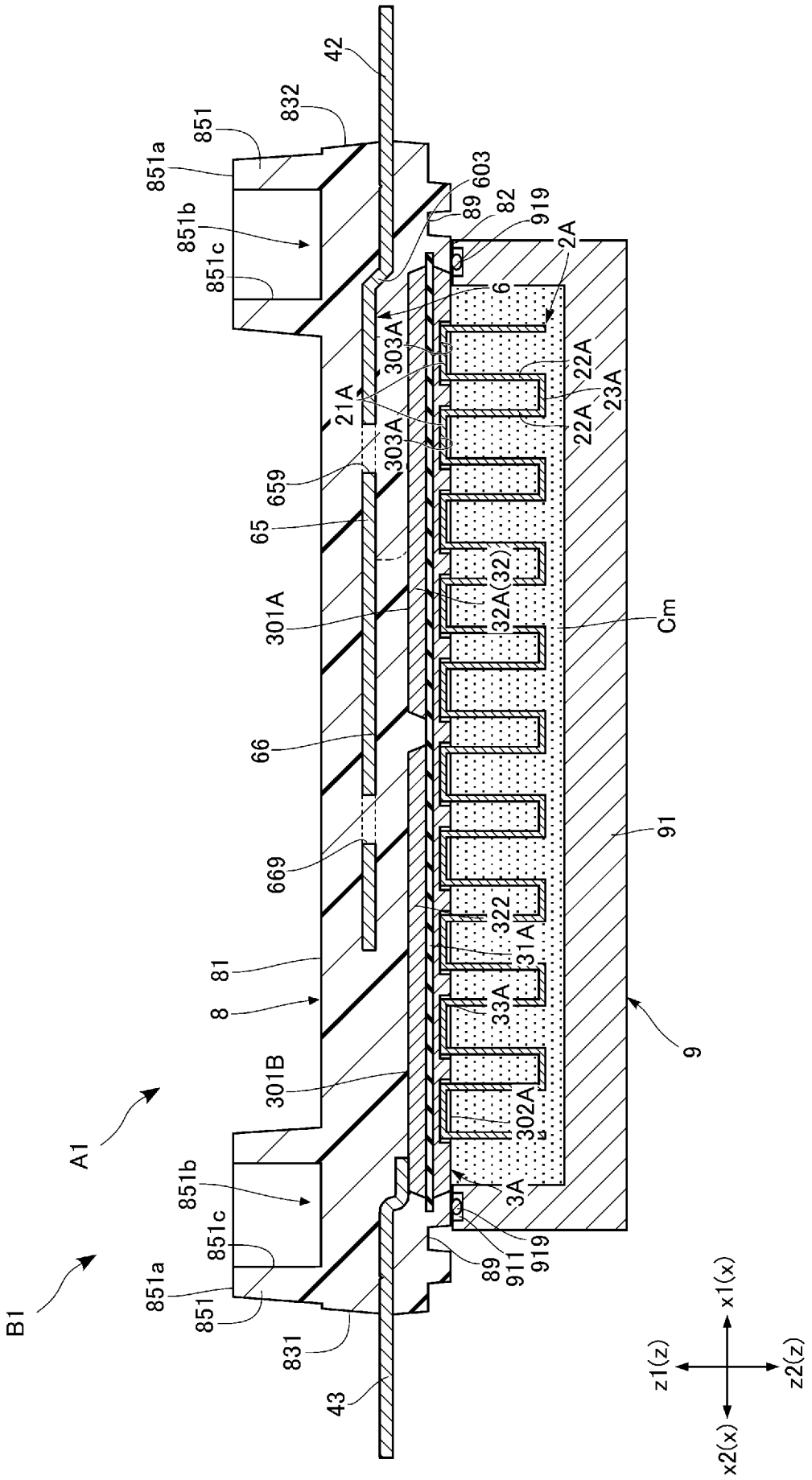

42
832
851
851a
851b
851c
603
89
82
919
2A
6
303A
22A
23A
21A
659
65
301A
32A(32)
Cm
66
669
91
322
31A
81
8
33A
301B
302A
9
A1
B1
3A
911
831
43
z1(z)
x1(x)
z2(z)
x2(x)

FIG.23

[図24]

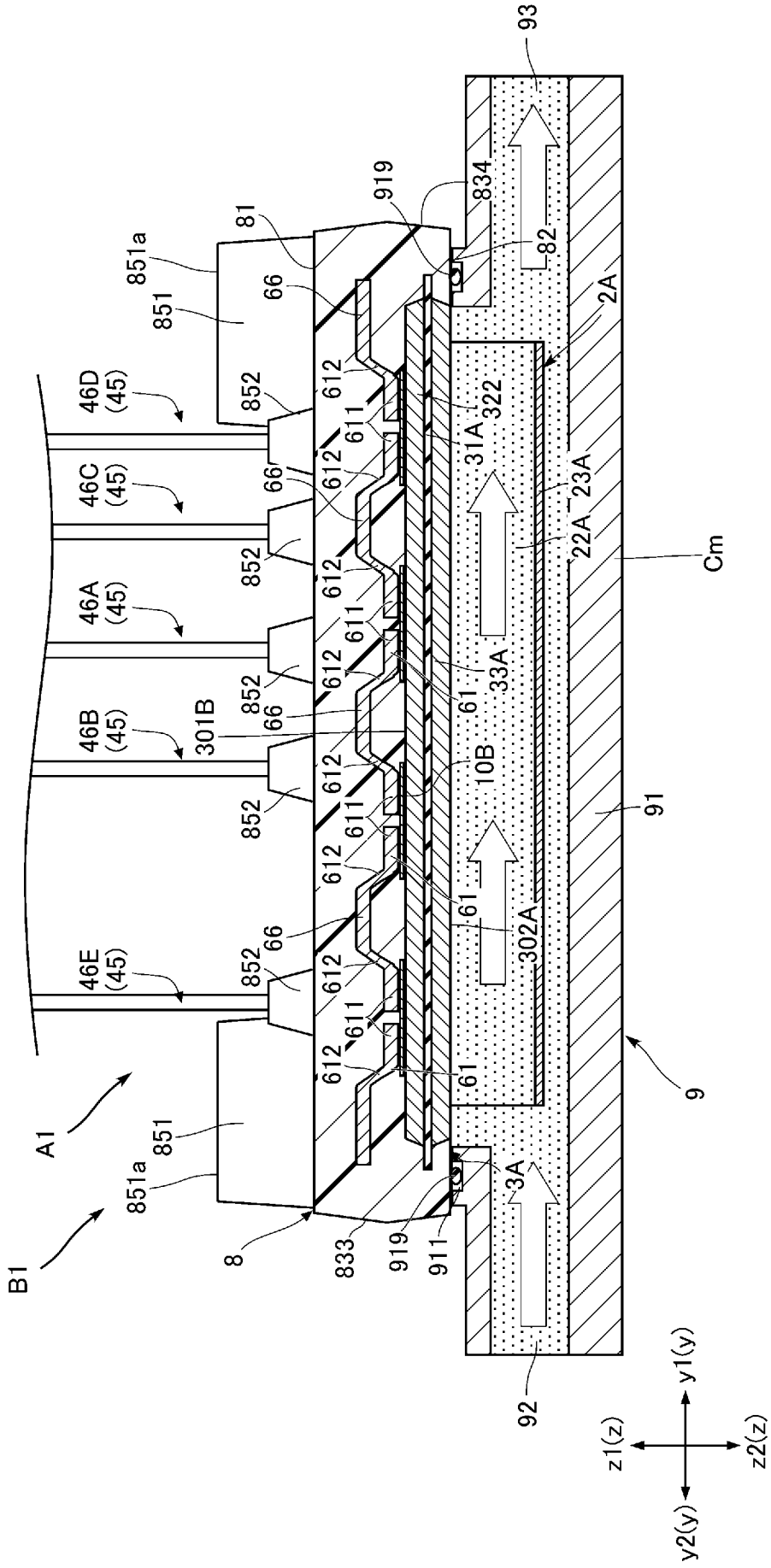

93
919
834
81
851a
851
66
82
2A
46D
(45)
852
612
611
322
31A
46C
(45)
23A
22A
Cm
46A
(45)
33A
61
46B
(45)
301B
10B
91
46E
(45)
302A
A1
B1
8
833
911
3A
9
92
y1(y)
z1(z)
z2(z)
y2(y)

FIG.24

[図25]

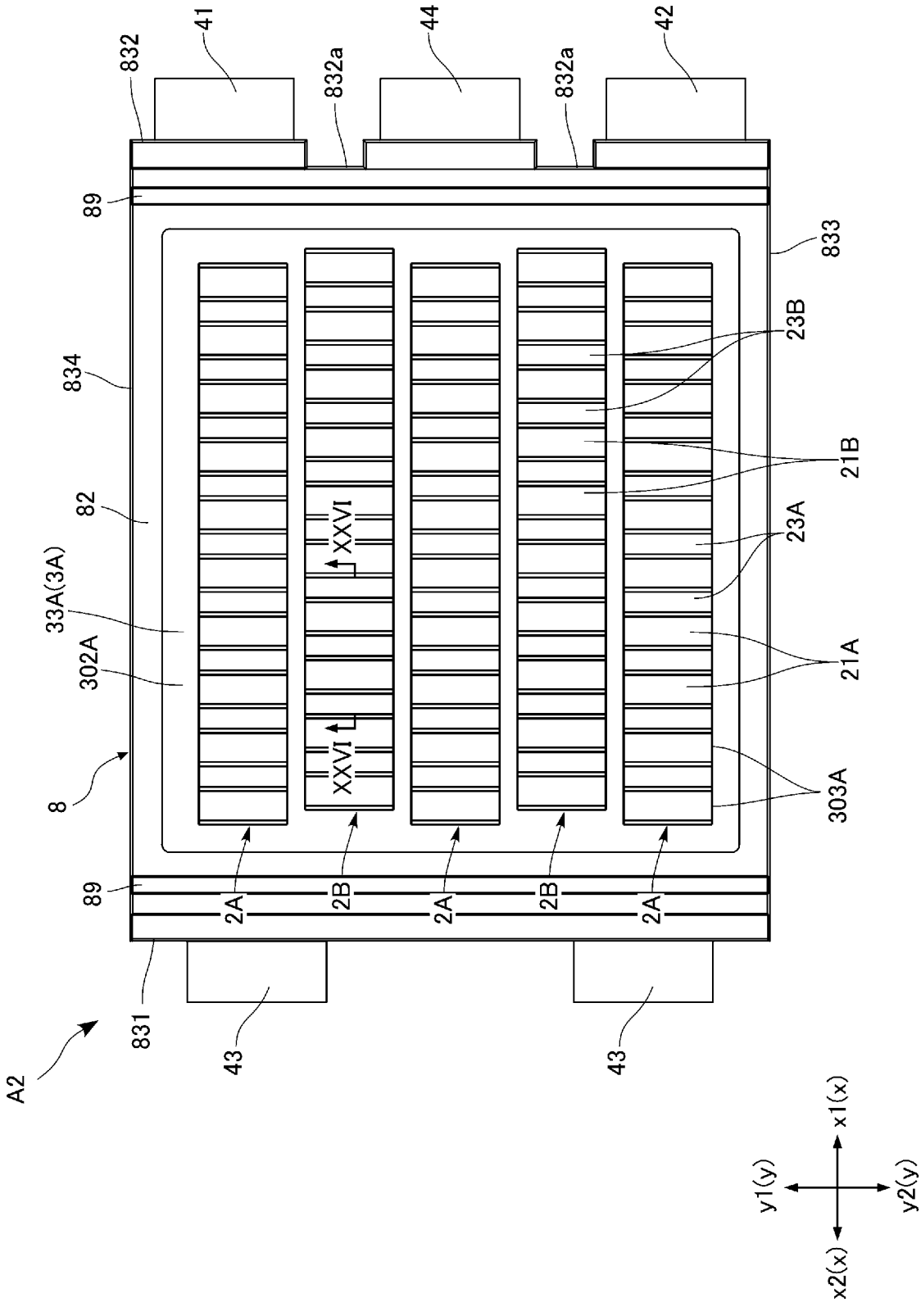

832
41
832a
44
832a
42
89
833
834
23B
21B
82
23A
33A(3A)
XXVI
302A
21A
8
XXVI
303A
89
2A
2B
2A
2B
2A
831
43
43
A2
x1(x)
y1(y)
y2(y)
x2(x)

FIG.25

[図26]

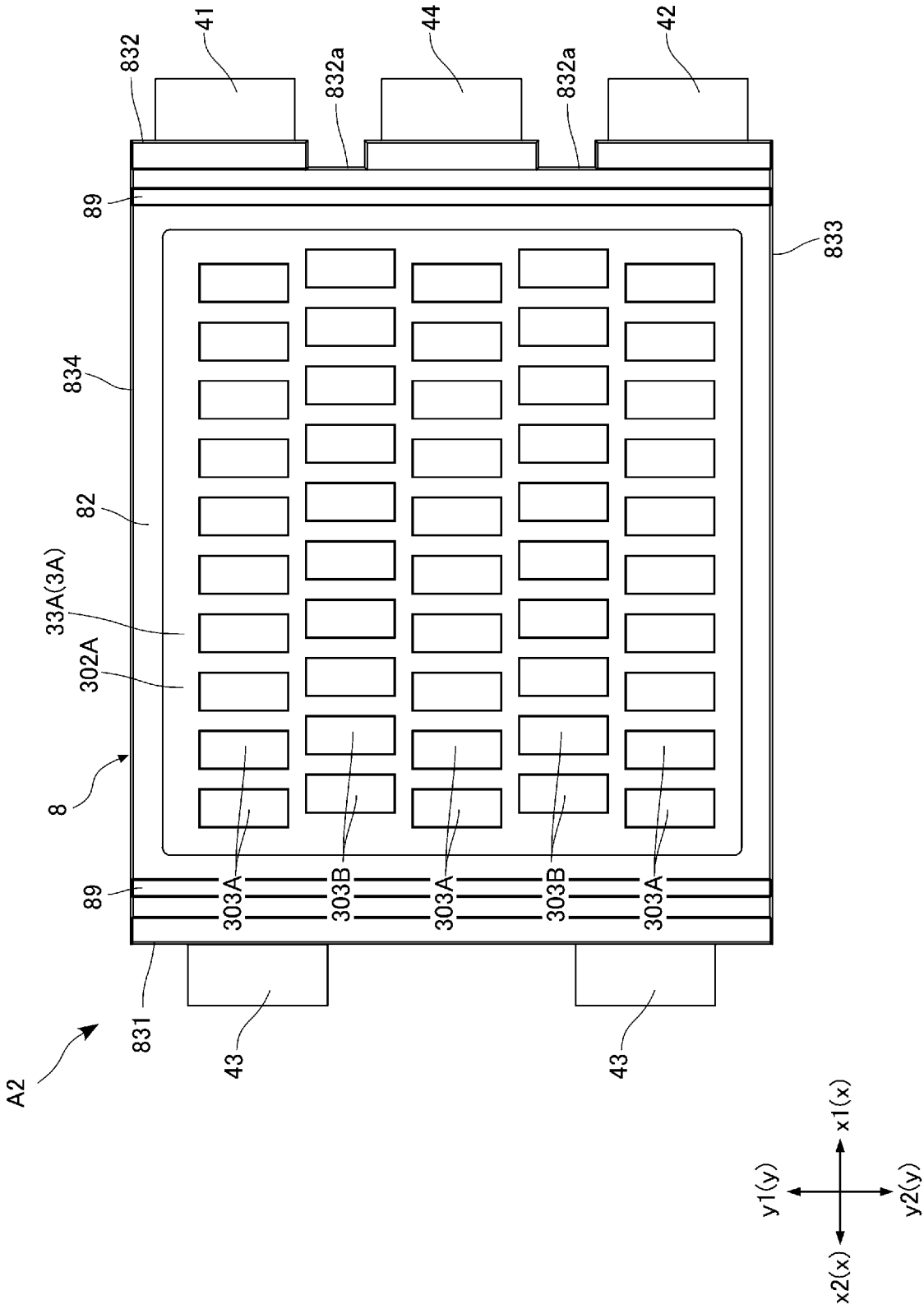
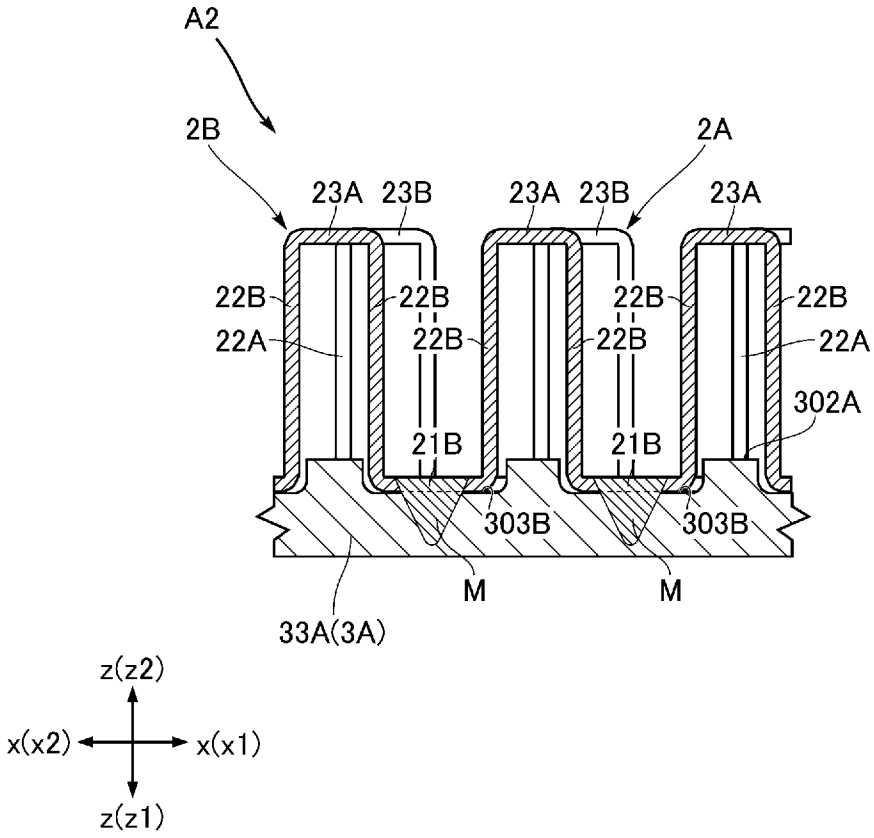

832
41
832a
44
832a
42
89
833
834
82
33A(3A)
302A
8
89
303A
303B
303A
303B
303A
831
43
43
A2
x1(x)
y1(y)
y2(y)
x2(x)

FIG.26

[図27]
FIG.27


A2
2B
2A
23A
23B
23A
23B
23A
22B
22B
22B
22B
22A
22B
22B
22A
302A
21B
21B
303B
303B
M
M
33A(3A)
z(z2)
x(x2)
x(x1)
z(z1)

[図28]

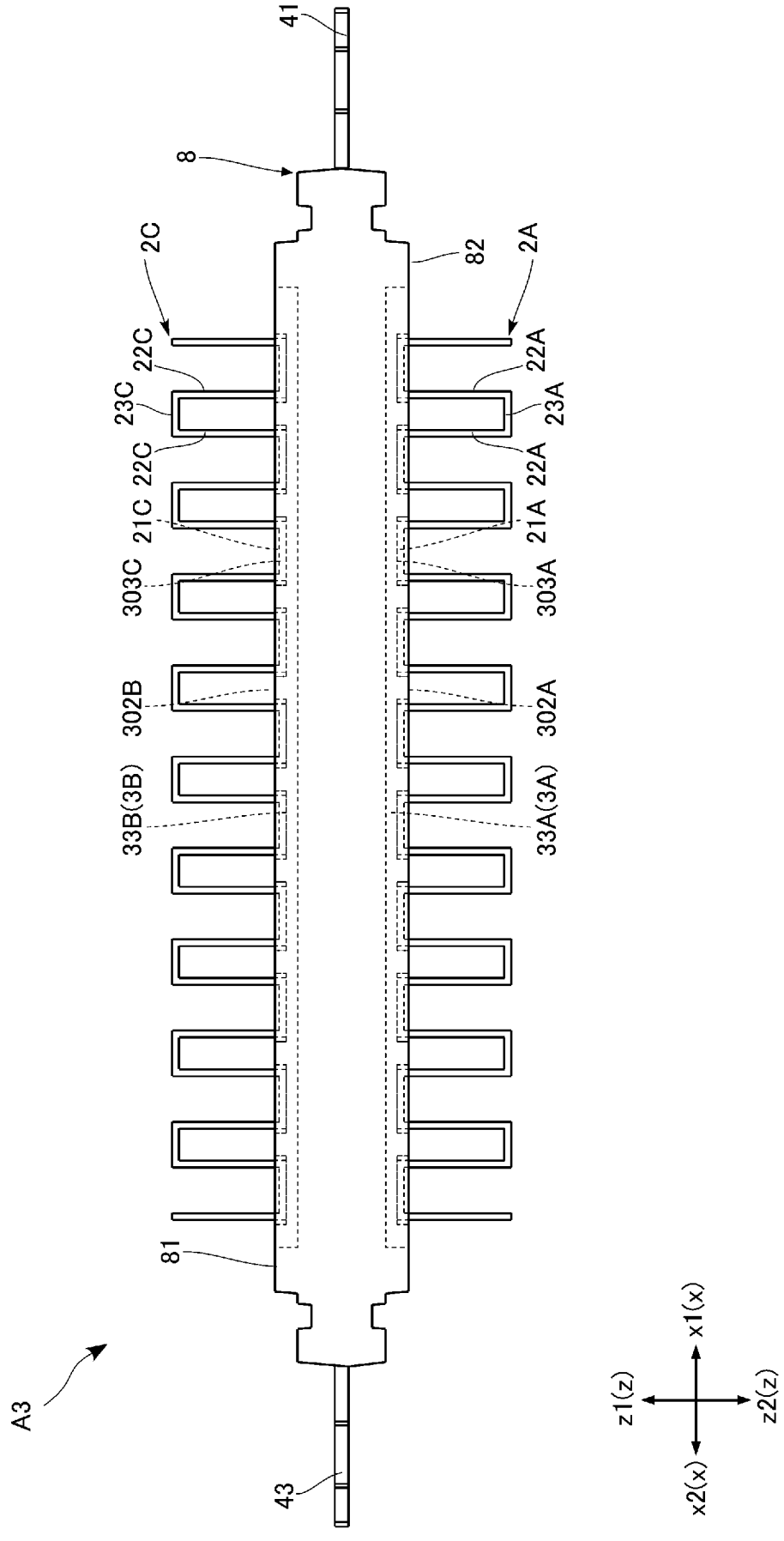

41
8
2C
82
2A
22C
22A
23C
23A
22C
22A
21C
21A
303C
303A
302B
302A
33B(3B)
33A(3A)
81
43
A3
x1(x)
z1(z)
z2(z)
x2(x)

FIG.28

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/041077

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/29(2006.01)i; ***H01L 23/36***(2006.01)i; ***H01L 23/473***(2006.01)i; ***H01L 25/07***(2006.01)i; ***H01L 25/18***(2023.01)i
FI: H01L23/36 A; H01L23/36 Z; H01L25/04 C; H01L23/46 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/29; H01L23/36; H01L23/473; H01L25/07; H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018/097027 A1 (MITSUBISHI ELECTRIC CORP.) 31 May 2018 (2018-05-31) paragraphs [0013]-[0061], [0109], fig. 1-15	1-5
Y		6-17
Y	JP 2004-358536 A (NIPPON LIGHT METAL CO., LTD.) 24 December 2004 (2004-12-24) fig. 13(c)	6, 12-17
Y	WO 2013/114647 A1 (MITSUBISHI ELECTRIC CORP.) 08 August 2013 (2013-08-08) fig. 1, 3	7-17
Y	JP 2022-98583 A (HITACHI ASTEMO, LTD.) 04 July 2022 (2022-07-04) fig. 2	13-17
A	WO 2011/061779 A1 (MITSUBISHI ELECTRIC CORP.) 26 May 2011 (2011-05-26) entire text, all drawings	1-17
A	WO 2015/046040 A1 (MITSUBISHI ELECTRIC CORP.) 02 April 2015 (2015-04-02) entire text, all drawings	1-17

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 January 2024	**23 January 2024**

Name and mailing address of the ISA/JP	Authorized officer
Japan Patent Office (ISA/JP) **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/041077

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2018/097027 A1	31 May 2018	US 2019/0295919 A1 paragraphs [0083]-[0131], [0177], fig. 1-15 DE 112017005953 T5 CN 110024119 A	
JP 2004-358536 A	24 December 2004	TW 200405840 A CN 1678425 A	
WO 2013/114647 A1	08 August 2013	US 2014/0367702 A1 fig. 1, 3 DE 112012005791 B4 CN 104145331 A TW 201332066 A	
JP 2022-98583 A	04 July 2022	(Family: none)	
WO 2011/061779 A1	26 May 2011	US 2012/0227952 A1 entire text, all drawings EP 2503593 A1 TW 201118331 A CN 102668066 A	
WO 2015/046040 A1	02 April 2015	US 2016/0225691 A1 entire text, all drawings DE 112014004421 B4 CN 105580134 A	

国際調査報告

国際出願番号
PCT/JP2023/041077

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 23/29(2006.01)i; H01L 23/36(2006.01)i; H01L 23/473(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2023.01)i
FI: H01L23/36 A; H01L23/36 Z; H01L25/04 C; H01L23/46 Z

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L23/29; H01L23/36; H01L23/473; H01L25/07; H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２４年
日本国実用新案登録公報	１９９６－２０２４年
日本国登録実用新案公報	１９９４－２０２４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	WO 2018/097027 A1 (三菱電機株式会社) 31.05.2018 (2018-05-31) 段落[0013]-[0061],[0109],図1-15	1-5
Y		6-17
Y	JP 2004-358536 A (日本軽金属株式会社) 24.12.2004 (2004-12-24) 図13 (c)	6,12-17
Y	WO 2013/114647 A1 (三菱電機株式会社) 08.08.2013 (2013-08-08) 図1,3	7-17
Y	JP 2022-98583 A (日立Ａｓｔｅｍｏ株式会社) 04.07.2022 (2022-07-04) 図2	13-17
A	WO 2011/061779 A1 (三菱電機株式会社) 26.05.2011 (2011-05-26) 全文,全図	1-17
A	WO 2015/046040 A1 (三菱電機株式会社) 02.04.2015 (2015-04-02) 全文,全図	1-17

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"D" 国際出願で出願人が先行技術文献として記載した文献
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
15.01.2024	23.01.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
佐藤　靖史 5F 5895
電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/041077

引用文献	公表日	パテントファミリー文献	公表日
WO 2018/097027 A1	31.05.2018	US 2019/0295919 A1 段落[0083]-[0131],[0177], 図1-15 DE 112017005953 T5 CN 110024119 A	
JP 2004-358536 A	24.12.2004	TW 200405840 A CN 1678425 A	
WO 2013/114647 A1	08.08.2013	US 2014/0367702 A1 図1,3 DE 112012005791 B4 CN 104145331 A TW 201332066 A	
JP 2022-98583 A	04.07.2022	（ファミリーなし）	
WO 2011/061779 A1	26.05.2011	US 2012/0227952 A1 全文,全図 EP 2503593 A1 TW 201118331 A CN 102668066 A	
WO 2015/046040 A1	02.04.2015	US 2016/0225691 A1 全文,全図 DE 112014004421 B4 CN 105580134 A	