

DESCRIBÇÃO  
DA  
PATENTE DE INVENÇÃO

N.º 97 814

REQUERENTE: THOMSON CONSUMER ELECTRONICS, INC., norte-  
-americana, com sede em 4704 West 81st Pla-  
ce, Indianapolis, Indiana 46268, Estados  
Unidos da América

EPÍGRAFE: "Dispositivo de visionamento de video de ima-  
gens de televisão lado-a-lado"

INVENTORES: Donald Henry Willis

Reivindicação do direito de prioridade ao abrigo do artigo 4.º da Convenção de Paris  
de 20 de Março de 1883.

Reino Unido em 1 de Junho de 1990 sob o nº 9012326.6



PATENTE N° 97 814

"Dispositivo de visionamento video de  
imagens de televisão lado-a-lado"

para que

THOMSON CONSUMER ELECTRONICS, INC. pre-  
tende obter privilégio de invenção em  
Portugal.

#### Resumo

O presente invento refere-se a um dispositivo de visionamento video, que compreende conversores de analógicos para digital para quantificar primeiro e segundo sinais video, representando primeira e segunda imagens, respectivamente, em níveis mais altos e mais baixos da resolução de quantificação um em relação ao outro. Os conversores de analógico para digital podem operar a diferentes frequências de amostragem. A imagem, representada pelo sinal de frequência de amostragem mais baixo, pode ter aparência de ser subamostrada, em relação à outra imagem. Um visor video é sincronizado com o primeiro sinal video. O segundo sinal video é sincronizado com o primeiro sinal video. Um circuito de processamento de sinal modifica o primeiro e segundo sinais video para representarem as primeira e segunda imagens, respectivamente, em tamanhos mais pequenos do que o do visor video. Um circuito de multiplexação combina os sinais video processados para visionamento lado-a-lado das ditas imagens. Um circuito de aumento de resolução de quantificação melhora a qualidade percebida do sinal video, tendo o nível mais baixo de resolução de quantificação. As imagens lado-a-lado podem ser visionadas sem distorção substancial de relação de aspecto de imagem, bem como com diferentes quantidades relativas de corte e distorção de relação de aspecto de imagem.

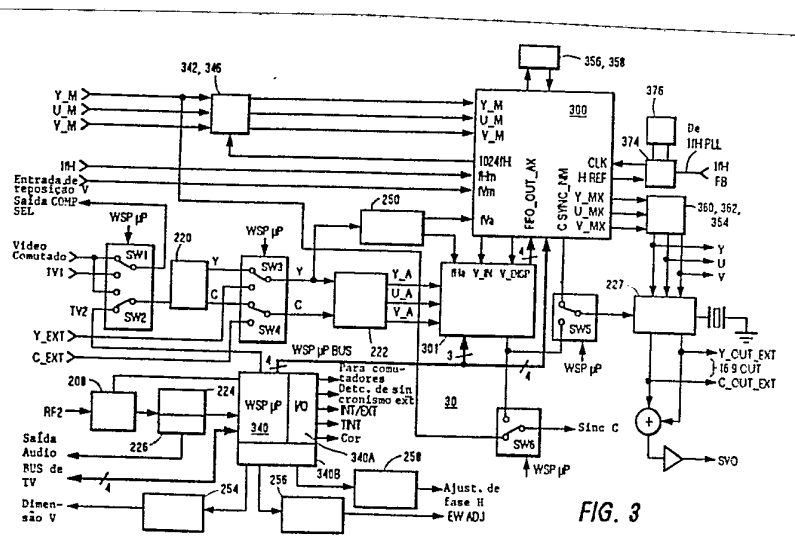


FIG. 3

MEMÓRIA DESCRITIVA



O invento refere-se ao campo das televisões capazes de visionar imagens lado-a-lado de tamanho substancialmente igual a partir de fontes diferentes, e em particular, àquelas televisões tendo um écran de relação de formato de visionamento largo. A maior parte das televisões actualmente tem uma relação de visionamento de formato, largura horizontal por altura vertical, de 4:3. Uma relação de visionamento de formato largo corresponde mais rigorosamente à relação de formato de visionamento de filmes, por exemplo 16:9. O invento é aplicável tanto às televisões de visionamento directo como às televisões de projecção.

As televisões que têm uma relação de visionamento de formato de 4:3, muitas vezes referidas como 4 x 3, são limitadas nas formas em que fontes de sinais video simples e múltiplas podem ser visionadas. Transmissões de sinais de televisão de emissores comerciais, excepto para material experimental, são emitidas com uma relação de visionamento de formato 4 x 3. Muitos telespectadores acham o formato de visionamento 4 x 3 menos agradável do que a relação de visionamento de formato mais ampla associada aos filmes. As televisões com uma relação de visionamento de formato ampla providenciam não apenas um visionamento mais agradável, como também são capazes de visionar fontes de sinais de formato de visionamento amplas num correspondente formato de visionamento largo. Filmes "parecem" filmes, versões deles não cortadas nem distorcidas. A fonte video não necessita ser cortada, tanto quando convertida de filme para video, por exemplo com um dispositivo de telecinema, ou por processadores na televisão.

As televisões com uma ampla relação de formato de visionamento são também adequadas para uma ampla variedade de visionamentos tanto para sinais de formato de visionamento convencional como largo, assim como para combinações deles em visores de imagens múltiplas. No entanto, a utilização de um écran de relação de visionamento ampla tem por consequência

numerosos problemas. Alterar as relações de formato de visionamento de fontes de sinais múltiplos, desenvolver sinais temporizadores consistentes a partir de fontes assíncronas mas visionadas simultaneamente, comutar entre fontes múltiplas para gerar visionamentos de imagens múltiplas, e providenciar imagens de alta resolução a partir de sinais de dados comprimidos são categorias gerais destes problemas. Tais problemas são resolvidos numa televisão de écran largo de acordo com o invento. Uma televisão de écran largo de acordo com vários arranjos do invento é capaz de providenciar alta resolução, visionamentos de imagens simples e múltiplas, a partir de fontes simples ou múltiplas tendo relações de formato similares ou diferentes, e com relações de formato de visionamento seleccionáveis.

As televisões com uma relação de formato de visionamento ampla podem ser desenvolvidas em dispositivos de televisão visionando sinais video ambos a taxas de exploração horizontal básico ou padrão e múltiplos delas, assim como por ambos os explorações entrelaçado e não entrelaçado. Os sinais video NTSC padrão, por exemplo, são visionados entrelaçando os campos sucessivos de cada estrutura video, cada campo sendo gerado por uma operação de exploração de quadro numa relação de exploração horizontal padrão ou básico de aproximadamente 15,734 Hz. A relação de exploração básico para sinais video é diversamente referida como  $f_H$ ,  $1f_H$ , e  $1H$ . A frequência actual de um sinal  $1f_H$  variará de acordo com diferentes padrões video. Em conformidade com esforços para melhorar a qualidade de imagem do equipamento de televisão, foram desenvolvidos dispositivos para visionar sinais video progressivamente, numa forma não entrelaçada. A exploração progressiva requer que cada estrutura visionada tenha de ser explorada no mesmo período de tempo atribuído para explorar um dos dois campos do formato entrelaçado. Visores AA-BB isentos de tremulação requerem que cada campo seja explorado duas vezes, consecutivamente. Em cada caso, a frequência de exploração horizontal deve ser duas vezes a da frequência horizontal padrão. A relação de exploração para tais visores

progressivamente explorados ou isentos de tremulação é diversamente referida como  $2f_H$  e  $2H$ . Uma frequência de exploração  $2f_H$  de acordo com padrões nos Estados Unidos, por exemplo, é aproximadamente 31,468 Hz.

Aparelhos de televisão com relações de visionamento de formato convencional podem ser equipados para visionar imagens múltiplas, por exemplo a partir de duas fontes video. As fontes video podem ser o sintonizador numa televisão, um sintonizador num gravador de cassetes video, uma câmara video, e outros. Num modo muitas vezes referido como imagem em imagem (PIP), o sintonizador na televisão providencia um enchimento da imagem na maior parte do écran, ou área de visionamento, e uma fonte video auxiliar providencia uma pequena imagem inserida geralmente dentro das fronteiras da imagem maior. Um modo de visionamento PIP num equipamento de televisão de écran largo é mostrado na figura 1(c). Em muitos casos, a imagem inserida pode ser posicionada num número de diferentes localizações. Outro modo de visionamento é muitas vezes referido como exploração de canal, em que um grande número de imagens pequenas, cada uma de uma fonte de canal diferente, enche o écran numa montagem de estrutura imobilizada. Não há imagem principal, pelo menos em termos de tamanho. Um modo de visionamento de exploração de canal num equipamento de televisão de écran largo é mostrado na figura 1(i). Em equipamentos de televisão de écran largo, outros modos de visionamento são possíveis. Um é referido como imagem exterior a imagem (POP). Neste modo, várias imagens auxiliares inseridas podem partilhar uma fronteira comum com a imagem principal. Um modo de visionamento POP num equipamento de televisão de écran largo é mostrado na figura 1(f). Outro modo particularmente adequado para uma televisão de écran largo é o de imagens lado-a-lado com substancialmente o mesmo tamanho, a partir de fontes video diferentes, por exemplo dois canais diferentes. Este modo é ilustrado para uma televisão de écran largo na figura 1(d) para duas fontes video 4:3. Será apreciado que este modo possa ser considerado um caso especial do modo POP.

A exploração horizontal é realizado no mesmo espaço de tempo num equipamento de televisão de écran largo que num equipamento de televisão convencional. No entanto, a distância de exploração horizontal é maior na televisão de écran largo. Isto alongará a imagem horizontalmente, criando distorção de relação de aspecto significativa das imagens na imagem visionada. Por consequência, podem ser encontrados problemas quando visionando um sinal video tendo uma relação de formato de visionamento 4:3 convencional num equipamento de televisão de écran largo, por exemplo um tendo uma relação de visionamento de formato 16:9. Estas relações de visionamento de formato particulares resultariam num alongamento ou expansão horizontal por um factor de 4/3. Isto é um problema para visionar imagens tendo uma relação de formato de visionamento 4:3 como uma imagem principal e como uma imagem auxiliar, tal como um PIP ou POP. Isto é também um problema para os modos PIP e POP mesmo se a imagem principal for originada de uma fonte video tendo uma relação de visionamento de formato 16:9 a qual condiz com os meios de visionamento do equipamento de televisão.

Alguns circuitos digitais, algumas vezes referidos geralmente como processadores de imagem em imagem, estão disponíveis os quais podem produzir modos PIP e de exploração de canal num equipamento de televisão convencional. Um tal processador de imagem em imagem é designado como um integrado CPIP e está disponível na Thomson Consumer Electronics, Inc. O integrado CPIP é descrito mais na íntegra numa publicação com o título "The CTC 140 Picture in Picture (CPIP) Technical Training Manual", disponível na Thomson Consumer Electronics, Inc., Indianapolis, Indiana.

Tais processadores de imagem em imagem não são adequados para produzir modos de visionamento especiais, tais como PIP, POP e exploração de canal, em equipamentos de televisão de écran largo. Se uma imagem auxiliar desenvolvida por tal processador de imagem em imagem a partir de uma fonte video auxiliar fosse visionada num equipamento de televisão de écran largo sem um circuito de aceleração externo, a imagem

auxiliar, ou imagens, seriam geometricamente distorcidas como descrito acima. A imagem auxiliar exibiria uma expansão horizontal por um factor de  $4/3$  devida à exploração horizontal mais largo do tubo de imagem mais largo, quer em visionamento directo ou quer em projecção. Se um circuito de aceleração externo fosse usado, a imagem auxiliar apareceria sem distorção de relação de aspecto, mas não encheria o écran ou encheria a porção do écran de outro modo atribuída para o visionamento auxiliar.

Uma televisão de écran largo pode ser providenciada com um processador de sinal para distorcer um sinal video, por exemplo um sinal video auxiliar, tal que com o visionamento subsequente a imagem auxiliar não exibirá distorção de relação de aspecto de imagem. A distorção pode ser produzida como uma compressão assimétrica. Os factores de compressão dependerão das relações de formato de visionamento relativas do sinal video auxiliar e do equipamento de televisão de écran largo. De modo a visionar um sinal video auxiliar tendo uma relação de formato de visionamento  $4:3$  num equipamento de televisão tendo uma relação de visionamento de formato de  $16:9$ , a imagem auxiliar será comprimida horizontalmente por um factor de  $4:1$  e comprimida verticalmente por um factor de  $3:1$ . Num equipamento de televisão tendo uma relação de formato de visionamento diferente, por exemplo  $2:1$ , o factor de compressão horizontal seria  $1.5$  vezes maior do que o factor de compressão vertical. A compressão assimétrica produz imagens geometricamente distorcidas as quais podem então ser armazenadas numa memória video associada com um processador de imagem em imagem. Quando a imagem auxiliar assimetricamente comprimida é retirada da memória, de acordo com o funcionamento normal do processador de imagem em imagem, o visionamento auxiliar resultante não exhibe distorção de relação de aspecto e é de tamanho adequado para o seu fim desejado, quer PIP, POP, exploração de canal ou de outro modo. A expansão horizontal alcançada por exploração no tubo de televisão mais largo cancela exactamente a compressão adicional, isto é a parte assimétrica, feita antes do armazenamento na memória video.

Um dispositivo de visionamento video para imagens lado-a-lado de acordo com um arranjo do invento compreende conversores de analógico para digital para quantificar os primeiro e segundo sinais video, representando respectivamente as primeira e segunda imagens, a níveis mais alto e mais baixo de resolução de quantificação relativos um ao outro. Os conversores de analógico para digital podem operar a diferentes relações de amostragem. A imagem representada no sinal de relação de amostragem menor pode ter a aparência de estar a ser subamostrada, em relação à outra imagem. Um visor video é sincronizado com o primeiro sinal video. O segundo sinal video é sincronizado com o primeiro sinal video. Um circuito de processamento de sinal modifica os primeiro e segundo sinais video para representarem as primeira e segunda imagens respectivamente em tamanhos menores do que o visor video. Um circuito de multiplexação combina os sinais video processados para visionamento lado-a-lado das referidas imagens. Um circuito de aumento de resolução de quantificação melhora a qualidade percebida do sinal video tendo o mais baixo nível de resolução de quantificação. As imagens lado-a-lado podem ser visionadas substancialmente sem distorção de relação de aspecto de imagem, assim como com diferentes montantes relativos de corte e distorção de relação de aspecto de imagem.

Um dispositivo de visionamento video para sincronizar imagens lado a lado de acordo com um arranjo do invento compreende uma primeira fonte de sinal video de uma primeira imagem e uma segunda fonte de sinal video de uma segunda imagem. Um primeiro processador de sinal acelera o primeiro sinal video. Um visor video é sincronizado com primeiro sinal video. O segundo sinal video é sincronizado verticalmente com o primeiro sinal video e com o visor video. O segundo sinal video é retardado de uma fracção de um período de campo numa memória de campo. Um segundo processador de sinal acelera o segundo sinal video sincronizado. Os primeiro e segundo sinais video são combinados para visionamento lado-a-lado das imagens. Os primeiro e segundo sinais video têm respectivamente primeira e segunda relações de formato de visionamento e o visor video tem

uma terceira relação de formato de visionamento maior do que cada uma das primeira e segunda relações de formato de visionamento. Se a primeira e segunda relações de formato de visionamento for cada uma aproximadamente 4:3 e a terceira relação de formato de visionamento for aproximadamente 16:9, cada das imagens lado-a-lado pode ser visionada numa relação de formato de visionamento de aproximadamente 8:9. Se cada um dos sinais video for acelerado por um factor de aproximadamente 4/3 e cortado horizontalmente por um factor de aproximadamente 1/3, cada uma das imagens lado-a-lado é visionada substancialmente sem distorção de relação de aspecto.

As figuras 1(a)-1(i) são úteis para explicar diferentes formatos de visionamento de uma televisão de écran largo.

A figura 2 é um diagrama de blocos de uma televisão de écran largo de acordo com aspectos deste invento e adaptado para funcionamento em exploração horizontal  $2f_H$ .

A figura 3 é um diagrama de blocos do processador de écran largo mostrado na figura 2.

A figura 4 é um diagrama de blocos de uma televisão de écran largo de acordo com aspectos deste invento e adaptado para funcionamento em exploração horizontal  $1f_H$ .

A figura 5 é um diagrama de blocos do processador de écran largo mostrado na figura 4.

A figura 6 é um diagrama de blocos mostrando mais detalhes do processador de écran largo comum às figuras 3 e 5.

A figura 7 é um diagrama de blocos do processador de imagem em imagem mostrado na figura 6.

A figura 8 é um diagrama de blocos da disposição de portas mostrada na figura 6 e ilustrando os circuitos dos sinais principal, auxiliar e de saída.

As figuras 9 e 10 são diagramas temporais úteis para explicar a geração do formato de visionamento mostrado na figura 1(d), usando sinais completamente cortados.

A figura 11 é um diagrama de blocos mostrando o circuito do sinal principal da figura 8 em mais detalhe.

A figura 12 é um diagrama de blocos mostrando o circuito do sinal auxiliar da figura 8 em mais detalhe.

A figura 13 é um diagrama de blocos da secção temporizadora e de controlo do processador de imagem em imagem da figura 7.

A figura 14 é um diagrama de blocos de um circuito para gerar o sinal  $2f_H$  interno na conversão  $1f_H$  para  $2f_H$ .

A figura 15 é uma combinação do diagrama de blocos e do circuito para o circuito de deflexão mostrado na figura 2.

A figura 16 é um diagrama de blocos da interface RGB mostrada na figura 2.

As várias partes da figura 1 ilustram algumas, mas não todas as várias combinações de simples e múltiplos formatos de visionamento de imagem os quais podem ser produzidos de acordo com diferentes arranjos do invento. Os seleccionados para ilustração são desejados para facilitar a descrição de circuitos particulares compreendendo televisões de écran largo de acordo com os arranjos do invento. Com fins de conveniência na ilustração e discussão aqui, uma relação de formato de visionamento convencional de largura por altura para uma fonte ou sinal video é geralmente julgada ser 4 x 3, enquanto que uma relação de formato de visionamento de écran largo de largura por altura para uma fonte ou sinal video é geralmente julgada ser 16 x 9. Os arranjos do invento não são limitados por estas definições.

A figura 1(a) ilustra uma televisão, de visionamento



directo ou de projecção, tendo uma relação de formato de visionamento convencional de 4 x 3. Quando uma imagem de relação de formato de visionamento 16 x 9 é transmitida, como um sinal de relação de formato de visionamento 4 x 3, aparecem barras pretas no topo e no fundo. Isto é geralmente referido como formato caixa do correio. Neste caso, a imagem visionada é mais pequena em relação a toda a área de visionamento disponível. Alternativamente, a fonte de relação de formato de visionamento 16 x 9 é convertida antes da transmissão, de forma a que encherá a extensão vertical de uma superfície de visão do visor de formato 4 x 3. No entanto, muita informação será cortada dos lados esquerdo e/ou direito. Como uma outra alternativa, a imagem de caixa do correio pode ser expandida verticalmente, mas não horizontalmente, pelo que a imagem resultante evidenciará distorção por alongamento vertical. Nenhuma das três alternativas é particularmente atraente.

A figura 1(b) mostra um écran 16 x 9. Uma fonte video de relação de visionamento de formato 16 x 9 seria completamente visionada, sem corte e sem distorção. Uma imagem de caixa de correio de relação de visionamento de formato 16 x 9, a qual está ela própria num sinal de relação de visionamento de formato 4 x 3, pode ser progressivamente explorada por duplicação de linha ou adição de linha, de modo a providenciar um visionamento maior com suficiente resolução vertical. Uma televisão de écran largo de acordo com este invento pode visionar um tal sinal de relação de visionamento de formato 16 x 9 quer com a fonte principal, a fonte auxiliar ou uma fonte externa RGB.

A figura 1(c) ilustra um sinal principal de relação de visionamento de formato 16 x 9 no qual é visionada uma imagem inserida de relação de formato de visionamento de 4 x 3. Se ambos os sinais video principal e auxiliar são fontes de relação de visionamento de formato 16 x 9, a imagem inserida pode também ter uma relação de visionamento de formato 16 x 9. A imagem inserida pode ser visionada em muitas posições diferentes.



A figura 1(d) ilustra um formato de visionamento, em que os sinais video principal e auxiliar são visionados com o mesmo tamanho de imagem. Cada área de visionamento tem uma relação de visionamento de formato de 8 x 9, a qual é evidentemente diferente de ambas 16 x 9 e 4 x 3. De modo a mostrar uma fonte de relação de visionamento de formato 4 x 3 em tal área de visionamento, sem distorção horizontal ou vertical, o sinal tem de ser cortado nos lados esquerdo e/ou direito. Mais da imagem pode ser mostrado, com menos corte, se alguma distorção de relação de aspecto por compressão horizontal da imagem for tolerada. Compressão horizontal resulta em alongamento vertical dos objectos na imagem. A televisão de écran largo de acordo com o invento pode providenciar qualquer mistura de corte e distorção de relação de aspecto a partir de corte máximo sem distorção de relação de aspecto até ausência de corte com máxima distorção de relação de aspecto.

Limitações de amostragem de dados no circuito de processamento do sinal video auxiliar complicam a geração de uma imagem de alta resolução a qual é tão larga em tamanho quanto o visionamento do sinal video principal. Vários métodos podem ser desenvolvidos para ultrapassar estas complicações.

A figura 1(e) é um formato de visionamento em que uma imagem de relação de visionamento de formato 4 x 3 é visionada no centro de um écran de relação de visionamento de formato 16 x 9. Barras escuras são evidentes nos lados direito e esquerdo.

A figura 1(f) ilustra um formato de visionamento em que uma imagem grande de relação de visionamento de formato 4 x 3 e três imagens mais pequenas de relação de visionamento de formato 4 x 3 são visionadas simultaneamente. Uma imagem menor exterior ao perímetro da imagem grande é muitas vezes referida como uma POP, isto é uma imagem-exterior-a-imagem, em vez de uma PIP, uma imagem em imagem. Os termos PIP ou imagem em imagem são aqui usados para ambos os formatos de visionamento.



Nessas circunstâncias onde a televisão de écran largo é provida com dois sintonizadores, ambos internos ou um interno e um externo, por exemplo num gravador de cassetes video, duas das imagens visionadas podem visionar movimento em tempo real de acordo com a fonte. As imagens restantes podem ser visionadas em formato de estrutura imobilizada. Será apreciado que a adição de mais sintonizadores e adicionais circuitos de processamento de sinal auxiliar possa prover para mais do que duas imagens em movimento. Será também apreciado que a imagem grande por um lado, e as três imagens pequenas por outro lado, possam ser comutadas de posição, como mostrado na figura 1(g).

A figura 1(h) ilustra uma alternativa em que a imagem de relação de visionamento de formato 4 x 3 está centrada, e seis imagens mais pequenas de relação de visionamento de formato 4 x 3 são visionadas em colunas verticais em ambos os lados. Assim como no formato previamente descrito, uma televisão de écran largo provida com dois sintonizadores pode providenciar duas imagens em movimento. As restantes onze imagens estarão em formato de estrutura imobilizada.

A figura 1(i) mostra um formato de visionamento tendo uma grelha de doze imagens de relação de visionamento de formato 4 x 3. Tal formato de visionamento é particularmente apropriado para um guia de selecção de canal, em que cada imagem é pelo menos uma estrutura imobilizada de um canal diferente. Como anteriormente, o número de imagens em movimento dependerá do número de sintonizadores disponíveis e dos circuitos de processamento de sinal.

Os vários formatos mostrados na figura 1 são ilustrativos, e não limitativos, e podem ser produzidos por televisões de écran largo mostrados nos restantes desenhos e descritos em detalhe abaixo.

Um diagrama de blocos global para uma televisão de écran largo de acordo com arranjos do invento, e adaptado para operar

com exploração horizontal  $2f_H$ , é mostrado na figura 2 e geralmente designado por 10. A televisão 10 compreende geralmente uma secção de entrada de sinais video 20, um chassis ou microprocessador de TV 216, um processador de écran largo 30, um conversor de  $1f_H$  para  $2f_H$  40, um circuito de deflexão 50, uma interface RGB 60, um conversor de YUV para RGB 240, accionadores cinescópico 242, tubos de visionamento directo ou de projecção 244 e uma fonte de alimentação 70. O agrupamento de vários circuitos em diferentes blocos funcionais é feito com a finalidade de conveniência na descrição, e não é entendida como limitativa da posição física destes circuitos relativamente uns aos outros.

A secção de entrada dos sinais video 20 está adaptada para receber uma pluralidade de sinais video compósitos a partir de diferentes fontes video. Os sinais video podem ser selectivamente comutados para visionamento como sinais video principal e auxiliar. Um comutador RF 204 tem duas entradas de antena ANT1 e ANT2. Estas representam entradas tanto para recepção de antena exterior como para recepção por cabo. O comutador RF 204 controla qual é a entrada de antena fornecida a um primeiro sintonizador 206 e a um segundo sintonizador 208. A saída do primeiro sintonizador 206 é uma entrada do integrado 202, o qual executa um número de funções relacionadas com sintonização, deflexão horizontal e vertical e controlo video. O integrado particular mostrado é designado na indústria por TA7730. O sinal video de banda de base VIDEO OUT desenvolvido no integrado e resultante do sinal do primeiro sintonizador 206 é uma entrada do comutador video 200 e da entrada TV1 do processador de écran largo 30. Outras entradas video de banda de base para o comutador video 200 são designadas por AUX1 e AUX2. Estas poderão ser usadas para câmaras video, leitores de discos laser, leitores de fita video, jogos video e semelhantes. A saída do comutador video 200, a qual é controlada pelo chassis ou microprocessador de TV 216 é designada SWITCHED VIDEO. O SWITCHED VIDEO é outra entrada para o processador de écran largo 30.

Referindo adicionalmente a figura 3, um processador de écran largo comutador SW1 selecciona dentre os sinais TV1 e SWITCHED VIDEO como sinal video SEL COMP OUT o qual é uma entrada para um descodificador Y/C 210. O descodificador Y/C 210 pode ser aplicado como um filtro colector de linha adaptável. Duas outras fontes video S1 e S2 são também entradas para o descodificador Y/C 210. Cada uma das S1 e S2 representa diferentes fontes S-VHS, e cada consiste em sinais de luminância e crominância separados. Um comutador, o qual pode estar incorporado como parte do descodificador Y/C, como em alguns filtros colectores de linha adaptáveis, ou o qual pode ser aplicado como um comutador separado, é sensível ao microprocessador de TV 216 para seleccionar um par de sinais de luminância e crominância como saídas designadas por Y\_M e C\_IN respectivamente. O par seleccionado de sinais luminância e crominância é conseqüentemente considerado o sinal principal e é processado ao longo de um circuito de sinal principal. Designações de sinal incluindo \_M ou \_MN referem-se ao circuito de sinal principal. O sinal de crominância C\_IN é reenviado pelo processador de écran largo para o integrado, para desenvolver sinais de diferenciação de cor U\_M e V\_M. A este respeito, U é uma designação equivalente para (R-Y) e V é uma designação equivalente para (B-Y). Os sinais Y\_M, U\_M e V\_M são convertidos para a forma digital no processador de écran largo para posterior processamento de sinal.

O segundo sintonizador 208, definido funcionalmente como parte do processador de écran largo 30, desenvolve um sinal video de banda de base TV2. Um comutador SW2 selecciona dentre os sinais TV2 e SWITCHED VIDEO uma entrada para um descodificador Y/C 220. O descodificador Y/C 220 pode ser aplicado como um filtro colector de linha adaptável. Os comutadores SW3 e SW4 seleccionam entre as saídas de luminância e crominância do descodificador Y/C 220 e os sinais de luminância e crominância de uma fonte video externa, designados respectivamente por Y\_EXT e C\_EXT. Os sinais Y\_EXT e C\_EXT correspondem à entrada S-VHS S1. O descodificador Y/C 220 e comutadores SW3 e SW4 podem ser combinados, como em alguns

filtros colectores de linha adaptáveis. A saída dos comutadores SW3 e SW4 é conseqüentemente considerada o sinal auxiliar e é processada ao longo de um circuito de sinal auxiliar. A saída de luminância seleccionada é designada Y\_A. Designações de sinais incluindo \_A, \_AX e \_AUX referem-se ao circuito de sinal auxiliar. A crominância seleccionada é convertida para sinais de diferença de cor U\_A e V\_A. Os sinais Y\_A, U\_A e V\_A são convertidos para a forma digital para posterior processamento de sinal. O arranjo de fonte de sinal video comutando nos circuitos de sinal principal e auxiliar maximiza a flexibilidade em gerir a selecção de fonte para as diferentes partes dos diferentes formatos de visionamento de imagem.

Um sinal sincronizador compósito COMP SYNC, correspondendo a Y\_M é providenciado pelo processador de écran largo a um separador síncrono 212. Os componentes sincronizadores horizontal e vertical H e V são respectivamente entradas para um circuito de contagem vertical descendente 214. O circuito de contagem vertical descendente desenvolve um sinal VERTICAL RESET o qual é dirigido para um processador de écran largo 30. O processador de écran largo gera um sinal de saída de reposição vertical interno INT VERT RST OUT dirigido para a interface RGB 60. Um comutador na interface RGB 60 selecciona entre o sinal de saída de reposição vertical interno e o componente sincronizador vertical da fonte RGB externa. A saída deste comutador é um componente sincronizador vertical seleccionado SEL\_VERT\_SYNC dirigido para o circuito de deflexão 50. Sinais sincronizadores horizontal e vertical do sinal video auxiliar são desenvolvidos pelo separador síncrono 250 no processador de écran largo.

O conversor  $1f_H$  para  $2f_H$  40 é responsável por converter sinais video entrelaçados para sinais não entrelaçados explorados progressivamente, por exemplo um onde cada linha horizontal é visionada duas vezes, ou um conjunto adicional de linhas horizontais é gerado por interposição de linhas horizontais adjacentes do mesmo campo. Em algumas circunstâncias, a utilização de uma linha prévia ou a

utilização de uma linha intercalada dependerá do grau de movimento que é detectado entre campos ou estruturas adjacentes. O circuito conversor 40 opera em conjunção com uma RAM video 420. A RAM video pode ser utilizada para armazenar um ou mais campos de uma estrutura, para permitir o visionamento progressivo. Os dados video convertidos tais como  $Y_{2f_H}$ ,  $U_{2f_H}$  e  $V_{2f_H}$  são fornecidos à interface RGB 60.

A interface RGB 60, mostrada em mais detalhe na figura 16, permite selecção dos dados video convertidos ou dados video RGB externos para visionamento pela secção de entrada de sinais video. O sinal RGB externo é julgado ser um sinal de relação de visionamento de formato largo adaptado para exploração  $2f_H$ . O componente sincronizador vertical do sinal principal é fornecido à interface RGB pelo processador de écran largo como INT VERT RST OUT, possibilitando que um sincronismo vertical seleccionado ( $f_{V_M}$  ou  $f_{V_{ext}}$ ) esteja disponível para o circuito de deflexão 50. O funcionamento da televisão de écran largo permite a selecção pelo utilizador de um sinal RGB externo, por geração de um sinal de controlo interno/externo INT/EXT. No entanto, a selecção de uma entrada de sinal RGB externo, na ausência de um tal sinal, pode resultar em colapso vertical do quadro, e danos do tubo de raios catódicos ou tubos de projecção. Por consequência, o circuito de interface RGB detecta um sinal sincronizador externo, de modo a ultrapassar a selecção de uma entrada RGB externa não existente. O microprocessador WSP 340 fornece também controlo de cor e de tonalidade para o sinal RGB externo.

O processador de écran largo 30 compreende um processador de imagem na imagem 320 para processamento de sinal especial do sinal video auxiliar. O termo imagem em imagem é por vezes abreviado por PIP ou pix-em-pix. Uma disposição de portas 300 combina os dados de sinal video principal e auxiliar numa ampla variedade de formatos de visionamento, como mostrado pelos exemplos das figuras 1(b) a 1(i). O processador de imagem em imagem 320 e a disposição de portas 300 estão sob o controlo de um microprocessador de écran

largo (WSP  $\mu$ P) 340. O microprocessador 340 é sensível ao microprocessador de TV 216 ao longo de um bus série. O bus série inclui quatro linhas de sinal, para dados, sinais de relógio, sinais de permissão e sinais de reposição. O processador de écran largo 30 gera também um sinal de apagamento/reposição vertical compósito, como um sinal castelo de areia de três níveis. Alternativamente, os sinais verticais de apagamento e de reposição podem ser gerados como sinais separados. Um sinal de apagamento compósito é fornecido pela secção de entrada de sinal video à interface RGB.

O circuito de deflexão 50, mostrado em mais detalhe na figura 15, recebe um sinal de reposição vertical do processador de écran largo, um sinal sincronizador horizontal  $2f_H$  seleccionado da interface RGB 60 e sinais de controlo adicionais do processador de écran largo. Estes sinais de controlo adicionais referem-se a pôr em fase horizontal, a ajustamento de tamanho vertical e a ajustamento de almofada este-oeste. O circuito de deflexão 50 fornece impulsos de retorno rápido  $2f_H$  ao processador de écran largo 30, ao conversor de  $1f_H$  para  $2f_H$  40 e ao conversor de YUV para RGB 240.

Tensões de funcionamento para toda a televisão de écran largo são geradas por uma fonte de alimentação 70 a qual pode ser estimulada por uma alimentação principal AC.

O processador de écran largo 30 é mostrado em mais detalhe na figura 3. Os componentes principais do processador de écran largo são uma disposição de portas 300, um circuito de imagem em imagem 301, conversores de analógico para digital e de digital para analógico, o segundo sintonizador 208, um microprocessador do processador de écran largo 340 e um codificador de saída de écran largo 227. Mais detalhes do processador de écran largo, os quais estão em comum com ambos os chassis  $1f_H$  e  $2f_H$ , por exemplo o circuito PIP, são mostrados na figura 6. Um processador de imagem em imagem 320, o qual forma uma parte significativa do circuito PIP 301, é mostrado em mais detalhe na

figura 7. A disposição de portas 300 é mostrada em mais detalhe na figura 8. Um número de componentes mostrados na figura 3, formando partes dos circuitos de sinal principal e auxiliar, foram já descritos em detalhe.

O segundo sintonizador 208 tem associado a ele um andar IF 224 e um andar audio 226. O segundo sintonizador 208 opera também em conjugação com o WSP  $\mu$ P 340. O WSP  $\mu$ P 340 compreende uma secção I/O entrada saída 340A e uma secção de saída analógica 340B. A secção I/O 340A providencia sinais de controlo de tonalidade e de cor, o sinal INT/EXT para seleccionar a fonte video RGB externa e sinais de controlo para os comutadores SW1 a SW6. A secção I/O monitoriza também o sinal EXT SYNC DET da interface RGB para proteger o circuito de deflexão e o(s) tubo(s) de raios catódicos. A secção de saída analógica 340B providencia sinais de controlo para tamanho vertical, ajustamento este-oeste e fase horizontal, através dos respectivos circuitos de interface 254, 256 e 258.

A disposição de portas 300 é responsável por combinar informação video dos circuitos de sinal principal e auxiliar para produzir um visionamento compósito de écran largo, por exemplo um dos mostrados nas diferentes partes da figura 1. Informação de relógio para a disposição de portas é providenciada pela malha de captura de fase 374, a qual opera em conjugação com um filtro passa baixo 376. O sinal video principal é fornecido ao processador de écran largo em forma analógica, e formato Y U V, como em sinais designados por Y\_M, U\_M e V\_M. Estes sinais principais são convertidos da forma analógica para digital por conversores de analógico para digital 342 e 346, mostrados em mais detalhe na figura 4.

Os sinais de componente de cor são referidos por designações genéricas U e V, as quais podem ser atribuídas tanto a sinais R-Y ou B-Y, como a sinais I e Q. A largura de banda de luminância amostrada está limitada a 8 MHz porque a taxa de relógio do dispositivo é  $1024f_H$ , a qual é aproximadamente 16 Hz. Um conversor simples de analógico para

digital e um comutador analógico podem ser utilizados para amostrar os dados de componente de cor porque os sinais U e V estão limitados a 500kHz, ou 1.5 MHz para largo I. A linha seleccionada UV\_MUX para o comutador analógico, ou multiplexador 344, é um sinal 8 MHz derivado por divisão do dispositivo de relógio por 2. Um impulso de relógio largo de princípio de linha SOL pulse repõe sincronamente este sinal a zero no princípio de cada linha video horizontal. A linha UV\_MUX então alterna de estado em cada ciclo de relógio através da linha horizontal. Dado que o comprimento da linha é um número par de ciclos de relógio, o estado do UV\_MUX, uma vez inicializado, consistentemente alternará entre 0, 1, 0, 1,.... sem interrupção. As correntes de dados Y e UV fora dos conversores de analógico para digital 342 e 346 são deslocadas porque os conversores de analógico para digital têm cada um 1 ciclo de relógio de atraso. De modo a acomodar-se para este deslocamento de dados, a informação restritiva de relógio do controlo interpolador 349 do circuito de p processamento de sinal principal 304 tem de ser analogamente retardada. Onde a informação restritiva de relógio não for retardada, os dados UV não serão correctamente emparelhados quando apagados. Isto é importante porque cada par UV representa um vector. Um elemento U de um vector não pode ser emparelhado com um elemento V de outro vector sem causar uma troca de cor. Em vez disso, uma amostra V de um par prévio será apagada juntamente com a amostra U corrente. Este método de multiplexação UV é referido como 2:1:1, uma vez que há duas amostras de luminância para cada par de amostras (U, V) de componente de cor. A frequência de Nyquist para ambos U e V é reduzida efectivamente para metade da frequência de Nyquist da luminância. Por consequência, a frequência de Nyquist da saída do conversor analógico para digital para o componente de luminância é 8 MHz, ao passo que a frequência de Nyquist da saída do conversor analógico para digital para os componentes de cor é 4 MHz.

O circuito PIP e/ou a disposição de portas podem também incluir meios para realçar a resolução dos dados auxiliares apesar da compressão de dados. Um número de redução



de dados e esquemas de restituição de dados foi desenvolvido, incluindo por exemplo compressão de pixels emparelhados e oscilação e não oscilação. Além disso, diferentes sequências de oscilação envolvendo diferentes números de bits e diferentes compressões de pixels emparelhados envolvendo diferentes números de bits são contempladas.. Um dos números de redução de dados particular e esquemas de restituição pode ser seleccionado pelo WSP  $\mu$ P 340 de modo a maximizar a resolução do video visionado para cada tipo particular de formato de visionamento de imagem.

A disposição de portas inclui interpoladores que operam em conjunção com memórias de linha, as quais podem ser aplicadas como FIFO 356 e 358. O interpolador e as FIFO são utilizadas para reamostrar o sinal principal como desejado. Um interpolador adicional pode reamostrar o sinal auxiliar. Circuitos de relógio e sincronizadores na disposição de portas controlam a manipulação de dados de ambos os sinais principal e auxiliar, incluindo a combinação deles num sinal video de saída simples tendo componentes Y\_MX, U\_MX e V\_MX. Estes componentes de saída são convertidos para a forma analógica por conversores de analógico para digital 360, 362 e 364. Os sinais de forma analógica, designados por Y, U e V, são fornecidos ao conversor  $1f_H$  para  $2f_H$  40 para conversão em exploração não entrelaçado. Os sinais Y, U e V são também codificados para formato Y/C pelo codificador 227 para definir um sinal de saída de relação de formato largo Y\_OUT\_EXT/C\_OUT\_EXT disponível em fichas de painel. O comutador SW5 selecciona um sinal sincronizador para o codificador 227 a partir tanto da disposição de portas, C\_SYNC\_MN, como do circuito PIP, C\_SYNC\_AUX. O comutador SW6 selecciona entre Y\_M e C\_SYNC\_AUX como sinal sincronizador para a saída do painel de écran largo.

Porções do circuito sincronizador horizontal são mostradas em mais detalhe na figura 14. Um comparador de fase 228 é parte de uma malha de captura de fase incluindo um filtro passa baixo 230, um oscilador controlado por tensão 232, um divisor 234

e um condensador 236. O oscilador controlado por tensão 232 opera a  $32f_H$ , sensível a um ressoador cerâmico ou semelhante 238. A saída do oscilador controlado por tensão é dividida por 32 para providenciar um segundo sinal de entrada de frequência adequada ao comparador de fase 228. A saída do divisor 234 é um sinal temporizador REF  $1f_H$ . Os sinais temporizadores REF  $32f_H$  e REF  $1f_H$  são fornecidos a um contador divisor por 16 400. Uma saída  $2f_H$  é fornecida a um circuito de alargamento de impulsos 402. Preajustando o divisor 400 pelo sinal REF  $1f_H$  garante-se que o divisor opera sincronamente com a malha de captura de fase da secção de entrada de sinais video. O circuito de alargamento de impulsos 402 assegura que um sinal  $2f_H$ -REF tenha uma largura de impulsos adequada para garantir operação adequada do comparador de fase 404, por exemplo um tipo CA1391, o qual faz parte de uma segunda malha de captura de fase incluindo um filtro passa baixo 406 e um oscilador controlado por tensão  $2f_H$  408. O oscilador controlado por tensão 408 gera um sinal temporizador interno  $2f_H$ , o qual é usado para conduzir o visionamento progressivamente explorado. O outro sinal de entrada do comparador de fase 404 é o sinal de impulsos de retorno rápido  $2f_H$  ou um sinal temporizador relacionado com ele. A utilização da segunda malha de captura de fase incluindo um comparador de fase 404 é útil para garantir que cada período de exploração  $2f_H$  é simétrico dentro de cada período  $1f_H$  do sinal de entrada. De outro modo, o visor pode exibir uma separação de quadro, por exemplo, em que metade das linhas video são deslocadas para a direita e metade das linhas video são deslocadas para a esquerda.

O circuito de deflexão 50 é mostrado em mais detalhe na figura 15. Um circuito 500 é providenciado para ajustar o tamanho vertical do quadro, de acordo com uma quantidade desejada de subexploração vertical necessária para produzir diferentes formatos de visionamento. Como ilustrado esquematicamente, uma fonte de corrente constante 502 providencia uma quantidade constante de corrente  $I_{RAMP}$  a qual carrega um condensador de rampa vertical 504. Um transistor 506




é acoplado em paralelo com o condensador de rampa vertical, e descarrega periodicamente o condensador sensível ao sinal de reposição vertical. Na ausência de qualquer ajustamento, a corrente  $I_{RAMP}$  providencia o máximo tamanho vertical disponível para o quadro. Isto pode corresponder à extensão da subexploração vertical necessário para preencher o visor de écran largo por uma fonte de sinal de relação de visionamento de formato 4 x 3 expandida, como mostrado na figura 1(a). Para a extensão é necessário esse menor tamanho de quadro vertical, uma fonte de corrente ajustável 508 desvia uma quantidade variável de corrente  $I_{ADJ}$  a partir de  $I_{RAMP}$ , de modo que o condensador de rampa vertical 504 carrega mais lentamente e para um valor de pico menor. A fonte de corrente variável 508 é sensível a um sinal de ajuste de tamanho vertical, por exemplo na forma analógica, gerado por um circuito de controlo de tamanho vertical. O ajustamento de tamanho vertical 500 é independente de um ajustamento manual de tamanho vertical 510, o qual pode ser realizado por um potenciómetro ou botão de ajuste no painel posterior. Em qualquer dos casos, a(s) bobina(s) de deflexão vertical recebe(m) corrente accionadora de magnitude apropriada. Deflexão horizontal é providenciada por um circuito de ajustamento de fase 518, por um circuito de correcção de almofada este-oeste 514, por uma malha de captura de fase  $2f_H$  520 e por um circuito de saída horizontal 516.

O circuito de interface RGB 60 é mostrado com mais detalhe na figura 16. O sinal o qual é para ser visionado por fim será seleccionado entre a saída do conversor de  $1f_H$  para  $2f_H$  40 e uma entrada RGB externa. Com a finalidade da televisão de écran largo aqui descrita, a entrada RGB externa é presumida ser uma relação de visionamento de formato largo, fonte progressivamente explorada. Os sinais RGB externos e um sinal de apagamento compósito da secção de entrada de sinais video 20 são entradas para um conversor de RGB para Y U V 610. O sinal sincronizador compósito  $2f_H$  externo para o sinal RGB externo é uma entrada para o separador de sinal sincronizador externo 600. A selecção do sinal sincronizador vertical é realizada pelo comutador 608. A selecção do sinal

sincronizador horizontal é realizada pelo comutador 604. A selecção do sinal video é realizada pelo comutador 606. Cada um dos comutadores 604, 606 e 608 é sensível a um sinal de controlo interno/externo gerado pelo WSP  $\mu$ P 340. A selecção das fontes video internas ou externas é uma escolha do utilizador. No entanto, se um utilizador inadvertidamente selecciona uma fonte RGB externa, quando esta fonte não está ligada ou activa, ou se a fonte externa desaparece, o quadro vertical irá abaixo, e graves danos podem resultar no(s) tubo(s) de raios catódicos. Em conformidade, um detector sincronizador externo 602 verifica sobre a presença de um sinal sincronizador externo. Na ausência de um tal sinal, um sinal de controlo de ultrapassagem de comutador é transmitido a cada um dos comutadores 604, 606 e 608, para evitar a selecção da fonte RGB externa se o seu sinal não está presente. O conversor de RGB para YUV 610 recebe também sinais de controlo de tonalidade e de cor do WSP  $\mu$ P 340.

Um diagrama de blocos global para uma televisão de écran largo de acordo com arranjos do invento, e adaptada para operar com exploração horizontal  $1f_H$ , é mostrado na figura 4 e é geralmente designado por 11. A essas partes da televisão 11 que correspondem substancialmente a um duplicado na televisão 10 mostrada na figura 2 foi-lhes atribuído o mesmo número de referência. A televisão 11 compreende geralmente uma secção de entrada de sinais video 21, um chassis ou microprocessador de TV 216, um processador de écran largo 31, um circuito de deflexão horizontal 52, um circuito de deflexão vertical 56, uma matriz RGB 241, accionadores de cinescópio 242, tubos de visionamento directo ou de projecção 244 e uma fonte de alimentação 70. O conversor de  $1f_H$  para  $2f_H$  e a interface RGB não são utilizados. Em conformidade, não há condição para visionar um sinal RGB de relação de visionamento de formato largo numa relação de exploração  $2f_H$ . O agrupamento de vários circuitos em diferentes blocos funcionais é feito por conveniência da descrição, e não é tencionada ser limitativa a posição física de tais circuitos relativamente uns aos outros.

A secção de entrada dos sinais video 21 está adaptada



para receber uma pluralidade de sinais video compostos a partir de fontes video diferentes. Os sinais video podem ser selectivamente comutados para visionar como sinais video principal ou auxiliar. Um comutador RF 204 tem duas entradas de antena ANT1 e ANT2. Estas representam entradas tanto para recepção por antena exterior como para recepção por cabo. O comutador RF 204 controla qual a entrada de antena que é fornecida a um primeiro sintonizador 206 e a um segundo sintonizador 208. A saída do primeiro sintonizador 206 é uma entrada do integrado 203, o qual realiza uma série de funções relacionadas com sintonização, deflexão horizontal e vertical e controlo video. O integrado particular mostrado é do tipo designado na indústria por TA8680. O sinal video de banda de base VIDEO OUT desenvolvido no integrado e resultante do sinal do primeiro sintonizador 206 é uma entrada tanto para o comutador video 200 como para a entrada TV1 do processador de écran largo 31. Outras entradas video de banda de base para comutadores video 200 são designadas por AUX1 e AUX2. Isto pode ser usado para câmaras video, leitores video e o similar. A saída do comutador video 200, a qual é controlada pelo chassis ou microprocessador de TV 216 é designada SWITCHED VIDEO. A SWITCHED VIDEO é outra entrada do processador de écran largo 31.

Com referência adicional à figura 5, um processador de écran largo comutador SW1 selecciona entre os sinais TV1 e SWITCHED OUT como um sinal video SEL COMP OUT o qual é uma entrada de um descodificador Y/C 210. O descodificador Y/C 210 pode ser aplicado como um filtro colector de linha adaptável. Uma outra fonte video S1 é também uma entrada do descodificador Y/C 210. A fonte S1 representa uma fonte S-VHS, e consiste em sinais separados de luminância e crominância. Um comutador, o qual pode ser incorporado como parte do descodificador Y/C, como em certos filtros colectores de linha adaptáveis, ou que pode ser aplicado como um comutador separado, é sensível ao microprocessador de TV 216 para seleccionar um par de sinais de luminância e crominância como saídas designadas por Y\_M e C\_IN respectivamente. O par seleccionado de sinais

de luminância e crominância é conseqüentemente considerado o sinal principal e é processado ao longo de um circuito de sinal principal. Um descodificador/desmodulador no processador de écran largo desenvolve sinais de diferença de cor  $U_M$  e  $V_M$ . Os sinais  $Y_M$ ,  $U_M$  e  $V_M$  são convertidos para a forma digital no processador de écran largo para posterior processamento de sinal na disposição de portas 300.

O segundo sintonizador 208, definido funcionalmente como parte do processador de écran largo 31, desenvolve um sinal video de banda de base TV2. Um comutador SW2 selecciona entre os sinais TV2 e SWITCHED VIDEO como uma entrada para um descodificador Y/C 220. O descodificador Y/C 220 pode ser aplicado como um filtro colector de linha adaptável. Os comutadores SW3 e SW4 seleccionam entre as saídas de luminância e crominância do descodificador Y/C 220, os sinais de luminância e crominância duma fonte video externa, designada por  $Y_{EXT}/C_{EXT}$ , e  $Y_M$ ,  $C_{IN}$ . Os sinais  $Y_{EXT}/C_{EXT}$  correspondem à entrada S1 de S-VHS. O descodificador Y/C 220 e os comutadores SW3 e SW4 podem ser combinados, como em alguns filtros colectores de linha adaptáveis. A saída dos comutadores SW3 e SW4 é por consequência considerada o sinal auxiliar e é processada ao longo de um circuito de sinal auxiliar. A saída de luminância seleccionada é designada  $Y_A$ . A crominância seleccionada é convertida para sinais de diferença de cor  $U_A$  e  $V_A$ . Os sinais  $Y_A$ ,  $U_A$  e  $V_A$  são convertidos para a forma digital para posterior processamento de sinal. O arranjo de comutação da fonte de sinal video nos circuitos de sinal principal e auxiliar maximiza a flexibilidade em gerir a selecção de fonte para as diferentes partes dos diferentes formatos de visionamento de imagem.

O processador de écran largo 30 compreende um processador de imagem na imagem 320 para processamento de sinal especial do sinal video auxiliar. O termo imagem em imagem é por vezes abreviado para PIP ou pix-in-pix. Uma disposição de portas 300 combina os dados de sinal video principal e auxiliar numa ampla variedade de formatos de visionamento, como

mostrado pelos exemplos das figuras 1(b) a 1(i). O processador de imagem em imagem 320 e a disposição de portas 300 estão sob o controlo de um microprocessador de écran largo (WSP  $\mu$ P) 340. O microprocessador 340 é sensível ao microprocessador de TV 216 através de um bus série. O bus série inclui quatro linhas de sinal, para dados, sinais de relógio, sinais de permissão e sinais de reposição. O processador de écran largo 30 gera também um sinal de apagamento/reposição vertical compósito, como um sinal castelo de areia de três níveis. Alternativamente, os sinais de apagamento vertical e de reposição podem ser gerados como sinais separados. Um sinal apagamento compósito é fornecido pela secção de entrada de sinal video à interface RGB.

Os componentes sincronizadores horizontal e vertical do sinal principal são desenvolvidos num separador síncrono 286, formando parte de um desmodulador 288, formando parte do processador de écran largo. O componente sincronizador horizontal é uma entrada de uma malha de captura de fase  $1f_H$  290. Sinais sincronizadores horizontal e vertical do sinal video auxiliar são desenvolvidos pelo separador síncrono 250 no processador de écran largo 31. Um circuito de deflexão horizontal 52 opera em conjunção com o integrado, sensível ao ajustamento de almofada este-oeste e sinais de controlo de fase horizontal do WSP  $\mu$ P 340. Um circuito de deflexão vertical 56 é sensível a um circuito de controlo de tamanho vertical 54. O circuito de controlo de tamanho vertical 54 é sensível a um sinal de controlo de tamanho vertical do WSP  $\mu$ P 340, e opera de uma maneira similar ao controlo de tamanho vertical para o chassis  $2f_H$  acima descrito.

O processador de écran largo 31 é mostrado em mais detalhe na figura 5. Os componentes principais do processador de écran largo são a disposição de portas 300, um circuito de imagem em imagem 301, conversores de analógico para digital e de digital para analógico, o segundo sintonizador 208, um microprocessador do processador de écran largo 340 e um codificador de saída de écran largo 227. Mais detalhes do

processador de écran largo, os quais estão em comum com ambos os chassis  $1f_H$  e  $2f_H$ , por exemplo o circuito PIP, são mostrados na figura 6. Um processador de imagem em imagem 320, o qual forma uma parte significativa do circuito PIP 301, é mostrado em mais detalhe na figura 7. A disposição de portas 300 é mostrada em mais detalhe na figura 8. Um número de componentes mostrados na figura 3, constituindo parte dos circuitos de sinal principal e auxiliar, já foram descritos em detalhe. Um número de outros componentes, tal como o segundo sintonizador 208, as saídas do WSP  $\mu P$  340 e da interface, os conversores de analógico para digital e de digital para analógico, a disposição de portas 300, o circuito PIP 301 e o PLL 374 operam substancialmente como explicado em conjunção com a figura 3 e tais detalhes não são repetidos.

O sinal video principal é fornecido ao processador de écran largo na forma analógica, como sinais designados por  $Y_M$  e  $C_{IN}$ . O sinal  $C_{IN}$  é descodificado em sinais de diferença de cor  $U_M$  e  $V_M$  pelo desmodulador 288. Os sinais principais são convertidos da forma analógica para digital pelos conversores de analógico para digital 342 e 346, mostrados em mais detalhe na figura 6. Os dados video auxiliares estão também na forma analógica, e formato  $Y U V$ , como sinais designados por  $Y_A$ ,  $U_A$  e  $V_A$ . No circuito PIP 301, estes sinais auxiliares são convertidos para a forma digital, os dados comprimidos, armazenados numa memória de campo para sincronização com o sinal principal, e providenciados à disposição de portas 300 para combinação com o sinal principal como requerido pelo formato de visionamento de imagem seleccionado, por exemplo por multiplexação numa base de linha a linha. O funcionamento do circuito PIP é explicado mais na íntegra em conjunção com a figura 6. O circuito PIP e/ou a disposição de portas podem também incluir meios para aumentar a resolução dos dados auxiliares não obstante a compressão de dados. Os sinais de forma analógica, designados por  $Y$ ,  $U$  e  $V$ , são fornecidos a um codificador 227 para definir o sinal de saída de relação de formato largo  $Y_{OUT\_EXT}/C_{OUT\_EXT}$  os quais, neste caso, são entradas do integrado 203. O codificador 227 recebe apenas o

sinal C\_SYNC\_MN da disposição de portas. O comutador SW5 selecciona entre Y\_M e o sinal C\_SYNC\_AUX como uma entrada para os conversores de analógico para digital. O integrado gera sinais de formato YUV para a matriz RGB 241, a qual fornece sinais de formato RGB aos accionadores de cinescópio 242 a partir dos sinais Y\_OUT\_EXT e C\_OUT\_EXT.

A figura 6 é um diagrama de blocos mostrando mais detalhes dos processadores de écran largo 30 e 31 comuns ao chassis 1f<sub>H</sub> e 2f<sub>H</sub>, mostrados respectivamente nas figuras 3 e 5. Os sinais Y\_A, U\_A e V\_A são uma entrada para o processador de imagem em imagem 320, o qual pode incluir um circuito de processamento de resolução 370. A televisão de écran largo de acordo com aspectos deste invento pode expandir ou comprimir video. Os efeitos especiais concretizados pelos vários formatos de visionamento compósitos ilustrados em parte na figura 1 são gerados pelo processador de imagem em imagem 320, o qual pode receber sinais de dados processados por resolução Y\_RP, U\_RP e V\_RP do circuito de processamento de resolução 370. O processamento de resolução não precisa de ser utilizado todas as vezes, mas apenas durante formatos de visionamento seleccionados. O processador de imagem em imagem 320 é mostrado em mais detalhe na figura 7. Os componentes principais do processador de imagem em imagem são uma secção conversora analógico-para-digital 322, uma secção de entrada 324, uma secção comutadora rápida (FSW) e de bus 326, uma secção temporizadora e de controlo 328 e uma secção conversora digital-para-analógico 330. A secção temporizadora e de controlo 328 é mostrada em mais detalhe na figura 13.

O processador de imagem em imagem 320 pode ser concretizado como uma variante de um integrado CPIP básico desenvolvido pela Thomson Consumer Electronics, Inc. Um número de características especiais ou de efeitos especiais é possível, sendo os seguintes ilustrativos. O efeito especial básico é uma imagem grande tendo uma imagem pequena cobrindo uma porção dela como mostrado na figura 1(c). As imagens grande e pequena podem resultar do mesmo sinal video, de diferentes sinais video ou

podem ser alternadas ou permutadas. Falando na generalidade, o sinal audio é comutado para corresponder sempre à imagem grande. A imagem pequena pode ser deslocada para qualquer posição no écran ou pode passar por um número de posições predeterminadas. Uma característica zoom aumenta e diminui o tamanho da imagem pequena, por exemplo para qualquer um de um número de tamanhos pré-definido.. Num ponto qualquer, por exemplo o formato de visionamento mostrado na figura 1(d), as imagens grande e pequena são realmente do mesmo tamanho.

Num modo de imagem simples, por exemplo o mostrado nas figuras 1(b), 1(e) e 1(f) um utilizador pode fazer zoom do conteúdo da imagem simples, por exemplo, em passos de uma relação 1.0:1 a 5.0:1. Enquanto que no modo zoom um utilizador pode procurar ou explorar através do conteúdo da imagem permitindo à imagem de écran se mover através de diferentes áreas da imagem. Em qualquer dos casos, tanto a imagem pequena como a imagem grande como a imagem com zoom podem ser visionadas em estrutura imobilizada (formato de imagem quieta). Esta função permite um formato comutado, em que as últimas nove estruturas de video podem ser repetidas no écran. A taxa de repetição de estrutura pode ser alterada de trinta estruturas por segundo para zero estruturas por segundo.

O processador de imagem em imagem usado na televisão de écran largo de acordo com outro arranjo do invento difere da configuração presente do integrado CPIP básico acima descrito. Se o integrado CPIP básico fosse usado com uma televisão tendo um écran 16 x 9, e sem um circuito de aceleração video, as imagens inseridas exibiriam distorção de relação de aspecto, devido à efectiva expansão horizontal de 4/3 vezes resultando da exploração ao longo do écran 16 x 9 maior. Os objectos na imagem seriam alongados horizontalmente. Se um circuito de aceleração externo fosse utilizado, não haveria distorção de relação de aspecto, mas a imagem não encheria todo o écran.

Os processadores de imagem em imagem existentes baseados no integrado CPIP básico como os utilizados em televisões



convencionais são operados de uma forma particular tendo certas consequências indesejadas. O video entrado é amostrado com um relógio  $640f_H$  o qual é capturado para o sinal sincronizador horizontal da fonte video principal. Por outras palavras, dados armazenados na RAM video associados com o integrado CPIP não são amostrados ortogonalmente em relação à fonte video auxiliar entrada. Esta é uma limitação fundamental do método CPIP básico de sincronização de campo. A natureza não ortogonal da relação de amostragem de entrada resulta em erros de desvio dos dados amostrados. A limitação é o resultado da RAM video utilizada com o integrado CPIP, o qual deve usar o mesmo relógio para escrita ou leitura de dados. Quando dados da RAM video, tal como RAM video 350, são visionados, os erros de desvio são vistos como instabilidade aleatória ao longo das arestas verticais da imagem e são geralmente considerados bastante inconvenientes.

O processador de imagem em imagem 320, de acordo com um arranjo do invento e ao contrário do integrado CPIP básico, está adaptado para comprimir assimetricamente os dados video num entre uma pluralidade de modos de visionamento seleccionáveis. Neste modo de funcionamento, as imagens são comprimidas 4:1 na direcção horizontal e 3:1 na direcção vertical. Este modo assimétrico de compressão produz imagens distorcidas de relação de aspecto para armazenagem em RAM video. Objectos nas imagens são comprimidos horizontalmente. No entanto, se estas imagens são extraídas normalmente, como por exemplo no modo de exploração de canal, para visionamento de um écran de relação de visionamento de formato 16 x 9, as imagens aparecem correctas. A imagem enche o écran e não há distorção de relação de aspecto. O modo de compressão assimétrica de acordo com este aspecto do invento torna possível gerar o formato de visionamento especial num écran 16 x 9 sem circuitos de aceleração externo.

A figura 13 é um diagrama de blocos da secção temporizadora e de controlo 328 do processador de imagem em imagem, por exemplo uma versão modificada do integrado CPIP acima descrito, o qual inclui um circuito de dizimação 328C para produzir a

compressão assimétrica como um entre a pluralidade de modos de visionamento seleccionáveis. Os restantes modos de visionamento podem providenciar imagens auxiliares de diferentes tamanhos. Cada circuito de dizimação horizontal e vertical compreende um contador o qual está programado para um factor de compressão de uma tabela de valores sob o controlo do WSP  $\mu P$  340. A gama de valores pode ser 1:1, 2:1, 3:1 e por aí adiante. Os factores de compressão podem ser simétricos ou assimétricos, dependendo da forma como a tabela está estabelecida. O controlo das relações de compressão pode também ser realizado por circuitos de dizimação de âmbito geral, completamente programáveis sob controlo do WSP  $\mu P$

Nos modos PIP de écran completo, o processador de imagem em imagem, em conjunção com um oscilador de funcionamento livre 348 tomará entrada Y/C de um descodificador, por exemplo um filtro colector de linha adaptável, descodifica o sinal em componentes de cor Y, U e V e gera impulsos síncronos horizontais e verticais. Estes sinais são processados no processador de imagem em imagem para os vários modos de écran total tais como zoom, imobilização e exploração de canal. Durante o modo de exploração de canal, por exemplo, o síncrono horizontal e vertical presente a partir da secção de entrada de sinais video terá muitas discontinuidades porque os sinais amostrados (diferentes canais) terão impulsos síncronos não relacionados e serão comutados em momentos de tempo aparentemente aleatórios. Por consequência o relógio de amostragem (e relógio RAM de leitura/escrita) é determinado pelo oscilador de funcionamento livre. Para modos imobilizado e zoom, o relógio de amostragem será preso ao síncrono horizontal video entrado, o qual nestes casos especiais é o mesmo que a frequência de relógio de visionamento.

Referindo novamente a figura 6, as saídas Y, U, V e C\_SYNC (síncrono composto) do processador de imagem em imagem em forma analógica podem ser recodificadas em componentes Y/C pelo circuito codificador 366, o qual opera em conjunção com um

oscilador de 3.58 MHz 380. Este sinal Y/C\_PIP\_EN pode ser ligado a um comutador Y/C, não mostrado, o qual permite aos componentes Y/C recodificados serem substituídos por componentes Y/C do sinal principal. A partir deste ponto, os sinais Y, U, V e síncronos codificados PIP seriam a base para temporização horizontal e vertical no resto do chassis. Este modo de funcionamento é apropriado para produzir um modo zoom para o PIP, baseado em operação para o interpolador e dos FIFO no circuito de sinal principal.

Num modo de multicanal, por exemplo o mostrado na figura 1(i), doze canais de uma lista de exploração predeterminada podem ser visionados simultaneamente em doze imagens pequenas. O processador de imagem em imagem tem um relógio interno sensível a um oscilador de 3.58 MHz 348. O sinal auxiliar entrado é convertido da forma analógica para digital, e sensível ao efeito especial escolhido, é carregado numa RAM video 350. Nas concretizações do "Technical Training Manual" acima descrito, o efeito especial compilado é reconvertido para a forma analógica no processador de imagem em imagem antes da combinação com os dados video do sinal principal. No entanto, nas televisões de écran largo aqui descritas, e devido em parte a limitações no número de diferentes frequências de relógio que são praticáveis, os dados auxiliares são uma saída directa da RAM video 350, sem posterior processamento pelo processador de imagem em imagem 320. Minimizando o número de sinais de relógio vantajosamente reduz-se a interferência de frequência rádio no circuito das televisões.

Com referência adicional à figura 7, o processador de imagem em imagem compreende uma secção de conversão de analógico para digital 322, uma secção de entrada 324, uma secção comutadora rápida FSW e de controlo do bus 326, uma secção temporizadora e de controlo 328 e uma secção de conversão de digital para analógico 330. Em geral, o processador de imagem em imagem 320 digitaliza o sinal video em sinais de luminância (Y) e diferença de cor (U, V), subamostrando e armazenando os resultados numa RAM video 350 de 1 megabit como acima

explicado. A RAM video 350 associada com o processador de imagem em imagem 320 tem uma capacidade de memória de 1 megabit, a qual não é suficientemente grande para armazenar todo o campo de dados video com amostras de 8 bits. Capacidade de memória aumentada tende a ser dispendiosa e pode requerer circuitos de gestão mais complexa. O menor número de bits por amostra no canal auxiliar representa uma redução na resolução de quantificação, ou largura de banda, relativamente ao sinal principal, o qual é processado com amostras de 8 bits. Esta redução efectiva de largura de banda não é usualmente um problema quando a imagem visionada auxiliar é relativamente pequena, mas pode ser perturbadora se a imagem visionada auxiliar é maior, por exemplo do mesmo tamanho que a imagem visionada principal. O circuito de processamento de resolução 370 pode produzir selectivamente um ou mais esquemas para aumentar a resolução de quantificação ou largura de banda efectiva dos dados video auxiliares. Um número de redução de dados ou de esquemas de reposição de dados foram desenvolvidos, incluindo por exemplo, compressão de pixels emparelhados e oscilação ou não oscilação. Um circuito de não oscilação estaria operativamente disposto a jusante da RAM video 350, por exemplo no circuito de sinal auxiliar da disposição de portas, como explicado abaixo em mais detalhe. Além disso, diferentes sequências de oscilação e de não oscilação envolvendo números diferentes de bits e diferentes compressões de pixels emparelhados envolvendo números diferentes de bits são contempladas. Um dentre os esquemas particulares de redução e de reposição de dados pode ser seleccionado pelo WSP  $\mu$ P de modo a maximizar a resolução do video visionado para cada tipo particular de formato de visionamento de imagem.

Os sinais de luminância e de diferença de cor são armazenados numa forma Y, U, V 8:1:1 de seis bits. Por outras palavras, cada componente é quantificado em amostras de seis bits. Há oito amostras de luminância para cada par de amostras de diferença de cor. O processador de imagem em imagem 320 é operado de um modo de acordo pelo o qual como alternativa os dados video entrados são amostrados com uma relação de relógio



640f<sub>H</sub> presa ao sinal de sincronização video auxiliar entrado. Neste modo, os dados armazenados na RAM video são amostrados ortogonalmente. Quando os dados são extraídos do processador de imagem em imagem a RAM video 350, é lida usando o mesmo relógio 640f<sub>H</sub> preso ao sinal video auxiliar entrado. No entanto, mesmo sendo estes dados amostrados ortogonalmente e armazenados, e podendo ser lidos ortogonalmente, não podem ser visionados ortogonalmente directamente da RAM video 350, devido à natureza assíncrona das fontes video principal e auxiliar. Pode-se esperar que as fontes video principal e auxiliar sejam síncronas apenas no caso em que elas estão a visionar sinais da mesma fonte video.

Mais processamento é requerido de modo a sincronizar o canal auxiliar, isto é a saída de dados da RAM video 350, para o canal principal. Novamente com referência à figura 6, dois trincos de quatro bits 352A e 352B são usados para recombinar os blocos de dados de 8 bits do acesso de saída de 4 bits da RAM video. Os trincos de quatro bits reduzem também a relação de relógio de dados de 1280f<sub>H</sub> para 640f<sub>H</sub>.

Geralmente, o dispositivo de visionamento video e de deflexão é sincronizado com o sinal video principal. O sinal video principal tem de ser acelerado, como acima explicado, para preencher o visor de écran largo. O sinal video auxiliar tem de ser sincronizado verticalmente com o primeiro sinal video e com o visor video. O sinal video auxiliar pode ser retardado por uma fracção de um período de campo numa memória de campo, e depois expandido numa memória de linha. Sincronização dos dados video auxiliares com os dados video principais é realizada utilizando a RAM video 350 como uma memória de campo e um dispositivo de memória de linha primeiro entrado primeiro saído (FIFO) 354 para expandir o sinal. O tamanho da FIFO 354 é 2048 x 8. O tamanho da FIFO está relacionado com a capacidade de armazenamento de linha mínima considerada razoavelmente necessária para evitar colisões de ponteiros de leitura/escrita. Colisões de ponteiros de leitura/escrita ocorrem quando dados antigos são extraídos da FIFO antes de

que os dados novos tenham uma oportunidade de serem escritos na FIFO. Colisões de ponteiros de leitura/escrita ocorrem também quando dados novos se sobrepõem na memória antes de que os dados antigos tenham uma oportunidade de serem extraídos da FIFO.

Os blocos de dados DATA\_PIP de 8 bits da RAM video 350 são escritos no FIFO 2048 x 8 354 com o mesmo relógio  $640f_H$  do processador de imagem em imagem que foi usado para amostrar os dados video, isto é, o relógio  $640f_H$  que está preso ao sinal auxiliar, em vez de ao sinal principal. A FIFO 354 é lida usando o relógio de visionamento  $1024f_H$ , o qual está preso ao componente sincronizador horizontal do canal video principal. A utilização de uma memória de linha múltipla (FIFO) a qual tem relógios de acesso de leitura e escrita independentes permite que dados os quais foram ortogonalmente amostrados a uma primeira taxa sejam ortogonalmente visionados a uma segunda taxa. A natureza assíncrona dos relógios de leitura e escrita, no entanto, requer que sejam levados a cabo os passos para evitar colisões de ponteiros de leitura/escrita.

A disposição de portas 300 é comum aos processadores de écran largo 30 e 31. O circuito de sinal principal 304, o circuito de sinal auxiliar 306 e o circuito de sinal de saída 312 são mostrados na forma de diagrama de blocos na figura 8. A disposição de portas compreende também um circuito de relógio/síncrono 320 e um decodificador WSP  $\mu P$  310. As linhas de saída de endereços e de dados do decodificador WSP  $\mu P$  310, identificadas como WSP DATA, são fornecidos a cada um dos circuitos principais e circuitos acima identificados, assim como ao processador de imagem em imagem 320 e ao circuito de processamento de resolução 370. Será apreciado que quer alguns circuitos sejam, ou não sejam, definidos como sendo parte da disposição de portas é amplamente uma questão de conveniência para facilitar a explicação dos arranjos do invento.

A disposição de portas é responsável por expandir, comprimir e cortar dados video do canal video principal, para e se



necessário, produzir diferentes formatos de visionamento de imagem. O componente de luminância  $Y_{MN}$  é armazenado numa memória de linha (FIFO) primeiro entrado primeiro saído 356 por um comprimento de tempo dependente da natureza da interpolação do componente de luminância. Os componentes de crominância combinados  $U/V_{MN}$  são armazenados no FIFO 358. Luminância de sinal auxiliar e componentes de crominância  $Y_{PIP}$ ,  $U_{PIP}$  e  $V_{PIP}$  são desenvolvidos pelo desmultiplexador 355. O componente de luminância sofre processamento de resolução, como desejado, no circuito 357, e é expandido como necessário pelo interpolador 359, gerando o sinal  $Y_{AUX}$  como uma saída.

Nalguns casos, o visionamento auxiliar será tão grande como o visionamento do sinal principal, como mostrado por exemplo na figura 1(d). As limitações de memória associadas com o processador de imagem em imagem e com a RAM video 350 podem providenciar um número insuficiente de pontos de dados, ou pixels para preencher uma tão grande área de visionamento. Nestas circunstâncias, um circuito de processamento de resolução 357 pode ser usado para repor pixels no sinal video auxiliar para substituir os perdidos durante a compressão de dados, ou redução. O processamento de resolução pode corresponder ao processamento de resolução levado a cabo pelo circuito 370 mostrado na figura 6. Como exemplo, o circuito 370 pode ser um circuito de oscilação e o circuito 357 pode ser um circuito de não oscilação.

Os dados de entrada video auxiliares são amostrados numa taxa  $640f_H$  e armazenados na RAM video 350. Os dados auxiliares são extraídos da RAM video 350 e são designados  $VRAM_{OUT}$ . O circuito PIP 301 tem também a capacidade de reduzir horizontalmente e verticalmente a imagem auxiliar segundo factores inteiros iguais, assim como assimetricamente. Com mais referência à figura 12, os dados de canal auxiliar são retidos e sincronizados para o video digital de canal principal pelos trincos de 4 bits 352A e 352B, pela FIFO auxiliar 354, pelo circuito temporizador 369 e pelo circuito de sincronização 368. Os dados  $VRAM_{OUT}$  são classificados em Y



(luminância), U, V (componentes de cor), e FSW\_DAT (dados de comutador rápido) pelo desmultiplexador 355. O FSW\_DAT indica qual o tipo de campo foi escrito na RAM video. O sinal PIP\_FSW é recebido directamente do circuito PIP e aplicado ao circuito de controlo de saída 321 para determinar qual o campo extraído da RAM video que será visionado durante os modos de imagem pequena.

O canal auxiliar é amostrado à taxa  $640f_H$  enquanto que o canal principal é amostrado à taxa  $1024f_H$ . O canal auxiliar FIFO 354 converte os dados da taxa de amostragem de canal auxiliar para a taxa de relógio do canal principal. Neste processo, o sinal video sofre uma compressão  $8/5$  ( $1024/640$ ). Isto é mais do que a compressão  $4/3$  necessária para visionar correctamente o sinal de canal auxiliar. Por consequência, o canal auxiliar tem de ser expandido pelo interpolador 359 para visionar correctamente uma imagem pequena  $4 \times 3$ . O interpolador 359 é controlado pelo circuito de controlo do interpolador 371, o qual é por sua vez sensível ao WSP  $\mu P$  340. A quantidade de expansão do interpolador requerida é  $5/6$ . O factor de expansão X é determinada como segue:

$$X = (640/1024) * (4/3) = 5/6$$

Os componentes de crominância U\_PIP e V\_PIP são retardados pelo circuito 367 por um comprimento de tempo dependendo da natureza da interpolação do componente de luminância, gerando sinais U\_AUX e V\_AUX como saídas. Os componentes respectivos Y, U e V dos sinais principal e auxiliar são combinados em respectivos multiplexadores 315, 317 e 319 no circuito de sinal de saída 312, controlando os sinais de permissão de leitura dos FIFO 354, 356 e 358. Os multiplexadores 315, 317 e 319 são sensíveis ao circuito de controlo do multiplexador de saída 321. O circuito de controlo do multiplexador de saída 321 é sensível ao sinal de relógio CLK, ao sinal de início de linha SOL, ao sinal H\_COUNT, ao sinal de reposição de apagamento vertical e à saída do comutador rápido do processador de imagem em imagem e do WSP  $\mu P$  340. Os componentes de luminância e cro-

minância Y\_MX, U\_MX e V\_MX multiplexados são fornecidos a respectivos conversores digital/analógico 360, 362 e 364 respectivamente. Os conversores de digital para analógico são respectivamente seguidos por filtros passa baixo 361, 363 e 365, mostrados na figura 6. As várias funções do processador de imagem em imagem, da disposição de portas e do circuito de redução de dados são controladas pelo WSP  $\mu$ P 340. O WSP  $\mu$ P 340 é sensível ao TV  $\mu$ P 216, estando ligado a ele por um bus série. O bus série pode ser um bus de quatro fios como mostrado, tendo linhas para dados, sinais de relógio, sinais de permissão e sinais de reposição. O WSP  $\mu$ P 340 comunica com os diferentes circuitos da disposição de portas através dum descodificador WSP  $\mu$ P 310.

Num caso, é necessário comprimir o video NTSC 4 x 3 por um factor de 4/3 para evitar distorção de relação de aspecto da imagem visionada. Noutro caso, o video pode ser expandido para executar operações de zoom horizontal usualmente acompanhadas por zoom vertical. Operações de zoom horizontal até 33% podem ser realizadas reduzindo compressões para menos do que 4/3. Um interpolador de amostra é utilizado para recalculer o video entrado para novas posições de pixel porque a largura de banda video da luminância, até 5.5 MHz para formato S-VHS, ocupa uma grande percentagem da frequência envolvente de Nyquist através da frequência, a qual é 8 MHz para um relógio  $1024f_H$ .

Como mostrado na figura 8, os dados de luminância Y\_MN são passados através de um interpolador 337 no circuito de sinal principal 304 o qual recalcula valores de amostra baseados na compressão ou na expansão do video. A função dos comutadores ou selectores de caminho 323 e 331 é inverter a topologia do circuito de sinal principal 304 em relação às posições relativas do FIFO 356 e do interpolador 337. Em particular, estes comutadores seleccionam se o interpolador precede a FIFO 356, como requerido para compressão, ou se a FIFO 356 precede o interpolador 337, como requerido para expansão. Os comutadores 323 e 331 são sensíveis a um circuito



de controlo de caminho 335, o qual é ele próprio sensível ao WSP  $\mu$ P 340. Será lembrado que durante modos de imagem pequena o sinal video auxiliar é comprimido para armazenagem na RAM video 350, e a expansão é apenas necessária por questões práticas. Por consequência, não é requerida comutação comparável no circuito de sinal auxiliar.

O circuito de sinal principal é mostrado em mais detalhe na figura 11. O comutador 323 é realizado por dois multiplexadores 325 e 327. O comutador 331 é realizado pelo multiplexador 333. Os três multiplexadores são sensíveis ao circuito de controlo de caminho 335, o qual é ele próprio sensível ao WSP  $\mu$ P 340. Um circuito de temporização/sincronização horizontal 339 gera sinais temporizadores controlando a escrita e a leitura das FIFO, assim como os trincos 347 e 351, e o multiplexador 353. O sinal de relógio CLK e o sinal de início de linha SOL são gerados pelo circuito de relógios/síncrono 320. Um circuito de controlo de conversão de analógico para digital 369 é sensível a  $Y_{MN}$ , ao WSP  $\mu$ P 340 e ao bit mais significativo de  $UV_{MN}$ .

Um circuito de controlo interpolador 349 gera valores intermédios de posição de pixel (K), ponderação filtrada por compensação interpoladora (C) e informação restritiva de relógio CGY para a luminância e CGUV para os componentes de cor. É a informação restritiva de relógio que interrompe (dizima) ou repete os dados FIFO para permitir às amostras não serem escritas em alguns relógios para efectuar compressão ou a algumas amostras serem lidas múltiplas vezes para expansão.

É possível executar compressões ou expansões video através da utilização de uma FIFO. Por exemplo, um sinal  $WR_{EN_{MN}_Y}$  permite aos dados serem escritos na FIFO 356. Qualquer quarta amostra pode ser inibida de ser escrita na FIFO. Isto constitui uma compressão 4/3. É a função do interpolador 337 recalcular as amostras de luminância escritas na FIFO de modo que a extracção de dados da FIFO seja regular, em vez de

recortada. Expansões podem ser executadas exactamente da maneira oposta às compressões. No caso de compressões o sinal de permissão de escrita tem informação restritiva de relógio agarrada a ele na forma de impulsos inibidos. Para expandir dados, a informação restritiva de relógio é aplicada ao sinal de permissão de leitura. Isto interrompe os dados à medida que eles estão a ser lidos da FIFO 356. Neste caso é a função do interpolador 337, o qual segue a FIFO 356 durante este processo, recalcular os dados amostrados de recortados a regulares. No caso da expansão os dados devem ser interrompidos enquanto estão a ser lidos da FIFO 356 e enquanto estão a ser registados no interpolador 337. Isto é diferente do caso da compressão onde os dados são continuamente registados através do interpolador 337. Para ambos os casos, compressão e expansão, as operações restritivas do relógio podem ser facilmente executadas de uma maneira síncrona, isto é, acontecimentos podem ocorrer baseados nas arestas ascendentes do  $1024f_H$  relógio do dispositivo.

Há um certo número de vantagens nesta topologia para interpolação de luminância. As operações restritivas de relógio, nomeadamente dizimação de dados e repetição de dados, podem ser executadas de uma maneira síncrona. Se uma topologia de dados video comutável não fosse utilizada para permutar as posições do interpolador e da FIFO, os relógios de leitura e escrita necessitariam de serem duplamente registados para interromper ou repetir os dados. O termo duplamente registados quer dizer que dois pontos de dados devem ser escritos na FIFO num ciclo de relógio simples ou lidos de um FIFO durante um ciclo de relógio simples. O circuito resultantes não podem ser feitos para operar sincronamente com o relógio de dispositivo, uma vez que a frequência de relógio de escrita ou leitura deve ser duas vezes maior do que a frequência do relógio de dispositivo. Além disso, a topologia comutável requiere apenas um interpolador e um FIFO para executar tanto a compressão como a expansão. Se o arranjo de comutação video aqui descrito não fosse utilizado, a situação de duplamente registado podia ser evitada apenas utilizando dois FIFO para realizar a

funcionalidade tanto da compressão como da expansão. Um FIFO para expansões necessitaria ser colocado em frente do interpolador e um FIFO para compressões necessitaria ser colocado após o interpolador.

A interpolação do sinal auxiliar tem lugar no circuito de sinal auxiliar 306. O circuito PIP 301 manipula uma memória de campo 8:1:1 Y, U, V de 6 bits, RAM video 350, para armazenar dados video entrados. A RAM video 350 retém dois campos de dados video numa pluralidade de localizações de memória. Cada localização de memória retém oito bits de dados. Em cada localização de 8 bits está uma amostra Y (luminância) de 6 bits (amostrada a  $640f_H$ ) e 2 outros bits. Estes dois outros bits retém tanto dados de comutador rápido (FSW\_DAT) ou parte de uma amostra U ou V (amostrada a  $80f_H$ ). Os valores FSW\_DAT indicam qual o tipo de campo que foi escrito na RAM video. Uma vez que há dois campos de dados armazenados na RAM video 350, e toda a RAM video 350 é lida durante o período de visionamento, ambos os campos são lidos durante a exploração de visionamento. O circuito PIP 301 determinará qual o campo que será extraído da memória para ser visionado através da utilização dos dados de comutador rápido. O circuit PIP lê sempre o tipo de campo oposto ao que está a ser escrito para ultrapassar um problema de rotura de movimento. Se o tipo de campo lido é do tipo oposto ao visionado, então o campo par armazenado na RAM video é invertido por eliminação da linha de topo do campo quando o campo é extraído da memória. O resultado é que a imagem pequena mantém entrelaçamento correcto sem uma rotura de movimento.

O circuto de relógio/sínchronismo 320 gera sinais de leitura, escrita e permissão necessários para operar as FIFO 354, 356 e 358. As FIFO para os canais principal e auxiliar são permitidas para escrever dados em armazenamento para aquelas porções de cada linha video que é requerida para visionamento subsequente. Dados são escritos de um dos canais principal ou auxiliar, mas não de ambos, como necessário para combinar dados de cada fonte na mesma linha ou linhas video do visionamento. A



FIFO 354 do canal auxiliar é escrita sincronamente com o sinal video auxiliar, mas é extraído da memória sincronamente com o sinal video principal. Os componentes do sinal video principal são extraídos das FIFO 365 e 358 sincronamente com o sinal video principal, e são extraídos da memória sincronamente com o video principal. Quantas vezes a função de leitura é comutada para trás e para a frente entre os canais principal e auxiliar é uma função do particular efeito especial escolhido.

A geração de diferentes efeitos especiais tal como imagens lado-a-lado cortadas é conseguida através da manipulação dos sinais de controlo de permissão de escrita e leitura para a memória de linha FIFO. O processo para este formato de visionamento é ilustrada nas figuras 7 e 8. No caso de imagens visionadas lado-a-lado cortadas, o sinal de controlo de permissão de leitura (WR\_EN\_AX) para 2048X8 FIFO 354 do canal auxiliar está activo para  $(1/2)^*(5/12) = 5/12$  ou aproximadamente 41% do período de linha activo de visionamento (aceleração posterior), ou 67% do período de linha activo do canal auxiliar (aceleração anterior), como mostrado na figura 7. Isto corresponde aproximadamente a 33% de corte (aproximadamente 67% da imagem activa) e a expansão interpoladora do sinal por 5/6. No canal video principal, mostrado na parte superior da figura 8, o sinal de controlo de permissão de escrita (WR\_EN\_MN\_Y) para os 910 X 8 FIFO 356 e 358 está activo para  $(1/2)^*(4/3) = 0,67$  ou 67% do período de linha activo de visionamento. Isto corresponde aproximadamente a 33% de corte e a uma relação de compressão de 4/3 sendo executada no canal video principal pelos 910 X 8 FIFO.

Em cada uma das FIFO, os dados video são retidos para serem extraídos num ponto particular no tempo. A região activa de tempo em que os dados podem ser extraídos da FIFO é determinada pelo formato de visionamento escolhido. No exemplo do modo cortado lado-a-lado mostrado, o video de canal principal é visionado na metade esquerda do visor e o video de canal auxiliar é visionado na metade direita do visor. As porções video arbitrarias das formas de onda são diferentes para os canais

principal e auxiliar como ilustrado. O sinal de controlo de permissão de leitura (RD\_EN\_MN) do canal principal 910 X 8 FIFO está activo para 50% do período de linha activo de visionamento do início de visionamento com o começo do video activo, imediatamente a seguir à cobertura traseira video. O sinal de controlo de permissão de leitura do canal auxiliar (RD\_EN\_AX) está activo para os outros 50% do período de linha activo de visionamento começando com a aresta descendente do sinal RD\_EN\_MN e acabando com o início da cobertura frontal video do canal principal. Pode ser notado que sinais de controlo de permissão de escrita são síncronos com os seus respectivos dados de entrada FIFO (principal ou auxiliar), enquanto que os sinais de controlo de permissão de leitura são síncronos com o video de canal principal.

O formato de visionamento mostrado na figura 1(d) é particularmente desejável uma vez que permite duas imagens de campo quase preenchidas sejam visionadas num formato lado-a-lado. O visionamento é particularmente efectivo e apropriado para um visor de relação de formato largo, por exemplo 16 x 9. A maioria dos sinais NTSC são representados num formato 4 x 3, o qual corresponde é claro a 12 x 9. Duas imagens NTSC de relação de visionamento de formato 4 x 3 podem ser apresentadas no mesmo visor de relação de visionamento de formato 16 x 9, tanto cortando as imagens 33% como comprimindo as imagens 33%, e introduzindo distorção de relação de aspecto. Dependendo da preferência do utilizador, a relação do corte de imagem por distorção de relação de aspecto pode ser regulada em qualquer sítio dentro dos limites de 0% a 33%. Como exemplo, duas imagens lado-a-lado podem ser apresentadas como 16.7% comprimidas e 16.7% cortadas.

O funcionamento pode ser descrito em termos de relações gerais de aceleração e corte. Os meios de visionamento video podem ser considerados como tendo uma relação de formato de visionamento de largura por altura de M:N, a primeira fonte de sinal video pode ser considerada como tendo uma relação de formato de visionamento de A:B e a segunda fonte de sinal video



pode ser considerada como tendo uma relação de formato de visionamento de C:D. O primeiro sinal video pode ser selectivamente acelerado por um factor numa primeira gama de aproximadamente 1 a  $(M/N \div A/B)$  e selectivamente cortado horizontalmente por um factor numa segunda gama de aproximadamente 0 a  $[(M/N \div A/B) - 1]$ . O segundo sinal video pode ser selectivamente acelerado por um factor numa terceira gama de aproximadamente 1 a  $(M/N \div C/D)$  e selectivamente cortado horizontalmente por um factor numa quarta gama de aproximadamente 0 a  $[(M/N \div C/D) - 1]$ .

O tempo de visionamento horizontal para um visor de relação de visionamento de formato 16 x 9 é o mesmo que para um visor de relação de visionamento de formato 4 x 3, porque ambos têm comprimento de linha nominal de 62,5 microsegundos. Em conformidade, um sinal video NTSC tem de ser acelerado por um factor de 4/3 para preservar uma relação de aspecto correcta, sem distorção. O factor de 4/3 é calculado como relação dos dois formatos de visionamento:

$$4/3 = (16/9) / (4/3)$$

Interpoladores variáveis são utilizados de acordo com aspectos deste invento para acelerar os sinais video. No passado, FIFO tendo relações de relógio diferentes nas entradas e saídas foram usados para realizar uma função semelhante. Por meio de comparação, se dois sinais NTSC de relação de visionamento de formato 4 x 3 são visionados num visor simples de relação de visionamento de formato de 4 x 3, cada imagem tem de ser distorcida ou cortada, ou alguma combinação delas, de 50%. Uma aceleração comparável a essa necessidade para uma aplicação de écran largo é desnecessária.

R E I V I N D I C A Ç Õ E S

1 - Dispositivo de visionamento video caracterizado por compreender meios para quantificarem primeiro e segundo sinais video, representando primeira e segunda imagens, respectivamente, a níveis mais altos e mais baixos de resolução de quantificação um em relação ao outro;

meios de visionamento de video sincronizados com o dito primeiro sinal video;

meios para sincronizarem o dito segundo sinal video com o dito primeiro sinal video;

meios para modificarem os ditos primeiro e segundos sinais video, para representarem as ditas primeira e segunda imagens, respectivamente, em dimensões mais pequenas do que os ditos meios de visionamento video; e

meios para combinarem os ditos sinais video processados para visionamento lado-a-lado das ditas imagens.

2 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender adicionalmente meios de aumento de resolução de quantificação para o dito sinal video, tendo o dito nível mais baixo de resolução de quantificação.

3 - Dispositivo de acordo com a reivindicação 1, caracterizado por as ditas imagens lado-a-lado serem visionadas substancialmente sem distorção de relação de aspecto de imagem.

4 - Dispositivo de acordo com a reivindicação 1, caracterizado por os ditos meios de quantificação quantificarem os ditos primeiro e segundo, sinais video a diferentes frequências de amostragem.

5 - Dispositivo de acordo com a reivindicação 1, caracterizado por os ditos meios de modificação cortarem selectivamente os

ditos sinais video através de gamas respectivas de ajustamento.

6 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender adicionalmente meios para acelerarem os sinais video, tendo relações entre a largura e a altura de formato de visionamento mais pequenas do que os ditos meios de visionamento video.

7 - Dispositivo de acordo com a reivindicação 1, caracterizado por os meios de visionamento video terem uma relação entre a largura e a altura de formato de visionamento maior do que, aproximadamente, 4:3.

8 - Dispositivo de acordo com a reivindicação 1, caracterizado por os ditos meios de visionamento video terem uma relação entre a largura e a altura de formato de visionamento maior do que, aproximadamente, 4:3;

um dos ditos sinais video representar uma imagem, tendo uma relação de formato de visionamento não superior a, aproximadamente, 4:3; e

as ditas imagens serem visionadas substancialmente sem distorção de relação de aspecto de imagem.

9 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender meios para acelerarem selectivamente os ditos sinais video, através de uma gama para controlar a relação de aspecto de imagem das ditas imagens.

10 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender:

meios para acelerarem selectivamente os ditos sinais video através de uma gama para controlarem, a relação de aspecto de imagem das ditas imagens; e

meios para selectivamente cortarem, os ditos sinais video



através de uma gama.

11 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender meios para controlarem os ditos meios de aceleração e meios de corte para visionarem cada uma das ditas imagens numa pluralidade modos, incluindo:

cortados, mas não tendo substancialmente distorção de relação de aspecto de imagem, distorcidos em reacção de aspecto de imagem, mas substancialmente não cortados; e

parcialmente cortados e parcialmente distorcido em relação de aspecto de imagem.

12 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender:

meios para acelerarem selectivamente os ditos sinais video quantificados através de uma gama para controlar a relação de aspecto de imagem, das ditas imagens; e

meios para cortarem, selectivamente, as ditas imagens através de uma gama.

13 - Dispositivo de acordo com a reivindicação 1, caracterizado por compreender meios para controlarem os ditos meios de aceleração e os ditos meios de corte para visionamento do dito sinal video quantificado numa pluralidade de modos, incluindo:

cortado, mas não tendo substancialmente distorção de relação de aspecto imagem;

distorcido em relação de aspecto de imagem, mas substancialmente não cortado; e

parcialmente cortado e parcialmente distorcido em relação de aspecto de imagem.

72 645  
RCA 86 344

-48-

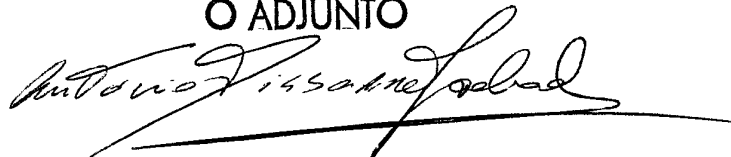
14 - Dispositivo de acordo com a reivindicação 1, caracterizado por as ditas imagens lado-a-lado terem tamanhos substancialmente comparáveis.

15 - Dispositivo de acordo com a reivindicação 1, caracterizado por os ditos meios de aumento de resolução de quantificação compreenderem meios de oscilação.

Lisboa, 31. MAI 1991

Por THOMSON CONSUMER ELECTRONICS, INC.

=O AGENTE OFICIAL=  
O ADJUNTO



1/15

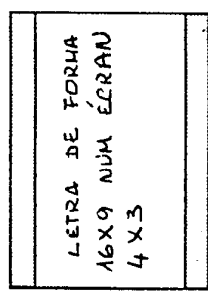


FIG. 1(a)

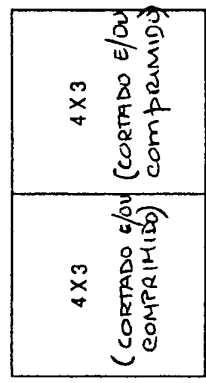


FIG. 1(d)

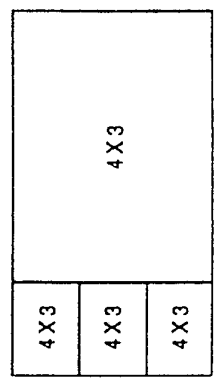


FIG. 1(g)

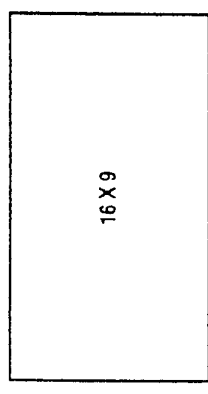


FIG. 1(b)

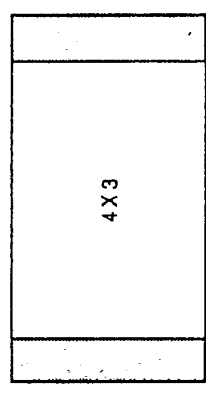


FIG. 1(e)

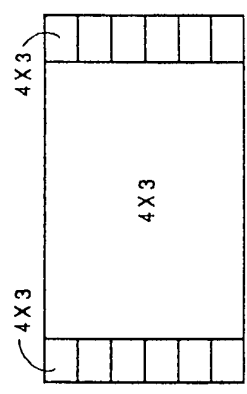


FIG. 1(h)

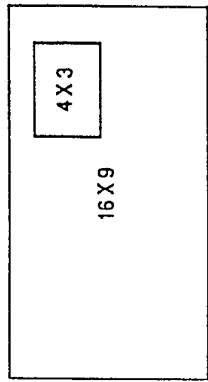


FIG. 1(c)

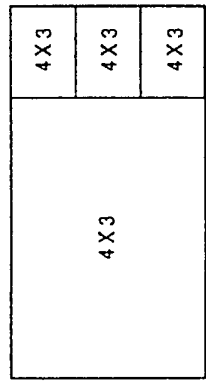


FIG. 1(f)

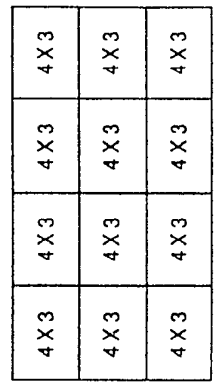
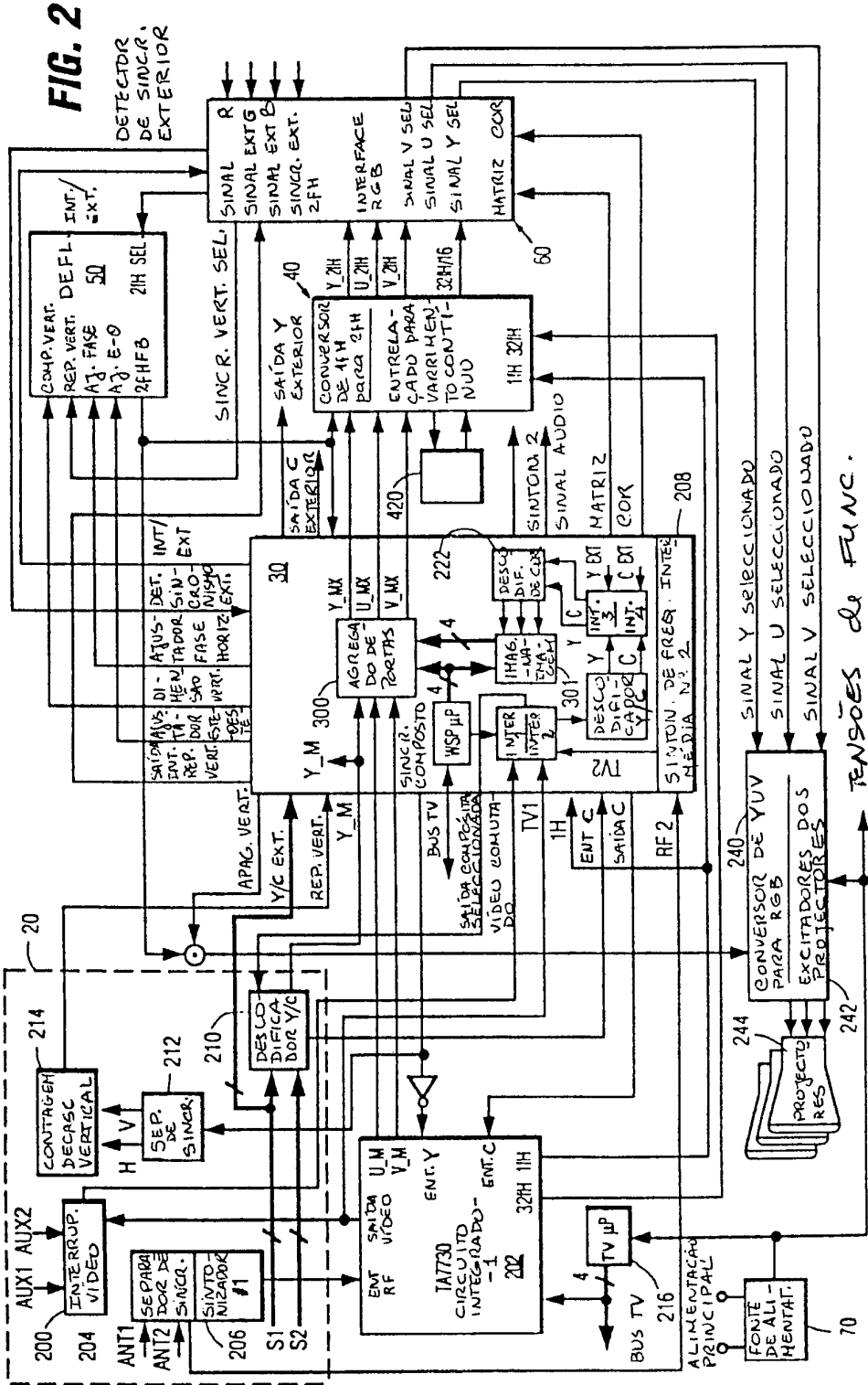


FIG. 1(i)

2/15



3/15

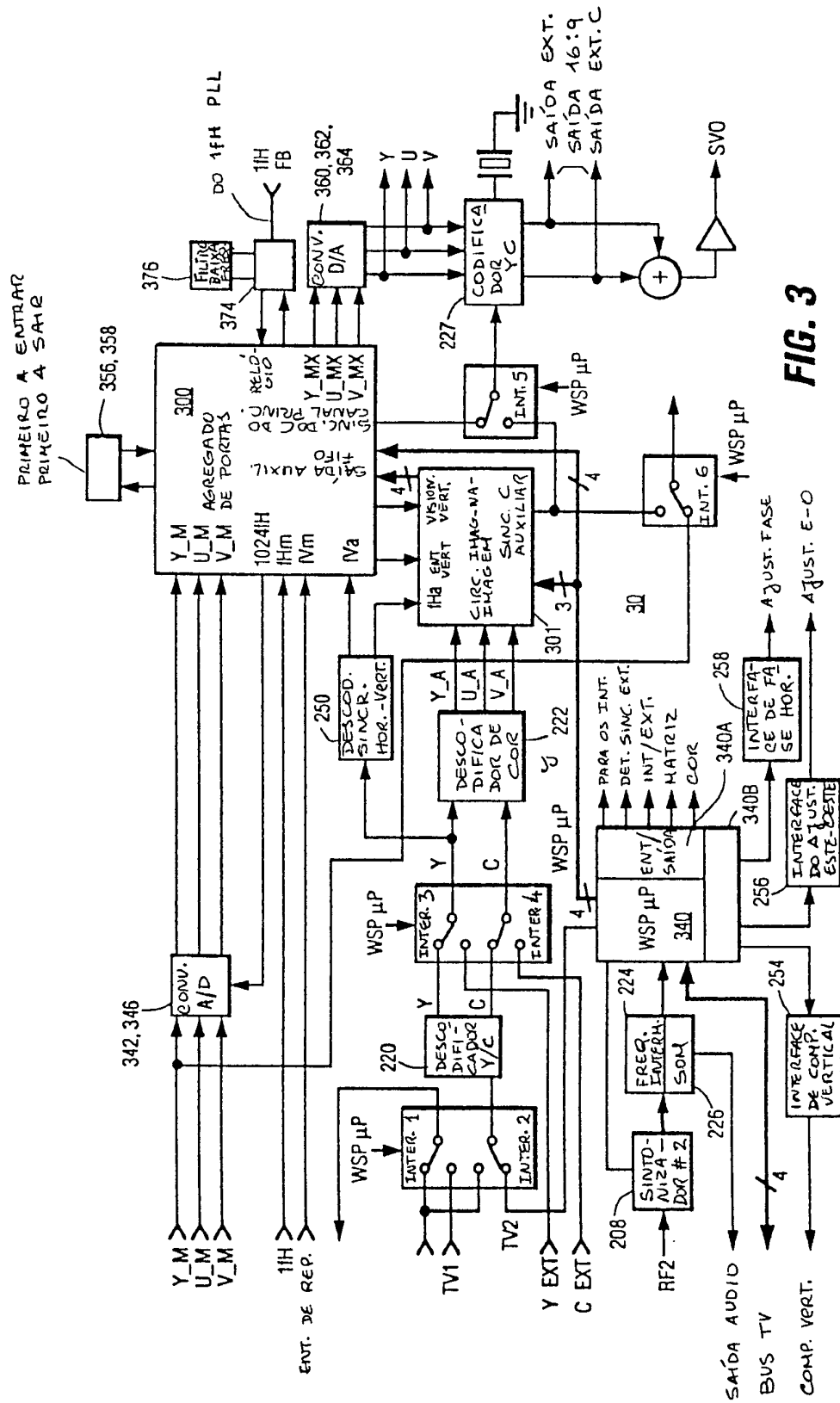


FIG. 3

4/15

*[Handwritten signature]*

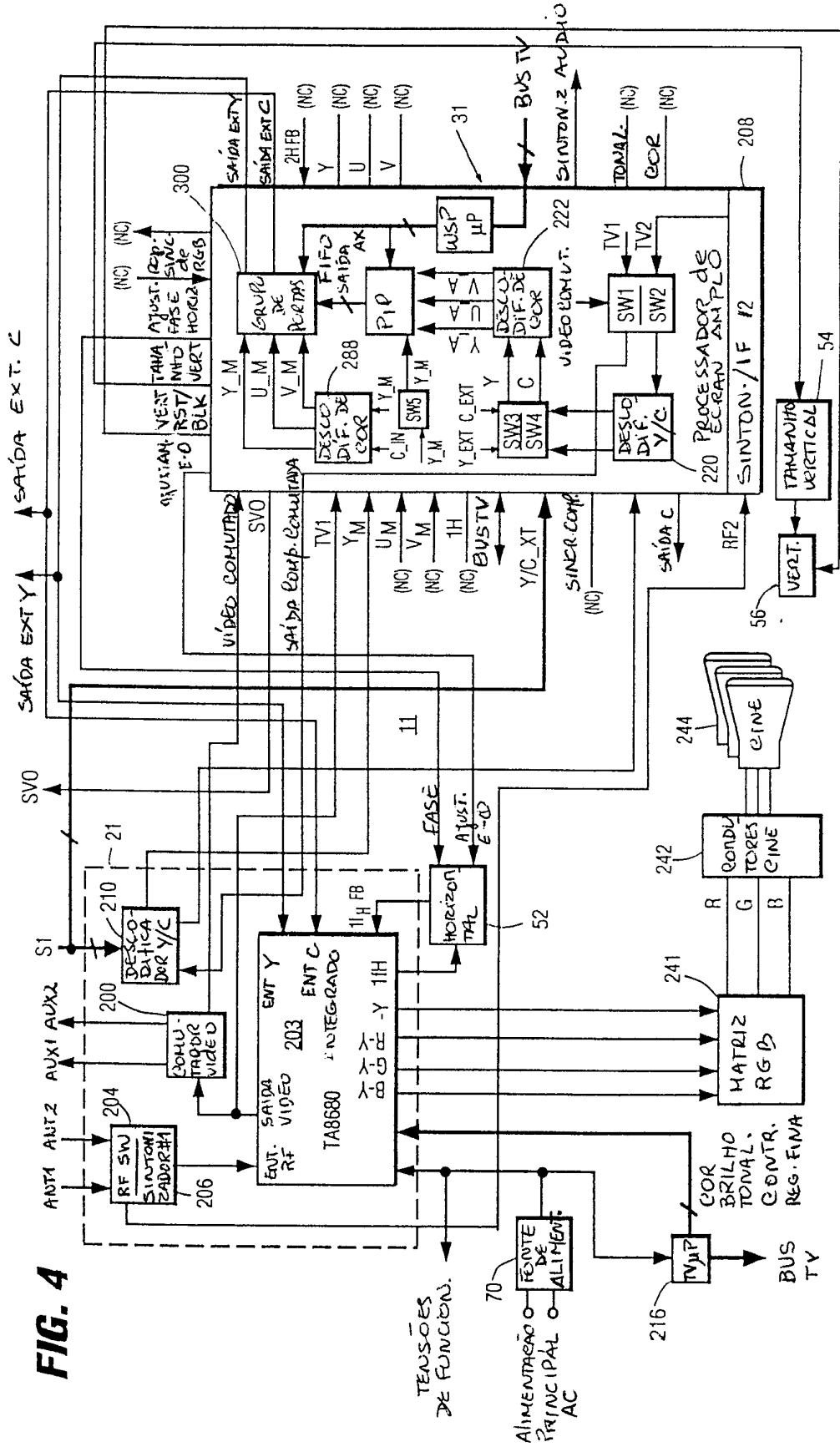


FIG. 4

5/15

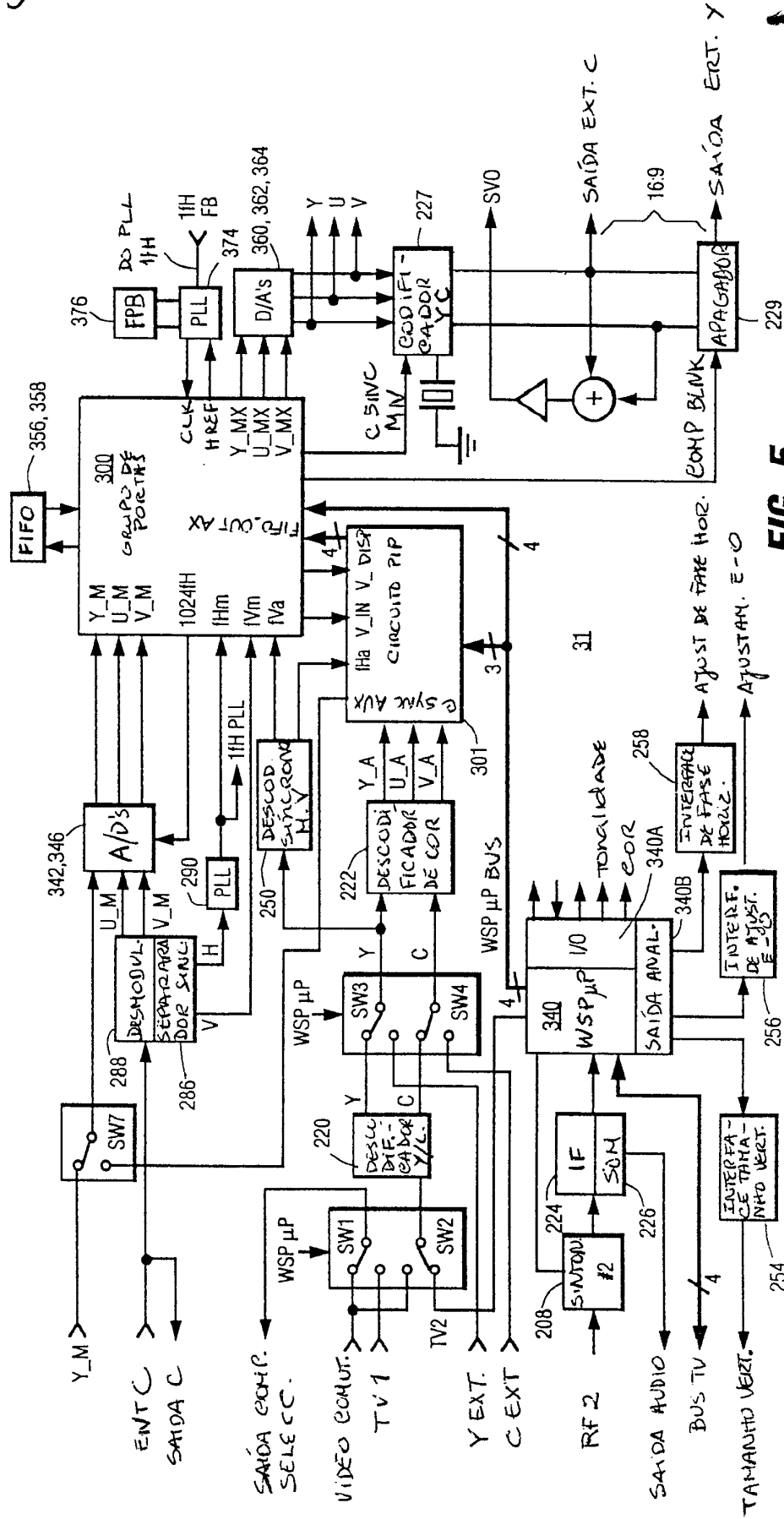


FIG. 5



7/15

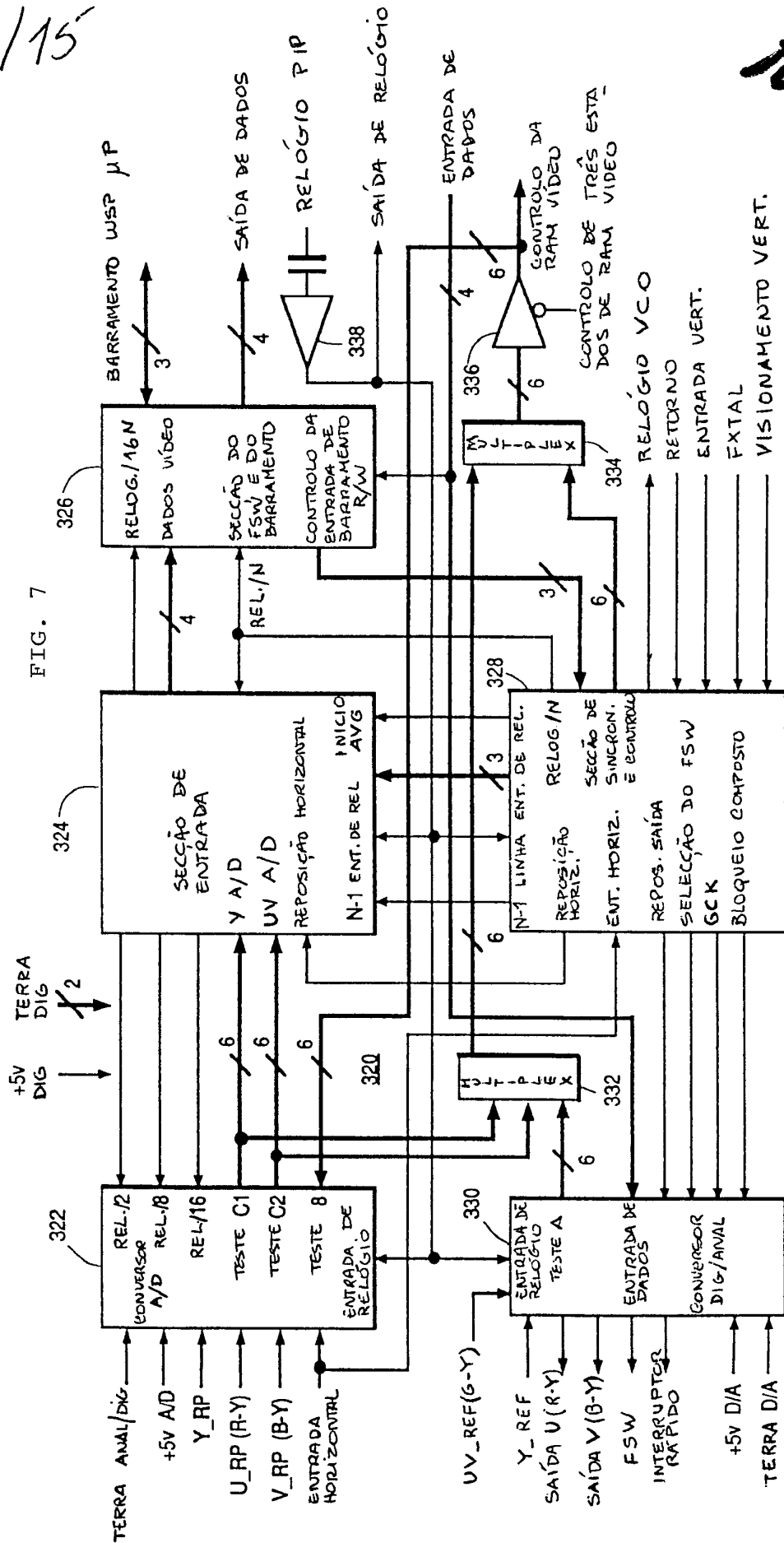


FIG. 7

8/15

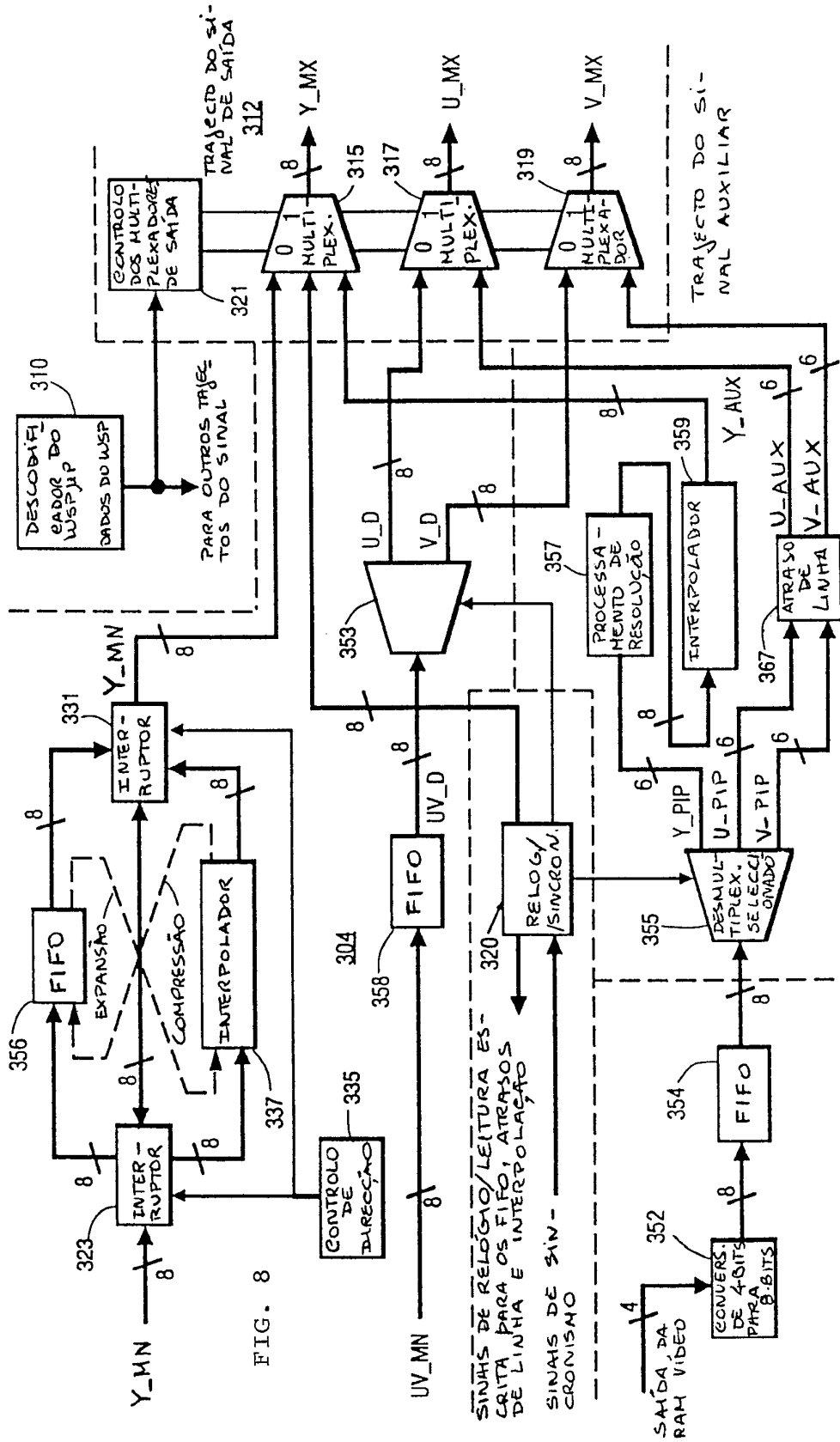


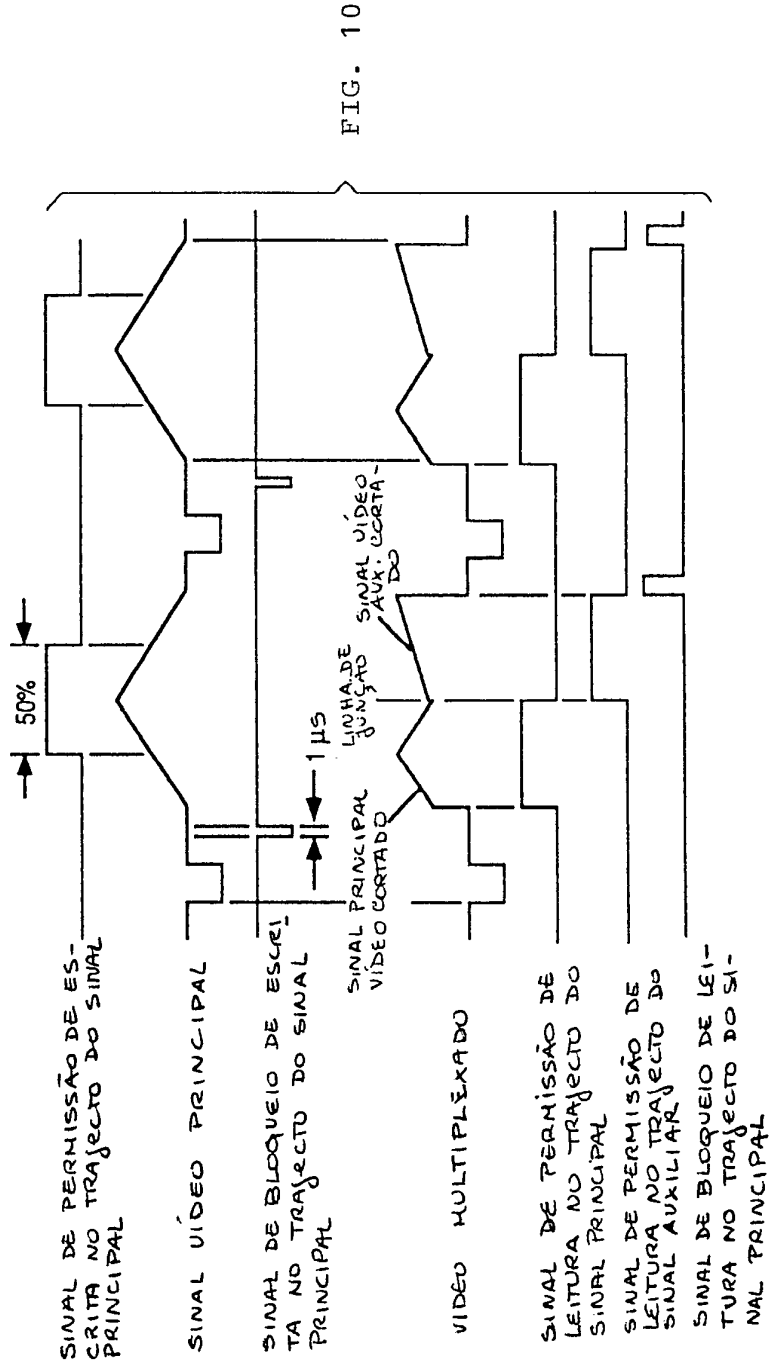
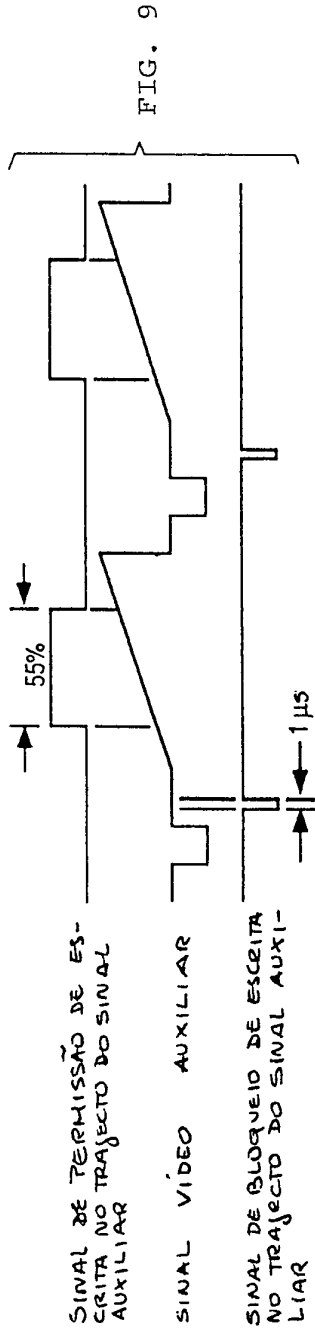
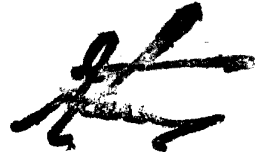
FIG. 8

SINAIS DE RELOGIO/LEITURA ES-CRITA PARA OS FIFO, ATRASOS DE LINHA E INTERPOLAÇÃO

SINAIS DE SÍNCRONISMO

SAÍDA DA RAM VIDEO

9/15





11/15

Handwritten signature or mark

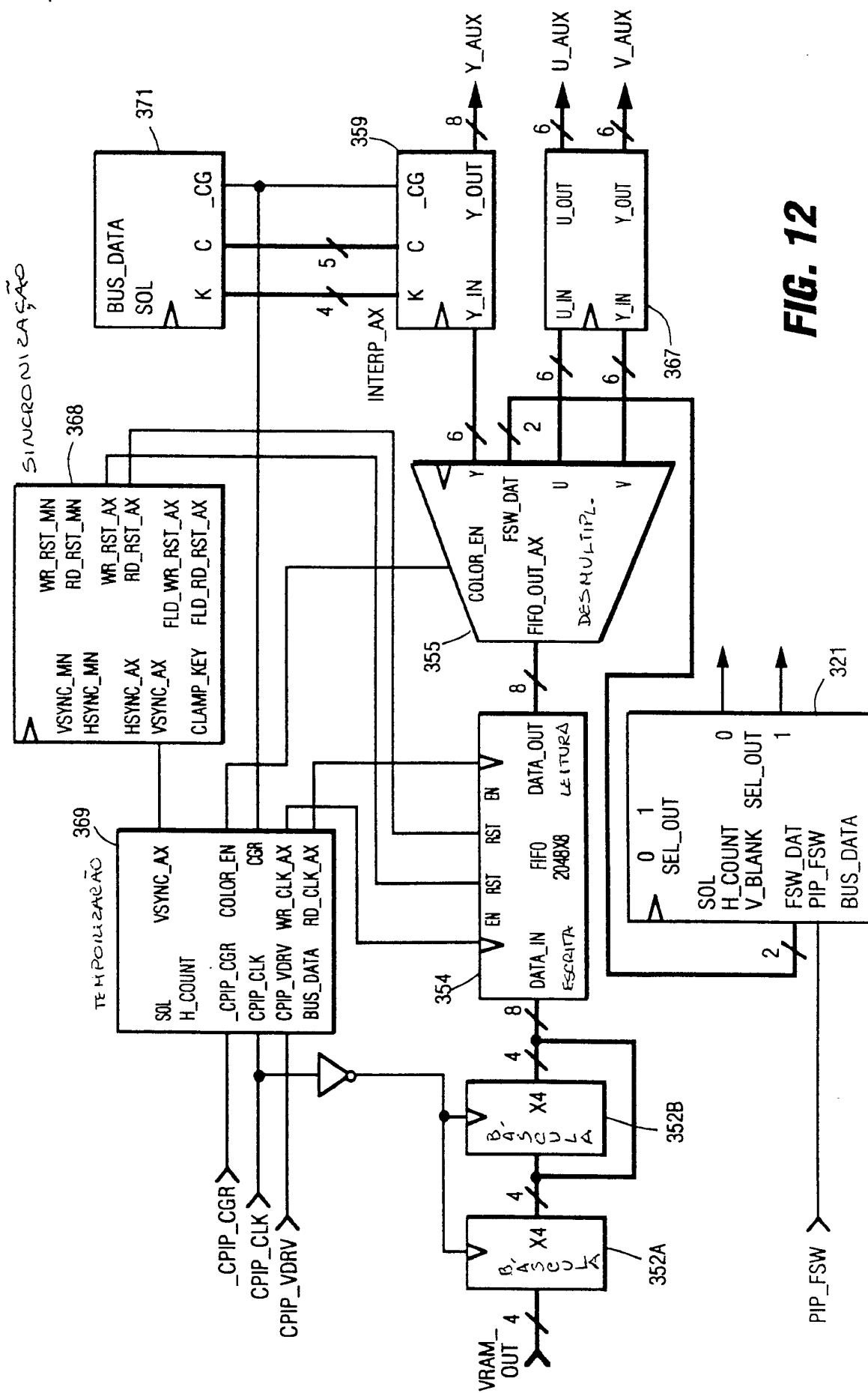
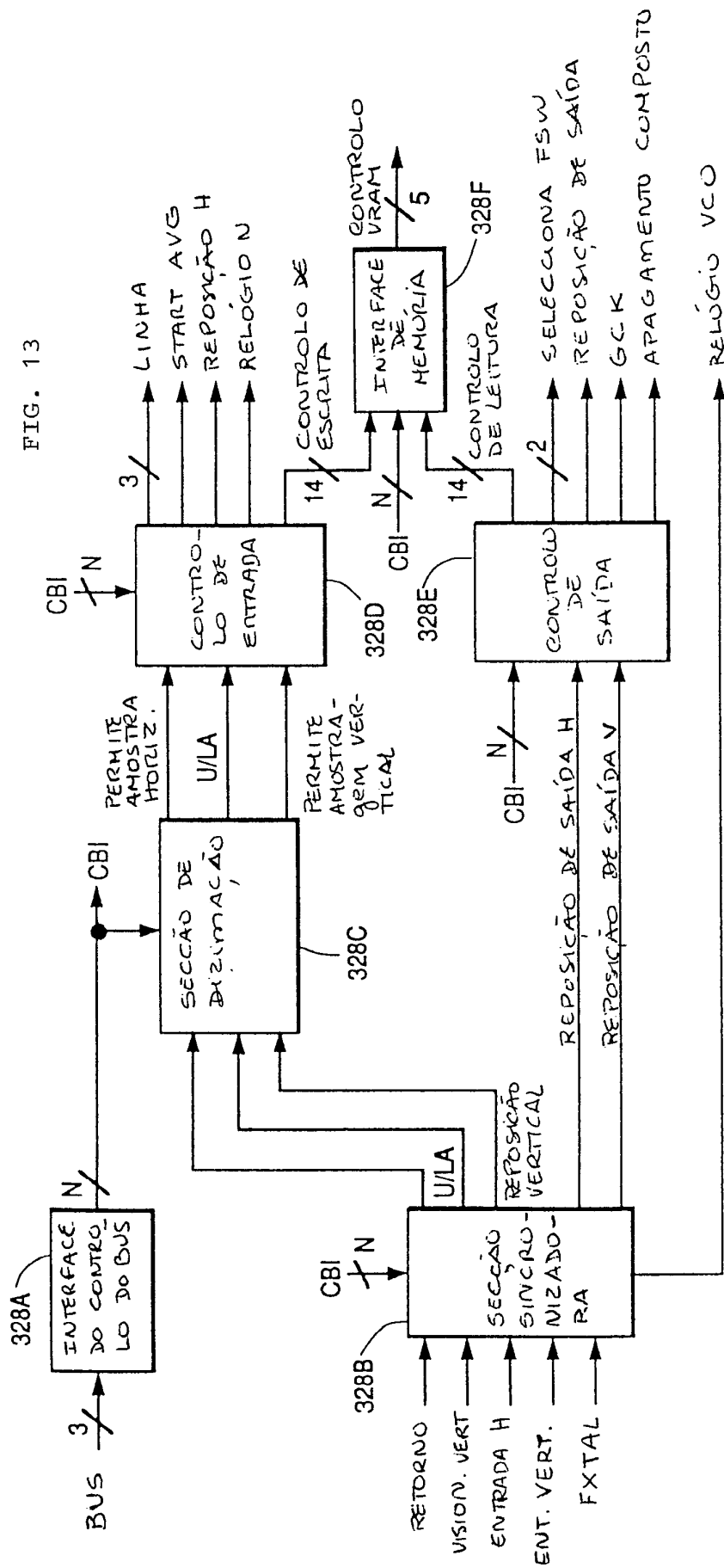


FIG. 12

12/15



13/15

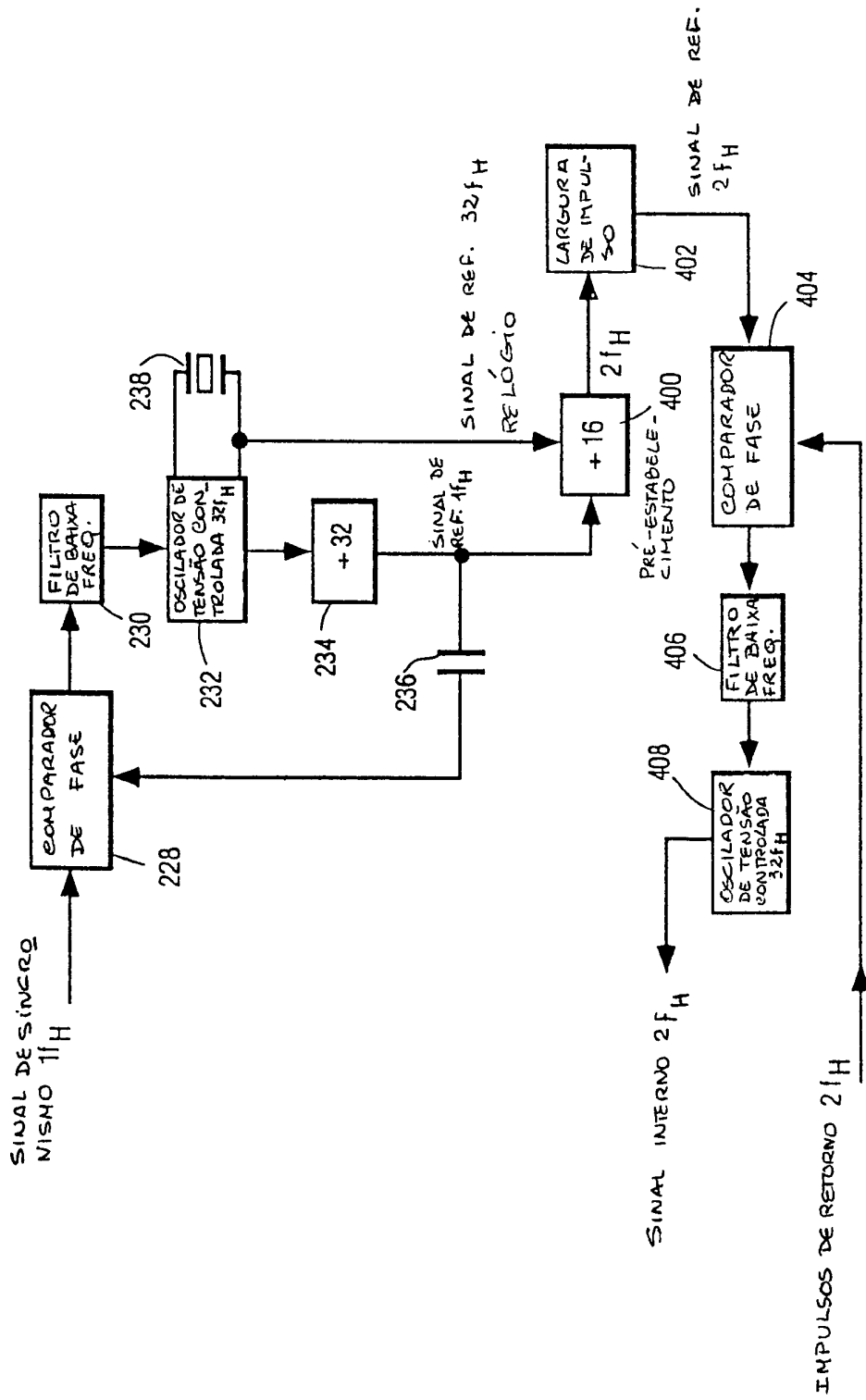


FIG. 14

14/15

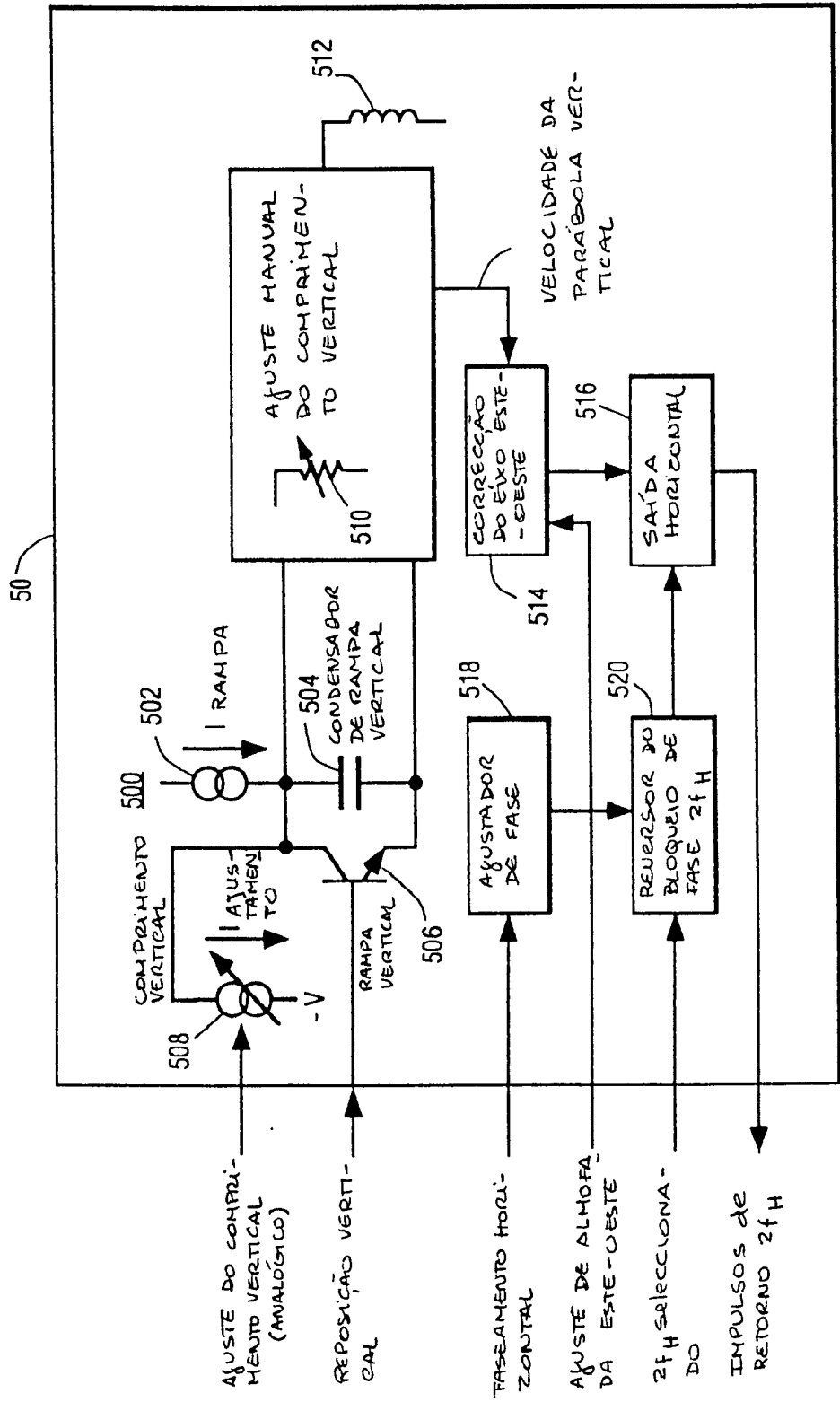


FIG. 15

15/15

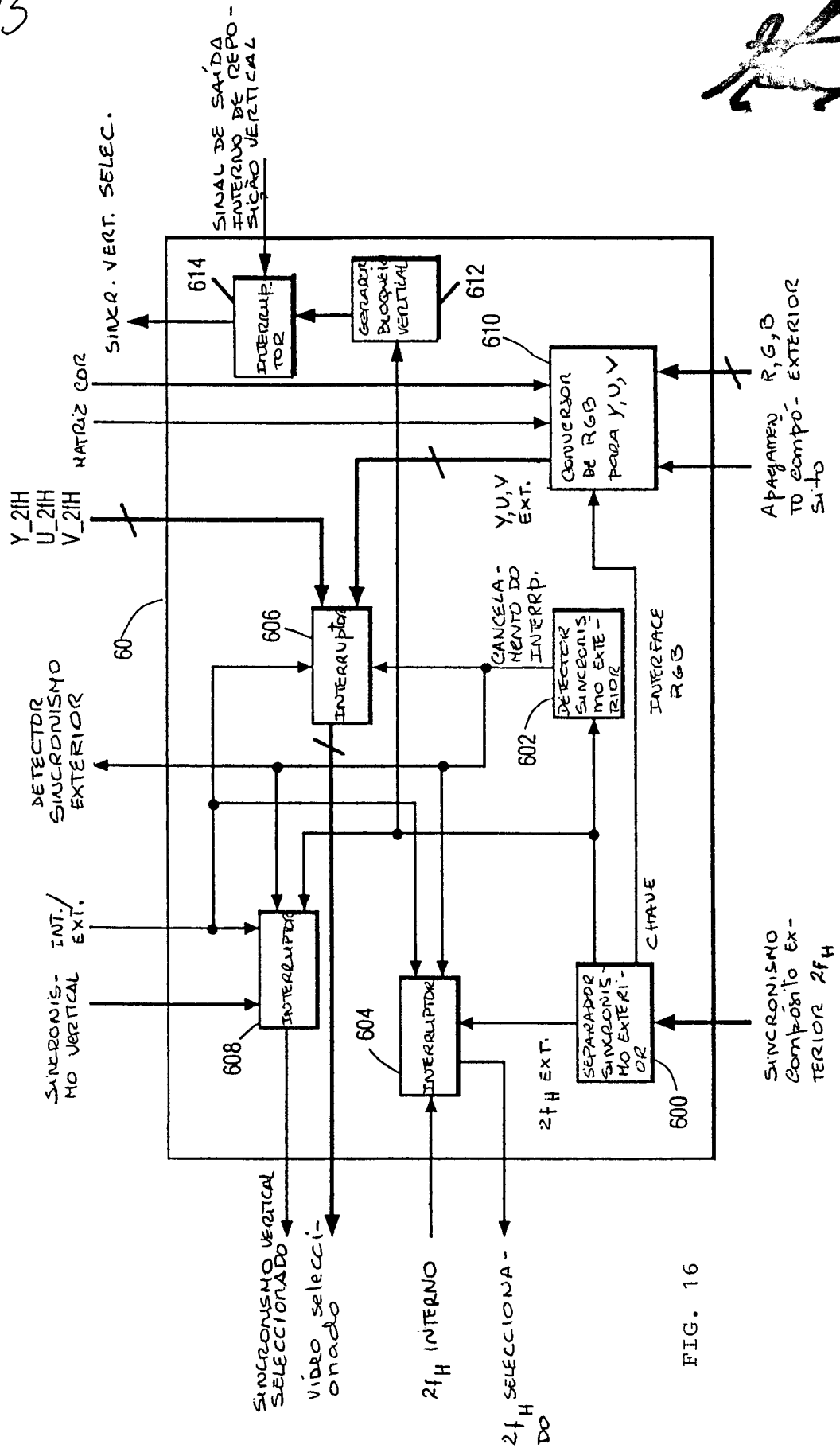


FIG. 16