

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97141028

※ 申請日期： 97.10.24 ※IPC 分類：G09G3/30 (2006.01)

一、發明名稱：(中文/英文)

顯示裝置及其驅動方法、以及電子機器

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商新力股份有限公司
SONY CORPORATION

代表人：(中文/英文)

中鉢 良治
CHUBACHI, RYOJI

住居所或營業所地址：(中文/英文)

日本東京都港區港南1丁目7番1號
1-7-1 KONAN, MINATO-KU, TOKYO, 108-0075, JAPAN

國 籍：(中文/英文)

日本 JAPAN

三、發明人：（共 2 人）

姓 名：（中文/英文）

1. 山本 哲郎
YAMAMOTO, TETSURO
2. 內野 勝秀
UCHINO, KATSUhide

國 籍：（中文/英文）

1. 日本 JAPAN
2. 日本 JAPAN

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2007年11月14日；特願2007-295555

2. 日本；2008年10月06日；特願2008-259166

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於將發光元件使用於像素之主動矩陣型之顯示裝置及其驅動方法。而且，關於包含該類顯示裝置之電子機器。

【先前技術】

近年來頻繁地開發作為發光元件使用有機EL器件之平面自發光型之顯示裝置。有機EL器件係利用若於有機薄膜加上電場則會發光之現象之器件。由於有機EL器件係以施加電壓10 V以下驅動，因此消耗電力低。而且，由於有機EL器件為自己發光之自發光元件，因此不需要照明構件，容易輕量化及薄型化。進一步而言，由於有機EL器件之反應速度為數 μ s程度，非常地高速，因此不會發生動畫顯示時之殘影。

將有機EL器件使用於像素之平面自發光型之顯示裝置中，特別頻繁地開發作為驅動元件，而於各像素積體形成有薄膜電晶體之主動矩陣型之顯示裝置。主動矩陣型平面自發光顯示裝置係記載於例如以下之專利文獻1至5。

[專利文獻1]日本特開2003-255856

[專利文獻2]日本特開2003-271095

[專利文獻3]日本特開2004-133240

[專利文獻4]日本特開2004-029791

[專利文獻5]日本特開2004-093682

圖23係表示以往之主動矩陣型顯示裝置之一例之模式電

路圖。顯示裝置係以像素陣列部1及周邊之驅動部所構成。驅動部包含：水平選擇器3及寫入掃描器4。像素陣列部1包含：行狀之信號線SL及列狀之掃描線WS。於各信號線SL與掃描線WS交叉之部分配置有像素2。於圖中為了容易理解，僅表示1個像素2。寫入掃描器4包含偏移暫存器，因應從外部供給之時鐘信號ck進行動作，依次傳輸同樣從外部供給之開始脈衝sp，藉此對掃描線WS依次輸出控制信號。水平選擇器3係配合寫入掃描器4側之線依次掃描，將影像信號供給至信號線SL。

像素2係以取樣用電晶體T1、驅動用電晶體T2、保持電容C1及發光元件EL所構成。驅動用電晶體T2為P通道型，作為其一電流端之源極連接於電源線，作為另一電流端之汲極連接於發光元件EL。作為驅動用電晶體T2之控制端之閘極係經由取樣用電晶體T1而連接於信號線SL。取樣用電晶體T1係因應從寫入掃描器4供給之控制信號來導通，取樣從信號線SL所供給之影像信號，並寫入於保持電容C1。驅動用電晶體T2係將寫入於保持電容C1之影像信號作為閘極電壓 V_{gs} ，於該閘極接受，將汲極電流 I_{ds} 流至發光元件EL。藉此，發光元件EL係以因應影像信號之亮度發光。閘極電壓 V_{gs} 係表示以源極為基準之閘極之電位。

驅動用電晶體T2係於飽和區域進行動作，閘極電壓 V_{gs} 與汲極電流 I_{ds} 之關係係由以下特性式(1)表示。

$$I_{ds} = (1/2)\mu(W/L)C_{ox}(V_{gs} - V_{th}) \cdots (1)$$

於此， μ 為驅動用電晶體之遷移率， W 為驅動用電晶體之

通道寬， L 同樣為通道長， C_{ox} 同樣為每單位面積之閘極絕緣膜電容， V_{th} 同樣為臨限電壓。如同從該特性式可闡明，驅動用電晶體T2係於在飽和區域進行動作時，作為因應閘極電壓 V_{gs} 來供給汲極電流 I_{ds} 之定電流源而發揮功能。

圖24係表示發光元件EL之電壓/電流特性之曲線圖。於橫軸表示陽極電壓 V ，於縱軸取定驅動電流 I_{ds} 。此外，發光元件EL之陽極電壓為驅動用電晶體T2之汲極電壓。發光元件EL之電流/電壓特性係經時變化，特性曲線隨著時間經過而傾向平緩。因此，即使驅動電流 I_{ds} 為一定，陽極電壓(汲極電壓) V 仍會變化。就該點而言，圖23所示之像素電路2係驅動用電晶體T2在飽和區域進行動作，可無關於汲極電壓之變動而於閘極流有因應電壓 V_{gs} 之驅動電流 I_{ds} ，因此可無關於發光元件EL之特性經時變化而將發光亮度保持於一定。

圖25係表示以往之像素電路之其他例之電路圖。與先前所示之圖23之像素電路之不同點為，驅動用電晶體T2從P通道型變為N通道型。電路之製造過程上，甚多情況係將構成像素之所有電晶體製成N通道型較有利。

【發明內容】

[發明所欲解決之問題]

顯示面板之高精細化及大型化進展，掃描線之條數超過1000條。將許多條掃描線予以線依次掃描之寫入掃描器亦大型化。近年來，伴隨著顯示面板及驅動部之大型化而開

發所謂區塊驅動。該情況下，顯示裝置之驅動部係進行以每特定條數區分掃描線予以區塊化，以區塊單位依次驅動行列狀之像素之區塊依次驅動，及於各區塊內掃描各掃描線，以列單位依次驅動像素之線依次驅動，以於面板顯示圖像。

於以往之區塊驅動，於位在相鄰區塊之交界之像素列間，由於動作條件之差異而產生亮度差，具有有損畫面均勻性之問題。於前後1對之區塊，先行區塊之最後像素列係於該區塊最後被予以線依次掃描。另一方面，隨後區塊之最初像素列係最初被予以線依次掃描。先行區塊之最終列像素及隨後區塊之開頭像素列係即使互相鄰接，但若從驅動條件來看，線依次掃描之順序為最後及最初，時間上之驅動條件極端地相異，此係成為兩像素列間之微妙亮度差異而顯現，成為畫面均勻性降低之原因。

[解決問題之技術手段]

有鑑於上述以往之技術問題，本發明係以於區塊驅動方式之顯示裝置改善畫面均勻性作為目的。為了達成該目的而採取以下手段。亦即，本發明為一種顯示裝置，其包含：像素陣列部，其係包含配置為列狀之掃描線、配置為行狀之信號線及配置於各掃描線與各信號線交叉之部分之行列狀之像素；及驅動部，其係經由該掃描線及信號線來驅動各像素；前述驅動部係進行以下驅動：區塊依次驅動，其係每特定條數區分掃描線予以區塊化，以區塊單位依次驅動行列狀之像素；及線依次驅動，其係於各區塊內

掃描各掃描線，以列單位依次驅動像素。作為特徵事項係於相鄰區塊間，控制為該線依次驅動之掃描方向互相相反。

於一態樣，前述驅動部包含：信號選擇器，其係對行狀之信號線供給包含與灰階相應之信號電位及特定基準電位之影像信號；寫入掃描器，其係對列狀之掃描線依次供給控制信號；及驅動掃描器，其係對與各掃描線呈平行配置之供電線供給以高電位與低電位切換之電源電壓；前述像素包含：取樣用電晶體，其係一方電流端連接於信號線，控制端連接於掃描線；驅動用電晶體，其係成為汲極側之電流端連接於供電線，成為閘極之控制端連接於該取樣用電晶體之另一方電流端；發光元件，其係連接於該驅動用電晶體之成為源極側之電流端；及保持電容，其係連接於該驅動用電晶體之源極與閘極間；前述驅動掃描器係將列狀之供電線各匯集特定條數予以區塊化，以區塊單位依序偏移相位，切換高電位與低電位，進行區塊依次驅動，且於區塊內以相同相位切換特定條數之供電線之電位；前述寫入掃描器係於各區塊內，進行於每水平週期依次對各掃描線供給控制信號之線依次驅動，且於相鄰區塊間，將該線依次驅動之掃描方向控制為互相相反。最好前述電源掃描器於區塊依次驅動中，進行將各供電線一起從高電位切換為低電位，於降低該驅動用電晶體之源極電壓後，使各供電線一起從低電位回到高電位之修正準備動作；另一方面，前述寫入掃描器於線依次驅動中，前述信號線為基準

電位時，對各掃描線供給控制信號，開啟該取樣用電晶體，提高該驅動用電晶體之源極電壓，進行將該保持電容予以放電，以便驅動用電晶體之閘極與源極間之電壓趨向其臨限電壓之修正動作。而且，前述寫入掃描器係於線依次驅動中，前述信號線為信號電位時，對各掃描線供給控制信號，開啟該取樣用電晶體，進行將信號電位寫入於該保持電容之寫入動作；前述信號選擇器係於相鄰區塊間，使供給至各信號線之信號電位之順序互相相反。而且，前述電源掃描器包含對應於各區塊而分割之複數閘極驅動器。

於其他態樣，各像素至少包含：取樣用電晶體、驅動用電晶體、保持電容及發光元件；前述取樣用電晶體係其控制端連接於該掃描線，其1對電流端連接於該信號線與該驅動用電晶體之控制端間；前述驅動用電晶體係1對電流端之一方連接於該發光元件，另一方連接於電源；前述保持電容係連接於該驅動用電晶體之控制端與電流端間；前述驅動部至少包含：寫入掃描器，其係對各掃描線供給控制信號；及信號選擇器，其係對各信號線切換信號電位與基準電位而供給；前述取樣用電晶體係於該信號線處於基準電位時，按照供給至該掃描線之控制信號來進行臨限電壓修正動作，於該保持電容寫入相當於該驅動用電晶體之臨限電壓之電壓，並且於該信號線處於信號電位時，按照供給至該掃描線之控制信號來進行信號電位寫入動作，從該信號線取樣信號電位，並寫入於該保持電容；前述驅動

用電晶體係將與寫入於該保持電容之信號電位相應之驅動電流供給至該發光元件以使其發光；前述寫入掃描器係每特定條數區分掃描線予以區塊化，且合成分配給特定條數之掃描線各個之掃描期間，作為分成第一期間及第二期間之一合成期間；前述寫入掃描器係依次於每合成期間選擇各區塊，將像素陣列部予以區塊依次驅動，並且於各合成期間之該第一期間，對屬於一區塊之特定條數之掃描線一起供給控制信號，以區塊單位執行臨限電壓修正動作；於該第二期間，對屬於一區塊之特定條數之掃描線依次輸出控制信號，進行線依次驅動，並且於像素之每列依次執行信號電位寫入動作；於相鄰區塊，對各掃描線依次輸出控制信號，使進行線依次驅動之掃描方向互相相反。最好前述寫入掃描器包含對應於各區塊而分割之複數閘極驅動器。而且，於相鄰區塊間屬於互相相鄰之列之像素，係完成臨限電壓修正動作後至進入信號電位寫入動作之時間相同。

【實施方式】

[發明之效果]

根據本發明，於相鄰區塊間控制為線依次驅動之掃描方向互相相反。藉此，於位在相鄰區塊之交界之像素列間，動作條件之差異成為最小，不會產生亮度差，因此可改善畫面之均勻性。於前後1對之區塊，先行區塊之最後像素列係於該區塊最後被予以線依次掃描。另一方面，隨後區塊之最初像素列亦於最後被予以線依次掃描。此係由於在

相鄰區塊間，控制為線依次驅動之掃描方向互相相反所致。互相鄰接之先行區塊之最終列像素與隨後區塊之開頭像素列均成為最後被予以線依次掃描之列，時間上之驅動條件相同，不會產生兩像素列間之亮度差，可改善畫面均勻性。

以下，參考圖式來詳細說明本發明之實施型態。圖1係表示本發明之顯示裝置之第一實施型態之全體結構之區塊圖。如圖示，本顯示裝置係包含像素陣列部1、及驅動其之驅動部(3、4、5)。像素陣列部1包含：列狀之掃描線WS、行狀之信號線SL、配置於兩者交叉之部分之行列狀之像素2、及對應於各像素2之各列所配置之電源線即供電線DS。驅動部(3、4、5)包含：控制用掃描器(寫入掃描器)4，其係對各掃描線WS依次供給控制信號，以列單位將像素2予以線依次掃描；電源掃描器(驅動掃描器)5，其係配合該線依次掃描，對各供電線DS供給於高電位與低電位切換之電源電壓；及信號選擇器(水平選擇器)3，其係配合該線依次掃描，而對行狀之信號線SL供給成為影像信號之信號電位及基準電位。此外，寫入掃描器4係因應從外部供給之時鐘信號WSck而進行動作，並依次傳輸同樣從外部供給之開始脈衝WSsp，藉此對各掃描線WS輸出控制信號。驅動掃描器5係因應從外部供給之時鐘信號DSck而進行動作，並依次傳輸同樣從外部供給之開始脈衝DSsp，藉此以線依次切換供電線DS之電位。

於本第一實施型態，驅動掃描器5係將列狀之供電線DS

匯集每特定條數予以區塊化，以區塊單位依序偏移相位，進行高電位 V_{cc} 與低電位 V_{ss} 之切換，且於區塊內以相同相位切換特定條數之供電線 DS 之電位。於圖示之例中，驅動掃描器 5 係將列狀之供電線 DS 匯集每 2 條予以區塊化，以區塊單位依序偏移相位，進行高電位與低電位之切換，且於區塊內以相同相位切換 2 條供電線 DS 之電位。其中，本發明予以區塊化之條數不限於 2 條，一般於複數列(複數段)將供電線(電源線)DS 之驅動時序予以共通化。

驅動掃描器 5 基本上以偏移暫存器、及逐一連接於其各段之輸出緩衝器所構成。偏移暫存器係因應從外部供給之時鐘信號 DSck 而進行動作，並依次傳輸同樣從外部供給之開始信號 DSsp，藉此對各段逐一輸出作為電源切換根源之控制信號。輸出緩衝器係因應該控制信號，於高電位與低電位切換電源線，並供給至供電線 DS。於本發明，藉由使複數電源線之控制時序共通化，以於複數電源線間共用輸出緩衝器。藉此，可刪減輸出緩衝器之數目。輸出緩衝器係對供電線 DS 供給電源，因此需要甚大之電流驅動能力，其器件尺寸大。藉由刪減該器件尺寸大之輸出緩衝器之個數，可謀求周邊驅動部之電路尺寸之縮小化、成本降低、高良率化。例如圖 1 之例，若以 2 個供電線 DS 共用 1 個輸出緩衝器，作為全體可將輸出緩衝器之個數比第一實施型態減半。而且，若將 10 條供電線 DS 之控制時序予以共通化，可使輸出緩衝器之個數成為第一實施型態之 10 分之 1。

圖 2 係表示圖 1 所示之顯示裝置所含之像素 2 之具體結構

之電路圖。如圖示，本像素電路2係以由有機EL器件等所代表之2端子型(二極體型)之發光元件EL、N通道型之取樣用電晶體T1、同樣N通道型之驅動用電晶體T2及薄膜類型之保持電容C1所構成。取樣用電晶體T1係作為其控制端之閘極連接於掃描線WS，作為其1對電流端之源極及汲極之一方連接於信號線SL，另一方連接於驅動用電晶體T2之閘極G。驅動用電晶體T2係其源極及汲極之一方連接於發光元件EL，另一方連接於供電線DS。本型態之驅動用電晶體T2為N通道型，作為其單方之電流端之汲極側連接於供電線DS，作為另一單方之電流端之源極S側連接於發光元件EL之陽極側。發光元件EL之陰極固定於特定陰極電位 V_{cat} 。保持電容C1連接於作為驅動用電晶體T2之電流端之源極S與作為控制端之閘極G間。對於包括該結構之像素2，控制用掃描器(寫入掃描器)4係將掃描線WS切換於低電位與高電位間，藉此依次輸出控制信號，以列單位來將像素2予以線依次掃描。電源掃描器(驅動掃描器)5係配合線依次掃描，對各供電線DS供給於高電位 V_{cc} 與低電位 V_{ss} 切換之電源電壓。信號選擇器(水平選擇器3)係配合線依次掃描，對行狀之信號線SL供給成為影像信號之信號電位 V_{sig} 及基準電位 V_{ofs} 。

於該結構，供電線DS為高電位 V_{cc} 且信號線SL為 V_{ofs} 時，取樣用電晶體T1因應控制信號而開啟，進行將發光元件EL從點燈狀態切換為熄燈狀態之熄燈動作。接下來，將供電線DS從高電位 V_{cc} 切換為低電位 V_{ss} ，並且於供電線

DS處於低電位 V_{ss} 之期間，不開啟取樣用電晶體T1而降低驅動用電晶體T2之源極電壓，進行用以將閘極G・源極S間電壓 V_{gs} 設定為超過驅動用電晶體T2之臨限電壓 V_{th} 之電壓之準備動作。其後，使供電線DS從低電位 V_{ss} 回到高電位 V_{cc} ，且於信號線SL為基準電位 V_{ofs} 時，取樣用電晶體T1因應控制信號開啟，提高驅動用電晶體T2之源極電壓，進行將保持電容C1予以放電，以使閘極G・源極S間電壓 V_{gs} 趨向其臨限電壓 V_{th} 之修正動作。

若根據本發明，首先於供電線DS為高電位 V_{cc} 且信號線SL為基準電位 V_{ofs} 時，進行將發光元件EL從點燈狀態切換為熄燈狀態之熄燈動作。接下來，將供電線DS切換為低電位 V_{ss} ，並且於供電線DS處於低電位 V_{ss} 之期間，不使取樣用電晶體T1開啟，進行用以將驅動用電晶體T2之閘極・源極間電壓 V_{gs} 設定為大於其臨限電壓 V_{th} 之電壓之準備動作。其後，使供電線DS從低電位 V_{ss} 回到高電位 V_{cc} ，且於信號線SL為基準電位 V_{ofs} 時，開啟取樣用電晶體T1，進行將保持電容C1予以放電，以使驅動用電晶體T2之閘極・源極間電壓 V_{gs} 趨向其臨限電壓 V_{th} 之修正動作。如此，藉由順序地進行熄燈動作、準備動作及修正動作，以防止誤動作，可確實且安定地進行驅動用電晶體T2之臨限電壓修正。特別於準備動作無須開啟取樣用電晶體T1，藉由降低驅動用電晶體T2之源極電壓，以防止像素2之誤動作，並且謀求修正動作之安定化。

圖3-1係供圖2所示之第一實施型態之動作說明之時序

圖。此外，本時序圖係以共通之時序來控制3段份之電源線。圖3-1之時序圖係表示供給至信號線之影像信號(輸入信號)、以每3條被區塊化之供電線(電源線)之電位變化、及施加於各列(各段)之掃描線之控制信號(控制脈衝)。首先，輸入信號係於1水平期間(1H)內，交互地切換信號電位 V_{sig} 與基準電位 V_{ofs} 。電源線係第一~三段之電位變化被共通化，1~3段同時從高電位切換為低電位，其後回復到高電位。另一方面，第一段之掃描線係於輸入信號為 V_{ofs} 、電源線為高電位 V_{cc} 時，輸出第一發控制脈衝，對應列之像素從點燈狀態切換為熄燈狀態。其後，連續發生第二~四發控制脈衝，重複3次臨限電壓修正動作。最後發生第五發控制脈衝，進行信號電位 V_{sig} 之寫入及遷移率修正。

對於第二段之掃描線，其相位與第一段僅偏移1H，依次輸出第一個~第五個控制脈衝，與第一段同樣地進行熄燈動作、臨限電壓修正動作及信號電位寫入動作。第三段亦同樣從第二段偏移1H相位，依次輸出5個控制脈衝，進行熄燈動作、時間分割修正動作及信號寫入動作。

若動作次序進入第四段~第六段，驅動掃描器係將在第四段~第六段共通化之電源線，暫且從高電位 V_{cc} 切換為低電位 V_{ss} ，其後回到 V_{cc} 。如此，驅動掃描器係與第一~三段偏移相位來進行第四~六段之電源線之電位切換。對應於此，於第四段~第六段之各掃描線依次施加5連控制脈衝，重複與第一~三段同樣之動作。

從以上說明可闡明，本實施型態係以共通時序，來將3段份之電源線予以電位控制。藉由如此，可減少驅動掃描器之輸出數(於本實施例可成為1/3)，可實現低成本化。

此外，本實施型態係成為使電源線從 V_{ss} 回到 V_{cc} 後至開始第一次臨限電壓修正動作之時間，於第一段、第二段及第三段不同之結構。如前述，使電源線從 V_{cc} 回到 V_{ss} 時，若流於驅動用電晶體之電流越小(驅動用電晶體之 V_{gs} 越小)，則閘極電壓及源極電壓幾乎不上升，於任一段均可正常地進行臨限電壓修正動作。

圖3-2係供圖2所示之像素之動作說明之其他時序圖。該時序圖係以時間軸為共通而表示掃描線WS之電位變化、供電線(電源線)DS之電位變化、信號線SL之電位變化。掃描線WS之電位變化係表示控制信號，其進行取樣用電晶體T1之開閉控制。供電線DS之電位變化係表示電源電壓 V_{cc} 、 V_{ss} 之切換。而且，信號線SL之電位變化係表示輸入信號之信號電位 V_{sig} 與基準電位 V_{ofs} 之切換。而且，與該等電位變化並行地亦表示驅動用電晶體T2之閘極G及源極S之電位變化。如前述，閘極G與源極S之電位差為 V_{gs} 。

該時序圖係配合像素之動作次序，簡便地將期間分割為(1)~(11)。於點燈期間(1)，像素處於發光狀態。若成為熄燈期間(2)，像素從發光狀態切換為非發光狀態。接下來，於準備期間(3)~(5)，像素係進行驅動用電晶體之臨限電壓修正用之準備動作。其後，於修正期間(6)，進行實際之臨限電壓修正動作。通常該修正期間(6)係隔著待機期間(8)

而重複數次，完成臨限電壓修正動作。其後，於寫入期間(9)，信號電位寫入於保持電容C1，並且進行驅動用電晶體T1之遷移率修正。最後前進至發光期間(11)，像素從非發光狀態切換為發光狀態。此外，圖中為了說明之簡略化，於1次臨限電壓修正期間(6)進行修正動作。

其後，前進至寫入期間/遷移率修正期間(9)。於此，影像信號之信號電位Vsig係以加在Vth之形式寫入於保持電容C1，並且遷移率修正用之電壓 ΔV 係從保持於保持電容C1之電壓減去。於該寫入期間/遷移率修正期間(9)，於信號線SL處於信號電位Vsig之時間帶，必須使取樣用電晶體T1成為導通狀態。其後，前進至發光期間(11)，發光元件係以因應信號電位Vsig之亮度發光。屆時，由於信號電位Vsig係藉由相當於臨限電壓Vth之電壓及遷移率修正用之電壓 ΔV 來調整，因此發光元件EL之發光亮度不會受到驅動用電晶體T2之臨限電壓Vth或遷移率 μ 之偏差影響。此外，於發光期間(11)之最初進行自舉啟動動作，在將驅動用電晶體T2之閘極G/源極S間電壓Vgs維持於一定之狀態下，驅動用電晶體T2之閘極電位及源極電位上升。

接著，參考圖4-1~圖4-11，來詳細說明圖2所示之像素電路之動作。首先，發光元件EL之發光期間(1)係如圖4-1所示，電源為Vcc，取樣用電晶體T1為關閉狀態。此時，驅動用電晶體T2係設定為在飽和區域進行動作，因此流於發光元件EL之電流Ids係因應驅動用電晶體T2之閘極源極間電壓Vgs而取定特性式1所示之值。

接著，於熄燈期間(2)，於信號線電位為 V_{ofs} 時，開啟取樣用電晶體 T1，於驅動用電晶體 T2 之閘極輸入 V_{ofs} (圖 4-2)。藉此，驅動用電晶體 T2 之閘極源極間電壓成為臨限電壓以下，於發光元件 EL 無法流有電流，因此發光元件 EL 熄燈。屆時，加在發光元件 EL 之電壓成為發光元件 EL 之臨限電壓，因此發光元件 EL 之陽極電壓成為發光元件 EL 之臨限電壓與陰極電壓之和，總言之成為 $V_{cat} + V_{thel}$ 。

進一步於一定時間經過後，於準備期間(3)，使電源電壓從 V_{cc} 變化為 V_{ss} 。此時，電源側成為驅動用電晶體 T2 之源極，如圖 4-3，從發光元件 EL 之陽極往電源流有電流。藉此，發光元件 EL 之陽極之電壓係隨著時間降低。此時，由於取樣用電晶體 T1 關閉，因此驅動用電晶體 T2 之閘極亦隨著發光元件 EL 之陽極電壓降低。總言之，驅動用電晶體 T2 之閘極源極間電壓(驅動用電晶體 T2 之閘極與電源間電位)隨著時間變小。

此時，若驅動用電晶體 T2 在飽和區域進行動作，總言之若為 $V_{gs} - V_{thd} \leq V_{ds}$ ，則於期間(4)，如圖 4-4 所示，驅動用電晶體 T2 之閘極成為 $V_{ss} + V_{thd}$ 。於此， V_{thd} 為驅動用電晶體 T2 之閘極電源間之臨限電壓。

於期間(5)，電源電壓再度設為 V_{cc} (圖 4-5)。此時，輸入於驅動用電晶體 T2 之閘極之耦合量設為 ΔV ，發光元件 EL 之陽極電壓設為 V_x 。藉由將電源設為 V_{cc} ，驅動用電晶體 T2 之源極成為發光元件 EL 之陽極，藉由驅動用電晶體 T2 之閘極源極間電壓 V_{gs} ，電流從電源流往發光元件 EL 之陽

極，若驅動用電晶體T2之閘極源極間電壓小於臨限電壓，則電流幾乎不會造成閘極、源極上升。

然後，於臨限值修正期間(6)，於信號電壓為Vofs時，開啟取樣用電晶體T1(圖4-6)。藉此，驅動用電晶體T2之閘極電壓成為Vofs，閘極電壓之變化量係以根據保持電容C1、閘極源極間之寄生電容Cgs、發光元件EL之寄生電容Cel之一定比而輸入於源極。此時之輸入比設為g。g係由以下式2所示之值。

$$g=(C1+Cgs)/(C1+Cgs+Cel) \quad (2)$$

於該狀態下，驅動用電晶體T2之閘極源極間電壓Vgs若大於其臨限電壓Vth，則如圖4-6所示，從電源流有電流。換言之，必須設定Vofs、Vss之值，以使此時之Vgs大於驅動用電晶體T2之臨限電壓。如前述，由於發光元件EL之等價電路係以二極體及電容來表示，因此只要 $V_{el} \leq V_{cat} + V_{thel}$ (發光元件EL之漏洩電流甚小於流於驅動用電晶體T2之電流)，則驅動用電晶體T2之電流係為了將C1及Cel充電而使用。此時，Vel係隨著時間如圖4-7上升。

於接著之待機期間(8)，於信號電壓從Vofs變為Vsig前，關閉取樣用電晶體T1。此時，由於驅動用電晶體T2之閘極源極間電壓大於Vth，因此如圖4-8所示流有電流，驅動用電晶體T2之閘極、源極電壓上升。此時，於發光元件EL加有逆偏壓，因此發光元件EL不會發光。

於臨限值取消動作結束後，關閉取樣用電晶體T1。接下來，於寫入期間(9)，信號線電位成為Vsig時，再度開啟取

樣用電晶體 T1(圖 4-9)。Vsig 成為因應灰階之電壓。驅動用電晶體 T2 之閘極電位係為了開啟取樣用電晶體 T1 而成為 Vsig，但由於從電源流有電流，因此源極電位係隨著時間上升。此時，驅動用電晶體 T2 之源極電壓若未超過發光元件 EL 之臨限電壓 V_{thel} 與陰極電壓 V_{cat} 之和(發光元件 EL 之漏洩電流若甚小於流於驅動用電晶體 T2 之電流)，則驅動用電晶體 T2 之電流係為了將 C_1 及 C_{el} 充電而使用。此時，由於驅動用電晶體 T2 之臨限值修正動作已完成，因此驅動用電晶體 T2 所流之電流反映出遷移率 μ 。具體而言，遷移率大者，此時之電流量大，源極之上升亦早。相反地，遷移率小者，電流量小，源極之上升亦慢(圖 4-10)。藉此，驅動用電晶體 T2 之閘極源極間電壓反映遷移率而變小，於經過一定時間後，成為完成修正遷移率之 V_{gs} 。

於最後，關閉取樣用電晶體 T1，若寫入結束而成為發光期間(11)，則使發光元件 EL 發光。由於驅動用電晶體 T2 之閘極源極間電壓為一定，因此驅動用電晶體 T2 係將一定電流 $I_{ds'}$ 流於發光元件 EL， V_{el} 上升至 $I_{ds'}$ 之電流流於發光元件 EL 之電壓為止，發光元件 EL 發光(圖 4-11)。

於本電路中，發光元件 EL 若發光時間變長，則其 I-V 特性會變化。因此，圖中 B 點之電位亦變化。然而，由於驅動用電晶體 T2 之閘極源極間電壓保持於一定值，因此流於發光元件 EL 之電流不變化。故，即使發光元件 EL 之 I-V 特性劣化，始終繼續流有一定電流 I_{ds} ，發光元件 EL 之亮度不會變化。

於此，思慮關於本像素電路之驅動。本驅動係如前述採取圖3-1所示之驅動時序，但使電源線從 V_{ss} 變化為 V_{cc} 後至進行臨限值修正動作之時間，係於將電源線之時序作為共通之線間不同。具體而言，相較於第N段，至第N+1段進行臨限值修正為止，電源線處於 V_{cc} 之電位之時間較長。因此，藉由驅動用電晶體之漏洩電流、發光元件之漏洩電流，驅動用電晶體之源極電壓係第N+1段比第N段上升。

基本上，於臨限值修正動作前，即使驅動用電晶體之源極電壓不同，若於臨限值修正動作，驅動用電晶體之閘極源極間電壓 V_{gs} 大於其臨限值電壓 V_{th} ，則可正常地進行臨限值修正動作。然而，發光亮度係取決於臨限值修正動作前之驅動用電晶體之源極電壓。因此，於本驅動，於將電源線之時序共通化之最終段與下一段(於圖3-1為第三段及第四段)，進行臨限值修正時之驅動用電晶體之源極電壓會急遽變化(從第一段至第三段係和緩地變化)。

因此，於顯示裝置之畫面，如圖5所示，以將電源時序共通化之複數線(以下稱為區塊)之週期，發生如條紋之不均。此外，於圖中較實際誇張地表示不均。

本發明係為了應付上述問題點，提案於鄰接之區塊間，使區塊內之取樣用電晶體之掃描方向逆轉。於圖6，作為一例而表示適用本發明之情況之時序。該時序圖基本上與圖3-1相同。於本發明，與圖3-1之情況不同之點如下：使電源電壓從 V_{ss} 成為 V_{cc} 後至進行臨限值修正動作之時間，

在鄰接之區塊間之鄰接線相同之點；及輸入於像素之信號電壓之輸出順序在鄰接區塊間相反之點。

藉由利用本發明，於鄰接之區塊間之鄰接線間，可使將電源線設為Vcc後至進行臨限值修正動作之時間相同，可使驅動用電晶體或發光元件EL之漏洩電流等所造成之驅動用電晶體之源極電壓之上升量相同。其結果，可將應付前如圖5所視認之區塊間之條紋不均置換為如圖7之如同陰影之不均。此外，於圖5、7，比實際誇張表示陰影。一般而言，於鄰接區塊間急遽變化之如條紋之不均係於1%程度之亮度差視認，但如陰影之和緩變化之不均係無法於1%程度之亮度差視認，因此藉由利用本發明，可獲得未視認到不均之均勻畫質。而且，藉由利用本發明，即使增加構成區塊之線數，仍不會視認到不均，因此較以往增加構成區塊之線數亦即可減少面板之區塊數，可實現低成本化。而且，本發明係採取於每鄰接區塊反轉取樣用電晶體之掃描方向之方式，因此於未內建閘極驅動器之面板之情況下，單元宜為閘極驅動器單位。

圖8-1係表示關於本發明之顯示裝置之第二實施型態之全體結構之區塊圖。如圖示，本顯示裝置係包含像素陣列部1、及驅動其之驅動部(3、4、5)。像素陣列部1包含：列狀之掃描線WS、行狀之信號線SL、配置於兩者交叉之部分之行列狀之像素2、及對應於各像素2之各列所配置之電源線即供電線DS。驅動部(3、4、5)包含：控制用掃描器(寫入掃描器)4，其係對各掃描線WS依次供給控制信號，

以列單位將像素2予以線依次掃描；電源掃描器(驅動掃描器)5，其係配合該線依次掃描，對各供電線DS供給於第一電位與第二電位切換之電源電壓；及信號驅動器(水平選擇器)3，其係配合該線依次掃描，而對行狀之信號線SL供給成為影像信號之信號電位及基準電位。此外，寫入掃描器4係因應從外部供給之時鐘信號WSck而進行動作，並依次傳輸同樣從外部供給之開始脈衝WSsp，藉此對各掃描線WS輸出控制信號。驅動掃描器5係因應從外部供給之時鐘信號DSck而進行動作，並依次傳輸同樣從外部供給之開始脈衝DSsp，藉此以線依次切換供電線DS之電位。與圖1所示之第一實施型態不同之點為，未以區塊單位來將供電線DS共通化。

圖8-2係表示圖8-1所示之顯示裝置所含之像素2之具體結構之電路圖。如圖示，本像素電路2係以由有機EL器件等所代表之2端子型(二極體型)之發光元件EL、N通道型之取樣用電晶體T1、同樣N通道型之驅動用電晶體T2及薄膜類型之保持電容C1所構成。取樣用電晶體T1係作為其控制端之閘極連接於掃描線WS，作為其1對電流端之源極及汲極之一方連接於信號線SL，另一方連接於驅動用電晶體T2之閘極G。驅動用電晶體T2係其源極及汲極之一方連接於發光元件EL，另一方連接於供電線DS。本型態之驅動用電晶體T2為N通道型，作為其單方之電流端之汲極側連接於供電線DS，作為另一單方之電流端之源極S側連接於發光元件EL之陽極側。發光元件EL之陰極固定於特定陰極

電位 V_{cat} 。保持電容 $C1$ 連接於作為驅動用電晶體 $T2$ 之電流端之源極 S 與作為控制端之閘極 G 間。對於包括該結構之像素 2，控制用掃描器(寫入掃描器)4 係將掃描線 WS 切換於低電位與高電位間，藉此依次輸出控制信號，以列單位來將像素 2 予以線依次掃描。電源掃描器(驅動掃描器)5 係配合線依次掃描，對各供電線 DS 供給於第一電位 V_{cc} 與第二電位 V_{ss} 切換之電源電壓。信號驅動器(水平選擇器 3)係配合線依次掃描，對行狀之信號線 SL 供給成為影像信號之信號電位 V_{sig} 及基準電位 V_{ofs} 。

於該結構，取樣用電晶體 $T1$ 係於影像信號從基準電位 V_{ofs} 上升至信號電位 V_{sig} 之第一時序後，在從控制信號上升之第二時序至控制信號下降關閉之第三時序之取樣期間(從第二時序至第三時序間)，取樣信號電位 V_{sig} 並寫入於保持電容 $C1$ 。此時，同時將流於驅動用電晶體 $T2$ 之電流負回授至保持電容 $C1$ ，於寫入於保持電容 $C1$ 之信號電位加以對於驅動用電晶體 $T2$ 之遷移率 μ 之修正。亦即，從第二時序至第三時序之取樣期間亦成為，將流於驅動用電晶體 $T2$ 之電流負回授至保持電容 $C1$ 之遷移率修正期間。

圖 8-2 所示之像素電路除了上述遷移率修正功能以外，亦具備臨限電壓修正功能。亦即，電源掃描器(驅動掃描器)5 係於取樣用電晶體 $T1$ 取樣信號電位 V_{sig} 前，於第一時序，將供電線 DS 從第一電位 V_{cc} 切換為第二電位 V_{ss} 。控制用掃描器(寫入掃描器)4 係同樣於取樣用電晶體 $T1$ 取樣信號電位 V_{sig} 前，於第二時序使取樣用電晶體 $T1$ 導通，從

信號線SL，將基準電位Vofs施加於驅動用電晶體T2之閘極G，並且將驅動用電晶體T2之源極S設定為第二電位Vss。電源掃描器(驅動掃描器)5係於第二時序後之第三時序，將供電線DS從第二電位Vss切換為第一電位Vcc，於保持電容C1預先保持相當於驅動用電晶體T2之臨限電壓Vth之電壓。藉由該臨限電壓修正功能，本顯示裝置可取消於每像素偏差之驅動用電晶體T2之臨限電壓Vth之影響。此外，不問第一時序及第二時序之前後。

圖8-2所示之像素電路2亦進一步具備自舉啟動功能。亦即，寫入掃描器4係於保持電容C1保持有信號電位Vsig之時點，使取樣用電晶體T1成為非導通狀態，將驅動用電晶體T2之閘極G從信號線SL電性地切離，從而閘極電位連動於驅動用電晶體T2之源極電位之變動，將閘極G與源極S間之電壓Vgs維持於一定。即使發光元件EL之電流/電壓特性經時變動，仍可將閘極電壓Vgs維持於一定，不會產生亮度變化。

圖9係供圖8-2所示之像素之動作說明之時序圖。該時序圖係以時間軸為共通而表示掃描線WS之電位變化、供電線(電源線)DS之電位變化、信號線SL之電位變化。掃描線WS之電位變化係表示控制信號，其進行取樣用電晶體T1之開閉控制。供電線DS之電位變化係表示電源電壓Vcc, Vss之切換。而且，信號線SL之電位變化係表示輸入信號之信號電位Vsig與基準電位Vofs之切換。而且，與該等電位變化並行地亦表示驅動用電晶體T2之閘極G及源極S之

電位變化。如前述，閘極G與源極S之電位差為 V_{gs} 。

該時序圖係配合像素之動作轉移，簡便地將期間分割為(1)~(7)。於即將進入該當圖場(field)前之期間(1)，發光元件EL處於發光狀態。其後，進入線依次掃描之新圖場，首先於最初之期間(2)，將供電線DS從第一電位 V_{cc} 切換為第二電位 V_{ss} 。進入下一期間(3)，將輸入信號從 V_{sig} 切換為 V_{ofs} 。進一步於下一期間(4)，開啟取樣用電晶體T1。於該期間(2)~(4)，將驅動用電晶體T2之閘極電壓及源極電壓予以初始化。該期間(2)~(4)係臨限電壓修正用之準備期間，驅動用電晶體T2之閘極G被初始化為 V_{ofs} ，另一方面，源極S被初始化為 V_{ss} 。接下來，於臨限值修正期間(5)，實際進行臨限電壓修正動作，於驅動用電晶體T2之閘極G與源極S間，保持相當於臨限電壓 V_{th} 之電壓。實際上相當於 V_{th} 之電壓係寫入於連接在驅動用電晶體T2之閘極G與源極S間之保持電容C1。

此外，於圖9所示之實施例中，臨限值修正期間(5)係分為3次，以時間分割式地進行臨限電壓修正動作。於各臨限電壓修正期間(5)間插入有待機期間(5a)。藉由如此分割臨限電壓修正期間(5)，重複複數次臨限電壓修正動作，以便於保持電容C1寫入相當於 V_{th} 之電壓。但本發明不限於此，亦能以1次臨限電壓修正期間(5)來進行修正動作。

其後，前進至寫入動作期間/遷移率修正期間(6)。於此，影像信號之信號電位 V_{sig} 係以加在 V_{th} 之形式寫入於保持電容C1，並且遷移率修正用之電壓 ΔV 係從保持於保

持電容 $C1$ 之電壓減去。於該寫入期間/遷移率修正期間(6)，於信號線 SL 處於信號電位 V_{sig} 之時間帶，必須使取樣用電晶體 $T1$ 成為導通狀態。其後，前進至發光期間(7)，發光元件係以因應信號電位 V_{sig} 之亮度發光。屆時，由於信號電位 V_{sig} 係藉由相當於臨限電壓 V_{th} 之電壓及遷移率修正用之電壓 ΔV 來調整，因此發光元件 EL 之發光亮度不會受到驅動用電晶體 $T2$ 之臨限電壓 V_{th} 或遷移率 μ 之偏差影響。此外，於發光期間(7)之最初進行自舉啟動動作，在將驅動用電晶體 $T2$ 之閘極 G /源極 S 間電壓 V_{gs} 維持於一定之狀態下，驅動用電晶體 $T2$ 之閘極電位及源極電位上升。

接著，參考圖 10-1~圖 12，來詳細說明圖 8-2 所示之像素電路之動作。首先，如圖 10-1 所示，於發光期間(1)，電源電位設定為 V_{cc} ，取樣用電晶體 $T1$ 關閉。此時，驅動用電晶體 $T2$ 係設定為在飽和區域進行動作，因此流於發光元件 EL 之驅動電流 I_{ds} 係因應施加於驅動用電晶體 $T2$ 之閘極 G /源極 S 間之電壓 V_{gs} 而取定以前述電晶體特性式所示之值。

接下來，若如圖 10-2 所示進入準備期間(2)、(3)，則將供電線(電源線)之電位設為 V_{ss} 。此時， V_{ss} 設定為小於發光元件 EL 之臨限電壓 V_{thel} 與陰極電壓 V_{cat} 之和。亦即， $V_{ss} < V_{thel} + V_{cat}$ ，因此發光元件 EL 熄燈，電源線側成為驅動用電晶體 $T2$ 之源極。此時，發光元件 EL 之陽極充電至 V_{ss} 。

進一步若如圖 10-3 所示進入下一準備期間(4)，信號線 SL 之電位成為 V_{ofs} ，另一方面，取樣用電晶體 $T1$ 開啟，將

驅動用電晶體 T2 之閘極電位設為 V_{ofs} 。如此將發光時之驅動用電晶體 T2 之源極 S 及閘極 G 初始化，此時之閘極源極間電壓 V_{gs} 成為 $V_{ofs}-V_{ss}$ 之值。 $V_{gs}=V_{ofs}-V_{ss}$ 係設定為大於驅動用電晶體 T2 之臨限電壓 V_{th} 之值。如此，藉由將驅動用電晶體 T2 予以初始化而成為 $V_{gs} > V_{th}$ ，以完成接著而來之臨限電壓修正動作之準備。

接下來，若如圖 10-4 所示前進至臨限電壓修正期間(5)，則供電線 DS(電源線)之電位回到 V_{cc} 。藉由使電源電壓成為 V_{cc} ，發光元件 EL 之陽極成為驅動用電晶體 T2 之源極 S，如圖示流有電流。此時，發光元件 EL 之等價電路係如圖示，以二極體 T_{el} 與電容 C_{el} 之並聯連接來表示。由於陽極電位(亦即源極電位 V_{ss})低於 $V_{cat}+V_{thel}$ ，因此二極體 T_{el} 處於關閉狀態，流於該處之漏洩電流甚小於流於驅動用電晶體 T2 之電流。故，流於驅動用電晶體 T2 之電流係大部分為了將保持電容 C_1 及等價電容 C_{el} 充電而使用。

圖 10-5 係表示圖 10-4 所示之臨限電壓修正期間(5)之驅動用電晶體 T2 之源極電壓之時間變化。如圖示，驅動用電晶體 T2 之源極電壓(亦即發光元件 EL 之陽極電壓)係隨著時間從 V_{ss} 上升。若經過臨限電壓修正期間(5)，驅動用電晶體 T2 切斷，其源極 S 與閘極 G 間之電壓 V_{gs} 成為 V_{th} 。此時，源極電位係以 $V_{ofs}-V_{th}$ 來給予。該值 $V_{ofs}-V_{th}$ 若依然低於 $V_{cat}+V_{thel}$ ，則發光元件 EL 處於遮斷狀態。

如圖 10-5 之曲線圖所示，驅動用電晶體 T2 之源極電壓隨著時間上升。然而，於本例，在驅動用電晶體 T2 之源極電

壓達到 $V_{ofs}-V_{th}$ 前，第一次臨限電壓修正期間(5)結束，因此取樣用電晶體 T1 關閉，進入待機期間(5a)。圖 11-1 係表示該待機期間(5a)之像素電路之狀態。於該第一次待機期間(5a)，驅動用電晶體 T2 之閘極 G/源極 S 間電壓 V_{gs} 依然大於 V_{th} ，因此如圖示，電流從電源 V_{cc} 通過驅動用電晶體 T2 而流至保持電容 C1。藉此，驅動用電晶體 T2 之源極電壓上升，但由於取樣用電晶體 T1 關閉，閘極 G 處於高阻抗，因此閘極 G 之電位亦配合源極 S 之電位上升而上升。亦即，於該第一次待機期間(5a)，因自舉啟動動作，驅動用電晶體 T2 之源極電位及汲極電位均上升。此時，由於逆偏壓持續加在發光元件 EL，因此發光元件 EL 不會發光。

其後，經過 1H，信號線 SL 之電位再度成為 V_{ofs} 時，開啟取樣用電晶體 T1，開始第二次臨限電壓修正動作。其後，若經過第二次臨限電壓修正期間(5)，則移至第二次待機期間(5a)。如此，藉由重複臨限電壓修正期間(5)及待機期間(5a)，最後驅動用電晶體 T2 之閘極 G/源極 S 間電壓達到相當於 V_{th} 之電壓。此時，驅動用電晶體 T2 之源極電位為 $V_{ofs}-V_{th}$ ，其小於 $V_{cat}+V_{thel}$ 。

接著，若如圖 11-2 所示進入信號寫入期間/遷移率修正期間(6)，則將信號線 SL 之電位從 V_{ofs} 切換為 V_{sig} 後，開啟取樣用電晶體 T1。此時，信號電位 V_{sig} 成為因應灰階之電壓。驅動用電晶體 T2 之閘極電位係為了開啟取樣用電晶體 T1 而成為 V_{sig} 。另一方面，源極電位係由於從電源 V_{cc} 流有電流，因此隨著時間上升。於該時點，若驅動用電晶體

T2之源極電位未超過發光元件EL之臨限電壓 V_{thel} 與陰極電壓 V_{cat} 之和，則從驅動用電晶體T2所流之電流專門使用於等價電容 C_{el} 及保持電容 C_1 之充電。此時，由於驅動用電晶體T2之臨限電壓修正動作既已完成，因此驅動用電晶體T2所流之電流反映遷移率 μ 。具體而言，遷移率 μ 大之驅動用電晶體T2在此時之電流量大，源極之電位上升份 ΔV 亦大。相反地，遷移率 μ 小之情況下，驅動用電晶體T2之電流量小，源極之上升份 ΔV 變小。藉由該動作，驅動用電晶體T2之閘極電壓 V_{gs} 係反映遷移率 μ 而僅壓縮 ΔV ，於遷移率修正期間(6)完成之時點，獲得已完全修正遷移率 μ 之 V_{gs} 。

圖11-3係表示上述遷移率修正期間(6)之驅動用電晶體T2之源極電壓之時間性變化之曲線圖。如圖示，若驅動用電晶體T2之遷移率大，則源極電壓快速上升， V_{gs} 僅因其而被壓縮。亦即，若遷移率 μ 大，則壓縮 V_{gs} 以抵銷其影響，可抑制驅動電流。另一方面，遷移率 μ 小之情況下，驅動用電晶體T2之源極電壓並未那麼快速上升，因此 V_{gs} 亦未受到強烈壓縮。因此，遷移率 μ 小之情況下，驅動用電晶體之 V_{gs} 係為了補償小驅動能力而未加以甚大之壓縮。

圖12係表示發光期間(7)之動作狀態。於該發光期間(7)關閉取樣用電晶體T1，使發光元件EL發光。驅動用電晶體T2之閘極源極間電壓 V_{gs} 保持於一定，驅動用電晶體T2係按照前述特性式，將一定電流 $I_{ds'}$ 流於發光元件EL。發光元件EL之陽極電壓(亦即驅動用電晶體T2之源極電壓)係

由於發光元件EL流有 $I_{ds'}$ 之電流，因此上升至 V_x ，於超過 $V_{cat}+V_{thel}$ 之時點，發光元件EL發光。發光元件EL若發光時間變長，則其電流/電壓特性變化。因此，圖11-3所示之源極S之電位變化。然而，驅動用電晶體T2之閘極源極間電壓 V_{gs} 係藉由自舉啟動動作保持於一定值，因此流於發光元件EL之電流 $I_{ds'}$ 不變化。故，即使發光元件EL之電流/電壓特性劣化，仍始終流有一定之驅動電流 $I_{ds'}$ ，發光元件EL之亮度不會變化。

然而，若顯示裝置之高精細化及高速化進展，則1H期間變短，該情況亦必須於最後之1H以內完成臨限電壓修正動作及信號電位寫入動作。屆時，必須考慮輸入信號或控制信號之暫態(transient)後，於1H以內進行對於信號線之 V_{ofs} 之輸入、臨限電壓修正動作、取樣用電晶體T1之關閉動作、對於信號線SL之信號電位 V_{sig} 之輸入、信號電位寫入動作、取樣用電晶體T1之關閉動作。然而，實際上若顯示裝置之高精細化及高速化進展，由於1H相當程度被縮短化，因此難以於1H以內完成臨限電壓修正動作及信號電位寫入動作。

本發明係為了應付上述問題點而合成複數水平期間，於該合成之期間之一部分，共通地進行臨限電壓修正動作。其後，於合成期間之剩餘部分，順序地進行信號電位寫入動作。圖13係作為其一例，模式性地表示合成2水平期間(2H)之情況下之動作次序之時序圖。此外，為了比較，於本時序圖之上層表示前述參考例之動作次序，於下層表示

本發明之動作次序。於參考例之動作次序，輸入信號係以1H單位切換於Vofs與Vsig間。於第N線之取樣用電晶體T1(N)，依次施加包含3個脈衝P0, P1, P2之控制信號。因應該脈衝P0, P1, P2，取樣用電晶體T1(N)開啟。相位往1H後方偏移，同樣包含脈衝P0, P1, P2之控制信號施加於第N+1線之取樣用電晶體T1(N+1)。於第一個1H期間，輸入信號為Vofs時，取樣用電晶體T1(N)係因應控制脈衝P1而開啟，進行臨限電壓修正動作。其後，同樣若於1H期間，輸入信號成為信號電位Vsig1，則取樣用電晶體T1(N)因應控制脈衝P2而開啟，進行信號電位寫入動作。如此，第N線之取樣用電晶體T1(N)係於第一個水平期間，完成臨限電壓修正動作及信號電位寫入動作。此外，此時，下一線之取樣用電晶體T1(N+1)係因應控制脈衝P0而開啟，進行第一次臨限電壓修正動作。

若前進至第二個水平期間，輸入信號為Vofs時，第N+1線之取樣用電晶體T1(N+1)係因應控制脈衝P1而開啟，進行第二次臨限電壓修正動作。其後，若輸入信號從Vofs切換為Vsig2，則取樣用電晶體T1(N+1)因應控制脈衝P2而開啟，進行信號電位寫入動作。如此，各線之取樣用電晶體係於1H內進行臨限電壓修正動作及信號電位寫入動作。於本參考例，由於以1次之臨限電壓修正動作尚未完成修正，因此分為2次重複進行臨限電壓修正動作。

相對於此，關於本發明之動作次序中，寫入掃描器係配合分配給複數掃描線(本實施例為2條)之各個之掃描期間

(1H)，設作為包含第一期間及第二期間之合成期間。換言之，該合成掃描期間相當於2H。於第一期間，對2條掃描線(N線及N+1線)一起輸出控制信號P1，一起執行臨限電壓修正動作。接下來，於第二期間，對2條掃描線(線N及線N+1)依次輸出控制信號P2，依次執行信號電位寫入動作。於圖示之例中，輸入信號係於相當於合成掃描期間2H之前半之第一期間為Vofs，於後半之第二期間順序地從Vsig1變化為Vsig2。此時，第N線之取樣用電晶體T1(N)係因應控制信號脈衝P2而開啟，取樣Vsig1。接下來，第N+1線之取樣用電晶體T1(N+1)係因應控制信號脈衝P2而開啟，取樣Vsig2。

圖14係表示包含電源線之電位變化之本發明之動作次序之全體結構之時序圖。如圖示，於第N線及第N+1線，於修正準備期間及臨限電壓修正期間施加於取樣用電晶體T1(N)，T1(N+1)之控制信號波形為共通。另一方面，對於第N線之像素之信號寫入時間與對於第N+1線之像素之信號寫入時間之差為1H以下。進一步而言，電源線DS成為Vss之時間(非發光期間開始時序)亦第N線與第N+1線之差小於1H。於非發光時，將驅動用電晶體之閘極設為Vofs，將源極設為Vss後，將電源線從Vss切換為Vcc，進行分割臨限電壓修正動作。其後，一面進行遷移率修正，一面將信號電位Vsig1，Vsig2寫入於分別之線之保持電容，使發光元件EL發光。如以上，於本動作次序，於第二期間，以小於1掃描期間(1H)之相位差，依次將控制信號輸出至各

掃描線 $WS(N, N+1)$ 。由於電源掃描器係於第一期間執行臨限電壓修正動作，因此對於對應於複數條掃描線 $WS(N, N+1)$ 之複數條供電線 DS ，供給低電位 V_{ss} 後，一起切換為高電位 V_{cc} 。屆時，於第一期間，以小於1掃描期間(1H)之相位差，依次對複數條供電線 $DS(N, N+1)$ 供給低電位 V_{ss} 後，一起切換為高電位 V_{cc} 。

如以上，於本發明，以每特定條數區分掃描線予以區塊化，且合成分配給特定條數之掃描線各個之掃描線，作為分成第一期間及第二期間之1合成期間。於圖14所示之時序圖，為了容易理解，以每2條區分掃描線予以區塊化，且合成分配給2條掃描線之各個之1水平期間(1H)，作為分成第一期間及第二期間之1合成期間(2H)。圖14之時序圖係表示由第N線之掃描線及第N+1線之掃描線所含之1區塊份之動作次序。

圖15A係表示第N線之像素所含之驅動用電晶體T2之閘極電位及源極電位之變化之波形圖。對應於閘極G及源極S之電位波形，亦表示電源線DS之變化、取樣用電晶體T1之控制信號之變化及供給至信號線SL之輸入信號之電位變化。第N線之像素係因應電源線DS之電位變化或取樣用電晶體T1之控制信號及輸入信號之變化，於修正準備期間(4)、臨限值修正期間(5)、信號寫入期間(6)等進行特定動作。

於準備期間(4)，驅動用電晶體T2之閘極G設定為 V_{ofs} ，源極S設定為 V_{ss} 。其後，於第一次臨限電壓修正期間(5)

及待機期間(5a)後，於第二次臨限電壓修正期間(5)，閘極G與源極S間之電壓 V_{gs} 固定在相當於 V_{th} 之電壓。

接下來，於轉移期間(5b)後進入信號寫入期間(6)，進行信號電位 V_{sig1} 之寫入動作。於第N線之像素，第二次臨限電壓修正期間(5)結束至進入信號電位寫入期間(6)之轉移期間(5b)非常短。於轉移期間(5b)，由於驅動用電晶體T2稍微有電流漏洩，因此閘極G及源極S之電位變動。然而，由於在第N線之像素，轉移期間(5b)非常短，因此幾乎未見驅動用電晶體T2之電流漏洩，幾乎未有源極S之電位變動。

圖15B係表示屬於第N+1線之像素之驅動用電晶體T2之閘極G及源極S之電位變化之波形圖。如前述，線N及線N+1係屬於同一區塊，臨限電壓修正動作係以區塊單位一次進行，但信號電位寫入動作係於區塊內依次進行。因此，信號寫入期間(6)係相較於第N線之像素，其第N+1線之像素往後方偏移。故，如圖15B之時序圖所示，介在從第二次臨限電壓修正期間(5)至信號電位寫入期間(6)間之轉移期間(5b)係相較於第N線之像素，其第N+1線之像素變長。因此，強烈受到驅動用電晶體T2之電流漏洩之影響，驅動用電晶體T2之閘極G及源極S之電位係如以點線之圓圈圍起般上升。特別由於源極S之電位上升，閘極電位G上升。因此，寫入於保持電容C1之信號電位之動態範圍變小，第N+1線之像素未能取得所需亮度，亮度比第N線之像素降低。

若由N線及N+1線所含之區塊之動作結束，並前進至下一區塊，則對於N+2線及N+3線之動作係與N線及N+1線之動作同樣地重複。亦即，N+2線之像素之轉移期間短，於N+3線之像素，從臨限電壓修正期間至信號寫入期間之間之轉移期間變長。於相鄰區塊間互相鄰接之N+1線，轉移期間長，於N+2線，轉移期間短。因此，由於轉移期間在區塊之交界大幅不同，因此亮度不均係明確顯現。

本發明係為了應付上述問題點，於相鄰區塊間，對各掃描線依次輸出控制信號，使進行線依次掃描之方向互相相反。藉此，於相鄰區塊間屬於互相相鄰之線之像素係完成臨限電壓修正動作至進入信號電位寫入動作之轉移時間相同。藉此，於相鄰區塊之交界互相相鄰之1對線間，不會出現亮度差異，可獲得不均不明顯之顯示。

圖15C係表示本發明之動作次序之時序圖。本實施型態係作為一例，將2條掃描線作為1區塊，將2水平期間(2H)作為1合成期間之情況。於圖15C之例，將N線及N+1線作為1區塊，將N+2線及N+3線作為下一區塊。因此，互相相鄰之區塊之交界為N+1線與N+2線之間。如時序圖所示，於互相相鄰區塊間，使信號寫入順序及電源線之電位切換順序、進一步使信號輸入順序反轉。

如此，藉由於相鄰區塊，反轉進行信號寫入時之線依次掃描之方向，於結束臨限值修正動作至進入信號寫入動作之轉移時間係於N+1線與N+2線相同。此外，由於N+1線及N+2線屬於分別之區塊，因此電源線(N)與電源線(N+2)之

切換時序之相位差為 $2H$ 。而且，施加於取樣用電晶體 $T1(N+1)$ 及 $T1(N+2)$ 之控制信號脈衝之相位差亦為1合成期間即 $2H$ 。配合此，輸入信號係以 $V_{sig}(N)$ 、 $V_{sig}(N+1)$ 、 $V_{sig}(N+3)$ 、 $V_{sig}(N+2)$ 之順序變化。總言之，配合區塊間之線依次掃描之反轉來置換 $V_{sig}(N+3)$ 及 $V_{sig}(N+2)$ 。

藉由如圖15C之時序圖設定結束臨限電壓修正動作至進入信號電位寫入動作之轉移時間，可於屬於分別之區塊之第 $N+1$ 線之像素及第 $N+2$ 線之像素間，使驅動用電晶體之電流漏洩量大致相同，於參考例所視認到之第 $N+1$ 線之像素與第 $N+2$ 線之像素間之亮度差變得不明顯。藉此，可獲得無週期性不均之均勻畫質。為了實現該類寫入動作，信號輸出必須於鄰接之合成期間為相反。

圖15D係表示顯示於像素陣列部1之畫面之狀態之模式俯視圖。該參考例係於像素陣列部1形成400條掃描線(400線)，此被每100條捆束而分割為4個區塊 $B1$ 、 $B2$ 、 $B3$ 、 $B4$ 之例。如前述，臨限電壓修正動作係採區塊依次，每各區塊一次進行。另一方面，信號電位寫入動作係於各區塊內線依次地進行。本參考例係於各區塊 $B1\sim B4$ ，分別使線依次掃描之方向從上往下之情況。換言之即於相鄰區塊間，未使線依次掃描之方向反轉之情況。

最初於區塊 $B1$ ，一次進行臨限電壓修正動作，接下來從上向下進行信號寫入用之線依次掃描。越往下前進，臨限電壓修正動作結束至進入信號寫入動作之轉移時間變長，因此電流漏洩量因其而更變大，亮度降低。圖示之畫面係

於區塊B1內，亮度從上向下些許降低。此係由於隨著轉移時間變長，電流漏洩增加，亮度降低所致。以下，本說明書係為了說明方便，重新將轉移時間定譯為漏洩時間。

於下一區塊B2，再度一次進行臨限電壓修正動作後，以線依次掃描進行信號寫入動作。線依次掃描之方向係與區塊B1相同，區塊B2亦從畫面之上向下。故，於區塊B2內，亮度係從上向下逐漸降低亮度。

於此，若注意區塊B1與區塊B2之交界，則區塊B1之最後線之漏洩時間最長。與其相鄰之區塊B2之最初線係漏洩時間最短。因此，於區塊B1與區塊B2之交界，互相相鄰之線之漏洩時間差異最大，沿著該交界，產生最大之亮度差。因此，從全體觀看像素陣列部1之畫面之情況時，如圖示，以區塊B1, B2, B3, B4之單位視認到帶狀不均，畫面之均勻性變差。

圖15E係表示按照本發明之動作次序而顯示於像素陣列部1上之畫面之狀態之模式俯視圖。與圖15D相同，像素陣列部1所含之400條掃描線(400線)係於4個區塊B1, B2, B3, B4各分為100條。區塊B1之線依次掃描與區塊B2之線依次掃描係方向反轉。同樣地，區塊B2與B3亦線依次掃描之方向反轉。進一步於B3與B4間，線依次掃描之方向互相反轉。若注意最初之區塊B1，信號寫入用之線依次掃描係從上向下進行。因此，區塊B1之最終線之漏洩時間最長，接下來若為區塊B2，則相反地，線依次掃描係從下向上進行。故，位於區塊B2之開頭之線係漏洩時間最長。若注意

區塊B1與區塊B2之交界，則互相相鄰之線係漏洩時間最長，兩者無亮度差。換言之，於區塊B1與區塊B2之交界未出現亮度差。

接下來，若注意區塊B2之B3交界，區塊B2側之最終線之漏洩時間最短。區塊B3係與區塊B2相反，從上向下進行線依次掃描，因此B3之最初線之漏洩時間最短。故，於區塊B2與區塊B3之交界互相相鄰之線係漏洩時間均最短，無亮度差。因此，於區塊B2與區塊B3間，無顯著之亮度不均，可獲得均勻之亮度分布。

關於本發明之顯示裝置係包含如圖16所示之薄膜器件結構。本圖係表示形成於絕緣性基板之像素之模式剖面構造。如圖示，像素包含：包含複數薄膜電晶體之電晶體部（於圖中例示1個TFT）、保持電容等電容部及有機EL元件等發光部。於基板上，以TFT製程形成電晶體部或電容部，於其上疊層有機EL元件等發光部。於其上經由接著劑黏貼透明之對向基板以作為平面面板。

關於本發明之顯示裝置係如圖17所示，包含平面型之模組形狀者。例如於絕緣性基板上設置像素陣列部，其係將有機EL元件、薄膜電晶體、薄膜電容等所含之像素呈矩陣狀地積體形成而獲得；圍起該像素陣列部（像素矩陣部）配置接著劑，黏貼玻璃等之對向基板以作為顯示模組。於該透明之對向基板，因應必要設置彩色濾光器、保護膜、遮光膜等亦可。於顯示模組，作為用以從外部對像素陣列部輸出入信號等之連接器，亦可設置例如FPC（可撓性印刷電

路)。

以上所說明之本發明之顯示裝置包含平面面板之形狀，可適用於將輸入於各種電子機器，例如數位相機、筆記型個人電腦、行動電話、視訊攝影機等電子機器，或於電子機器內產生之影像信號，作為圖像或影像顯示之所有領域之電子機器之顯示器。以下表示適用該類顯示裝置之電子機器之例。

圖18係適用本發明之電視，包含前面板12、濾光器玻璃13等所含之影像顯示畫面11，藉由將本發明之顯示裝置用於其影像顯示畫面11而製作。

圖19係適用本發明之數位相機，上為正面圖，下為背面圖。該數位相機包含：攝像鏡頭、閃光用之發光部15、顯示部16、控制開關、選單開關、快門19等，藉由將本發明之顯示裝置用於其顯示部16而製作。

圖20係適用本發明之筆記型個人電腦，於主體20包含輸入文字等時所操作之鍵盤21，於主體蓋包含顯示圖像之顯示部22，藉由將本發明之顯示裝置用於其顯示部22而製作。

圖21係適用本發明之攜帶式終端裝置，左邊表示打開之狀態，右邊表示閉合之狀態。該攜帶式終端裝置包含：上側框體23、下側框體24、連結部(於此為合葉部)25、顯示器26、副顯示器27、閃光燈28、相機29等，藉由將本發明之顯示裝置用於該顯示器26或副顯示器27而製作。

圖22係適用本發明之視訊攝影機，其包含：主體部30、

朝向前方之側面有被照體攝影用之鏡頭34、攝影時之開始/停止開關35、監視器36等，藉由將本發明之顯示裝置用於該監視器36而製作。

【圖式簡單說明】

圖1係表示關於本發明之顯示裝置之第一實施型態之全體區塊圖。

圖2係表示第一實施型態之電路結構之電路圖。

圖3-1係供第一實施型態之動作說明之參考時序圖。

圖3-2係供第一實施型態之動作說明之其他參考時序圖。

圖4-1係供第一實施型態之動作說明之模式圖。

圖4-2係同樣供第一實施型態之動作說明之模式圖。

圖4-3係供第一實施型態之動作說明之模式圖。

圖4-4係供第一實施型態之動作說明之模式圖。

圖4-5係供第一實施型態之動作說明之模式圖。

圖4-6係供第一實施型態之動作說明之模式圖。

圖4-7係供第一實施型態之動作說明之曲線圖。

圖4-8係供第一實施型態之動作說明之模式圖。

圖4-9係供第一實施型態之動作說明之模式圖。

圖4-10係供第一實施型態之動作說明之曲線圖。

圖4-11係供第一實施型態之動作說明之模式圖。

圖5係表示顯示裝置之參考例之顯示狀態之模式俯視圖。

圖6係供第一實施型態之動作說明之時序圖。

圖7係表示關於第一實施型態之顯示裝置之顯示狀態之模式俯視圖。

圖8-1係表示關於本發明之顯示裝置之第二實施型態之全體結構之區塊圖。

圖8-2係表示形成於圖8-1所示之顯示裝置之像素之一例之電路圖。

圖9係表示圖8-2所示之像素之動作之時序圖。

圖10-1係供圖8-2所示之像素之動作說明之模式圖。

圖10-2係同樣供動作說明之模式圖。

圖10-3係同樣供動作說明之模式圖。

圖10-4係同樣供動作說明之模式圖。

圖10-5係同樣供動作說明之曲線圖。

圖11-1係同樣供動作說明之模式圖。

圖11-2係同樣供動作說明之模式圖。

圖11-3係同樣供動作說明之曲線圖。

圖12係同樣供動作說明之模式圖。

圖13係供圖8-2所示之像素之動作說明之時序圖。

圖14係表示圖8-1所示之顯示裝置之驅動方法之時序圖。

圖15A係同樣供顯示裝置之動作說明之波形圖。

圖15B係同樣供顯示裝置之動作說明之波形圖。

圖15C係表示關於本發明之第二實施型態之顯示裝置之驅動方法之時序圖。

圖15D係表示關於參考例之顯示裝置之畫面之模式圖。

圖 15E 係表示關於本發明之顯示裝置之畫面之模式圖。

圖 16 係表示關於本發明之顯示裝置之器件結構之剖面圖。

圖 17 係表示關於本發明之顯示裝置之模組結構之俯視圖。

圖 18 係表示具備關於本發明之顯示裝置之電視組件之立體圖。

圖 19 係表示具備關於本發明之顯示裝置之數位相機之立體圖。

圖 20 係表示具備關於本發明之顯示裝置之筆記型個人電腦之立體圖。

圖 21 係表示具備關於本發明之顯示裝置之攜帶式終端裝置之模式圖。

圖 22 係表示具備關於本發明之顯示裝置之視訊攝影機之立體圖。

圖 23 係表示以往之顯示裝置之一例之電路圖。

圖 24 係表示以往之顯示裝置之問題點之曲線圖。

圖 25 係表示以往之顯示裝置之其他例之電路圖。

【主要元件符號說明】

1	像素陣列
2	像素
3	水平選擇器(信號驅動器)
4	控制用掃描器
5	電源掃描器

五、中文發明摘要：

本發明係於區塊驅動方式之顯示裝置改善畫面均勻性。

顯示裝置包含：像素陣列部1，其係包含配置為列狀之掃描線WS、配置為行狀之信號線SL及配置於各掃描線WS與各信號線SL交叉之部分之行列狀之像素2；及驅動部，其係經由掃描線WS及信號線SL來驅動各像素2。驅動部係進行以下驅動：區塊依次驅動，其係以每特定條數區分掃描線WS予以區塊化，以區塊單位依次驅動行列狀之像素2；及線依次驅動，其係於各區塊內掃描各掃描線WS，以列單位依次驅動像素2。藉由在相鄰區塊間，控制為線依次驅動之掃描方向互相相反，互相鄰接之先行區塊之最終列像素與隨後區塊之開頭像素列均成為最後或最初被予以線依次掃描之列，時間上之驅動條件相同，不會產生兩像素列間之亮度差異。

六、英文發明摘要：

十、申請專利範圍：

1. 一種顯示裝置，其包含：

像素陣列部，其係包含配置為列狀之掃描線、配置為行狀之信號線及配置於各掃描線與各信號線交叉之部分之行列狀之像素；及

驅動部，其係經由該掃描線及信號線來驅動各像素；

前述驅動部係進行以下驅動：

區塊依次驅動，其係每特定條數區分掃描線予以區塊化，以區塊單位依次驅動行列狀之像素；及

線依次驅動，其係於各區塊內掃描各掃描線，以列單位依次驅動像素；

於相鄰區塊間，控制為該線依次驅動之掃描方向互相相反。

2. 如請求項1之顯示裝置，其中前述驅動部包含：信號選擇器，其係對行狀之信號線供給包含與灰階相應之信號電位及特定基準電位之影像信號；寫入掃描器，其係對列狀之掃描線依次供給控制信號；及驅動掃描器，其係對與各掃描線呈平行配置之供電線供給以高電位與低電位切換之電源電壓；

前述像素包含：取樣用電晶體，其係一方電流端連接於信號線，控制端連接於掃描線；驅動用電晶體，其係成為汲極側之電流端連接於供電線，成為閘極之控制端連接於該取樣用電晶體之另一方電流端；發光元件，其係連接於該驅動用電晶體之成為源極側之電流端；及保

持電容，其係連接於該驅動用電晶體之源極與閘極間；

前述驅動掃描器係將列狀之供電線各匯集特定條數予以區塊化，以區塊單位依序偏移相位，切換高電位與低電位，進行區塊依次驅動，且於區塊內以相同相位切換特定條數之供電線之電位；

前述寫入掃描器係於各區塊內，進行於每水平週期依次對各掃描線供給控制信號之線依次驅動，且於相鄰區塊間，將該線依次驅動之掃描方向控制為互相相反。

3. 如請求項2之顯示裝置，其中前述電源掃描器係於區塊依次驅動中，進行將各供電線一起從高電位切換為低電位，於降低該驅動用電晶體之源極電壓後，使各供電線一起從低電位回到高電位之修正準備動作；另一方面

前述寫入掃描器係於線依次驅動中，前述信號線為基準電位時，對各掃描線供給控制信號，開啟該取樣用電晶體，提高該驅動用電晶體之源極電壓，進行將該保持電容予以放電，以便驅動用電晶體之閘極與源極間之電壓趨向其臨限電壓之修正動作。

4. 如請求項2之顯示裝置，其中前述寫入掃描器係於線依次驅動中，前述信號線為信號電位時，對各掃描線供給控制信號，開啟該取樣用電晶體，進行將信號電位寫入於該保持電容之寫入動作；

前述信號選擇器係於相鄰區塊間，使供給至各信號線之信號電位之順序互相相反。

5. 如請求項2之顯示裝置，其中前述電源掃描器包含對應

於各區塊而分割之複數閘極驅動器。

6. 一種顯示裝置，其特徵為包含：像素陣列部及驅動部；

前述像素陣列部包含：列狀之掃描線、行狀之信號線及配置於各掃描線與各信號線交叉之部分之行列狀之像素；

各像素至少包含：取樣用電晶體、驅動用電晶體、保持電容及發光元件；

前述取樣用電晶體係其控制端連接於該掃描線，其1對電流端連接於該信號線與該驅動用電晶體之控制端間；

前述驅動用電晶體係1對電流端之一方連接於該發光元件，另一方連接於電源；

前述保持電容係連接於該驅動用電晶體之控制端與電流端間；

前述驅動部至少包含：寫入掃描器，其係對各掃描線供給控制信號；及信號選擇器，其係對各信號線切換信號電位與基準電位而供給；

前述取樣用電晶體係於該信號線處於基準電位時，按照供給至該掃描線之控制信號來進行臨限電壓修正動作，於該保持電容寫入相當於該驅動用電晶體之臨限電壓之電壓，並且於該信號線處於信號電位時，按照供給至該掃描線之控制信號來進行信號電位寫入動作，從該信號線取樣影像信號，並寫入於該保持電容；

前述驅動用電晶體係將與寫入於該保持電容之信號電

位相應之電流供給至該發光元件以使其發光；且

前述像素陣列部係每特定條數區分掃描線予以區塊化，且合成分配給特定條數之掃描線各個之掃描期間，作為分成第一期間及第二期間之一合成期間；

前述寫入掃描器係依次於每合成期間選擇各區塊，掃描像素陣列部，並且

於各合成期間之該第一期間，對屬於一區塊之特定條數之掃描線一起供給控制信號，以區塊單位執行臨限電壓修正動作；

於該第二期間，對屬於一區塊之特定條數之掃描線依次輸出控制信號，進行線依次掃描，並且以列單位依次執行信號電位寫入動作；

於相鄰區塊，對各掃描線依次輸出控制信號，使進行線依次掃描之方向互相相反。

7. 如請求項6之顯示裝置，其中前述寫入掃描器包含對應於各區塊而分割之複數閘極驅動器。
8. 如請求項6之顯示裝置，其中於相鄰區塊間屬於互相相鄰之列之像素，係完成臨限電壓修正動作後至進入信號電位寫入動作之時間相同。
9. 一種顯示裝置之驅動方法，其係下述顯示裝置之驅動方法，該顯示裝置係包含：

像素陣列部，其係包含配置為列狀之掃描線、配置為行狀之信號線及配置於各掃描線與各信號線交叉之部分之行列狀之像素；及

驅動部，其係經由該掃描線及信號線來驅動各像素；

前述驅動部係進行以下驅動：

區塊依次驅動，其係每特定條數區分掃描線予以區塊化，以區塊單位依次驅動行列狀之像素；及

線依次驅動，其係於各區塊內掃描各掃描線，以列單位依次驅動像素；

於相鄰區塊間，將該線依次驅動之掃描方向控制為互相相反。

10. 一種電子機器，其係包含：主體部；及顯示部，其係顯示輸入於該主體部之資訊或從主體部輸出之資訊；

前述顯示部包含：

像素陣列部，其係包含配置為列狀之掃描線、配置為行狀之信號線及配置於各掃描線與各信號線交叉之部分之行列狀之像素；及

驅動部，其係經由該掃描線及信號線來驅動各像素；

前述驅動部係進行以下驅動：

區塊依次驅動，其係每特定條數區分掃描線予以區塊化，以區塊單位依次驅動行列狀之像素；及

線依次驅動，其係於各區塊內掃描各掃描線，以列單位依次驅動像素；

於相鄰區塊間，控制為該線依次驅動之掃描方向互相相反。

十一、圖式：

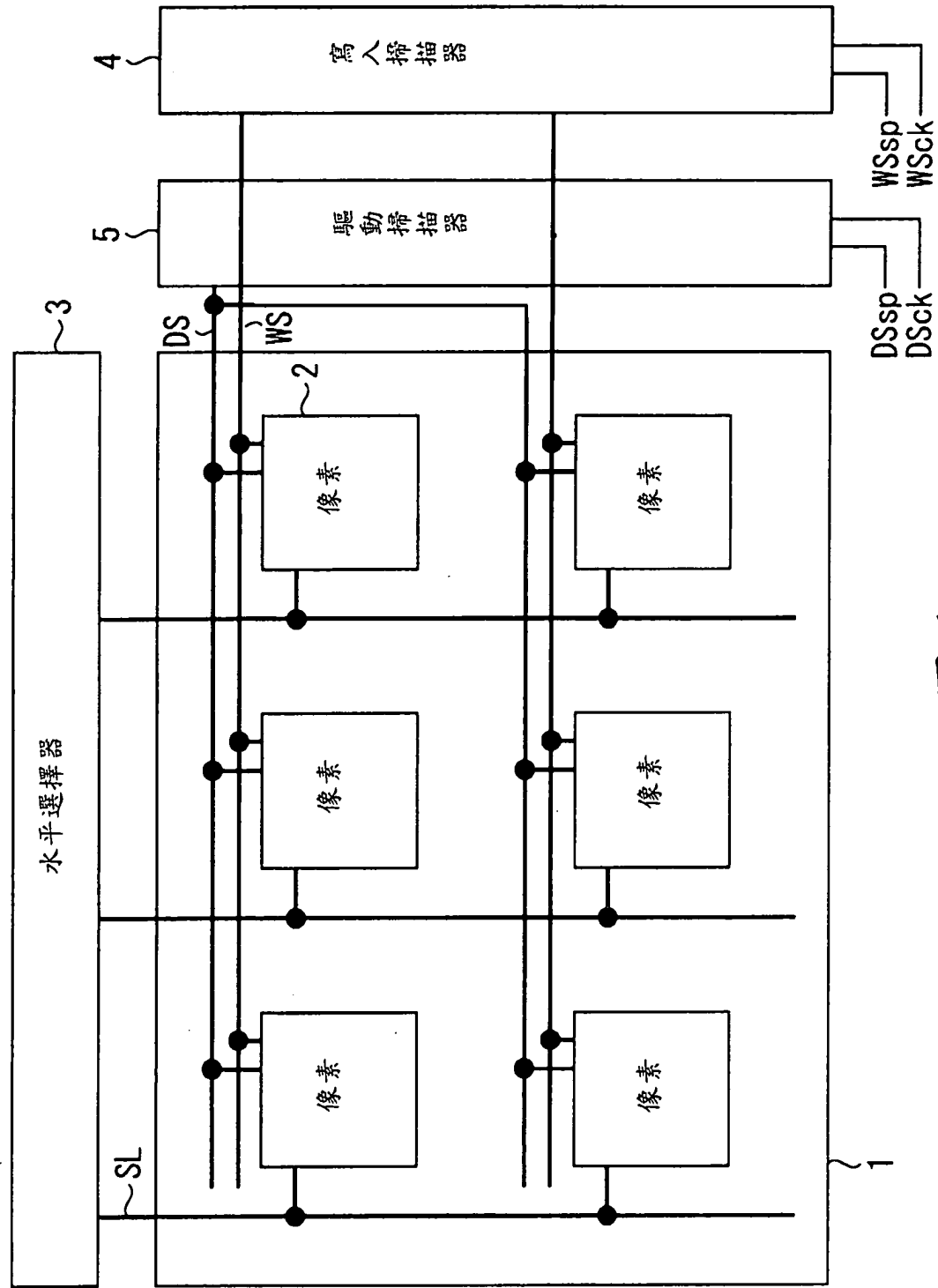


圖 1

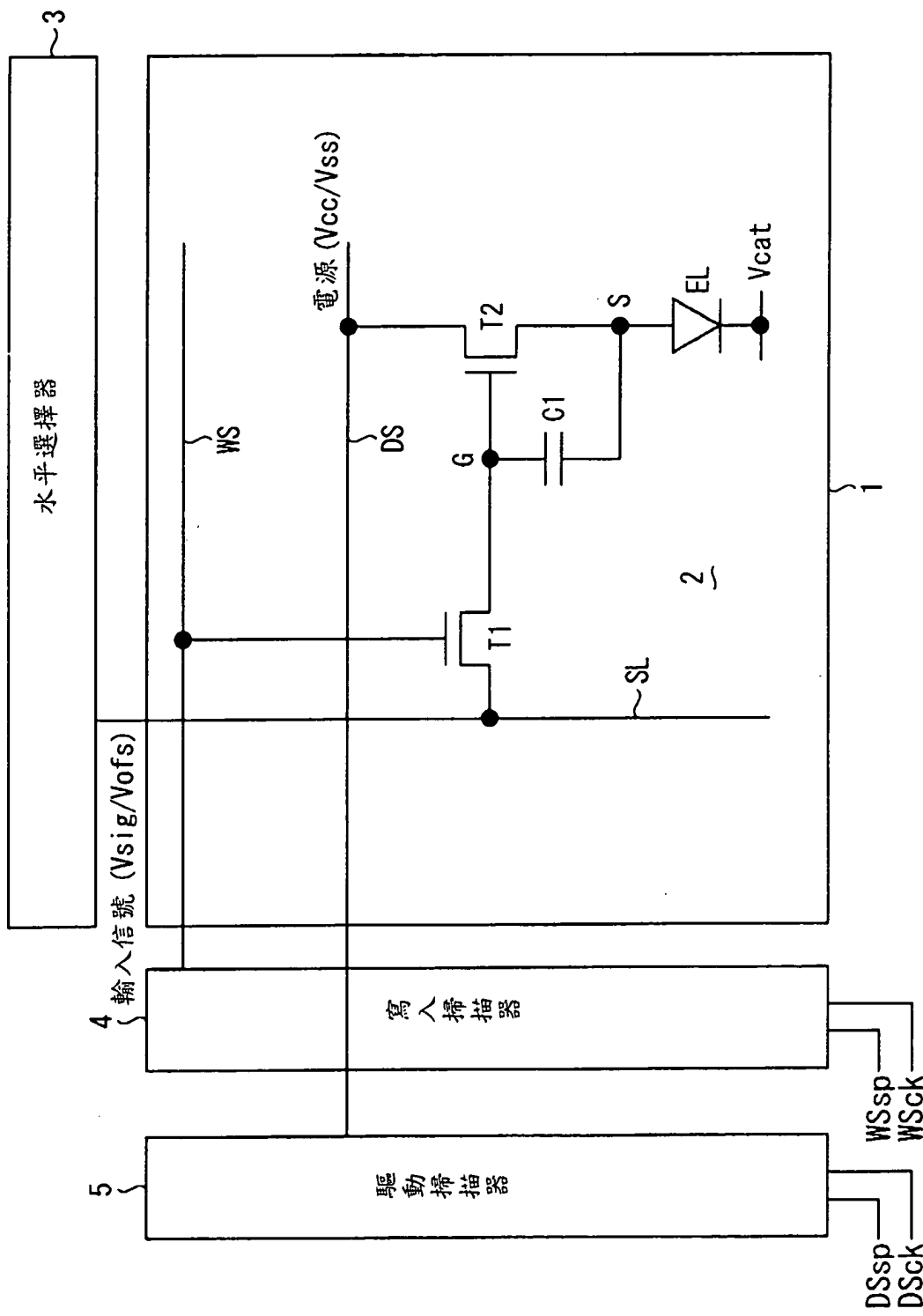


圖 2

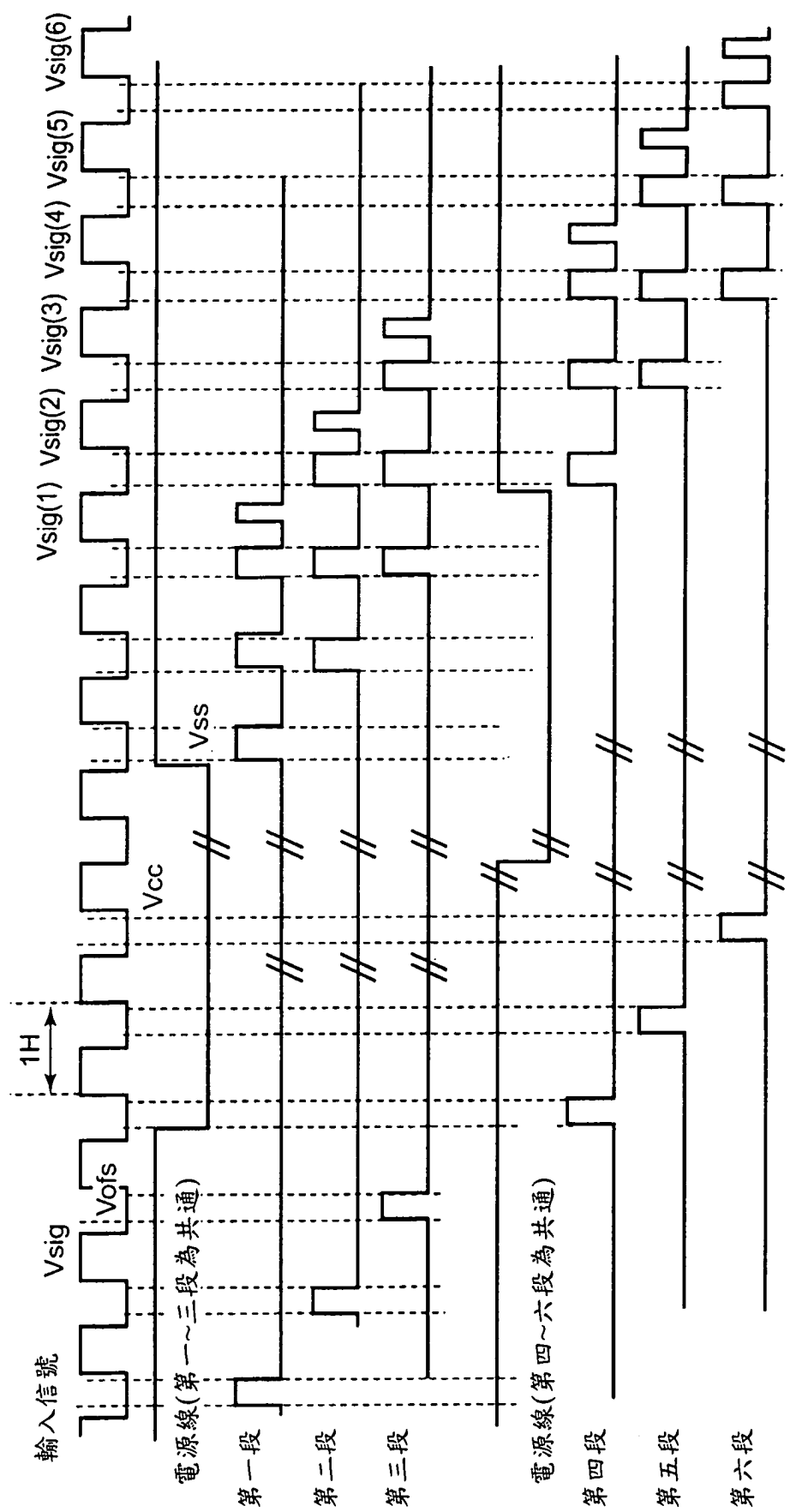


圖 3-1

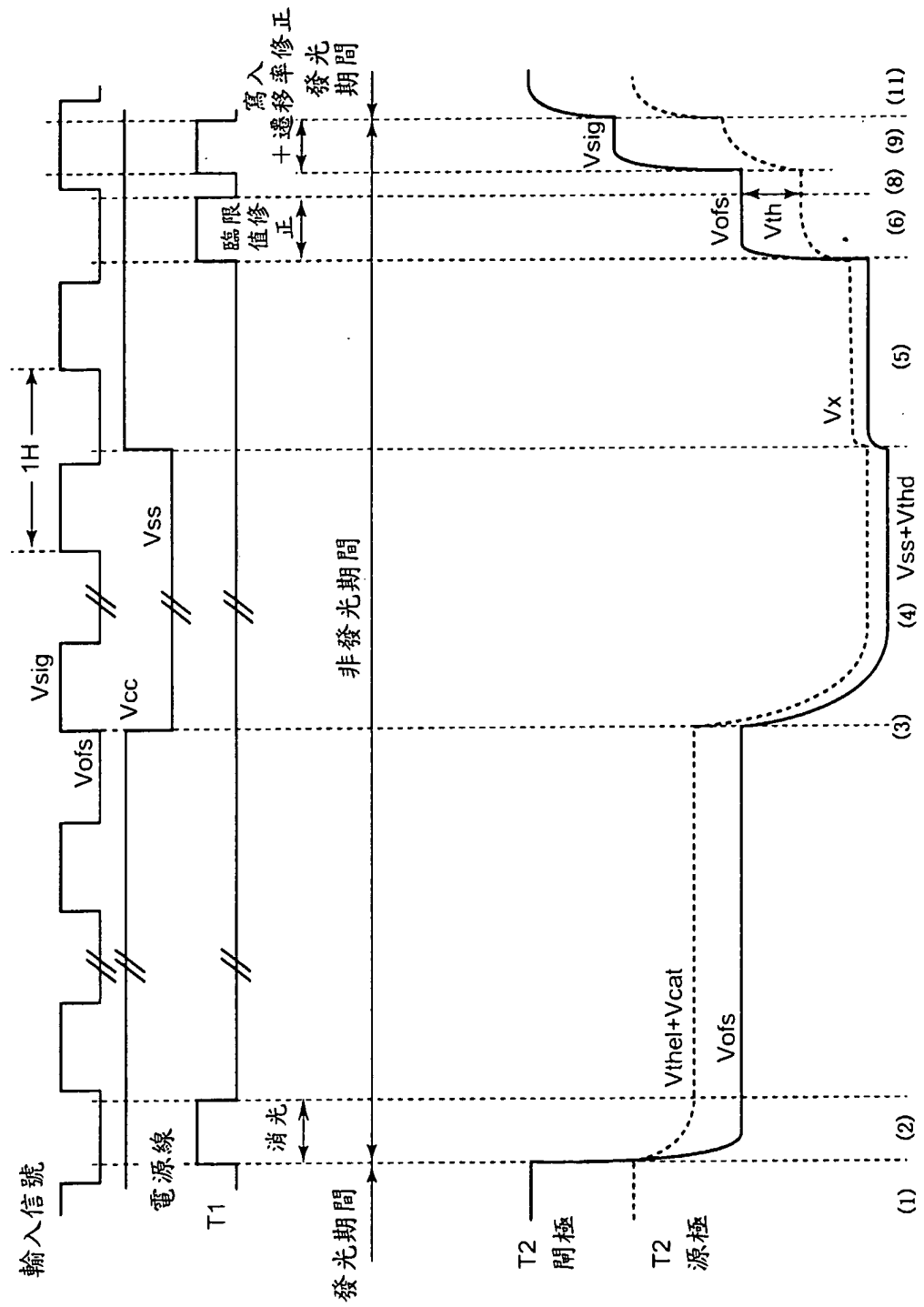


圖 3-2

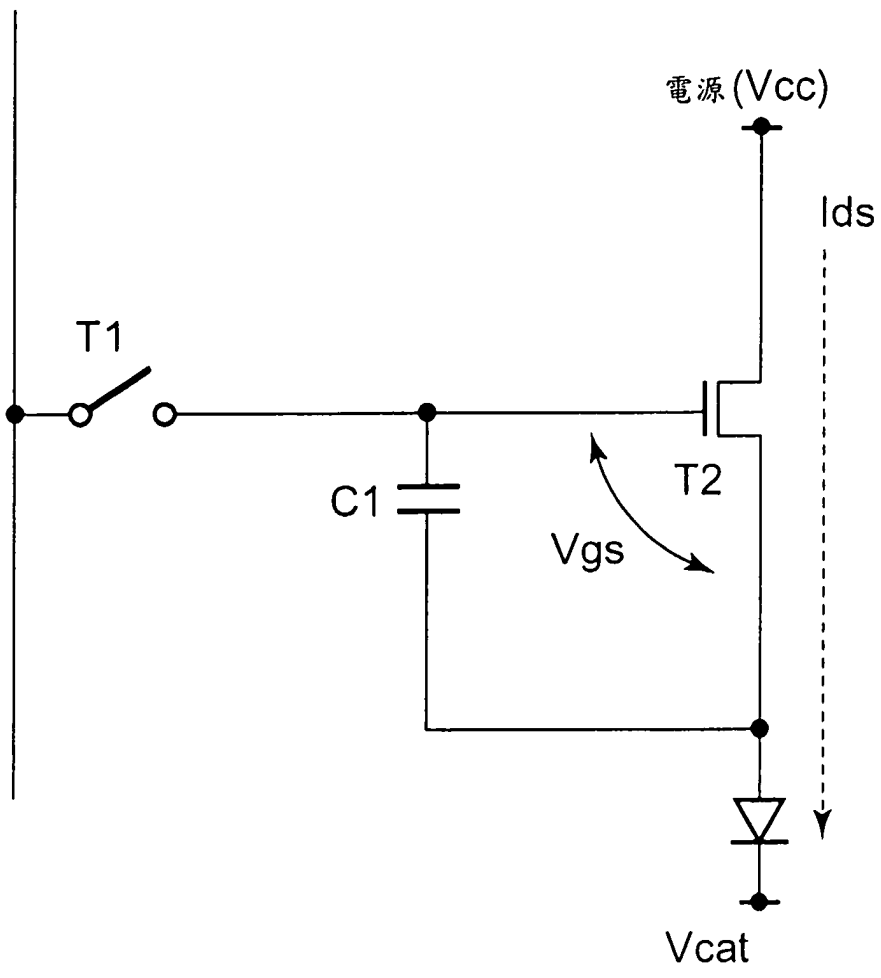


圖 4-1

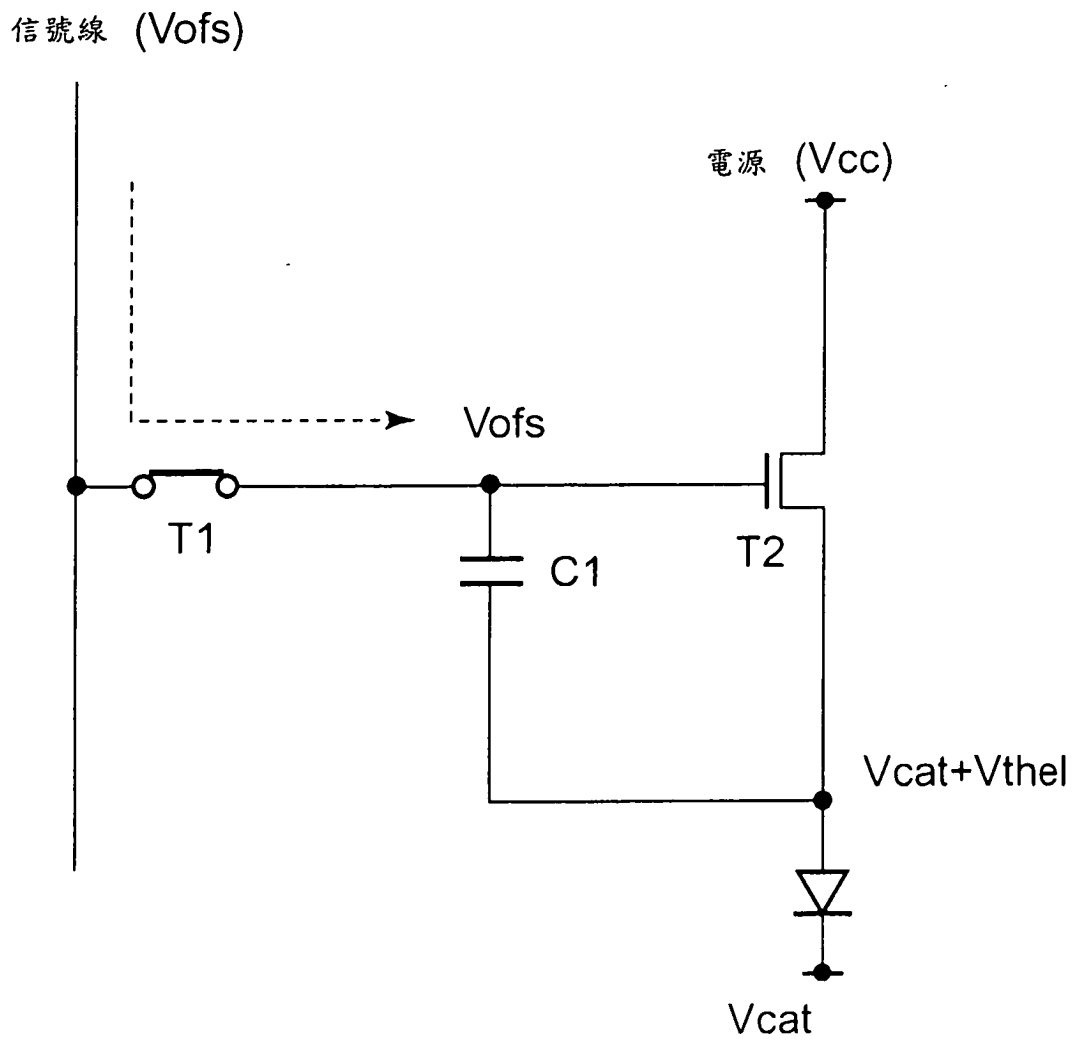


圖 4-2

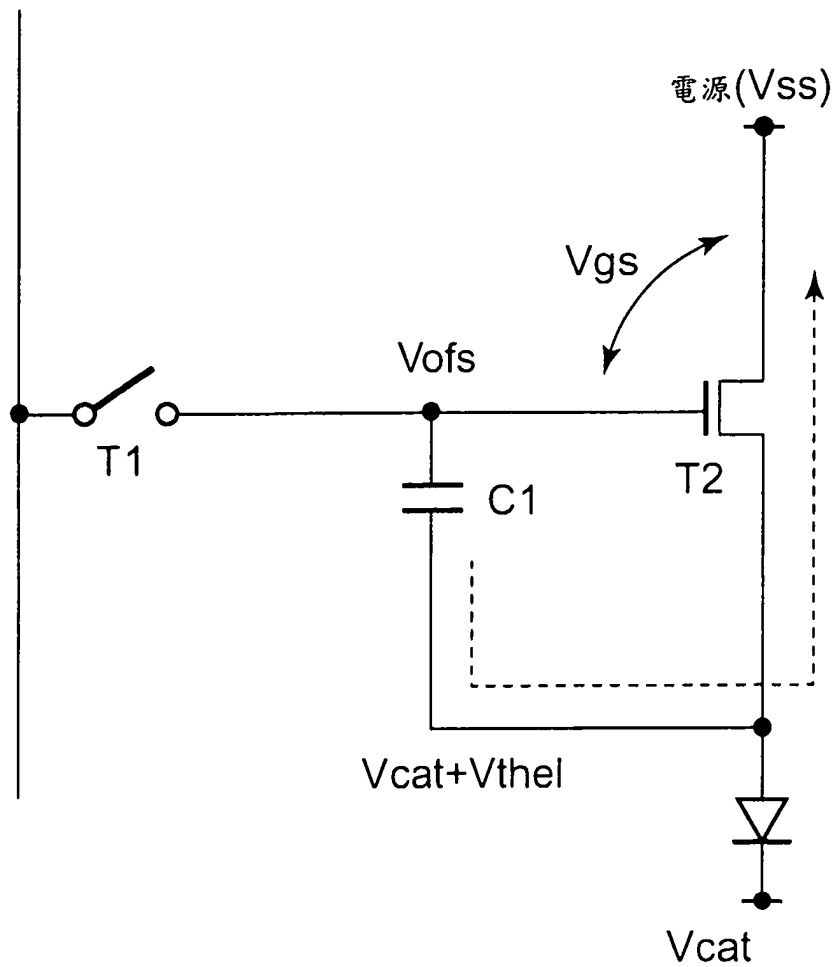


圖 4-3

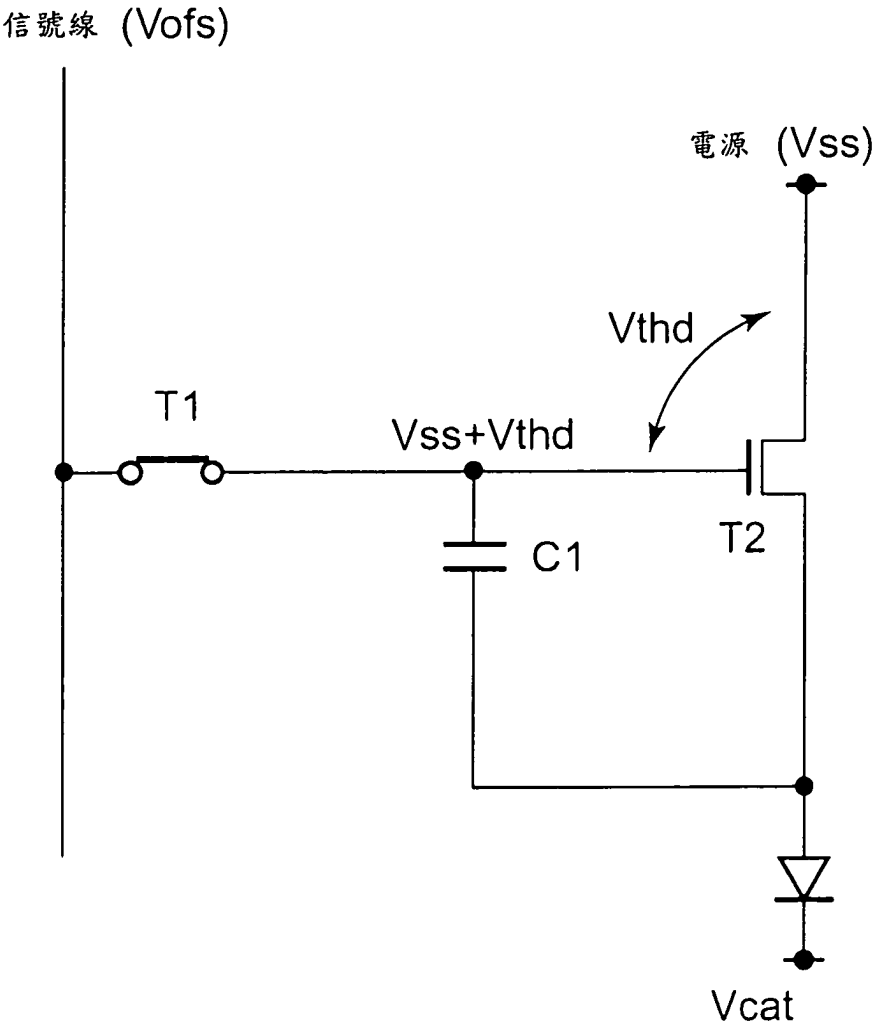


圖 4-4

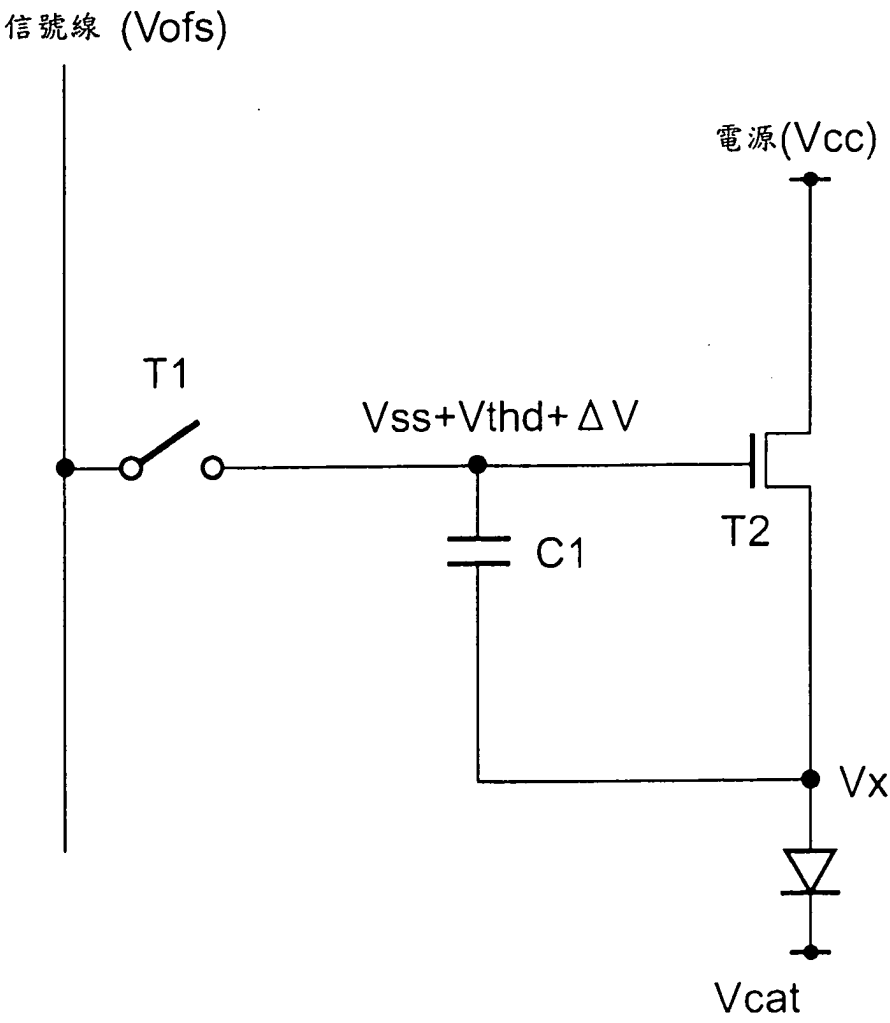


圖 4-5

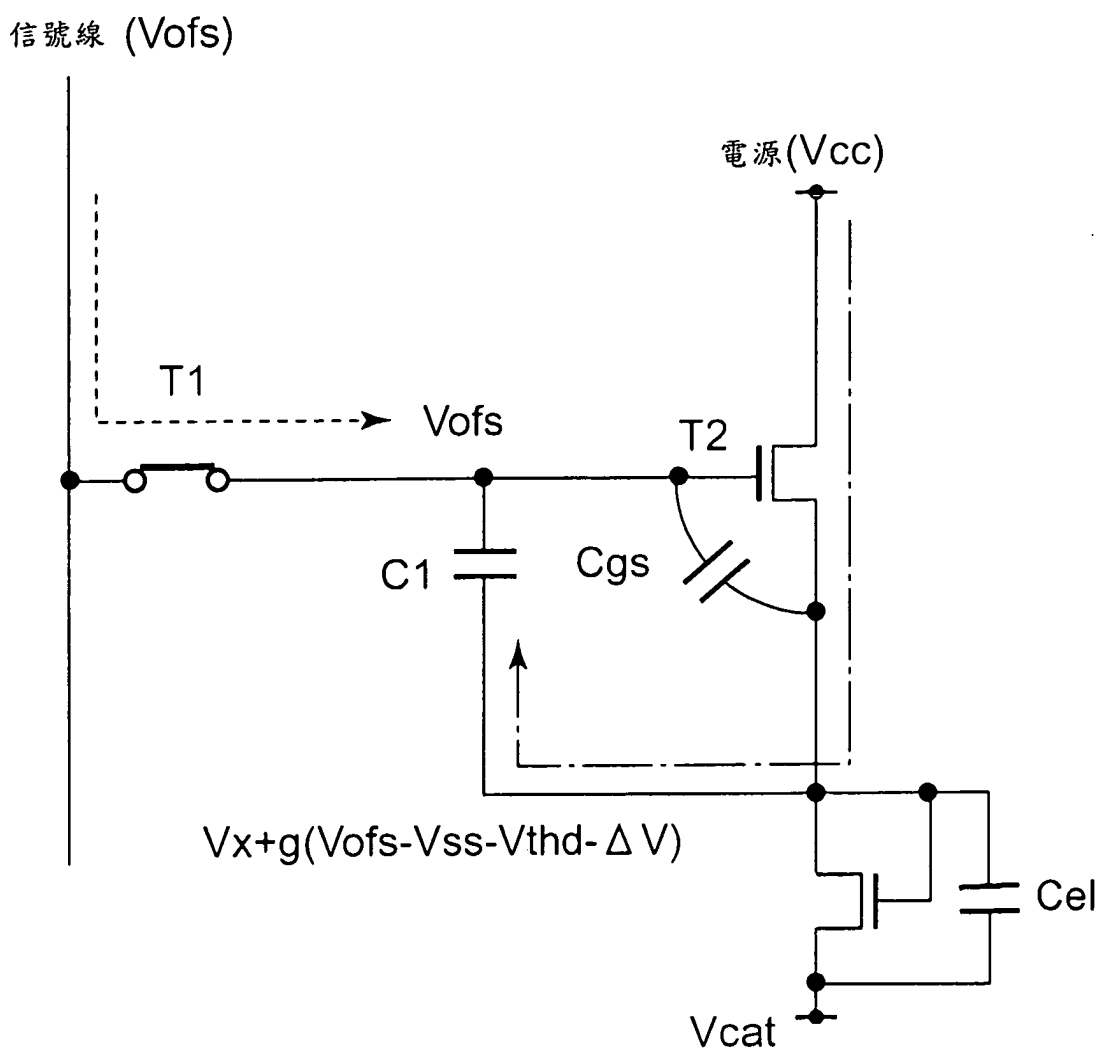


圖 4-6

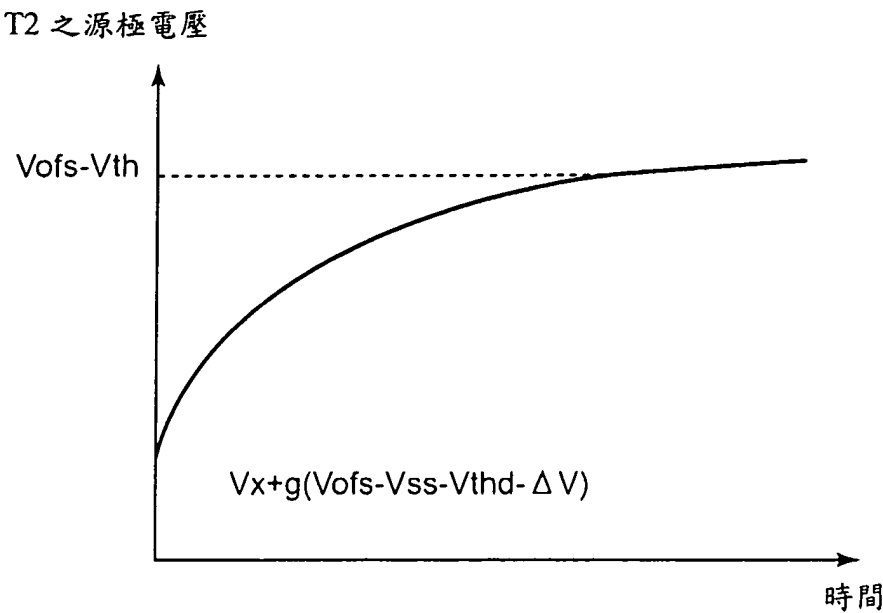


圖 4-7

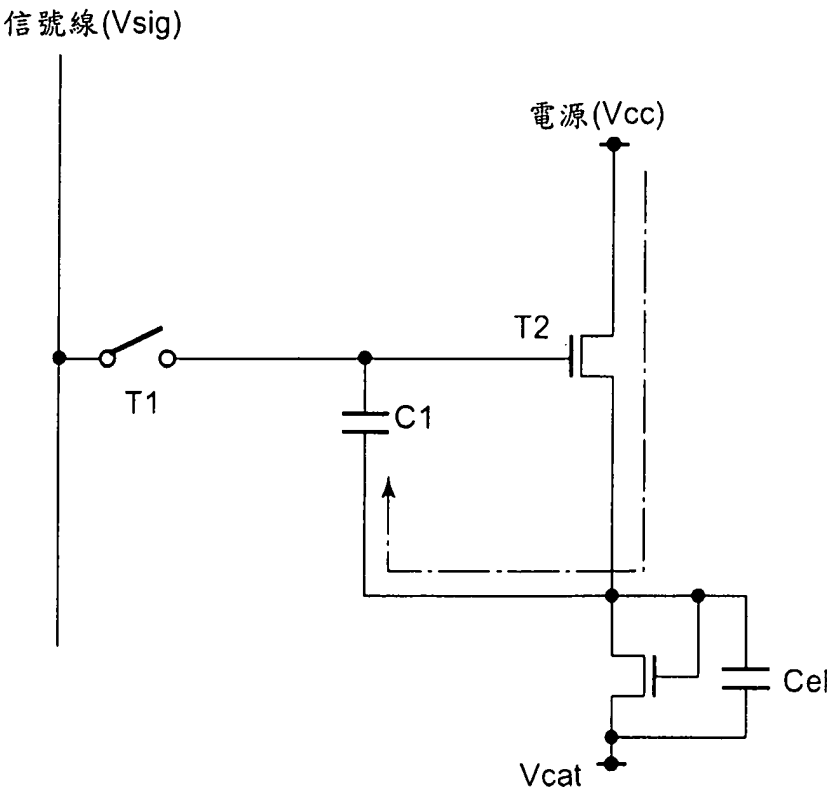


圖 4-8

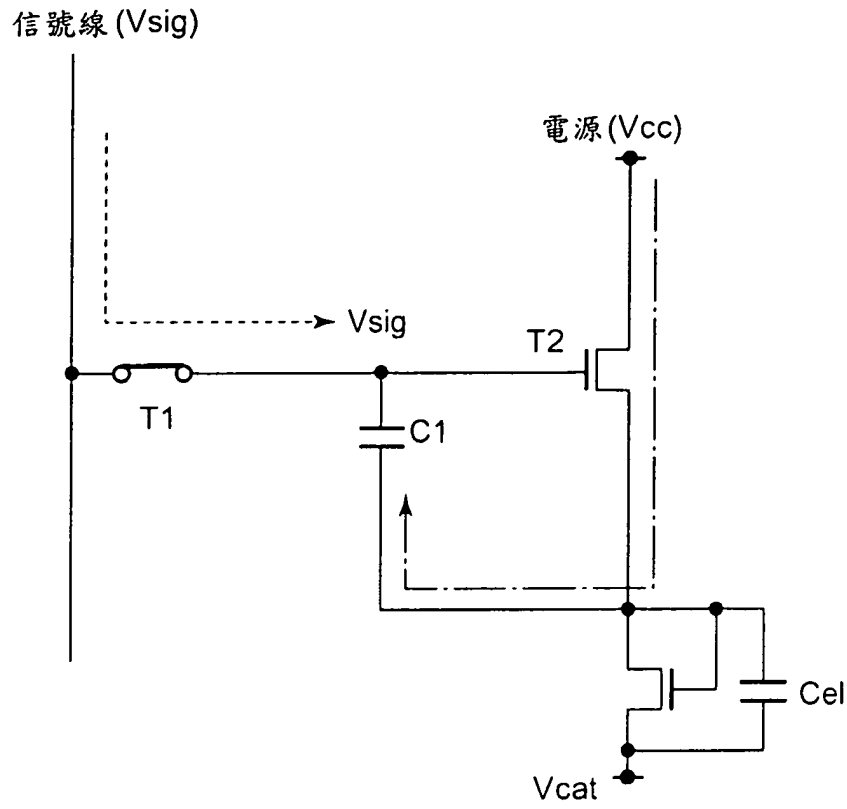


圖 4-9

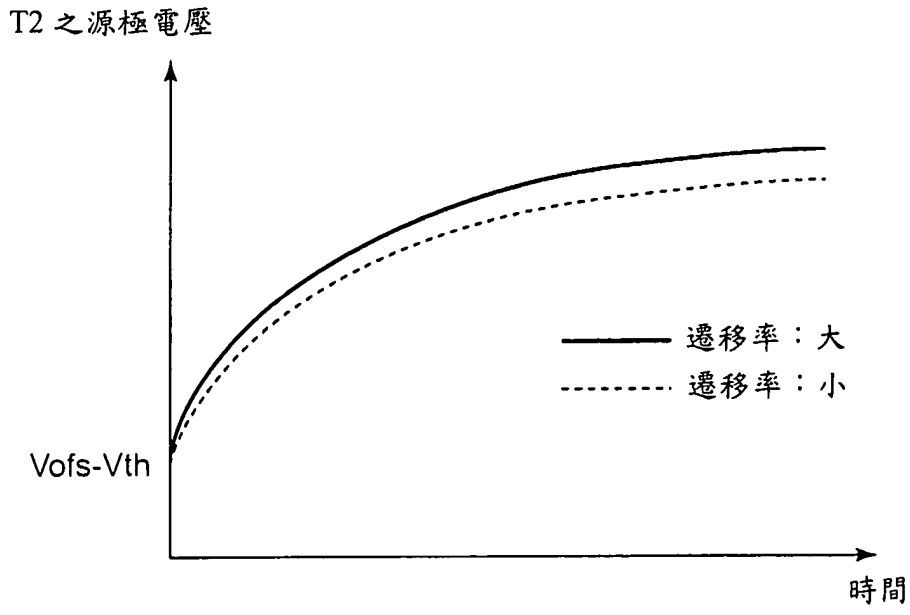


圖 4-10

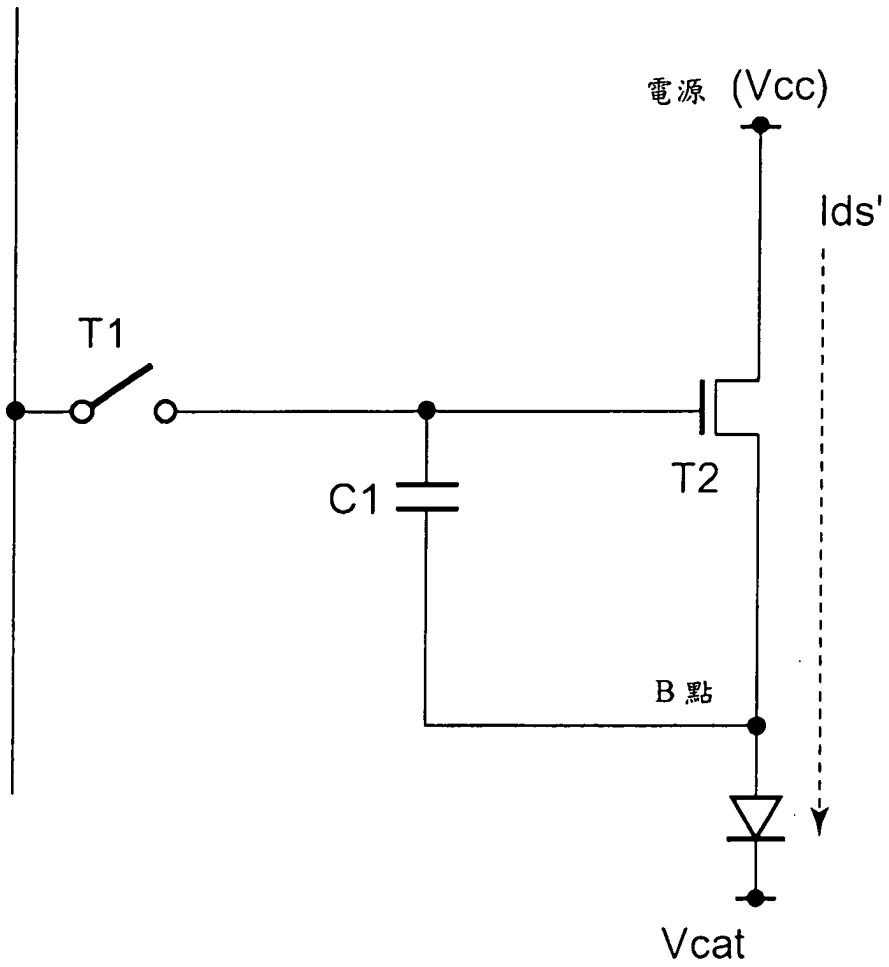


圖 4-11

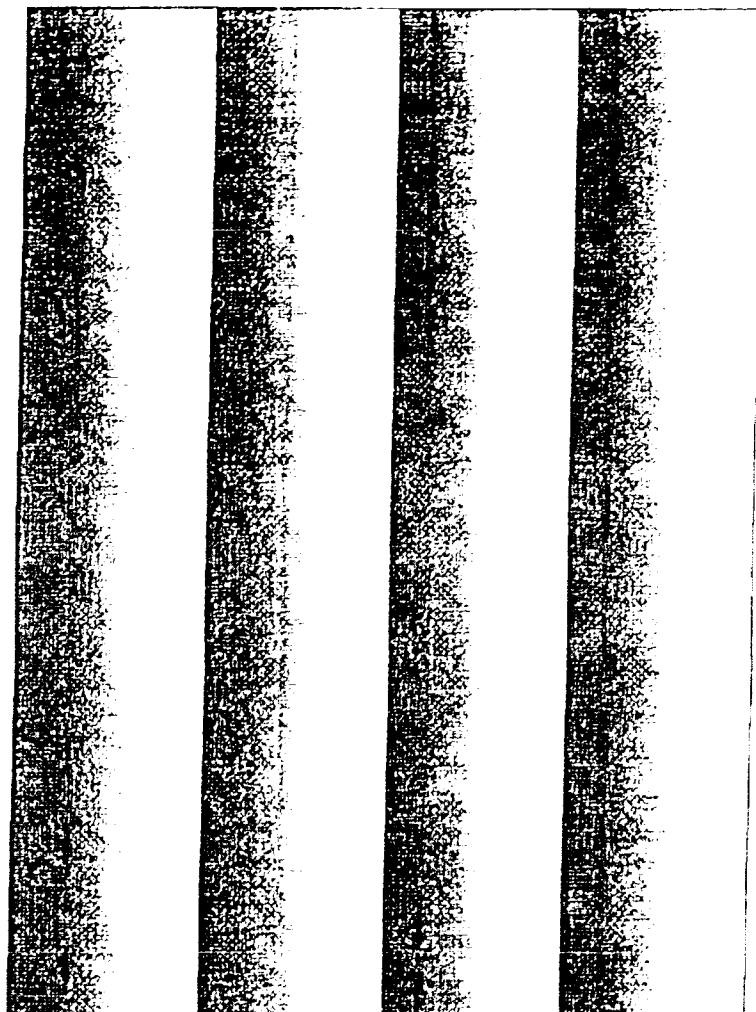


圖 5

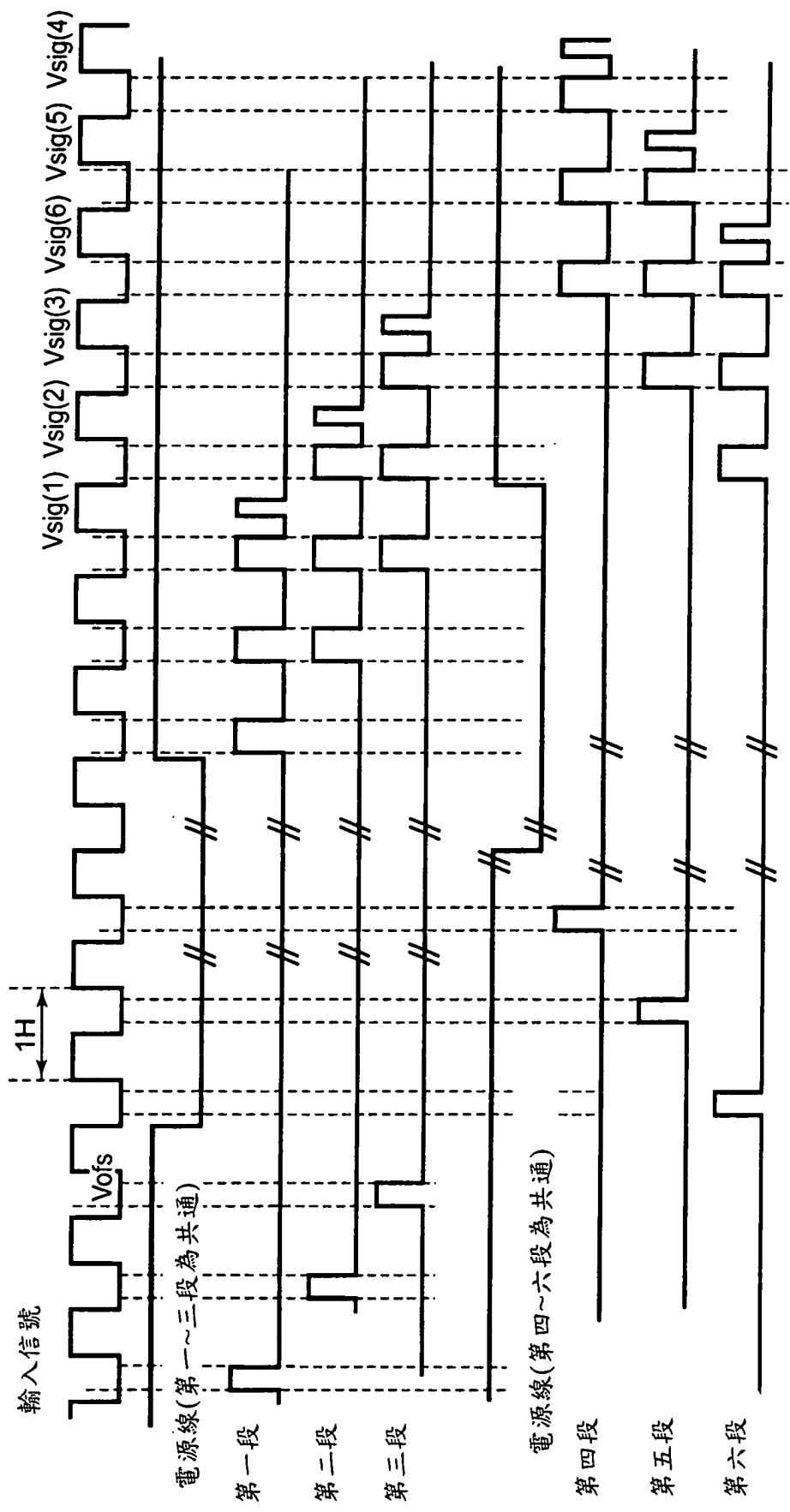


圖 6

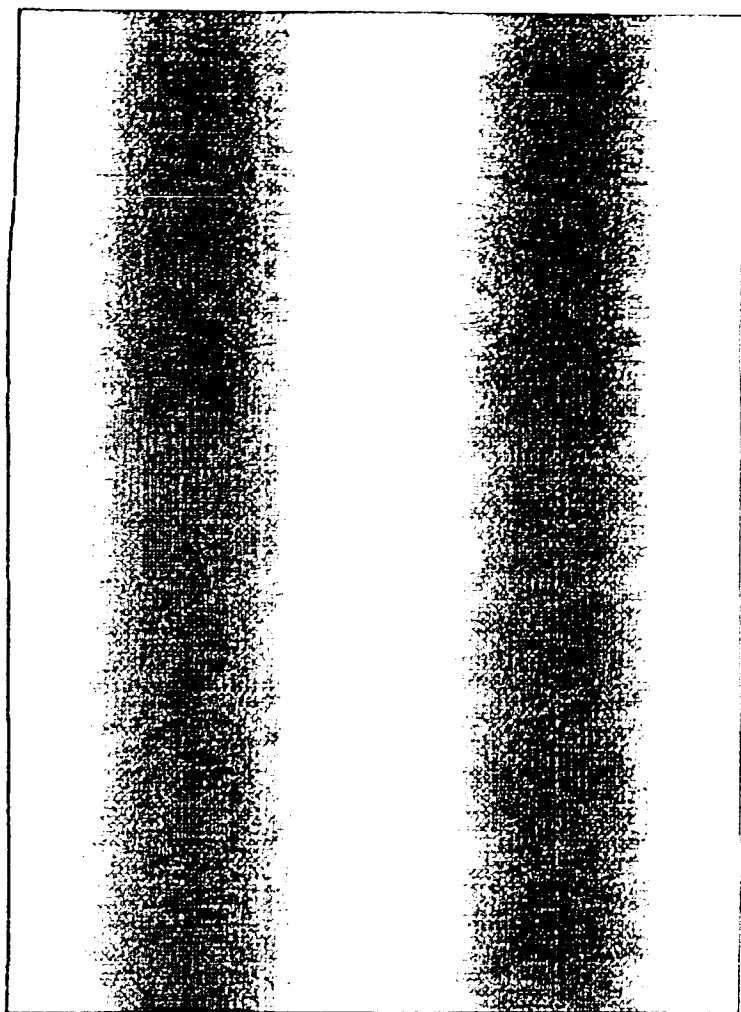


圖 7

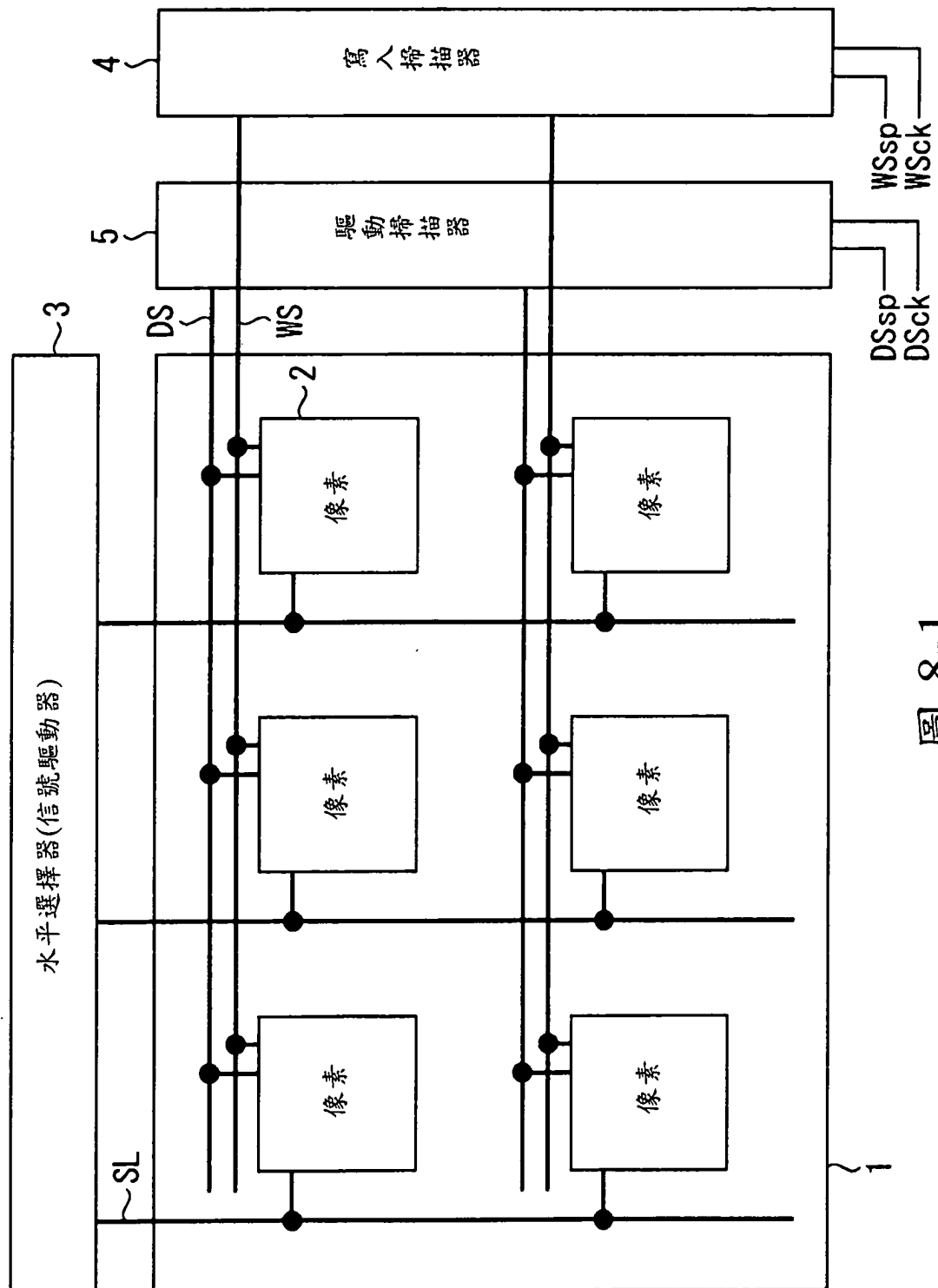


圖 8-1

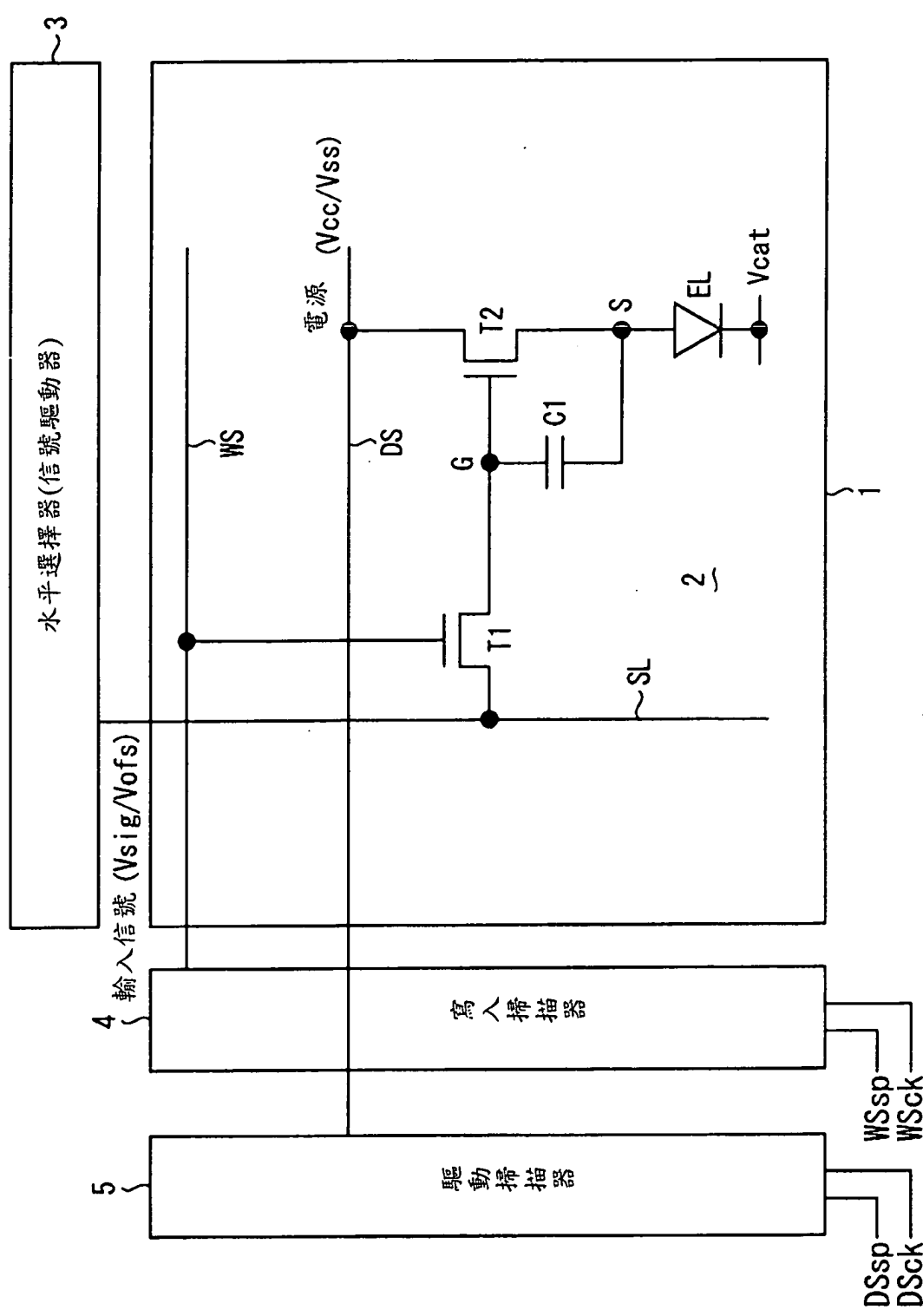


圖 8-2

(1)

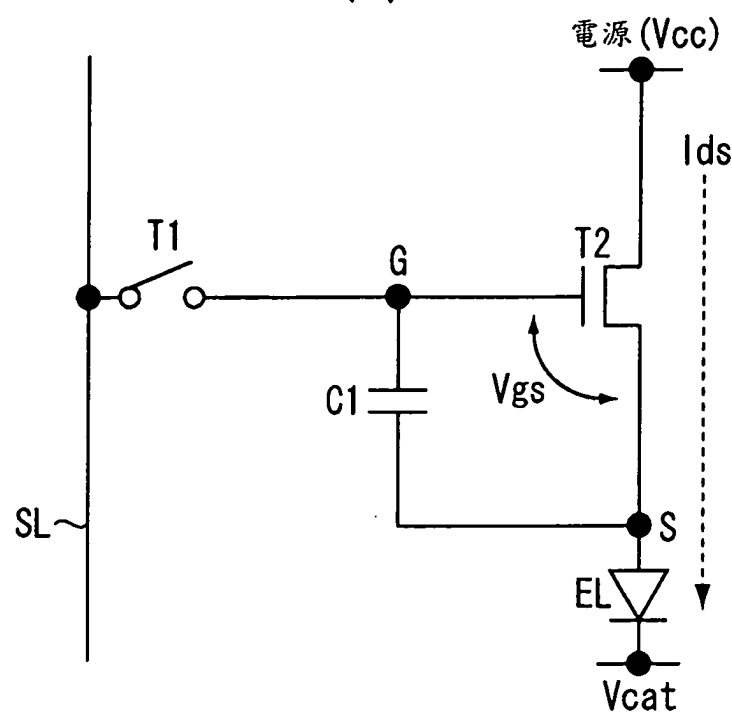


圖 10-1

(2), (3)

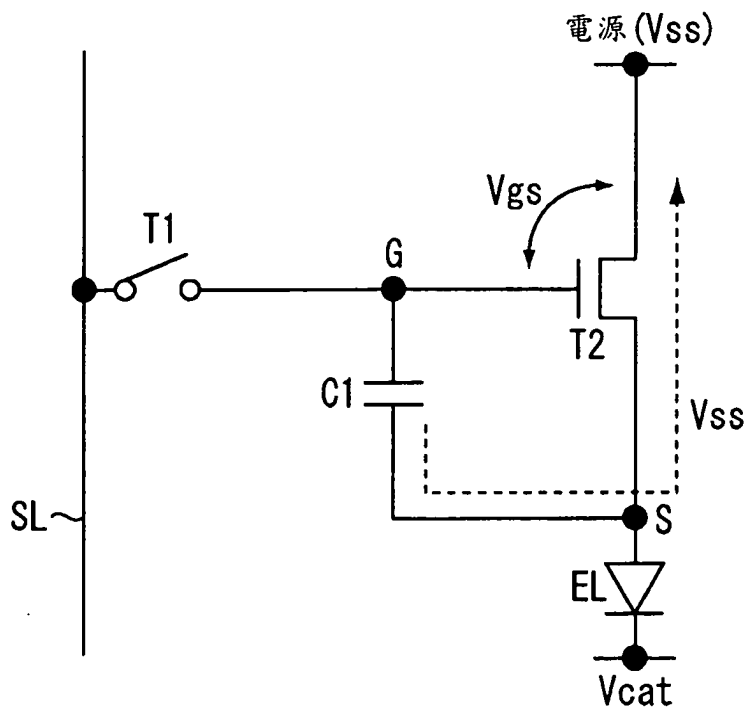


圖 10-2

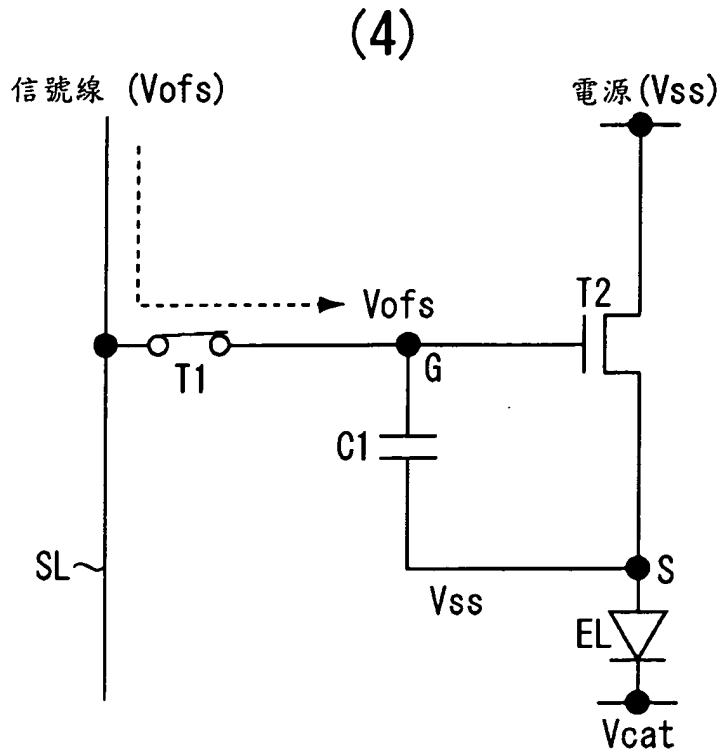


圖 10-3

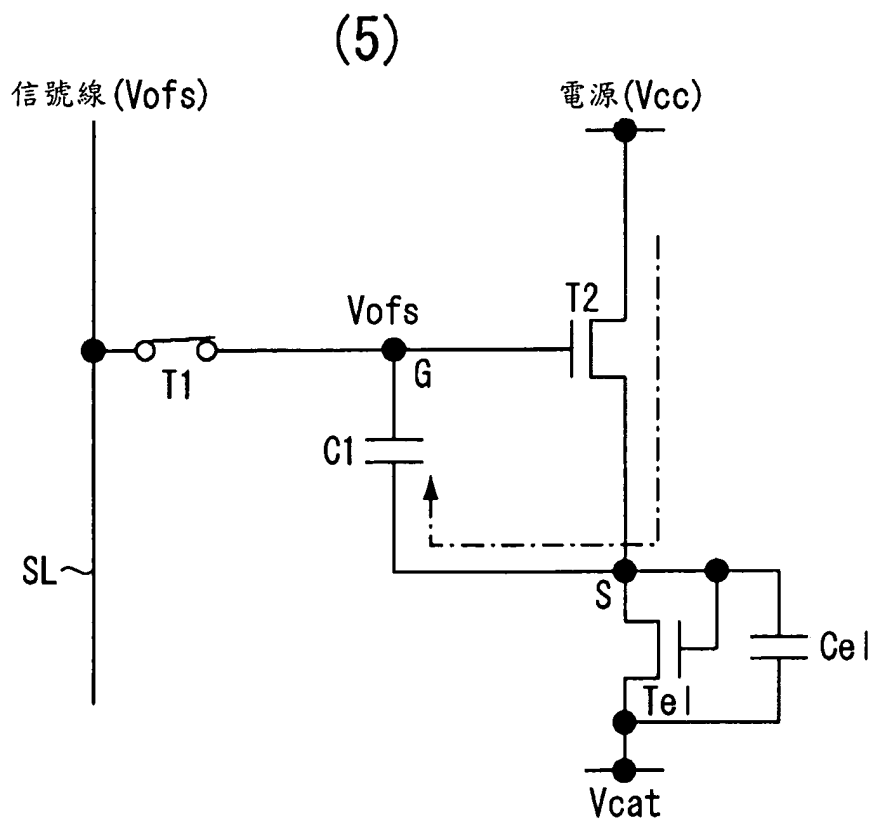


圖 10-4

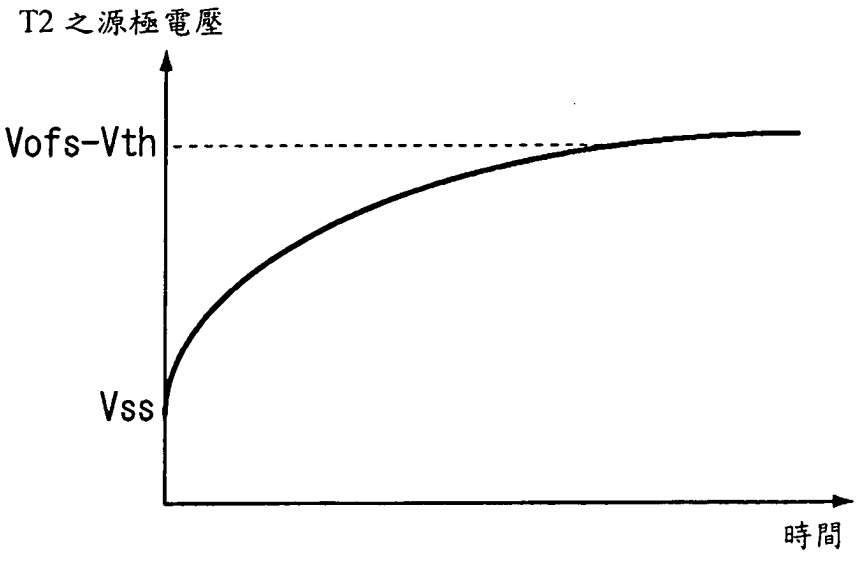


圖 10-5

(5a)

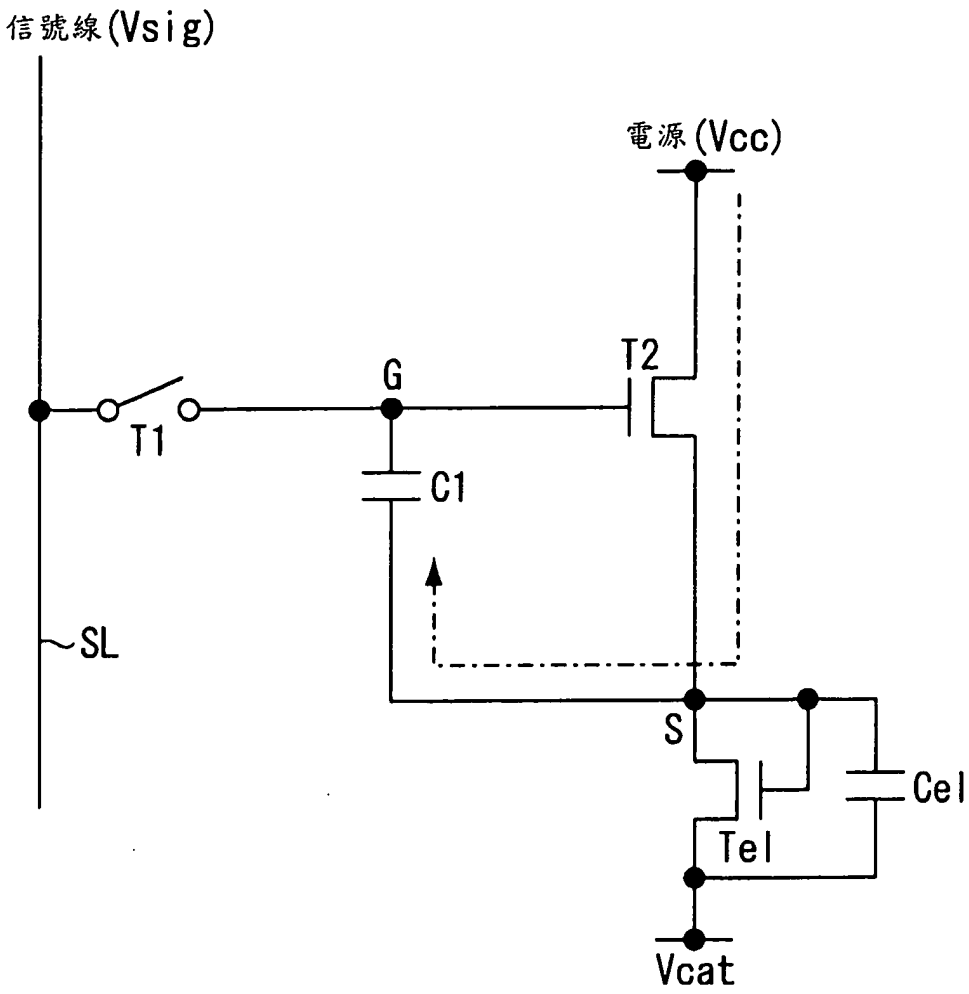


圖 11-1



.

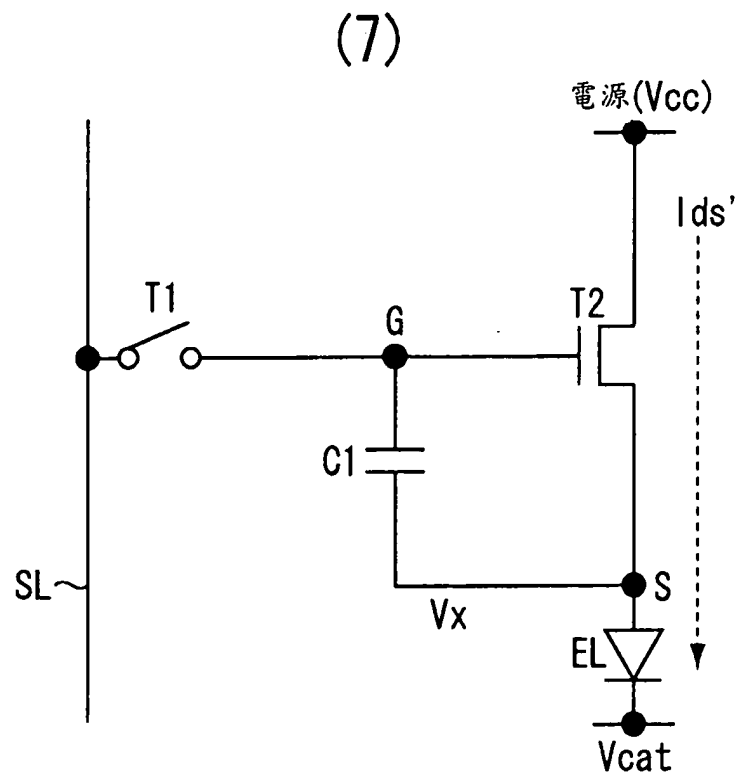


圖 12

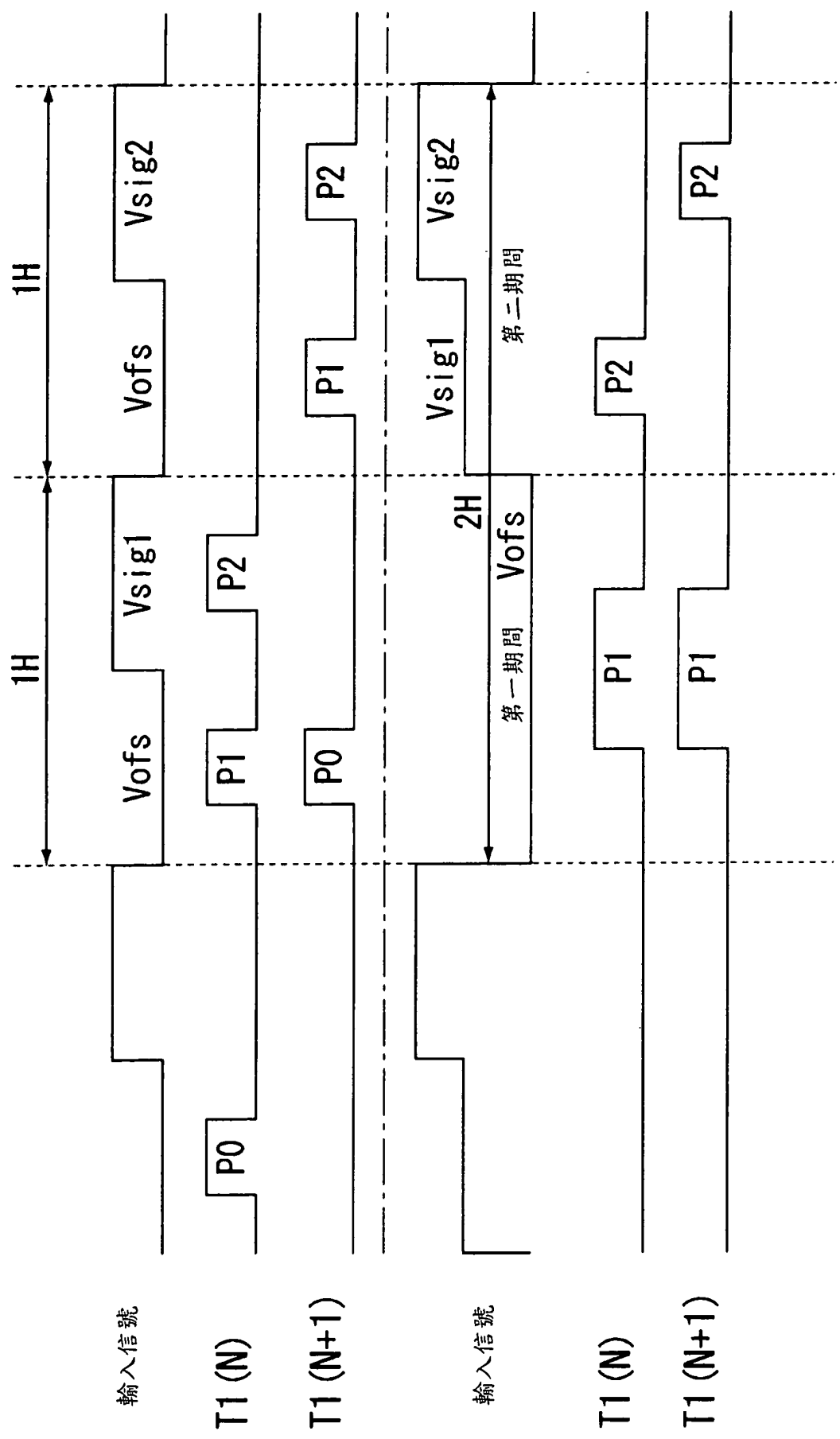


圖 13

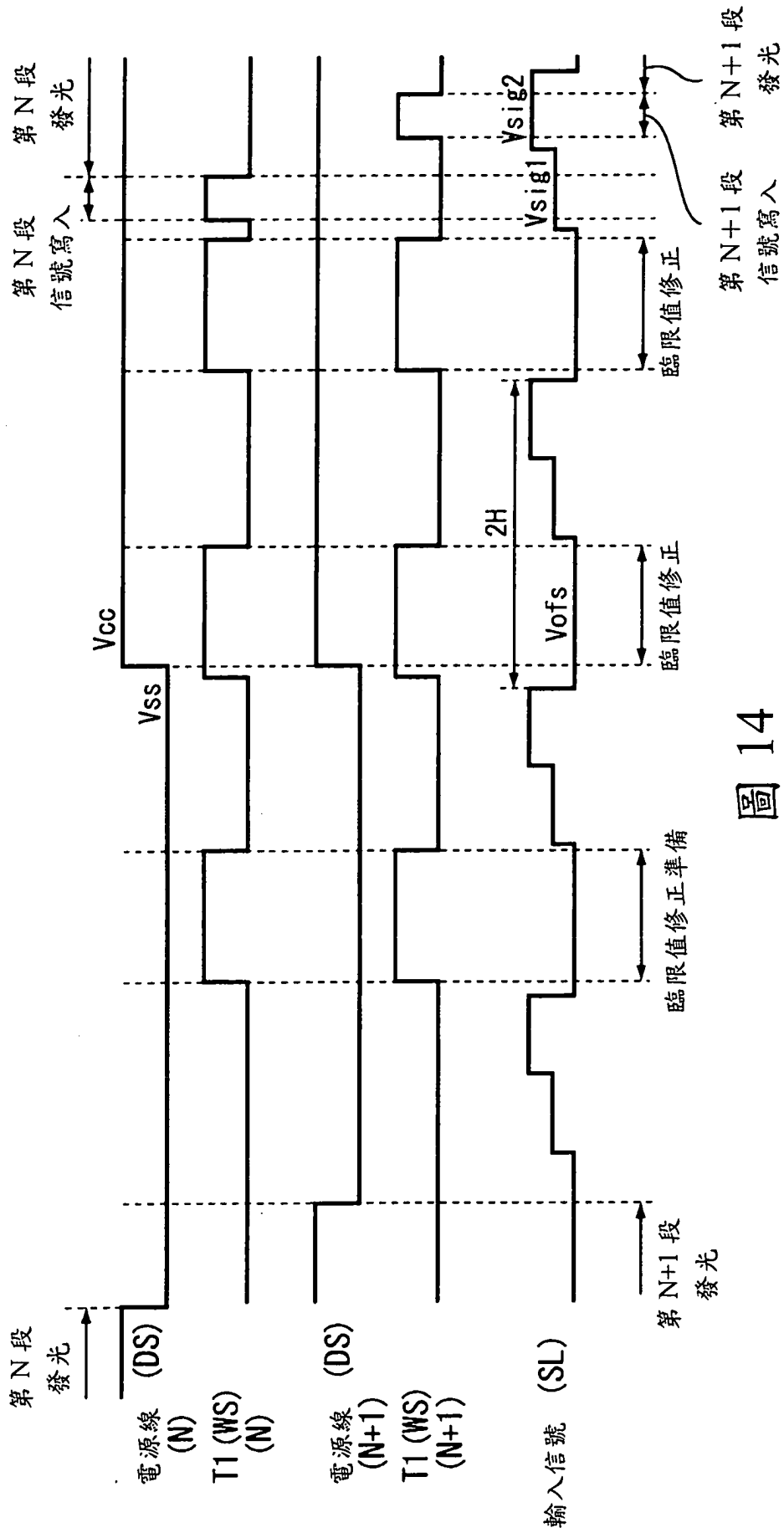


圖 14

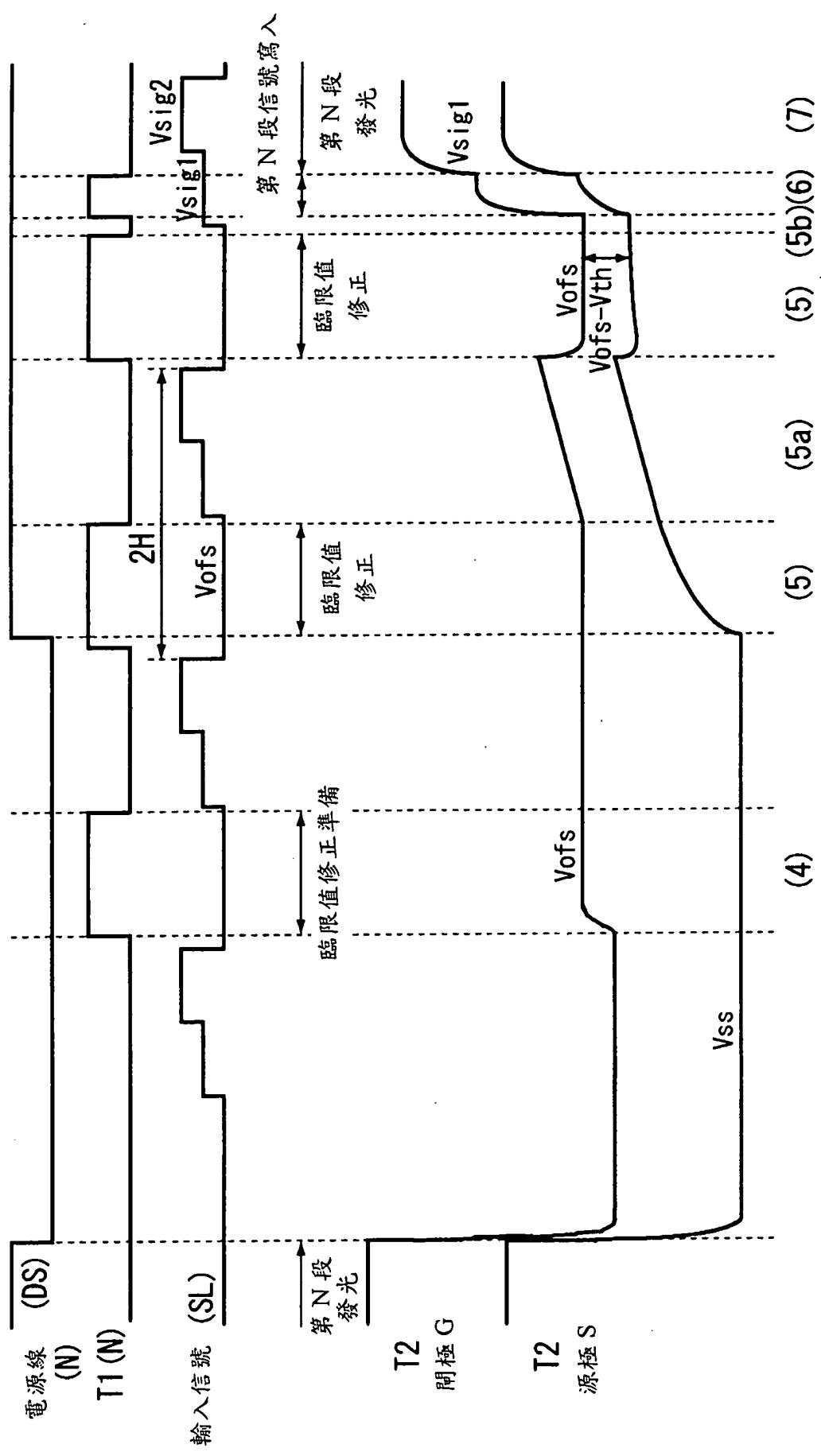


圖 15A

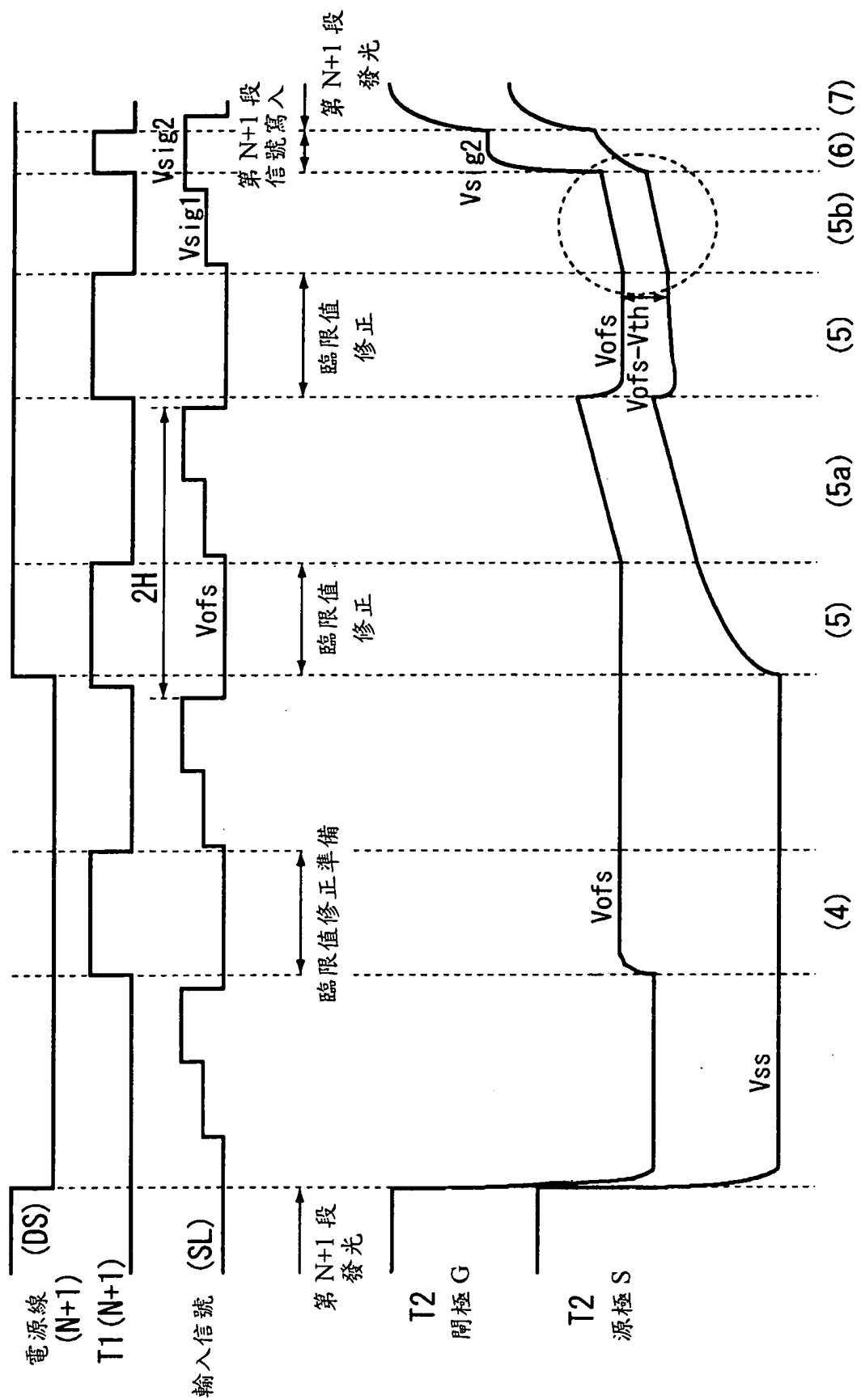


圖 15B

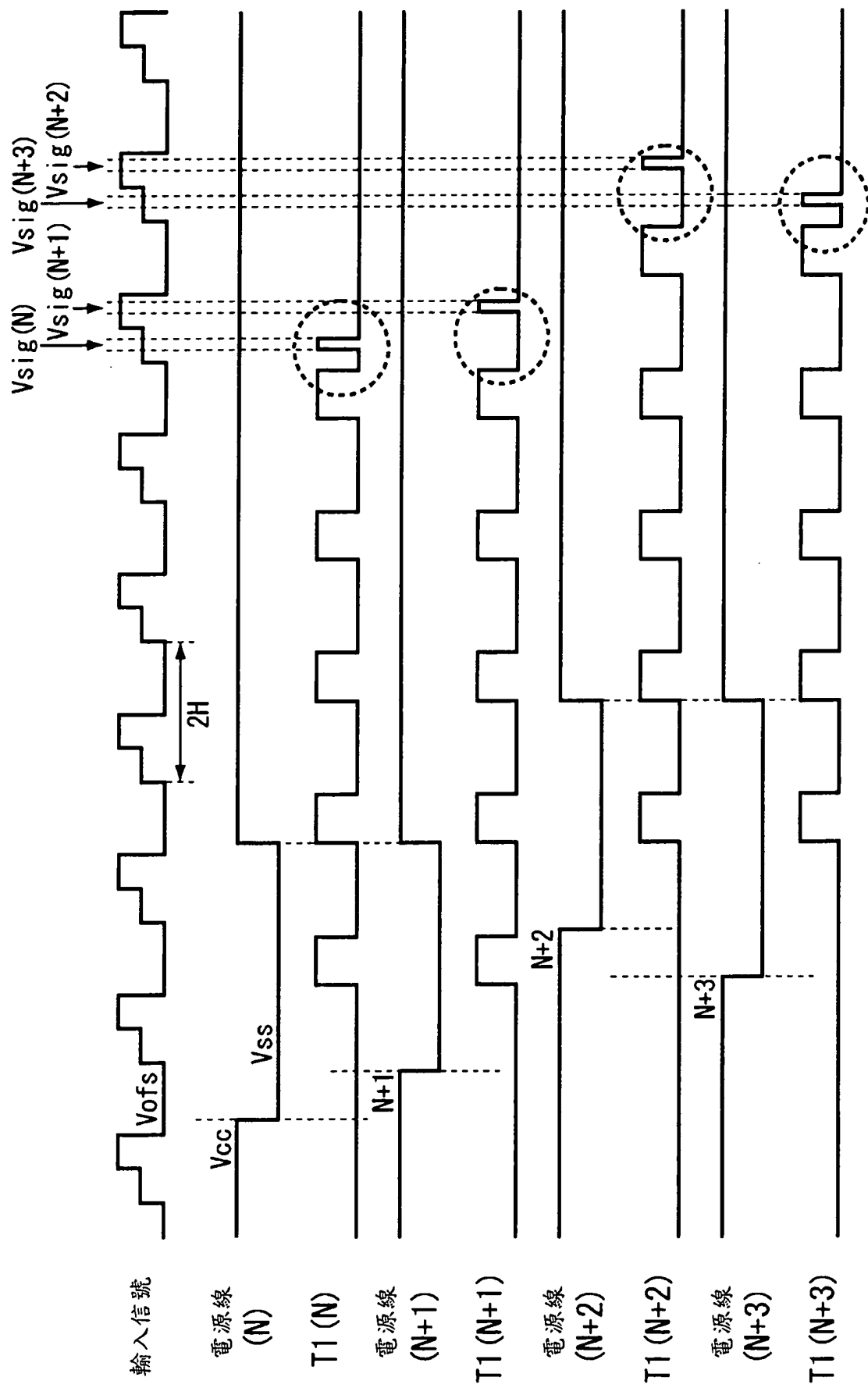


圖 15C

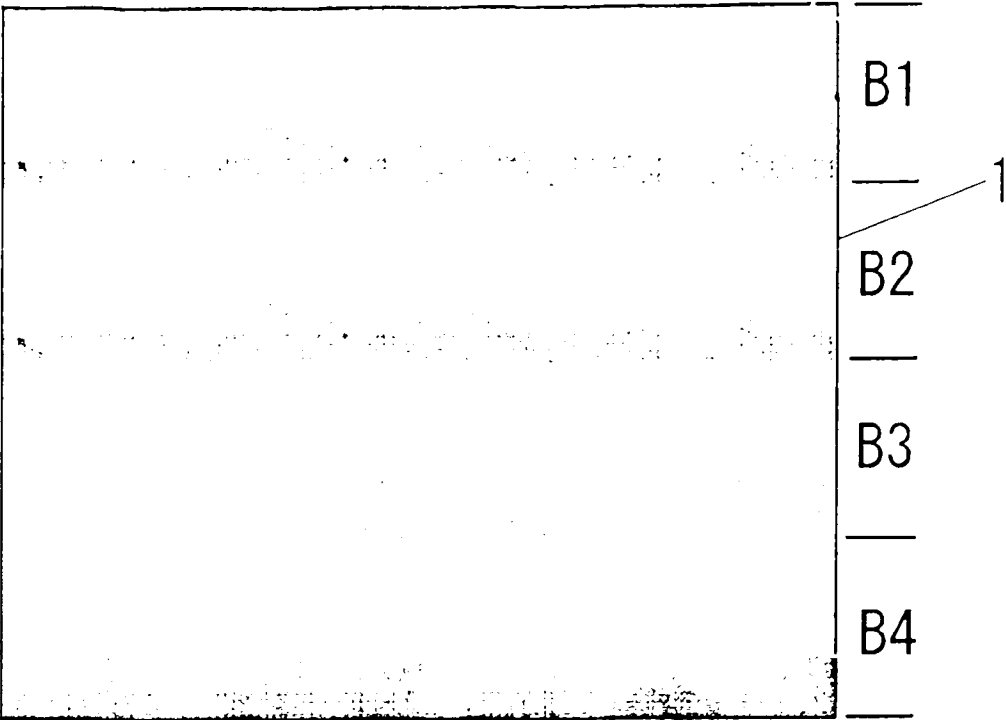


圖 15D

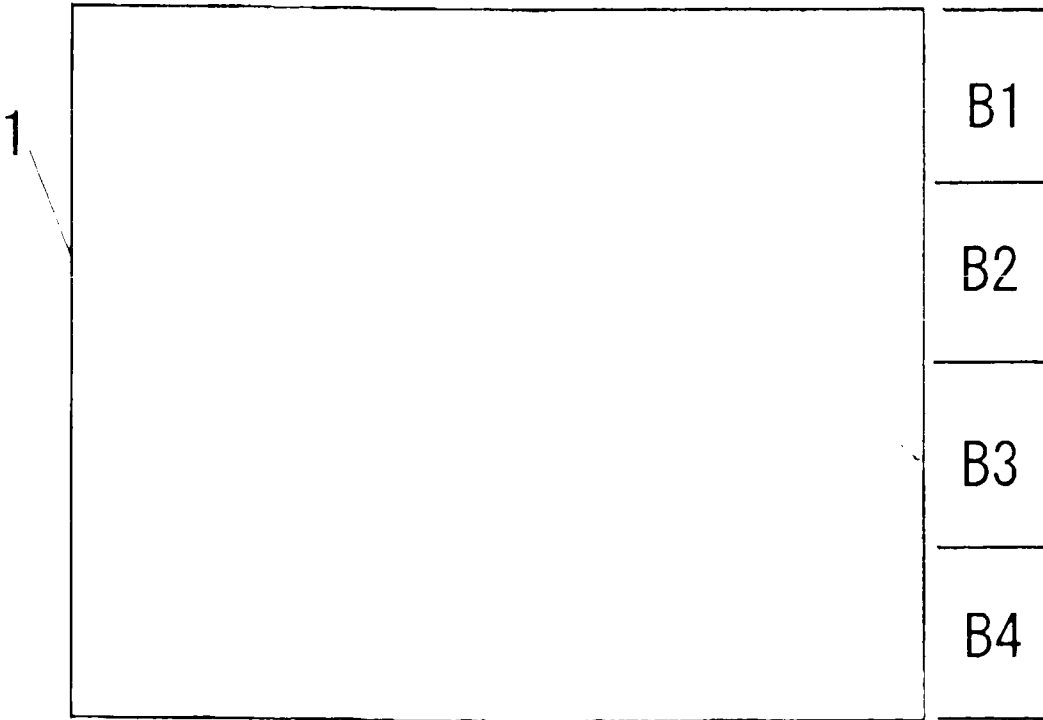


圖 15E

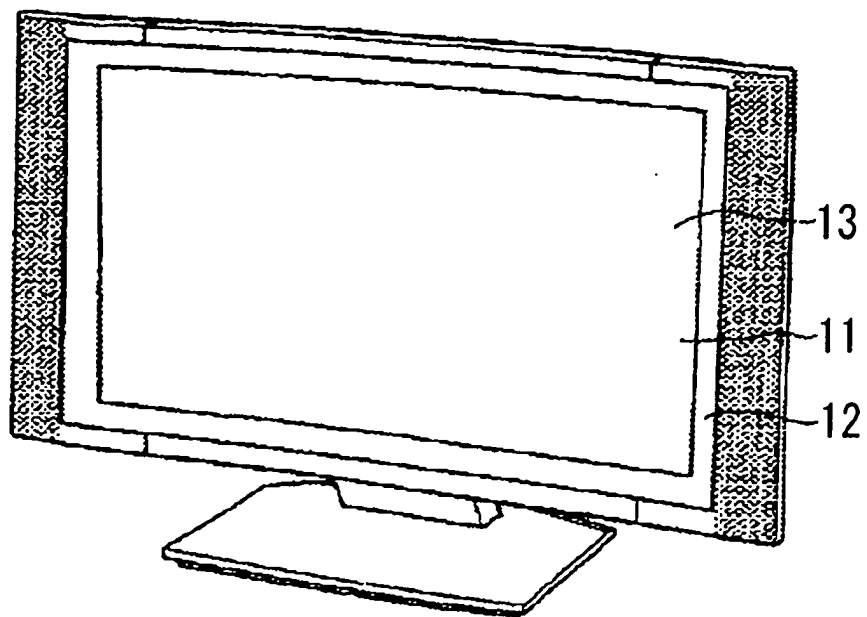


圖 18

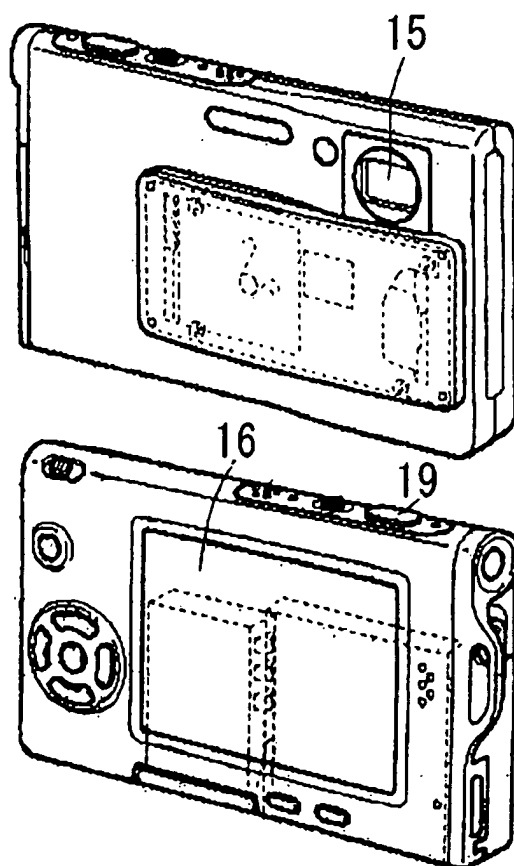


圖 19

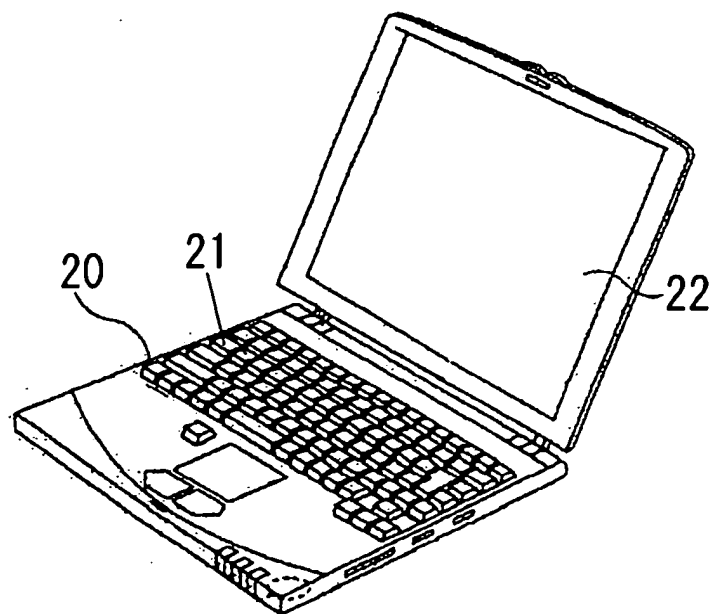


圖 20

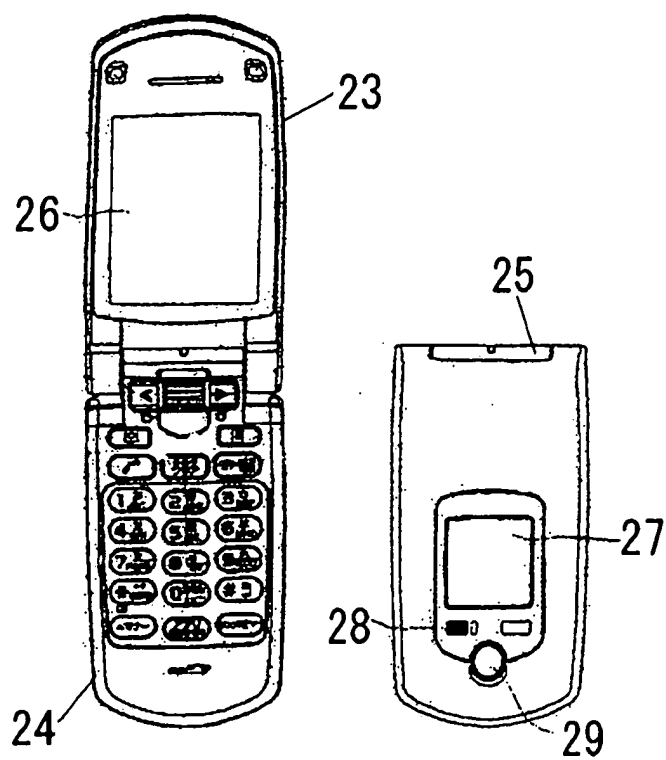


圖 21

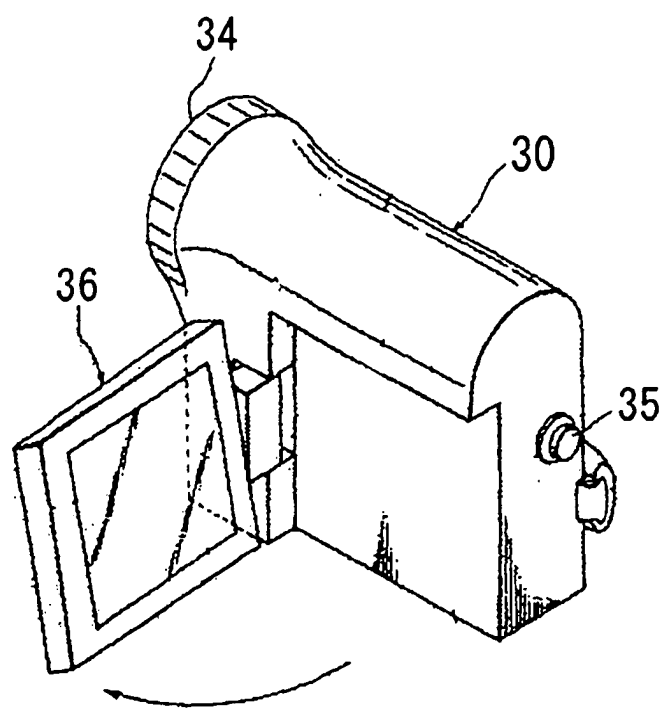


圖 22

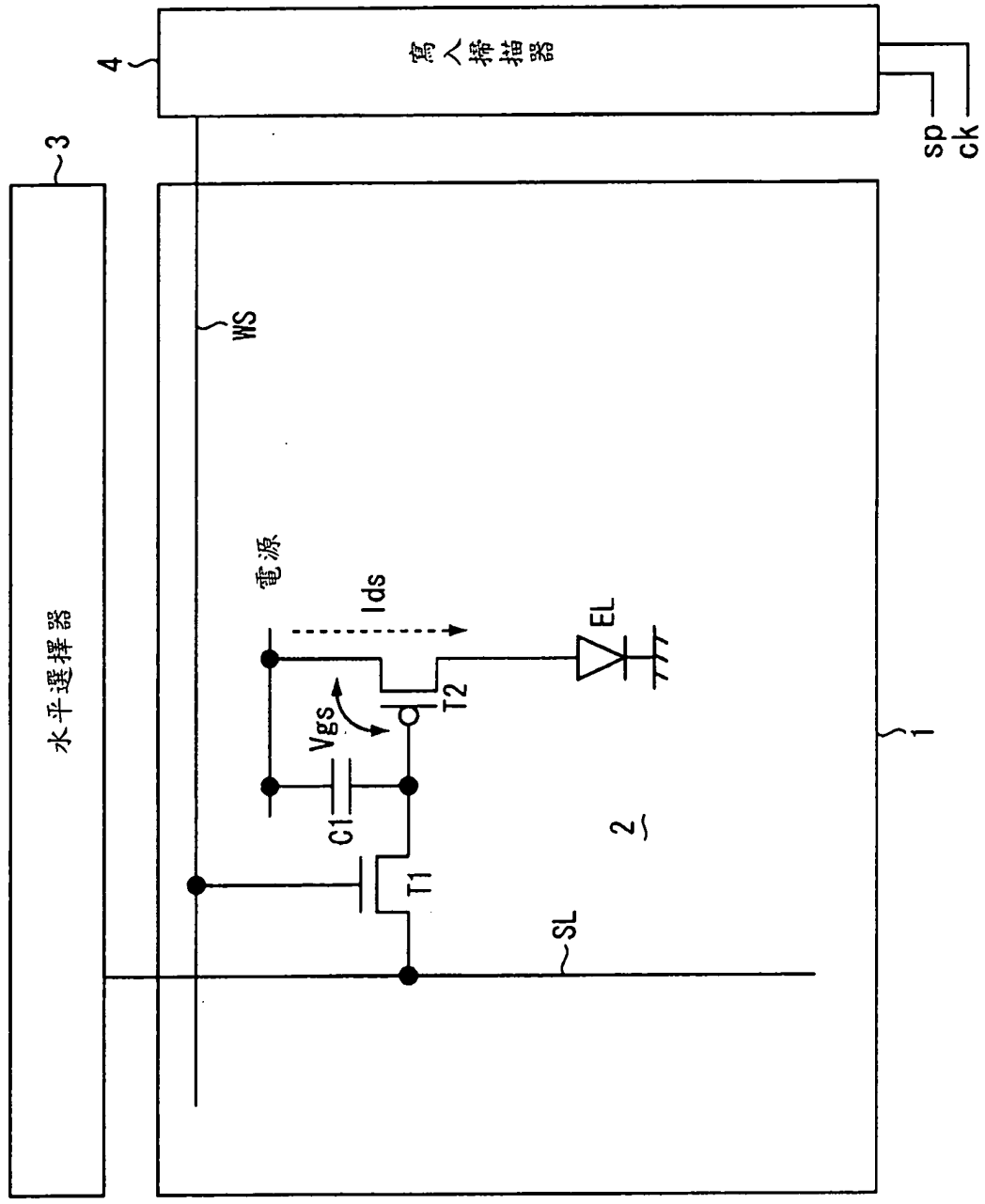


圖 23

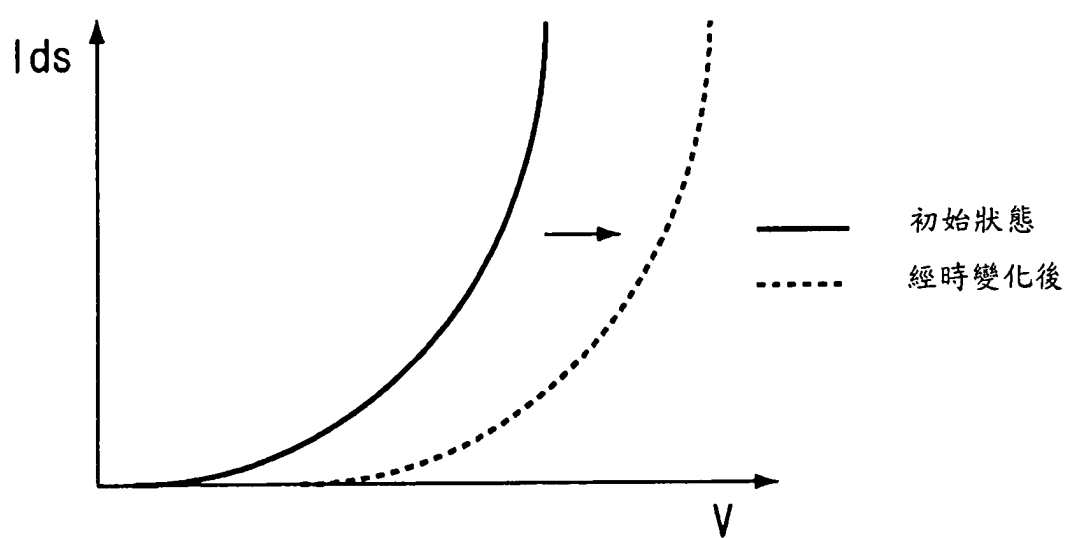


圖 24

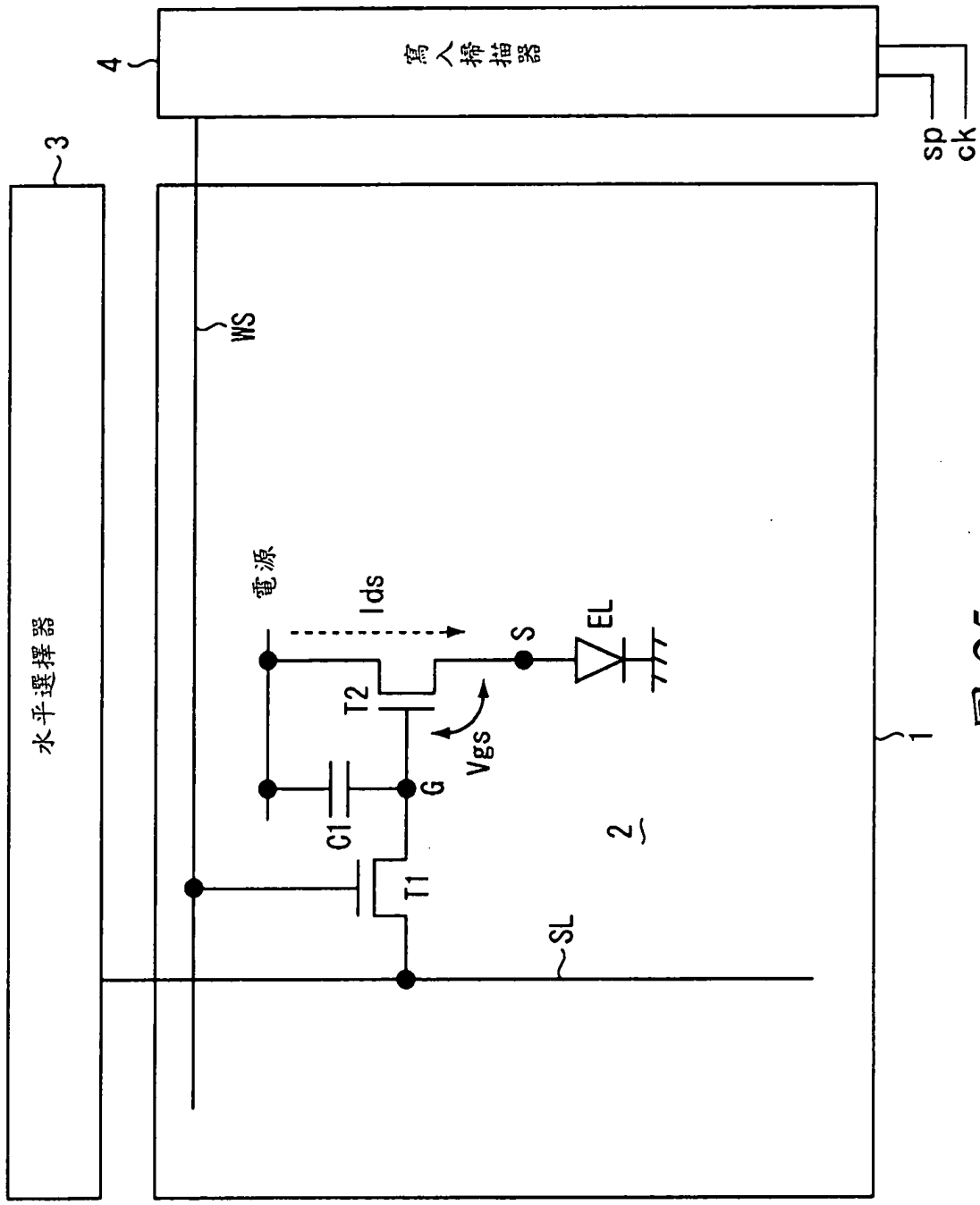


圖 25

七、指定代表圖：

(一)本案指定代表圖為：第 (15C) 圖。

(二)本代表圖之元件符號簡單說明：

(無元件符號說明)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

102年4月6日修正頁(第)
封線

第 097141028 號專利申請案
中文說明書替換頁(102 年 4 月)

C1	保持電容
DS	供電線
EL	發光元件
SL	信號線
T1	取樣用電晶體
T2	驅動用電晶體
WS	掃描線
80	接著劑
81	保護膜
82	陰極電極
83	發光層
84	窗絕緣膜
85	陽極電極
86	平坦化膜
87	絕緣層
88	半導體層
89	閘極絕緣膜
90	對向基板
91	閘極電極
92	信號布線
93	電容部
94	電晶體部
95	輔助布線
96	基板

102年4月7日修正頁(本)
封條

第 097141028 號專利申請案
中文說明書替換頁(102 年 4 月)

97 連 接 器
98 像 素 矩 陣 部

中華民國
專利局
公告

第 097141028 號專利申請案
中文圖式替換頁(102年4月)

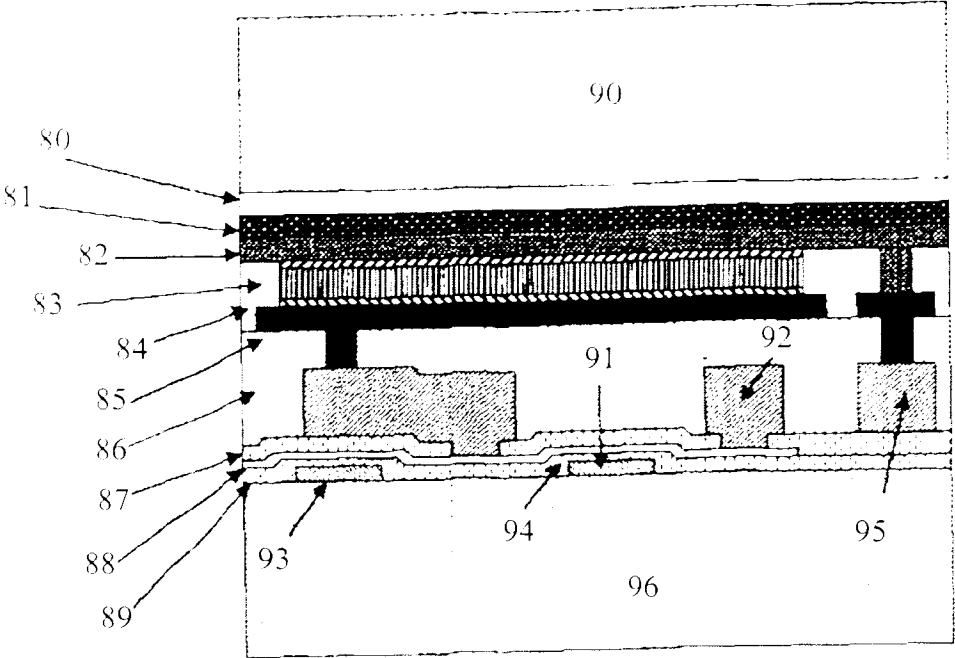


圖 16

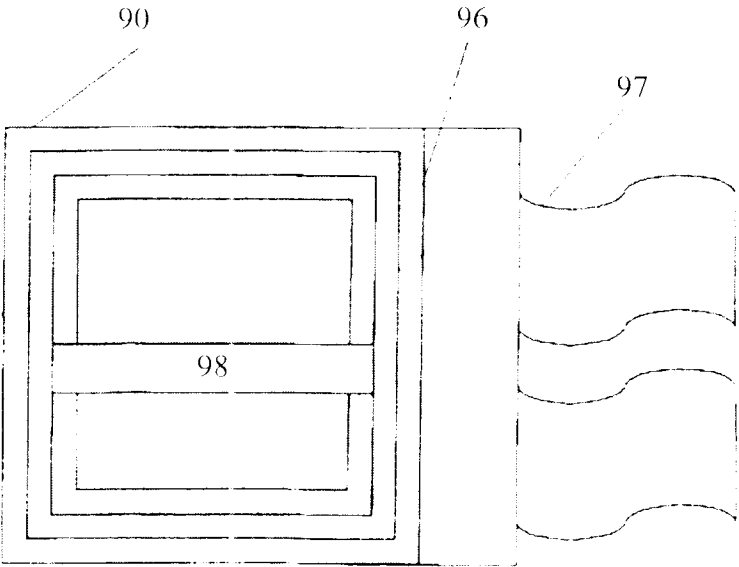


圖 17