

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4356819号
(P4356819)

(45) 発行日 平成21年11月4日(2009.11.4)

(24) 登録日 平成21年8月14日(2009.8.14)

(51) Int.Cl. F I
H03H 17/00 (2006.01) H03H 17/00 621Z

請求項の数 4 (全 6 頁)

<p>(21) 出願番号 特願平10-520220 (86) (22) 出願日 平成9年9月26日(1997.9.26) (65) 公表番号 特表2000-504520(P2000-504520A) (43) 公表日 平成12年4月11日(2000.4.11) (86) 国際出願番号 PCT/IB1997/001166 (87) 国際公開番号 WO1998/019396 (87) 国際公開日 平成10年5月7日(1998.5.7) 審査請求日 平成16年9月24日(2004.9.24) (31) 優先権主張番号 96203035.9 (32) 優先日 平成8年10月31日(1996.10.31) (33) 優先権主張国 欧州特許庁(EP)</p>	<p>(73) 特許権者 エヌエックスピー ビー ヴィ オランダ国 5656エイジー アインド ーフェン ハイテク キャンパス 60 (74) 代理人 弁理士 杉村 憲司 (74) 代理人 弁理士 澤田 達也 (72) 発明者 ファン ダルフセン アヘ ヨヘム オランダ国 5656 アーアー アイ ンドーフェン プロフ ホルストラーン 6 (72) 発明者 ステッセン イェルン フベルト イェ ー オランダ国 5656 アーアー アイ ンドーフェン プロフ ホルストラーン 6 最終頁に続く</p>
---	---

(54) 【発明の名称】 サンプルレート変換の改善

(57) 【特許請求の範囲】

【請求項1】

離散値表現のサンプルレートを变化するフィルタ装置であって、複数の乗算器と；これら複数の乗算器の出力側に結合された加算手段と；前記離散値表現を拡張する必要のある拡張比に相当する回数だけ、前記乗算器の対応するものに同一値を繰返し供給し、または、前記離散値表現を圧縮する必要のある圧縮比に相当する回数だけ、前記乗算器からの出力値を、前記加算手段と共働して累積するように構成された複数の遅延セル及びこれらの遅延セルにそれぞれ対応する複数のスイッチとを具えることを特徴とするフィルタ装置。

【請求項2】

前記乗算器の各々が、当該乗算器に供給される値に、当該乗算器に対応するそれぞれの係数を乗算するように構成されていることを特徴とする請求項1に記載のフィルタ装置。

【請求項3】

フィルタ装置の拡張モードで前記乗算器の対応するものの入力側に結合された第1組の遅延セルと、フィルタ装置の圧縮モードで前記乗算器の対応するものの出力側に結合された第2組の遅延セルとをさらに具えることを特徴とする請求項1に記載のフィルタ装置。

【請求項4】

前記離散値表現がサンプル化入力画像信号である際に圧縮または拡張された画像信号を発生する請求項1に記載のフィルタ装置と、前記圧縮または拡張された画像信号を表示する表示装置とを具えることを特徴とする画像表示装置。

【発明の詳細な説明】

10

20

発明の技術分野

本発明は離散値表現のサンプルレートを变化する装置、例えば、画像信号の大きさを变化するフィルタ装置およびかかるフィルタ装置を具える画像表示装置に関するものである。

発明の背景

例えば、インターネット、ゲームおよびビデオ会議による民生電子機器分野におけるコンピュータ技術の到来によって、テレビジョンおよびコンピュータの表示技術は統合されつつある。この統合傾向の結果、テレビジョン画像の品質を向上させる要求が増してきている。その理由は、PC（パーソナルコンピュータ）による合成画像の空間解像度が自然のビデオ風景の空間解像度よりも優れている。更に、最近の電子機器製品においては、画像スケールの高品質度が要求されている。現在までの所、サンプリング比変換器は多かれ少なかれ専用で一つの機能、例えば、ピクチャ・イン・ピクチャ用の大きさ変換を行うために最適化されている。これがため、種々の用途に適合するサンプリング比変換器が散在する製品が得られるようになる。ある範囲の機能に対して用いて新規な高度のサンプリング特性を得るとともに異なる画像フォーマットおよび表示タイプを処理し得る一層柔軟的な高品質のスケーラが必要であると予測する。かかるものとしてPIP、分割スクリーン、グラフィックおよびビデオの高品質大きさ変換、並びにLCDまたはプラズマ表示に対する大きさ適用等が考えられる。

US-A-5,383,145には、直接型兼反転型デジタルFIRフィルタが記載されている。かかるFIRフィルタを圧縮に、即ち、画像信号の大きさの減少に用いる場合には、多くのサンプルを得ることができない。その理由はかかるFIRフィルタが各入力サンプルに対して一つの出力サンプルを計算するからである。これは、出力側で出力サンプルのあるものを廃棄する必要があり、これはこれら廃棄サンプルを得るために用いられる計算リソースが無駄となることを意味する。さらに、拡張を有効とする手段については何等示されていない。

発明の概要

本発明の目的はかかるサンプルレート変換を改善せんとするにある。

この目的のため、本発明の第1のアスペクトは請求項1に記載のフィルタ装置を提供する。本発明の第2のアスペクトはかかるフィルタ装置を具える画像表示装置を提供せんとするにある。本発明の有利な利点はその他の請求項に記載されている。

本発明の第1のアスペクトによれば、離散値表現のサンプルレートを变化する、例えば、画像信号の大きさを变化するフィルタ装置であって、複数の乗算器と；これら複数の乗算器の出力側に結合された加算手段と；前記離散値表現を拡張する必要のある拡張比に相当する回数だけ、前記乗算器の対応するものに同一値を繰返し供給し、または、前記離散値表現を圧縮する必要のある圧縮比に相当する回数だけ、前記乗算器からの出力値を、前記加算手段と共働して累積するように構成された複数の遅延セル及びこれら遅延セルにそれぞれ対応する複数のスイッチとを具える。ここに云う拡張とは、アップ・サンプリングを意味し、圧縮とはダウン・サンプリングを意味する。本明細書では本発明のサンプルレート変換フィルタ装置は画像の大きさ変化の例で説明したが、デジタルまたは時間・離散音および文字記号フォント、繊維あるいは壁紙パターンの設計のような他の表示も含まれるものとする。

本発明フィルタ装置によれば、圧縮の場合には、入力サンプルはスキップされない。その理由は回路によって現存する入力サンプルのすべてを処理するからである。逆に、拡張の場合には、遅延セルによってサンプルを乗算器に繰返し発生させ、これにより追加の出力サンプルを得る基準を得るようにする。本発明は圧縮にのみ好適なフィルタ装置、拡張にのみ好適なフィルタ装置、および圧縮および拡張の双方に好適な再構成可能なフィルタ装置を含むものとする。

本発明のその他のアスペクトは後述する実施例からあきらかである。

【図面の簡単な説明】

図1は本発明拡張フィルタの一例を示す回路図、

図2は本発明圧縮フィルタの一例を示す回路図、

10

20

30

40

50

図3は圧縮および拡張の双方に好適な本発明によるフィルタ装置を具える画像表示装置の一例を示す回路図である。

発明を実施するための最良の形態

図1は本発明拡張フィルタの一例であり、正規(多相)FIRフィルタ構造を修正して拡張を行う手段を示す。拡張の場合には、入力サンプルよりも出力サンプルが多くなる。

図1において、入力信号Iはスイッチ(S0)および遅延セル(D0)を具える第1遅延ユニット(S0, D0)に供給する。スイッチ(S0)によって入力信号Iまたは遅延セル(D0)の出力信号の何れかを遅延セル(D0)に供給する。スイッチ(S0)は保持信号Hによって制御する。遅延セル(D0)は1サンプリング周期 T_s の遅延を与える。遅延ユニット(S0, D0)の他の実現も同様に可能であり、保持信号Hを受ける書込み可能な入力端子を有する遅延素子も同様である。各々が遅延ユニット(S0, D0)と同様の構成を有する縦続接続の遅延ユニット(S1, D1)、(S2, D2)および(S3, D3)を遅延セルD0の出力側に接続する。乗算器M0, M1, M2およびM3のそれぞれによって遅延セルD0, D1, D2およびD3の出力信号をそれぞれ(可変)係数C0, C1, C2およびC3で乗算する。可変係数C0 - C3を用いることによって多相フィルタを得ることができる。加算器A1, A2およびA3によって乗算器M0, M1, M2およびM3の出力を加算して出力信号Oを発生する。

例えば、1:4の拡張比を有効とするために、保持信号によって、スイッチ S_i を、第1サンプリング周期中に、図示した状態にし、次いで、次の3つの連続サンプリング周期に対して、図示しない状態にする。これは、各入力サンプルが遅延セル D_i によって4回供給されることを意味する。好適には、フィルタ装置は係数 C_i が各サンプリング周期 T_s に対して異なる多相フィルタである。

図2は本発明圧縮フィルタの一例を示す。圧縮の場合には、出力サンプルが入力サンプルよりも一層少なくなる。これはダウンサンプリングまたはデシメーションである。サンプリング定理によれば、補間フィルタの帯域幅を減少して2つのサンプリング比の最低のもの、この場合出力サンプルレートに適合するようにする。残念ながら、従来のFIRフィルタを実現するに際して、かかるフィルタは一定であり、即ち、これは入力側(サンプルレートが一定である場合)に関連する。圧縮またはダウンサンプリングはサンプルを失うこと、従って情報を失うこと、引いてはエイリアシングとなることを意味する。従来のFIRフィルタ補間器を用いて、サンプリング定理の要求を満足させるためには、低域プレフィルタ(アンチエイリアシングフィルタ)を必要とする。圧縮比が増大するにつれて、プレフィルタの帯域幅を減少させる必要がある。これがため、例えば幾何学的補正のような可変圧縮に対して従来のFIRフィルタ補間器の実現を適用するのが極めて困難となってくる。可変圧縮比は可変プレフィルタを必要とする。他の解決策も必要である。

本発明のアスペクトによれば、入出力を反転してフィルタ装置を“入力-駆動型”補間器とする。即ち、入力サンプル毎に一つの計算を行って、その結果を一組の出力サンプル全体に亘り分布(累積)する。圧縮の場合には、入力サンプル毎に処理を行い、従って情報が消失することはない。多くのエイリアシングが圧縮から生ずることはない。図2は反転FIRフィルタ構造を修正して良好な圧縮を得る手段を示す。

図2において、入力信号I'はそれぞれ係数 C_3' , C_2' , C_1' および C_0' の乗算を行う乗算器 M_3' , M_2' , M_1' および M_0' に供給する。乗算器 M_3' , M_1' および M_0' の出力側を累積器ユニット(S_3' , A_3' , D_3')(S_1' , A_1' , D_1')および(S_0' , A_0' , D_0')に結合する。各累積器ユニット(S_i' , A_i' , D_i')はスイッチ S_i' 、加算器 A_i' および遅延セル D_i' を具える。スイッチ S_i' によって前の累積器ユニット(スイッチ S_3' に対:零値)の出力信号、または、遅延セル D_i' の出力信号を加算器 A_i' に供給する。加算器 A_i' によってスイッチ S_i' から受信した信号を乗算器 M_i' の出力に加算するとともにこの加算値を遅延セル D_i' に供給する。最後の遅延セル D_0' によって図2のフィルタ装置の出力信号O'を発生する。スイッチ S_i' は保持信号H'によって制御する。例えば4:1の圧縮比に対して保持信号H'はスイッチ S_i' を1サンプル周期 T_s に対し図示の状態に保持するとと

10

20

30

40

50

もに次の3つの連続サンプリング周期に対し図示しない状態に保持する。

本質的には、計算比は（圧縮：入力に対する）最高のサンプルレートで側部（入力または出力）に結合するとともにフィルタの帯域幅は（圧縮：出力に対する）最低のサンプルレートで側部に結合する必要がある。これは入力および出力の反転の正確な目的である。極めて高い圧縮比は前置フィルタ処理を行うことなく達成することができる。

図3は圧縮および拡張の双方に対して好適な本発明フィルタ装置を具える映像表示装置の一例を示す。基本的には、図3は圧縮および拡張の双方に対して好適な図1および2の組合せである。入力信号Iは図1の場合と同様に縦続接続の遅延ユニット（ S_0, D_0 ）．．．（ S_5, D_5 ）に供給する。遅延セル D_i の出力をセレクタ $SEL-0, \dots, SEL-5$ を経て乗算器 M_0, \dots, M_5 に供給する。乗算器 M_i は係数アレイから選択された、または関数発生器（図示せず）から得られた可変係数 C_0, \dots, C_5 で乗算を行う；各アレイには64個の係数を存在させるのが好適であり、この係数は状態信号Phによって選択する。乗算器 M_0, \dots, M_5 の出力は加算器 $A_1 \dots A_5$ によって加算してその結果を出力セレクタ $SEL-out$ の第1入力端子に供給する。

また、入力信号IをスケーラSCを経てセレクタ $SEL-out$ の第2入力端子にも供給する。さらに、乗算器 M_i の出力を図2の場合と同様に累積器ユニット（ S_i', A_i', D_i' ）にも供給する。遅延セル D_i の出力を出力セレクタ $SEL-out$ の第2入力端子に供給する。

入力信号Iを拡張する必要がある場合には、セレクタ $SEL-i$ によって遅延セル D_i の出力を図1の場合と同様に乗算器 M_i に通過させるとともに出力セレクタ $SEL-out$ によってその第1入力信号、即ち、加算器 A_5 の出力を選択する。入力信号Iを圧縮する必要がある場合には、セレクタ $SEL-i$ によってセレクタSCの出力を図2の場合と同様に乗算器 M_i に直接通過させるとともに出力セレクタ $SEL-out$ によってその第2入力信号、即ち、遅延セル D_0' の出力を選択する。

さらに、図3のフィルタ装置はモード信号（圧縮／拡張）Mおよび受信入力パラメータIPに基づくフィルタ係数 F_c を決める制御、初期化およびモード選択ユニットCTRLを具える。計算ユニットCALCによってズームファクタ、係数状態信号Phおよび制御ユニットCTRLから受信したデータからスイッチ S_i, S_i' の状態を決める保持信号Hを決めるようにする。また、計算ユニットCALCによって出力セレクタ $SEL-out$ の出力信号に基づくファクタ装置の出力信号を発生するクリップ兼ラウンド回路をも制御する。出力信号Oを表示ユニットDUデータ表示する。

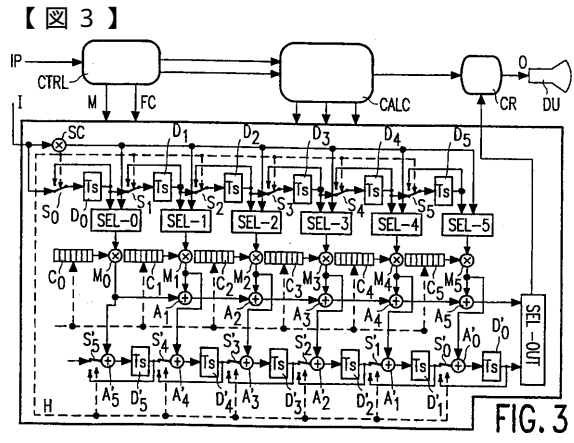
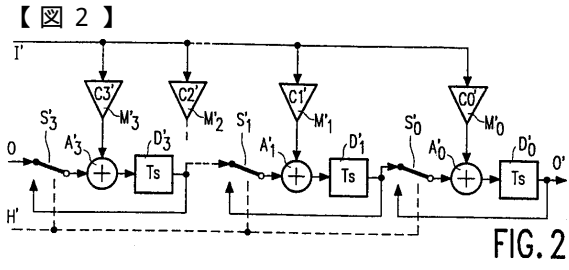
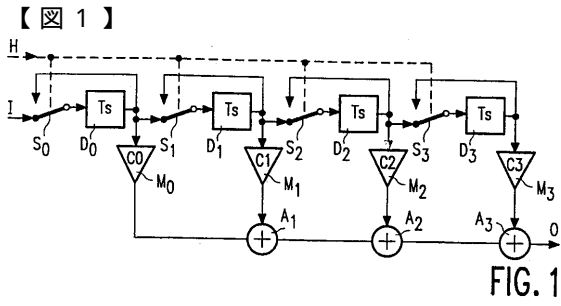
好適には、遅延セルの一組のみを、適宜のスイッチングによって遅延セル D_i および D_i' に対して用いる。

本発明は上述した例にのみ限定されるものではなく、要旨を変更しない範囲内で種々の変形や変更が可能である。遅延セルによって課せられた遅延が画像信号のライン周期に等しい場合には、垂直方向の圧縮または拡張を行うことができる。請求の範囲において、括弧ないに示す参照記号は請求の範囲を限定するものではない。本発明は数個の個別の素子を具えるハードウェアおよび好適にプログラムされたコンピュータによって実現することができる。

10

20

30



フロントページの続き

(72)発明者 ジャンセン ヨハネス ヘラルダス ウィルヘルミナ マリア
オランダ国 5 6 5 6 アーアー アインドーフェン プロフ ホルストラーン 6

審査官 田中 庸介

(56)参考文献 国際公開第94/022218(WO, A1)
特開平08-037444(JP, A)

(58)調査した分野(Int.Cl., DB名)

H03H 17/00 - 17/08

G06T 1/00 - 1/40

G06T 3/00 - 5/50

G06T 9/00 - 9/40