

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03L 7/099 (2006.01)

H03L 7/20 (2006.01)

H03B 5/12 (2006.01)



[12] 发明专利说明书

专利号 ZL 03818996.8

[45] 授权公告日 2009年8月19日

[11] 授权公告号 CN 100530973C

[22] 申请日 2003.8.11 [21] 申请号 03818996.8

[30] 优先权

[32] 2002.8.12 [33] CA [31] 2,395,891

[86] 国际申请 PCT/CA2003/001204 2003.8.11

[87] 国际公布 WO2004/015870 英 2004.2.19

[85] 进入国家阶段日期 2005.2.6

[73] 专利权人 克勒尔半导体有限公司

地址 加拿大安大略省

[72] 发明人 克里斯多佛·安德鲁·德弗里斯

拉尔夫·迪克森·梅森

[56] 参考文献

US5257294A 1993.10.26

US5821818A 1998.10.13

审查员 李晴晖

[74] 专利代理机构 隆天国际知识产权代理有限公司

代理人 张龙哺 郑特强

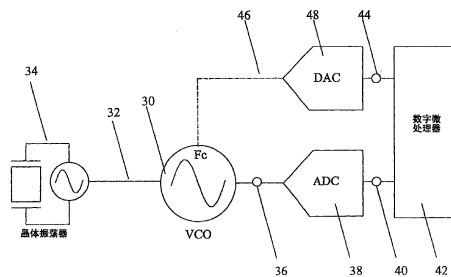
权利要求书 3 页 说明书 6 页 附图 4 页

[54] 发明名称

利用直接数字调谐注入锁定压控振荡器的方法和装置

[57] 摘要

本发明涉及电子领域，更特别地涉及压控振荡器(VCO)的调谐和注入锁定。提供一种改进的注入锁定电路，使得以较小的基准信号和由此较小的锁定带宽(LBW)注入锁定VCO。为了以较低功率基准信号来注入锁定VCO，本发明包括预调谐步骤以设置VCO频率，从而期望频率落在LBW中。利用不需要输入基准的直接数字调谐来实现VCO的调谐。利用低频时钟谐波作为基准信号，实现注入锁定。具体来说，通过二次采样和数字化VCO的输出信号、确定中心频率和调节VCO控制电压来实现调谐。



1. 一种用于数字预调谐和注入锁定压控振荡器 (VCO) 的方法, 用于输出具有预定期望输出频率的信号, 所述方法包括步骤:

(a) 将所述 VCO 数字预调谐于所述预定期望输出频率的锁定带宽 (LBW) 之内;

(b) 将具有所述预定期望输出频率的输入基准信号注入到所述经预调谐的 VCO 中; 以及

(c) 将所述经预调谐的 VCO 锁定于所述输入基准信号,

其中, 所述预调谐包括步骤:

(i) 数字化所述 VCO 的输出;

(ii) 确定所述 VCO 的所述输出的频率;

(iii) 调节所述 VCO 的输出的所述频率; 以及

(iv) 重复步骤 (i) 至 (iii), 直至所述 VCO 的输出频率位于所述锁定带宽 (LBW) 之内。

2. 如权利要求 1 所述的方法, 其中重复所述步骤 (i) 至 (iii), 直至所述 VCO 的输出频率接近所述预定期望输出频率, 由此使所述锁定带宽 (LBW) 充分变窄, 而允许所述输入基准信号以相关联的更低功率进行所述注入和锁定。

3. 如权利要求 1 或 2 所述的方法, 其中确定步骤还包括步骤: 利用微控制器计算与所述 VCO 相关联的中心频率 (f_c), 并确定所述计算出的中心频率 (f_c) 是否在所述锁定带宽 (LBW) 之内。

4. 如权利要求 3 所述的方法, 其中数字化步骤还包括步骤: 利用模-数转换器 (ADC) 二次采样所述 VCO 输出。

5. 如权利要求 4 所述的方法, 其中计算步骤还包括步骤: 利用所述微控制器对于所述二次采样的 VCO 输出进行快速傅立叶变换 (FFT)。

6. 如权利要求 5 所述的方法, 其中计算步骤还包括步骤: 从所述 VCO 输出中去除任何干扰。

7. 如权利要求 6 所述的方法, 其中调节步骤还包括步骤: 利用所述微控制器产生数字控制信号。

8. 如权利要求 7 所述的方法, 其中将所述数字控制信号转换为模拟信号, 并用于所述调节。

9. 如权利要求 3 所述的方法, 其中数字化步骤还包括步骤: 采样可变的中频 (IF)。

10. 如权利要求 1 或 2 所述的方法, 其中所述输入基准信号是低频晶体振荡器的预定第 N 次谐波。

11. 如权利要求 4 所述的方法, 其中计算步骤还包括步骤: 进行所述二次采样 VCO 输出的数字降频转换。

12. 如权利要求 11 所述的方法, 其中计算步骤还包括步骤: 测量所述二次采样 VCO 输出的每个采样之间的相移。

13. 一种用于数字预调谐和注入锁定压控振荡器 (VCO) 的电路, 用于输出具有预定期望输出频率的信号, 所述电路包括:

(a) 基准振荡器, 用于产生低频时钟谐波, 所述低频时钟谐波具有与所述预定期望输出频率相对应的第 N 次谐波;

(b) VCO, 电连接于所述基准振荡器, 用于在预调谐所述 VCO 之后通过所述基准振荡器的所述第 N 次谐波进行注入锁定; 以及

(c) 反馈电路, 电连接于所述 VCO, 用于将所述 VCO 从上电状态预调谐至位于所述预定期望输出频率的锁定带宽 (LBW) 之内的频率, 所述预调谐包括重复数字化所述 VCO 的输出、计算所述 VCO 的输出频率以及调节所述 VCO 的输出频率, 直至所述 VCO 的频率位于所述锁定带宽 (LBW) 之内。

14. 如权利要求 13 所述的电路, 其中: 重复所述预调谐中的所述调节, 直至所述 VCO 的所述频率接近所述预定期望输出频率, 由此使所述锁定带宽 (LBW) 充分变窄, 而允许基准输入信号的所述第 N 次谐波以相关联的更低功率进行所述注入锁定。

15. 如权利要求 13 或 14 所述的电路, 其中: 所述基准振荡器是低频晶体振荡器。

16. 如权利要求 13 或 14 所述的电路, 其中: 所述电路是无线收发器电路。

17. 如权利要求 13 或 14 所述的电路, 其中: 所述反馈电路包括模-数转换器 (ADC)、微控制器和数-模转换器 (DAC); 以及其中, 控制信号被

产生于所述微控制器中并且被发送到所述 VCO。

18. 如权利要求 17 所述的电路，其中：所述 VCO 是射频 (RF) VCO。

19. 如权利要求 18 所述的电路，其中：所述 RF VCO 还包括槽路。

20. 如权利要求 19 所述的电路，其中：所述槽路包括具有关联控制电压的至少两个可变电容器；以及其中，所述控制电压由所述 DAC 调节。

21. 如权利要求 19 所述的电路，其中：所述槽路包括具有关联控制电压的一组开关电容器组；以及其中，所述控制电压由所述 DAC 调节。

22. 如权利要求 20 所述的电路，其中：所述槽路电连接于具有与其相关联的负阻抗的第一对差分晶体管；以及其中，所述负阻抗用以抵消与所述槽路相关联的任何电损耗。

23. 如权利要求 22 所述的电路，其中：与所述第一对差分晶体管相组合的所述槽路形成振荡器。

24. 如权利要求 20 所述的电路，其中：所述槽路电连接于用于将所述基准输入信号转换为电流的第二对差分晶体管；以及其中，所述电流被注入到所述槽路中。

25. 如权利要求 24 所述的电路，其中：所述电流被添加到与所述槽路相关联的电流信号。

26. 如权利要求 13 或 14 所述的电路，其中：所述反馈电路包括模-数转换器 (ADC)、数字电路和数-模转换器 (DAC)；以及其中，控制信号被产生于所述数字电路中并且被发送到所述 VCO 以进行所述调节。

利用直接数字调谐注入锁定压控振荡器的方法和装置

版权通知

本专利文件的公开部分包含受版权保护的材料。该版权所有者不会反对任何人对该专利文件或专利公开的传真复制，如果它出现在专利和商标局专利文件或记录中，但是无论如何都保留所有版权。

技术领域

本发明涉及电子领域，特别地涉及压控振荡器（VCO）的调谐和注入锁定（injection locking）。

背景技术

如本领域技术人员应当理解的，振荡器是用于产生信号的电子器件。在计算机、音频设备（特别是音乐合成器）、无线接收器和发射器中可发现振荡器。存在许多类型的振荡器器件，但是它们都按照相同的基本原理来运作：振荡器总是采用灵敏放大器，该放大器的输出被协调（in phase）反馈至输入。由此，该信号再生并且保持本身。这就是公知的正反馈。

本领域技术人员同样应当理解，一些振荡器采用电感器、电阻器和/或电容器的组合以产生它们的工作频率，比如电阻器-电容器（RC）和电感器-电容器（LC）振荡器。但是，最佳的稳定性（频率恒定性）在使用石英晶体的振荡器中获得。当直流电流被作用于这样的晶体中时，它在某一频率下振动，该频率取决于它的厚度，还取决于它从原始天然矿石被切割时的方式。

压控振荡器（VCO）是一种在与外部作用电压成比例的频率下产生振荡信号的电路。在锁相回路（PLL）中经常发现 VCO，其用于在其他元件之中使得振荡频率与外部基准同步，或者与晶体基准的更高倍数或微分（derivative）同步。在第一种情形（称为时钟还原）中，其目的是为了重建与曾被用来产生数据流的时钟信号同步的时钟信号。在第二种情形中，其目的是为了产生更高频率的信号，该信号具有低频率基准的相位噪声属性。

VCO 的相位噪声通常很差，不满足许多应用的需要。在其标称频率和漂移方面，也是不可预知的。另一方面，该晶体更为精确，具有更佳相位噪声。为了利用较低频率的晶体振荡器作为基准来产生高射频（RF），可使用 PLL。

图 1 描绘了包含具有 VCO 电路的 PLL 的频率调谐电路框图。该电路包括：振荡器 20 或外部基准时钟、相位检测器 22、低通滤波器 24、增益级 26、VCO28 和除法器 29，它们构成环路。相位检测器是通常具有输出电压的电路，该输出电压具有平均值，该平均值与来自振荡器 20 的输入信号和 VCO28 的输出之间的相位差成比例。低通滤波器 24 被用来从相位检测器 22 的输出中提取该平均值。然后该平均值被放大，用来驱动 VCO28。除法器 29 将高频 V_{osc} 转变为低频 V'_{osc} 。该环路的负反馈造成 VCO28 的输出与来自振荡器 20 的输入信号一起被同步或锁定。在该锁定状态下，输入信号的任何轻微变化首先表现为输入信号和 VCO 频率之间相位变化。然后，该相移用作误差信号，使 VCO 频率变得与输入信号相匹配。换句话说，相位检测器 22 的目的是产生一项输出，其表示 VCO28 中产生的频率与输入信号的频率相差多大。比较这些频率和产生与它们的差成比例的误差信号，使得 VCO 频率移位和变为与输入信号相同的频率。

取代 PLL 的是注入锁相，其无需设计高频相位检测器或除法器电路。注入锁相的过程是振荡器的基本属性，因为能够利用在每种情形下观察到的相同定性行为，在各种振荡器类型中对其进行观察。当周期信号被注入到具有自由运行频率 f_0 的振荡器（例如 VCO）中时，通过将其与状态振荡信号相加，该振荡器将在 $f_0 \pm LBW/2$ 上锁定于和跟踪所注入的信号频率，其中 LBW 是锁定带宽。在该锁定范围之内，该过程可被建模为真正的第一阶 PLL，这意味着该环路是无条件稳定的，并且该输出的相位噪声在较宽带宽上跟踪所注入的时钟的相位噪声。此外，对于更大的注入幅度，锁定带宽（LBW）会增加。例如，为了适应过程和环境变化，典型的射频（RF）应用需要大于信号带宽的 25-50MHz 的 LBW。然而，获得该 LBW 通常需要大的注入信号功率，这在特定应用比如集成（相对于分离而言）电路中是不合需要的。此外，在数字（相对于模拟而言）信号处理的固有优点之下，利用数字电路确定 VCO 振荡频率的能力将是有利的。特别地，在集成电路环境中，用以消除脱离芯片（off-chip）的组件和减少总体芯片面积的能力是需要的。

发明内容

为了克服现有技术的缺陷，提供一种改进的注入锁定电路，其允许以更小 LBW 和相关联的更低信号功率进行 VCO 注入锁定。通过确保自由运行的振荡器频率与注入谐波 (harmonic) 相接近，独立于过程和环境变化，所需 LBW 被大为减少。结果，注入功率和关联功率耗散也被降低。此外，数字电路的信号处理能力被用来确定 VCO 的振荡频率，而无需扩充的附加电路。

为了以更小的基准信号和由此更小的 LBW 进行 VCO 注入锁定，本发明包括预调谐算法以设置 VCO 频率，从而期望频率落在期望 LBW 中。VCO 的调谐是利用不需要输入基准的直接数字调谐来实现的。注入锁相是利用低频时钟谐波作为基准信号来实现。VCO 的输出信号被二次采样 (sub-sample) 和数字化，确定中心频率，调节 VCO 控制电压。VCO 输出可被进一步二次采样和数字调谐，从而它落在基准信号的 LBW 之内。

按照本发明的一方案，提供一种数字预调谐和注入锁定压控振荡器 (VCO) 的方法，用于输出具有预定期望输出频率的信号，所述方法包括步骤：将 VCO 数字预调谐到所述预定期望输出频率的锁定带宽 (LBW) 之内；将具有所述预定期望输出频率的输入基准信号注入到所述经预调谐的 VCO 中；以及将所述经预调谐的 VCO 锁定于所述输入基准信号，其中，所述预调谐包括步骤：数字化 VCO 的输出；确定 VCO 的输出频率；调节 VCO 的输出频率；以及重复数字化、确定和调节步骤，直至所述 VCO 的输出频率位于所述锁定带宽 (LBW) 之内。

按照本发明的第二方案，一种用于数字预调谐和注入锁定压控振荡器 (VCO) 的电路，用于输出具有预定期望输出频率的信号，所述电路包括：基准振荡器，用于产生低频时钟谐波，所述低频时钟谐波具有与所述预定期望输出频率相对应的第 N 次谐波；VCO，电连接于所述基准振荡器，用于在预调谐所述 VCO 之后通过所述基准振荡器的所述第 N 次谐波进行注入锁定；以及反馈电路，电连接于所述 VCO，用于将所述 VCO 从上电状态预调谐至位于所述预定期望输出频率的锁定带宽 (LBW) 之内的频率，所述预调谐包括重复数字化所述 VCO 的输出、计算所述 VCO 的输出频率以及调节所述 VCO 的输出频率，直至所述 VCO 的频率位于所述锁定带宽 (LBW) 之内。

优选地，该反馈电路包括模-数转换器（ADC）、微控制器和数-模转换器（DAC），其中控制信号被产生于微控制器中和被注入到 VCO 中。

本发明的优点现在是很明显的。以改进的锁定范围提供一种将注入锁定与直接数字调谐相结合的低功率振荡器。

附图说明

参照下述附图，通过考虑如下具体描述，将获得对本发明的更好理解，其中：

图 1 描绘了按照现有技术包含具有 VCO 电路的 PLL 的振荡器电路框图；

图 2 描绘了按照本发明的 VCO 调谐和注入锁定系统的框图；

图 3 描绘了按照本发明的具有注入输入端口的实例 VCO 电路；以及

图 4 描绘了按照本发明的调谐和注入锁定过程的流程图。

具体实施方式

本发明可被具体化为许多不同形式，并且不应被解释为限定于这里所述的实施例；而是提供这些实施例，从而该公开将是全面和完整的，对于本领域技术人员，将完全表达本发明的范围。附图和如下描述参照了优选实施例，但是并不限于此。

本发明源于实现了将数字电路的信号处理能力（比如无线收发器电路中所广泛采用的）用于确定 VCO 的振荡频率，而无需扩充的附加电路。

如图 2 所示，VCO30 的调谐被实现于数字域中，包含三个主要组件：模-数转换器（ADC）38、数字微控制器 42 和数-模转换器（DAC）。从一开始，通常从基准晶体振荡器 34 输入到 VCO30 的基准信号 32 被关闭。通过首先由 ADC38 对 VCO 输出 36 二次采样，来进行预调谐。然后，利用数字微控制器 42 在数字域中处理二次采样信号 40，其中确定 VCO30 的中心频率(f_c)。如本领域技术人员所理解的，多种方法可用于确定 f_c 。例如，可通过进行采样数据的快速傅立叶变换（FFT）、去除窄带期望信号和任何其他干扰信号、平滑该放大的噪声（如有必要）、以及找到合成频率响应的峰值，来确定 f_c 。更有效的方式是将 FFT 替换为数字下变频（down-conversion）级。测量从一个采样到下一采样之间的最终相移，以计算 VCO30 的频率 f_c 。一旦确定 VCO

频率，通过产生数字控制信号 44 来调节它，可利用 DAC48 将这些数字控制信号转换成模拟信号 46。含有 ADC38、微处理器 42 和 DAC48 的这种反馈处理被连续重复，直至达到期望 VCO 频率为止。

通过预调谐 VCO30 使其振荡频率 f_c 接近于期望频率，极大减少了所需 LBW。LBW 的减少降低了基准信号 32 的所需功率。这允许将具有更高谐波的更低频基准信号用作基准信号。在优选实施例中，低频晶体振荡器被用来注入锁定具有第 N 次谐波的 RF VCO，其中 N 是 VCO 频率除以基本晶体频率之商。

一旦 VCO30 被调谐于 LBW 之内，对 VCO30 的输入被开启，使得基准信号 32 被注入到 VCO30 中。在优选实施例中，基准信号 32 采取晶体振荡器 34 的形式，该晶体振荡器的高频谐波在 VCO 的期望振荡频率下包含一个这样的谐波。VCO 被调谐为足够接近该期望振荡频率，以允许注入锁定。一旦作用基准信号，VCO 保持锁定于晶体振荡器的谐波。

图 3 描绘了在 VCO30 的优选实施例中使用的采样电路图。VCO 的槽路 (tank circuit) 由电感器 58 和可变电容器 50 组成。如本领域技术人员所理解的，槽路是由电感器、电容器和可选电阻器组成的并联谐振电路。由于电容器和电感器都储存能量，所以一般称为槽路。还可理解，可变电容器 50 可被替换为一组开关 (switched) 电容器组 (bank)。

回到图 3，可变电容器 50 具有通过数-模转换器 48 来调节的控制电压 52。槽路中的损耗被晶体管 54 的差分对所产生的负阻抗抵消。这为振荡创建了条件。晶体管 56 的输入差分对将输入基准信号转换为电流。该电流被注入到 VCO30 的槽路 (即添加到振荡器槽路的电流信号上)。

图 4 是调谐和注入过程在操作中的流程图。当 VCO 被初始启动时(100)，VCO 振荡 (110)，其输出是二次采样 (120)。在数字域中确定振荡频率 f_c (130)。接着进行测试 (140)，以查看 f_c 是否在预定 LBW 范围之内。如果 f_c 是正确的，则调谐周期完成，对 VCO 的输入被开启 (150)，VCO 被注入锁定于基准信号 (160)。如果 f_c 不正确，则调节控制信号 (170)，重复该调谐过程。

优选实施例的如上描述利用 VCO 信号的直接数字化。如本领域技术人员所理解的，VCO 输出的二次采样是用于数字化窄带高频信号的有效方法，

但是数字化的步骤也可通过混合降频到中频（IF）、然后通过采样或二次采样利用 ADC 进行数字化来实现。该替代实施例也包含于本发明的范围之内。

此外，优选实施例使用数字电路来确定 VCO 的振荡频率。本发明不限于该实施例。也可理解为，其他电路也能够利用模拟电路来确定 VCO 振荡频率。该模拟电路也可被用来调节 VCO 频率，直至它落在期望信号的 LBW 之内、然后注入锁定被开启为止。

最后，优选实施例使用一种用于在数字域之内处理二次采样 VCO 输出信号的控制单元。如本领域技术人员可理解，微控制器通常被嵌入到一些其他装置（例如无线收发器）中，一般包括：（a）中央处理单元（CPU），执行软件程序；（b）随机存取存储器（RAM）；（c）可擦除可编程只读存储器（EPROM）；（d）串行和并行 I/O；（e）定时器；以及（f）中断控制器。在本发明中，该处理可通过利用纯数字电路来等效实现，该纯数字电路被设计用来进行与关联于图 2 所述的功能（例如，进行 FFT）。

如本领域技术人员所理解的，本发明涉及一种并入直接数字调谐的注入锁定电路。这里所述的电路能够以分离或集成电路形式来制造，并且可结合其他组件来使用，以进行（例如）无线收发器中的指定模拟或数字功能。阅读者还可理解，本领域技术人员可设计多种其他的实施方式，这里请求保护的本发明旨在囊括所有这样的可选实施方式、替换及其等效。电子电路设计领域的技术人员能够将本发明容易地应用到给定应用的合适实施中。例如，可使用其他类型的 VCO 或调谐算法。

理解本发明的人士现在可构想上述内容的替代结构和实施例或变化，所有这些替代结构、实施例或变化都落入所附权利要求书中限定的本发明范围之内。

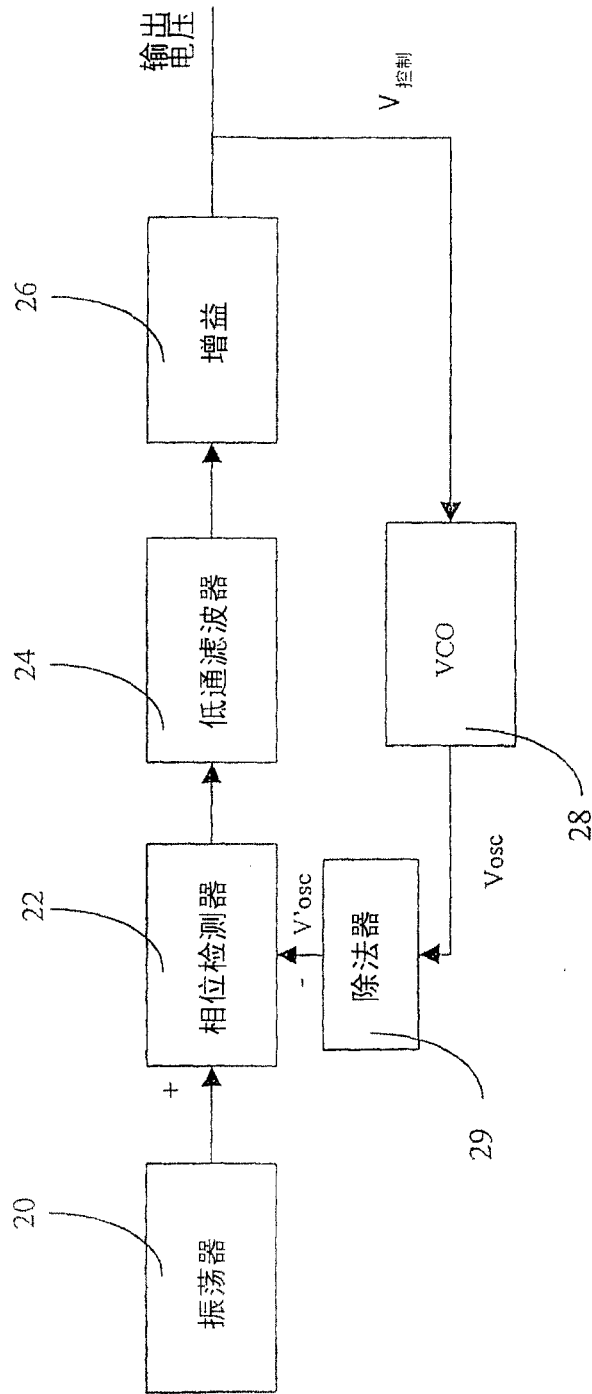


图 1

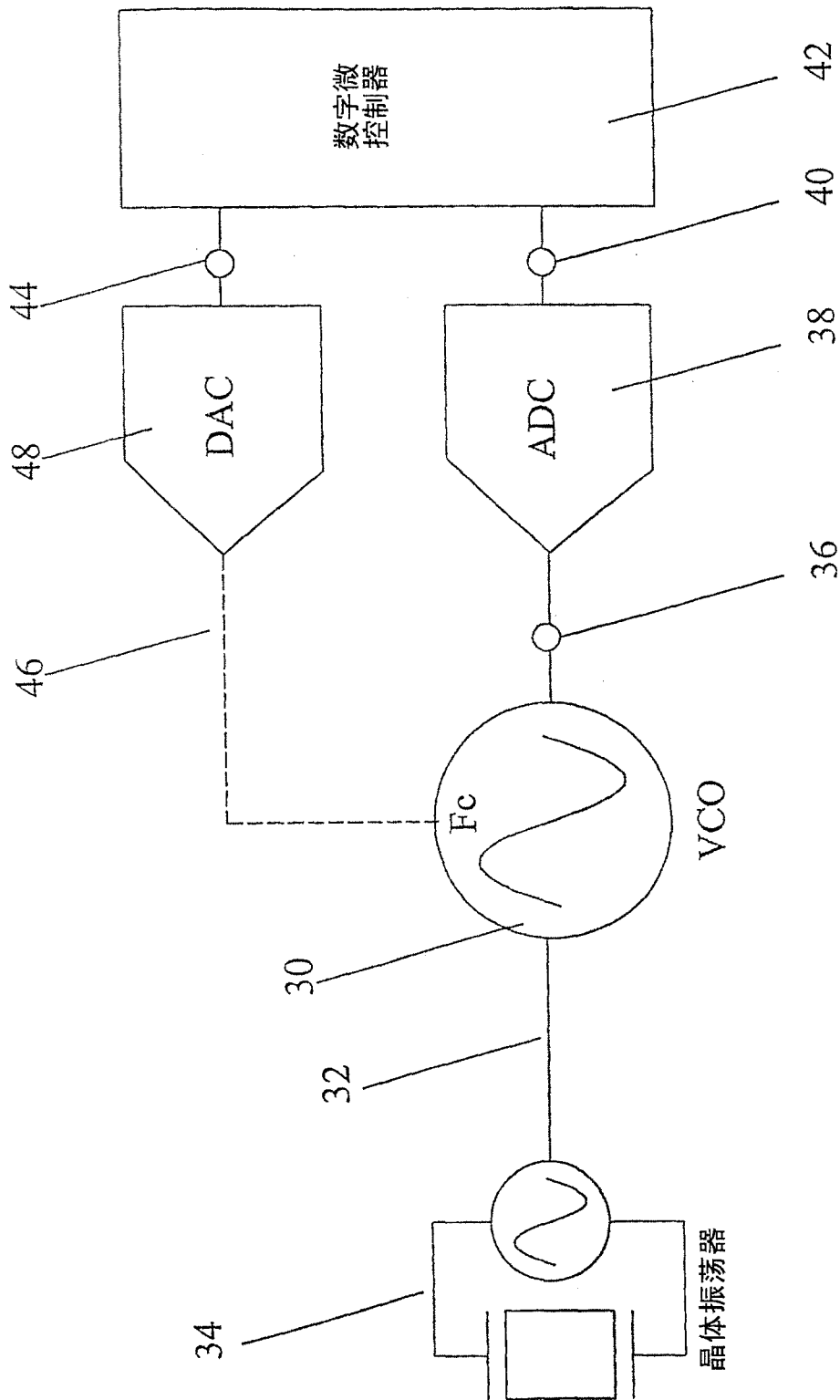


图 2

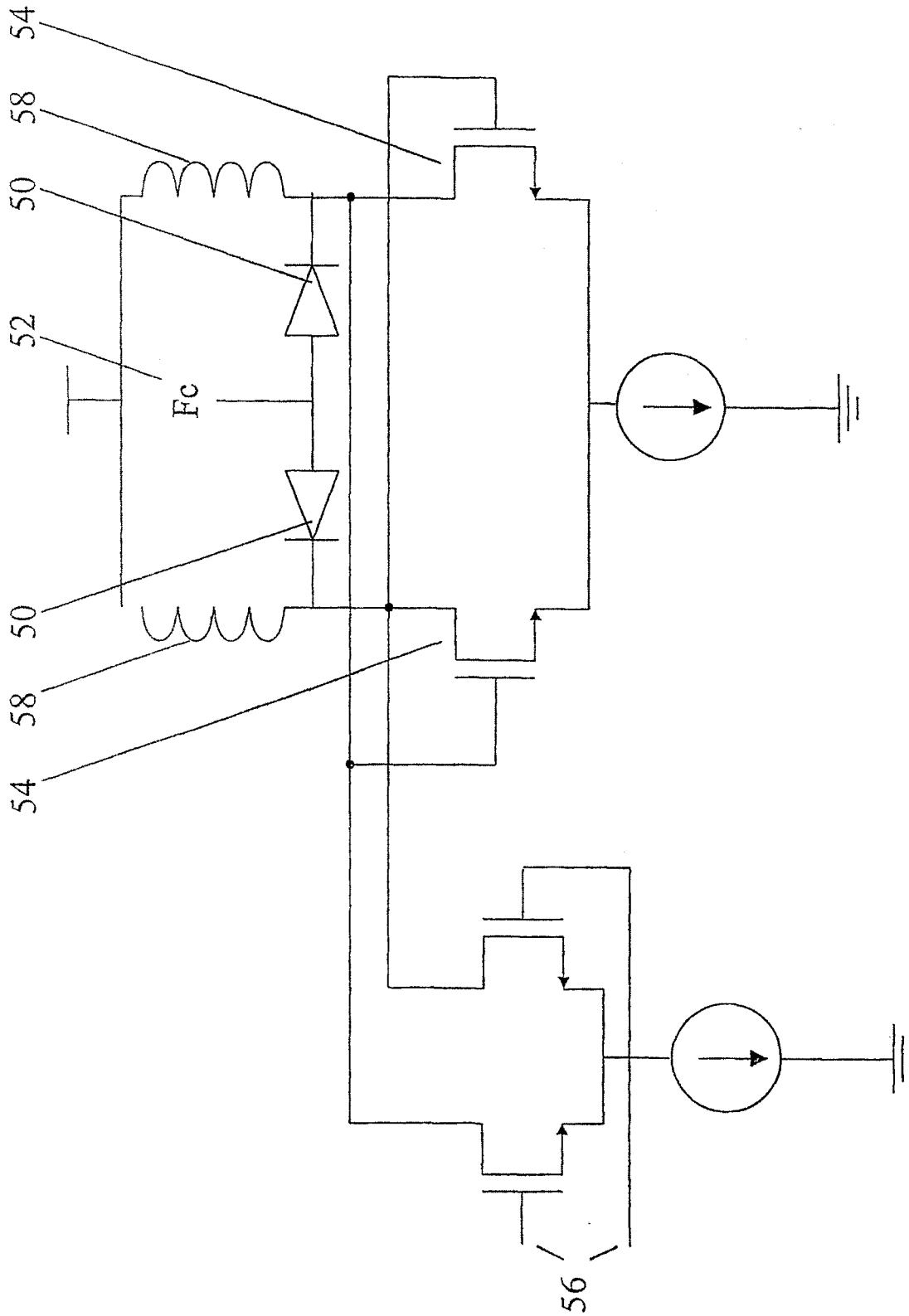


图 3

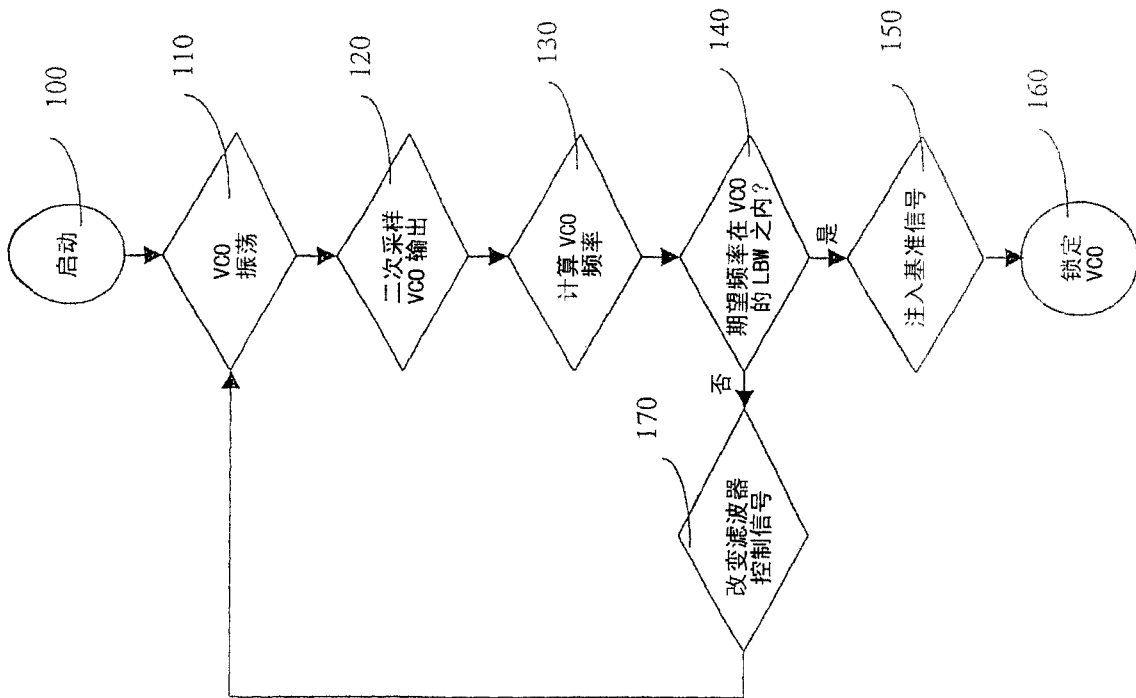


图 4