

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年8月31日(31.08.2017)



(10) 国際公開番号

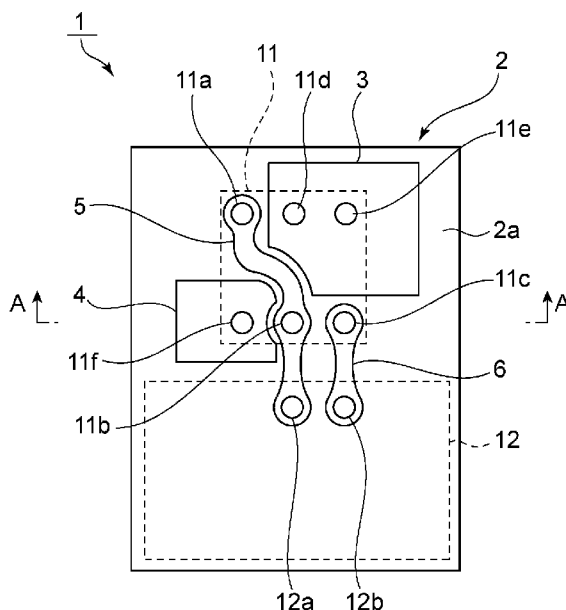
WO 2017/145473 A1

- (51) 国際特許分類:
H03H 9/25 (2006.01) H01L 25/16 (2006.01)
H01L 23/12 (2006.01)
- (21) 国際出願番号: PCT/JP2016/085137
- (22) 国際出願日: 2016年11月28日(28.11.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-031112 2016年2月22日(22.02.2016) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 道上 彰(MICHIGAMI, Akira); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 宮▲崎▼・目次特許事務所(MIYAZAKI & METSUGI); 〒5400028 大阪府大阪市中央区常盤町1丁目3番8号 中央大通F Nビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: MODULE DEVICE

(54) 発明の名称: モジュール装置

図1



(57) Abstract: To provide a module device whereby a degree of freedom in disposing a signal wiring line in a mounting region can be improved, and size reduction can be achieved. On an upper surface 2a, i.e., one main surface of a module substrate 2, a plurality of electrode lands 3, 4, and signal wiring lines 5, 6 are provided. On the module substrate 2, a filter chip 11 is mounted. The filter chip 11 has a plurality of bumps 11a-11f. The bumps 11a-11f have: first bumps 11a, 11c connected to a signal potential; second bumps 11d, 11e, 11f connected to a ground potential; and a third bump 11b not electrically connected to a functional electrode section 14. In a mounting region, the third bump 11b, i.e., a floating bump, is electrically connected to the signal wiring line 5.

(57) 要約: 実装領域内の信号配線の配置の自由度を高めることができ、小型化を図ることができるモジュール装置を提供する。モジュール基板2の一方主面である上面2a上に、複数の電極ランド3、4及び信号配線5、6が設けられている。モジュール基板2上に、フィルタチップ11が実装されている。フィルタチップ11は、複数のバンプ11a~11fを有する。複数のバンプ11a~11fは、信号電位に接続さ

れる第1のバンプ11a、11cと、グラウンド電位に接続される第2のバンプ11d、11e、11fと、機能電極部14に電氣的に接続されていない第3のバンプ11bとを有する。実装領域内において浮きバンプである第3のバンプ11bが、信号配線5に電氣的に接続されている。

WO 2017/145473 A1

明 細 書

発明の名称 : モジュール装置

技術分野

[0001] 本発明は、モジュール基板上にフィルタチップが実装されているモジュール装置に関する。

背景技術

[0002] 従来、モジュール基板上に、1以上の電子部品チップを搭載してなるモジュール装置が種々提案されている。下記の特許文献1では、弾性表面波チップを、モジュール基板としての回路基板上に実装した構造が記載されている。この弾性表面波チップは、IDT電極と電氣的に接続されていない柱状導体を有する。この柱状導体がモジュール基板側に露出している。すなわち、電氣的に浮いた状態の柱状導体が、弾性表面波チップの回路基板に対向している側において露出している。そして、この柱状導体が、回路基板上のグラウンドパッドと半田などにより接合されている。それによって、弾性表面波チップの回路基板への接合強度が高められている。

先行技術文献

特許文献

[0003] 特許文献1：特開2011-49991号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1では、IDT電極と電氣的に接続されていない柱状導体は、回路基板上のグラウンドパッドに接合される必要がある。そのため、モジュール基板において、弾性表面波チップの実装領域内における信号配線の配置に制約があった。よって、モジュール装置の小型化を十分に図ることができなかった。

[0005] 本発明の目的は、モジュール基板上の実装領域内における信号配線の配置の自由度が高められており、小型化を進めることができる、モジュール装置

を提供することである。

課題を解決するための手段

- [0006] 本発明に係るモジュール装置は、一方主面上に設けられた電極ランドと、信号配線とを有するモジュール基板と、前記モジュール基板上に実装されているフィルタチップと、を備え、前記フィルタチップが前記モジュール基板の前記一方主面に対向している主面を有するチップ基板と、前記チップ基板に設けられており、機能電極部と、複数のバンプとを有し、前記複数のバンプは、信号電位に接続される第1のバンプと、グラウンド電位に接続される第2のバンプと、前記機能電極部に電氣的に接続されていない第3のバンプとを有し、前記フィルタチップの前記第1～第3のバンプが前記モジュール基板に接合されており、前記第3のバンプは、前記フィルタチップを前記モジュール基板の前記一方主面に投影した実装領域内において、前記モジュール基板の前記一方主面に設けられた前記電極ランド及び前記信号配線のうち、前記信号配線に電氣的に接続されている。
- [0007] 本発明に係るモジュール装置のある特定の局面では、前記フィルタチップが、弾性波フィルタチップであり、前記チップ基板が圧電基板である。
- [0008] 本発明に係るモジュール装置の他の特定の局面では、前記第1のバンプ間、前記第2のバンプ間、または前記第1のバンプと前記第2のバンプとの間に、前記第3のバンプが配置されている。この場合には、モジュール装置の小型化をより一層進めることができる。
- [0009] 本発明に係るモジュール装置のさらに他の特定の局面では、前記第3のバンプと接合されているチップ側電極ランドが、前記チップ基板の前記主面に設けられている。
- [0010] 本発明に係るモジュール装置のさらに他の特定の局面では、前記第3のバンプに接合されているチップ側電極ランドが、前記チップ基板の前記主面上に、他の材料層を介して積層されている。
- [0011] 本発明に係るモジュール装置のさらに他の特定の局面では、前記他の材料層が、前記チップ基板の誘電率よりも低い誘電率を有する誘電体からなる。

この場合には、モジュール装置の電気的特性の劣化がより一層生じ難い。

[0012] 本発明に係るモジュール装置のさらに他の特定の局面では、前記信号配線が前記第1の bumps に電氣的に接続されており、かつ前記実装領域外に延ばされている。

[0013] 本発明に係るモジュール装置の別の特定の局面では、前記モジュール基板の前記一方主面上に実装されており、前記フィルタチップとは異なる他の電子部品チップをさらに備え、前記信号配線が前記他の電子部品チップに電氣的に接続されている。

[0014] 本発明に係るモジュール装置のさらに他の特定の局面では、前記モジュール基板の前記一方主面上に搭載されており、前記フィルタチップとは異なる第1及び第2の電子部品チップをさらに備え、前記第1及び第2の電子部品チップが前記信号配線により電氣的に接続されている。この場合には、モジュール装置のより一層の小型化を図ることができる。

[0015] 本発明に係るモジュール装置の別の特定の局面では、前記実装領域が矩形の形状を有し、前記信号配線が該矩形の異なる辺を横切って、前記実装領域外に延ばされている。この場合には、モジュール装置のさらなる小型化を図ることができる。

[0016] 本発明に係るモジュール装置のさらに他の特定の局面では、前記弾性波フィルタチップが、前記機能電極部として IDT 電極を有し、前記弾性波フィルタチップが、前記圧電基板上に、前記 IDT 電極を囲むように設けられた支持層と、前記支持層の対向部を封止するように設けられたカバー部材とを有し、前記カバー部材側が、前記モジュール基板の前記一方主面に対向するように、前記弾性波フィルタチップが、前記モジュール基板の前記一方主面に実装されている。

発明の効果

[0017] 本発明に係るモジュール装置によれば、モジュール基板上における、フィルタチップが搭載されている実装領域において、信号配線の配置の自由度を高めることができる。従って、モジュール装置の小型化を図ることが可能と

なる。

図面の簡単な説明

[0018] [図1]図1は、本発明の第1の実施形態に係るモジュール装置の略図的平面図である。

[図2]図2は、図1のA-A線に沿う部分に相当する、本発明の第1の実施形態のモジュール装置の断面図である。

[図3]図3は、本発明の第1の実施形態のモジュール装置におけるフィルタチップの第1の主面上の電極構造を示す底面図である。

[図4]図4は、本発明の第2の実施形態に係るモジュール装置を説明するための略図的平面図である。

[図5]図5は、本発明の第3の実施形態において、モジュール基板に搭載されるフィルタチップの要部を示す正面断面図である。

[図6]図6は、本発明の第3の実施形態及び誘電体層が設けられていないモジュール装置のフィルタ特性を示す図である。

発明を実施するための形態

[0019] 以下、図面を参照しつつ、本発明の具体的な実施形態を説明することにより、本発明を明らかにする。

[0020] なお、本明細書に記載の各実施形態は、例示的なものであり、異なる実施形態間において、構成の部分的な置換または組み合わせが可能であることを指摘しておく。

[0021] 図1は、本発明の第1の実施形態に係るモジュール装置の略図的平面図である。

[0022] モジュール装置1は、モジュール基板2を有する。モジュール基板2は、一方主面としての上面2aを有する。上面2a上にグラウンド電位に接続される複数の電極ランド3、4が設けられている。上面2a上においては、信号配線5、6も設けられている。

[0023] モジュール基板2は、適宜の絶縁性材料や半導体材料からなる。電極ランド3、4及び信号配線5、6は、金属膜からなる。金属膜は、複数の金属膜

を積層した積層金属膜であってもよい。

[0024] モジュール基板 2 上には、フィルタチップ 1 1 が搭載される。図 1 では、フィルタチップ 1 1 が搭載されている実装領域を破線で示す。

[0025] なお、実装領域とは、フィルタチップ 1 1 をモジュール基板 2 の上面 2 a に投影した領域をいうものとする。モジュール基板 2 上には、フィルタチップ 1 1 とは別の電子部品チップ 1 2 も搭載されている。電子部品チップ 1 2 についても、搭載されている部分を破線で略図的に示すこととする。

[0026] 本実施形態では、フィルタチップ 1 1 は、弾性波フィルタチップである。弾性波フィルタチップは、図 1 に円で示す複数のバンプ 1 1 a ~ 1 1 f を有する。バンプ 1 1 a ~ 1 1 f が、モジュール基板 2 の上面 2 a 上の電極ランド 3, 4、または信号配線 5, 6 に接合されている。バンプ 1 1 a, 1 1 c が、本発明における第 1 のバンプであり、バンプ 1 1 d, 1 1 e, 1 1 f が、グラウンド電位に接続される第 2 のバンプであり、バンプ 1 1 b が、後述する浮きバンプとなる第 3 のバンプとなる。これを、図 2 を参照してより具体的に説明する。図 2 は、図 1 の A - A 線に相当する部分のモジュール装置 1 の断面図である。

[0027] 図 2 では、前述した複数のバンプ 1 1 a ~ 1 1 f のうち、バンプ 1 1 b, 1 1 c, 1 1 f が設けられている部分の断面が示されている。バンプ 1 1 f が電極ランド 4 に接合されている。バンプ 1 1 b が、信号配線 5 に接続されている。バンプ 1 1 c が信号配線 6 に接合されている。

[0028] フィルタチップ 1 1 は、チップ基板としての圧電基板 1 3 を有する。圧電基板 1 3 は、 LiTaO_3 や LiNbO_3 などの圧電単結晶からなる。圧電単結晶に代えて、圧電セラミックスが用いられてもよい。

[0029] 圧電基板 1 3 のモジュール基板 2 と対向している側の主面 1 3 a 上に設けられている電極構造を図 3 に底面図で示す。主面 1 3 a 上には、機能電極部 1 4 が設けられている。機能電極部 1 4 は、本実施形態では、複数の I D T 電極を有し、帯域通過型の弾性表面波フィルタを構成している。もっとも、本発明において、機能電極部 1 4 の電極構造は特に限定されず、フィルタ回

路を構成する適宜の電極構造を用いることができる。

[0030] 機能電極部 14 に、引き出し電極 16 a, 16 c ~ 16 f の一端が接続されている。引き出し電極 16 a, 16 c ~ 16 f の他端は、チップ側電極ランド 17 a, 17 c ~ 17 f に接続されている。チップ側電極ランド 17 a, 17 c ~ 17 f に、前述したバンプ 11 a, 11 c ~ 11 f が接合されている。ここで、バンプ 11 a, 11 c は、信号配線 5 又は 6 に電氣的に接続されている第 1 のバンプである。この第 1 のバンプ 11 a, 11 c は、チップ側電極ランド 17 a, 17 c を介して、機能電極部 14 に接続されている。

[0031] 他方、第 2 のバンプ 11 d, 11 e, 11 f は、機能電極部 14 のグラウンド電位に上述した引き出し電極 16 d, 16 e, 16 f 及びチップ側電極ランド 17 d, 17 e, 17 f を介して接続されている。

[0032] これに対して、チップ側電極ランド 17 b は、機能電極部 14 に電氣的に接続されていない。第 3 のバンプ 11 b は、チップ側電極ランド 17 b 上に設けられている。従って、第 3 のバンプ 11 b は、機能電極部 14 に電氣的に接続されていない、いわゆる浮きバンプである。ここで、浮きバンプとは、フィルタチップ 11 において、信号電位やグラウンド電位に電氣的に接続されておらず、電氣的に浮いた状態にあるバンプをいうものとする。第 3 のバンプ 11 b は、図 1 及び図 2 に示したように、上述した実装領域内において、信号配線 5 に接合されている。

[0033] 図 2 に戻り、チップ側電極ランド 17 b, 17 c, 17 f が設けられている部分においては、圧電基板 13 の主面 13 a 上に、絶縁性材料からなる支持層 18 が設けられている。この支持層 18 を貫通するように貫通孔が設けられている。支持層 18 は、合成樹脂や無機絶縁性材料からなる。

[0034] 上記支持層 18 の先端側には、カバー部材 20 が設けられている。カバー部材 20 は、合成樹脂や、無機絶縁性材料からなる。上記カバー部材 20 と、支持層 18 とに囲まれた部分が、中空部分とされ、封止されている。この中空部分内に、前述した機能電極部 14 が位置している。

- [0035] 他方、図2に示すように、支持層18及びカバー部材20を貫通するように貫通孔が設けられている。この貫通孔内に、アンダーバンプメタル層19が設けられている。アンダーバンプメタル層19は、チップ側電極ランド17b, 17c, 17f上に設けられている。アンダーバンプメタル層19は、金属もしくは合金からなる。
- [0036] アンダーバンプメタル層19上に、前述した第3のバンプ11b, 第1のバンプ11c及び第2のバンプ11fが設けられている。
- [0037] フィルタチップ11は、上述したように、圧電基板13と、支持層18と、カバー部材20とを有する、いわゆるWLP型のパッケージ構造を有する。そして、バンプ11a~11fを用いて、フェイスダウン方式で、フィルタチップ11はモジュール基板2上に実装されている。
- [0038] もっとも、本発明において、フィルタチップは、WLP構造を有するものに限らない。CSP構造などの適宜のパッケージ構造を有するフィルタチップを用いることができる。
- [0039] 本実施形態の特徴は、上記浮きバンプである第3のバンプ11bが、実装領域内において信号配線5に接合されていることにある。これを、図1を参照してより詳細に説明する。
- [0040] 信号配線5は、フィルタチップ11と、電子部品チップ12とを電氣的に接続するように、モジュール基板2の上面2a上に設けられている。信号配線5は、信号電流が流れる配線である。
- [0041] 第1のバンプ11aは、機能電極部14に電氣的に接続されており、信号が、第1のバンプ11aから信号配線5に流れ、電子部品チップ12に接続されているバンプ12aに至る。
- [0042] 他方、浮きバンプである第3のバンプ11bは、機能電極部14及びグラウンド電位に接続されていない。しかしながら、浮きバンプである第3のバンプ11bもまた、信号配線5に接合されている。すなわち、フィルタチップ11をモジュール基板2の上面2aに投影した矩形の実装領域内において、浮きバンプである第3のバンプ11bが信号配線5に接合されている。

- [0043] 本実施形態では、この浮きバンプである第3のバンプ11bが、第2のバンプ11fと第1のバンプ11cとの間に挟まれた位置に設けられている。従って、信号配線5は、この矩形の実装領域内において、第1のバンプ11aに接合されている側から、第2のバンプ11fと第1のバンプ11cとの間を通り、電子部品チップ12側に延ばされている。
- [0044] 従来、浮きバンプはグラウンド電位に接続される電極ランドに接合されているのが普通であった。そのため、図1の第3のバンプ11bを電極ランド4や電極ランド3の延長部分に接合することが考えられる。しかしながら、そのような構成では、信号配線5を上記実装領域内において引き回すことが困難となる。例えば、信号配線5を、実装領域外において引き回さねばならなかった。そのため、小型化が困難であった。
- [0045] これに対して、モジュール装置1では、実装領域内において信号配線5に上記浮きバンプである第3のバンプ11bを接合するように、信号配線5を配置することができる。従って、上記実装領域内における信号配線5の配置の自由度が高められ、小型化を効果的に図ることが可能とされている。
- [0046] 加えて、上記浮きバンプである第3のバンプ11bは、信号配線5にも接合されているため、本実施形態においては、多数のバンプ11a～11fにより、フィルタチップ11のモジュール基板2に対する接合強度も十分に高められている。
- [0047] 図4は、本発明の第2の実施形態に係るモジュール装置の略図的平面図である。
- [0048] モジュール装置31では、モジュール基板2の上面2a上に、第1の実施形態と同様に、フィルタチップ11が搭載される。フィルタチップ11は、第1の実施形態で用いたフィルタチップ11と同様であり、第1のバンプ11a、11c、第2のバンプ11d、11e、11f及び第3のバンプ11bを有する。モジュール装置31では、フィルタチップ11以外に、複数の電子部品チップ32、33がモジュール基板2の上面2a上に実装されている。電子部品チップ32は、信号電位に接続されるバンプ32aを有する。

電子部品チップ３３は、信号電位に接続されるバンプ３３ａを有する。

[0049] モジュール基板２の上面２ａ上には、グラウンド電位に接続される電極ランド３、４と、信号電位に接続される信号配線３４～３６とが設けられている。このうち、信号配線３５に、第１のバンプ１１ａが接合されており、信号配線３６に第１のバンプ１１ｃが接合されている。他方、浮きバンプである第３のバンプ１１ｂは、信号配線３４に接合されている。信号配線３４は、フィルタチップ１１には電氣的には接続されていない。信号配線３４は、電子部品チップ３２と電子部品チップ３３とを電氣的に接続している。すなわち、バンプ３２ａとバンプ３３ａとが、信号配線３４により接続されている。

[0050] このように、本発明において、浮きバンプである第３のバンプ１１ｂは、フィルタチップ１１に電氣的に接続されていない信号配線３４に接合されていてもよい。この場合においても、フィルタチップ１１をモジュール基板２の上面２ａに投影した実装領域内における信号配線３４の配置の自由度を高めることができる。従って、信号配線３４の引き回しに余分なスペースを必要としないため、小型化を図ることができる。加えて、上記浮きバンプである第３のバンプ１１ｂによっても、フィルタチップ１１がモジュール基板２に接合されているため、フィルタチップ１１とモジュール基板２の接合強度も十分に高められている。

[0051] モジュール装置３１のように、浮きバンプである第３のバンプ１１ｂが接合される信号配線３４は、フィルタチップ１１の他の電子部品チップ３２、３３同士を接合するものであってもよい。

[0052] モジュール装置３１では、矩形の実装領域の異なる２辺を結ぶように信号配線３４が設けられている。すなわち、信号配線３４は、上記実装領域内と、実装領域の一辺の外側に延ばされている部分と、他の一辺の外側に延ばされている部分とを有する。電子部品チップ３２、３３間の、信号配線３４による接続長を短くすることによって、小型化をより一層進めることができる。もっとも、信号配線３４は、上記実装領域の隣り合う２辺からそれぞれ外

側に延ばされている必要は必ずしもない。任意の２辺の外側に延ばされていてもよい。あるいは、実装領域の同じ辺から実装領域外に延ばされていてもよい。すなわち、実装領域の外側に位置する電子部品チップ３２や３３の位置に応じて、信号配線３４が実装領域外に至る位置を選択すればよい。

[0053] 図５は、本発明の第３の実施形態のモジュール基板に搭載されるフィルタチップの要部を示す正面断面図である。

[0054] フィルタチップ４１は、圧電基板１３を有する。圧電基板１３の前述したモジュール基板２に対向する側の主面１３ａ上に、フィルタチップ１１と同様に機能電極部１４が設けられている。図５では、機能電極部１４の一部の電極部分のみが図示されている。この機能電極部１４に接合される電極ランド４２上に支持層４３が設けられている。また、電極ランド４４が、誘電体層４５を介して主面１３ａ上に設けられている。誘電体層４５の誘電率は、圧電基板１３の誘電率よりも低い。このような誘電体層４５を構成するための材料としては、ポリイミドなどの合成樹脂や、酸化ケイ素などの無機絶縁性材料を適宜用いることができる。

[0055] この電極ランド４４は、機能電極部１４に電氣的に接続されていない、すなわち浮き電極ランドとして設けられている。

[0056] 上記電極ランド４４を覆うように、支持層４３が設けられている。支持層４３上にカバー部材２０が設けられている。上記支持層４３とカバー部材２０とにより、中空部Ｂが設けられている。機能電極部１４は中空部Ｂに臨んでいる。

[0057] 本実施形態においても、支持層４３及びカバー部材２０を貫通するように貫通孔が設けられている。この貫通孔内にアンダーバンプメタル層４６が設けられている。そして、電極ランド４４上のアンダーバンプメタル層４６上に、浮きバンプとしての第３のバンプ１１ｂが設けられている。また、信号電位に接続される第１のバンプ１１ａが電極ランド４２に電氣的に接続されるように設けられている。このように、浮きバンプである第３のバンプ１１ｂが接合されている電極ランド４４は、圧電基板１３の主面１３ａに直接接

触されておらずともよい。すなわち、他の材料層としての誘電体層 4 5 を介して、電極ランド 4 4 が圧電基板 1 3 の主面 1 3 a 上に設けられていてもよい。また、好ましくは、本実施形態のように、誘電体層 4 5 が他の材料層として用いられる。もっとも、他の材料層としては、誘電体層 4 5 以外の材料層を用いてもよい。

[0058] 本実施形態のように、誘電体層 4 5 が設けられている場合、モジュール装置におけるフィルタ特性を改善することができる。これを、図 6 を参照して説明する。

[0059] 図 6 は、第 3 の実施形態のモジュール装置におけるフィルタチップによるフィルタ特性を示す図であり、実線が第 3 の実施形態の結果を示す。また、破線は、上記誘電体層 4 5 が設けられていないことを除いては、第 3 の実施形態と同様に構成されたモジュール装置のフィルタ特性を示す。

[0060] なお、図 6 の実線は、誘電体層 4 5 としてポリイミドを用いた場合の結果である。図 6 から明らかなように、誘電体層 4 5 としてポリイミドを用いた場合、誘電体層 4 5 が設けられていない場合に比べて、通過帯域外における減衰量を十分に小さくし得ることがわかる。これは、誘電体層 4 5 の誘電率が圧電基板 1 3 の誘電率より低いため、浮きバンプである第 3 のバンプ 1 1 b 中に侵入した信号の容量結合による影響を抑制することによると考えられる。よって、好ましくは、上記のように誘電体層 4 5 を設けることが望ましい。

符号の説明

- [0061] 1 …モジュール装置
2 …モジュール基板
2 a …上面
3, 4 …電極ランド
5, 6 …信号配線
1 1 …フィルタチップ
1 1 a, 1 1 c …第 1 のバンプ

- 1 1 b…第3のバンプ
- 1 1 d, 1 1 e, 1 1 f…第2のバンプ
- 1 2…電子部品チップ
- 1 2 a…バンプ
- 1 3…圧電基板
- 1 3 a…主面
- 1 4…機能電極部
- 1 6 a, 1 6 c～1 6 f…引き出し電極
- 1 7 a～1 7 f…チップ側電極ランド
- 1 8…支持層
- 1 9…アンダーバンプメタル層
- 2 0…カバー部材
- 3 1…モジュール装置
- 3 2, 3 3…電子部品チップ
- 3 2 a, 3 3 a…バンプ
- 3 4～3 6…信号配線
- 4 1…フィルタチップ
- 4 2…電極ランド
- 4 3…支持層
- 4 4…電極ランド
- 4 5…誘電体層
- 4 6…アンダーバンプメタル層

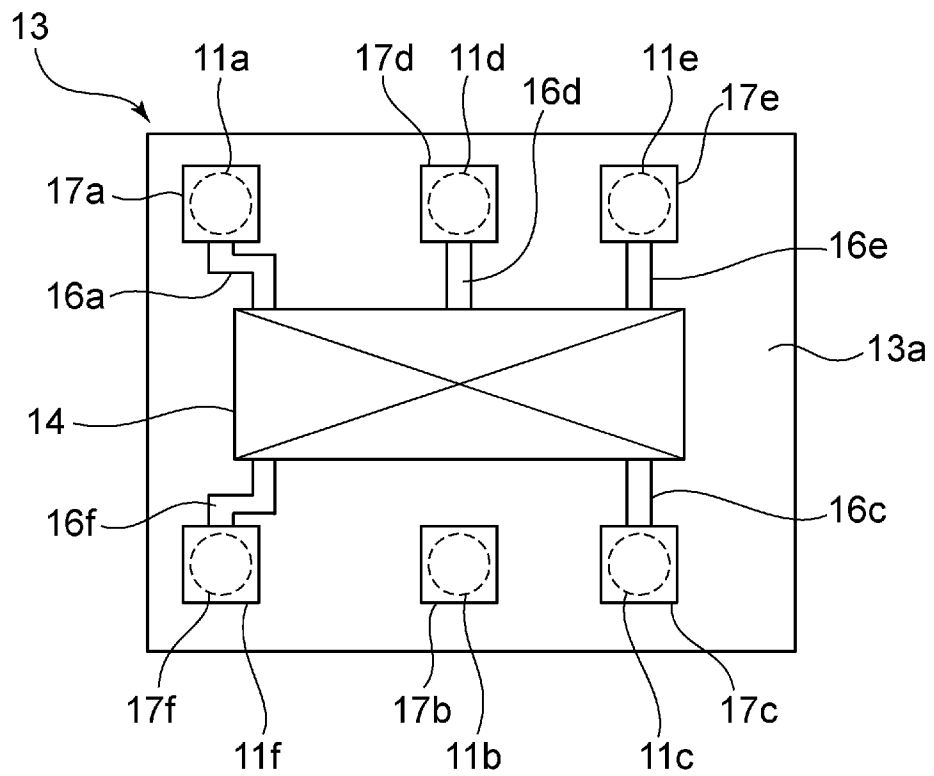
請求の範囲

- [請求項1] 一方主面上に設けられた電極ランドと、信号配線とを有するモジュール基板と、
前記モジュール基板上に実装されているフィルタチップと、を備え、
前記フィルタチップが前記モジュール基板の前記一方主面に対向している主面を有するチップ基板と、前記チップ基板に設けられており、機能電極部と、複数のバンプとを有し、前記複数のバンプは、信号電位に接続される第1のバンプと、グラウンド電位に接続される第2のバンプと、前記機能電極部に電氣的に接続されていない第3のバンプとを有し、
前記フィルタチップの前記第1～第3のバンプが前記モジュール基板に接合されており、前記第3のバンプは、前記フィルタチップを前記モジュール基板の前記一方主面に投影した実装領域内において、前記モジュール基板の前記一方主面に設けられた前記電極ランド及び前記信号配線のうち、前記信号配線に電氣的に接続されている、モジュール装置。
- [請求項2] 前記フィルタチップが、弾性波フィルタチップであり、前記チップ基板が圧電基板である、請求項1に記載のモジュール装置。
- [請求項3] 前記第1のバンプ間、前記第2のバンプ間、または前記第1のバンプと前記第2のバンプとの間に、前記第3のバンプが配置されている、請求項1または2に記載のモジュール装置。
- [請求項4] 前記第3のバンプと接合されているチップ側電極ランドが、前記チップ基板の前記主面に設けられている、請求項1～3のいずれか1項に記載のモジュール装置。
- [請求項5] 前記第3のバンプに接合されているチップ側電極ランドが、前記チップ基板の前記主面上に、他の材料層を介して積層されている、請求項1～3のいずれか1項に記載のモジュール装置。

- [請求項6] 前記他の材料層が、前記チップ基板の誘電率よりも低い誘電率を有する誘電体からなる、請求項5に記載のモジュール装置。
- [請求項7] 前記信号配線が前記第1の bumps に電氣的に接続されており、かつ前記実装領域外に延ばされている、請求項1～6のいずれか1項に記載のモジュール装置。
- [請求項8] 前記モジュール基板の前記一方主面上に実装されており、前記フィルタチップとは異なる他の電子部品チップをさらに備え、前記信号配線が前記他の電子部品チップに電氣的に接続されている、請求項7に記載のモジュール装置。
- [請求項9] 前記モジュール基板の前記一方主面上に搭載されており、前記フィルタチップとは異なる第1及び第2の電子部品チップをさらに備え、前記第1及び第2の電子部品チップが前記信号配線により電氣的に接続されている、請求項1～6のいずれか1項に記載のモジュール装置。
- [請求項10] 前記実装領域が矩形の形状を有し、前記信号配線が該矩形の異なる辺を横切って、前記実装領域外に延ばされている、請求項9に記載のモジュール装置。
- [請求項11] 前記弾性波フィルタチップが、前記機能電極部としてIDT電極を有し、前記弾性波フィルタチップが、前記圧電基板上に、前記IDT電極を囲むように設けられた支持層と、前記支持層の対向部を封止するように設けられたカバー部材とを有し、
前記カバー部材側が、前記モジュール基板の前記一方主面に対向するように、前記弾性波フィルタチップが、前記モジュール基板の前記一方主面に実装されている、請求項1～9のいずれか1項に記載のモジュール装置。

[図3]

図3



[図4]

図4

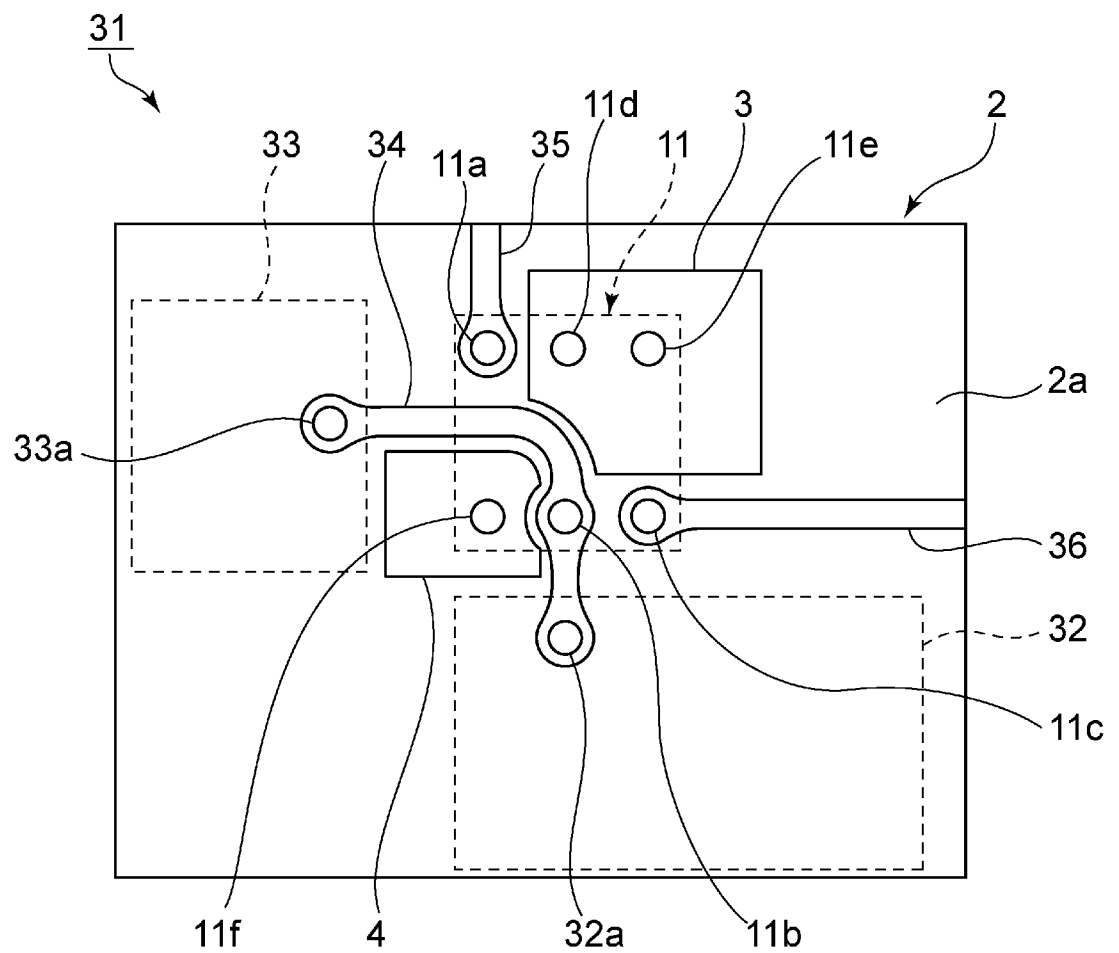
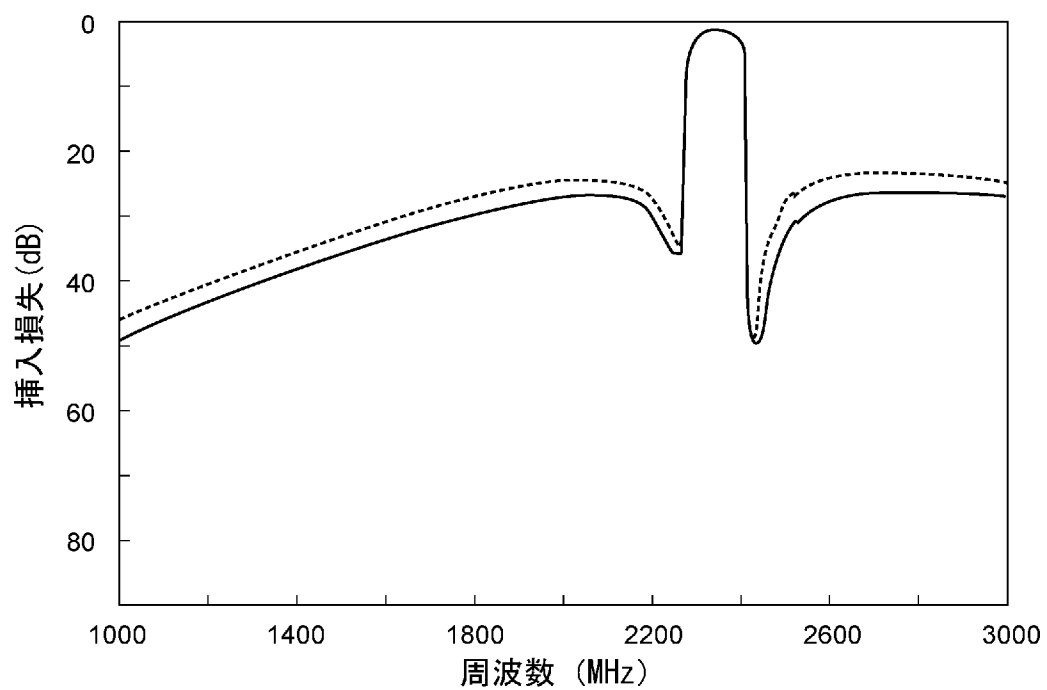


図5



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/085137

A. CLASSIFICATION OF SUBJECT MATTER

H03H9/25(2006.01)i, H01L23/12(2006.01)i, H01L25/16(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H9/25, H01L23/12, H01L25/16

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-271230 A (Fujitsu Ltd.), 06 November 2008 (06.11.2008), fig. 1 to 4 & US 2008/0284540 A1 fig. 1 to 4 & KR 10-0923386 B1 & CN 101291156 A & KR 10-2009-0094207 A	1-11
A	JP 2014-82609 A (Taiyo Yuden Co., Ltd.), 08 May 2014 (08.05.2014), paragraph [0025]; fig. 4 to 6 (Family: none)	1-11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 January 2017 (24.01.17)

Date of mailing of the international search report
07 February 2017 (07.02.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/085137

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2015-2511 A (Taiyo Yuden Co., Ltd.), 05 January 2015 (05.01.2015), paragraph [0025]; fig. 1 & US 2014/0368296 A1 paragraph [0040]; fig. 1	1-11

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03H9/25(2006.01)i, H01L23/12(2006.01)i, H01L25/16(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03H9/25, H01L23/12, H01L25/16

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-271230 A（富士通株式会社）2008.11.06, 図1-4 & US 2008/0284540 A1, 図1-4 & KR 10-0923386 B1 & CN 101291156 A & KR 10-2009-0094207 A	1-11
A	JP 2014-82609 A（太陽誘電株式会社）2014.05.08, [0025], 図4-6（ファミリーなし）	1-11
A	JP 2015-2511 A（太陽誘電株式会社）2015.01.05, [0025], 図1 & US 2014/0368296 A1, [0040], 図1	1-11

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

24.01.2017

国際調査報告の発送日

07.02.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

橋本 和志

5W

4183

電話番号 03-3581-1101 内線 3576