



(12)发明专利

(10)授权公告号 CN 103685998 B

(45)授权公告日 2017. 05. 10

(21)申请号 201310396144.9

(51)Int.Cl.

(22)申请日 2013.09.04

H04N 5/374(2011.01)

(65)同一申请的已公布的文献号

审查员 王小龙

申请公布号 CN 103685998 A

(43)申请公布日 2014.03.26

(30)优先权数据

2012-194182 2012.09.04 JP

(73)专利权人 佳能株式会社

地址 日本东京

(72)发明人 小林昌弘

(74)专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 袁玥

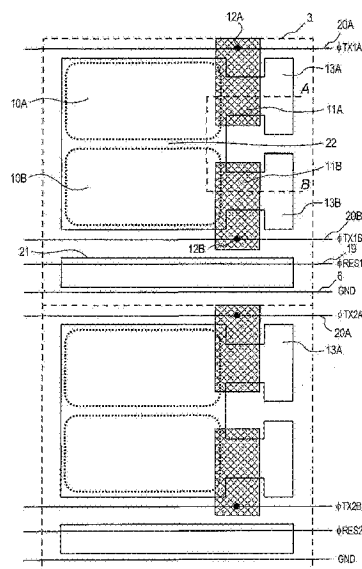
权利要求书2页 说明书7页 附图12页

(54)发明名称

固态成像装置

(57)摘要

一种固态成像装置,包括:生成电荷的第一和第二光电转换单元;隔离光电转换单元的隔离部分;第一和第二浮动扩散区;将生成的电荷传输给浮动扩散区的第一和第二传输晶体管;向传输晶体管供给传输脉冲的一条或两条传输控制线;连接传输晶体管的栅极与传输控制线的一个或两个触点,其中:第一和第二传输晶体管相对于隔离部分对称;触点相对于隔离部分对称;传输脉冲从传输控制线被提供给(i)第一传输晶体管和(ii)第二传输晶体管的的路径的寄生电容和电阻的值相等;和利用基于在光电转换单元中生成的电荷的信号进行焦点检测。



1. 一种固态成像装置,包括:

第一光电转换单元和第二光电转换单元,被配置成通过光电转换生成电荷;第二光电转换单元被布置为在第一方向上与第一光电转换单元相邻;

隔离部,被配置成将第一光电转换单元和第二光电转换单元隔离开;

第一浮动扩散区和第二浮动扩散区;

第一传输晶体管,被配置成将通过第一光电转换单元生成的电荷传输给第一浮动扩散区;

第二传输晶体管,被配置成将通过第二光电转换单元生成的电荷传输给第二浮动扩散区;

公共栅极,针对第一传输晶体管和第二传输晶体管两者被布置,并且所述公共栅极的较长轴在第一方向上;

第一放大晶体管,被配置为放大基于第一浮动扩散区的电压的信号;

第二放大晶体管,被配置为放大基于第二浮动扩散区的电压的信号;

第一信号输出线,被配置为传输来自第一放大晶体管的信号;

第二信号输出线,被配置为传输来自第二放大晶体管的信号;

一条传输控制线,被配置成向第一和第二传输晶体管供给传输脉冲并且向着第一方向延长;

一个触点,被配置成连接所述公共栅极与所述一条传输控制线,

一个微透镜,由第一光电转换单元和第二光电转换单元共享,其中:

第一和第二传输晶体管是相对于所述隔离部对称地布置的;

所述触点是布置在从所述隔离部起的延长线上的;并且

利用基于在第一光电转换单元中生成的电荷的信号,和基于在第二光电转换单元中生成的电荷的信号,进行焦点检测。

2. 按照权利要求1所述的固态成像装置,

其中所述一条传输控制线被布置在所述公共栅极上。

3. 按照权利要求1所述的固态成像装置,

其中传输脉冲从传输控制线被提供给第一传输晶体管的路径的寄生电容和寄生电阻的值等于传输脉冲从传输控制线被提供给第二传输晶体管的路径的寄生电容和寄生电阻的值。

4. 按照权利要求1所述的固态成像装置,

其中所述公共栅极具有第一边缘、第二边缘和第三边缘,第一边缘位于所述公共栅极的中心,第二边缘位于所述公共栅极的左侧,第三边缘位于所述公共栅极的右侧,第一边缘比第二边缘和第三边缘更靠近所述一条传输控制线。

5. 按照权利要求1所述的固态成像装置,还包括:

第三光电转换单元,被配置成通过光电转换生成电荷;

第四光电转换单元,被配置成通过光电转换生成电荷;

第三浮动扩散区;

第四浮动扩散区;

第三传输晶体管,被配置成将通过第三光电转换单元生成的电荷传输给第三浮动扩散

区;和

第四传输晶体管,被配置成将通过第四光电转换单元生成的电荷传输给第四浮动扩散区;

其中第一~第四光电转换单元由隔离部隔离,并且

第一~第四传输晶体管是相对于隔离部对称地布置的。

6.按照权利要求1所述的固态成像装置,

其中第一和第二光电转换单元中的每一个包括第一导电型半导体区域和第二导电型半导体区域,电荷能够累积在第二导电型半导体区域中,和

隔离部包括第一导电型半导体区域。

7.按照权利要求1所述的固态成像装置,

其中隔离部的位垒的高度低于在所述公共栅极之下的第一和第二传输晶体管的区域的位垒的高度。

8.按照权利要求1所述的固态成像装置,

其中传输脉冲使第一传输晶体管和第二传输晶体管在相同的定时,从关断电平转变到导通电平,并在过去预定时间段之后,所述脉冲使所述第一传输晶体管和第二传输晶体管在相同的定时从导通电平转变到关断电平。

固态成像装置

技术领域

[0001] 本发明涉及固态成像装置。

背景技术

[0002] 数字照相机和数字摄像机采用其中二维地排列多个光电转换单元的固态成像装置,比如CMOS成像装置。存在一种分割固态成像装置的每个像素,以便用于相差焦点检测和利用视差的三维图像的技术。美国专利申请公开No.2010/0133590(下面称为专利文献1)公开一种将一个像素中的光电二极管(下面简称为PD)分割成多个部分的结构。日本专利申请公开No.2001-250931(下面称为专利文献2)公开一种相互比较两个PD的输出,以进行利用摄像透镜的焦点检测的结构。

[0003] 多个PD中的多个传输单元的布置允许同时进行从PD到浮动扩散区(下面简写成FD)的传输。从PD读取的信号的使用能够改善固态成像装置的功能性。遗憾的是,在利用从不同的传输单元读取的信号作为独立信号的情况下,如果仅仅借助如同专利文献1一样的传输晶体管的简单对称排列,那么读出定时的偏差会导致读出信号电平的差异。因而,正确的信号处理是困难的。

[0004] 本发明的目的是提供一种固态成像装置,所述固态成像装置能够避免由多个传输晶体管的传输定时的偏差引起的伪信号。

发明内容

[0005] 本发明的固态成像装置包括:第一光电转换单元,被配置成通过光电转换生成电荷;第二光电转换单元,被配置成通过光电转换生成电荷;隔离部分,被配置成将第一光电转换单元和第二光电转换单元隔离开;第一浮动扩散区;第二浮动扩散区;第一传输晶体管,被配置成将利用第一光电转换单元生成的电荷传输给第一浮动扩散区;第二传输晶体管,被配置成将通过第二光电转换单元生成的电荷传输给第二浮动扩散区;一条或两条传输控制线,被配置成向第一和第二传输晶体管中的每一个供给传输脉冲;一个或两个触点,被配置成将第一和第二传输晶体管的栅极与所述一条或两条传输控制线连接,其中:第一和第二传输晶体管是相对于隔离部分基本上对称地布置的;触点是相对于隔离部分基本上对称地布置的;传输脉冲从传输控制线被提供给第一传输晶体管的路径的寄生电容和寄生电阻的值基本上等于传输脉冲从传输控制线被提供给第二传输晶体管的路径的寄生电容和寄生电阻的值;以及利用基于在第一光电转换单元中生成的电荷的信号和基于在第二光电转换单元中生成的电荷的信号,进行焦点检测。

[0006] 参考附图,根据示例性实施例的以下说明,本发明的其它特征将变得明显。

附图说明

[0007] 图1是按照第一实施例的固态成像装置的框图。

[0008] 图2是按照第一和第二实施例的固态成像装置的像素的电路图。

- [0009] 图3是按照第一实施例的固态成像装置的像素的平面布局图。
- [0010] 图4是第一和第二实施例的固态成像装置的时序图。
- [0011] 图5A、5B和5C是按照第一到第四实施例的固态成像装置的电位图。
- [0012] 图6A和6B是按照第一和第二实施例的固态成像装置的电路图。
- [0013] 图7是按照第二实施例的固态成像装置的像素的平面布局图。
- [0014] 图8是按照第三和第四实施例的固态成像装置的像素的电路图。
- [0015] 图9是按照第三实施例的固态成像装置的像素的平面布局图。
- [0016] 图10是按照第三和第四实施例的固态成像装置的时序图。
- [0017] 图11是按照第四实施例的固态成像装置的像素的平面布局图。
- [0018] 图12是按照第五实施例的固态成像装置的像素的平面布局图。
- [0019] 图13是按照第六实施例的固态成像装置的像素的平面布局图。
- [0020] 图14是按照第七实施例的固态成像装置的像素的平面布局图。

具体实施方式

[0021] 下面按照附图,详细说明本发明的优选实施例。

[0022] (第一实施例)

[0023] 图1是示出按照本发明的第一实施例的固态成像装置1的结构例子的方框图。考虑到示出本实施例的结构的目的是,图1未示出从垂直扫描电路7到像素阵列2的各个控制线。通常,属于像素阵列2的实际排列的像素3的数目大。不过,只例示了多列之中的第一~第四列,并且在属于各列的多个像素3之中,只示出了在第一~第四行中的像素3。

[0024] 固态成像装置1包括像素阵列2、垂直扫描电路7、水平扫描和信号处理电路8A和8B、及定时控制电路9A和9B。在像素阵列2中,多个像素3被排列成矩阵。每个像素3包括一对上部像素3A和下部像素3B。像素3A和3B各自通过光电转换生成信号。信号输出线4A连接到像素3A;像素3A的信号从信号输出线4A输出。信号输出线4B连接到像素3B;像素3B的信号从信号输出线4B输出。电源线5和接地线6连接到每一列中的像素3,以便操作矩阵中的像素3。水平扫描和信号处理电路8A连接到信号输出线4A,并且顺序并有选择地激活信号输出线4A,从而顺序处理信号输出线4A的信号。水平扫描和信号处理电路8B连接到信号输出线4B,并且顺序并有选择地激活信号输出线4B,从而顺序处理信号输出线4B的信号。水平扫描和信号处理电路8A和8B各自包括噪声消除电路、放大电路和模-数转换电路,并且顺序输出处理后的信号。定时控制电路9A控制垂直扫描电路7及水平扫描和信号处理电路8A的定时。定时控制电路9B控制垂直扫描电路7及水平扫描和信号处理电路8B的定时。

[0025] 图2是示出图1中的像素3的结构例子的电路图。像素3包括像素3A和3B,如上所述。像素3A包括第一光电二极管10A、第一传输晶体管11A、第一浮动扩散区13A、复位晶体管14A和放大晶体管15A。像素3B包括第二光电二极管10B、第二传输晶体管11B、第二浮动扩散区13B、复位晶体管14B和放大晶体管15B。触点12A连接到第一传输晶体管11A的栅极。触点12B连接到第二传输晶体管11B的栅极。像素信号输出单元16A连接到信号输出线4A。像素信号输出单元16B连接到信号输出线4B。电源线5和接地线6连接到像素3。复位控制线19向复位晶体管14A和14B的栅极供给复位脉冲 ϕ_{RES1} 。传输控制线20A向第一传输晶体管11A的栅极供给传输脉冲 ϕ_{TX1A} 。传输控制线20B向第二传输晶体管11B的栅极供给传输脉冲 ϕ_{TX1B} 。

[0026] 第一光电二极管10A是通过光电转换生成电荷的第一光电转换单元。第二光电二极管10B是通过光电转换生成电荷的第二光电转换单元。浮动扩散区13A和13B是累积电荷的区域。第一传输晶体管11A将通过第一光电二极管10A生成的电荷传输给第一浮动扩散区13A。第二传输晶体管11B将通过第二光电二极管10B生成的电荷传输给第二浮动扩散区13B。

[0027] 当传输脉冲 ϕ TX1A变成高电平时,第一传输晶体管11A被导通,从而连接第一光电二极管10A和第一浮动扩散区13A。当传输脉冲 ϕ TX1B变成高电平时,第二传输晶体管11B被导通,从而连接第二光电二极管10B和第二浮动扩散区13B。当复位脉冲 ϕ RES1变成高电平时,复位晶体管14A和14B被导通,从而使光电二极管10A和10B以及浮动扩散区13A和13B复位。当传输脉冲 ϕ TX1A变成低电平以关断第一传输晶体管11A时,第一晶体管10A开始累积通过光电转换生成的信号。传输脉冲 ϕ TX1A被设定成高电平,从而导通第一传输晶体管11A,第一传输晶体管11A将第一光电二极管10A的信号传输给第一浮动扩散区13A。放大晶体管15A放大第一浮动扩散区13A的电压,并将放大的电压输出给信号输出线4A。同样地,当传输脉冲 ϕ TX1B变成低电平以关断第二传输晶体管11B时,第二光电二极管10B开始累积通过光电转换生成的信号。传输脉冲 ϕ TX1B被设定成高电平,从而导通第二传输晶体管11B,第二传输晶体管11B将第二光电二极管10B的信号传输给第二浮动扩散区13B。放大晶体管15B放大第二浮动扩散区13B的电压,并将放大的电压输出给信号输出线4B。

[0028] 图3是示出图2中的像素3的主要部分的平面布局图。考虑到示出本实施例的结构的目的,图3只示出了属于像素阵列2中的像素3的矩阵中的第一列和第一行的像素3A和3B。此外,未示出沿着像素3的垂直方向布置的信号输出线4A和4B,以及电源线5,未示出与复位控制线19、电源线5和接地线6对应的触点。在浮动扩散区13A和13B之后的读出单元被共同示为读出单元21。触点12A是从传输控制线20A到第一传输晶体管11A的触点。触点12B是从传输控制线20B到第二传输晶体管11B的触点。隔离部分22将第一光电二极管10A和第二光电二极管10B隔离开。这里,相对于存在于光电二极管10A和10B之间的隔离部分22,对称或基本上对称地布置传输晶体管11A和11B、触点12A和12B,以及传输控制线20A和20B。触点12A和12B被布置在半导体基板上水平方向中的相同位置。复位控制线19和接地线6被布置在传输控制线20B与在传输控制线20B下面的传输控制线20A之间的对称位置或基本上对称的位置。这种布置能够抑制传输控制线20A和20B之间在寄生电容和寄生电阻方面的差异,从而使时间常数方面的差异可被减小。即,被供给传输脉冲 ϕ TX1A的范围从传输控制线20A到传输晶体管11A的路径的寄生电容和寄生电阻的值基本上等于被供给传输脉冲 ϕ TX1B的范围从传输控制线20B到传输晶体管11B的路径的寄生电容和寄生电阻的值。

[0029] 固态成像装置1设置在半导体基板上。每个光电二极管10A和10B是进行光电转换的光电转换单元,并且包括第一导电型(P型)半导体区域,和与第一导电型的半导体区域一起构成PN结的第二导电型半导体区域(N型电子累积区域)。第一光电二极管10A的第二导电型半导体区域借助隔离部分22与第二光电二极管10B的第二导电型半导体区域隔开。为光电二极管10A和10B的第二导电型半导体区域布置一个微透镜。

[0030] 图4是示出固态成像装置1的操作的时序图。图4示出施加于电源线5、复位控制线19和传输控制线20A和20B的电压。这里,使待应用于相应的传输晶体管11A和11B的传输控制线20A和20B的定时相互对准。在电源线5增大到电源电压之后,复位控制线19被设定成高

电平,从而使浮动扩散区13A和13B复位到电源电压。在时间 t_a ,电源线5处于电源电压,复位控制线19处于低电平,传输控制线20A和20B处于低电平。在时间 t_a 之后,传输控制线20A和20B变成高电平,传输晶体管11A和11B被导通。第一光电二极管10A中的电荷被传输到第一浮动扩散区13A。放大晶体管15A放大第一浮动扩散区13A的电压,并且将放大的电压输出给信号输出线4a。同样地,第二光电二极管10B中的电荷被传输给第二浮动扩散区13B。放大晶体管15B放大第二浮动扩散区13B的电压,并且将放大的电压输出给信号输出线4a。在时间 t_b ,电源线5处于电源电压,复位控制线19处于低电平,传输控制线20A和20B处于高电平。随后,在时间 t_c ,电源线5处于电源电压,复位控制线19处于低电平,而传输控制线20A和20B处于低电平。电荷的传输结束。

[0031] 图5A-5C示出沿着图3中的虚线A-B获得的剖面电位图。图5A是在图4中的时间 t_a 的剖面电位图。图5B是在图4中的时间 t_b 的剖面电位图。图5C是在图4中的时间 t_c 的剖面电位图。

[0032] 在图5A中,传输晶体管11A和11B导通,在信号累积电平23处的信号累积在光电二极管10A和10B中。

[0033] 在图5B中,传输晶体管11A和11B被同时导通。传输晶体管11A和11B的位垒被降低,从而累积在光电二极管10A和10B中的电荷被传输到相应的浮动扩散区13A和13B。尽管隔离部分22的位垒也被降低,不过传输晶体管11A和11B的位垒足够低。因而,不会发生累积在光电二极管10A和10B中的电荷通过隔离部分22泄漏到相邻光电二极管10A和10B的现象。

[0034] 在图5C中,两个传输晶体管11A和11B都被关断。电位的状态恢复到图5A中的状态。此时,浮动扩散区13A和13B的信号电平都是电平24。不会发生由电荷的泄漏引起的信号差。

[0035] 图6A和6B是示出图1中的垂直扫描电路7和像素3的结构例子的电路图。在图6A中,垂直扫描电路7将传输脉冲 ϕ_{TX1A} 输出给传输控制线20A,并将传输脉冲 ϕ_{TX1B} 输出给传输控制线20B。传输脉冲 ϕ_{TX1A} 和 ϕ_{TX1B} 彼此相同。因而,传输晶体管11A和11B同时进行开/关操作。

[0036] 在图6B中,像素3包括相互连接传输控制线20A和20B的晶体管(开关)25。垂直扫描电路7将传输脉冲 ϕ_{TX1A} 输出给传输控制线20A,并将控制脉冲 ϕ_{TX1JCT} 输出给晶体管25的栅极。当脉冲 ϕ_{TX1A} 和 ϕ_{TX1JCT} 变成高电平时,晶体管25被导通,从而晶体管25向传输控制线20A和20B提供同样的传输脉冲 ϕ_{TX1A} 。传输晶体管11A和11B同时进行开/关操作。

[0037] 在图6A和6B中,传输晶体管11A和11B都能够按相同的传输脉冲同时工作。

[0038] 如上所述,光电二极管10A和10B、传输晶体管11A和11B、浮动扩散区13A和13B、及触点12A和12B是相对于隔离部分22对称或基本上对称地布置的。此外,传输控制线20A和20B是相对于其它线路19和6对称或基本上对称地布置的。这种布置能够抑制在传输晶体管11A和11B之间引起的定时延迟的差异,并防止电荷泄露。因而,利用2个光电二极管10A和10B的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下,获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0039] (第二实施例)

[0040] 下面利用图1和2及4-7,说明按照本发明的第二实施例的固态成像装置。关于本实施例与第一实施例共有的各个部分的说明被省略。下面将说明本实施例与第一实施例的不同之处。

[0041] 图7对应于图3,是示出本发明的第二实施例的固态成像装置的主要部分的平面布局图。图3中,像素3被分割成上下两个像素3A和3B。图7改为示出像素3被分割成左右2个像素3A和3B的例子。即,图7中的像素3基本上是从图3中的像素3旋转90°。图7中的像素3与图3中的像素3的不同之处在于传输控制线20A和20B是彼此平行地相邻布置的。相对于存在于光电二极管10A和10B之间的隔离部分22,对称或基本上对称地布置传输晶体管11A和11B、触点12A和12B,和传输控制线20A和20B。此外,接地线6和复位控制线19被布置在相对于传输控制线20A和20B对称或基本上对称的位置。

[0042] 本实施例和第一实施例的不同之处在于分割像素3的方向;其它部分相同。本实施例的操作定时和电位的变化与图3和4中的相似;其说明被省略。

[0043] 图7中示出的结构能够抑制传输控制线20A和20B之间在寄生电容和寄生电阻方面的差异,从而使得可以减小时间常数方面的差异。传输控制线20A和20B的相邻平行布置减小了在上层和下层的线路的不利影响的差异。因而,能够进一步减小时间常数方面的差异。结果,这种结构能够抑制在传输晶体管11A和11B之间引起的定时延迟的差异,并防止电荷泄漏。因而,利用2个光电二极管10A和10B的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下,获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0044] (第三实施例)

[0045] 下面利用图1、4、5A、5B、8、9和10,说明按照本发明的第三实施例的固态成像装置。关于本实施例与第一和第二实施例共有的各个部分的说明被省略。下面说明本实施例与第一和第二实施例的不同之处。

[0046] 图8对应于图2,是示出本发明的第三实施例的像素3的结构例子的电路图。图10对应于图4,是示出固态成像装置1的操作的时序图。图8中的像素3在以下几点不同于图2中的像素3。图2中的2条传输控制线20A和20B被集成为图8中的1条传输控制线20。图2中的2个触点12A和12B被集成为图8中的1个触点12。下面将说明图8中的像素3与图2中的像素3的差异。传输脉冲 Φ_{TX1} 被提供给传输控制线20。传输控制线20连接到传输晶体管11A和11B的栅极。本实施例在不需要在不同的定时传输光电二极管10A和10B的信号的情况下是高效的。传输控制线20的集成能够减少沿着水平方向布置的传输控制线的数目,增大开口率,和改善图像质量。线距的增大能够提高产率,从而可使成本降低。与图2中的情况相反,不需要考虑在传输控制线20A和20B之间发生的寄生电阻和寄生电容的差异,这又使得不需要图6A和6B中的限制。

[0047] 图9是示出图8中的像素的主要部分的平面布局图。关于图9中与图3共有的各个部分的说明被省略。在图9中,传输晶体管11A和11B的栅极被相互连接,从而被集成。传输控制线20在触点12连接到传输晶体管11A和11B的栅极,触点12存在于隔离部分22的延长部分处。

[0048] 本实施例能够抑制在传输晶体管11A和11B之间引起的定时延迟的差异,并且防止电荷泄漏。因而,利用2个光电二极管10A和10B的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0049] (第四实施例)

[0050] 下面利用图1、4、5A、5B、8、10和11,说明按照本发明的第四实施例的固态成像装置。关于本实施例与第一~第三实施例共有的各个部分的说明被省略。下面说明本实施例与第一~第三实施例的不同之处。

[0051] 图11对应于图9,是示出按照本发明的第四实施例的像素3的主要部分的平面布局图。在图9中,像素3被分割成上下2个像素3A和3B。图11改为示出像素3被分割成左右2个像素3A和3B的例子。即,图11中的像素3基本上是从图9中的像素3旋转90°。如同第三实施例一样,本实施例具有传输晶体管11A和11B的栅极被集成,并被连接到公共的传输控制线20的结构。这种结构能够增大开口和降低成本。

[0052] 本实施例能够抑制在传输晶体管11A和11B之间引起的定时延迟的差异,并且防止电荷泄漏。因而,利用2个光电二极管10A和10B的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0053] (第五实施例)

[0054] 图12对应于图3,是示出按照本发明的第五实施例的像素3的主要部分的平面布局图。下面说明本实施例与第一实施例的不同之处。在本实施例中,像素3被分割成4个像素。第一像素包括第一光电二极管10A、第一传输晶体管11A和第一浮动扩散区13A。第二像素包括第二光电二极管10B、第二传输晶体管11B和第二浮动扩散区13B。第三像素包括第三光电二极管10C、第三传输晶体管11C和第三浮动扩散区13C。第四像素包括第四光电二极管10D、第四传输晶体管11D和第四浮动扩散区13D。

[0055] 第三光电二极管10C是通过光电转换生成电荷的第三光电转换单元。第四光电二极管10D是通过光电转换生成电荷的第四光电转换单元。第一~第四光电二极管(第一~第四光电转换单元)10A~10D由隔离部分22相互隔离。浮动扩散区13C和13D是累积电荷的区域。第三传输晶体管11C将通过第三光电二极管10C生成的电荷传输给第三浮动扩散区13C。第四传输晶体管11D将通过第四光电二极管10D生成的电荷传输给第四浮动扩散区13D。

[0056] 传输脉冲 ϕ_{TX1A} 被提供给传输控制线20A。传输控制线20A在触点12A连接到第一传输晶体管11A的栅极,并在触点12B连接到第二传输晶体管11B的栅极。传输控制线20B在触点12C连接到第三传输晶体管11C的栅极,并在触点12D连接到第四传输晶体管11D的栅极。第一和第二像素的区域与第三和第四像素的区域相对于隔离部分22对称或基本上对称。第一和第三像素的区域与第二和第四像素的区域相对于隔离部分22对称或基本上对称。即,第一~第四传输晶体管11A~11D是相对于隔离部分22对称或者基本上对称地布置的。在驱动控制线20B和在驱动控制线20B下面的驱动控制线20A之间,复位控制线19和接地线6对称或者基本上对称。

[0057] 本实施例能够抑制在4个传输晶体管11A~11D之间引起的定时延迟的差异,并且防止电荷泄漏。因而,利用4个光电二极管10A~10D的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0058] (第六实施例)

[0059] 图13对应于图12,是示出按照本发明的第六实施例的像素3的主要部分的平面布局图。下面说明本实施例与第五实施例的不同之处。图13中的像素3基本上是从图12中的像

素3旋转90°的。如同第三实施例一样,传输晶体管11A和11B的栅极被相互连接,从而被集成。传输控制线20A在触点12AB连接到传输晶体管11A和11B的栅极。传输晶体管11C和11D的栅极被相互连接,从而被集成。传输控制线20B在触点12CD连接到传输晶体管11C和11D的栅极。

[0060] 本实施例能够抑制在4个传输晶体管11A~11D之间引起的定时延迟的差异,并且防止电荷泄漏。因而,利用4个光电二极管10A~10D的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0061] (第七实施例)

[0062] 图14对应于图13,是示出按照本发明的第七实施例的像素3的主要部分的平面布局图。下面说明本实施例与第六实施例的不同之处。如同第三实施例一样,图14中的驱动控制线20是集成图13中的两条驱动控制线20A和20B的线路。传输脉冲 ϕ_{TX1} 被提供给驱动控制线20。驱动控制线20在触点12AB连接到传输晶体管11A和11B的公共栅极,并在触点12CD连接到传输晶体管11C和11D的公共栅极。传输控制线的集成能够减少传输控制线的数目并增大开口率,从而改善图像质量。线距的增大能够提高产率。

[0063] 本实施例能够抑制在4个传输晶体管11A~11D之间引起的定时延迟的差异,并且防止电荷泄漏。因而,利用4个光电二极管10A~10D的信号能够在相差焦点检测的情况下和在生成利用视差的三维图像的情况下获得正确的信号,从而实现图像质量的改善和固态成像装置的功能性的提高。

[0064] 如同第一~第七实施例一样,在像素3中,像素3被分割成多个光电二极管10A~10D,并且传输晶体管11A~11D、触点12A~12D及12AB和12CD、和传输控制线20、20A和20B被对称布置。因而,即使在传输晶体管11A~11D的驱动定时的偏差导致问题的情况下,这种结构也能够抑制在传输晶体管11A~11D之间引起的定时延迟的差异,防止电荷泄漏。于是,在将光电二极管10A~10D的信号用于相差焦点检测和用于生成利用视差的三维图像的情况下,能够获得正确的信号,从而能够实现图像质量的改善,和固态成像装置的功能性的提高。

[0065] 触点的布置并不局限于在实施例中说明的结构中的布置。相反,可以采用其它结构。此外,像素3的电路结构的例子并不局限于在实施例中说明的结构中的电路结构。相反,可以采用其它结构。例如,可以采用具有行选择晶体管的结构,和在像素3中具有AD转换器的结构。此外,固态成像装置并不局限于表面照射型固态成像装置。固态成像装置可改为是背面照射型固态成像装置。

[0066] 在实施例中,“基本上”表示具有在5%内的差异的情况。更理想的是在3%之内。最理想的是在1%之内。

[0067] 尽管参考示例性实施例,说明了本发明,不过应明白本发明并不局限于公开的示例性实施例。所附权利要求的范围应被赋予最宽广的解释,以便包含所有这样的变形,以及等同的结构和功能。

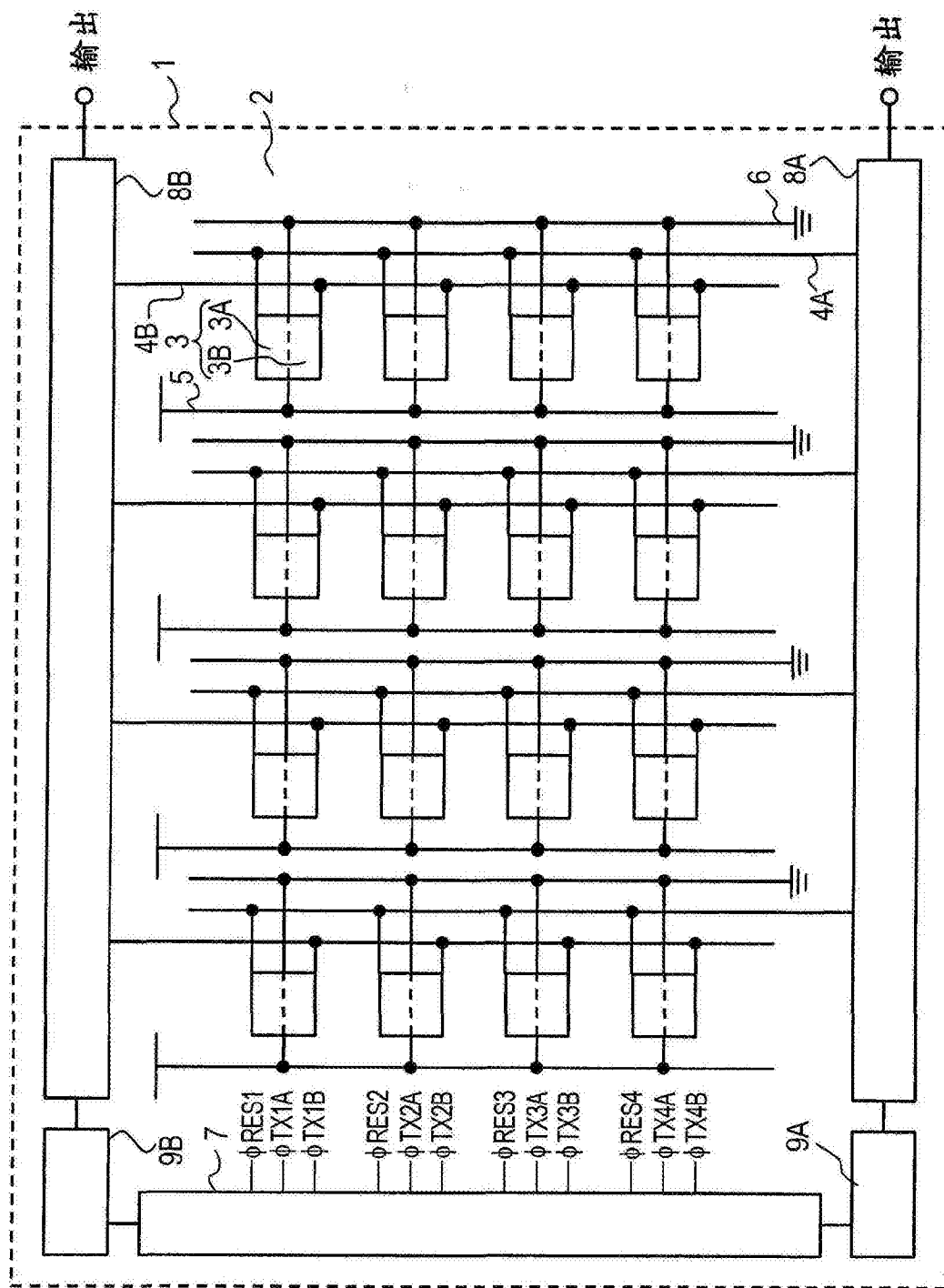


图1

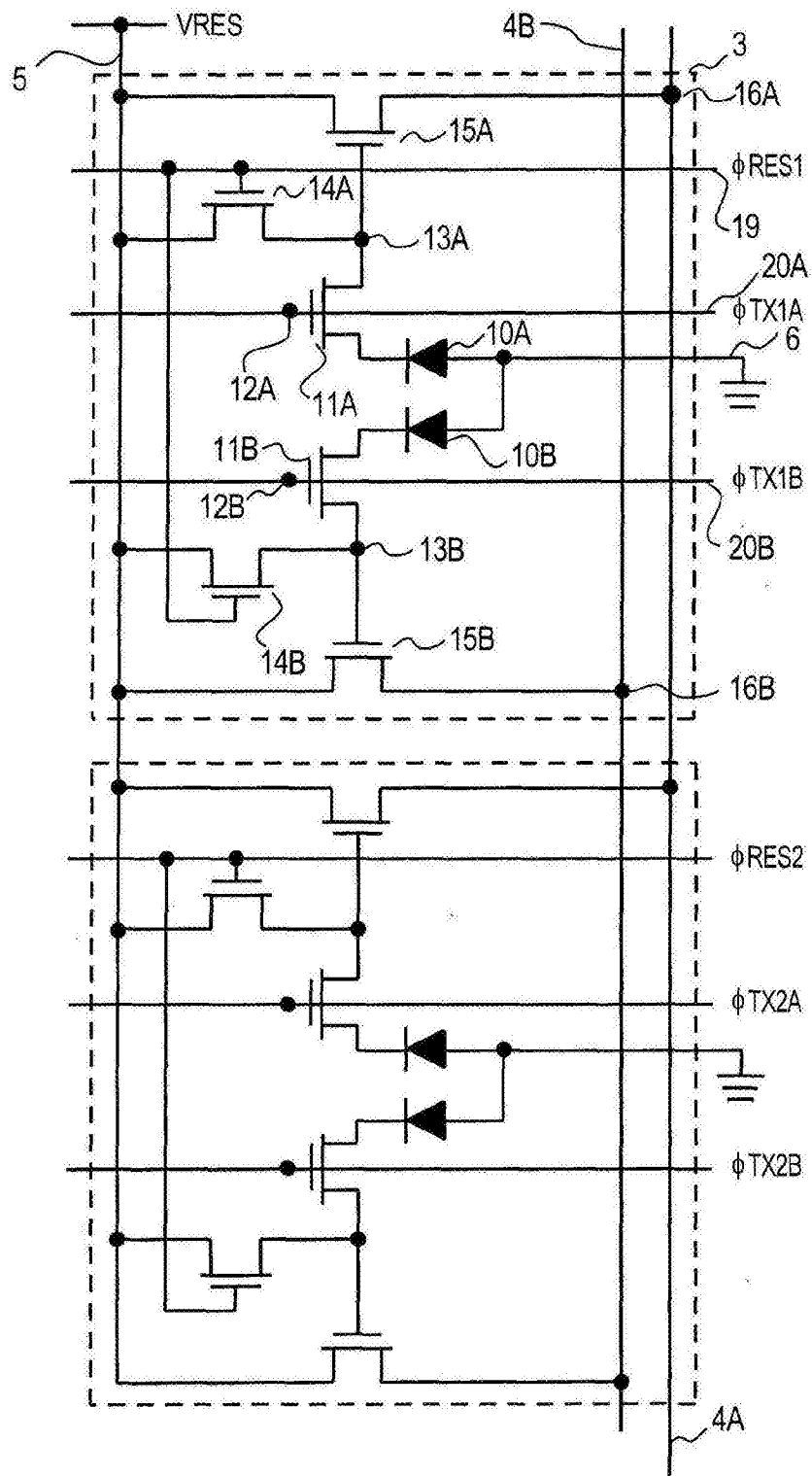


图2

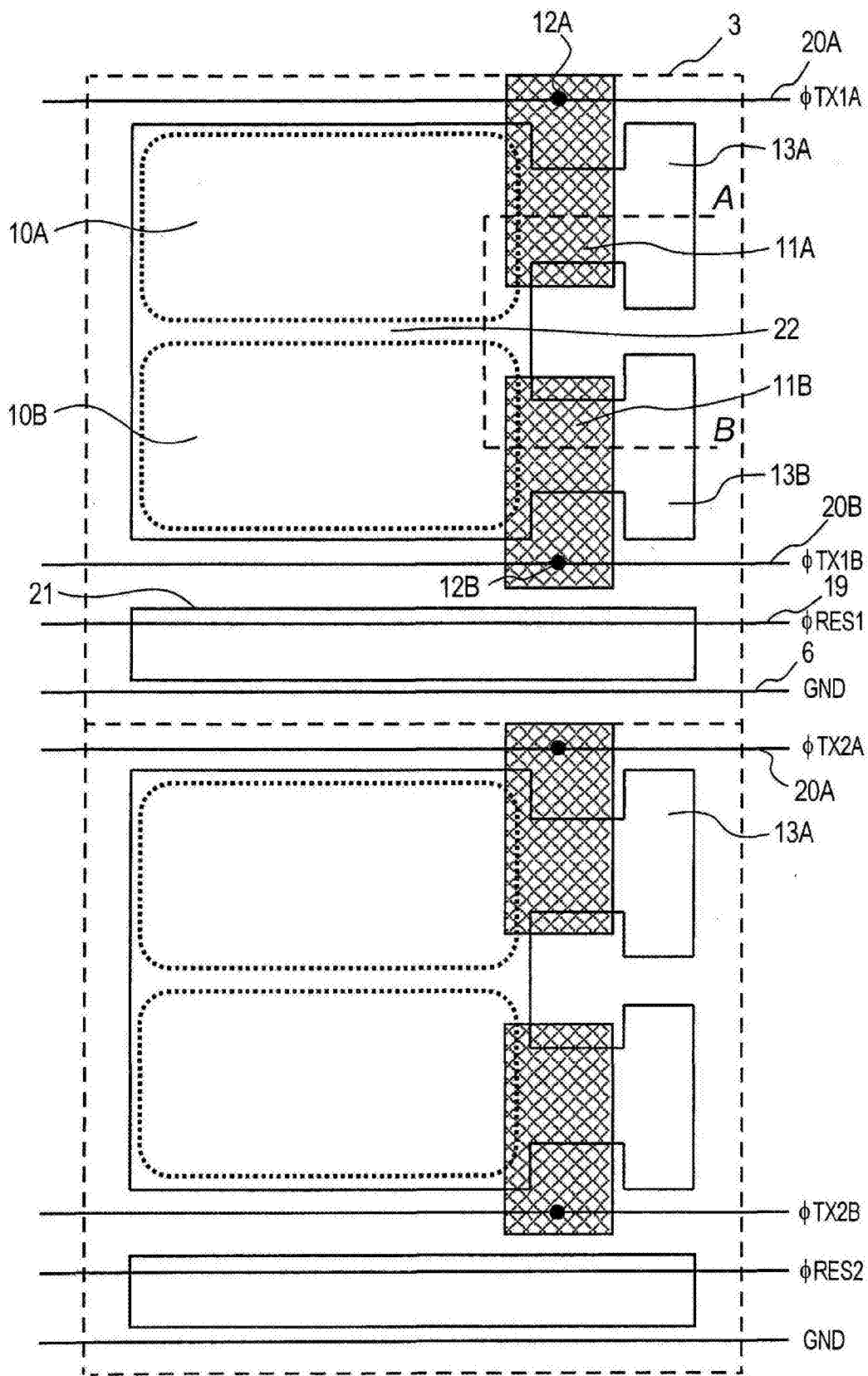


图3

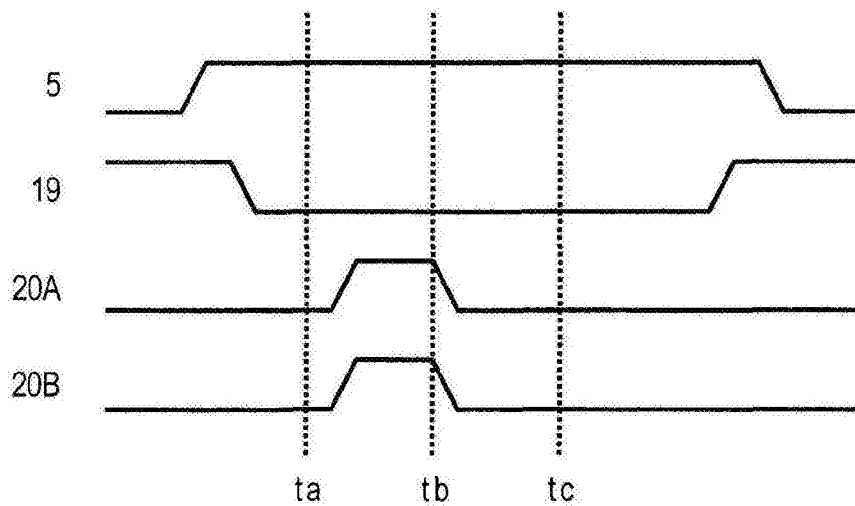


图4

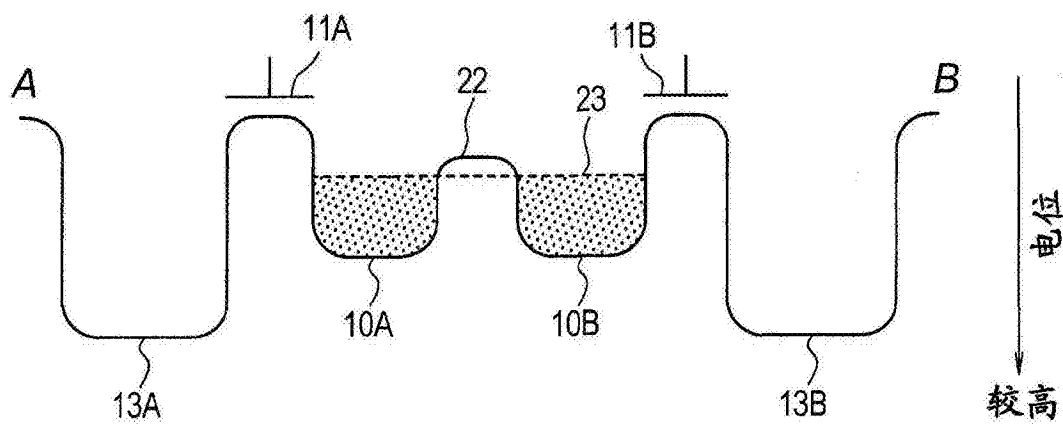


图5A

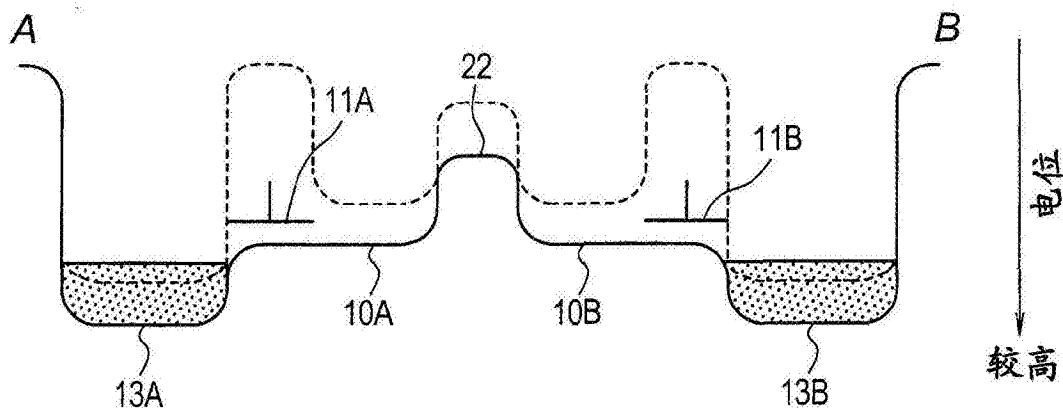


图5B

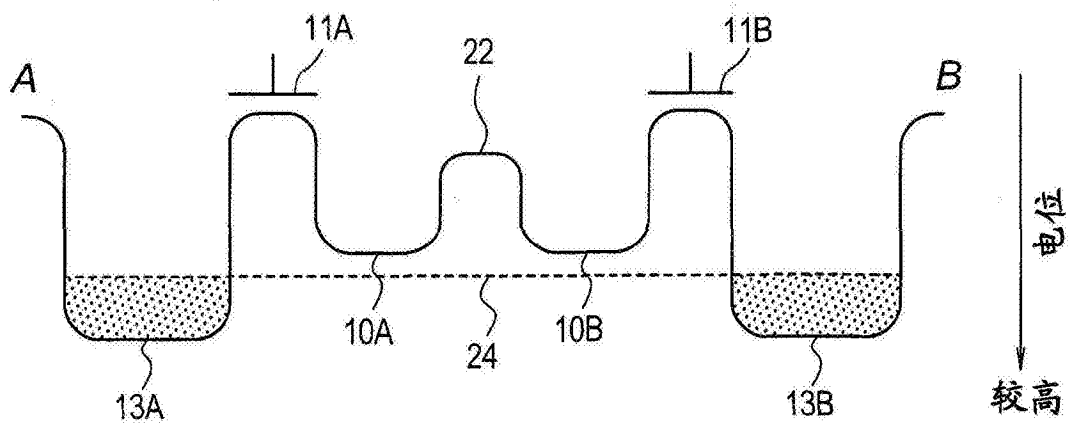


图5C

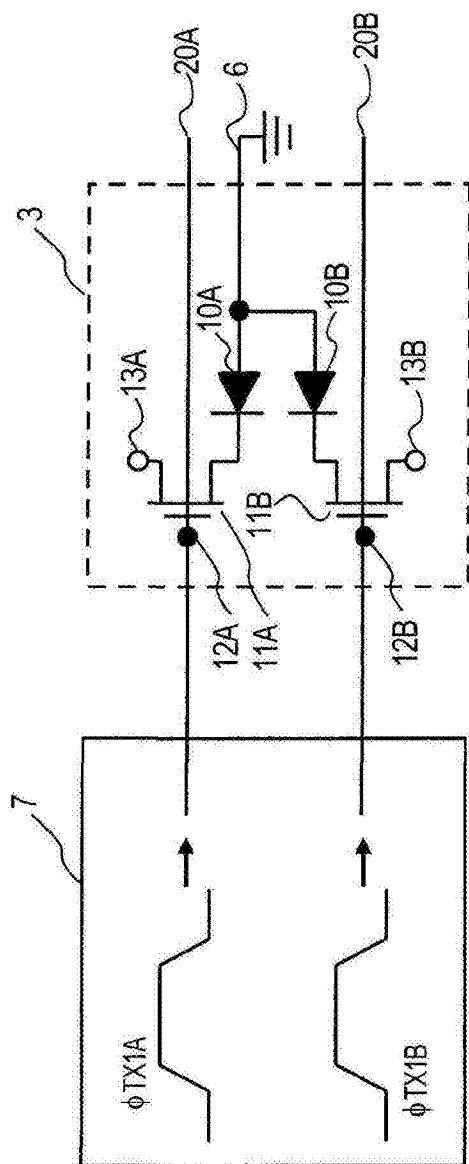


图6A

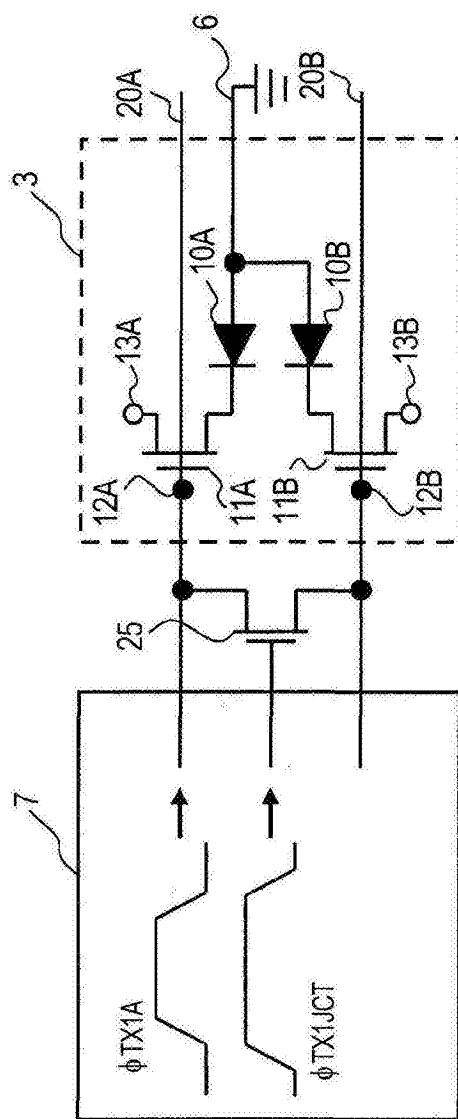


图6B

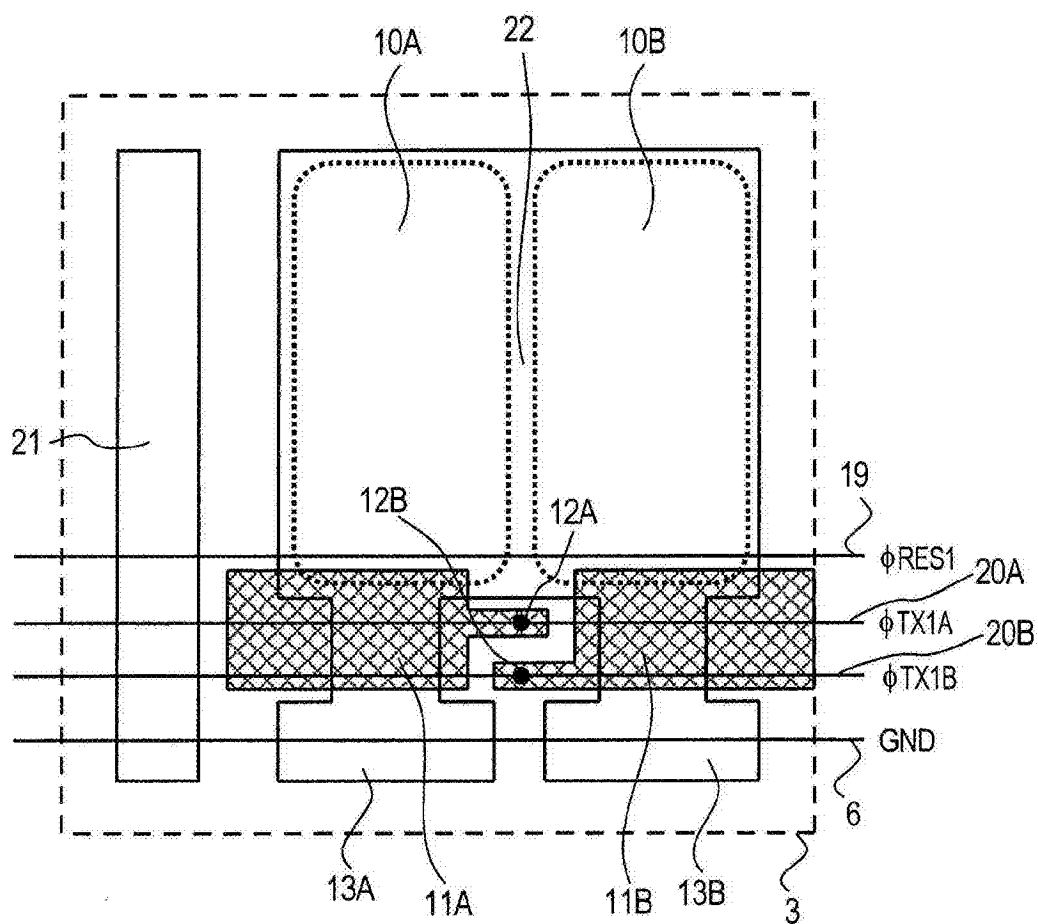


图7

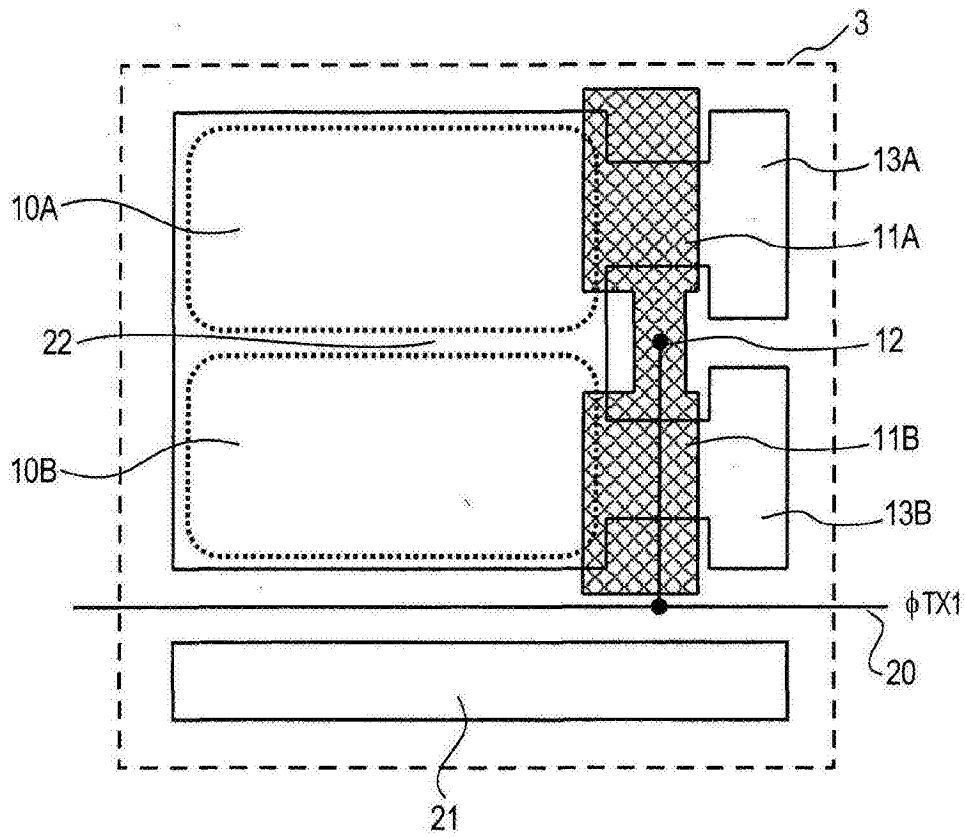


图9

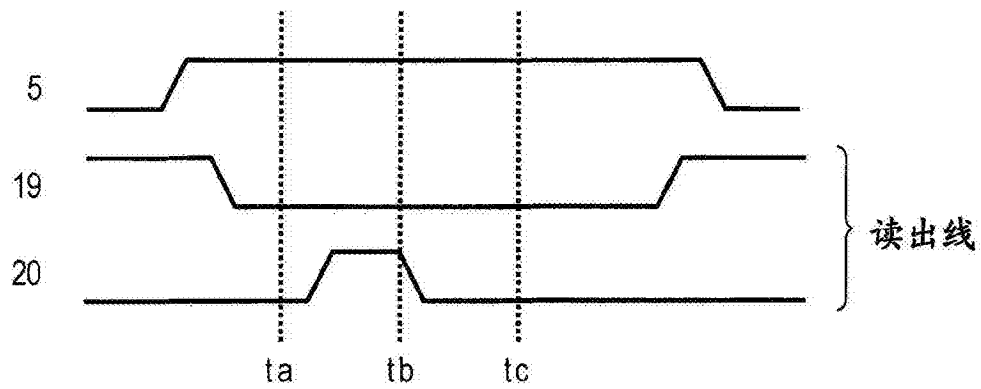


图10

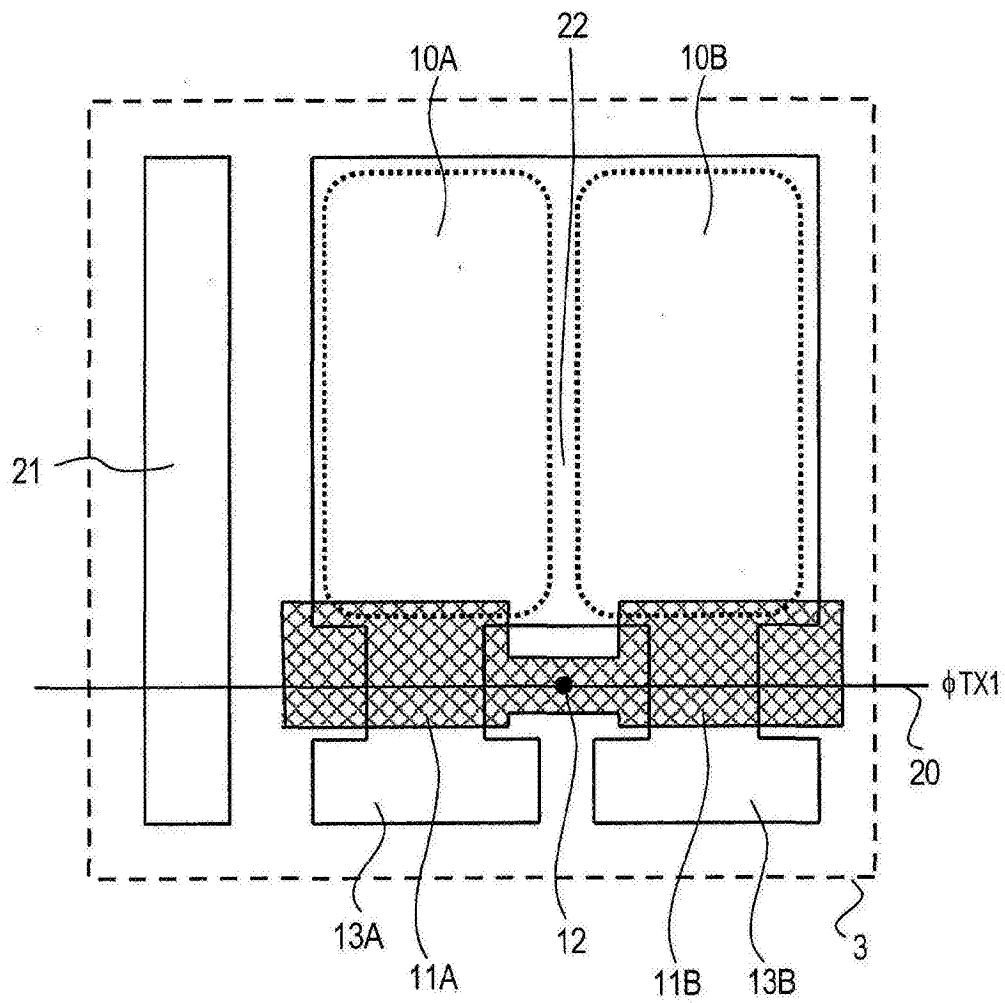


图11

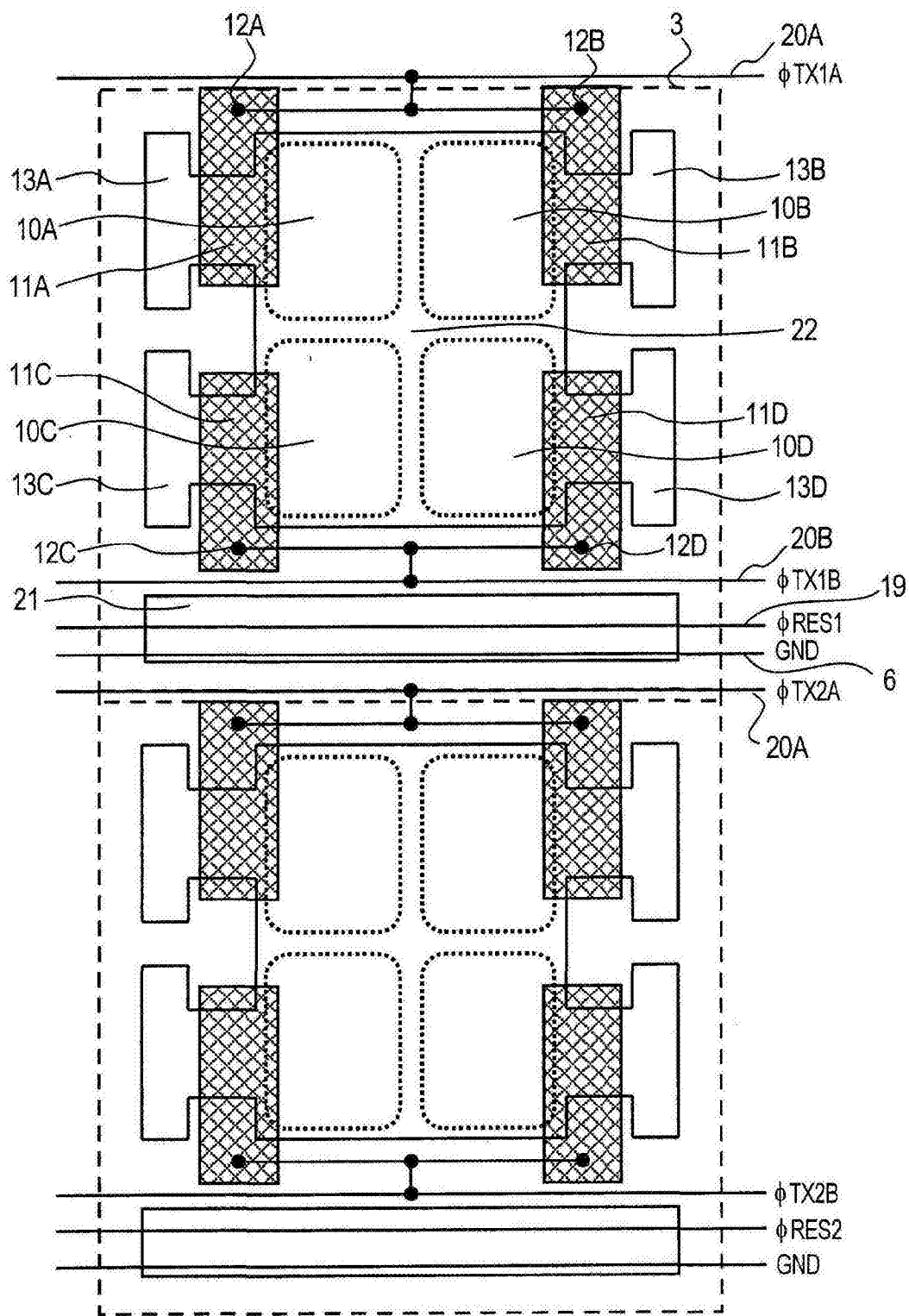


图12

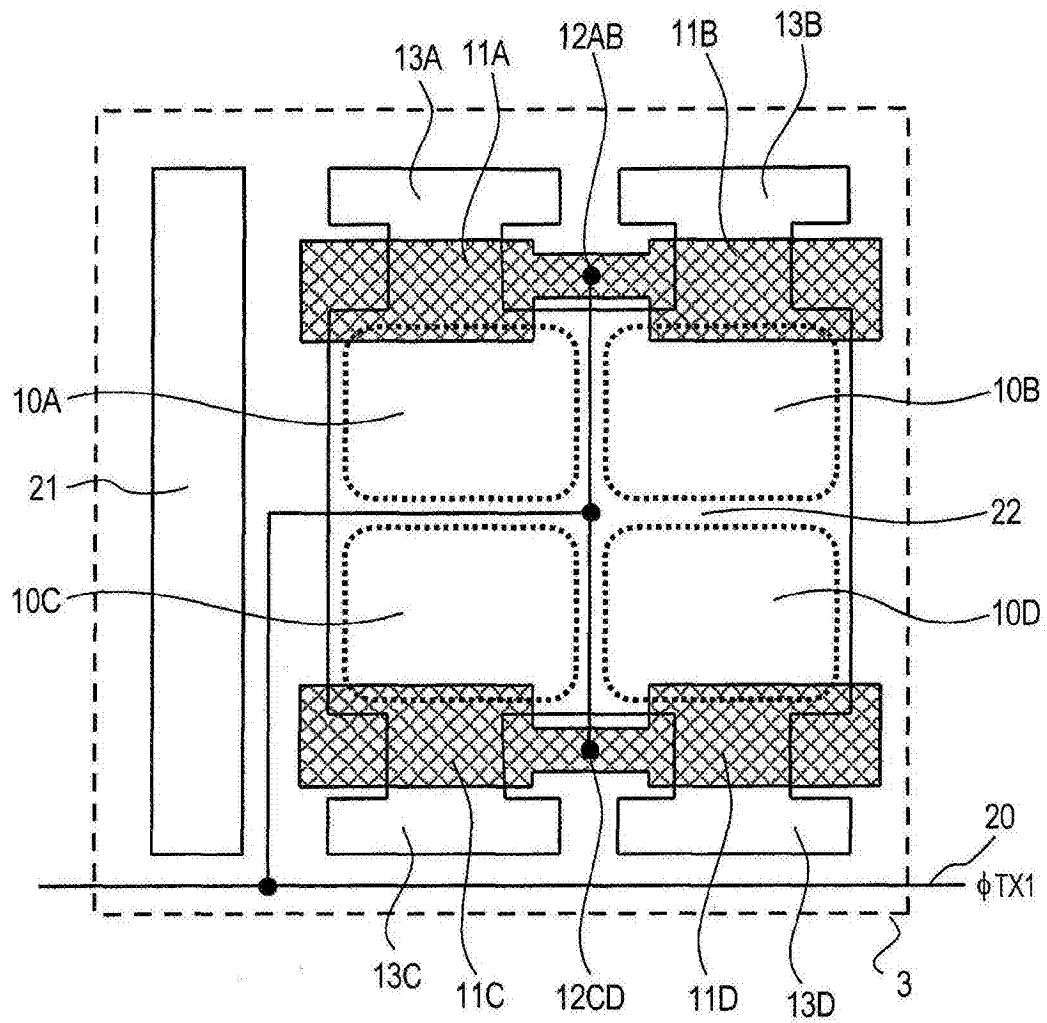


图14