

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号

特許第7563986号

(P7563986)

(45)発行日 令和6年10月8日(2024.10.8)

(24)登録日 令和6年9月30日(2024.9.30)

(51)国際特許分類

F I

H 0 1 L 25/16 (2023.01)

H 0 1 L 25/16

Z

H 0 1 L 23/12 (2006.01)

H 0 1 L 23/12

J

請求項の数 18 (全19頁)

(21)出願番号 特願2020-569781(P2020-569781)  
 (86)(22)出願日 令和1年6月14日(2019.6.14)  
 (65)公表番号 特表2021-528845(P2021-528845  
 A)  
 (43)公表日 令和3年10月21日(2021.10.21)  
 (86)国際出願番号 PCT/US2019/037149  
 (87)国際公開番号 WO2019/241610  
 (87)国際公開日 令和1年12月19日(2019.12.19)  
 審査請求日 令和4年6月13日(2022.6.13)  
 (31)優先権主張番号 16/008,119  
 (32)優先日 平成30年6月14日(2018.6.14)  
 (33)優先権主張国・地域又は機関  
 米国(US)

(73)特許権者 507107291  
 テキサス インスツルメンツ インコーポ  
 レイテッド  
 アメリカ合衆国 テキサス州 7 5 2 6 5  
 - 5 4 7 4 ダラス メール ステーション  
 3 9 9 9 ピーオーボックス 6 5 5 4 7 4  
 (74)代理人 230129078  
 弁護士 佐藤 仁  
 (72)発明者 ウーチャン キム  
 アメリカ合衆国 9 4 0 8 6 カリフォル  
 ニア州 サニーベール, ホーリー テラス  
 1 0 6  
 (72)発明者 松浦 政光  
 日本国 8 7 4 - 0 0 2 5 大分県別府市  
 亀川四の湯町 2 組 1

最終頁に続く

(54)【発明の名称】 埋め込みパッケージにおける応力緩衝層

## (57)【特許請求の範囲】

## 【請求項 1】

集積回路( I C )パッケージであって、  
 前記 I C パッケージ内の I C ダイの非導電性表面の上のシード層と、  
 前記シード層上に形成される複数のパッドと、  
 前記複数のパッドの各々の直上の複数のポストであって、前記複数のポストの各々が、  
 前記複数のパッドの対応するパッドの横幅より小さい横幅を有する、前記複数のポストと、  
 前記複数のポストに取り付けられるヒートスプレッドであって、前記 I C パッケージか  
 ら露出される表面を含む、前記ヒートスプレッドと、  
 を含む、集積回路( I C )パッケージ。

10

## 【請求項 2】

請求項 1 に記載の I C パッケージであって、  
 前記複数のパッドの各々と前記複数のポストの各々が銅を含む、 I C パッケージ。

## 【請求項 3】

請求項 1 に記載の I C パッケージであって、  
 前記複数のポストの各々が円筒形状を含む、 I C パッケージ。

## 【請求項 4】

請求項 1 に記載の I C パッケージであって、  
 前記複数のポストの各々が等しく離間される、 I C パッケージ。

## 【請求項 5】

20

請求項 1 に記載の IC パッケージであって、

前記ヒートスプレッドの高さが  $15\ \mu\text{m} \sim 60\ \mu\text{m}$  の範囲であるときに、前記複数のパッドと対応する複数のポストとの各ペアの高さが一緒に  $30\ \mu\text{m} \sim 60\ \mu\text{m}$  の範囲である、IC パッケージ。

【請求項 6】

請求項 1 に記載の IC パッケージであって、

前記ヒートスプレッドの高さが  $40\ \mu\text{m}$  であるときに、前記複数のパッドと対応する複数のポストとの各ペアの高さが一緒に  $40\ \mu\text{m}$  である、IC パッケージ。

【請求項 7】

請求項 1 に記載の IC パッケージであって、

前記複数のポストの各々の高さとは対応するパッドの高さとの比が  $3 : 1$  である、IC パッケージ。

【請求項 8】

集積回路 (IC) パッケージ内の熱を放散するために用いる放熱構造を製造するための方法であって、

前記 IC パッケージ内の IC ダイの上に第 1 のマスク層を堆積することと、

前記 IC ダイの対応する非導電性表面を露出させる第 1 の開口をつくるように前記第 1 のマスク層の領域を除去することと、

前記 IC ダイの露出される対応する非導電性表面の上の前記第 1 の開口の各々において前記第 1 のマスク層の高さまでパッドを形成することと、

各パッドと前記第 1 のマスク層の残りの部分との上に第 2 のマスク層を堆積することと、第 2 の開口をつくるように前記第 2 のマスク層の領域を除去することであって、前記第 2 の開口の各々が対応するパッドの一部のみを露出させる、前記第 2 のマスク層の領域を除去することと、

各対応するパッドの露出される部分の直上の前記第 2 の開口の各々においてポストを形成することと、

前記第 1 及び第 2 のマスク層を除去することと、

前記 IC ダイと前記パッドと前記ポストとの上に誘電体材料を前記ポストの高さまで堆積することと、

前記誘電体材料と前記ポストとの上にヒートスプレッドを形成することであって、前記ヒートスプレッドの遠位表面が前記誘電体材料から露出される、前記ヒートスプレッドを形成することと、

を含む、方法。

【請求項 9】

請求項 8 に記載の方法であって、

前記第 1 のマスク層を堆積することと前記第 1 のマスク層の領域を除去することと、前記第 2 のマスク層を堆積することと前記第 2 のマスク層の領域を除去することとが、フォトリソグラフィプロセスを含む、方法。

【請求項 10】

請求項 8 に記載の方法であって、

前記第 1 の開口の各々においてパッドを形成することと前記第 2 の開口の各々においてポストを形成することとが、めっきプロセスを含む、方法。

【請求項 11】

請求項 8 に記載の方法であって、

前記パッドと前記ポストとが銅を含む、方法。

【請求項 12】

請求項 8 に記載の方法であって、

前記第 1 のマスク層を堆積することの前に前記 IC ダイの非導電性表面上にシード層を形成することを更に含む、方法。

【請求項 13】

10

20

30

40

50

請求項 8 に記載の方法であって、

前記ヒートスプレッダを形成することの前に前記誘電体材料と前記ポストとの上にシード層を形成することを更に含む、方法。

【請求項 14】

集積回路（IC）パッケージであって、

ICダイであって、前記ICダイの外面上の導電性ボンドパッドと非導電性表面とを有する、前記ICダイと、

前記導電性ボンドパッドの1つ又は複数に接続される導電性ビアと、

応力緩衝層であって、

前記ICダイの非導電性表面の上のシード層と、

前記シード層上の複数のパッドであって、前記複数のパッドの各々が、前記シード層に接する近位端と、前記複数のパッドの各々の各近位端と反対の遠位端とを含む、前記複数のパッドと、

前記複数のパッドの各々の直上の複数のポストであって、前記複数のポストの各々が、前記複数のパッドの各伝導性パッドのそれぞれの遠位端に接する近位端と、前記複数のポストの各々の各近位端と反対の遠位端とを含み、各伝導性ポストがその対応するパッドの横幅より小さい横幅を有する、前記複数のポストと、

を含む、前記応力緩衝層と、

前記複数のポストの遠位端に接する近位表面と前記ICパッケージから露出される遠位表面とを含むヒートスプレッダと、

を含む、ICパッケージ。

【請求項 15】

請求項 14 に記載のICパッケージであって、

前記複数のパッドの各々と前記複数のポストの各々が銅を含む、ICパッケージ。

【請求項 16】

請求項 14 に記載のICパッケージであって、

前記ICダイに電氣的に接続されるドライバICを前記ICパッケージ内に更に含む、ICパッケージ。

【請求項 17】

請求項 14 に記載のICパッケージであって、

前記ヒートスプレッダの高さが  $1.5 \mu\text{m} \sim 6.0 \mu\text{m}$  の範囲にあるときに、前記複数のパッドと対応する複数のポストのと各ペアの高さが  $3.0 \mu\text{m} \sim 6.0 \mu\text{m}$  の範囲にある、ICパッケージ。

【請求項 18】

請求項 14 に記載のICパッケージであって、

前記複数のポストの各々の高さとは各対応するパッドとの高さとの比が 3 : 1 である、ICパッケージ。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、全般的に、埋め込みパッケージ及びそれらの製造技術に関し、特に、埋め込みパッケージにおいて応力緩衝層を付加すること及びそのような応力緩衝層を製造するための方法に関する。

【背景技術】

【0002】

集積回路（IC）ダイは、取り扱いや印刷回路基板（PCB）へのアセンブリを容易にするため、及びダイ又は関連する構成要素及びデバイスを損傷から保護するために、保護パッケージ内に封止される。ダイ及び関連する構成要素を封止してパッケージを形成するために、硬質プラスチック等の誘電体材料が用いられ得る。種々の異なるICパッケージタイプが存在し、幾つかのタイプは、パッケージの1つ又は複数の側（例えば頂部側）に

10

20

30

40

50

形成されるヒートスプレッドを含む。具体的には、ヒートスプレッドは、封止されたダイ及び場合によっては他の封止された構成要素に相互接続されて、ヒートシンクとして機能し、それによってパッケージから外に熱を引き出すのを補助する。

#### 【0003】

ヒートスプレッドを、封止されたダイ及び他の構成要素に物理的に（及び、そのため熱伝導的に）接続するための技術は、適切な熱放散を確実にするのに役立つ。下にあるダイとヒートスプレッドとの間に亀裂又は他の物理的故障があると、不十分な熱放散となり得、その結果、ダイの過熱を引き起こし、ダイが故障する可能性がある。これは、下にあるダイを形成するために用いられるシリコン（3 ppm / KのCTE）と、ヒートスプレッドを形成するために用いられる銅（16 ppm / KのCTE）の熱膨張係数（CTE）の不一致によって引き起こされ得る。そのため、封止されたダイをヒートスプレッドと物理的に接続するための複数の技法及び構造が存在する。しかしながら、よく使用されるアプローチであっても壊滅的な故障に遭遇する可能性がある。

10

#### 【0004】

1つのアプローチは、封止されたダイの頂部をヒートスプレッドに直接（例えば、熱パッドを介して）接触させることである。図1は、ダイとヒートスプレッドとの間に直接接続を提供するICパッケージ100のブロック図の断面図である。具体的には、パッケージ100は、回路層105及び再分散層（RDL）110から構成される。回路層105は、ICダイ115、並びに駆動IC120等の他の構成要素を含む。RDL110は、金属ピラー等の複数の導電性ビア122及び金属リードフレーム等の相互接続124を含み得、ダイ115及び他の構成要素上の伝導性ボンパッドに、下にある他の回路要素に対する電気的接続を提供する。

20

#### 【0005】

パッケージ100はまた、優れた熱伝導性に起因して銅で構成され得るヒートスプレッド125を含む。ダイ115からヒートスプレッド125に熱を放散するため、これら2つの間の直接物理的接続によって提供されるインタフェース130が存在する。幾つかの実施形態において、ダイ115とヒートスプレッド125の直接インタフェース130として、同じく銅であり得るプレーンメタル層が提供され得る。しかしながら、パッケージ100が高温にさらされると、ダイ115のシリコンとヒートスプレッド125（又は金属層）の銅との間の直接インタフェース130におけるCTEの大きな不一致に起因して、それらのインタフェース130において亀裂が発生し得る。例えば、埋め込みパッケージは、製造プロセスの間にプラスチックカプセルが吸収した可能性のある水分を除去するため、（例えば、赤外線（IR）リフロープロセスの間に）はんだ溶融温度を超える温度に加熱され得る。そのようなIRリフロープロセスの間、ヒートスプレッド125とダイ115の頂部表面との間のCTE不一致は、そのような亀裂を発生させ得、この構造整合性の欠如は、しばしば、ヒートスプレッドの放熱性能に著しく影響し得る。また、このような亀裂は、パッケージ100に対する極端な動作条件において遭遇する高温に反応して生じ得る。

30

#### 【0006】

図2は、封止されたダイとヒートスプレッドとの間で直接物理的接続を用いる、使用されたパッケージ200の走査型電子顕微鏡（SEM）からの画像である。図1と同様に、図2のパッケージ200もまた回路層205、並びにRDL210を含む。ICダイ215が回路層205における誘電体材料内に封止されているのが見られる。走査はまた、放熱のためダイ215の頂部に直接接続されている銅のヒートスプレッド225を示している。時間経過とともに、ダイ215とヒートスプレッド225との間のインタフェースに、パッケージ200のこれらの2つの構成要素の間の熱膨張における不一致によって引き起こされる大きな亀裂230が形成され得る。図2Aは、図2におけるパッケージ200の一部の拡大図を提供する。この拡大図において、ダイ215とヒートスプレッド225との間のインタフェースに近接する亀裂230が示されている。結果として、このパッケージ200のヒートスプレッド225の、ダイ215から熱を放散する能力が損なわれる。

40

50

## 【 0 0 0 7 】

図 3 は、ダイとヒートスプレッドとの間に間接接続を提供する別の IC パッケージ 3 0 0 のブロック図の断面図である。このパッケージ 3 0 0 も、回路層 3 0 5 及び RDL 3 1 0 を含む。回路層 3 0 5 は、ヒートスプレッド 3 2 5 を用いる熱放散を必要とする IC ダイ 3 1 5 を含む。このアプローチにおいて、ダイ 3 1 5 とヒートスプレッド 3 2 5 との間に、物理的及び従って熱的接続を提供するために熱伝導性ビア 3 3 5 が用いられる。良好な熱伝導性を提供するために、ビア 3 3 5 もまた、銅の良好な熱伝導性に起因して、ヒートスプレッド 3 2 5 と共に銅で形成され得る。また、通常は同じく銅である薄い伝導性シード層 3 4 0 がダイ 3 1 5 の頂部上に形成され得、ダイ 3 1 5 の頂部にわたって熱伝導性を支援し、伝導性ビア 3 3 5 の底部との接触も提供する。

10

## 【 0 0 0 8 】

残念ながら、従来のアプローチと同様に、この第 2 のアプローチは、構造的な不利益を被り得る。特に、伝導性ビア 3 3 5 及びシード層 3 4 0 は銅で形成され得るが、ビア 3 3 5 がシード層 3 4 0 に接するインタフェースは機械的故障に遭遇し得る。具体的には、各伝導性ビア 3 3 5 の底部とダイ 3 1 5 の頂部との間のインタフェースは、通常は亀裂の形態である構造的故障に遭遇し得る。これは必ずしも CTE 不一致に起因するのではなく、たとえ類似構造のシード層 3 4 0 を介した場合でも、伝導性ビア 3 3 5 の底部の各々に対して相対的に小さい直径から生じる高い熱機械的応力に起因する。これは、パッケージ 3 0 0 に IR リフプロセスを行うときに起こり得る。この構造整合性の欠如は、ヒートスプレッド 3 7 5 の放熱性能に大きく影響し得る。

20

## 【 0 0 0 9 】

図 3 A は、封止されたダイとヒートスプレッドとの間に伝導性ビアが用いられる、使用されたパッケージの SEM 画像 3 5 0 である。画像 3 5 0 は、回路層 3 5 5 及び RDL 3 6 0 を含み、回路層 3 5 5 内に封止されているシリコン IC ダイ 3 6 5 を備えるパッケージのこの実施形態を示している。ヒートスプレッド 3 7 5 が、ダイ 3 6 5 の上にダイ 3 6 5 から離間されて配置されていることがわかり、ダイ 3 6 5 とヒートスプレッド 3 7 5 との間に物理的及び従って熱的接続を提供する銅ビア 3 8 5 を備える。また、熱放散を支援するために、薄い伝導性シード層 3 9 0 がダイ 3 6 5 の頂部の上に堆積されていることがわかり、銅ビア 3 8 5 は、インタフェース 3 8 0 において、シード層 3 9 0 の頂部に物理的に接続されている。

30

## 【 0 0 1 0 】

しかしながら、上述のように、亀裂の形態での構造的故障は、パッケージが IR リフプロセス又は同様の高温の他の原因を受けた後でも、ビア 3 8 5 とシード層 3 9 0 との間のインタフェース 3 8 0 において生じる。これは、伝導性ビア 3 8 5 を形成するために用いられる形成プロセスの結果であるビア 3 8 5 の下向きのテーパ状の側壁によって引き起こされる。具体的には、ダイ 3 6 5 及び他の構成要素及び相互接続を回路層 3 5 5 内に封止するために、誘電体材料が回路層 3 5 5 の上及び周囲に堆積されると、封止材料は、ダイ 3 6 5 の周りに事前定義された高さまで堆積される。その後、レーザドリルが用いられ、封止材料を介してダイ 3 6 5 の頂部又はシード層 3 9 0 の頂部に達するまでドリルダウンすることによって、ビア 3 8 5 を形成する。その後、ドリル穴を銅で充填してビア 3 8 5 を形成するように金属堆積技法が用いられ得る。その後、封止材料の頂部上、及び、銅ビア 3 8 5 の頂部と接して、ヒートスプレッド 3 2 5 を形成するために銅堆積が再び用いられ得る。

40

## 【 0 0 1 1 】

残念ながら、レーザドリルプロセスは、頂部から底部に向かってテーパ状のビア開口をつくる。結果として、充填された伝導性ビア 3 8 5 は、対応する下向きの円筒形のテーパ形状を有する。ビア 3 8 5 のこのテーパ形状は、その結果、ダイ 3 6 5 又はシード層 3 9 0 とのインタフェース 3 8 0 において細い直径を備えるビア構造をもたらす。これらテーパ状のビア 3 8 5 構造の結果、シード層 3 9 0 又はダイ 3 6 5 から熱を伝導する銅の総表面積が少なくなり、その結果、熱放散が少なくなる。また、この相対的に細いインタフェ

50

ース 380 は、例えば、パッケージがリフロープロセスを受けた後に、各ビア 385 のインタフェース 380 において高い熱機械的応力をもたらす。従って、上述した他のアプローチの直接伝導接続と同様に、インタフェース 380 における高い熱機械的応力は、特に、パッケージ 300 に対する極端な動作条件において、各ビア 385 の底部のそれらのインタフェース 380 に亀裂を形成し得る。また、上述のように、そのような亀裂は、伝導性ビア 385 によって提供されるように意図された熱放散に機械的故障を引き起こす。また、ビア 385 の底部の内向きにテーパ状にされた構造では、ダイ 365 に又はダイ 365 の頂部表面上のシード層 390 に接する全体の熱伝導表面が少なくなる。

#### 【0012】

従って、当技術分野において必要とされるものは、従来技術における欠陥を被らない、封止されたパッケージのための放散構造及びそのような放散構造を製造するための関連する方法である。下記の例はこれら及びその他の改善を提供する。

#### 【発明の概要】

#### 【0013】

幾つかの例は、埋め込み IC ダイと IC ダイの非導電性表面から熱を放散するために用いられるヒートスプレッドとの間の応力緩衝層の作成を提供する。応力緩衝層は、伝導性パッドの分散されたセットと伝導性パッド上に形成される対応する伝導性ポストのセットとで構成される。特に、伝導性パッドは、伝導性ポストより実質的に大きい幅又は直径を有し得る。伝導性パッドの直径が相対的に大きいため、伝導性パッドと、埋め込みダイの直接頂部との間、又は伝導性シード層が使用されている場合は伝導性シード層との間に、かなり大きなインタフェースが提供され、そのため、上述の幾つかのアプローチにみられる CTE 不一致に関連するダイのインタフェースにおける熱機械的応力が低減される。また、伝導性パッドの大きな直径は、上述のレーザドリル技法を用いて細いテーパ状の伝導性ビアが形成されるときに存在する高い熱機械的応力をなくす。

#### 【0014】

このように、1つの態様において、本記載は、埋め込み IC パッケージ内の熱を放散する際に用いられる応力緩衝層に向けられている。例えば、本明細書で開示される応力緩衝層は、IC パッケージ内に封止された IC ダイ上に横方向に分散された複数の伝導性パッドを含み得る。複数の伝導性パッドの各々は、IC ダイの非導電性表面に接する近位端を有し得、各伝導性パッドの各近位端の反対側の遠位端を有し得る。また、そのような応力緩衝層は、横方向に分散され、複数の伝導性パッドの各々の上に直接形成された、複数の伝導性ポストを更に含み得る。複数の伝導性ポストの各々は、各伝導性パッドのそれぞれの遠位端に接する近位端、及び各伝導性ポストの各近位端の反対側の遠位端を含み得る。また、各伝導性ポストは、対応する伝導性パッドの横方向幅より小さい横方向幅を有し得る。また、ダイからの熱を放散するための構造は、複数の伝導性ポストの上に形成されるヒートスプレッドを更に含み得る。ヒートスプレッドは、複数の伝導性ポストの遠位端に接する近位表面、及び IC パッケージから露出された遠位表面を有し得る。

#### 【0015】

別の態様において、本開示は、IC パッケージ内の埋め込み IC ダイから熱を放散する際に用いられる応力緩衝層を製造するための方法に向けられる。例えば、或る方法が、IC ダイ上に第 1 のマスク層を堆積させること、及びその後、IC ダイの対応する非導電性表面を露出させる第 1 の開口をつくるように、第 1 のマスク層の領域を除去することを含み得る。この方法は、その後、IC ダイの露出された対応する非導電性表面上で第 1 のマスク層の高さまで、第 1 の開口の各々に伝導性パッドを形成することを含み得る。或る例示的な方法が、その後、伝導性パッド及び第 1 のマスク層の残りの部分の上に第 2 のマスク層を堆積すること、及び、対応する伝導性パッドの一部を各々が露出させる第 2 の開口をつくるように、第 2 のマスク層の領域を除去することを含み得る。その後、第 2 の開口の各々の中に、各対応する伝導性パッドの露出された部分の直接上に伝導性ポストが形成され得る。或る例示の方法が、その後、第 1 及び第 2 のマスク層を除去すること、及び IC ダイ、伝導性パッド及び伝導性ポストの上に、伝導性ポストの高さまで、封止用誘電体

10

20

30

40

50

材料を堆積することを含み得る。その後、ヒートスプレッドが、封止用誘電体材料及び伝導性ポストの上に形成され得、ヒートスプレッドの遠位表面が封止用誘電体材料から露出されている。

【図面の簡単な説明】

【0016】

本発明及び好ましい使用の態様を、下記の例示的な実施形態の詳細な説明及び付図を参照して説明する。

【0017】

【図1】ダイとヒートスプレッドとの間に直接接続を提供するICパッケージのブロック図の断面図である。

10

【0018】

【図2】封止されたダイとヒートスプレッドとの間に直接的な物理的接続を用いる、使用されたパッケージの走査型電子顕微鏡からの画像である。

【0019】

【図2A】図2におけるパッケージの一部の拡大図である。

【0020】

【図3】ダイとヒートスプレッドとの間に間接接続を提供する別のICパッケージのブロック図の断面図である。

【0021】

【図3A】封止されたダイとヒートスプレッドとの間に伝導性ビアを用いる、使用されたパッケージの走査型電子顕微鏡からの画像である。

20

【0022】

【図4】本開示に従って構成される放熱構造を有する埋め込みICパッケージのブロック図の断面図である。

【0023】

【図4A】図4に関して説明される応力緩衝層の拡大断面図である。

【0024】

【図4B】本開示に従った応力緩衝層を備えて構成される埋め込みダイ構造とのインタフェースにおいて、熱機械的応力亀裂の発生のDOE結果の概要を提供するチャートである。

【0025】

30

【図5A】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5B】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5C】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5D】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5E】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

40

【図5F】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5G】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5H】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【図5I】本開示に従って、埋め込みパッケージのための応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。

【0026】

【図6】本開示に従った応力緩衝層の一実施形態を有する埋め込みパッケージの3D図で

50

ある。

【0027】

【図7】本開示に従った応力緩衝層を用いる埋め込みパッケージの走査型電子顕微鏡からの画像である。

【発明を実施するための形態】

【0028】

種々の実施形態が具体的に説明される。しかしながら、説明自体は、本特許の範囲を限定するものではない。特許請求される主題は、他の手法でも具現化され得、説明されるものと類似の異なるステップ又は要素を含み得る。構成要素は、例示的であり、限定的ではない。本明細書に説明される構成要素と同じ又は類似の機能を実施し得る構成要素も本発明の範囲内に含まれる。

10

【0029】

明細書及び添付の特許請求の範囲で用いられるように、単数形（或る（「a」、「an」）及びその（「the」））は、文脈が明確に別段の指示をしない限り複数の参照を含む。「或る」構成要素を含む構成物に対する参照は、指定されたものに加えて他の構成要素を含むことを意図している。また、好ましい実施形態を説明する際に、用語は明確化の目的で用いられる。各用語は、当業者に理解されるその最も広い意味を企図し、同様の目的を達成するために同様の様式で動作する全ての技術的同等物を含む。

【0030】

用語、「有する（having、has）」、「含む（including、includes）」は、オープンエンド型であり、「含む（comprising、comprises）」等の用語と同じ意味を有することが意図され、他の構造、材料、又は行為の存在を排除するものではない。同様に、「し得る（can又はmay）」等の用語はオープンエンド型であり、その構造、材料、又は行為が必ずしも必要ではないことを反映しており、他の用語の使用が、その構造、材料、又は行為が必須であることを反映することが意図されていることはない。構造、材料、又は行為が不可欠である限り、それらはそのように識別される。

20

【0031】

1つ又は複数の方法ステップの言及は、明示的に識別されているこれらのステップの間の、付加的な方法ステップ又は介在する方法ステップの存在を排除するものではない。また、用語「ステップ」は、個々のステップの順序が明示的に要求される場合を除いて、種々のステップの間の特定の順を意味するものではない。

30

【0032】

ここで図4を参照すると、本開示に従って構成される放熱構造を有する埋め込みICパッケージ400のブロック図の断面図が示されている。埋め込みICパッケージ400は、回路層405及びRDL410を含み、クワッドフラットノーリード（QFN）、スモールアウトラインノーリード（SON）（例えば、ベリースモールアウトラインノーリード（VSON）又はベリーベリースモールアウトラインノーリード（WSON）パッケージ）、ランドグリッドアレイ（LGA）、又は他の有利なパッケージとして具現化され得る。しかしながら、パッケージ400は、ヒートスプレッド又は他の放熱構造を備える任意のタイプの埋め込みパッケージを含み得る。回路層405内において、ICダイ415が、駆動IC420と同様に、誘電体材料内に封止されている。RDL410内には、ICダイ415のアクティブ側に形成される導電性ボンドパッド412に接続される導電性ビア411がある。導電性リードフレーム413はまた、RDL410内で電気信号を分配するために導電性ビア411に接続されて図示されている。

40

【0033】

回路層405の上に配置されているのは、銅で構成され得るヒートスプレッド425である。埋め込みダイ415をヒートスプレッド425に物理的及び熱学的に接続するのは、本開示に従って構成される応力緩衝層430である。特に、応力緩衝層430の設計及び構造は、ICダイへの接続における熱機械的応力を低減する。この放熱構造はまた、ダイ415の頂部上に堆積されたオプションのシード層440を含み得、これはまた、ダイ

50

4 1 5 からの熱放散を改善し得る。応力緩衝層 4 3 0 の特異な構造は、熱伝導性パッド 4 4 5 と伝導性ポスト 4 5 0 との組み合わせを含む。具体的には、各伝導性パッド 4 4 5 の近位端が、非導電性表面の上のダイ 4 1 5 又はシード層 4 4 0 の非導電性表面に接し、一方、各伝導性パッド 4 4 5 の遠位端は、ダイ 4 1 5 から離れるように向いている。そのような非導電性表面は、ダイ 4 1 5 内の回路要素と電氣的通信するために用いられる導電性ボンダパッドを有さないダイ 4 1 5 の任意の表面を含み得る。各伝導性ポスト 4 5 0 の近位端は、各対応する伝導性パッド 4 4 5 の遠位端に接し、一方、各伝導性ポスト 4 5 0 の遠位端は、伝導性パッド 4 4 5 から離れるように向いている。各伝導性ポスト 4 5 0 の遠位端は、その後、ヒートスプレッド 4 2 5、又はヒートスプレッド 4 2 5 と各伝導性ポスト 4 5 0 との間に配置される任意選択のシード層（図 4 A を参照）と接している。ヒートスプレッド 4 2 5 は、IC パッケージ 4 0 0 から露出された遠位表面を含む。

10

#### 【 0 0 3 4 】

例示の実施形態において、パッド 4 4 5 及びポスト 4 5 0 の両方は、互いに対する接合を改善するために同じ材料で形成され、例えば、両方とも、高い熱伝導性のために銅で形成される。しかしながら、他の熱伝導材料も用いられ得る。別の実施形態において、伝導性パッド 4 4 5 は、実質的に環状又は実質的に円筒形を有し得るが、伝導性パッド 4 4 5 に対して他の形状も用いられ得る。図示されるように、伝導性パッド 4 4 5 は、伝導性ポスト 4 5 0 より実質的に大きな幅又は直径を有し得る。有利なことに、伝導性パッド 4 4 5 の相対的に大きい直径は、パッド 4 4 5 と、直接ダイ 4 1 5 の非導電性表面か又は伝導性シード層 4 4 0 が存在する場合は伝導性シード層 4 4 0 のいずれかの頂部との間に有意に大きなインタフェースを提供し、それが、幾つかのアプローチにおいて見られる C T E 不一致に関連するダイ 4 1 5 におけるインタフェースでの熱機械的応力を低減する。しかしながら、伝導性パッド 4 4 5 の直径は、ダイ 4 1 5 上に直接配置されるヒートスプレッドの接触面積と実質的に等しくなるほど大きくない。また、伝導性パッド 4 4 5 の大きな直径は、上述のレーザドリル技術を用いて細いテーパ状の伝導性ビアが形成される場合に存在する高い熱機械的応力をなくす。

20

#### 【 0 0 3 5 】

図 4 A を参照すると、図示されているのは、図 4 に関連して説明される応力緩衝層 4 3 0 の拡大断面図である。この拡大図は、応力緩衝層 4 3 0 をつくる伝導性パッド 4 4 5 及び伝導性ポスト 4 5 0 の形状及び比率をより正確に示している。この図にはまた、任意選択のシード層もヒートスプレッド 4 2 5 の前に堆積され得、所望される場合、伝導性ポスト 4 5 0 の頂部がシード層 4 2 5 a に接続されることが示されている。

30

#### 【 0 0 3 6 】

いずれの実施形態においても、本記載は、伝導性パッド 4 4 5 及び伝導性ポスト 4 5 0 を形成するためのめっきプロセスによって作成される応力緩衝層 4 3 0 の作成を提供する。伝導性ポスト 4 5 0 よりも大きな直径を有する伝導性パッド 4 4 5 は、ダイ 4 1 5（又はシード層 4 4 0）に直接接し、パッド 4 4 5 のより大きい直径は、上述のレーザで穴あけされたビアより実質的に小さいダイ 4 1 5 上の単位面積ごとの応力分散をもたらす。また、伝導性パッド 4 4 5 のより大きい直径からの余分な量の銅（又は他の望ましい伝導材料）もまた、本明細書に開示されるような応力緩衝層 4 3 0 を有するパッケージ 4 0 0 の熱的性能を改善する。

40

#### 【 0 0 3 7 】

本明細書に開示されるような応力緩衝層 4 3 0 に関連する設計パラメータはまた、パッケージ 4 0 0 の望ましい熱機械的応力及び熱伝導性能に基づいて調整され得る。寸法（a）は、ダイ 4 1 5 の縁から外側伝導性パッド 4 4 5 の外側の直径までのプルバックの量である。寸法（b）は、より大きい伝導性パッド 4 4 5 によって提供される伝導性ポスト 4 5 0 からの付加的な半径である。寸法（c）は、伝導性ポスト 4 5 0 間の間隔である。寸法（d）は、伝導性ポスト 4 5 0 の直径である。寸法（e）は、ヒートスプレッド 4 2 5 の厚さである。寸法（f）は、伝導性パッド 4 4 5 及び伝導性ポスト 4 5 0 の総高である。これらの事前定義された寸法に基づいて、伝導性ポストの高さ（f）は、高い応力点を

50

ダイから本明細書に開示されているような応力緩衝層に移動させるように選択され得る。また、より大きい伝導性パッドによって提供される付加的な横方向半径と組み合わされたポストの直径 ( d ) は、構造によって提供される一層細い伝導性ビアと比べて、ダイ上の一層幅広い領域に応力を分散することに役立つ。

【 0 0 3 8 】

図 4 B は、本開示に従った応力緩衝層を用いて構成される埋め込みダイとのインタフェースにおける熱機械的応力亀裂の発生の実験計画 ( D O E ) 結果の概要を提供するチャートを示す。より具体的には、D O E の結果は、ヒートスプレッドの厚さ ( e ) と伝導性ポスト 4 5 0 及び伝導性パッド 4 4 5 の全体的な高さとの比較に注目している。D O E の結果は、ヒートスプレッド 4 2 5 の厚さと応力緩衝層 4 3 0 の総高との間のトレードオフを示している。例えば、D O E の結果は、応力緩衝層 4 3 0 の最小高さが 3 0 μ m であると、約 6 0 μ m までの厚さのヒートスプレッド 4 2 5 のためのダイインタフェースにおいて亀裂が生じないという結果になったことを示した。ヒートスプレッド 4 2 5 の厚さが高くなると、亀裂が発生する可能性が増加する傾向があった。同様に、応力緩衝層 4 3 0 の高さが小さすぎる場合、例えば、1 5 μ m 以下の場合もまたダイ亀裂が発生する傾向があった。特に、D O E の結果は、ヒートスプレッドを使用して、応力緩衝層をなくすこと ( 即ち、0 μ m ) は、単に、ヒートスプレッドが埋め込みダイに直接接続される結果になったことを示した。これは、上述の技法の 1 つであり、その熱分散技法を用いてもたらされ得るダイの亀裂の存在を示した。

10

【 0 0 3 9 】

次に図 5 A ~ 図 5 I を参照すると、図示されているのは、埋め込みパッケージ 5 0 0 に対して応力緩衝層を形成するための例示的なプロセスの断面ブロック図である。図 5 A は、形成の中間段階における例示的なパッケージの回路層を示している。具体的には、中間構造は、誘電体パッケージ材料 5 1 0 を用いて封止された埋め込み IC ダイ 5 0 5 を含む。この中間構造の上に、プロセスは、第 1 のマスク層 5 1 5 を堆積する。第 1 のマスク層 5 1 5 は、フォトリソグラフィプロセスを用いて堆積されたフォトリソグラフィマスクとし得る。しかしながら、その他の、現在存在する又は後に開発されるマスクング技術も用いられ得る。図示されていないが、第 1 のマスク層 5 1 5 の堆積の前に、ダイ 5 0 5 の頂部上にシード層も堆積されてもよい。

20

【 0 0 4 0 】

図 5 B は、応力緩衝層の製造プロセスの後段における中間パッケージ構造の断面図を示している。この段階において、第 1 のマスク層 5 1 5 は、埋め込みダイ 5 0 5 の非導電性表面を露出させる第 1 の開口 5 2 0 をつくるように、複数の領域において除去される。例えば、第 1 のマスク層 5 1 5 の選択部分を開口させるためにもフォトリソグラフィプロセスが用いられ得る。有利な実施形態において、実質的に円形の形状である第 1 のマスク層 5 1 5 の開口された領域は、応力緩衝層のための伝導性パッドの位置を提供する。また、この実施形態において、第 1 のマスク層 5 1 5 の厚さは、伝導性パッドの厚さを設定するために用いられる。

30

【 0 0 4 1 】

図 5 C は、応力緩衝層の製造プロセスの更なる段階における中間パッケージ構造の断面図を示している。プロセスのこの段階において、伝導性パッド 5 2 5 は、ダイ 5 0 5 の対応する非導電性表面の頂部の上に直接形成される。ダイ 5 0 5 上にシード層が用いられる実施形態において、伝導性パッド 5 2 5 はシード層上に形成される。伝導性パッド 5 2 5 を形成するために、銅めっきプロセス等のめっきプロセスが用いられ得る。他の実施形態において、伝導性パッド 5 2 5 は、半導体製造において用いられる堆積技術、又は金属の堆積又は形成のための他の有利なプロセスを用いて形成され得る。

40

【 0 0 4 2 】

図 5 D は、製造プロセスの更に後段における中間パッケージ構造の断面図を示している。プロセスのこの段階において、完成された伝導性パッド 5 2 5 の上、並びに第 1 のマスク層 5 1 5 の残りの部分の上に第 2 のマスク層 5 3 0 が形成される。第 2 のマスク層 5 3

50

0 はまたフォトリソグラフィプロセス又は任意の他の有利なプロセスを用いて形成され得る。また、第2のマスク層530は、第1のマスク層515と同じプロセスを用いて形成され得るが、そのような制約は要求されていない。また、第2のマスク層530の厚さは応力緩衝層の伝導性ポストの高さを提供するように選択されるので、第2のマスク層530は、第1のマスク層515とは異なる材料で構成され得、従って堆積され得る。或いは、異なるプロセスを用いて形成され得る。

#### 【0043】

図5Eは、応力緩衝層の製造プロセスの更なる段階における中間パッケージ構造の断面図を示している。この段階において、第2のマスク層530は、前に形成された伝導性パッド525の一部を露出する第2の開口535を形成するように複数の領域において除去される。上述のように、第2のマスク層530の選択部分を開口するためにフォトリソグラフィプロセスが再び用いられ得る。第2のマスク層530の開口535は、これも実質的に円形であり得るが、伝導性パッド525に関して伝導性ポスト540の正確な位置及び形状を提供し、従って、伝導性パッド525上の中央に配置され得る。

10

#### 【0044】

図5Fは、応力緩衝層の製造プロセスの更なる段階における中間パッケージ構造の断面図を示している。プロセスのこの段階の間、伝導性ポスト540は、第2のマスク層530の第2の開口535内に作成される。伝導性パッド525と同様に、ポスト540は、銅めっきプロセス等のめっきプロセスを用いて作成され得る。他の実施形態において、ポスト540は、半導体製造において用いられる堆積技術、又は金属の堆積又は形成のための別の有利なプロセスを用いて作成され得る。図示されるように、ポスト540の高さは、第2のマスク層530の厚さによって決定される。また、伝導性パッド525と同様に、ポスト540も円筒形に形成され得る。しかしながら、ポスト540に対して他の形状も用いられ得る。

20

#### 【0045】

図5Gは、応力緩衝層の製造プロセスの更なる段階における中間パッケージ構造の断面図を示している。この段階において、完成した応力緩衝層545（伝導性パッド525と伝導性ポスト540との組み合わせ）の形成後、第1及び第2のマスク515、530は、構造から剥がされるか又はその他の方式で除去される。マスク515、530を除去するための技術が用いられ得る。図5Hは、プロセスの更なる段階における中間パッケージ構造の断面図を示している。具体的には、この段階は、パッケージ500の回路層におけるダイ505及び他の構成要素を封止するために用いられる封止用誘電体材料550の堆積を含む。誘電体材料550を提供するための、現存するか又は後に開発される任意の技法が用いられ得る。

30

#### 【0046】

図5Iは、製造プロセスが完了した後のパッケージ500の断面図を示している。プロセスのこの段階において、ヒートスプレッド555が誘電体材料550の頂部上に形成される。ヒートスプレッド555を形成するために、めっきプロセス又は他の材料の堆積プロセスが用いられ得る。ヒートスプレッド555は、応力緩衝層545の構成要素の頂部に直接接して配置されるか、或いは最初に伝導性シード層560が誘電体材料550の上に、応力緩衝層545の頂部に接して堆積され得、その後、シード層560の頂部の上にヒートスプレッド555が直接形成される。また、ヒートスプレッド555の遠位表面が、熱をパッケージ500の外に伝達させるように封止用誘電体材料550から露出されたままにされる。例示の実施形態において、ヒートスプレッド555は銅で形成されるが、所望により、他の金属又は伝導性材料も用いられ得る。また、シード層560が存在する場合、シード層560もまた、ヒートスプレッド555と同じ材料から形成され得、或いは別の有利な材料が用いられ得る。

40

#### 【0047】

ここで図6を参照すると、図示されているのは、本開示に従った応力緩衝層の一実施例を有する埋め込みパッケージ600の3D図である。パッケージ600もまた、パッケー

50

ジ600の回路層においてRDL605及び封止されたICダイ610を含む。また、本明細書に記載されるように、ダイ610をヒートスプレッタ615に熱的に接続するように製造された応力緩衝層も示されている。応力緩衝層は、伝導性パッド620及び対応する伝導性ポスト625のペアによって形成され、この例示の実施形態においては、ダイ610の上側の非導電性表面の上で、実質的に等間隔に配置されている。しかしながら、伝導性パッド620及び伝導性ポスト625のペアに対して、他の間隔配置又はレイアウトも用いられ得る。

#### 【0048】

応力緩衝層は、伝導性パッド620の近位端がダイ610に接するように、ダイ610の頂部表面上に直接形成される伝導性パッド620で構成される。上述のように、パッド620とダイ610との間に、任意選択のシード層が用いられ得る。この実施形態において、伝導性パッド620は、銅で形成され、事前定義された直径( $d_1$ )及び事前定義された高さ( $h_1$ )になるように実質的に円筒形に形成される。各伝導性パッド620の頂部に形成されるのは、伝導性ポスト625であり、伝導性ポスト625の近位端が、伝導性パッド620の遠位端に接するようになっている。伝導性ポスト625も、銅で形成され、実質的に円筒形を有する。伝導性ポスト625は、事前定義された直径( $d_2$ )及び事前定義された高さ( $h_2$ )に形成される。伝導性ポスト625の各ペアが対応する伝導性パッド620上に形成されると、応力緩衝層の全体の高さ( $f$ )が確立される。また、伝導性ポスト625の間隔( $c$ )はまた、応力緩衝層に対して事前定義され得る。例示の実施形態において、応力緩衝層の全体の高さ( $f$ )は $30\mu\text{m} \sim 60\mu\text{m}$ の範囲であり、伝導性パッド620の高さ( $h_1$ )は約 $5\mu\text{m} \sim 20\mu\text{m}$ の範囲であり、伝導性ポスト625の高さ( $h_2$ )は約 $10\mu\text{m} \sim 50\mu\text{m}$ の範囲であり得る。そのような実施形態において、ヒートスプレッタ615は、 $15\mu\text{m} \sim 60\mu\text{m}$ の範囲の高さ( $e$ )を有し得る。更に具体的な実施形態において、応力緩衝層の全体の高さ( $f$ )は約 $40\mu\text{m}$ であり得、ヒートスプレッタ615の高さ( $e$ )は約 $40\mu\text{m}$ であり得る。そのような実施形態において、伝導性パッド620の高さ( $h_1$ )は約 $10\mu\text{m}$ であり得、伝導性ポスト625の高さ( $h_2$ )は約 $30\mu\text{m}$ であり得る。このように、伝導性ポスト625の高さ( $h_2$ )と比較したパッド620の高さ( $h_1$ )の比は、約3:1であり得る。しかしながら、これら2つの構成要素に対して、他の高さ比も用いられ得る。

#### 【0049】

最後に図7を参照すると、本開示に従った応力緩衝層を用いる埋め込みパッケージ700の一部の走査型電子顕微鏡からの画像が提供される。上述のように、パッケージ700は、回路層705及びRDL710を含み、埋め込みICダイ715が回路層705に封止されている。また、回路層705内には、本明細書に示されるように、ダイ715の頂部非導電性表面とヒートスプレッタ720との間に熱的接続を提供する応力緩衝層がある。また、ヒートスプレッタ720の遠位表面はパッケージ700から露出されている。

#### 【0050】

応力緩衝層は、ここでも、ダイ715上に形成されるパッド725、及びパッド725の頂部上に形成される伝導性ポスト730を含むように示されている。例示の実施形態において、パッド725及びポスト730は、両方も円筒形を有して形成され得るが、応力緩衝層のこれらの構成要素の一方又は両方に対して、他の形状も形成され得る。図7における画像は、パッケージ700が、上述の手法でIRリフローを行った後に撮られたものである。特に、パッド725のインタフェース735及びダイ715の非導電性表面は、SEM画像において可視である亀裂を有さない。結果として、応力緩衝層の熱伝導性は、パッケージ700がIRリフロープロセスを受けたにも関わらず、その維持された構造的完全性に起因して、ダイ715から熱を十分に放散し得る。

#### 【0051】

本発明は、好ましい実施形態を参照して図示及び説明されてきたが、本発明の趣旨及び範囲から逸脱することなく、形態及び詳細における種々の変更が行われ得る。従って、本発明は、本明細書に添付された特許請求の範囲に記載された主題の全ての改変及び同等物

10

20

30

40

50

を含む。また、それら全ての可能な変形における上述の要素の任意の組み合わせが、本明細書に別段の指示がない限り、又は文脈によって明らかに矛盾しない限り、本発明に含まれる。

【 0 0 5 2 】

種々の実施形態は、単に例として提示されてきたが、これらに制限されるものではない。従って、本開示の幅及び範囲は、上述の例示の実施形態のいずれによっても制限されるものではなく、特許請求の範囲及びそれらの同等物に従ってのみ定義されるべきである。また、上述の利点及び特徴は、説明された実施形態において提供されているが、そのような発行された請求項の適用を、上述の利点のいずれか又は全てを達成するプロセス及び構造に限定しない。

10

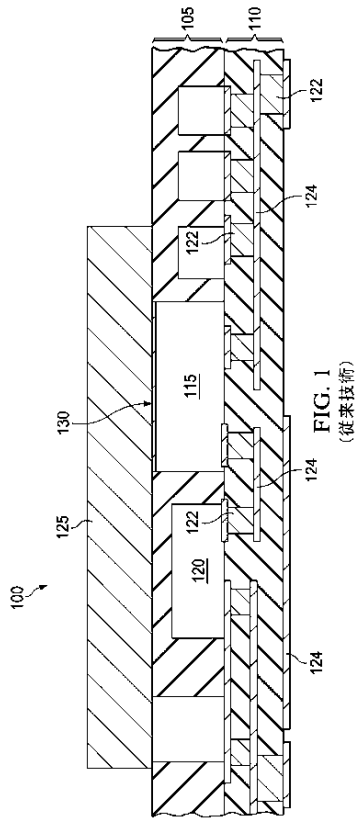
20

30

40

50

【図面】  
【図 1】



【図 2】

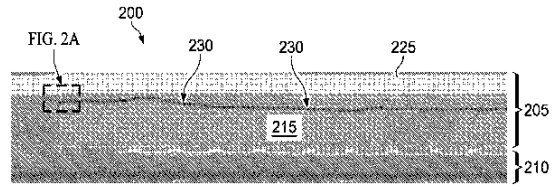


FIG. 2  
(従来技術)

10

20

【図 2 A】

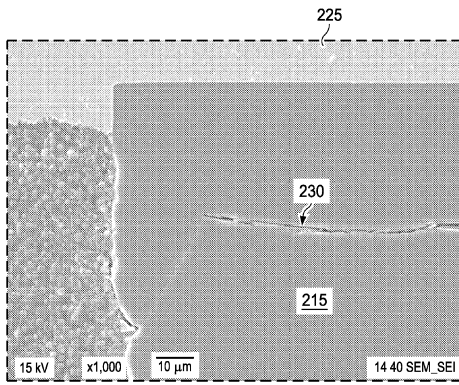


FIG. 2A  
(従来技術)

【図 3】

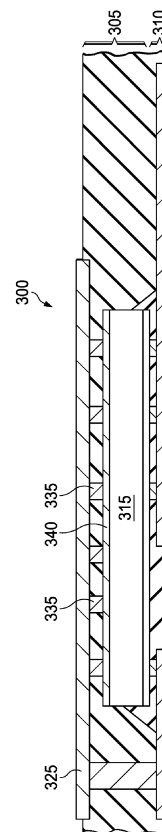


FIG. 3  
(従来技術)

30

40

50

【図 3 A】

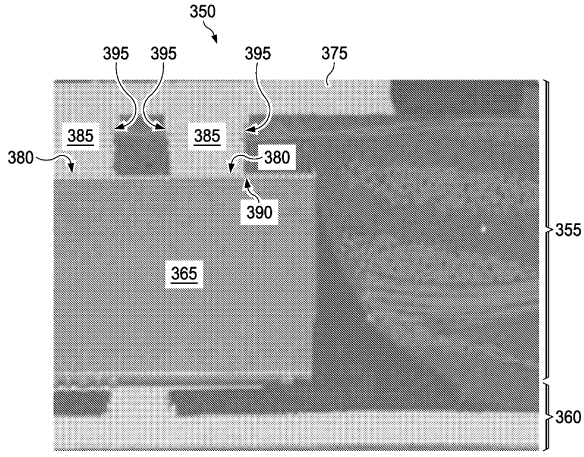


FIG. 3A  
(従来技術)

【図 4】

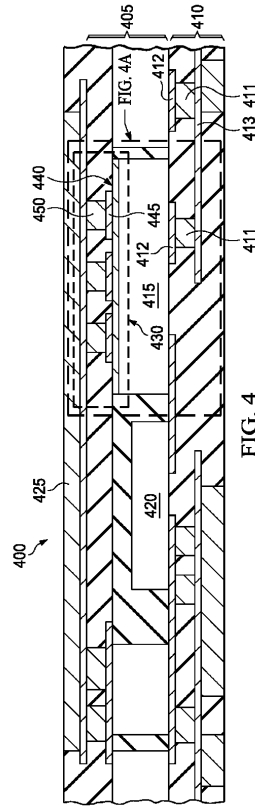


FIG. 4

10

20

【図 4 A】

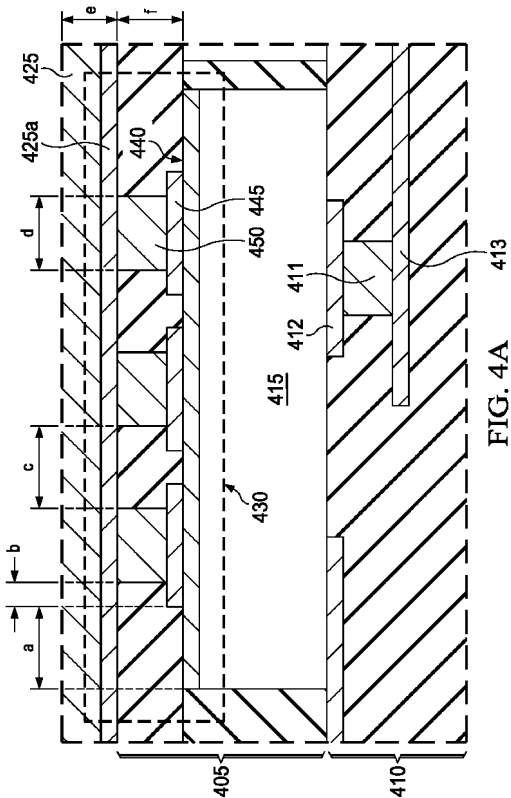


FIG. 4A

【図 4 B】

		e (μm)						
		0	15	30	45	60	75	90
f (μm)	60							
	45		ダイ亀裂無し					
	30							
	15		データ無し: 限界領域					
		0						ダイ亀裂あり

FIG. 4B

30

40

50

【図 5 A】

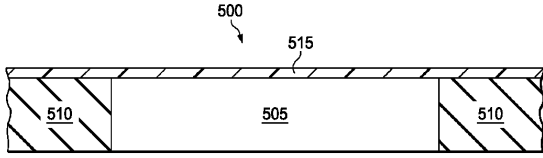


FIG. 5A

【図 5 B】

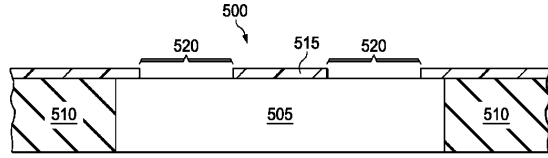


FIG. 5B

【図 5 C】

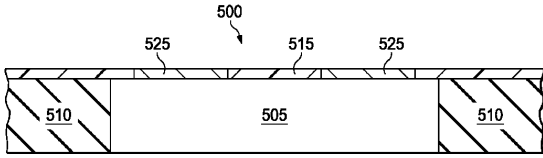


FIG. 5C

【図 5 D】

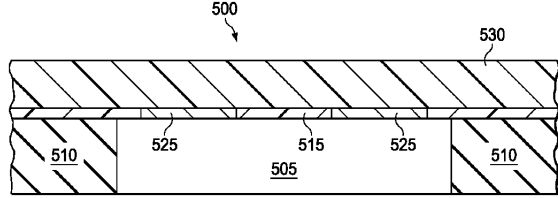


FIG. 5D

【図 5 E】

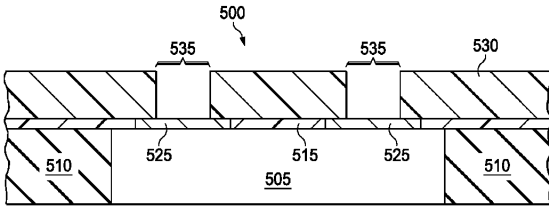


FIG. 5E

【図 5 F】

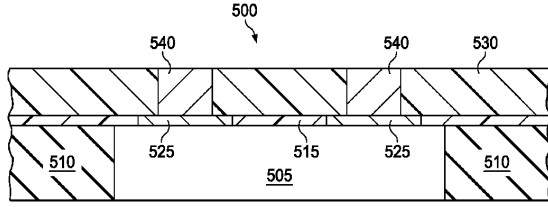


FIG. 5F

10

20

30

40

50

【 5 G 】

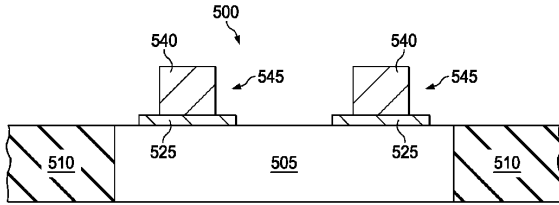


FIG. 5G

【 5 H 】

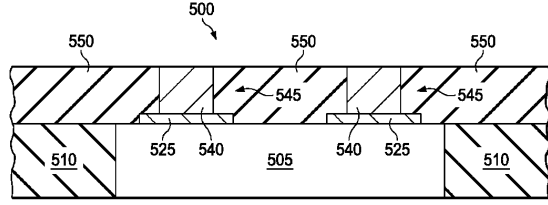


FIG. 5H

【 5 I 】

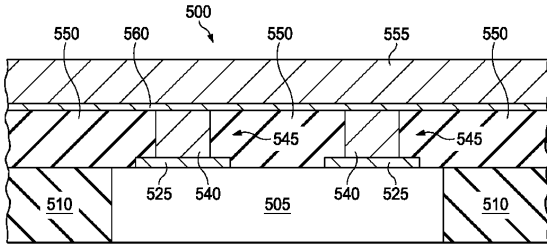


FIG. 5I

【 6 】

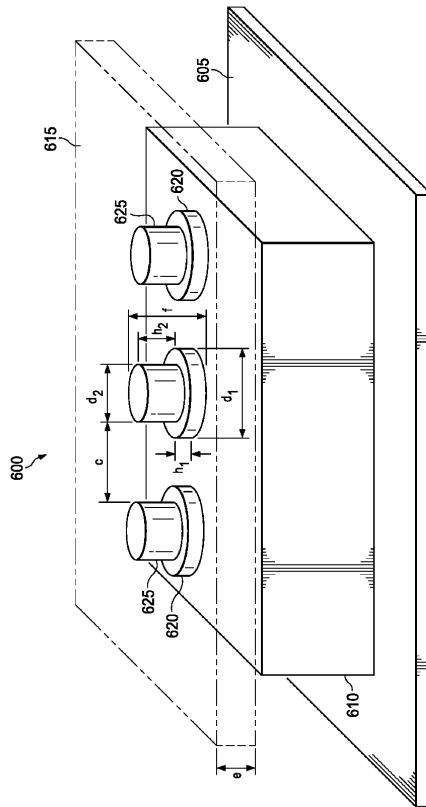


FIG. 6

10

20

30

40

50

【 図 7 】

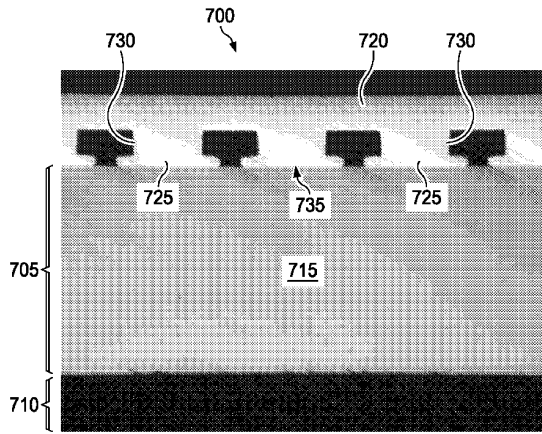


FIG. 7

10

20

30

40

50

## フロントページの続き

- (72)発明者 升本 睦  
日本国 874 - 0012 大分県別府市スパランド豊海17 - 9
- (72)発明者 青屋 健吾  
日本国 874 - 0908 大分県別府市上田の湯町1 - 29 - 1401
- (72)発明者 ハウ タンハ ニューイェン  
アメリカ合衆国 95148 カリフォルニア州 サンノゼ, グレン ダンディー ウェイ 2562
- (72)発明者 ヴィヴェク キショアチャンド アローラ  
アメリカ合衆国 95127 カリフォルニア州 サンノゼ, ワーナー ドライブ 3604
- (72)発明者 アニンダヤ ポダール  
アメリカ合衆国 94087 カリフォルニア州 サニーベール, ハーブラ コート 1011
- 審査官 井上 和俊
- (56)参考文献 米国特許出願公開第2012/0032350 (US, A1)  
特開2001 - 298131 (JP, A)
- (58)調査した分野 (Int.Cl., DB名)  
H01L 25/16  
H01L 23/12