

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014年11月6日 (06.11.2014)



(10) 国际公布号
WO 2014/176877 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2013/085511
- (22) 国际申请日: 2013年10月18日 (18.10.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310155747.X 2013年4月28日 (28.04.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。
- (72) 发明人: 宁策 (NING, Ce); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 高涛 (GAO, Tao); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路8号汇宾大厦 A0601, Beijing 100101 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY DEVICE COMPRISING ARRAY SUBSTRATE

(54) 发明名称: 阵列基板及其制作方法以及包括该阵列基板的显示装置

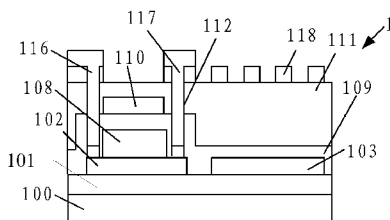


图1 / Fig. 1

(57) Abstract: The embodiments of the present invention provide an array substrate, comprising: an base substrate; an active layer and a first transparent electrode which are arranged on the base substrate; and an etching blocking layer which is arranged on the active layer and is used for protecting a part of the active layer, wherein the active layer, the first transparent electrode and the etching blocking layer are formed by using a single pattern composition process and a single doping process, and the doped region and the first transparent electrode have the same material and are located on the same layer.

(57) 摘要: 本发明实施例提供了一种阵列基板包括: 衬底基板; 设置于所述衬底基板上的有源层和第一透明电极, 设置在所述有源层上的刻蚀阻挡层, 刻蚀阻挡层用于保护所述有源层的一部分, 其中, 采用一次构图工艺和一次掺杂工艺形成所述有源层、第一透明电极及所述刻蚀阻挡层, 所述掺杂区域与所述第一透明电极的材料相同, 并位于同一层上。



WO 2014/176877 A1

阵列基板及其制作方法以及包括该阵列基板的显示装置

技术领域

5 本发明的实施例涉及阵列基板及其制作方法，还涉及包括该阵列基板的显示装置。

背景技术

随着显示技术的不断进步，用户对显示装置的需求不断增加，TFT-LCD
10 (Thin Film Transistor-Liquid Crystal Display, 薄膜场效应晶体管液晶显示器) 也在手机、液晶显示器、平板电脑等产品中得到了广泛的应用。此外，随着显示装置的不断普及，人们对于显示装置的色彩质量、对比度、可视角度、响应速度、低功耗的需求也日益增长。于是，OLED (Organic Light-Emitting Diode, 有机发光二极管) 显示器逐渐进入了人们的视野。

15 在传统技术中，通常需要进行 6-8 次光刻掩膜工艺才能制作完成一个阵列基板，因此，在研发和大规模量产上耗时时间长，制作成本较高。

发明内容

本发明的实施例提供了一种阵列基板及其制作方法、以及包括该阵列基
20 板的显示装置，能够减少制作阵列基板所需的光刻掩膜工艺的次數，縮短研发和大规模量产的时间，降低制作成本。

为达到上述目的，本发明的实施例提供了一种阵列基板，包括：

衬底基板；

设置于所述衬底基板上的有源层以及第一透明电极；

25 设置在所述有源层上的刻蚀阻挡层，所述刻蚀阻挡层用于保护所述有源层的一部分；

其中，所述有源层、第一透明电极及所述刻蚀阻挡层是采用一次构图工艺和一次掺杂工艺形成的，所述有源层和第一透明电极的基体材料相同，并位于同一层上。

30 所述阵列基板还包括源极、漏极，所述源极和所述漏极位于通过掺杂形

成在所述有源层中的掺杂区域上方，所述源极和所述漏极与所述掺杂区域之间设置有透明导电材料，所述源极和所述漏极通过所述透明导电材料连接至所述掺杂区域。

所述阵列基板还包括：

- 5 栅绝缘层，设置于所述有源层、所述刻蚀阻挡层及第一透明电极上；
栅极，所述栅极设置于所述栅绝缘层上并位于所述有源层的上方；
保护层，设置于所述栅极和所述栅绝缘层上；

过孔，设置于所述有源层的上方、所述源极和所述漏极通过所述过孔与所述有源层的掺杂区域电连接。

- 10 所述阵列基板还包括第二透明电极，第二透明电极为狭缝状电极并设置在所述保护层上，第二透明电极与所述透明导电材料的材料相同。

所述第二透明电极的厚度在 30nm 至 50nm 的范围内。

所述有源层及所述第一透明电极的厚度在 30nm 至 50nm 的范围内，所述刻蚀阻挡层的厚度在 100nm 至 200nm 的范围内。

- 15 所述阵列基板，还可以包括设置于所述衬底基板与所述有源层之间的缓冲层。

本发明的实施例还提供了一种显示装置，包括具有上述任一特征的阵列基板。

本发明的实施例还提供了一种阵列基板的制作方法，包括以下步骤：

- 20 在衬底基板上形成氧化物半导体薄膜和绝缘薄膜的步骤；

采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜，以形成有源层、第一透明电极、以及形成位于有源层上用于保护掺杂区域之间区域的刻蚀阻挡层的步骤。

形成所述有源层及所述第一透明电极的基体材料相同。

- 25 所述采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜，以形成有源层、第一透明电极、以及位于有源层上用于保护有源层的掺杂区域之间区域的刻蚀阻挡层的步骤包括以下步骤：

在绝缘薄膜上形成第一光刻胶的步骤；

- 30 对第一光刻胶进行半曝光，显影后形成第一光刻胶完全保留区域、第一光刻胶部分保留区域以及第一光刻胶完全去除区域的步骤，所述第一光刻胶

完全保留区域对应于刻蚀阻挡层，所述第一光刻胶部分保留区域对应于所述有源层的掺杂区域以及所述第一透明电极；

刻蚀第一光刻胶完全去除区域对应的绝缘薄膜和氧化物半导体薄膜的步骤；

5 去除第一光刻胶部分保留区域的第一光刻胶的步骤；

刻蚀第一光刻胶部分保留区域对应的绝缘薄膜，去除光刻胶完全保留区域的光刻胶以形成刻蚀阻挡层的步骤；

采用掺杂工艺，将对应于第一光刻胶部分保留区域的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极的步骤。

10 所述掺杂工艺是采用氢 H、铝 Al、锡 Sn 或钛 Ti 离子，对所述氧化物半导体薄膜进行处理。

所述有源层及所述第一透明电极的厚度在 30nm 至 50nm 的范围内，所述刻蚀阻挡层的厚度在 100nm 至 200nm 的范围内。

15 在衬底基板上形成氧化物半导体薄膜和绝缘薄膜的步骤之前，所述方法还包括：

在所述衬底基板上形成缓冲层的步骤。

所述形成有源层、第一透明电极、以及位于有源层上用于保护有源层的掺杂区域之间区域的刻蚀阻挡层的步骤之后，所述方法还包括：

在有源层、刻蚀阻挡层以及第一透明电极上形成栅绝缘层的步骤；

20 在所述栅绝缘层上形成栅极薄膜的步骤；

采用一次构图工艺处理所述栅极薄膜，以在所述有源层上方形成栅极的步骤。

在形成所述栅极的步骤之后，所述方法还包括：

在所述栅极以及所述栅绝缘层上形成保护层的步骤；

25 采用一次构图工艺，在所述有源层的掺杂区域的上方形成过孔的步骤。

在形成所述过孔的步骤之后，所述方法还包括：

在所述保护层上形成透明导电薄膜和金属薄膜的步骤；以及

采用一次构图工艺处理所述透明导电薄膜和金属薄膜，以形成源极、漏极和第二透明电极的步骤。

30 所述采用一次构图工艺处理所述透明导电薄膜和金属薄膜，以形成源极、

漏极和第二透明电极的步骤包括:

在所述金属薄膜上形成第二光刻胶的步骤;

5 对所述第二光刻胶进行半曝光, 显影后形成第二光刻胶完全保留区域、第二光刻胶部分保留区域以及第二光刻胶完全去除区域的步骤, 所述第二光刻胶完全保留区域对应于用于形成所述源极和漏极的区域, 所述第二光刻胶部分保留区域对应于用于形成第二透明电极的区域;

刻蚀所述第二光刻胶完全去除区域对应的金属薄膜和透明导电薄膜的步骤;

去除所述第二光刻胶部分保留区域的第二光刻胶的步骤;

10 刻蚀所述第二光刻胶部分保留区域下的金属薄膜, 以形成所述第二透明电极的步骤;

去除第二光刻胶完全保留区域的光刻胶, 形成源极和漏极的步骤, 所述源极和所述漏极通过透明导电薄膜与所述有源层的掺杂区域连接, 所述透明导电薄膜的材料与第二透明电极的材料相同。

15 第二透明电极的厚度在 30nm 至 50nm 的范围内。

本发明的实施例提供了一种阵列基板、该阵列基板的制作方法、以及包括该阵列基板的显示装置。所述阵列基板包括衬底基板; 设置于衬底基板上的有源层、第一透明电极, 以及设置在有源层上的掺杂区域以及刻蚀阻挡层, 所述刻蚀阻挡层用于保护掺杂区域之间的有源层区域; 设置于所述有源层上
20 方的源极和漏极, 所述有源层与所述源极和所述漏极之间设置有透明导电材料, 所述源极和所述漏极通过所述透明导电材料与所述有源层的掺杂区域相连接; 其中, 采用一次构图工艺和一次掺杂工艺形成有源层、第一透明电极及刻蚀阻挡层, 有源层的掺杂区域与第一透明电极的材料相同。在该方案中, 由于有源层、第一透明电极及刻蚀阻挡层为采用一次构图工艺和一次掺杂工
25 艺形成, 与惯常技术相比, 减少了制作阵列基板所需的构图工艺的次数, 缩短了研发和大规模量产的时间, 降低了制作成本。

附图说明

30 为了更清楚地说明本发明实施例的技术方案, 下面将对实施例的附图作简单地介绍, 显而易见地, 下面描述中的附图仅仅涉及本发明的一些实施例,

而非对本发明的限制。

图 1 为根据本发明实施例的阵列基板的结构示意图；

图 2 为根据本发明实施例的经过步骤 S101 后的阵列基板的结构示意图；

图 3 为根据本发明实施例的经过步骤 S202 后的阵列基板的结构示意图；

5 图 4 为根据本发明实施例的经过步骤 S204 后的阵列基板的结构示意图；

图 5 为根据本发明实施例的经过步骤 S205 后的阵列基板的结构示意图；

图 6 为根据本发明实施例的经过步骤 S207 后的阵列基板的结构示意图；

图 7 为根据本发明实施例的经过步骤 S103 后的阵列基板的结构示意图；

图 8 为根据本发明实施例的经过步骤 S105 后的阵列基板的结构示意图；

10 图 9 为根据本发明实施例的经过步骤 S106 后的阵列基板的结构示意图；

图 10 为根据本发明实施例的经过步骤 S107 后的阵列基板的结构示意图；

图 11 为根据本发明实施例的经过步骤 S302 后的阵列基板的结构示意图；

15 图 12 为根据本发明实施例的经过步骤 S303 后的阵列基板的结构示意图；以及

图 13 为根据本发明实施例的经过步骤 S305 后的阵列基板的结构示意图。

20 具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

25 需要说明的是：在文中所用的术语“上”“下”只是为了描述相关元件的位置关系，方便参考附图对本发明的实施例进行说明，不应当视为对本发明保护的范围的限制。

本发明的实施例提供了一种阵列基板，包括：

30 衬底基板；

设置于所述衬底基板上的有源层和第一透明电极；

设置于所述有源层上的掺杂区域和刻蚀阻挡层，刻蚀阻挡层用于保护所述有源层的一部分；

5 设置于所述有源层上方的源极和漏极，所述有源层与所述源极以及所述漏极之间设置有透明导电材料，所述源极和漏极通过所述透明导电材料与所述有源层的掺杂区域相连接；

其中，采用一次构图工艺和一次掺杂工艺形成所述有源层、第一透明电极及所述刻蚀阻挡层，所述有源层的掺杂区域与所述第一透明电极的材料相同。

10 如图 1 所示，本发明实施例提供的阵列基板 1 包括：

衬底基板 100；

缓冲层 101，设置于所述衬底基板 100 上；

有源层 102 和第一透明电极 103，设置于所述缓冲层 101 上；

15 位于有源层 102 上的掺杂区域和刻蚀阻挡层 108，刻蚀阻挡层用于保护有源层的一部分；

源极 116 和漏极 117，设置于所述有源层 102 上，所述有源层 102 与所述源极 116 和所述漏极 117 之间设置有透明导电材料，所述源极 116 和所述漏极 117 通过所述透明导电材料与所述有源层 102 的掺杂区域电连接；

20 栅绝缘层 109，设置于所述有源层 102、刻蚀阻挡层 108 及第一透明电极 103 上；

栅极 110，设置于所述栅绝缘层 109 上并位于所述有源层 102 的上方；

保护层 111，设置于所述栅极 110 和所述栅绝缘层 109 上；

过孔 112，设置于所述有源层 102 的上方，所述源极 116 和所述漏极 117 经由过孔 112 与所述有源层 102 的掺杂区域电连接；以及

25 第二透明电极 118，设置于所述保护层 111 上，所述第二透明电极 118 为狭缝状电极，其中，第二透明电极 118 的材料与所述源极 116 和所述漏极 117 与所述有源层 102 之间的透明导电材料相同。

在本实施例中，以第一透明电极为公共电极，第二透明电极为像素电极为例进行说明。

30 可选择性地在衬底基板上形成缓冲层，以避免衬底基板中的杂质影响有

源层。在本实施例中在衬底基板上形成缓冲层。

进一步地，所述第二透明电极的厚度在 30nm 至 50nm 的范围内。

进一步地，所述有源层及所述第一透明电极的厚度在 30nm 至 50nm 的范围内，所述刻蚀阻挡层的厚度在 100nm 至 200nm 的范围内。

5 本发明实施例所提供的阵列基板，包括衬底基板，设置于衬底基板上的有源层、第一透明电极、位于有源层上的掺杂区域以及刻蚀阻挡层，所述刻蚀阻挡层用于保护掺杂区域之间的有源层区域；设置于所述有源层上的源极和漏极，有源层与所述源极和所述漏极之间设置有透明导电材料，所述源极和所述漏极通过该透明导电材料与有源层的掺杂区域相连接，其中，采用一次构图工艺和一次掺杂工艺形成有源层、第一透明电极及刻蚀阻挡层，有源层的掺杂区域与第一透明电极的材料相同。在该方案中，由于采用一次构图工艺和一次掺杂工艺形成有源层、第一透明电极及刻蚀阻挡层，与常规技术相比，减少了制作 TFT 所需的构图工艺的次数，缩短了研发和大规模量产的时间，降低了制作成本。

15 本发明的实施例提供了一种阵列基板的制作方法，包括：

在衬底基板上形成氧化物半导体薄膜和绝缘薄膜；

采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜，以形成有源层、第一透明电极，以及形成位于有源层上用于保护有源层区域的刻蚀阻挡层，其中，形成所述有源层及第一透明电极的材料相同。

20 所述采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜，以形成有源层、第一透明电极以及刻蚀阻挡层的步骤包括：

在所述绝缘薄膜上形成第一光刻胶；

对第一光刻胶进行半曝光，显影后形成第一光刻胶完全保留区域、第一光刻胶部分保留区域以及第一光刻胶完全去除区域，所述第一光刻胶完全保留区域对应于所述有源层上的要保护区域，所述第一光刻胶部分保留区域对应于有源层上的要形成掺杂区域的部分以及所述第一透明电极；

25 刻蚀所述第一光刻胶完全去除区域对应的绝缘薄膜和氧化物半导体薄膜；

去除所述第一光刻胶部分保留区域的光刻胶；

30 刻蚀所述第一光刻胶部分保留区域对应的绝缘薄膜，去除光刻胶完全保

留区域的光刻胶，以形成所述刻蚀阻挡层；

采用掺杂工艺，将所述第一光刻胶部分保留区域对应的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极。

本发明的实施例提供了一种阵列基板的制作方法，该方法包括以下步骤：

5 步骤 S101，在衬底基板上沉积缓冲层。

如图 2 所示，在经过预先清洗的衬底基板 100 上形成缓冲层 101，以阻挡衬底基板 100 中所含的杂质扩散进入有源层中，防止对 TFT 元件的阈值电压和漏电流等特性产生影响。可以用 PECVD (Plasma Enhanced Chemical Vapor Deposition, 等离子体增强化学气相沉积)、LPCVD (Low Pressure Chemical Vapor Deposition, 低压化学气相沉积)、APCVD (Atmospheric Pressure Chemical Vapor Deposition, 大气压化学气相沉积)、ECR-CVD (Electron Cyclotron Resonance-Chemical Vapor Deposition, 电子回旋谐振化学气相沉积) 或者溅射等方法形成缓冲层 101。

需要说明的是，缓冲层 101 的材料可以是氧化硅和/或氮化硅。也就是说，15 缓冲层 101 可以为单层的氧化硅、单层的氮化硅或者二者的叠层。

进一步地，缓冲层 101 的厚度可以在 100nm 至 300nm 的范围内。

需要注意的是，由于传统的碱性玻璃中铝、钡、钠等金属杂质的含量较高，在高温处理工艺中容易发生金属杂质的扩散，因此，可以选用无碱玻璃基板作为衬底基板 101。

20 需要说明的是，可选择性地在衬底基板上形成缓冲层，为避免玻璃衬底基板中的杂质影响有源层。在本实施例中衬底基板上形成有缓冲层。

步骤 S102，在缓冲层上形成有源层、第一透明电极以及刻蚀阻挡层。

所述有源层及所述第一透明电极的基体材料相同，基体材料指的是通过掺杂形成有源层和第一透明电极的材料。

25 示例性的，在缓冲层上形成有源层、第一透明电极以及刻蚀阻挡层的步骤 S102 可以包括步骤 S201 至步骤 S208：

步骤 S201，在缓冲层上形成氧化物半导体薄膜。所述氧化物半导体薄膜构成了所述有源层及所述第一透明电极的基体材料，可以是 IGZO (Indium Gallium Zinc Oxide, 铟镓锌氧化物)、 In_2O_3 (氧化铟)、ZnO (氧化锌) 或 30 ITZO (Indium Tin Zinc Oxide, 铟锡锌氧化物) 等。

步骤 S202, 在氧化物半导体薄膜上形成绝缘薄膜。

如图 3 所示, 在缓冲层 101 沉积氧化物半导体薄膜及绝缘薄膜, 沉积氧化物半导体薄膜及绝缘薄膜的方法可以为 PECVD、LPCVD、APCVD、ECR-CVD 或者溅射等方法, 本发明的实施例不做限制。

5 所述氧化物半导体薄膜的厚度可以在 30nm 至 50nm 的范围内, 所述绝缘层薄膜的厚度可以在 100nm 至 200nm 的范围内。

步骤 S203, 在所述绝缘薄膜上形成第一光刻胶。

步骤 S204, 对第一光刻胶进行半曝光, 显影后形成第一光刻胶完全保留区域、第一光刻胶部分保留区域以及第一光刻胶完全去除区域, 所述第一光刻胶完全保留区域对应于刻蚀阻挡层, 所述第一光刻胶部分保留区域对应于有源层的掺杂区域, 以及所述第一透明电极。

如图 4 所示, 对形成在绝缘薄膜上的第一光刻胶进行半曝光, 显影后形成第一光刻胶完全保留区域 105、第一光刻胶部分保留区域 106 以及第一光刻胶完全去除区域 107。

15 步骤 S205, 刻蚀所述第一光刻胶完全去除区域对应的绝缘薄膜和氧化物半导体薄膜。

例如, 通过一次干法刻蚀刻蚀掉所述第一光刻胶完全去除区域对应的绝缘薄膜, 采用一次湿法刻蚀刻蚀掉所述第一光刻胶完全去除区域对应的氧化物半导体薄膜。这样, 形成如图 5 所示的结构。

20 步骤 S206, 去除所述第一光刻胶部分保留区域的第一光刻胶。

例如, 采用灰化工艺, 去除所述第一光刻胶部分保留区域的第一光刻胶, 同时, 减小所述第一光刻胶完全保留区域的第一光刻胶的厚度。

步骤 S207, 刻蚀所述第一光刻胶部分保留区域对应的绝缘薄膜, 去除光刻胶完全保留区域的光刻胶, 以形成所述刻蚀阻挡层。

25 如图 6 所示, 采用一次干法刻蚀刻蚀掉所述第一光刻胶部分保留区域对应的绝缘薄膜, 去除光刻胶完全保留区域的光刻胶, 从而形成所述刻蚀阻挡层 108。

步骤 S208, 采用掺杂工艺, 将所述第一光刻胶部分保留区域对应的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极。

30 例如, 采用氢 H、铝 Al、锡 Sn 或钛 Ti 离子, 对氧化物半导体薄膜进行

处理，以执行掺杂工艺。

作为可替换实施例，步骤 S208 可以与步骤 S207 同时执行。也就是说，在形成刻蚀阻挡层的同时，利用干法刻蚀法的等离子体，对所述第一光刻胶部分保留区域对应的氧化物半导体薄膜进行掺杂处理，将所述第一光刻胶部分保留区域对应的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极。

或者，步骤 S208 也可以在步骤 S207 之后执行，此时，可以利用单独的 H 等离子体将所述第一光刻胶部分保留区域对应的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极，或者可以利用离子注入的方式，选用 Al、Sn、Ti 等离子，将所述第一光刻胶部分保留区域对应的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极。

采用掺杂工艺处理有源层的部分区域，是为了在形成源极和漏极时，该区域能够与源极和漏极良好地接触，减小了接触电阻。

步骤 S103，在缓冲层 101、有源层 102、第一透明电极 103 以及刻蚀阻挡层 108 上形成栅绝缘层。

如图 7 所示，采用 PECVD、LPCVD、APCVD、ECR-CVD 或者溅射等方法，在缓冲层 101、有源层 102、第一透明电极 103 以及刻蚀阻挡层 108 上形成栅绝缘层 109。

栅绝缘层 109 的厚度能够根据阵列基板的具体设计进行适应性改变。例如，栅绝缘层 109 的厚度可以在 50nm 至 200nm 的范围内。栅绝缘层 109 的材料可以为氧化硅和/或氮化硅，即栅绝缘层 109 可以为单层的氧化硅、单层的氮化硅或者二者的叠层。

步骤 S104，在所述栅绝缘层上形成栅极薄膜。

例如，可以采用 PECVD、LPCVD、APCVD、ECR-CVD 或者溅射等方法在所述栅绝缘层上形成栅极薄膜。栅极薄膜的厚度可以在 200nm 至 300nm 的范围内。

步骤 S105，采用一次构图工艺处理所述栅极薄膜，以在所述有源层上方形成栅极。

如图 8 所示，采用一次构图工艺处理栅极薄膜后，在对应于有源层 102 的上方形成栅极 110。构图工艺包括光刻胶涂覆、曝光、显影、刻蚀、去除

光刻胶等步骤，刻蚀工艺可以采用等离子刻蚀、反应离子刻蚀、电感耦合等离子体刻蚀等干法刻蚀方法，刻蚀气体可以为含氟、氯的气体，如 CF₄、CHF₃、SF₆、CCl₂F₂ 气体，也可以为上述气体与 O₂ 的混合气体。

步骤 S106，在栅极 110 和栅绝缘层 109 上形成保护层。

- 5 采用 PECVD、LPCVD、APCVD、ECR-CVD 或者溅射等方法，在栅极 110 和栅绝缘层 109 上形成保护层 111，形成如图 9 所示的结构。

保护层 111 的厚度能够根据阵列基板的具体设计进行适应性改变，例如，保护层 111 的厚度可以在 200nm 至 400nm 的范围内。

步骤 S107，采用一次构图工艺，在所述有源层上方形成过孔。

- 10 如图 10 所示，在形成保护层 111 后，在栅绝缘层 109 和保护层 111 内（即对应于有源层的掺杂区域的上方）形成过孔 112。形成过孔的方法可以为等离子刻蚀、反应离子刻蚀、电感耦合等离子体刻蚀等干法刻蚀方法，刻蚀气体可以为含氟、氯的气体，如 CF₄、CHF₃、SF₆、CCl₂F₂ 气体，也可以为含氟、氯的气体与 O₂ 的混合气体。

- 15 步骤 S108，在保护层 111 上形成透明导电薄膜 130。

例如，采用 PECVD、LPCVD、APCVD、ECR-CVD 或者溅射等方法，在保护层 111 上形成透明导电薄膜 130。透明导电薄膜 130 的厚度可以在 30nm 至 50nm 的范围内。

步骤 S109，在透明导电薄膜上形成金属薄膜 131。

- 20 例如，采用 PECVD、LPCVD、APCVD、ECR-CVD 或者溅射等方法，在透明导电薄膜 130 上形成金属薄膜 131。金属薄膜 131 的厚度在 200nm 至 300nm 的范围内。

步骤 S110，采用一次构图工艺处理透明导电薄膜 130 和金属薄膜 131，以形成源极 116、漏极 117 和第二透明电极 118。

- 25 示例性的，形成源极 116、漏极 117 和第二透明电极 118 的步骤 S110 可以包括步骤 S301 至步骤 S306：

步骤 S301，在金属薄膜上形成第二光刻胶。

- 30 步骤 S302，对所述第二光刻胶进行半曝光，显影后形成第二光刻胶完全保留区域、第二光刻胶部分保留区域以及第二光刻胶完全去除区域，第二光刻胶完全保留区域对应于要形成所述源极 116 和漏极 117 的区域，第二光刻

胶部分保留区域对应于要形成第二透明电极 118 的区域。

如图 11 所示,对形成在金属薄膜 131 上的第二光刻胶进行半曝光,显影后形成第二光刻胶完全保留区域 113、第二光刻胶部分保留区域 114 以及第二光刻胶完全去除区域 115。

5 步骤 S303,刻蚀对应于第二光刻胶完全去除区域 115 的金属薄膜和透明导电薄膜。

例如,如图 12 所示,采用一次湿法刻蚀,刻蚀掉所述第一光刻胶完全去除区域 115 对应的金属薄膜 131 和透明导电薄膜 130,以形成源极 116 和漏极 117。

10 步骤 S304、去除所述第二光刻胶部分保留区域 114 的第二光刻胶。

例如,采用灰化工艺,去除所述第二光刻胶部分保留区域 114 的第二光刻胶,同时,所述第二光刻胶完全保留区域 113 的第二光刻胶被减薄。

步骤 S305、刻蚀对应于所述第二光刻胶部分保留区域 114 的金属薄膜 131,以形成所述第二透明电极 118。

15 如图 13 所示,采用一次湿法刻蚀,刻蚀所述第二光刻胶部分保留区域对应的金属薄膜,以形成第二透明电极 118。

步骤 S306、去除第二光刻胶完全保留区域的光刻胶,形成源极和漏极,所述源极 116 和漏极 117 通过与所述第二透明电极 118 相同材料的透明导电薄膜与所述有源层的掺杂区域连接。

20 进一步地,所述有源层 102 及所述第一透明电极 103 的厚度在 30nm 至 50nm 的范围内,所述刻蚀阻挡层的厚度在 100nm 至 200nm 的范围内。

进一步地,所述第二透明电极 118 的厚度在 30nm 至 50nm 的范围内。

25 本发明实施例所提供的阵列基板的制作方法,包括在衬底基板上形成氧化物半导体薄膜和绝缘薄膜,采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜,以形成有源层、第一透明电极、以及形成在有源层上用于保护源极、漏极之间的有源层区域的刻蚀阻挡层。在该方案中,由于采用一次构图工艺和一次掺杂工艺形成有源层、第一透明电极以及刻蚀阻挡层,与常规技术相比减少了制作阵列基板所需的构图工艺的次数,缩短了研发和大规模量产的时间,降低了制作成本。

30 本发明实施例的另一方面提供了一种显示装置,包括具有上述实施例所

描述的阵列基板。该显示装置可以为液晶显示装置，包括相对平行设置的彩膜基板和上述实施例所提出的阵列基板，以及填充于彩膜基板和阵列基板之间的液晶。该显示装置也可以为 OLED 显示装置，包括上述实施例所提出的阵列基板，以及蒸镀于该阵列基板之上的有机发光材料及封装盖板。

- 5 本发明实施例提供的液晶显示装置可以为液晶显示器、液晶电视、数码相框、手机、平板电脑等具有显示功能的产品或者部件，本发明的实施例对此不做限定。

以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

权利要求书

1. 一种阵列基板，包括：

衬底基板；

5 设置于所述衬底基板上的有源层以及第一透明电极；

设置在所述有源层上的刻蚀阻挡层，所述刻蚀阻挡层用于保护所述有源层的一部分；

其中，所述有源层、第一透明电极及所述刻蚀阻挡层是采用一次构图工艺和一次掺杂工艺形成的，所述有源层和第一透明电极的基体材料相同，
10 并位于同一层上。

2. 根据权利要求 1 所述的阵列基板，还包括源极和漏极，所述源极和所述漏极位于通过掺杂形成在所述有源层中的掺杂区域上方，所述源极和所述漏极与所述掺杂区域之间设置有透明导电材料，所述源极和所述漏极通过所述透明导电材料连接至所述掺杂区域。

15 3. 根据权利要求 1 或 2 所述的阵列基板，还包括：

栅绝缘层，设置于所述有源层、所述刻蚀阻挡层及第一透明电极上；

栅极，所述栅极设置于所述栅绝缘层上并位于所述有源层的上方；

保护层，设置于所述栅极和所述栅绝缘层上；

20 过孔，设置于所述有源层的上方、所述源极和所述漏极通过所述过孔与所述有源层的掺杂区域电连接。

4. 根据权利要求 2 所述的阵列基板，还包括第二透明电极，第二透明电极为狭缝状电极并设置在所述保护层上，第二透明电极与所述透明导电材料材料相同。

25 5. 根据权利要求 4 所述的阵列基板，其中，第二透明电极的厚度在 30nm 至 50nm 的范围内。

6. 根据权利要求 1-4 中任一项所述的阵列基板，其中，所述有源层及所述第一透明电极的厚度在 30nm 至 50nm 的范围内，所述刻蚀阻挡层的厚度在 100nm 至 200nm 的范围内。

7. 一种显示装置，包括如权利要求 1-6 中任一项所述的阵列基板。

30 8. 一种用于制作阵列基板的方法，所述方法包括以下步骤：

在衬底基板上形成氧化物半导体薄膜和绝缘薄膜的步骤；

采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜，以形成有源层、有源层的两个掺杂区域、第一透明电极以及刻蚀阻挡层的步骤，所述刻蚀阻挡层位于有源层上并用于保护所述有源层的掺杂区域之间的区域。

9. 根据权利要求 8 所述的制作阵列基板方法，其中，所述氧化物半导体薄膜构成所述有源层及所述第一透明电极的基体材料，所述氧化物半导体薄膜可以是 IGZO、 In_2O_3 、ZnO 或 ITZO。

10. 根据权利要求 8 所述的制作阵列基板方法，其中，所述采用一次构图工艺和一次掺杂工艺处理所述氧化物半导体薄膜和绝缘薄膜，以形成有源层、有源层的两个掺杂区域、第一透明电极以及刻蚀阻挡层的步骤包括：

在所述绝缘薄膜上形成第一光刻胶；

对第一光刻胶进行半曝光，显影后形成第一光刻胶完全保留区域、第一光刻胶部分保留区域以及第一光刻胶完全去除区域，所述第一光刻胶完全保留区域对应于形成刻蚀阻挡层，所述第一光刻胶部分保留区域对应于所述有源层上的掺杂区域以及所述第一透明电极；

刻蚀所述第一光刻胶完全去除区域对应的绝缘薄膜和氧化物半导体薄膜；

去除所述第一光刻胶部分保留区域的第一光刻胶；

刻蚀所述第一光刻胶部分保留区域对应的绝缘薄膜，去除光刻胶完全保留区域的光刻胶，以形成所述刻蚀阻挡层；

采用掺杂工艺，将所述第一光刻胶部分保留区域对应的氧化物半导体薄膜分别转化为所述有源层的掺杂区域和第一透明电极。

11. 根据权利要求 8 至 10 中任一项所述的制作阵列基板的方法，其中，采用氢 (H)、铝 (Al)、锡 (Sn) 或钛 (Ti) 离子，对所述氧化物半导体薄膜进行处理，执行所述掺杂工艺。

12. 根据权利要求 8 至 11 中任一项所述的制作阵列基板的方法，其中，所述有源层及所述第一透明电极的厚度在 30nm 至 50nm 的范围内，所述刻蚀阻挡层的厚度在 100nm 至 200nm 的范围内。

13. 根据权利要求 8 至 12 中任一项所述的制作阵列基板的方法，其中，

在衬底基板上形成氧化物半导体薄膜和绝缘薄膜的步骤之前，所述方法还包括：

在所述衬底基板上形成缓冲层。

14. 根据权利要求 8 至 13 中任一项所述的制作阵列基板的方法，其中，
5 形成所述有源层、第一透明电极以及刻蚀阻挡层之后，所述方法还包括：

在所述有源层、第一透明电极以及所述刻蚀阻挡层上形成栅绝缘层；

在所述栅绝缘层上形成栅极薄膜；

采用一次构图工艺处理所述栅极薄膜，以在所述有源层上方形成栅极。

15. 根据权利要求 14 所述的制作阵列基板的方法，其中，在形成所述
10 栅极之后，所述方法还包括以下步骤：

在所述栅绝缘层和所述栅极上形成保护层的步骤；

采用一次构图工艺，在所述有源层的掺杂区域上方形成过孔的步骤。

16. 根据权利要求 15 所述的制作阵列基板的方法，其中，在形成所述
过孔之后，所述方法还包括以下步骤：

15 在所述保护层和所述过孔上形成透明导电薄膜和金属薄膜的步骤；

采用一次构图工艺处理所述透明导电薄膜和金属薄膜，以形成源极、
漏极和第二透明电极的步骤。

17. 根据权利要求 16 所述的制作阵列基板的方法，其中，所述采用一
次构图工艺处理所述透明导电薄膜和金属薄膜，以形成源极、漏极和第二
20 透明电极的步骤包括以下步骤：

在所述金属薄膜上形成第二光刻胶的步骤；

对所述第二光刻胶进行半曝光，显影后形成第二光刻胶完全保留区域、
第二光刻胶部分保留区域以及第二光刻胶完全去除区域的步骤，其中，所
述第二光刻胶完全保留区域对应于形成所述源极和所述漏极的区域，所述
25 第二光刻胶部分保留区域对应于形成所述第二透明电极的区域；

刻蚀所述第二光刻胶完全去除区域对应的金属薄膜和透明导电薄膜的
步骤；

去除所述第二光刻胶部分保留区域的第二光刻胶的步骤；

刻蚀所述第二光刻胶部分保留区域对应的金属薄膜，以形成所述第二
30 透明电极的步骤；

去除第二光刻胶完全保留区域的光刻胶，形成源极和漏极的步骤，所述源极和所述漏极通过与所述第二透明电极相同材料的透明导电薄膜与所述有源层的掺杂区域连接。

- 5 18. 根据权利要求 16 或 17 所述的制作阵列基板的方法，其中，第二透明电极的厚度在 30nm 至 50nm 的范围内。

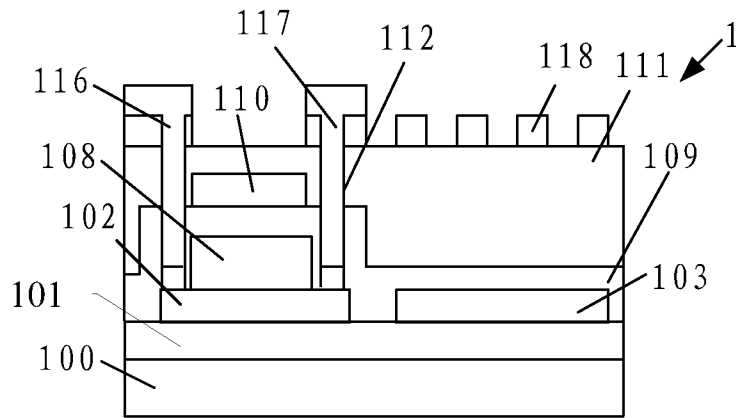


图 1

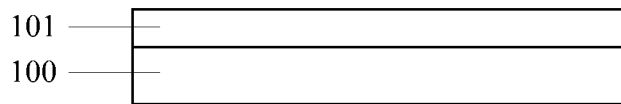


图 2

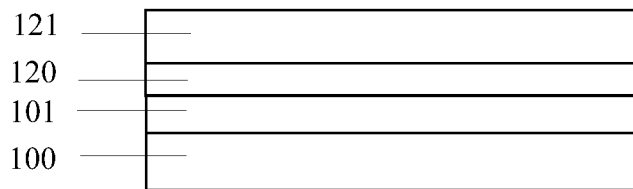


图 3

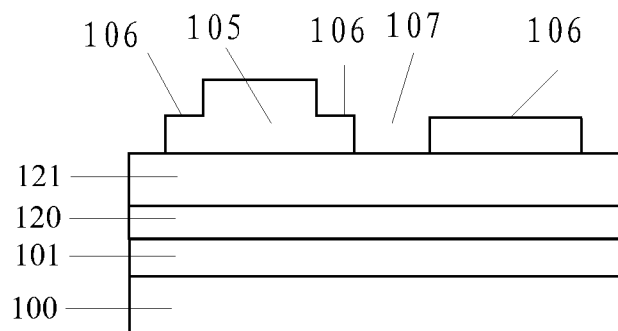


图 4

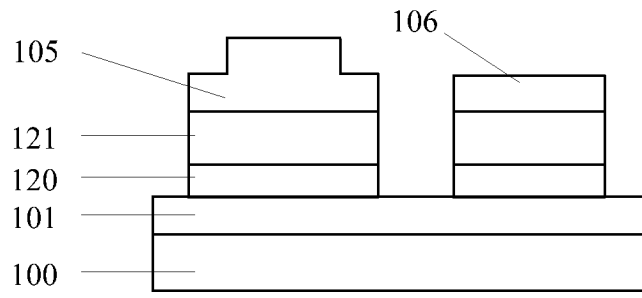


图 5

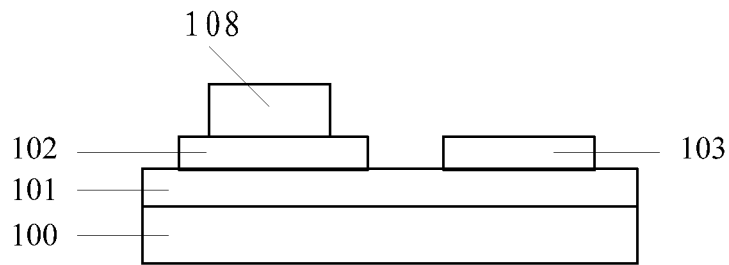


图 6

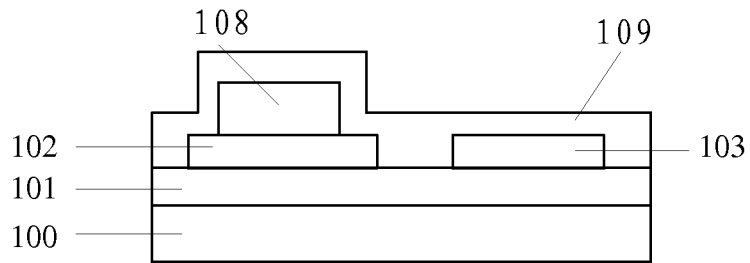


图 7

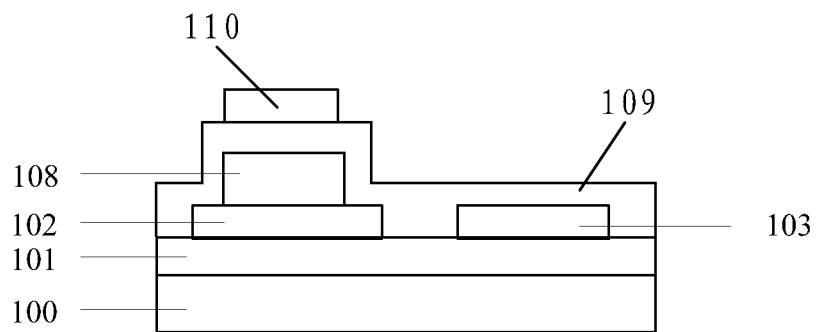


图 8

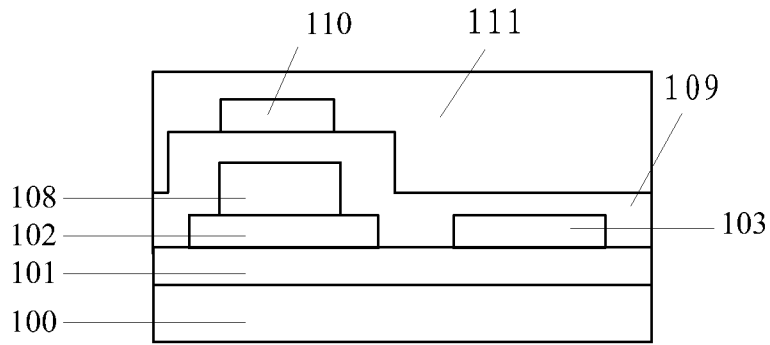


图 9

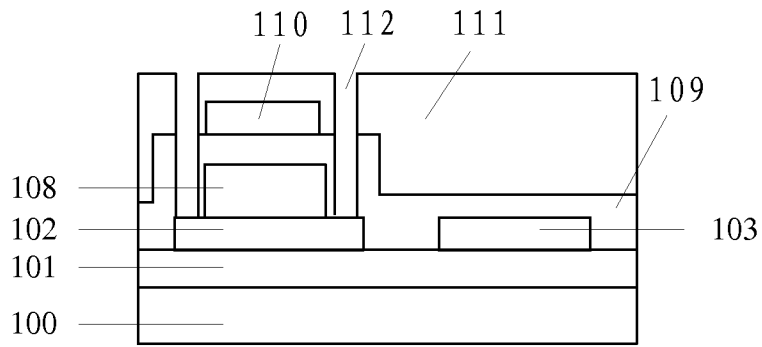


图 10

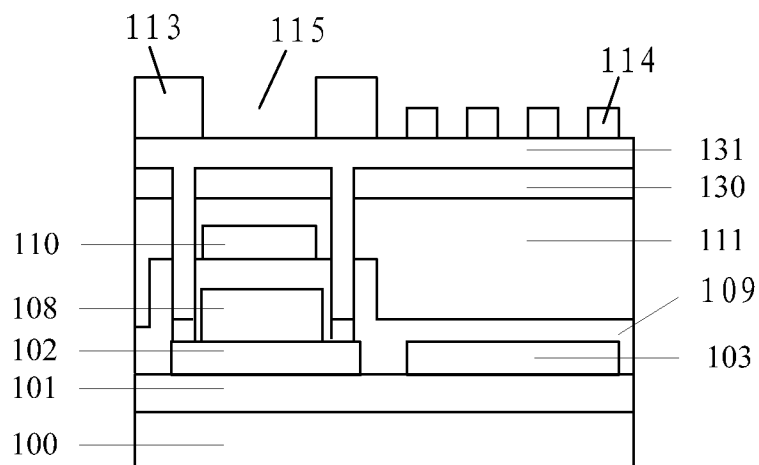


图 11

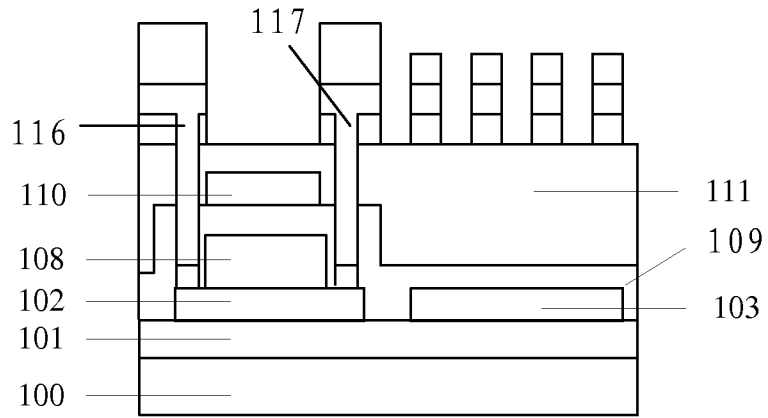


图 12

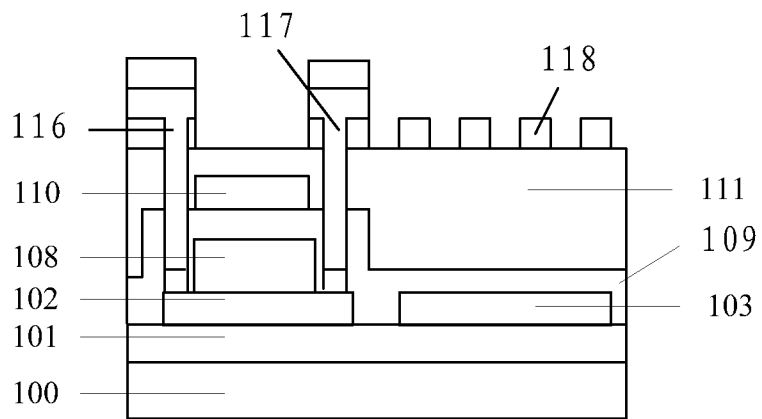


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/085511

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 CNPAT, CNKI, WPI, EPODOC: liquid crystal, ARRAY+, LCD, LIQUID, CRYSTAL, SUBSTRATE?, PANEL+, DISPLAY+,
 +LITHO+, HALF TONE, MASK+, TRANSPAREN+, OXID+, ACTIV+, DOP+, IMPLANT+, BARRIER+, STOP+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103258827 A (BOE TECHNOLOGY GROUP CO., LTD.), 21 August 2013 (21.08.2013), the whole document	1-18
PX	CN 203179888 U (BOE TECHNOLOGY GROUP CO., LTD.), 04 September 2013 (04.09.2013), the whole document	1-18
Y	US 2012049197 A1 (AU OPTRONICS CORPORATION), 01 March 2012 (01.03.2012), description, paragraphs 19-47, and figures 1A-2D	1-18
Y	CN 102651341 A (BOE TECHNOLOGY GROUP CO., LTD.), 29 August 2012 (29.08.2012), description, paragraphs 48-96, and figures 2a-5	1-18
A	US 2012193624 A1 (SAMSUNG MOBILE DISPLAY CO., LTD.), 02 August 2012 (02.08.2012), the whole document	1-18
A	CN 102280488 A (SAMSUNG MOBILE DISPLAY CO., LTD.), 14 December 2011 (14.12.2011), the whole document	1-18

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
--	--

Date of the actual completion of the international search
 10 January 2014 (10.01.2014)

Date of mailing of the international search report
06 February 2014 (06.02.2014)

Name and mailing address of the ISA/CN:
 State Intellectual Property Office of the P. R. China
 No. 6, Xitucheng Road, Jimenqiao
 Haidian District, Beijing 100088, China
 Facsimile No.: (86-10) 62019451

Authorized officer
FANG, Yan
 Telephone No.: (86-10) **62413948**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/085511

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103258827 A	21.08.2013	None	
CN 203179888 U	04.09.2013	None	
US 2012049197 A1	01.03.2012	TW 201209778 A	01.03.2012
CN 102651341 A	29.08.2012	WO 2013104228 A1	18.07.2013
		KR 20130106428 A	27.09.2013
		US 2013302939 A1	14.11.2013
US 2012193624 A1	02.08.2012	CN 102623460 A	01.08.2012
		KR 20120089151 A	09.08.2012
		TW 201234602 A	16.08.2012
CN 102280488 A	14.12.2011	US 2011303923 A1	15.12.2011
		KR 20110134752 A	15.12.2011
		KR 101108175 B1	31.01.2012

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/085511

CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i

H01L 27/12 (2006.01) i

A. 主题的分类		
参见附加页		
按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
IPC : H01L; G02F		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT,CNKI,WPI,EPODOC:阵列, 液晶, 基板, 面板, 显示, 光刻, 掩模, 半色调, 透明, 氧化, 有源, 掺杂, 注入, 阻挡, ARRAY+, LCD, LIQUID, CRYSTAL, SUBSTRATE?, PANEL+, DISPLAY+, +LITHO+, HALF TONE, MASK+, TRANSPAREN+, OXID+, ACTIV+, DOP+, IMPLANT+, BARRIER+, STOP+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN103258827A (京东方科技集团股份有限公司) 21.8 月 2013 (21.08.2013) 全文	1-18
PX	CN203179888U (京东方科技集团股份有限公司) 04.9 月 2013 (04.09.2013) 全文	1-18
Y	US2012049197A1 (AU OPTRONICS CORPORATION) 01.3 月 2012 (01.03.2012) 说明书第 19-47 段, 图 1A-2D	1-18
Y	CN102651341A (京东方科技集团股份有限公司) 29.8 月 2012 (29.08.2012) 说明书第 48-96 段, 图 2a-5	1-18
A	US2012193624A1 (SAMSUNG MOBILE DISPLAY CO., LTD.) 02.8 月 2012 (02.08.2012) 全文	1-18
A	CN102280488A (三星移动显示器株式会社) 14.12 月 2011 (14.12.2011) 全 文	1-18
<input type="checkbox"/> 其余文件在 C 栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件		“I” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件
国际检索实际完成的日期 10.1 月 2014 (10.01.2014)		国际检索报告邮寄日期 06.2 月 2014 (06.02.2014)
ISA/CN 的名称和邮寄地址: 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451		受权官员 方岩 电话号码: (86-10) 62413948

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2013/085511

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN103258827A	21.08.2013	无	
CN203179888U	04.09.2013	无	
US2012049197A1	01.03.2012	TW201209778A	01.03.2012
CN102651341A	29.08.2012	WO2013104228A1	18.07.2013
		KR20130106428A	27.09.2013
		US2013302939A1	14.11.2013
US2012193624A1	02.08.2012	CN102623460A	01.08.2012
		KR20120089151A	09.08.2012
		TW201234602A	16.08.2012
CN102280488A	14.12.2011	US2011303923A1	15.12.2011
		KR20110134752A	15.12.2011
		KR101108175B1	31.01.2012

主题的分类

H01L29/786 (2006.01) i

H01L27/12 (2006.01) i