

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4839533号
(P4839533)

(45) 発行日 平成23年12月21日(2011.12.21)

(24) 登録日 平成23年10月14日(2011.10.14)

(51) Int. Cl.		F I			
H O 1 L 33/48	(2010.01)	H O 1 L	33/00	4 0 0	
G O 9 F 9/00	(2006.01)	G O 9 F	9/00	3 4 6 A	
G O 9 F 9/33	(2006.01)	G O 9 F	9/00	3 4 8 G	
		G O 9 F	9/33	Z	

請求項の数 5 (全 18 頁)

(21) 出願番号	特願2001-211275 (P2001-211275)	(73) 特許権者	000002185
(22) 出願日	平成13年7月11日(2001.7.11)		ソニー株式会社
(65) 公開番号	特開2003-31853 (P2003-31853A)		東京都港区港南1丁目7番1号
(43) 公開日	平成15年1月31日(2003.1.31)	(74) 代理人	100122884
審査請求日	平成20年6月6日(2008.6.6)		弁理士 角田 芳未
		(74) 代理人	100113516
			弁理士 磯山 弘信
		(72) 発明者	官森 雄彦
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		審査官	角地 雅信

最終頁に続く

(54) 【発明の名称】 画像表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

第1基板と、

その主面を前記第1基板の主面に対向させて配置された透明な第2基板と、

前記第1基板の前記第2基板に対向する側の主面上に配置された第1配線層と、

回路形成面を前記第1基板に向かい合わせて前記第1配線層に接続された駆動回路装置と、

前記第1基板の前記第2基板に対向する主面上に選択的に形成された接着剤層と、

前記接着剤層上に、発光面を前記駆動回路装置の前記回路形成面の向きとは反対の向き

にして固定されたLED装置と、

前記透明な第2基板の前記第1基板に対向する主面上に形成された第2配線層と、

前記LED装置及び前記第1配線層上に配置され、前記LED装置及び前記第1配線層を前記第2配線層に接続するバンプと、

を備え、前記接着剤層の前記第2基板側の面から前記第2配線層までの間には、絶縁膜が形成されていない

画像表示装置。

【請求項2】

上記駆動回路装置は、半導体基板上に回路が形成された半導体素子である請求項1記載の画像表示装置。

【請求項3】

上記バンプが半田バンプである請求項 1 記載の画像表示装置。

【請求項 4】

上記 L E D 装置は、樹脂によりチップ部品化されている請求項 1 記載の画像表示装置。

【請求項 5】

第 1 基板の主面上に第 1 配線層を形成するステップと、

前記第 1 配線層上に、回路形成面を前記第 1 基板に向かい合わせて駆動回路装置を配置し、前記第 1 配線層と前記駆動回路装置を接続するステップと、

前記第 1 基板の前記主面上に接着剤層を選択的に形成し、L E D 装置を、発光面を前記駆動回路装置の前記回路形成面の向きとは反対の向きにして前記接着剤層上に固定するステップと、

主面上に第 2 配線層が形成された透明な第 2 基板を準備し、前記第 2 配線層上にバンプを形成するステップと、

前記第 1 基板の主面と、前記第 2 基板の主面とを向かい合わせて重ね、前記第 2 配線層と前記 L E D 装置、及び前記第 1 配線層と前記第 2 配線層とを前記バンプにより接続させるステップと、

を含み、前記接着剤層の前記第 2 基板側の面から前記第 2 配線層までの間には、絶縁膜を形成しない

画像表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、基板上に発光素子 (L E D) 及び駆動回路部を配列した画像表示装置に関するものであり、さらにはその製造方法に関するものである。

【0002】

【従来の技術】

発光素子をマトリクス状に配列して画像表示装置に組み上げる場合には、従来、液晶表示装置 (L C D : Liquid Crystal Display) やプラズマディスプレイパネル (P D P : Plasma Display Panel) のように基板上に直接素子を形成するか、あるいは発光ダイオードディスプレイ (L E D ディスプレイ) のように単体の L E D パッケージを配列することが行われている。例えば、L C D、P D P の如き画像表示装置においては、素子分離ができないために、製造プロセスの当初から各素子はその画像表示装置の画素ピッチだけ間隔を空けて形成することが通常行われている。

【0003】

一方、L E D ディスプレイの場合には、L E D チップをダイシング後に取り出し、個別にワイヤーボンドもしくはフリップチップによるバンプ接続により外部電極に接続し、パッケージ化されることが行われている。この場合、パッケージ化の前もしくは後に画像表示装置としての画素ピッチに配列されるが、この画素ピッチは素子形成時の素子のピッチとは無関係とされる。

【0004】

発光素子である L E D (発光ダイオード) は高価である為、1 枚のウエハから数多くの L E D チップを製造することにより L E D を用いた画像表示装置を低コストにできる。すなわち、L E D チップの大きさを従来約 300 μ m 角のものを数十 μ m 角の L E D チップにして、それを接続して画像表示装置を製造すれば画像表示装置の価格を下げる事ができる。

【0005】

【発明が解決しようとする課題】

L E D チップを配列して L E D ディスプレイを構成する場合、これら L E D と駆動回路部、さらには外部電気信号との電氣的接続を如何にして行うかが大きな課題となる。また、L E D チップと駆動回路部 (半導体素子) が混在することによるノイズの回避も課題である。例えば、L E D ディスプレイを作製する場合、先ず基板上に第 1 配線層を形成し、接

10

20

30

40

50

着剤層を成膜して赤色LEDチップ、緑色LEDチップ、青色LEDチップ及び駆動回路を搭載した半導体素子を配列する。そして、これらを覆って膜厚が50 μ m程度になるように絶縁膜を形成し、接続孔を開口した後、第2配線層を形成する。このとき、絶縁膜として例えばエポキシ樹脂を用い、接続孔を開口する方法としてレーザ加工を用い、第2配線層として例えばAlを用いる。各形成条件及び配線パターン形成方法の一例を以下に例示する。

【0006】

エポキシ樹脂：50 μ m厚塗布後、150 で30分間ベーク

接続孔開口：エキシマレーザ加工（波長248nm、400mJ）

配線層形成：スパッタ法、Al膜厚1 μ m

配線パターン形成：レジストパターンニング法+H₃PO₄エッチング

10

【0007】

上記のような形成条件、配線パターン形成方法にしたがって各電氣的接続を行う場合、層間膜である絶縁膜には、上層である第2配線層をパターンニングする際のエッチング、現像、レジスト除去に耐え得るエッチング耐性が要求される。そのためには、樹脂からなる絶縁膜を成膜した後、十分にこれを硬化する必要がある、より高温でのベークが必要となる。しかしながら、上記絶縁膜には加熱温度に応じて応力が加わることになり、前記のような高温でのベークはLEDチップや半導体素子の剥がれの原因となる。そこで、層間絶縁膜には熱膨張係数の小さな材料を選択することが望まれるが、同時に、発光ダイオード(LED)を視認する際に妨げとならないような透明度も要求され、これら両者を満たす材料の選択は非常に難しい。

20

【0008】

本発明は、かかる従来の実情に鑑みて提案されたものであり、層間絶縁膜を形成することによる不都合を解消することができ、LEDチップや半導体素子の剥がれが生ずることがなく、発光ダイオード(LEDチップ)の発光を妨げることのない配線構造を有する画像表示装置を提供することを目的とし、さらには、その製造方法を提供することを目的とする。また、本発明は、発光ダイオードの発光による回路(半導体素子)へのノイズ電流を低減することが可能な画像表示装置を提供することを目的とし、その製造方法を提供することを目的とする。

【0009】

上述の目的を達成するために、本発明の画像表示装置は、第1基板と、その主面を第1基板の主面に対向させて配置された透明な第2基板と、第1基板の前記第2基板に対向する側の主面上に配置された第1配線層と、回路形成面を第1基板に向かい合わせて第1配線層に接続された駆動回路装置と、を備える。

30

また、第1基板の第2基板に対向する主面上に選択的に形成された接着剤層と、接着剤層上に、発光面を駆動回路装置の回路形成面の向きとは反対の向きにして固定されたLED装置を備える。

また、透明な第2基板の第1の基板に対向する主面上に形成された第2配線層と、LED装置及び第1配線層上に配置され、LED装置及び第1配線層を第2配線層に接続するパンプと、を備える。

40

そして、接着剤層の第2基板側の面から第2配線層までの間には、絶縁膜が形成されていないことを特徴とする。

【0010】

上記構成においては、発光素子や駆動回路部を絶縁膜で覆うことなく、第2基板上の第2配線層とパンプ接続し、外部電気信号と接続するようにしている。したがって、絶縁膜を形成することによる応力の問題は解消され、発光素子や駆動回路部の剥がれが生ずることはない。また、透明度の問題も同時に解消され、発光素子を視認する際の妨げになることもない。

【0011】

さらに、発光素子の発光面と駆動回路部の回路形成面とが互いに反対方向を向くように

50

配置するので、発光素子の発光光により回路に発生するノイズ電流も低減される。

【 0 0 1 2 】

【発明の実施の形態】

以下、本発明を適用した画像表示装置及び画像表示装置の製造方法について、図面を参照しながら詳細に説明する。

【 0 0 1 3 】

画像表示装置は、図 1 に示すように、基板 1 上に赤色 LED 装置 2、緑色 LED 装置 3、青色 LED 装置 4 を 1 組にして、これらをマトリクス状に配列するとともに、各画素の LED 装置を駆動するための駆動回路装置 5 を各組の赤色 LED 装置 2、緑色 LED 装置 3、青色 LED 装置 4 と近接して配置することにより構成される。ここで、各 LED 装置や駆動回路装置と外部電気回路との接続は、例えば図 2 に示すように行うことが考えられる。すなわち、基板 1 1 上に第 1 配線層 1 2 を形成し、この上に接着剤層 1 3 を介して LED 装置 1 4 や駆動回路装置 1 5 を配列固定する。そして、これら LED 装置 1 4 や駆動回路装置 1 5 を覆って絶縁膜 1 6 を成膜し、この上に第 2 配線層 1 7 を形成する。第 2 配線層 1 7 は、接続孔 1 8 を介して LED 装置 1 4 や駆動回路装置 1 5 の電極や、第 1 配線層 1 2 と電気的に接続される。ただし、このような構成を採用した場合、絶縁膜 1 6 の応力による剥離などが問題となる。そこで、本発明では、 bumps による接続を利用することにより、このような不都合を解消する。以下、 bumps による接続方法、接続構造について説明する。

【 0 0 1 4 】

まず、図 3 に示すように、第 1 基板 2 1 上に第 1 配線層 2 2 を形成し、これを覆って接着剤層 2 3 を形成した後、この上に LED 装置 2 4、駆動回路装置 2 5 を配列固定するが、ここまでは図 2 に示す例と同様である。なお、ここでは簡略化のため LED 装置 2 4 を 1 つのみとしているが、実際には赤色 LED 装置、緑色 LED 装置、青色 LED 装置の 3 つを 1 組にして配列する。また、本例では、LED 装置 2 4 は図中上方に向かって発光するような構成としている。

【 0 0 1 5 】

LED 装置 2 4 は、発光ダイオード (LED) 単体であってもよいし、パッケージに収容されたものであってもよい。あるいは、樹脂などによってモールドされチップ部品化されていてもよい。駆動回路装置 2 5 には、例えば半導体基板 (Si 基板) の表面に半導体回路形成技術を利用して回路を形成してなる半導体素子が用いられる。半導体素子も、いわゆるペアチップのまま用いてもよいし、パッケージに収容された状態、あるいは樹脂などによってモールドされチップ部品化された状態で用いてもよい。

【 0 0 1 6 】

次いで、図 4 に示すように、第 1 配線層 2 2 の電極取り出し部 2 2 a を露出させるように、接着剤層 2 3 をレーザー加工などの手段により選択的に除去する。一方、図 5 に示すように、第 2 配線層 2 7 が形成された第 2 基板 2 6 を準備し、上記 LED 装置 2 4 や駆動回路部 2 5 の電極 (図示は省略する。)、さらには第 1 配線層 2 2 の電極取り出し部 2 2 a に対応した位置に bumps 2 8 を形成しておく。第 2 基板 2 6 は、これを介して上記 LED 装置 2 4 の発光を視認することになるため、透明基板とすることが好ましい。ただし、LED 装置 2 4 を図中下方に向かって発光するようにし、第 1 基板 2 1 を透明基板としてこれを介して LED 装置 2 4 の発光を視認するような構成を採用する場合には、第 2 基板 2 6 は透明基板である必要はない。また、 bumps 2 8 は、第 2 配線層 2 7 と LED 装置 2 4 や駆動回路部 2 5 の電極、第 1 配線層 2 2 の電極取り出し部 2 2 a との電気的接続、機械的接続を図るものであり、例えば半田 bumps が好適である。勿論、これに限らず、前記要件を満たすものであれば何れも使用することができる。

【 0 0 1 7 】

次に、先の第 1 基板 2 1 上に第 2 基板 2 6 を重ね合わせ、いわゆる bumps 接続を行う。このとき、当然のことながら、第 1 基板 2 1 上の LED 装置 2 4、駆動回路部 2 5 の電極や第 1 配線層 2 2 の電極取り出し部 2 2 a と、第 2 基板 2 6 上の第 2 配線層 2 7 や bumps 2

10

20

30

40

50

8が互いに対向するように、これら第1基板21及び第2基板26を対向させて重ね合わせる。この状態で第1基板21と第2基板26とを圧着すれば、図6に示すように、第2配線層27とLED装置24の電極との間、第2配線層27と駆動回路装置25の電極との間、第2配線層27と第1配線層22の電極取り出し部22aの間がそれぞれバンプ28によって機械的に固定されると同時に電氣的に接続される。

【0018】

以上が本発明を適用した画像表示装置及びその製造方法の基本的な構成例であるが、かかる構成を採用することにより、LED装置24や駆動回路装置25に加わる応力を抑えることが可能となる。したがって、これらLED装置24や駆動回路装置25が剥がれるなどの不都合が生ずることはない。また、LED装置24の発光光を劣化させることなく利用することが可能であり、高品質の画像表示が可能である。

10

【0019】

上記の構成において、LED装置24の発光面24aと駆動回路装置25の回路形成面25aとが同じ方向になるように配列されていると、LED装置24の発光が駆動回路装置25の回路形成面25aに入り込み、これが原因で回路にノイズ電流が発生する虞れがある。これを回避するには、LED装置24の発光面24aと駆動回路装置25の回路形成面25aとが互いに反対方向を向くように配置すればよい。そこで次に、LED装置24の発光面24aと駆動回路装置25の回路形成面25aとが互いに反対方向を向くように配置した例について説明する。

【0020】

この場合には、まず、図7に示すように、第1基板21上に第1配線層22を形成した後、駆動回路装置25の回路形成面25aが第1基板21と向かい合うように（回路形成面25aが図中下方を向くように）配置し、その電極25bを第1配線層22と接続する。次に、図8に示すように、LED装置24の配列位置に接着剤層23を選択的に形成し、この上にLED装置24を配置して固定する。このとき、LED装置24の発光面24aは、図中上方であり、したがって駆動回路装置25の回路形成面25aの向きとは反対である。

20

【0021】

一方、図9に示すように、第2配線層27が形成された第2基板26を準備し、上記LED装置24や第1配線層22の電極取り出し部22aに対応した位置にバンプ28を形成しておく。第2基板26は、これを介して上記LED装置24の発光を視認することになるため、透明基板とすることが好ましい。

30

【0022】

次に、先の例と同様、第1基板21上に第2基板26を重ね合わせ、いわゆるバンプ接続を行う。第1基板21上のLED装置24の電極や第1配線層22の電極取り出し部22aと、第2基板26上の第2配線層27やバンプ28が互いに対向するように、これら第1基板21及び第2基板26を対向させて重ね合わせることは、先に述べた通りである。この状態で第1基板21と第2基板26とを圧着すれば、図10に示すように、第2配線層27とLED装置24の電極との間、第2配線層27と第1配線層22の電極取り出し部22aの間がそれぞれバンプ28によって機械的に固定されると同時に電氣的に接続される。駆動回路装置25の電極25bは、第1配線層22を介して第2配線層27と電氣的に接続されることになる。

40

【0023】

本例では、LED装置24の発光面24aと駆動回路装置25の回路形成面25aとが互いに反対方向を向くように配置されており、LED装置24の発光による影響を回避することが可能である。例えば、LED装置24の発光が駆動回路装置25の回路形成面25aに入り込むのを抑えることができ、これが原因で回路に発生するノイズ電流を低減することができる。

【0024】

次に、二段階拡大転写法による素子の配列を応用した画像表示装置の製造方法を例にして

50

、本発明の画像表示装置及び画像表示装置の製造方法について説明する。最初に、二段階拡大転写法による素子の配列方法及び画像表示装置の製造方法の基本的な構成について説明する。二段階拡大転写法による素子の配列方法および画像表示装置の製造方法は、高集積度をもって第一基板上に作成された素子を第一基板上で素子が配列された状態よりは離間した状態となるように一時保持用部材に転写し、次いで一時保持用部材に保持された前記素子をさらに離間して第二基板上に転写する二段階の拡大転写を行う。なお、本例では転写を二段階としているが、素子を離間して配置する拡大度に応じて転写を三段階やそれ以上の多段階とすることもできる。

【0025】

図11はそれぞれ二段階拡大転写法の基本的な工程を示す図である。まず、図11の(a)に示す第一基板30上に、例えば発光素子のような素子32を密に形成する。素子を密に形成することで、各基板当たりに生成される素子の数を多くすることができ、製品コストを下げるができる。第一基板30は例えば半導体ウエハ、ガラス基板、石英ガラス基板、サファイア基板、プラスチック基板などの種々素子形成可能な基板であるが、各素子32は第一基板30上に直接形成したものであっても良く、他の基板上で形成されたものを配列したものであっても良い。

10

【0026】

次に、図11の(b)に示すように、第一基板30から各素子32が一時保持用部材に転写され、この一時保持用部材の上に各素子32が保持される。このとき、同時に素子32毎に素子周りの樹脂の被覆を行う。素子周りの樹脂の被覆は電極パッドを形成しやすくし、転写工程での取り扱いを容易にするなどのために形成される。なお、隣接する素子32は例えば複数の一時保持用部材間での転写などにより選択分離を行うことにより、最終的には一時保持用部材上で離間され、図示のようにマトリクス状に配される。すなわち素子32はx方向にもそれぞれ素子の間を広げるように転写されるが、x方向に垂直なy方向にもそれぞれ素子の間を広げるように転写される。このとき離間される距離は、特に限定されず、一例として後続の工程での樹脂部形成や電極パッドの形成を考慮した距離とすることができる。

20

【0027】

このような第一転写工程の後、図11の(c)に示すように、一時保持用部材31上に存在する素子32は離間されていることから、各素子32毎に電極パッドの形成が行われる。電極パッドの形成は、後述するように、最終的な配線が続く第二転写工程の後に行われるため、その際に配線不良が生じないように比較的大き目のサイズに形成されるものである。なお、図11の(c)には電極パッドは図示していない。樹脂33で固められた各素子32に電極パッドを形成することで樹脂形成チップ34が形成される。素子32は平面上、樹脂形成チップ34の略中央に位置するが、一方の辺や角側に偏った位置に存在するものであっても良い。

30

【0028】

次に、図11の(d)に示すように、第二転写工程が行われる。この第二転写工程では一時保持用部材31上でマトリクス状に配される素子32が樹脂形成チップ34ごと更に離間するように第二基板35上に転写される。第二転写工程においても、隣接する素子32は樹脂形成チップ34ごと離間され、図示のようにマトリクス状に配される。すなわち素子32はx方向にもそれぞれ素子の間を広げるように転写されるが、x方向に垂直なy方向にもそれぞれ素子の間を広げるように転写される。第二転写工程によって配置された素子の位置が画像表示装置などの最終製品の画素に対応する位置であるとする、当初の素子32間のピッチの略整数倍が第二転写工程によって配置された素子32のピッチとなる。ここで第一基板30から一時保持用部材31での離間したピッチの拡大率をnとし、一時保持用部材31から第二基板35での離間したピッチの拡大率をmとすると、略整数倍の値Eは $E = n \times m$ で表される。

40

【0029】

第二基板35上に樹脂形成チップ34ごと離間された各素子32には、配線が施される。

50

この時、先に形成した電極パッド等を利用して接続不良を極力抑えながらの配線がなされる。この配線は例えば素子32が発光ダイオードなどの発光素子の場合には、p電極、n電極への配線を含み、液晶制御素子の場合には、選択信号線、電圧線や、配向電極膜などの配線等を含む。

【0030】

図11に示した二段階拡大転写法においては、第一転写後の離間したスペースを利用して電極パッドの形成などを行うことができ、そして第二転写後に配線が施されるが、先に形成した電極パッド等を利用して接続不良を極力抑えながらの配線がなされる。従って、画像表示装置の歩留まりを向上させることができる。また、本例の二段階拡大転写法においては、素子間の距離を離間する工程が2工程であり、このような素子間の距離を離間する複数工程の拡大転写を行うことで、実際は転写回数が減ることになる。すなわち、例えば、ここで第一基板30から一時保持用部材31での離間したピッチの拡大率を2($n=2$)とし、一時保持用部材31から第二基板35での離間したピッチの拡大率を2($m=2$)とすると、仮に一度の転写で拡大した範囲に転写しようとしたときでは、最終拡大率が 2×2 の4倍で、その二乗の16回の転写すなわち第一基板のアライメントを16回行う必要が生ずるが、本例の二段階拡大転写法では、アライメントの回数は第一転写工程での拡大率2の二乗の4回と第二転写工程での拡大率2の二乗の4回を単純に加えただけの計8回で済むことになる。即ち、同じ転写倍率を意図する場合においては、 $(n+m)^2 = n^2 + 2nm + m^2$ であることから、必ず $2nm$ 回だけ転写回数を減らすことができることになる。従って、製造工程も回数分だけ時間や経費の節約となり、特に拡大率の大きい場合に有益となる。

10

20

【0031】

上記第二転写工程においては、発光素子は樹脂形成チップとして取り扱われ、一時保持用部材上から第二基板にそれぞれ転写されるが、この樹脂形成チップについて図12及び図13を参照して説明する。樹脂形成チップ34は、離間して配置されている素子32の周りを樹脂33で固めたものであり、このような樹脂形成チップ34は、一時保持用部材から第二基板に素子32を転写する場合に使用できるものである。樹脂形成チップ34は略平板上でその主たる面が略正方形とされる。この樹脂形成チップ34の形状は樹脂33を固めて形成された形状であり、具体的には未硬化の樹脂を各素子32を含むように全面に塗布し、これを硬化した後で縁の部分をダイシング等で切断することで得られる形状である。

30

【0032】

略平板状の樹脂33の表面側と裏面側にはそれぞれ電極パッド36, 37が形成される。これら電極パッド36, 37の形成は全面に電極パッド36, 37の材料となる金属層や多結晶シリコン層などの導電層を形成し、フォトリソグラフィ技術により所要の電極形状にパターンニングすることで形成される。これら電極パッド36, 37は発光素子である素子32のp電極とn電極にそれぞれ接続するように形成されており、必要な場合には樹脂33にビアホールなどが形成される。

【0033】

ここで電極パッド36, 37は樹脂形成チップ34の表面側と裏面側にそれぞれ形成されているが、一方の面に両方の電極パッドを形成することも可能であり、例えば薄膜トランジスタの場合ではソース、ゲート、ドレインの3つの電極があるため、電極パッドを3つ或いはそれ以上形成しても良い。電極パッド36, 37の位置が平板上ずれているのは、最終的な配線形成時に上側からコンタクトをとっても重ならないようにするためである。電極パッド36, 37の形状も正方形に限定されず他の形状としても良い。

40

【0034】

このような樹脂形成チップ34を構成することで、素子32の周りが樹脂33で被覆され平坦化によって精度良く電極パッド36, 37を形成できるとともに素子32に比べて広い領域に電極パッド36, 37を延在でき、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。後述するように、最終的な配線が続く第二転写工程の

50

後に行われるため、比較的大き目のサイズの電極パッド36, 37を利用した配線を行うことで、配線不良が未然に防止される。

【0035】

次に、図14に本例の二段階拡大転写法で使用される素子の一例としての発光素子の構造を示す。図14の(a)が素子断面図であり、図14の(b)が平面図である。この発光素子はGaN系の発光ダイオードであり、たとえばサファイア基板上に結晶成長される素子である。このようなGaN系の発光ダイオードでは、基板を透過するレーザー照射によってレーザーアブレーションが生じ、GaNの窒素が気化する現象にともなってサファイア基板とGaN系の成長層の間の界面で膜剥がれが生じ、素子分離を容易なものにできる特徴を有している。

10

【0036】

まず、その構造については、GaN系半導体層からなる下地成長層41上に選択成長された六角錐形状のGaN層42が形成されている。なお、下地成長層41上には図示しない絶縁膜が存在し、六角錐形状のGaN層42はその絶縁膜を開口した部分にMOCVD法などによって形成される。このGaN層42は、成長時に使用されるサファイア基板の主面をC面とした場合にS面(1-101面)で覆われたピラミッド型の成長層であり、シリコンをドーパさせた領域である。このGaN層42の傾斜したS面の部分はダブルヘテロ構造のクラッドとして機能する。GaN層42の傾斜したS面を覆うように活性層であるInGaN層43が形成されており、その外側にマグネシウムドーパのGaN層44が形成される。このマグネシウムドーパのGaN層44もクラッドとして機能する。

20

【0037】

このような発光ダイオードには、p電極45とn電極46が形成されている。p電極45はマグネシウムドーパのGaN層44上に形成されるNi/Pt/AuまたはNi(Pd)/Pt/Auなどの金属材料を蒸着して形成される。n電極46は前述の図示しない絶縁膜を開口した部分でTi/Al/Pt/Auなどの金属材料を蒸着して形成される。なお、下地成長層41の裏面側からn電極取り出しを行う場合は、n電極46の形成は下地成長層41の表面側には不要となる。

【0038】

このような構造のGaN系の発光ダイオードは、青色発光も可能な素子であって、特にレーザーアブレーションによって比較的簡単にサファイア基板から剥離することができ、レーザービームを選択的に照射することで選択的な剥離が実現される。なお、GaN系の発光ダイオードとしては、平板上や帯状に活性層が形成される構造であっても良く、上端部にC面が形成された角錐構造のものであっても良い。また、他の窒化物系発光素子や化合物半導体素子などであっても良い。

30

【0039】

次に、図11に示す発光素子の配列方法を応用した画像表示装置の製造の具体的手法について説明する。発光素子は図14に示したGaN系の発光ダイオードを用いている。先ず、図15に示すように、第一基板51の主面上には複数の発光ダイオード52が密な状態で形成されている。発光ダイオード52の大きさは微小なものとすることができ、例えば一辺約20 μ m程度とすることができ、第一基板51の構成材料としてはサファイア基板などのように発光ダイオード52に照射するレーザーの波長に対して透過率の高い材料が用いられる。発光ダイオード52にはp電極などまでは形成されているが最終的な配線は未だなされておらず、素子間分離の溝52gが形成されていて、個々の発光ダイオード52は分離できる状態にある。この溝52gの形成は例えば反応性イオンエッチングで行う。

40

【0040】

次いで、第一基板51上の発光ダイオード52を第1の一時保持用部材53上に転写する。ここで第1の一時保持用部材53の例としては、ガラス基板、石英ガラス基板、プラスチック基板などを用いることができ、本例では石英ガラス基板を用いた。また、第1の一時保持用部材53の表面には、離型層として機能する剥離層54が形成されている。剥離

50

層54には、フッ素コート、シリコン樹脂、水溶性接着剤（例えばポリビニルアルコール：PVA）、ポリイミドなどを用いることができるが、ここではポリイミドを用いた。

【0041】

転写に際しては、図15に示すように、第一基板51上に発光ダイオード52を覆うに足る接着剤（例えば紫外線硬化型の接着剤）55を塗布し、発光ダイオード52で支持されるように第1の一時保持用部材53を重ね合わせる。この状態で、図16に示すように第1の一時保持用部材53の裏面側から接着剤55に紫外線（UV）を照射し、これを硬化する。第1の一時保持用部材53は石英ガラス基板であり、上記紫外線はこれを透過して接着剤55を速やかに硬化する。

【0042】

接着剤55を硬化した後、図17に示すように、発光ダイオード52に対しレーザを第一基板51の裏面から照射し、当該発光ダイオード52を第一基板51からレーザアブレーションを利用して剥離する。GaN系の発光ダイオード52はサファイアとの界面で金属のGaと窒素に分解することから、比較的簡単に剥離できる。照射するレーザとしてはエキシマレーザ、高調波YAGレーザなどが用いられる。このレーザアブレーションを利用した剥離によって、発光ダイオード52は第一基板51の界面で分離し、一時保持用部材53上に接着剤55に埋め込まれた状態で転写される。

【0043】

図18は、上記剥離により第一基板51を取り除いた状態を示すものである。このとき、レーザにてGaN系発光ダイオードをサファイア基板からなる第一基板51から剥離しており、その剥離面にGa56が析出しているため、これをエッチングすることが必要である。そこで、NaOH水溶液もしくは希硝酸などによりウエットエッチングを行い、図19に示すように、Ga56を除去する。さらに、図20に示すように、酸素プラズマ（O₂プラズマ）により表面を清浄化し、ダイシングにより接着剤55を切断してダイシング溝57を形成し、発光ダイオード52毎にダイシングした後、発光ダイオード52の選択分離を行なう。ダイシングプロセスは通常のブレードを用いたダイシング、20μm以下の幅の狭い切り込みが必要なときには上記レーザを用いたレーザによる加工を行う。その切り込み幅は画像表示装置の画素内の接着剤55で覆われた発光ダイオード52の大きさに依存するが、一例として、エキシマレーザにて溝加工を行い、チップの形状を形成する。

【0044】

発光ダイオード52を選択分離するには、先ず、図21に示すように、清浄化した発光ダイオード52上にUV接着剤58を塗布し、この上に第2の一時保持用部材59を重ねる。この第2の一時保持用部材59も、先の第1の一時保持用部材53と同様、ガラス基板、石英ガラス基板、プラスチック基板などを用いることができ、本例では石英ガラス基板を用いた。また、この第2の一時保持用部材59の表面にもポリイミドなどからなる剥離層60を形成しておく。

【0045】

次いで、図22に示すように、転写対象となる発光ダイオード52aに対応した位置にのみ第1の一時保持用部材53の裏面側からレーザを照射し、レーザアブレーションによりこの発光ダイオード52aを第1の一時保持用部材53から剥離する。それと同時に、やはり転写対象となる発光ダイオード52aに対応した位置に、第2の一時保持用部材59の裏面側から紫外線（UV）を照射してUV露光を行い、この部分のUV接着剤58を硬化する。その後、第2の一時保持用部材59を第1の一時保持用部材53から引き剥がすと、図23に示すように、上記転写対象となる発光ダイオード52aのみが選択的に分離され、第2の一時保持用部材59上に転写される。

【0046】

上記選択分離後、図24に示すように、転写された発光ダイオード52を覆って樹脂を塗布し、樹脂層61を形成する。さらに、図25に示すように、酸素プラズマなどにより樹脂層61の厚さを削減し、図26に示すように、発光ダイオード52に対応した位置にレ

10

20

30

40

50

ーザの照射によりピアホール62を形成する。ピアホール62の形成には、エキシマレーザ、高調波YAGレーザ、炭酸ガスレーザなどを用いることができる。このとき、ピアホール62は例えば約3~7 μm の径を開けることになる。

【0047】

次に、上記ピアホール62を介して発光ダイオード52のp電極と接続されるアノード側電極パッド63を形成する。このアノード側電極パッド63は、例えばNi/Pt/Auなどで形成する。図27は、発光ダイオード52を第2の一時保持用部材59に転写して、アノード電極(p電極)側のピアホール62を形成した後、アノード側電極パッド63を形成した状態を示している。

【0048】

上記アノード側電極パッド63を形成した後、反対側の面にカソード側電極を形成するため、第3の一時保持用部材64への転写を行う。第3の一時保持用部材64も、例えば石英ガラスなどからなる。転写に際しては、図28に示すように、アノード側電極パッド63を形成した発光ダイオード52、さらには樹脂層61上に接着剤65を塗布し、この上に第3の一時保持用部材64を貼り合わせる。この状態で第2の一時保持用部材59の裏面側からレーザを照射すると、石英ガラスからなる第2の一時保持用部材59と、当該第2の一時保持用部材59上に形成されたポリイミドからなる剥離層60の界面でレーザアブレーションによる剥離が起き、剥離層60上に形成されている発光ダイオード52や樹脂層61は、第3の一時保持用部材64上に転写される。図29は、第2の一時保持用部材59を分離した状態を示すものである。

【0049】

カソード側電極の形成に際しては、上記の転写工程を経た後、図30に示す O_2 プラズマ処理により上記剥離層60や余分な樹脂層61を除去し、発光ダイオード52のコンタクト半導体層(n電極)を露出させる。発光ダイオード52は一時保持用部材64の接着剤65によって保持された状態で、発光ダイオード52の裏面がn電極側(カソード電極側)になっていて、図31に示すように電極パッド66を形成すれば、電極パッド66は発光ダイオード52の裏面と電氣的に接続される。その後、電極パッド66をパターニングする。このときのカソード側の電極パッドは、例えば約60 μm 角とすることができる。電極パッド66としては透明電極(ITO、ZnO系など)もしくはTi/Al/Pt/Auなどの材料を用いる。透明電極の場合は発光ダイオード52の裏面を大きく覆っても発光をさえぎることがないので、パターニング精度が粗く、大きな電極形成ができ、パターニングプロセスが容易になる。なお、上記電極パッド66を形成する際に、先に形成したアノード側電極パッド63と接続される引き出し電極63aを形成するようにすれば、後述のバンプ接続が非常に容易なものとなる。この引き出し電極63aは、上記樹脂層61にピア61aを形成し、上記電極パッド66を形成する際に同時にパターニングすれば簡単に形成することができる。

【0050】

次に、上記樹脂層61や接着剤65によって固められた発光ダイオード52を個別に切り出し、上記樹脂形成チップの状態にする。切り出しは、例えばレーザダイシングにより行えばよい。図32は、レーザダイシングによる切り出し工程を示すものである。レーザダイシングは、レーザのラインビームを照射することにより行われ、上記樹脂層61及び接着剤65を第3の一時保持用部材64が露出するまで切断する。このレーザダイシングにより各発光ダイオード52は所定の大きさの樹脂形成チップとして切り出され、後述の実装工程へと移行される。

【0051】

実装工程では、機械的手段(真空吸引による素子吸着)とレーザアブレーションの組み合わせにより発光ダイオード52(樹脂形成チップ)が第3の一時保持用部材64から剥離される。図33は、第3の一時保持用部材64上に配列している発光ダイオード52を吸着装置67でピックアップするところを示した図である。このときの吸着孔68は画像表示装置の画素ピッチにマトリクス状に開口していて、発光ダイオード52を多数個、一括

10

20

30

40

50

で吸着できるようになっている。このときの開口径は、例えば直径約100 μm で600 μm ピッチのマトリクス状に開口されて、一括で約300個を吸着できる。このときの吸着孔68の部材は例えば、Ni電鍍により作製したもの、もしくはステンレス(SUS)などの金属板をエッチングで穴加工したものが使用され、吸着孔68の奥には吸着チャンバ69が形成されており、この吸着チャンバ69を負圧に制御することで発光ダイオード52の吸着が可能になる。発光ダイオード52はこの段階で樹脂層61で覆われており、その上面は略平坦化されている。このために吸着装置67による選択的な吸着を容易に進めることができる。

【0052】

上記発光ダイオード52の剥離に際しては、上記吸着装置67による素子吸着と、レーザーアブレーションによる樹脂形成チップの剥離を組み合わせ、剥離が円滑に進むようにしている。レーザーアブレーションは、第3の一時保持用部材64の裏面側からレーザーを照射することにより行う。このレーザーアブレーションによって、第3の一時保持用部材64と接着剤65の界面で剥離が生ずる。

【0053】

図34は発光ダイオード52を第二基板71に転写するところを示した図である。第二基板71は、配線層72を有する配線基板であり、発光ダイオード52を装着する際に第二基板71にあらかじめ接着剤層73が塗布されており、その発光ダイオード52下面の接着剤層73を硬化させ、発光ダイオード52を第二基板71に固着して配列させることができる。この装着時には、吸着装置67の吸着チャンバ69が圧力の高い状態となり、吸着装置67と発光ダイオード52との吸着による結合状態は解放される。接着剤層73はUV硬化型接着剤、熱硬化性接着剤、熱可塑性接着剤などによって構成することができる。第二基板71上で発光ダイオード52が配置される位置は、一時保持用部材64上での配列よりも離間したものとなる。接着剤層73の樹脂を硬化させるエネルギーは第二基板71の裏面から供給される。UV硬化型接着剤の場合はUV照射装置にて、熱硬化性接着剤の場合は赤外線加熱などによって発光ダイオード52の下面のみ硬化させ、熱可塑性接着剤場合は、赤外線やレーザーの照射によって接着剤を溶融させ接着を行う。

【0054】

図35は、他の色の発光ダイオード74を第二基板71に配列させるプロセスを示す図である。図33で用いた吸着装置67をそのまま使用して、第二基板71にマウントする位置をその色の位置にずらすだけでマウントすると、画素としてのピッチは一定のまま複数色からなる画素を形成できる。ここで、発光ダイオード52と発光ダイオード74は必ずしも同じ形状でなくとも良い。図35では、赤色の発光ダイオード74が六角錐のGaN層を有しない構造とされ、他の発光ダイオード52とその形状が異なっているが、この段階では各発光ダイオード52、74は既に樹脂形成チップとして樹脂層61、接着剤65で覆われており、素子構造の違いにもかかわらず同一の取り扱いが実現される。

【0055】

このように画素に対応して発光ダイオードを配列し、駆動トランジスタなどを含む半導体素子(図示は省略する。)を駆動回路部として配列した後、配線層が形成された透明基板を重ね、パンプ接続を行う。パンプ接続するには、図36に示すように、接着剤層73を選択的に除去し、第二基板71上の配線層72の取り出し電極部72aを露呈させる。次いで、図37に示すように、配線層82を形成した透明基板81を重ね、パンプ接続を行う。上記透明基板81上の配線層82には、上記発光ダイオード52、74や駆動回路部の電極、さらには第二基板71上の配線層72の取り出し電極部72aに対応して半田パンプ83が形成されており、これを圧着することで機械的に固定されるとともに電氣的に接続される。

【0056】

上述のような発光素子の配列方法においては、一時保持用部材に発光ダイオードを保持させた時点で既に、素子間の距離が大きくされ、その広がった間隔を利用して比較的サイズの電極パッドなどを設けることが可能となる。それら比較的サイズの大きな電極パッドを

10

20

30

40

50

利用した配線が行われるために、素子サイズに比較して最終的な装置のサイズが著しく大きな場合であっても容易に配線を形成できる。また、本例の発光素子の配列方法では、発光ダイオードの周囲が硬化した樹脂層で被覆され平坦化によって精度良く電極パッドを形成できるとともに素子に比べて広い領域に電極パッドを延在でき、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。

【0057】

【発明の効果】

以上の説明からも明らかなように、本発明の画像表示装置においては、発光素子や駆動回路部を覆う絶縁膜が必要ないことから、絶縁膜に起因する不都合を解消することができる。具体的には、絶縁膜の応力による剥がれを解消することができ、発光素子や駆動回路部の剥がれの問題を解決することができる。また、透明度の問題も同時に解消することができ、発光素子を視認する際に妨げになることもない。さらに、本発明の画像表示装置において、発光素子の発光面と駆動回路部の回路形成面とが互いに反対方向を向くように配置すれば、発光素子の発光光により回路に発生するノイズ電流を低減することも可能である。

10

【0058】

本発明の画像表示装置の製造方法によれば、上記利点を有する画像表示装置をバンプ接続という簡便な方法によって作製することができ、生産性、製造コストの点で有利である。また、本発明の画像表示装置の製造方法によれば、密な状態すなわち集積度を高くして微細加工を施して作成された発光素子を、効率よく離間して再配置することができ、したがって精度の高い画像表示装置を生産性良く製造することが可能である。

20

【図面の簡単な説明】

【図1】LED装置及び駆動回路装置の配列状態の一例を示す概略平面図である。

【図2】絶縁膜を形成した場合の接続例を示す概略断面図である。

【図3】本発明を適用した画像表示装置の製造工程の一例を示すものであり、LED装置及び駆動回路装置の配列工程を示す概略断面図である。

【図4】電極取り出し部の開口工程を示す概略断面図である。

【図5】第2配線層上へのバンプ形成工程を示す概略断面図である。

【図6】バンプによる接続工程を示す概略断面図である。

【図7】本発明を適用した画像表示装置の製造工程の他の例を示すものであり、駆動回路装置の実装工程を示す概略断面図である。

30

【図8】LED装置の配列工程を示す概略断面図である。

【図9】第2配線層上へのバンプ形成工程を示す概略断面図である。

【図10】バンプによる接続工程を示す概略断面図である。

【図11】素子の配列方法を示す模式図である。

【図12】樹脂形成チップの概略斜視図である。

【図13】樹脂形成チップの概略平面図である。

【図14】発光素子の一例を示す図であって、(a)は断面図、(b)は平面図である。

【図15】第1の一時保持用部材の接合工程を示す概略断面図である。

【図16】UV接着剤硬化工程を示す概略断面図である。

40

【図17】レーザアブレーション工程を示す概略断面図である。

【図18】第一基板の分離工程を示す概略断面図である。

【図19】Ga除去工程を示す概略断面図である。

【図20】素子分離溝形成工程を示す概略断面図である。

【図21】第2の一時保持用部材の接合工程を示す概略断面図である。

【図22】選択的なレーザアブレーション及びUV露光工程を示す概略断面図である。

【図23】発光ダイオードの選択分離工程を示す概略断面図である。

【図24】樹脂による埋め込み工程を示す概略断面図である。

【図25】樹脂層厚削減工程を示す概略断面図である。

【図26】ビア形成工程を示す概略断面図である。

50

- 【図27】アノード側電極パッド形成工程を示す概略断面図である。
【図28】レーザーアブレーション工程を示す概略断面図である。
【図29】第2の一時保持用部材の分離工程を示す概略断面図である。
【図30】コンタクト半導体層露出工程を示す概略断面図である。
【図31】カソード側電極パッド形成工程を示す概略断面図である。
【図32】レーザーダイシング工程を示す概略断面図である。
【図33】吸着装置による選択的ピックアップ工程を示す概略断面図である。
【図34】第二基板への転写工程を示す概略断面図である。
【図35】他の発光ダイオードの転写工程を示す概略断面図である。
【図36】取り出し電極部の開口工程を示す概略断面図である。
【図37】バンプ接続工程を示す概略断面図である。

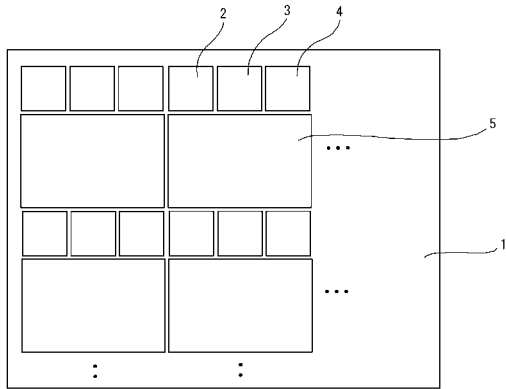
10

【符号の説明】

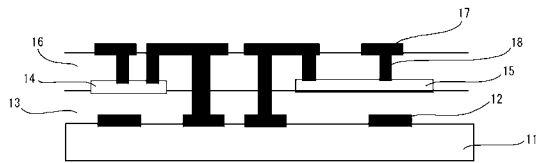
- 2 1 第1基板
2 2 第1配線層
2 4 LED装置
2 5 駆動回路装置
2 6 第2基板
2 7 第2配線層
2 8 バンプ
5 1 第一基板
5 2 発光ダイオード
5 3 , 5 9 , 6 4 一時保持用部材
5 5 接着剤
7 1 第二基板
7 2 , 8 2 配線層
8 1 透明基板
8 3 半田バンプ

20

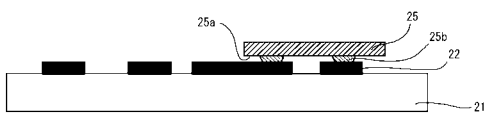
【図1】



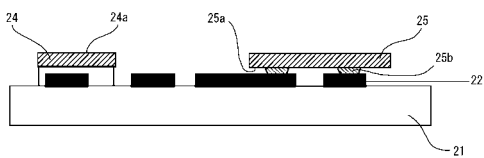
【図2】



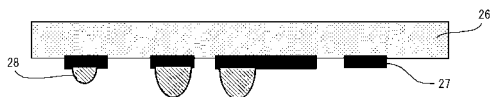
【図7】



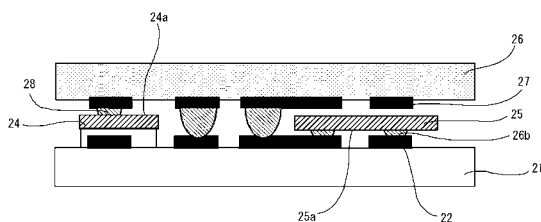
【図8】



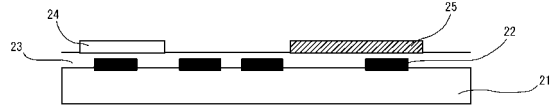
【図9】



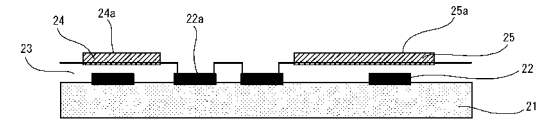
【図10】



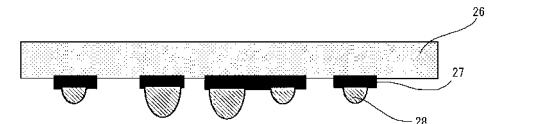
【図3】



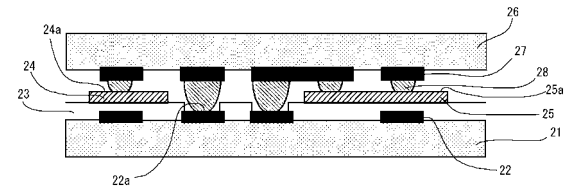
【図4】



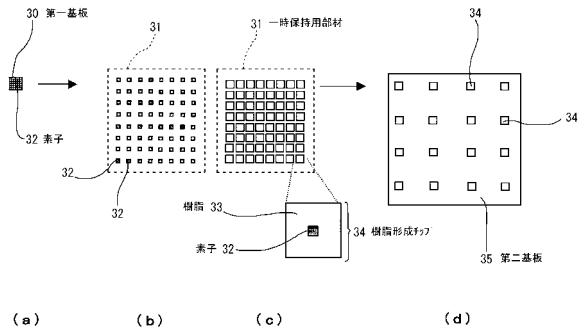
【図5】



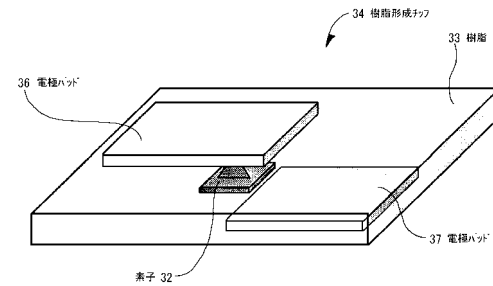
【図6】



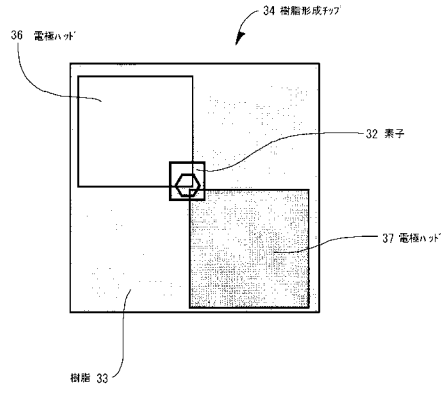
【図11】



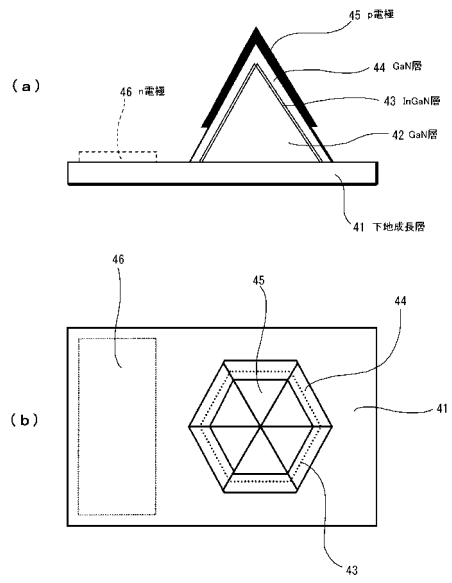
【図12】



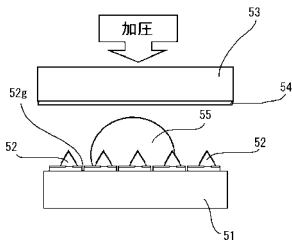
【図13】



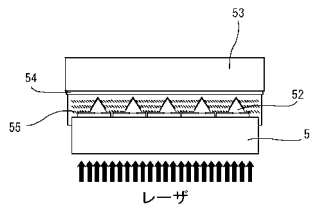
【図14】



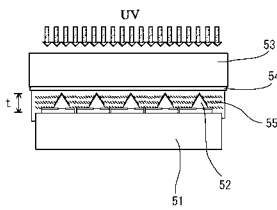
【図15】



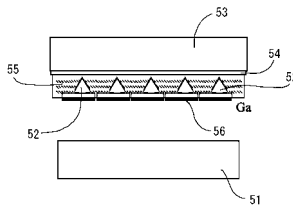
【図17】



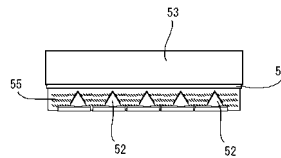
【図16】



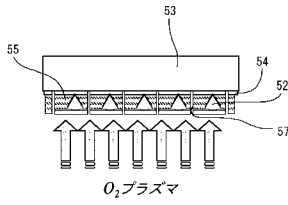
【図18】



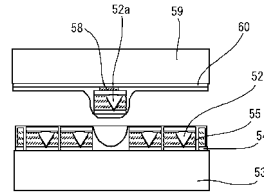
【図19】



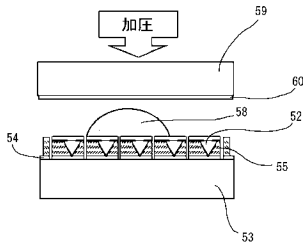
【図20】



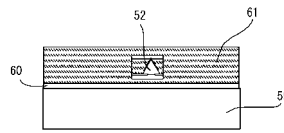
【図23】



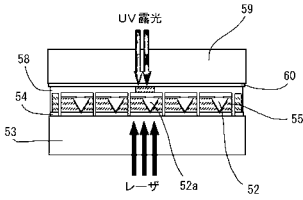
【図21】



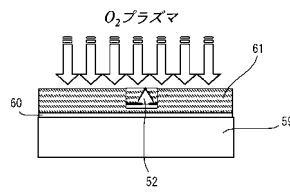
【図24】



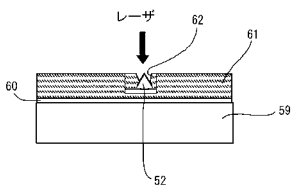
【図22】



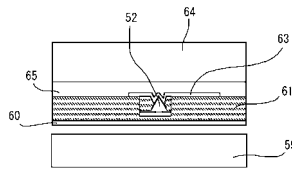
【図25】



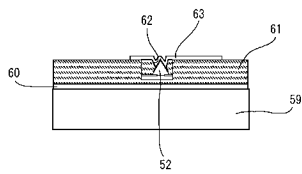
【図26】



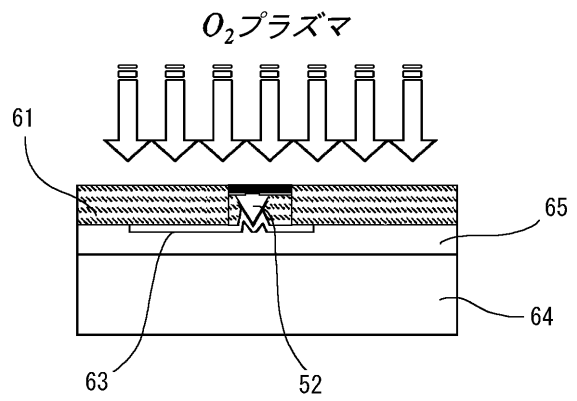
【図29】



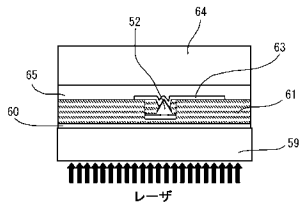
【図27】



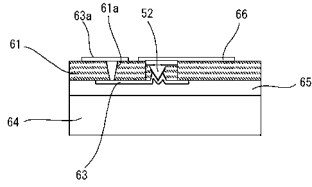
【図30】



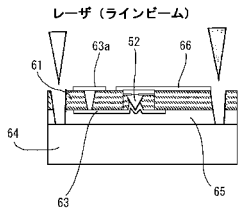
【図28】



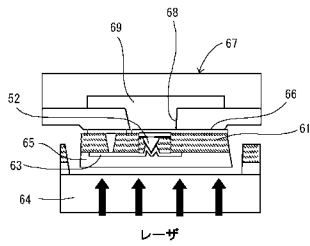
【図31】



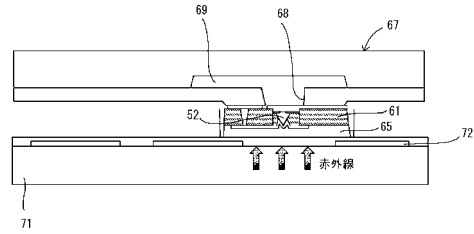
【図32】



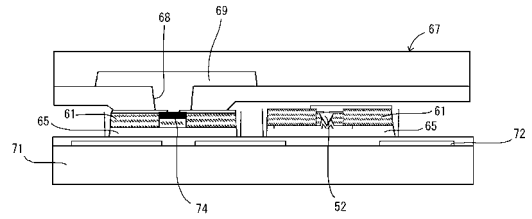
【図33】



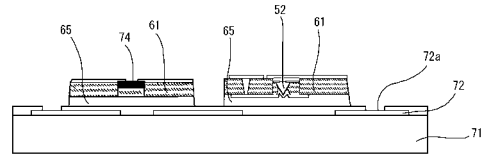
【図34】



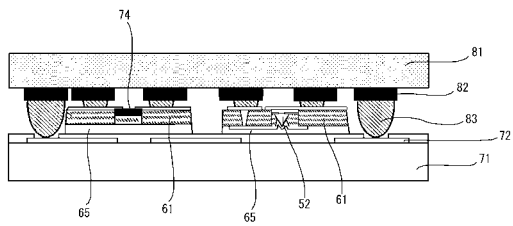
【図35】



【図36】



【図37】



フロントページの続き

(56)参考文献 実開平01-162386(JP,U)
特開平07-123202(JP,A)
特開2001-177159(JP,A)
特開平11-307878(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 33/00-33/64