



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

243858

(11) (B1)

(51) Int. Cl.⁴
G 11 C 29/00

(22) Přihlášeno 30 11 84
(21) PV 9244-84

(40) Zveřejněno 17 09 85
(45) Vydáno 15 06 87

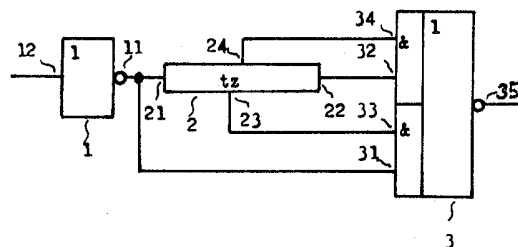
(75)
Autor vynálezu

PĚCHOUČEK MIROSLAV ing. CSc., PRAHA,
EXNER KAREL ing., HAVLÍČKŮV BROD

(54) Vyrovnávací obvod

Obvod řeší problém nezávislého nastavení zpoždění vzestupné a sestupné hrany procházejícího signálu tak, aby obě zpoždění byla vyrovnána na stejnou hodnotu. Vyrovnávací obvod je uspořádán tak, že výstupní svorka vstupního hradla je spojena se vstupní svorkou zpoždovacího prvku a s první vstupní svorkou nejmeně jednoho výstupního hradla, jehož druhá vstupní svorka je spojena s výstupní svorkou zpoždovacího prvku, jehož první odbočka je připojena ke třetí vstupní svorce výstupního hradla, jehož čtvrtá vstupní svorka je připojena ke druhé odbočce zpoždovacího prvku, přičemž alespoň jedna vstupní svorka vstupního hradla je zároveň vstupní svorkou vyrovnávacího obvodu a jeho alespoň jedna výstupní svorka je utvořena výstupní svorkou alespoň jednoho výstupního hradla.

Obvod lze využít v systémech pro testování logických a paměťových obvodů a v adaptérech pro tyto systémy. Další oblastí uplatnění jsou číslicové systémy, v nichž můžeme odstranit nežádoucí zúžení nebo rozšíření nastaveného impulsu, vznikající průchodem logickými obvody.



obr. 1

Vyrovňovací obvod řeší problém nezávislého nastavení zpoždění vzestupné a sestupné hrany procházejícího signálu tak, aby obě zpoždění byla vyrovnána na stejnou hodnotu. Tento problém vzniká zejména u systémů pro testování logických a paměťových obvodů. Tyto systémy jsou zpravidla vybaveny generátory impulsů s programovatelnou šířkou. Již na výstupu takového generátoru dochází k tomu, že šířka kladného nebo záporného impulsu není přesně rovna základní hodinové periodě, což je způsobeno tím, že jeho výstupní klopný obvod, případně další za ním zařazené logické obvody, vykazují rozdílné zpoždění vzestupné a sestupné hrany.

U testovacích systémů, kde je základní jednotka vybavena k nezávislému programování vzestupné a sestupné hrany až po 1 ns, lze dosáhnout potřebné přesnosti v šířce a vzájemném zpoždění naprogramovaných výstupních impulsů. Uvedený problém však vzniká například v připojeném adaptéru, jehož účelem je týž naprogramovaný impuls rozvést do několika paralelních výstupů, například přes adresové budiče. Rozdílným zpožděním vzestupné a sestupné hrany v rozváděcích a budičích obvodech dochází opět k nežádoucímu časovému rozptylu mezi jednotlivými adresovými výstupy adaptéru.

Až dosud byl uvedený problém řešen tím, že všechny časové intervaly byly programovány natolik velké, aby uvedené časové rozptyly bylo možné zanedbat. Další doposud používanou možností je vybírat použité obvody s ohledem na jejich zpoždění tak, aby časové rozptyly byly co nejmenší a bylo tak možné programovat i kratší časové intervaly.

Uvedené nevýhody dosud známých řešení odstraňuje vyrovňovací obvod podle vynálezu, jehož podstata spočívá v tom, že výstupní svorka vstupního hradla je spojena se vstupní svorkou zpožďovacího prvku a s první vstupní svorkou alespoň jednoho výstupního hradla, jehož druhá vstupní svorka je spojena s výstupní svorkou zpožďovacího prvku, jehož první odbočka je připojena ke třetí vstupní svorce výstupního hradla, jehož čtvrtá vstupní svorka je připojena ke druhé odbočce zpožďovacího prvku, přičemž alespoň jedna vstupní svorka vstupního hradla je zároveň vstupní svorkou vyrovnávacího obvodu a jeho alespoň jedna výstupní svorka je utvořena výstupní svorkou alespoň jednoho výstupního hradla.

Podstata vynálezu dále spočívá v tom, že výstupní hradlo je utvořeno negačním součinnově součtovým hradlem s první a druhou součtovou sekcí.

Podstatou vynálezu je i to, že výstupní hradlo je utvořeno součtově součinnovým obvodem s první a druhou součinnovou sekcí.

Podstata vynálezu také spočívá v tom, že zpožďovací prvek je utvořen zpožďovací linkou s odbočkami.

Podstatou vynálezu je i to, že první a druhá odbočka zpožďovacího prvku je připojena ke třetí a čtvrté vstupní svorce výstupního hradla, připojena přes pomocný RC člen.

Podstata vynálezu spočívá i v tom, že zpožďovací prvek je tvořen zpožďovacími RC členy, jejichž spojené vstupy tvoří vstupní svorku zpožďovacího prvku.

Výhoda vyrovnávacího obvodu spočívá v tom, že umožňuje nezávisle vyrovnávat zpoždění vzestupné a sestupné hrany, vznikající v celém řetězu logických obvodů, do něhož je vyrovnávací obvod vřazen.

Příklady zapojení podle vynálezu jsou znázorněny na připojených vyobrazeních, kde na obr. 1 je znázorněn příklad zapojení se zpožďovací linkou, na obr. 2 je jeho časový diagram, na obr. 3 je znázorněn jiný příklad zapojení podle vynálezu.

Zapojení na obr. 1 sestává ze vstupního hradla 1, jehož vstupní svorka 12 tvoří vstupní svorku vyrovnávacího obvodu a jehož výstupní svorka 11 je spojena se vstupní svorkou 21 zpožďovací linky 2 a se vstupní svorkou 31 výstupního hradla 3. Výstupní svorka 22 zpožďovací

linky 2 je spojena se vstupní svorkou 32 výstupního hradla 3, jehož vstupní svorky 33, 34 jsou spojeny s odbočkami 23, 24 zpožďovací linky 2.

Činnost zapojení z obr. 1 je zřejmá z časového diagramu na obr. 2, kde průběhy 012, 031, 032, 033, 034 a 035 představují napětí na svorkách 12, 31, 32, 33, 34 a 35 vstupního a výstupního hradla. Z časového diagramu je zřejmé, že poloha vzestupné hrany impulsu na výstupní svorce 35 je určena odbočkou 24, zatímco poloha sestupné hrany tohoto impulsu je určena odbočkou 23 na zpožďovací lince 2.

Vhodnou volbou odboček 23 a 24 na zpožďovací lince s dostatečně jemnými odbočkami lze tedy vyrovnat rozdílná zpoždění vzestupné a sestupné hrany na výstupu, příp. řetězu logických obvodů, mezi něž je vyrovnávací obvod vřazen. Zpožďovací linka musí mít zpoždění t_z rovné rozdílu mezi zpožděním vzestupné a zpožděním sestupné hrany v celém řetězu logických obvodů včetně vstupního a výstupního hradla vyrovnávacího obvodu.

Podle potřeby lze v řetězu logických obvodů využít i logickou funkci vstupního a výstupního hradla 1 a 3, je-li vstupním hradlem budícím zpožďovací linku, např. hradlo typu 74S37 a výstupním hradlem negační součinnově součtové hradlo například typu 74S64.

Je-li zpožďovací linka provedena s příliš hrubými odbočkami, lze jemné nastavení v rozsahu jedné odbočky provést pro vzestupnou a pro sestupnou hranu pomocným RC členem, který je zapojen mezi vstupní svorkou 34 a odbočkou 24 nebo mezi vstupní svorkou 33 a odbočkou 23.

Zapojení na obrázku 3 se od zapojení na obrázku 1 liší pouze tím, že je doplněno o druhé výstupní hradlo 4, jehož vstupní svorky 41, 42 jsou spojeny se vstupními svorkami 31, 32 výstupního hradla 3. Vstupní svorky 43 a 44 jsou připojeny ke třetí a čtvrté odbočce 25, 26 zpožďovací linky 2. Činnost výstupního hradla 4 je obdobná jako u výstupního hradla 3 a tím, že pomocí téže zpožďovací linky se nastavuje zpoždění vzestupné a zpoždění sestupné hrany v dalším řetězu logických obvodů, v němž je vřazeno výstupní hradlo 4.

V neznázorněném příkladě zapojení podle vynálezu je možné jako výstupní hradlo 3 nebo 4 použít součtově součinnově hradlo, tvořené například dvěma součtovými hradly typu ECL s propojenými výstupy. Jedno z nich je připojeno ke vstupní svorce 21 a k první odbočce 23, druhé pak k výstupní svorce 22 a ke druhé odbočce 24 zpožďovací linky 2. Jeho funkce je obdobná funkci negačního součinnově součtového hradla typu TTL.

V rovněž neznázorněném příkladě zapojení podle vynálezu lze jako zpožďovací prvek 2 použít například trojici RC členů, jejichž spojené vstupy tvoří vstupní svorku 21 zpožďovacího prvku. RC člen připojený k vstupní svorce 22 má nastaveno největší zpoždění t_z , zpoždění ostatních RC členů je nastaveno tak, aby vyrovnávalo zpoždění vzestupné a sestupné hrany v řetězu logických obvodů.

Vyrovnávací obvod podle vynálezu lze s výhodou využít nejen v systémech pro testování logických a paměťových obvodů a v adaptérech pro tyto systémy, ale i v číslicových systémech všude tam, kde je potřeba odstranit nežádoucí zúžení nebo rozšíření nastaveného impulsu, vznikající průchodem logickými obvody.

P R E D M Ě T V Y N Á L E Z U

1. Vyrovnávací obvod vyznačený tím, že výstupní svorka (11) vstupního hradla (1) je spojena se vstupní svorkou (21) zpožďovacího prvku (2) a s první vstupní svorkou (31) alespoň jednoho výstupního hradla (3), jehož druhá vstupní svorka (32) je spojena s výstupní svorkou (22) zpožďovacího prvku (2), jehož první odbočka (23) je připojena ke třetí vstupní svorce (33) výstupního hradla (3), jehož čtvrtá vstupní svorka (34) je připojena ke druhé odbočce (24) zpožďovacího prvku (2), přičemž alespoň jedna vstupní svorka (12) vstupního hradla (1)

je zároveň vstupní svorkou vyrovnávacího obvodu a jeho alespoň jedna výstupní svorka je utvořena výstupní svorkou (35) alespoň jednoho výstupního hradla (3, 4).

2. Vyrovnávací obvod podle bodu 1 vyznačený tím, že výstupní hradlo (3, 4) je utvořeno negačním součinnově součtovým hradlem s první a druhou součtovou sekcí.

3. Vyrovnávací obvod podle bodu 1 vyznačený tím, že výstupní hradlo (3, 4) je utvořeno součtově součinnovým obvodem s první a druhou součinnovou sekcí.

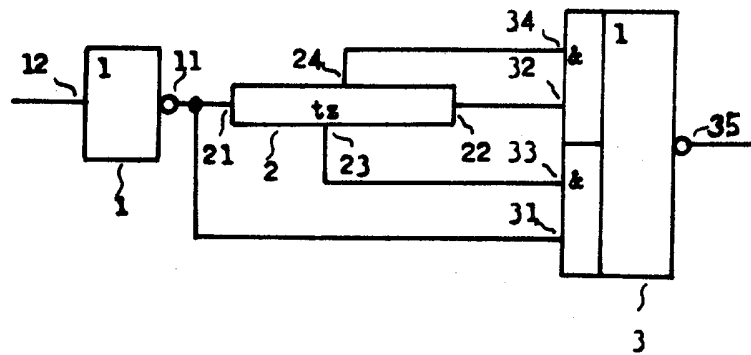
4. Vyrovnávací obvod podle bodů 1 až 3 vyznačený tím, že zpoždovací prvek (2) je utvořen zpoždovací linkou s odbočkami.

5. Vyrovnávací obvod podle bodů 1 až 4 vyznačený tím, že první a druhá odbočka (23, 24) zpoždovacího prvku (2) jsou připojeny ke třetí a čtvrté vstupní svorce (33, 34) výstupního hradla (3, 4) přes pomocný RC člen.

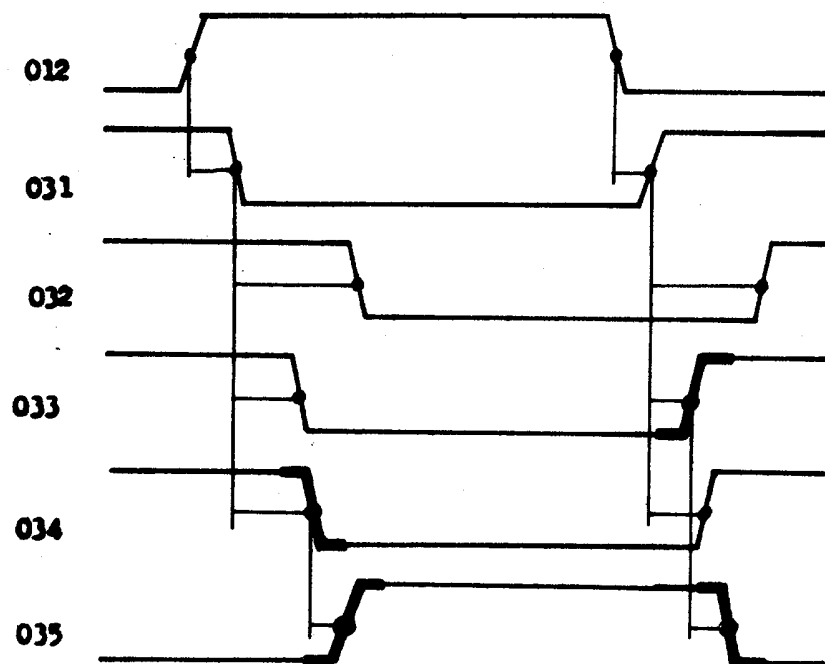
6. Vyrovnávací obvod podle bodů 1 až 3 vyznačený tím, že zpoždovací prvek (2) je utvořen zpoždovacími RC členy, z jejichž spojených vstupů je utvořena vstupní svorka (21) zpoždovacího prvku (2).

2 výkresy

243858

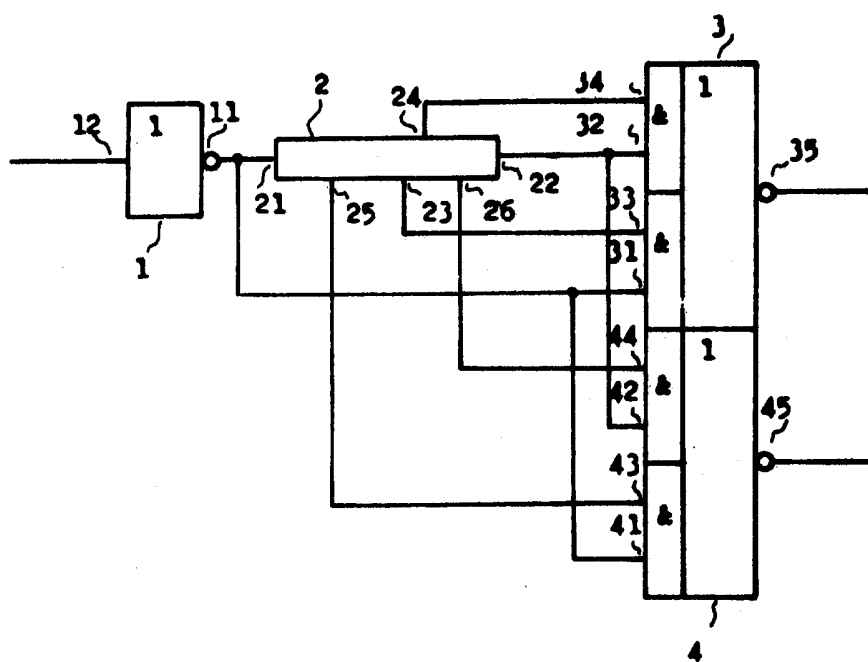


obr. 1



obr. 2

243858



obr. 3