



Patent dodatkowy
do patentu nr _____

Zgłoszono: 18.05.74 (P. 171218)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.12.75

Opis patentowy opublikowano: 31.10.1977

MKP G05f 1/56
H02j 13/00

Int. Cl.² G05F 1/56
H02J 13/00

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Henryk Koryciński

Uprawniony z patentu: Zakład Doświadczalny Budowy Aparatury Na-
ukowej UNIPAN, Warszawa (Polska)

Układ wyłączający do stabilizowanych zasilaczy ze źródłem zasilania bezpośrednio na wejściu stabilizatora

1

Przedmiotem wynalazku jest układ wyłączający do stabilizowanych zasilaczy wyposażonych w źródło zasilania dołączone bezpośrednio do wejścia stabilizatora.

W rozwiązaniach konwencjonalnych zasilaczy pomiędzy źródłem napięcia a układem stabilizacji włączony jest wyłącznik który w zależności od położenia jego styków określa moment włączenia zasilacza, a tym samym pojawienie się na jego wyjściu napięcia stabilizowanego.

Znane są również tego typu zasilacze, w których źródło napięcia stabilizowanego jest na stałe przyłączone do wejścia zasilacza. W urządzeniach tych przyłożenie napięcia na wejście zasilacza nie jest równoznaczne z jego zadziałaniem, które następuje zazwyczaj przez doprowadzenie napięcia źródła do wybranych elementów na wyjściu układu poprzez zwarcie szeregowego tranzystora regulacyjnego.

W celu wyłączenia zasilacza napięcie przyłożone na układ zwierający powoduje zablokowanie wspomnianego szeregowego regulatora tranzystorowego.

Obydwa stany pracy zasilacza realizuje się przez doprowadzenie dwu oddzielnych napięć sterujących lub dwu elementów stykowych.

Celem wynalazku jest usprawnienie pracy zasilacza poprzez wprowadzenie tylko jednego elementu stykowego realizującego obydwie funkcje włączania i wyłączania układu zasilacza.

Cel ten praktycznie spełnia układ wyłączający według wynalazku, w którym przełącznik stanów

2

pracy zasilacza ma element stykowy połączony z układem opóźniającym. Układ opóźniający generuje sygnał sterujący znany układ zwierający włączony przykładowo pomiędzy bazą i emiternem znanego szeregowego regulatora tranzystorowego wywołując zablokowanie tego tranzystora i tym samym odłączenie od źródła zasilania.

Przykład wykonania układu według wynalazku jest odtworzony na rysunku, na którym fig. 1 ilustruje schemat blokowy przykładu wykonania układu wyłączającego zasilacza, a fig. 2 szczegółowy układ połączeń omawianego zespołu zasilacza.

Jak to pokazano na fig. 1 źródło zasilania U_B jest połączone bezpośrednio z układem stabilizatora. Elementem realizującym włączanie i wyłączanie jest monostabilny przycisk zwarciovowy P włączony zestykiem $P1$ do plusa baterii, zestykiem $P2$ do wyjścia stabilizatora i zestykiem $P3$ do układu opóźniającego $W2$.

Rozróżnienie funkcji włączania i wyłączania polega na krótkim i odpowiednio dłuższym zwarcu zestyków $P1$ i $P2$. Krótkie zwarcie zestyków $P1-P2$ powoduje pojawienie się napięcia na wyjściu stabilizatora oraz poprzez układ dzielnika $R1, R2$ i $R3$ na wyjściu wzmacniacza błędów $W1$, który wystawia tranzystor regulacyjny $T1$, co oznacza zadziałanie stabilizatora. Wyłączenie zasilacza uzyskuje się przez ponowne, lecz dłuższe zwarcie zestyków $P1$ i $P2$ /jednocześnie rozwarcie $P2-P3$. Odłączenie zestyku $P3$, który jest przyłączony do

układu opóźniającego W2 na odpowiednio długi czas od napięcia wyjściowego powoduje wygenerowanie impulsu do układu zwierającego U. Układ zwierający może być przykładowo włączony pomiędzy bazę i emiter tranzystora T1. Zwarcie układu U powoduje zablokowanie tego tranzystora, a tym samym odłączenie obciążenia od źródła U_B .

Przykładowo wykonany układ opóźniający, generujący impuls wyłączający jest pokazany na fig. 2. Został on rozwiązany z wykorzystaniem tranzystorów 1 i 2. Układ wzmacniacza błędów rozwiązano z zastosowaniem tranzystora 3, funkcję układu zwierającego pełni obwód tranzystora 4.

Krótkie zwarcie zestyków P1 i P2 elementu przełączającego P, np. przycisku, powoduje włączenie zasilacza. Impuls wyłączający nie jest wówczas wygenerowany bowiem kondensator 5 ładujący się przez rezystor 6 z określoną stałą czasu od napięcia wyjściowego zasilacza ma napięcie zbyt małe, aby tranzystor 2 wprowadzić w stan przewodzenia. W chwili zwolnienia przycisku P zwierają się jego zestyki P2 i P3, tranzystor 1 zostaje odblokowany, a kondensator 5 rozładowuje się do wielkości napięcia nasycenia tego tranzystora.

Odpowiednio dłuższy czas wciśnięcia przycisku P w pozycji zwarcia umożliwia naładowanie się kondensatora 5 poprzez rezystor 6 do napięcia niezbędnego do wprowadzenia w stan przewodzenia tranzystora 2. Tranzystor 1 jest wówczas zatkany wobec braku napięcia zasilania bazy. W obwodzie utworzonym przez źródło zasilania, rezystor 7, kolektor tranzystora 2, jego emiter i rezystor 8 płynie wówczas prąd.

W tym samym praktycznie momencie napięcie podane przez rezystor 7 na tranzystor 4 powoduje jego nasycenie i napięcie na rezystorze 8 zostanie podwyższone do wielkości napięcia źródła zasilania. Tranzystor 3 pełniący funkcję wzmacniacza

błędu zostaje wówczas zatkany gdyż napięcie na jego emiterze jest wyższe niż na bazie.

Rozwarcie przycisku P, tj. jego zestyków P1 i P2, powoduje rozładowanie kondensatora 5 poprzez rezystor 9, złącze baza-emiter tranzystora 2 i rezystor 6, a tym samym tranzystor 4 jeszcze przez krótki czas będzie znajdował się w stanie przewodzenia, co czyni wyłączenie pewnym i skutecznym.

Przyłączenie emitera tranzystora 2 do emitera tranzystora 3 umożliwia uzyskanie efektu zwiększenia opóźnienia generacji impulsu wyłączającego przy stosunkowo małej stałej czasowej określonej kondensatorem 5 i rezystorem 6.

Kondensator 5 otwierający tranzystor 2 ładuje się do napięcia będącego sumą napięć na rezystorze 8 i napięcia baza-emiter tranzystora 2, tj. napięcia wyższego, niż w przypadku, gdy emiter tranzystora 2 jest połączony bezpośrednio z zaciskiem ujemnym źródła zasilania. Zatem dla uzyskania takiego samego opóźnienia połączenie emiterów tranzystorów 2 i 3 umożliwia dobór mniejszej stałej czasu określonej wielkością rezystora 6 i kondensatora 5.

Zastrzeżenie patentowe

Układ wyłączający do zasilaczy stabilizowanych wyposażonych w źródło zasilania dołączone bezpośrednio do wejścia stabilizatora i zawierających szeregowy tranzystor regulacyjny połączony ze wzmacniaczem błędów, układem zwierającym i elementem przełączającym, znamienny tym, że element przełączający ma dodatkowy zestyk (P3) połączony z układem opóźniającym (W2), generującym sygnał sterujący układ zwierający (U), połączony z szeregowym tranzystorem regulacyjnym (T1), który to układ zwierający (U) powoduje zatkanie tranzystora (T1) i odłączenie obciążenia od źródła.

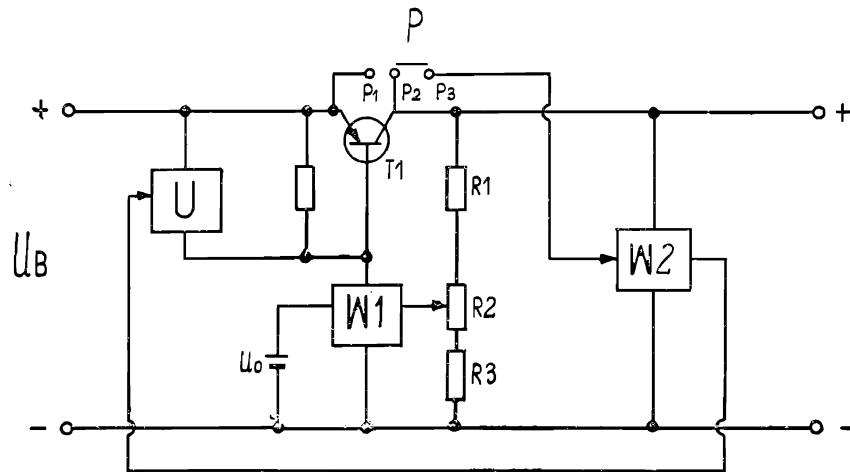


Fig 1

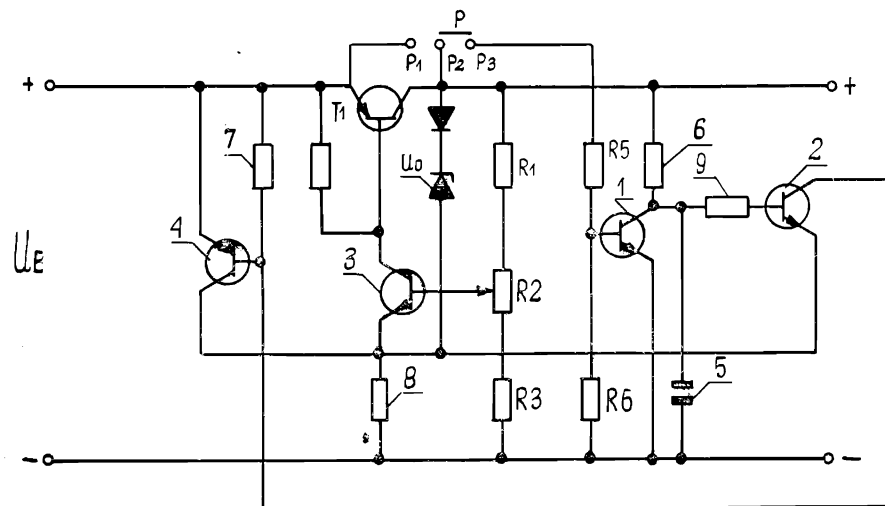


Fig 2