(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7640268号
(P7640268)

(45)発行日　令和7年3月5日(2025.3.5)

(24)登録日　令和7年2月25日(2025.2.25)

(51)国際特許分類
Ｈ０４Ｌ　7/033(2006.01)

ＦＩ
Ｈ０４Ｌ　7/033　１００

請求項の数　8　（全12頁）

(21)出願番号　特願2021-1539(P2021-1539)
(22)出願日　令和3年1月7日(2021.1.7)
(65)公開番号　特開2022-106500(P2022-106500A)
(43)公開日　令和4年7月20日(2022.7.20)
審査請求日　令和5年10月12日(2023.10.12)

(73)特許権者　591128453
株式会社メガチップス
大阪府大阪市淀川区宮原一丁目１番１号
(74)代理人　100108523
弁理士　中川 雅博
(74)代理人　100125704
弁理士　坂根 剛
(74)代理人　100187931
弁理士　澤村 英幸
(72)発明者　金 英毅
千葉県千葉市美浜区中瀬１－３ 幕張テクノガーデンＢ棟 株式会社メガチップス内
審査官　吉江 一明

最終頁に続く

(54)【発明の名称】　クロックデータ再生回路および受信機

(57)【特許請求の範囲】

【請求項１】

基準クロック生成回路により生成される基準クロック信号の位相を調整し、受信クロック信号を生成する位相補間回路と、

前記位相補間回路において生成された前記受信クロック信号に同期して動作し、受信アナログデータ信号を受信デジタルデータ信号に変換するアナログデジタル変換器から出力された前記受信デジタルデータ信号を入力し、前記受信デジタルデータ信号から位相特性データを出力する位相検出器と、

前記位相特性データを調整する調整回路と、

前記調整回路から出力される調整された位相特性データをモニタし、前記調整された位相特性データに基づいて前記調整回路に設定する調整値を算出するモニタ回路と、

前記調整回路から出力された前記調整された位相特性データに基づいて、前記位相補間回路に設定する位相データを生成するための調整データを出力するループフィルタと、

前記位相補間回路に設定する前記位相データを生成するためのオフセットデータを出力するオフセット出力回路と、

を備え、

通信を開始する前のトレーニング期間において、前記オフセット出力回路から出力される前記オフセットデータに基づいて前記位相補間回路において調整する前記基準クロック信号の位相を変化させつつ、前記モニタ回路によって前記調整値を算出することで、前記調整回路に前記調整値を設定する、クロックデータ再生回路。

【請求項２】
前記モニタ回路は、前記トレーニング期間において前記位相補間回路において調整される位相と、前記位相特性データとの関係を示す位相差対出力特性に基づいて、前記調整値を算出する、請求項１に記載のクロックデータ再生回路。
【請求項３】
前記調整値は、オフセット調整値およびゲイン調整値を含む、請求項１または請求項２に記載のクロックデータ再生回路。
【請求項４】
前記モニタ回路は、前記調整された位相特性データの分散に基づいて、前記ゲイン調整値を算出する、請求項３に記載のクロックデータ再生回路。
【請求項５】
前記モニタ回路は、前記調整された位相特性データの分散と前記ゲイン調整値とを対応付けたテーブルを参照することで、前記ゲイン調整値を取得する、請求項４に記載のクロックデータ再生回路。
【請求項６】
前記モニタ回路は、前記調整された位相特性データの平均値に基づいて、前記オフセット調整値を算出する、請求項３～請求項５のいずれか一項に記載のクロックデータ再生回路。
【請求項７】
前記位相検出器は、Ｍｕｅｌｌｅｒ　Ｍｕｌｌｅｒ位相検出器であり、前記位相差対出力特性は、Ｍｕｅｌｌｅｒ　Ｍｕｌｌｅｒ出力のＳカーブである、請求項２に記載のクロックデータ再生回路。
【請求項８】
請求項１～請求項７のいずれか一項に記載のクロックデータ再生回路と、
前記基準クロック生成回路と、
前記アナログデジタル変換器と、を備える受信機。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、受信データをサンプリングするためのクロック信号を再生する回路およびその回路を備える受信機に関する。
【背景技術】
【０００２】
通信システムでは、送信機および受信機の間でクロック信号の周波数および位相の同期を取る必要がある。受信機が備えるクロックデータ再生回路（ＣＤＲ回路：Ｃｌｏｃｋ　ａｎｄ　Ｄａｔａ　Ｒｅｃｏｖｅｒｙ回路）は、送信機から送信されたランダムなデータ信号に基づいて、クロック信号を再生する。受信機が備えるアナログデジタル変換器は、ＣＤＲ回路が再生したクロック信号に基づいて、データ信号をサンプリングする。
【０００３】
下記特許文献１のクロック再生回路は、クロック信号とクロック信号を１８０度反転させたクロック信号を用いて、入力データと再生クロックの位相差を求めている。そのほか、２倍オーバーサンプリングしたクロック信号を用いて、送信機側のクロック信号と受信機側のクロック信号との位相差を求める方法などが提案されている。
【先行技術文献】
【特許文献】
【０００４】
【文献】特開２０２０－１２０２１４号公報
【発明の概要】
【発明が解決しようとする課題】
【０００５】

しかし、２倍オーバーサンプリングされたクロック信号、または、位相が１８０度反転したクロック信号を用いて、送信機側のクロック信号と受信機側のクロック信号との位相差を求めるアナログ回路を構成することは、回路の製造コストが高くなる。そこで、入力データと再生クロックとの位相差を求める処理をデジタルで処理する位相検出器（Ｐｈａｓｅ　Ｄｅｔｅｃｔｏｒ）が用いられる場合がある。位相検出器として、例えば、Ｍｕｅｌｌｅｒ　Ｍｕｌｌｅｒ位相検出器が知られている。

【０００６】

位相検出器は受信データ系列から位相のずれを検出する回路であり、その検出結果は、受信データの品質に左右される。つまり、位相検出器の検出結果は、チャネルの特性に影響を受ける。このため、チャネルの特性によっては、受信機において周波数ロックができない場合がある。

【０００７】

本発明の目的は、チャネルの特性に応じて、受信したデータ信号に基づいてクロック信号を再生することである。

【課題を解決するための手段】

【０００８】

本発明の一局面に従うクロックデータ再生回路は、基準クロック生成回路により生成される基準クロック信号の位相を調整し、受信クロック信号を生成する位相補間回路と、位相補間回路において生成された受信クロック信号に同期して動作し、受信アナログデータ信号を受信デジタルデータ信号に変換するアナログデジタル変換器から出力された受信デジタルデータ信号を入力し、受信デジタルデータ信号から位相特性データを出力する位相検出器と、位相特性データを調整する調整回路と、調整回路から出力される位相特性データをモニタし、位相特性データに基づいて調整回路に設定する調整値を算出するモニタ回路と、調整回路から出力された位相特性データに基づいて、位相補間回路に設定する位相データを生成するための調整データを出力するループフィルタと、位相補間回路に設定する位相データを生成するためのオフセットデータを出力するオフセット出力回路とを備え、通信を開始する前のトレーニング期間において、オフセット出力回路から出力されるオフセットデータに基づいて位相補間回路において調整する基準クロック信号の位相を変化させつつ、モニタ回路によって調整値を算出することで、調整回路に設定される調整値をロックする。

【０００９】

本発明の他の局面に従う受信機は、上記のクロックデータ再生回路と、基準クロック生成回路と、アナログデジタル変換器とを備える。

【発明の効果】

【００１０】

本発明によれば、チャネルの特性に応じて、受信したデータ信号に基づいてクロック信号を再生することができる。

【図面の簡単な説明】

【００１１】

【図１】通信システムの全体図である。

【図２】本実施の形態に係るクロックデータ再生回路の内部構成を示す受信機のブロック図である。

【図３】本実施の形態に係る調整回路の回路図である。

【図４】本実施の形態に係るモニタ回路の回路図である。

【図５】ＭＭ特性値を説明する図である。

【図６】ＭＭ出力のＳカーブを示す図である。

【図７】ＭＭ出力を示す図である。

【発明を実施するための形態】

【００１２】

次に、添付の図面を参照しながら本発明の実施の形態に係るクロックデータ再生回路に

ついて説明する。
【００１３】
（１）通信システムの構成
図１は、通信システムＮＳの全体図である。通信システムＮＳは、マスタ１およびスレーブ２を備える。マスタ１およびスレーブ２は、通信線ＮＣで接続されている。つまり、本実施の形態においては、マスタ１およびスレーブ２は、有線高速通信を行う。マスタ１およびスレーブ２は、同一の施設内に設置されていてもよいし、異なる施設内に設置されていてもよい。あるいは、マスタ１およびスレーブ２が、自動車などの乗物内に設置されていてもよい。マスタ１およびスレーブ２は、例えば、ＴＣＰ／ＩＰを利用した通信を行う。なお、この実施の形態においては、マスタ１が送信機として動作し、スレーブ２が受信機として動作する場合を例に説明するため、以下においては、マスタ１を送信機１、スレーブ２を受信機２として説明する。ただし、各装置（各端末）が以下の実施の形態において説明するマスタ１およびスレーブ２の両方の機能を備えていてもよい。つまり、各装置（各端末）は、送信機として機能するとともに受信機としても機能してもよい。
【００１４】
送信機１は、デジタルアナログ変換器（ＤＡＣ）１１および基準クロック生成回路１２を備える。デジタルアナログ変換器１１は、基準クロック生成回路１２により生成された基準クロック信号に基づいて、送信するデータ信号をアナログ変換して通信線ＮＣに出力する。基準クロック生成回路１２は、例えば、水晶発振器やＰＬＬ（Ｐｈａｓｅ　Ｌｏｃｋ　Ｌｏｏｐ）回路などを備えて構成される。
【００１５】
受信機２は、アナログデジタル変換器（ＡＤＣ）２１、基準クロック生成回路２２およびクロックデータ再生回路（ＣＤＲ回路）２３を備える。アナログデジタル変換器２１は、クロックデータ再生回路２３において生成される受信クロック信号ＭＣＬを利用して、通信線ＮＣを介して受信するデータ信号をデジタル変換する。基準クロック生成回路２２は、例えば、水晶発振器やＰＬＬ回路などを備えて構成され、基準クロック信号ＢＣＬを生成する。クロックデータ再生回路２３は、デジタル変換されたデータ信号に基づいて、基準クロック信号ＢＣＬの位相を調整し、受信クロック信号ＭＣＬを生成する。
【００１６】
（２）クロックデータ再生回路を含む受信機の構成
図２は、クロックデータ再生回路２３の内部構成を示す受信機２のブロック図である。受信機２は、図１で示したように、アナログデジタル変換器２１、基準クロック生成回路２２およびクロックデータ再生回路２３を備える。
【００１７】
アナログデジタル変換器２１は、通信線ＮＣを介して受信したアナログのデータ信号Ｄ１をデジタルのデータ信号Ｄ２に変換する。アナログデジタル変換器２１は、位相補間回路２０８により生成された受信クロック信号ＭＣＬに基づいて、データ信号Ｄ２をサンプリングする。基準クロック生成回路２２は、基準クロック信号ＢＣＬを生成する。位相補間回路２０８は、基準クロック生成回路２２から出力された基準クロック信号ＢＣＬを入力する。位相補間回路２０８は、クロックデータ再生回路２３によって生成された位相データＤ８に基づいて基準クロック信号ＢＣＬの位相を調整し、受信クロック信号ＭＣＬを生成する。
【００１８】
クロックデータ再生回路２３は、図２に示すように、位相検出器（Ｐｈａｓｅ　Ｄｅｔｅｃｔｏｒ）２０１、調整回路２０２、モニタ回路２０３、ループフィルタ２０４、オフセット出力回路２０５、セレクタ２０６、積分回路２０７および位相補間回路２０８を備える。
【００１９】
位相検出器２０１は、アナログデジタル変換器２１から出力されたデジタルのデータ信号Ｄ２を受け取る。位相検出器２０１は、データ信号Ｄ２に基づいて位相特性データＤ３

を算出する。本実施の形態においては、位相検出器２０１として、Ｍｕｅｌｌｅｒ Ｍｕｌｌｅｒ位相検出器が用いられる場合を例に説明する。位相検出器２０１は、データ信号Ｄ２に基づいて、位相特性データＤ３として、Ｍｕｅｌｌｅｒ Ｍｕｌｌｅｒ特性値（以下、ＭＭ特性値とする。）を出力する。

【００２０】

図５は、ＭＭ特性値を説明する図である。図５において、横軸は時間、縦軸はデータ信号Ｄ２の信号値を示す。図中の時間ｔ２はサンプリング点を示す。また、時間ｔ１，ｔ３は、サンプリング点ｔ２の前後の時間であり、ｔ１とｔ２の時間間隔およびｔ２とｔ３の時間間隔は同じである。時間ｔ１においてデータ信号Ｄ２は値“ａ”であり、時間ｔ３においてデータ信号Ｄ２は値“ｂ”である。ＭＭ特性値は、ｂ－ａに比例する値であり、ｂ－ａ＝０において、ＭＭ特性値が０となる。つまり、サンプリング点ｔ２がデータ信号Ｄ２のピークからずれるにしたがって、ＭＭ特性値が大きくなる。

【００２１】

図２に示すように、調整回路２０２は、位相検出器２０１が出力した位相特性データＤ３（ＭＭ特性値）を受け取る。調整回路２０２は、位相特性データＤ３のオフセットとゲインを調整する回路である。

【００２２】

図３は、調整回路２０２を示す回路図である。調整回路２０２は、演算回路３１および乗算器３２を備える。演算回路３１は、位相検出器２０１が出力した位相特性データＤ３を受け取る。また、演算回路３１は、モニタ回路２０３が出力した平均値データＤ１１を受け取る。演算回路３１は、位相特性データＤ３から平均値データＤ１１を減算することにより、減算データを出力する。平均値データＤ１１は、位相特性データＤ３のオフセット調整値として利用される。減算データは、位相特性データＤ３のオフセットが調整されたデータである。

【００２３】

乗算器３２は、演算回路３１が出力した減算データを受け取る。また、乗算器３２は、モニタ回路２０３が出力したゲイン調整データＤ１２を受け取る。乗算器３２は、減算データにゲイン調整データＤ１２を乗算することにより、位相特性データＤ４を出力する。ゲイン調整データＤ１２は、位相特性データＤ３のゲイン調整値として利用される。位相特性データＤ４は、位相特性データＤ３のオフセットとゲインが調整されたデータである。つまり、オフセットおよびゲインが調整されたＭＭ特性値である。

【００２４】

図２に示すように、モニタ回路２０３は、調整回路２０２が出力した位相特性データＤ４を受け取る。モニタ回路２０３は、通信を開始する前のトレーニング期間に動作する回路である。

【００２５】

図４は、モニタ回路２０３を示す回路図である。モニタ回路２０３は、二乗演算回路４１、平均値演算回路４２、平均値演算回路４３、二乗演算回路４４、演算回路４５およびゲインテーブル４６を備える。二乗演算回路４１は、調整回路２０２が出力する位相特性データＤ４を受け取る。二乗演算回路４１は、位相特性データＤ４の値を二乗する演算を行う。平均値演算回路４２は、二乗演算回路４１の演算結果を所定期間蓄積し、平均値を演算する。

【００２６】

平均値演算回路４３は、調整回路２０２が出力する位相特性データＤ４を受け取る。平均値演算回路４３は、位相特性データＤ４を所定期間蓄積し、平均値を演算する。二乗演算回路４４は、平均値演算回路４３から出力された平均値の二乗演算を行う。平均値演算回路４３が演算した平均値は、平均値データＤ１１として調整回路２０２に与えられる。

【００２７】

演算回路４５は、平均値演算回路４２の出力および二乗演算回路４４の出力を受け取る。演算回路４５は、平均値演算回路４２の出力値から二乗演算回路４４の出力値を減算し

、位相特性データＤ４の分散値を得る。ゲインテーブル４６は、位相特性データＤ４の分散値とゲイン調整データＤ１２とを対応付けたテーブルである。ゲインテーブル４６は、演算回路４５から出力された分散値を受け取り、対応するゲイン調整データＤ１２を出力する。ゲイン調整データＤ１２は、調整回路２０２に与えられる。

【００２８】

図２に示すように、ループフィルタ２０４は、調整回路２０２が出力した位相特性データＤ４を受け取る。ループフィルタ２０４は、平均化回路および積分回路を備える。ループフィルタ２０４は、位相特性データＤ４を平均化回路において平均化処理する。ループフィルタ２０４は、平均化処理された位相特性データＤ４を積分回路において積算することで調整データＤ５を算出する。ループフィルタ２０４は、調整データＤ５をセレクタ２０６に与える。

【００２９】

オフセット出力回路２０５は、通信を開始する前のトレーニング期間において動作する回路である。オフセット出力回路２０５は、オフセットデータＤ６をセレクタ２０６に与える。セレクタ２０６は、図示しない制御装置からの制御信号Ｃ１を受け取る。セレクタ２０６は、制御信号Ｃ１として“０”を受け取ったとき、ループフィルタ２０４から与えられる調整データＤ５を調整データＤ７として出力する。セレクタ２０６は、制御信号Ｃ１として“１”を受け取ったとき、オフセット出力回路２０５から与えられるオフセットデータＤ６を調整データＤ７として出力する。

【００３０】

積分回路２０７は、セレクタ２０６から出力された調整データＤ７を積分し、位相データＤ８を出力する。積分回路２０７は、位相データＤ８を位相補間回路２０８に与える。

【００３１】

位相補間回路２０８は、積分回路２０７から出力された位相データＤ８を受け取る。位相補間回路２０８は、位相データＤ８に基づいて基準クロック信号ＢＣＬの位相を調整し、受信クロック信号ＭＣＬを生成する。位相補間回路２０８は、受信クロック信号ＭＣＬをアナログデジタル変換器２１に与える。例えば、位相補間回路２０８から出力される受信クロック信号ＭＣＬの位相を角周波数ωで調整する場合を考える。このとき、オフセットデータＤ６をΩ、サンプル間隔をＴｓとすれば、Ω＝ω＊Ｔｓで表される。積分回路２０７においてサンプル毎にΩが加算されることで、１秒間に積分回路２０７において積分される値がωとなる。

【００３２】

（３）トレーニング期間における動作

以上説明したクロックデータ再生回路２３による通信開始前のトレーニング期間の動作について説明する。トレーニング期間において、図２に示すセレクタ２０６には、制御信号Ｃ１として“１”が与えられる。セレクタ２０６は、オフセット出力回路２０５から出力されたオフセットデータＤ６を調整データＤ７として積分回路２０７に与える。積分回路２０７は、調整データＤ７を積分し、位相データＤ８を位相補間回路２０８に与える。これにより、位相補間回路２０８は、調整データＤ７が加算されつつ次第に値が大きくなる位相データＤ８を順次受け取る。これに応じて、位相補間回路２０８は、基準クロック信号ＢＣＬの位相を位相データＤ８に基づいて順次調整する。位相補間回路２０８は、位相が順次変化する受信クロック信号ＭＣＬを出力する。アナログデジタル変換器２１は、位相が順次変化する受信クロック信号ＭＣＬに同期して、データ信号Ｄ１をデジタル変換し、データ信号Ｄ２を出力する。

【００３３】

位相検出器２０１は、アナログデジタル変換器２１が出力したデータ信号Ｄ２を受け取る。位相検出器２０１は、データ信号Ｄ２に基づいて位相特性データＤ３（ＭＭ特性値）を出力する。位相検出器２０１は、位相が順次変化する受信クロック信号ＭＣＬに対応する位相特性データＤ３（ＭＭ特性値）を出力する。図６は、ＭＭ特性値の位相差対出力特性を示すグラフである。ＭＭ特性値の位相差対出力特性は、ＭＭ特性値のＳカーブと呼ば

れる。図６において、横軸は位相差であり、縦軸はＭＭ特性値を示す。図６に示す例では、ＭＭ特性値は、最大値が０．３付近であり、最小値がー０．２付近であり、プラス側にオフセットしている。つまり、図６の例では、チャネルの特性により、ＭＭ特性がプラス側にオフセットされている。

【００３４】

調整回路２０２は、位相検出器２０１が出力した位相特性データＤ３を受け取る。調整回路２０２は、図３に示すように、モニタ回路２０３から受け取った平均値データＤ１１により位相特性データＤ３のオフセットを調整する。さらに、調整回路２０２は、モニタ回路２０３から受け取ったゲイン調整データＤ１２により位相特性データＤ３のゲインを調整する。例えば、トレーニング期間の開始時点では、オフセット（平均値データＤ１１）は“０”に、ゲイン（ゲイン調整データＤ１２）は“１”に設定される。

【００３５】

次に、モニタ回路２０３は、オフセットおよびゲインが調整された位相特性データＤ４を受け取る。モニタ回路２０３は、図４に示すように、位相特性データＤ４に基づいて平均値データＤ１１およびゲイン調整データＤ１２を生成する。生成された平均値データＤ１１およびゲイン調整データＤ１２は調整回路２０２に与えられ、位相特性データＤ４のオフセットおよびゲインが調整される。このように、トレーニング期間において、調整回路２０２およびモニタ回路２０３は、位相特性データＤ３の位相差対出力特性（この例では、ＭＭ特性値のＳカーブ）を取得することにより、位相特性データＤ３のオフセットおよびゲインを調整する。これにより、チャネルの特性に応じて位相特性データＤ３をトレーニング期間中に調整することができる。トレーニング期間が終了すると、調整回路２０２に設定されるオフセット（平均値データＤ１１）およびゲイン（ゲイン調整データＤ１２）がロックされる。

【００３６】

図７は、位相検出器２０１が出力するＭＭ特性値を示す図である。図７において、横軸は時間であり、縦軸はＭＭ特性値を示す。図７の上の図は、ＭＭ特性値の４０サンプルの平均値をプロットした図である。図７の下の図は、ＭＭ特性値の６４０サンプルの平均値をプロットした図である。図７の例においても、チャネルの特性により、ＭＭ特性値はプラス側にオフセットされている。モニタ回路２０３は、図６で示すＳカーブを１つだけ取得して、オフセット（平均値データＤ１１）およびゲイン（ゲイン調整データＤ１２）を取得してもよいし、図７で示すように複数のＳカーブを取得して、その平均値を求めてもよい。

【００３７】

（４）トレーニング後の動作

クロックデータ再生回路２３によるトレーニング後の動作について説明する。位相検出器２０１は、アナログデジタル変換器２１が出力したデータ信号Ｄ２を受け取る。位相検出器２０１は、データ信号Ｄ２に基づいて位相特性データＤ３（ＭＭ特性値）を出力する。調整回路２０２は、位相検出器２０１が出力した位相特性データＤ３を受け取る。調整回路２０２は、トレーニング期間においてロックされた平均値データＤ１１により位相特性データＤ３のオフセットを調整する。さらに、調整回路２０２は、トレーニング期間においてロックされたゲイン調整データＤ１２により位相特性データＤ３のゲインを調整する。トレーニング期間終了後においては、モニタ回路２０３は利用されない。

【００３８】

次に、ループフィルタ２０４は、オフセットおよびゲインが調整された位相特性データＤ４を受け取る。ループフィルタ２０４は、位相特性データＤ４の平均化処理および積分処理を実行し、調整データＤ５を出力する。トレーニング期間終了後、セレクタ２０６には、制御信号Ｃ１として“０”が与えられる。セレクタ２０６は、ループフィルタ２０４から出力された調整データＤ５を調整データＤ７として積分回路２０７に与える。積分回路２０７は、調整データＤ７を積分し、位相データＤ８を位相補間回路２０８に与える。これに応じて、位相補間回路２０８は、基準クロック信号ＢＣＬの位相を位相データＤ８に

基づいて調整し、受信クロック信号ＭＣＬを出了する。アナログデジタル変換器２１は、受信クロック信号ＭＣＬに基づいて、データ信号Ｄ１をサンプリングし、データ信号Ｄ２を出力する。

【００３９】

このように、本実施の形態のクロックデータ再生回路２３は、トレーニング期間において、位相差対出力特性（上記の例では、ＭＭ特性値のＳカーブ）を取得し、チャネルの特性に応じて、位相特性データＤ３（ＭＭ特性値）のオフセットおよびゲインを調整する。これにより、トレーニング期間終了後に動作するループフィルタ２０４によって、調整データＤ５あるいは位相データＤ８を収束させることができ、アナログデジタル変換器２１において、正しいデータ信号Ｄ２を取得可能となる。

【００４０】

位相検出器２０１は、信号データ系列から送信側のクロック信号との位相差を検出する装置であり、直線性に乏しく非線形な動作をする。また、ＭＭ特性値のＳカーブは、チャネルごとにループ特性が変わるため、チャネルによって、位相のロック範囲、位相ノイズ、ロック時間が変化するという問題がある。本実施の形態においては、トレーニング期間に位相差対出力特性（上記の例では、ＭＭ特性値のＳカーブ）を取得するので、位相のロックが正しく行われる。

【００４１】

例えば、送信機１と受信機２との発振器の周波数誤差が±１００ｐｐｍ程度想定される場合には、オフセット出力回路２０５において設定されるオフセットデータＤ６により、２００ｐｐｍ程度のオフセットを設定することが望ましい。つまり、送受信機間の周波数誤差より大きなオフセットを設定することが望ましい。これにより、実際の周波数誤差が－１００ｐｐｍである場合であっても、＋１００ｐｐｍ程度のオフセットが存在する状態として、トレーニング期間中において位相補間回路２０８から出力される受信クロック信号ＭＣＬの位相を変化させることが可能となる。

【００４２】

（５）他の実施の形態

上記の実施の形態においては、位相特性データＤ３として、ＭＭ特性値を例に説明した。位相特性データＤ３は、ＭＭ特性値に限らず、受信クロック信号ＭＣＬと送信側のクロック信号との位相差に応じて算出される特性値であればよい。したがって、モニタ回路２０３がモニタするのはＭＭ特性値のＳカーブは一例であり、位相差と位相特性データＤ３との関係を表す位相差対出力特性を用いることができる。

【００４３】

他の実施の形態として、オフセット出力回路２０５が出力するオフセットデータＤ６を可変とすることもできる。例えば、受信機２（スレーブ）のホストＣＰＵからオフセットデータＤ６の値を自由に設定できるようにしてもよいし、送信機１（マスタ）からのネゴシエーションによりオフセットデータＤ６が与えられてもよい。送信機１は、高速通信を開始する前段階で低速通信によりオフセットデータＤ６を受信機２に送信するようにしてもよい。

【００４４】

また、他の実施の形態として、ＭＭ特性値のＳカーブからオフセットデータＤ６を算出するようにしてもよい。例えば、モニタ回路２０３においてＳカーブの周期を計算することにより、オフセットデータＤ６を算出してもよい。この場合、モニタ回路２０３で求めたオフセットデータＤ６をループフィルタ２０４の出力に加算することもできる。トレーニング期間後の通常状態において、オフセットデータＤ６をあらかじめループフィルタ２０４の出力に加算することで、位相のロックが行い易くなる。これにより、ループフィルタ２０４の出力ゲインを下げて、できるだけジッタを小さくすることができる。

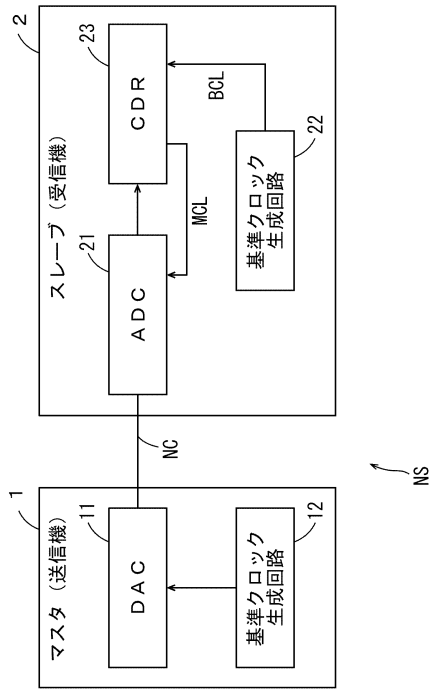
【００４５】

また、通信状態が不安定になった場合などに、再度トレーニング期間を設けるようにしてもよい。この場合、前回のトレーニング期間で使用した平均値データＤ１１とゲイン調

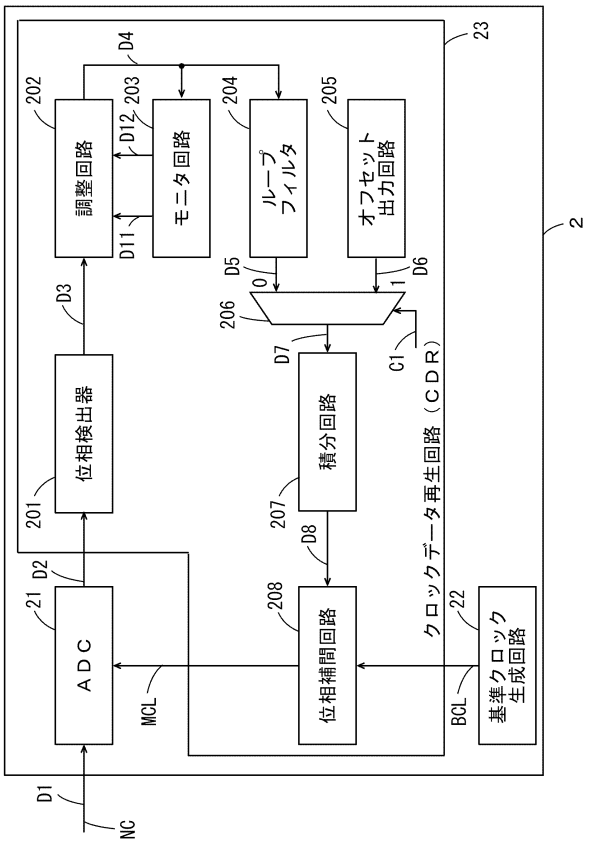
整データＤ１２を初期設定として使用するようにしてもよい。
【００４６】
（６）本発明の態様
＜１＞以上説明したように、本実施の形態に係るクロックデータ再生回路は、基準クロック生成回路により生成される基準クロック信号の位相を調整し、受信クロック信号を生成する位相補間回路と、位相補間回路において生成された受信クロック信号に同期して動作し、受信アナログデータ信号を受信デジタルデータ信号に変換するアナログデジタル変換器から出力された受信デジタルデータ信号を入力し、受信デジタルデータ信号から位相特性データを出力する位相検出器と、位相特性データを調整する調整回路と、調整回路から出力される位相特性データをモニタし、位相特性データに基づいて調整回路に設定する調整値を算出するモニタ回路と、調整回路から出力された位相特性データに基づいて、位相補間回路に設定する位相データを生成するための調整データを出力するループフィルタと、位相補間回路に設定する位相データを生成するためのオフセットデータを出力するオフセット出力回路とを備える。通信を開始する前のトレーニング期間において、オフセット出力回路から出力されるオフセットデータに基づいて位相補間回路において調整する基準クロック信号の位相を変化させつつ、モニタ回路によって調整値を算出することで、調整回路に調整値を設定する。
【００４７】
＜２＞モニタ回路は、トレーニング期間において位相補間回路において調整される位相と、位相特性データとの関係を示す位相差対出力特性に基づいて、調整値を算出してもよい。
【００４８】
＜３＞
調整値は、オフセット調整値およびゲイン調整値を含んでもよい。
【００４９】
＜４＞モニタ回路は、位相特性データの分散に基づいて、ゲイン調整値を算出してもよい。
【００５０】
＜５＞モニタ回路は、位相特性データの分散とゲイン調整値とを対応付けたテーブルを参照することで、ゲイン調整値を取得してもよい。
【００５１】
＜６＞モニタ回路は、位相特性データの平均値に基づいて、オフセット調整値を算出してもよい。
【００５２】
＜７＞位相検出器は、Ｍｕｅｌｌｅｒ　Ｍｕｌｌｅｒ位相検出器であり、前記位相差対出力特性は、Ｍｕｅｌｌｅｒ　Ｍｕｌｌｅｒ出力のＳカーブであってもよい。
【００５３】
＜８＞本実施の形態に係る受信機は、上記＜１＞～＜７＞のいずれかのクロックデータ再生回路と、基準クロック生成回路と、アナログデジタル変換器とを備える。
【符号の説明】
【００５４】
２…受信機、２１…アナログデジタル変換器、２２…基準クロック生成回路、２３…クロックデータ再生回路、２０１…位相検出器、２０２…調整回路、２０３…モニタ回路、２０４…ループフィルタ、２０５…オフセット出力回路、２０６…セレクタ、２０７…積分回路、２０８…位相補間回路

【図面】

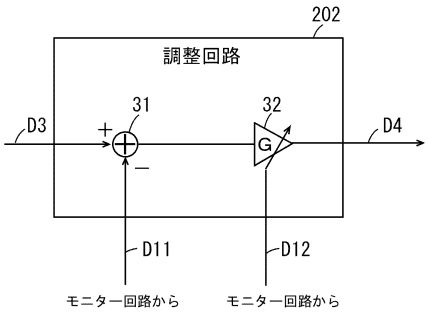
【図１】


2
スレーブ（受信機）
23
ＣＤＲ
BCL
22
基準クロック生成回路
MCL
21
ＡＤＣ
NC
NS
1
マスタ（送信機）
11
ＤＡＣ
12
基準クロック生成回路

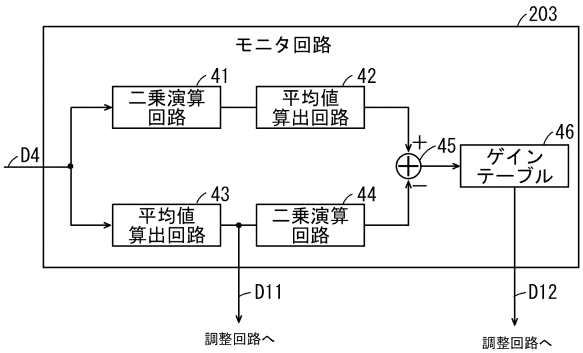
【図２】


23
D4
202
調整回路
203
D12
モニタ回路
204
ループフィルタ
205
オフセット出力回路
D11
D5
0
1
D6
2
D3
206
D7
C1
位相検出器
積分回路
クロックデータ再生回路（ＣＤＲ）
201
207
D8
D2
21
ＡＤＣ
208
位相補間回路
22
基準クロック生成回路
MCL
BCL
D1
NC

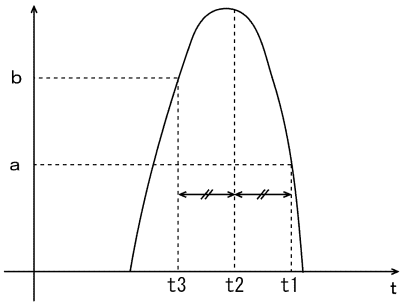
【図３】


202
調整回路
D3
31
32
G
D4
D11
D12
モニター回路から
モニター回路から

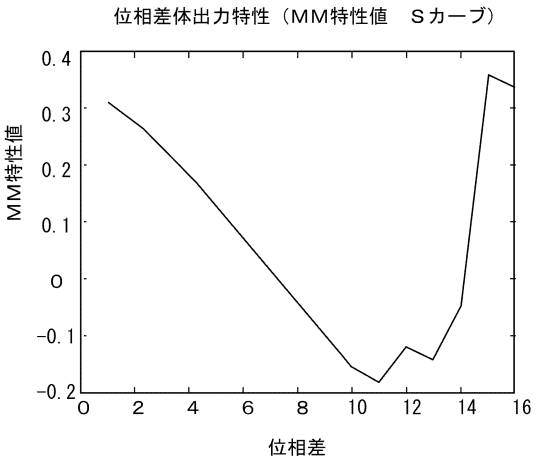
【図４】


203
モニタ回路
41
二乗演算回路
42
平均値算出回路
D4
45
46
ゲインテーブル
43
平均値算出回路
44
二乗演算回路
D11
D12
調整回路へ
調整回路へ

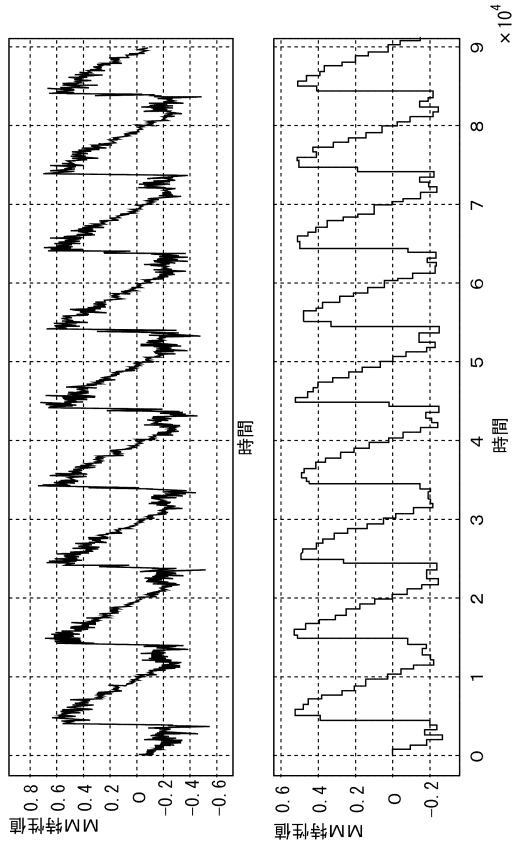
【図５】


b
a
t3
t2
t1
t

【図６】


位相差体出力特性（MM特性値　Sカーブ）
MM特性値
0.4
0.3
0.2
0.1
0
−0.1
−0.2
0
2
4
6
8
10
12
14
16
位相差

【図７】


MM特性値
0.8
0.6
0.4
0.2
0
−0.2
−0.4
−0.6
時間
MM特性値
0.6
0.4
0.2
0
−0.2
×10^4
0
1
2
3
4
5
6
7
8
9
時間

フロントページの続き

(56)参考文献　　米国特許第０９６６７４０７（ＵＳ，Ｂ１）
特開２００３－２８１８３１（ＪＰ，Ａ）
特開２０２０－１２０２１４（ＪＰ，Ａ）

(58)調査した分野　(Int.Cl.，ＤＢ名)
Ｈ０４Ｌ　７／０３３