

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2012/017633 A1

PCT

(43) 国際公開日
2012年2月9日(09.02.2012)

- (51) 国際特許分類:
G09G 3/28 (2006.01) G09G 3/288 (2006.01)
G09G 3/20 (2006.01) H04N 5/66 (2006.01)
- (21) 国際出願番号: PCT/JP2011/004311
- (22) 国際出願日: 2011年7月29日(29.07.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-173353 2010年8月2日(02.08.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): パナソニック株式会社(PANASONIC CORPORATION) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 折口 貴彦 (ORIGUCHI, Takahiko). 庄司 秀彦 (SHOJI, Hidehiko). 塩崎 裕也 (SHIOZAKI, Yuya). 齋藤 鮎彦 (SAITO, Ayuhiko).
- (74) 代理人: 内藤 浩樹, 外 (NAITO, Hiroki et al.); 〒5718501 大阪府門真市大字門真1006番地 パナソニック株式会社内 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

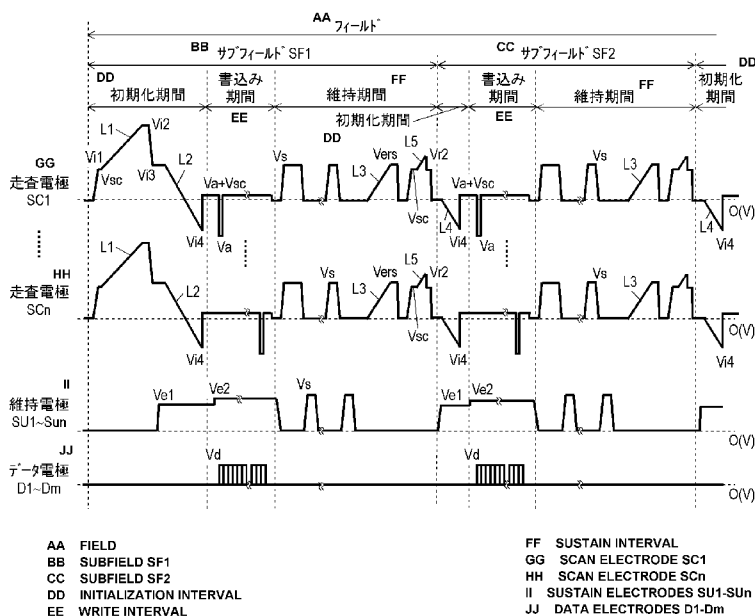
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: PLASMA DISPLAY APPARATUS AND PLASMA DISPLAY PANEL DRIVING METHOD

(54) 発明の名称: プラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法

[図3]



(57) Abstract: Even in a high definition plasma display panel, the wall charge adjustment is appropriately performed and a stable write operation is performed, thereby enhancing the image display quality in a plasma display apparatus. For this purpose, a plasma display apparatus comprises: a plasma display panel having a plurality of scan electrodes; and a scan electrode driving circuit that generates and applies, to the scan electrodes, drive voltages according to a subfield method in which a plurality of subfields each having an initialization interval, a write interval and a sustain interval are included in one field for performing a gray scale display. During an end portion of the sustain interval, the scan electrode driving circuit applies, to the scan electrodes, a first ramp waveform voltage that rises from a base potential to a first potential, then causes the scan electrodes to exhibit a second potential equal to or lower than the first potential, and then applies, to the scan electrodes, a second ramp waveform voltage that rises from the second potential to a third potential higher than the first potential.

(57) 要約:

[続葉有]

WO 2012/017633 A1



高精細化されたプラズマディスプレイパネルにおいても、壁電荷の調整を適正に行って安定した書込み動作を行い、プラズマディスプレイ装置における画像表示品質を高める。そのために、プラズマディスプレイ装置は、複数の走査電極を有するプラズマディスプレイパネルと、初期化期間と書込み期間と維持期間とを有するサブフィールドを1フィールド内に複数設けて階調表示するサブフィールド法による駆動電圧を発生して走査電極に印加する走査電極駆動回路とを備える。走査電極駆動回路は、維持期間の最後に、ベース電位から第1の電位まで上昇する第1の傾斜波形電圧を走査電極に印加し、続いて走査電極の電位を第1の電位以下の第2の電位とし、続いて第2の電位から第1の電位よりも高い第3の電位まで上昇する第2の傾斜波形電圧を走査電極に印加する。

明 細 書

発明の名称：

プラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法 技術分野

[0001] 本発明は、壁掛けテレビや大型モニターに用いられるプラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法に関する。

背景技術

[0002] 表示デバイスとして代表的なプラズマディスプレイパネル（以下、「パネル」と略記する）は、対向配置された前面基板と背面基板との間に多数の放電セルが形成されている。前面基板は、1対の走査電極と維持電極とからなる表示電極対が前面側のガラス基板上に互いに平行に複数対形成されている。そして、それら表示電極対を覆うように誘電体層および保護層が形成されている。

[0003] 背面基板は、背面側のガラス基板上に複数の平行なデータ電極が形成され、それらデータ電極を覆うように誘電体層が形成され、さらにその上にデータ電極と平行に複数の隔壁が形成されている。そして、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。

[0004] そして、表示電極対とデータ電極とが立体交差するように、前面基板と背面基板とを対向配置して密封する。密封された内部の放電空間には、例えば分圧比で5%のキセノンを含む放電ガスを封入し、表示電極対とデータ電極とが対向する部分に放電セルを形成する。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生し、この紫外線で赤色（R）、緑色（G）および青色（B）の各色の蛍光体を励起発光してカラーの画像表示を行う。

[0005] パネルを駆動する方法としては一般にサブフィールド法が用いられている。サブフィールド法では、1フィールドを複数のサブフィールドに分割し、それぞれのサブフィールドで各放電セルの発光と非発光とを制御する。そし

て、１フィールドに発生する発光の回数を制御することにより階調表示を行う。

[0006] 各サブフィールドは、初期化期間、書込み期間および維持期間を有する。

[0007] 初期化期間では、各走査電極に初期化波形を印加し、各放電セルで初期化放電を発生する。これにより、各放電セルにおいて、続く書込み動作のために必要な壁電荷を形成するとともに、書込み放電を安定して発生するためのプライミング粒子（放電を発生させるための励起粒子）を発生する。

[0008] 書込み期間では、走査電極には走査パルスを順次印加し、データ電極には表示すべき画像信号にもとづき選択的に書込みパルスを印加する。これにより、発光を行うべき放電セルの走査電極とデータ電極との間に書込み放電を発生し、その放電セル内に壁電荷を形成する（以下、この動作を「書込み」とも記す）。

[0009] 維持期間では、走査電極と維持電極とからなる表示電極対に、サブフィールド毎に定められた数の維持パルスを交互に印加する。これにより、書込み放電を発生した放電セルで維持放電を発生し、その放電セルの蛍光体層を発光させる（以下、放電セルを維持放電により発光させることを「点灯」、発光させないことを「非点灯」とも記す）。これにより、各放電セルを、サブフィールド毎に定められた輝度重みに応じた輝度で発光させる。このようにして、パネルの各放電セルを画像信号の階調値に応じた輝度で発光させて、パネルの画像表示領域に画像を表示する。

[0010] パネルに表示される画像の品質を高める上で重要な要因の１つにコントラストの向上がある。そして、サブフィールド法によるパネルの駆動方法の１つとして、階調表示に関係しない発光を極力減らし、パネルに表示される画像のコントラストを向上する駆動方法が開示されている。

[0011] この駆動方法では、１フィールドを構成する複数のサブフィールドのうち、１つのサブフィールドの初期化期間では、パネルの画像表示領域内の全ての放電セルに初期化放電を発生する初期化動作を行う。また、他のサブフィールドの初期化期間では、直前のサブフィールドの維持期間で維持放電を発

生した放電セルにおいて選択的に初期化放電を発生する初期化動作を行う。

[0012] 以下、直前のサブフィールドの動作にかかわらず、画像表示領域内の全ての放電セルに初期化放電を発生する初期化動作のことを「全セル初期化動作」と呼称する。また、直前のサブフィールドの維持期間で維持放電を発生した放電セルにおいて選択的に初期化放電を発生する初期化動作のことを「選択初期化動作」と呼称する。

[0013] 維持放電を発生しない黒表示領域の輝度（以下、「黒輝度」と略記する）は、階調値の大きさに関係なく生じる発光によって変化する。この発光には、例えば、初期化放電によって生じる発光がある。上述の駆動方法では、黒表示領域における発光は、全ての放電セルで初期化放電を発生する初期化動作を行うときの微弱発光だけとなる。これにより、パネルに表示される画像の黒輝度を低減し、コントラストの高い画像をパネルに表示することが可能となる（例えば、特許文献 1 参照）。

[0014] また、電圧が徐々に増加する緩やかな傾斜部分を持つ立ち上がり部と、電圧が徐々に減少する緩やかな傾斜部分を持つ立ち下がり部とを有する初期化波形を走査電極に印加し、直前のサブフィールドの維持期間で維持放電を発生した放電セルに初期化放電を発生する初期化期間を設け、かつ、1 フィールドの任意の初期化期間の直前に、全ての放電セルを対象として維持電極と走査電極の間に微弱放電を発生する期間を設ける駆動方法が開示されている（例えば、特許文献 2 参照）。この駆動方法では、パネルに表示される画像の黒輝度を低減し、黒の視認性を向上することができる。

[0015] 近年、パネルの高精細化にともない、放電セルのさらなる微細化が進んでいる。この微細化された放電セルでは、初期化放電によって放電セル内に形成された壁電荷が、隣接する放電セルに発生する書込み放電や維持放電の影響を受けて変化しやすいことが確認されている。

[0016] すなわち、維持放電を発生しない放電セルと維持放電を発生する放電セルとが互いに隣接すると、維持放電を発生しない放電セルの壁電荷は、隣接する放電セルに発生する維持放電の影響を受けて変化しやすい。そして、維持

期間に発生する維持パルスが多いサブフィールドでは、その影響が大きくなることも確認されている。

[0017] 放電セルに不要な壁電荷が過剰に蓄積すると、例えば書込み放電が発生すべきでない放電セルに誤った書込み放電が発生するおそれがある。以下、このような誤って発生する放電のことを「誤放電」とも記す。そして、誤放電は、プラズマディスプレイ装置における画像表示品質の劣化の原因となる。

[0018] プラズマディスプレイ装置においては、パネルの大画面化、高精細化にともない、画像表示品質のさらなる向上が望まれている。

先行技術文献

特許文献

[0019] 特許文献1：特開2000-242224号公報

特許文献2：特開2004-37883号公報

発明の概要

[0020] 本発明のプラズマディスプレイ装置は、複数の走査電極を有するパネルと、初期化期間と書込み期間と維持期間とを有するサブフィールドを1フィールド内に複数設けて階調表示するサブフィールド法による駆動電圧を発生して走査電極に印加する走査電極駆動回路とを備える。走査電極駆動回路は、維持期間の最後に、ベース電位から第1の電位まで上昇する第1の傾斜波形電圧を走査電極に印加し、続いて走査電極の電位を第1の電位以下の第2の電位とし、続いて第2の電位から第1の電位よりも高い第3の電位まで上昇する第2の傾斜波形電圧を走査電極に印加する。

[0021] これにより、各放電セルで、1回目の消去放電が発生する際の放電開始電圧に差があり、1回目の消去放電の放電発生量にばらつきが生じたとしても、2回目の消去放電が発生することで、1回目の消去放電に2回目の消去放電を加えたときの放電発生量を互いにほぼ同等にすることができる。したがって、高精細化によって微細化された放電セルを有するパネルにおいても、消去放電の放電発生量を、各放電セルで、互いにほぼ同等にすることができる。

、消去動作以降の初期化動作および書込み動作を安定に行うことが可能となる。

[0022] また、本発明のプラズマディスプレイ装置において、走査電極駆動回路は、第1の傾斜波形電圧が第1の電位に到達した後、走査電極の電位を一旦ベース電位とし、その後、走査電極の電位をベース電位から第2の電位とし、続いて第2の電位から第3の電位まで上昇する第2の傾斜波形電圧を走査電極に印加してもよい。

[0023] 本発明のパネルの駆動方法は、複数の走査電極を有するパネルを、初期化期間と書込み期間と維持期間とを有するサブフィールドを1フィールド内に複数設けて階調表示するサブフィールド法により駆動する。そして、維持期間の最後に、ベース電位から第1の電位まで上昇する第1の傾斜波形電圧を走査電極に印加し、続いて走査電極の電位を第1の電位以下の第2の電位とし、続いて第2の電位から第1の電位よりも高い第3の電位まで上昇する第2の傾斜波形電圧を走査電極に印加する。

[0024] これにより、各放電セルで、1回目の消去放電を発生する際の放電開始電圧に差があり、1回目の消去放電の放電発生量にばらつきが生じたとしても、2回目の消去放電を発生することで、1回目の消去放電に2回目の消去放電を加えたときの放電発生量を互いにほぼ同等にすることができる。したがって、高精細化によって微細化された放電セルを有するパネルにおいても、消去放電の放電発生量を、各放電セルで、互いにほぼ同等にすることができ、消去動作以降の初期化動作および書込み動作を安定に行うことが可能となる。

[0025] また、本発明のパネルの駆動方法では、第1の傾斜波形電圧が第1の電位に到達した後、走査電極の電位を一旦ベース電位とし、その後、走査電極の電位をベース電位から第2の電位とし、続いて第2の電位から第3の電位まで上昇する第2の傾斜波形電圧を走査電極に印加してもよい。

図面の簡単な説明

[0026] [図1]図1は、本発明の一実施の形態におけるプラズマディスプレイ装置に用

いるパネルの構造を示す分解斜視図である。

[図2]図2は、本発明の一実施の形態におけるプラズマディスプレイ装置に用いるパネルの電極配列図である。

[図3]図3は、本発明の一実施の形態におけるプラズマディスプレイ装置に用いるパネルの各電極に印加する駆動電圧波形の一例を示す波形図である。

[図4]図4は、本発明の一実施の形態におけるプラズマディスプレイ装置の回路ブロック図である。

[図5]図5は、本発明の一実施の形態における走査電極駆動回路の一構成例を示す回路図である。

[図6]図6は、本発明の一実施の形態における維持期間の最後の期間および選択初期化期間の走査電極駆動回路の動作の一例を説明するためのタイミングチャートである。

[図7]図7は、本発明の一実施の形態における電圧 V_r2 と書込みパルス（振幅）との関係を示す特性図である。

[図8]図8は、本発明の一実施の形態における電圧 V_r2 と黒輝度との関係を示す特性図である。

発明を実施するための形態

[0027] 以下、本発明の実施の形態におけるプラズマディスプレイ装置について、図面を用いて説明する。

[0028] （実施の形態）

図1は、本発明の一実施の形態におけるプラズマディスプレイ装置に用いるパネル10の構造を示す分解斜視図である。ガラス製の前面基板21上には、走査電極22と維持電極23とからなる表示電極対24が複数形成されている。そして、走査電極22と維持電極23とを覆うように誘電体層25が形成され、その誘電体層25上に保護層26が形成されている。

[0029] この保護層26は、放電セルにおける放電開始電圧を下げるために、パネルの材料として使用実績があり、ネオン（Ne）およびキセノン（Xe）ガスを封入した場合に2次電子放出係数が大きく、かつ耐久性に優れた酸化マ

グネシウム (MgO) を主成分とする材料で形成されている。

[0030] 背面基板 31 上にはデータ電極 32 が複数形成され、データ電極 32 を覆うように誘電体層 33 が形成され、さらにその上に井桁状の隔壁 34 が形成されている。そして、隔壁 34 の側面および誘電体層 33 上には赤色 (R)、緑色 (G) および青色 (B) の各色に発光する蛍光体層 35 が設けられている。

[0031] これら前面基板 21 と背面基板 31 とを、微小な放電空間を挟んで表示電極対 24 とデータ電極 32 とが交差するように対向配置する。そして、その外周部をガラスフリット等の封着材によって封着する。そして、その内部の放電空間には、例えばネオンとキセノンの混合ガスを放電ガスとして封入する。なお、本実施の形態では、放電セルにおける発光効率を向上するために、キセノン分圧を約 10% とした放電ガスを用いている。

[0032] 放電空間は隔壁 34 によって複数の区画に仕切られており、表示電極対 24 とデータ電極 32 とが交差する部分に放電セルが形成されている。こうして、パネル 10 には複数の放電セルが形成される。

[0033] そして、これらの放電セルで放電を発生し、放電セルの蛍光体層 35 を発光 (放電セルを点灯) することにより、パネル 10 にカラーの画像を表示する。

[0034] なお、パネル 10 においては、表示電極対 24 が延伸する方向に配列された連続する 3 つの放電セル、すなわち、赤色 (R) に発光する放電セルと、緑色 (G) に発光する放電セルと、青色 (B) に発光する放電セルの 3 つの放電セルで 1 つの画素が構成される。

[0035] なお、パネル 10 の構造は上述したものに限られるわけではなく、例えば隔壁が垂直方向 (列方向) にのみ配置されるストライプ状の隔壁を備えたものであってもよい。また、放電ガスの混合比率も上述した数値に限られるわけではなく、その他の混合比率であってもよい。

[0036] 図 2 は、本発明の一実施の形態におけるプラズマディスプレイ装置に用いるパネル 10 の電極配列図である。パネル 10 には、水平方向 (行方向) に

延長された n 本の走査電極 $SC_1 \sim SC_n$ (図 1 の走査電極 22) および n 本の維持電極 $SU_1 \sim SU_n$ (図 1 の維持電極 23) が配列されており、垂直方向 (列方向) に延長された m 本のデータ電極 $D_1 \sim D_m$ (図 1 のデータ電極 32) が配列されている。

[0037] そして、1 対の走査電極 SC_i ($i = 1 \sim n$) および維持電極 SU_i と 1 つのデータ電極 D_k ($k = 1 \sim m$) とが交差した部分に放電セルが形成される。すなわち、1 対の表示電極対 24 上には、 m 個の放電セルが形成され、 $m/3$ 個の画素が形成される。そして、放電セルは放電空間内に $m \times n$ 個形成され、 $m \times n$ 個の放電セルが形成された領域がパネル 10 の画像表示領域となる。例えば、画素数が 1920×1080 個のパネルでは、 $m = 1920 \times 3$ となり、 $n = 1080$ となる。

[0038] 次に、パネル 10 を駆動するための駆動電圧波形とその動作の概要について説明する。

[0039] なお、本実施の形態におけるプラズマディスプレイ装置は、サブフィールド法によってパネル 10 に階調を表示する。サブフィールド法では、1 フィールドを時間軸上で複数のサブフィールドに分割し、各サブフィールドにそれぞれ輝度重みを設定する。それぞれのサブフィールドは初期化期間、書込み期間および維持期間を有する。

[0040] 初期化期間では、放電セルに初期化放電を発生し、続く書込み期間における書込み放電に必要な壁電荷を各電極上に形成する初期化動作を行う。本実施の形態では、初期化期間において「全セル初期化動作」と「選択初期化動作」との 2 つの初期化動作のうちのいずれかを行う。全セル初期化動作とは、直前のサブフィールドの動作にかかわらず画像表示領域内の全ての放電セルに初期化放電を発生する初期化動作のことである。また、選択初期化動作とは、直前のサブフィールドの維持期間に維持放電を発生した放電セルだけに初期化放電を発生する初期化動作のことである。

[0041] 例えば、1 フィールドの先頭サブフィールド (サブフィールド SF_1) の初期化期間においては、「全セル初期化動作」を行い、他のサブフィールド

の初期化期間においては選択初期化動作を行う。この場合、１フィールドの先頭サブフィールド（サブフィールドＳＦ１）の初期化期間においては、全セル初期化動作を行うための全セル初期化波形を放電セルに印加し、その他のサブフィールドの初期化期間においては、選択初期化動作を行うための選択初期化波形を放電セルに印加する。これにより、階調表示に関係しない発光を極力減らし、パネル１０に表示する画像のコントラスト比を向上することが可能である。

[0042] 以下、全セル初期化動作を行う初期化期間を「全セル初期化期間」と呼称し、全セル初期化期間を有するサブフィールドを「全セル初期化サブフィールド」と呼称する。また、選択初期化動作を行う初期化期間を「選択初期化期間」と呼称し、選択初期化期間を有するサブフィールドを「選択初期化サブフィールド」と呼称する。

[0043] 書込み期間では、発光すべき放電セルに書込み放電を発生することで、サブフィールド毎に各放電セルの発光・非発光を制御する。

[0044] 維持期間では、それぞれのサブフィールドの輝度重みに所定の輝度倍率を乗じた数の維持パルスを表示電極対２４のそれぞれに印加する。そして、サブフィールド毎に各放電セルの発光・非発光を制御することによってパネル１０に画像を表示する。

[0045] 輝度重みとは、各サブフィールドで表示する輝度の大きさの比を表すものであり、各サブフィールドでは輝度重みに応じた数の維持パルスを維持期間に発生する。そのため、例えば、輝度重み「８」のサブフィールドは、輝度重み「１」のサブフィールドの約８倍の輝度で発光し、輝度重み「２」のサブフィールドの約４倍の輝度で発光する。したがって、画像信号に応じた組み合わせで各サブフィールドを選択的に発光することによってパネル１０に様々な階調を表示し、パネル１０に画像を表示することができる。

[0046] なお、本実施の形態では、１フィールドをサブフィールドＳＦ１からサブフィールドＳＦ８までの８つのサブフィールドで構成し、サブフィールドＳＦ１からサブフィールドＳＦ８までの各サブフィールドにはそれぞれ（１、

2、4、8、16、32、64、128)の輝度重みを設定する例を説明する。

[0047] そして、本実施の形態では、サブフィールドSF1を全セル初期化サブフィールドとし、サブフィールドSF2からサブフィールドSF8を選択初期化サブフィールドとする。これにより、画像の表示に関係のない発光はサブフィールドSF1における全セル初期化動作の放電にともなう発光のみとなり、維持放電を発生しない黒表示領域の輝度である黒輝度は全セル初期化動作における微弱発光だけとなって、コントラストの高い画像をパネル10に表示することが可能となる。

[0048] しかし、本実施の形態は、サブフィールド数や各サブフィールドの輝度重みが上記の値に限定されるものではない。また、画像信号等にもとづいてサブフィールドの構成を切り換える構成であってもよい。

[0049] なお、本実施の形態では、維持期間の最後に、上昇する傾斜波形電圧を2つ連続して発生している。これにより、続くサブフィールドの初期化期間における初期化動作および書込み期間における書込み動作の安定化を図っている。以下、まず駆動電圧波形の概要について説明し、続いて駆動回路の構成について説明する。

[0050] 図3は、本発明の一実施の形態におけるプラズマディスプレイ装置に用いるパネル10の各電極に印加する駆動電圧波形の一例を示す波形図である。図3には、書込み期間において最初に書込み動作を行う走査電極SC1、書込み期間において最後に書込み動作を行う走査電極SCn（例えば、走査電極SC1080）、維持電極SU1～維持電極SUn、およびデータ電極D1～データ電極Dmのそれぞれに印加する駆動電圧波形を示す。

[0051] なお、図3では、初期化期間において全セル初期化動作を行う「サブフィールドSF1」と、初期化期間において選択初期化動作を行う「サブフィールドSF2」との2つサブフィールドを例に挙げて、パネル10に印加する駆動電圧の波形を説明する。

[0052] なお、サブフィールドSF3からサブフィールドSF8までは図示してい

ないが、本実施の形態において、サブフィールドSF1を除く各サブフィールドは選択初期化サブフィールドであり、維持パルスの発生数を除き、各期間でほぼ同様の駆動電圧波形を発生する。したがって、サブフィールドSF1と、サブフィールドSF2からサブフィールドSF8までとは、初期化期間に走査電極22に印加する駆動電圧の波形形状が異なる。

[0053] また、以下における走査電極SC_i、維持電極SU_i、データ電極D_kは、各電極の中からサブフィールドデータ（サブフィールド毎の発光・非発光を示すデータ）にもとづき選択された電極を表す。

[0054] まず、全セル初期化サブフィールドであるサブフィールドSF1について説明する。

[0055] サブフィールドSF1の初期化期間前半部では、データ電極D1～データ電極D_m、維持電極SU1～維持電極SU_nには、それぞれ電圧0（V）を印加する。走査電極SC1～走査電極SC_nには、電圧0（V）を印加した後、電圧V_{i1}を印加し、さらに電圧V_{i1}から電圧V_{i2}に向かって緩やかに（例えば、約1.3 V/μsecの勾配で）上昇する傾斜波形電圧（以下、「上りランプ電圧L1」と呼称する）を印加する。このとき、電圧V_{i1}は、維持電極SU1～維持電極SU_nに対して放電開始電圧未満の電圧に設定し、電圧V_{i2}は維持電極SU1～維持電極SU_nに対して放電開始電圧を超える電圧に設定する。

[0056] この上りランプ電圧L1が上昇する間に、走査電極SC1～走査電極SC_nと維持電極SU1～維持電極SU_nとの間、および走査電極SC1～走査電極SC_nとデータ電極D1～データ電極D_mとの間に、それぞれ微弱な初期化放電が持続して発生する。そして、走査電極SC1～走査電極SC_n上に負極性の壁電圧が蓄積され、維持電極SU1～維持電極SU_n上および走査電極SC1～走査電極SC_nと交差するデータ電極D1～データ電極D_m上には正極性の壁電圧が蓄積される。この電極上の壁電圧とは、電極を覆う誘電体層25上、保護層26上、蛍光体層35上等に蓄積された壁電荷により生じる電圧を表す。

- [0057] サブフィールド S F 1 の初期化期間後半部では、走査電極 S C 1 ~ 走査電極 S C n に印加する電圧を、電圧 V i 2 から電圧 V i 2 よりも低い電圧である電圧 V i 3 に下げる。また、維持電極 S U 1 ~ 維持電極 S U n には正極性の電圧 V e 1 を印加し、データ電極 D 1 ~ データ電極 D m には電圧 0 (V) を印加する。そして、走査電極 S C 1 ~ 走査電極 S C n に、電圧 V i 3 から負極性の電圧 V i 4 に向かって緩やかに（例えば、約 $-2.5 \text{ V} / \mu \text{sec}$ の勾配で）下降する傾斜波形電圧（以下、「下りランプ電圧 L 2」と呼称する）を印加する。このとき、電圧 V i 3 は、維持電極 S U 1 ~ 維持電極 S U n に対して放電開始電圧未満の電圧に設定し、電圧 V i 4 は、維持電極 S U 1 ~ 維持電極 S U n に対して放電開始電圧を超える電圧に設定する。
- [0058] この下りランプ電圧 L 2 を走査電極 S C 1 ~ 走査電極 S C n に印加する間に、走査電極 S C 1 ~ 走査電極 S C n と維持電極 S U 1 ~ 維持電極 S U n との間、および走査電極 S C 1 ~ 走査電極 S C n とデータ電極 D 1 ~ データ電極 D m との間に、それぞれ微弱な初期化放電が発生する。そして、走査電極 S C 1 ~ 走査電極 S C n 上の負極性の壁電圧および維持電極 S U 1 ~ 維持電極 S U n 上の正極性の壁電圧が弱められ、走査電極 S C 1 ~ 走査電極 S C n と交差するデータ電極 D 1 ~ データ電極 D m 上の正極性の壁電圧は書込み期間での書込み動作に適した値に調整される。
- [0059] 以上の電圧波形が、直前のサブフィールドの動作にかかわらず放電セルに初期化放電が発生する全セル初期化波形である。そして、全セル初期化波形を走査電極 2 2 に印加する動作が全セル初期化動作である。
- [0060] 以上により、全セル初期化サブフィールドであるサブフィールド S F 1 における全セル初期化動作が終了する。
- [0061] 続く書込み期間では、走査電極 S C 1 ~ 走査電極 S C n には順次走査パルス印加し、データ電極 D 1 ~ データ電極 D m には発光すべき放電セルに対応するデータ電極 D k に書込みパルスを印加する。こうして、発光すべき放電セルだけに選択的に書込み放電が発生し、続く維持期間で維持放電が発生するために必要な壁電荷を放電セル内に形成する。以下、これらの動作

を「書込み動作」とも記す。

- [0062] サブフィールド S F 1 の書込み期間では、維持電極 S U 1 ~ 維持電極 S U n には電圧 V_{e2} を印加し、走査電極 S C 1 ~ 走査電極 S C n には電圧 V_{cc} (例えば、 $V_{cc} = V_a + V_{sc}$) を印加する。
- [0063] 次に、配置的に見て上から 1 番目 (1 行目) の走査電極 S C 1 に負極性の電圧 V_a の走査パルス印加するとともに、データ電極 D 1 ~ データ電極 D m のうちの 1 行目において発光すべき放電セルのデータ電極 D k に正極性の電圧 V_d の書込みパルス印加する。
- [0064] 電圧 V_d の書込みパルス印加した放電セルのデータ電極 D k と走査電極 S C 1 との交差部の電圧差は、外部印加電圧の差 (電圧 V_d - 電圧 V_a) にデータ電極 D k 上の壁電圧と走査電極 S C 1 上の壁電圧との差が加算されたものとなる。これによりデータ電極 D k と走査電極 S C 1 との電圧差が放電開始電圧を超え、データ電極 D k と走査電極 S C 1 との間に放電が発生する。
- [0065] また、維持電極 S U 1 ~ 維持電極 S U n に電圧 V_{e2} を印加しているため、維持電極 S U 1 と走査電極 S C 1 との電圧差は、外部印加電圧の差である (電圧 V_{e2} - 電圧 V_a) に維持電極 S U 1 上の壁電圧と走査電極 S C 1 上の壁電圧との差が加算されたものとなる。このとき、電圧 V_{e2} を、放電開始電圧をやや下回る程度の電圧値に設定することで、維持電極 S U 1 と走査電極 S C 1 との間を、放電には至らないが放電が発生しやすい状態にすることができる。
- [0066] これにより、データ電極 D k と走査電極 S C 1 との間に発生する放電を引き金にして、データ電極 D k と交差する領域にある維持電極 S U 1 と走査電極 S C 1 との間に放電が発生することができる。こうして、発光すべき放電セルに書込み放電が発生し、走査電極 S C 1 上に正極性の壁電圧が蓄積され、維持電極 S U 1 上に負極性の壁電圧が蓄積され、データ電極 D k 上にも負極性の壁電圧が蓄積される。
- [0067] このようにして、1 行目において発光すべき放電セルで書込み放電を発

生して各電極上に壁電圧を蓄積する書込み動作を行う。一方、書込みパルス
を印加しなかったデータ電極 3 2 と走査電極 S C 1 との交差部の電圧は放電
開始電圧を超えないので、書込み放電は発生しない。

[0068] 以上の書込み動作を、走査電極 S C 2、走査電極 S C 3、・・・、走査電
極 S C n という順番で、n 行目の放電セルに至るまで順次行い、サブフィー
ルド S F 1 の書込み期間が終了する。このようにして、書込み期間では、発
光すべき放電セルに選択的に書込み放電を発生し、その放電セルに壁電荷
を形成する。

[0069] 続く維持期間では、それぞれのサブフィールドの輝度重みに所定の比例定
数を乗じた数の維持パルスを走査電極 2 2 および維持電極 2 3 に交互に印加
して、直前の書込み期間に書込み放電を発生した放電セルで維持放電を発生
し、その放電セルを発光する維持動作を行う。

[0070] この比例定数が輝度倍率である。例えば、輝度倍率が 2 倍のとき、輝度重
み「2」のサブフィールドの維持期間では、走査電極 2 2 と維持電極 2 3 と
にそれぞれ 4 回ずつ維持パルスを印加する。そのため、その維持期間で発生
する維持パルスの数は 8 となる。

[0071] サブフィールド S F 1 の維持期間では、維持電極 S U 1～維持電極 S U n
にベース電位となる電圧 0 (V) を印加するとともに走査電極 S C 1～走査
電極 S C n に正極性の電圧 V_s の維持パルスを印加する。書込み放電を発生
した放電セルでは、走査電極 S C i と維持電極 S U i との電圧差が、維持パ
ルスの電圧 V_s に走査電極 S C i 上の壁電圧と維持電極 S U i 上の壁電圧と
の差が加算されたものとなる。

[0072] これにより、走査電極 S C i と維持電極 S U i との電圧差が放電開始電圧
を超え、走査電極 S C i と維持電極 S U i との間に維持放電が発生する。そ
して、この放電により発生した紫外線により蛍光体層 3 5 が発光する。また
、この放電により、走査電極 S C i 上に負極性の壁電圧が蓄積され、維持電
極 S U i 上に正極性の壁電圧が蓄積される。さらに、データ電極 D k 上にも
正極性の壁電圧が蓄積される。書込み期間において書込み放電が発生しな

った放電セルでは維持放電は発生せず、初期化期間の終了時における壁電圧が保たれる。

[0073] 続いて、走査電極SC1～走査電極SCnには電圧0（V）を印加し、維持電極SU1～維持電極SUnには電圧Vsの維持パルスを印加する。維持放電が発生した放電セルでは、維持電極SUiと走査電極SCiとの電圧差が放電開始電圧を超える。これにより、再び維持電極SUiと走査電極SCiとの間に維持放電が発生し、維持電極SUi上に負極性の壁電圧が蓄積され、走査電極SCi上に正極性の壁電圧が蓄積される。

[0074] 以降同様に、走査電極SC1～走査電極SCnと維持電極SU1～維持電極SUnとに、輝度重みに所定の輝度倍率を乗じた数の維持パルスを交互に印加する。こうして表示電極対24の電極間に電位差を与えることにより、書込み期間において書込み放電が発生した放電セルで維持放電が継続して発生する。

[0075] そして、維持期間における維持パルスの発生後（維持期間の最後）に、維持電極SU1～維持電極SUnおよびデータ電極D1～データ電極Dmには電圧0（V）を印加したまま、走査電極SC1～走査電極SCnには、ベース電位である電圧0（V）から第1の電位である電圧Versまで緩やかに（例えば、約10V/μsecの勾配で）上昇する第1の傾斜波形電圧（以下、「消去ランプ電圧L3」と呼称する）を印加する。

[0076] 電圧Versを放電開始電圧を超える電圧値に設定することで、走査電極SC1～走査電極SCnへ印加する消去ランプ電圧L3が放電開始電圧を超えて上昇する間に、維持放電が発生した放電セルの維持電極SUiと走査電極SCiとの間に、微弱な放電が持続して発生する。この微弱な放電で発生した荷電粒子は、維持電極SUiと走査電極SCiとの間の電圧差を緩和するように、維持電極SUi上および走査電極SCi上に壁電荷となって蓄積されていく。

[0077] これにより、データ電極Dk上の正極性の壁電圧を残したまま、走査電極SCi上の壁電圧および維持電極SUi上の壁電圧は、走査電極SCiに印

加した電圧と放電開始電圧の差、例えば（電圧 V_{ers} －放電開始電圧）の程度まで弱められる。以下、この放電を「消去放電」と記す。消去放電は、放電セル内における不要な壁電荷の一部を消去する放電である。

[0078] 走査電極 SC_1 ～走査電極 SC_n に印加する電圧が電圧 V_{ers} に到達したら、走査電極 SC_1 ～走査電極 SC_n への印加電圧を電圧0（V）まで下降する。

[0079] 走査電極 SC_1 ～走査電極 SC_n には、電圧0（V）を印加した後、第2の電位である電圧 V_{sc} を印加する。このとき、電圧 V_{sc} は、電圧 V_{ers} 以下の電圧値に設定する。これにより、走査電極 SC_1 ～走査電極 SC_n に電圧 V_{sc} を印加しても、放電セルに放電は発生しない。

[0080] そして、維持電極 SU_1 ～維持電極 SU_n およびデータ電極 D_1 ～データ電極 D_m には電圧0（V）を印加したまま、走査電極 SC_1 ～走査電極 SC_n には、第2の電位である電圧 V_{sc} から第3の電位である電圧 V_{r2} まで、消去ランプ電圧 L_3 と同じ勾配で（例えば、約 $10V/\mu sec$ の勾配で）上昇する第2の傾斜波形電圧（以下、「消去ランプ電圧 L_5 」と呼称する）を印加する。

[0081] 電圧 V_{r2} は電圧 V_{ers} よりも高い電圧値に設定する。したがって、走査電極 SC_1 ～走査電極 SC_n へ印加する消去ランプ電圧 L_5 が電圧 V_{ers} を超えて上昇する間に、消去ランプ電圧 L_3 によって消去放電が発生した放電セルに、再度、微弱な消去放電が持続して発生する。

[0082] 本実施の形態では、維持放電が発生した放電セルに、消去ランプ電圧 L_3 による消去放電と消去ランプ電圧 L_5 による消去放電との2回の消去放電が発生する。したがって、消去ランプ電圧 L_3 だけで消去放電が発生する構成と比較して、放電セル内の壁電荷をより安定に消去できる。これにより、高精細化によって微細化された放電セルを有するパネル10においても、消去動作以降の初期化動作および書込み動作を安定に行うことが可能となる。

[0083] 走査電極 SC_1 ～走査電極 SC_n に印加する電圧が電圧 V_{r2} に到達したら、走査電極 SC_1 ～走査電極 SC_n への印加電圧を電圧0（V）まで下降

する。こうして、サブフィールド S F 1 の維持期間における維持動作が終了する。

[0084] 以上により、サブフィールド S F 1 の駆動動作が終了する。

[0085] 次に、選択初期化サブフィールドについてサブフィールド S F 2 を例に挙げて説明する。

[0086] サブフィールド S F 2 の初期化期間では、選択初期化波形を全ての走査電極 2 2 に印加する。この選択初期化波形は、全セル初期化波形の前半部を省略した駆動電圧波形である。具体的には、維持電極 S U 1 ~維持電極 S U n には電圧 V_{e1} を印加し、データ電極 D 1 ~データ電極 D m には電圧 0 (V) を印加する。走査電極 S C 1 ~走査電極 S C n には放電開始電圧未満となる電圧 (例えば、電圧 0 (V)) から放電開始電圧を超える負極性の電圧 V_{i4} に向かって、下りランプ電圧 L 2 と同じ勾配で下降する下りランプ電圧 L 4 を印加する。

[0087] これにより、直前のサブフィールド (図 3 では、サブフィールド S F 1) の維持期間に維持放電を発生した放電セルでは微弱な初期化放電が発生する。そして、走査電極 S C i 上および維持電極 S U i 上の壁電圧が弱められる。また、データ電極 D k 上には、直前の維持期間に発生した維持放電によって十分な正極性の壁電圧が蓄積されているので、この壁電圧の過剰な部分が放電され、データ電極 D k 上の壁電圧は書込み動作に適した壁電圧に調整される。

[0088] 一方、直前のサブフィールド (図 3 では、サブフィールド S F 1) の維持期間に維持放電を発生しなかった放電セルでは、初期化放電は発生せず、直前のサブフィールドの初期化期間終了時における壁電荷がそのまま保たれる。

[0089] 以上の波形が、直前のサブフィールドの維持期間に維持放電を発生した放電セルだけに初期化放電を発生する選択初期化波形である。そして、選択初期化波形を走査電極 2 2 に印加する動作が選択初期化動作である。

[0090] 以上により、選択初期化サブフィールドの初期化期間における選択初期化

動作が終了する。

- [0091] サブフィールド S F 2 の書込み期間では、サブフィールド S F 1 の書込み期間と同様の駆動電圧波形を各電極に印加し、発光すべき放電セルの各電極上に壁電圧を蓄積する書込み動作を行う。
- [0092] サブフィールド S F 2 の維持期間も、サブフィールド S F 1 の維持期間と同様に、輝度重みに応じた数の維持パルス走査電極 S C 1 ~ 走査電極 S C n と維持電極 S U 1 ~ 維持電極 S U n とに交互に印加し、書込み期間において書込み放電を発生した放電セルに維持放電を発生する。
- [0093] サブフィールド S F 3 以降の各サブフィールドの初期化期間および書込み期間では、各電極に対してサブフィールド S F 2 の初期化期間および書込み期間と同様の駆動電圧波形を印加する。また、サブフィールド S F 3 以降の各サブフィールドの維持期間では、維持パルスの発生数を除き、サブフィールド S F 2 と同様の駆動電圧波形を各電極に印加する。
- [0094] 以上が、本実施の形態においてパネル 10 の各電極に印加する駆動電圧波形の概要である。
- [0095] なお、本実施の形態において各電極に印加する電圧値は、例えば、電圧 $V_{i1} = 145$ (V)、電圧 $V_{i2} = 360$ (V)、電圧 $V_{i3} = 190$ (V)、電圧 $V_{i4} = -160$ (V)、電圧 $V_{e1} = 125$ (V)、電圧 $V_{e2} = 130$ (V)、電圧 $V_{ers} = 190$ (V)、電圧 $V_{sc} = 145$ (V)、電圧 $V_s = 190$ (V)、電圧 $V_a = -180$ (V)、電圧 $V_d = 60$ (V)、電圧 $V_{r2} = 255$ (V) である。また、電圧 V_{cc} は負極性の電圧 $V_a = -180$ (V) に正極性の電圧 $V_{sc} = 145$ (V) を重畳する ($V_{cc} = V_a + V_{sc}$) ことで発生することができ、その場合、電圧 $V_{cc} = -35$ (V) となる。
- [0096] ただし、上述した電圧値や勾配の具体的な数値は単なる一例に過ぎず、本発明は、各電圧値や勾配が上述した数値に限定されるものではない。各電圧値や勾配等は、パネルの放電特性やプラズマディスプレイ装置の仕様等にもとづき最適に設定することが望ましい。

[0097] 次に、本実施の形態におけるプラズマディスプレイ装置の構成について説明する。

[0098] 図4は、本発明の一実施の形態におけるプラズマディスプレイ装置1の回路ブロック図である。プラズマディスプレイ装置1は、パネル10と駆動回路とを備えている。

[0099] 駆動回路は、画像信号処理回路41、データ電極駆動回路42、走査電極駆動回路43、維持電極駆動回路44、制御信号発生回路45、および各回路ブロックに必要な電源を供給する電源回路（図示せず）を備えている。

[0100] 画像信号処理回路41は、パネル10の画素数および入力された画像信号 $s i g$ にもとづき、各放電セルに階調値を割り当てる。そして、その階調値を、サブフィールド毎の発光・非発光を示すサブフィールドデータ（発光・非発光をデジタル信号の「1」、「0」に対応させたデータのこと）に変換する。すなわち、画像信号処理回路41は、1フィールド毎の画像信号をサブフィールド毎の発光・非発光を示すサブフィールドデータに変換する。

[0101] 例えば、入力された画像信号がR信号、G信号、B信号を含むときには、そのR信号、G信号、B信号にもとづき、各放電セルにR、G、Bの各階調値を割り当てる。あるいは、入力された画像信号が輝度信号（Y信号）および彩度信号（C信号、またはR-Y信号およびB-Y信号、またはu信号およびv信号等）を含むときには、その輝度信号および彩度信号にもとづきR信号、G信号、B信号を算出し、その後、各放電セルにR、G、Bの各階調値（1フィールドで表現される階調値）を割り当てる。そして、各放電セルに割り当てたR、G、Bの階調値を、サブフィールド毎の発光・非発光を示すサブフィールドデータに変換する。

[0102] 制御信号発生回路45は、水平同期信号Hおよび垂直同期信号Vにもとづき、各回路ブロックの動作を制御する各種の制御信号を発生する。そして、発生した制御信号を、それぞれの回路ブロック（画像信号処理回路41、データ電極駆動回路42、走査電極駆動回路43、維持電極駆動回路44等）へ供給する。

- [0103] データ電極駆動回路 4 2 は、サブフィールド毎のサブフィールドデータを、各データ電極 D 1 ～データ電極 D m に対応する信号に変換する。そして、その信号、および制御信号発生回路 4 5 から供給される制御信号にもとづき、各データ電極 D 1 ～データ電極 D m を駆動する。書込み期間では書込みパルスを発生し、各データ電極 D 1 ～データ電極 D m に印加する。
- [0104] 走査電極駆動回路 4 3 は、初期化波形発生回路、維持パルス発生回路、走査パルス発生回路（図 4 には示さず）を備える。そして、制御信号発生回路 4 5 から供給される制御信号にもとづいて駆動電圧波形を作成し、走査電極 S C 1 ～走査電極 S C n のそれぞれに印加する。
- [0105] 初期化波形発生回路は、初期化期間に、走査電極 S C 1 ～走査電極 S C n に印加する初期化波形を制御信号にもとづいて発生する。
- [0106] 維持パルス発生回路は、維持期間に、走査電極 S C 1 ～走査電極 S C n に印加する維持パルスを制御信号にもとづいて発生する。
- [0107] 走査パルス発生回路は、複数の走査電極駆動 I C（以下、「走査 I C」と略記する）を備え、書込み期間に、走査電極 S C 1 ～走査電極 S C n に印加する走査パルスを制御信号にもとづいて発生する。
- [0108] 維持電極駆動回路 4 4 は、維持パルス発生回路および電圧 V e 1、電圧 V e 2 を発生する回路を備え（図 4 には示さず）、制御信号発生回路 4 5 から供給される制御信号にもとづいて駆動電圧波形を作成し、維持電極 S U 1 ～維持電極 S U n のそれぞれに印加する。維持期間では、制御信号にもとづいて維持パルスを発生し、維持電極 S U 1 ～維持電極 S U n に印加する。
- [0109] 次に、走査電極駆動回路 4 3 の詳細とその動作について説明する。
- [0110] 図 5 は、本発明の一実施の形態における走査電極駆動回路 4 3 の一構成例を示す回路図である。
- [0111] 走査電極駆動回路 4 3 は、維持パルスを発生する維持パルス発生回路 5 0 と、初期化波形を発生する初期化波形発生回路 5 1 と、走査パルスを発生する走査パルス発生回路 5 2 とを備える。そして、走査パルス発生回路 5 2 の各出力端子は、パネル 1 0 の走査電極 S C 1 ～走査電極 S C n のそれぞれに

接続されている。

- [0112] なお、本実施の形態では、走査パルス発生回路 52 に入力される電圧を「基準電位 A」と記す。また、以下の説明においてスイッチング素子を導通する動作を「オン」、遮断する動作を「オフ」と表記し、スイッチング素子をオンにする信号を「Hi」、オフにする信号を「Lo」と表記する。なお、図 5 では、各回路に入力される制御信号（制御信号発生回路 45 から供給される制御信号）の信号経路の詳細は省略する。
- [0113] また、図 5 には、負極性の電圧 V_a を用いた回路（例えば、ミラー積分回路 54）が動作しているときに、その回路と、維持パルス発生回路 50、電圧 V_r を用いた回路（例えば、ミラー積分回路 53）、および電圧 V_{ers} を用いた回路（例えば、ミラー積分回路 55）とを電氣的に分離するためのスイッチング素子 Q4 を用いた分離回路を示す。また、電圧 V_r を用いた回路（例えば、ミラー積分回路 53）が動作しているときに、その回路と、電圧 V_r よりも低い電圧の電圧 V_{ers} を用いた回路（例えば、ミラー積分回路 55）とを電氣的に分離するためのスイッチング素子 Q6 を用いた分離回路を示す。
- [0114] 維持パルス発生回路 50 は、一般に用いられている電力回収回路（図示せず）とクランプ回路（図示せず）とを備える。
- [0115] 電力回収回路は、電力回収用のコンデンサや共振用のインダクタ等を有する。そして、パネル 10 の電極間容量 C_p と共振用のインダクタとを共振させることで、電力回収用のコンデンサに蓄えられた電力を走査電極 SC1～走査電極 SCn に供給し、あるいは、電極間容量 C_p に蓄えられた電力を電力回収用のコンデンサに回収する。
- [0116] クランプ回路は、走査電極 SC1～走査電極 SCn を電圧 V_s にクランプし、あるいは、走査電極 SC1～走査電極 SCn を電圧 0 (V) にクランプする。
- [0117] そして、維持パルス発生回路 50 は、制御信号発生回路 45 から出力される制御信号にもとづき、内部に備えた各スイッチング素子を切り換えること

で電力回収回路とクランプ回路とを切り換えながら動作し、維持パルスが発生する。

[0118] 走査パルス発生回路 52 は、 n 本の走査電極 $SC_1 \sim SC_n$ のそれぞれに走査パルスを印加するためのスイッチング素子 $QH_1 \sim$ スwitchング素子 QH_n およびスイッチング素子 $QL_1 \sim$ スwitchング素子 QL_n を備えている。スイッチング素子 QH_j ($j = 1 \sim n$) の一方の端子とスイッチング素子 QL_j の一方の端子とは互いに接続されており、その接続箇所が走査パルス発生回路 52 の出力端子となって、走査電極 SC_j に接続されている。また、スイッチング素子 QH_j の他方の端子は入力端子 IN_b であり、スイッチング素子 QL_j の他方の端子は入力端子 IN_a である。

[0119] なお、スイッチング素子 $QH_1 \sim$ スwitchング素子 QH_n 、スイッチング素子 $QL_1 \sim$ スwitchング素子 QL_n は複数の出力毎にまとめられ、 IC 化されている。この IC が走査 IC である。

[0120] また、走査パルス発生回路 52 は、書込み期間において基準電位 A を負極性の電圧 V_a に接続するためのスイッチング素子 Q_5 と、電圧 V_{sc} を発生し基準電位 A に電圧 V_{sc} を重畳する電源 VSC と、基準電位 A に電圧 V_{sc} を重畳して発生した電圧 V_c を入力端子 IN_b に印加するためのダイオード Di_{31} およびコンデンサ C_{31} とを備えている。そして、スイッチング素子 $QH_1 \sim$ スwitchング素子 QH_n の入力端子 IN_b には電圧 V_c を入力し、スイッチング素子 $QL_1 \sim$ スwitchング素子 QL_n の入力端子 IN_a には基準電位 A を入力する。

[0121] このように構成された走査パルス発生回路 52 では、書込み期間においては、スイッチング素子 Q_5 をオンにして基準電位 A を負極性の電圧 V_a に等しくし、入力端子 IN_a には負極性の電圧 V_a を印加し、入力端子 IN_b には電圧 $V_a +$ 電圧 V_{sc} となった電圧 V_{cc} を印加する。

[0122] そして、サブフィールドデータにもとづき、走査パルスを印加する走査電極 SC_i に対しては、スイッチング素子 QH_i をオフ、スイッチング素子 QL_i をオンにすることで、スイッチング素子 QL_i を経由して走査電極 SC

i に負極性の電圧 V_a の走査パルス印加する。

[0123] 走査パルス印加しない走査電極 SC_h (h は、 $1 \sim n$ のうち i を除いたもの) に対しては、スイッチング素子 QL_h をオフ、スイッチング素子 QH_h をオンにすることで、スイッチング素子 QH_h を経由して走査電極 SC_h に電圧 $V_a + \text{電圧 } V_{sc}$ (=電圧 V_{cc}) を印加する。

[0124] なお、走査パルス発生回路 52 は、初期化期間では初期化波形発生回路 51 の電圧波形を出力し、維持期間では維持パルス発生回路 50 の電圧波形を出力するように、制御信号発生回路 45 によって制御される。

[0125] 初期化波形発生回路 51 は、ミラー積分回路 53 と、ミラー積分回路 54 と、ミラー積分回路 55 とを有する。図 5 には、ミラー積分回路 53 の入力端子を入力端子 IN_1 、ミラー積分回路 54 の入力端子を入力端子 IN_2 、ミラー積分回路 55 の入力端子を入力端子 IN_3 と示している。なお、ミラー積分回路 53 およびミラー積分回路 55 は上昇する傾斜波形電圧を発生する傾斜電圧発生回路であり、ミラー積分回路 54 は下降する傾斜波形電圧を発生する傾斜電圧発生回路である。

[0126] ミラー積分回路 53 は、スイッチング素子 Q_1 とコンデンサ C_1 と抵抗 R_1 とを有し、全セル初期化動作時に、走査電極駆動回路 43 の基準電位 A を電圧 V_r までランプ状に緩やかに (例えば、 $1.3 \text{ V} / \mu\text{sec}$ で) 上昇する。なお、全セル初期化動作時には、スイッチング素子 $QH_1 \sim$ スwitchング素子 QH_n をオンにし、スイッチング素子 $QL_1 \sim$ スwitchング素子 QL_n をオフにする。したがって、基準電位 A は電圧 0 (V) から電圧 V_r までランプ上に上昇し、走査電極 $SC_1 \sim$ 走査電極 SC_n には、基準電位 A に電圧 V_{sc} を重畳した電圧が印加される。こうして、全セル初期化動作時には、電圧 V_{sc} (本実施の形態では、電圧 $V_{i1} = \text{電圧 } V_{sc}$) から電圧 $V_{sc} + \text{電圧 } V_r$ (本実施の形態では、電圧 $V_{i2} = \text{電圧 } V_{sc} + \text{電圧 } V_r$) まで上昇する上りランプ電圧 L_1 を発生し、走査電極 $SC_1 \sim$ 走査電極 SC_n に印加する。

[0127] ミラー積分回路 55 は、スイッチング素子 Q_3 とコンデンサ C_3 と抵抗 R

3とを有し、維持期間の最後に、基準電位Aを上りランプ電圧L1よりも急峻な勾配（例えば、 $10\text{ V}/\mu\text{sec}$ ）で電圧0（V）から電圧Versまで上昇して消去ランプ電圧L3を発生し、走査電極SC1～走査電極SCnに印加する。また、ミラー積分回路55は、消去ランプ電圧L5を発生する。本実施の形態では、消去ランプ電圧L5を発生する期間、スイッチング素子QH1～スイッチング素子QHnをオンにし、スイッチング素子QL1～スイッチング素子QLnをオフにする。したがって、その期間、走査電極SC1～走査電極SCnには、ミラー積分回路55によってランプ状に上昇する傾斜波形電圧に電圧Vscを重畳した電圧が印加される。こうして、走査電極駆動回路43は消去ランプ電圧L5を発生し、走査電極SC1～走査電極SCnに印加する。

[0128] ミラー積分回路54は、スイッチング素子Q2とコンデンサC2と抵抗R2とを有し、初期化動作時に、基準電位Aを電圧0（V）から電圧Vi4までランプ状に緩やかに（例えば、 $-2.5\text{ V}/\mu\text{sec}$ の勾配で）下降して下りランプ電圧L2、下りランプ電圧L4を発生し、走査電極SC1～走査電極SCnに印加する。

[0129] 次に、維持期間の最後の期間において消去ランプ電圧L3および消去ランプ電圧L5を発生し、選択初期化期間において下りランプ電圧L4を発生する動作を、図6を用いて説明する。

[0130] 図6は、本発明の一実施の形態における維持期間の最後の期間および選択初期化期間の走査電極駆動回路43の動作の一例を説明するためのタイミングチャートである。

[0131] 図6では、維持期間の最後の期間を期間T1～期間T6で示す6つの期間に分割し、選択初期化期間を期間T7として示し、それぞれの期間について説明する。また、以下、電圧Versは電圧Vsに等しく、電圧Vscは電圧Versよりも低く、電圧Vr2は電圧Versよりも高く、電圧Vi4は負極性の電圧Vaに等しいものとして説明する。また、図面にはスイッチング素子をオンする信号を「Hi」、オフする信号を「Lo」と表記する。

[0132] なお、図6には、電圧 V_{sc} を電圧 V_{ers} よりも低い電圧値に設定し、電圧 V_{r2} を電圧 V_{ers} よりも高い電圧値に設定した例を示しているが、本実施の形態においては、電圧 $V_{sc} \leq$ 電圧 $V_{ers} <$ 電圧 V_{r2} となるように各電圧値を設定する。すなわち、第2の電位は第1の電位以下の電位に設定し、第3の電位は第1の電位よりも高い電位に設定する。

[0133] 以下、維持期間の最後の期間における消去ランプ電圧 L_3 、消去ランプ電圧 L_5 、次に、選択初期化期間における下りランプ電圧 L_4 の順で説明する。なお、期間 T_1 に入る前に維持パルスの発生は終了している。

[0134] まず、期間 T_1 に入る前に、維持パルス発生回路50のクランプ回路により、基準電位Aを電圧0（V）にする。そして、スイッチング素子 $QH_1 \sim$ スイッチング素子 QH_n をオフにし、スイッチング素子 $QL_1 \sim$ スイッチング素子 QL_n をオンにして、走査電極 $SC_1 \sim$ 走査電極 SC_n に基準電位A、すなわち電圧0（V）を印加する。

[0135] （期間 T_1 ）

期間 T_1 では、スイッチング素子 $QH_1 \sim$ スイッチング素子 QH_n をオフにし、スイッチング素子 $QL_1 \sim$ スイッチング素子 QL_n をオンにした状態を維持する。

[0136] そして、図示はしていないが、スイッチング素子 Q_6 をオンにし、ミラー積分回路55を基準電位Aに電氣的に接続する。また、維持パルス発生回路50の各スイッチング素子をオフにし、維持パルス発生回路50をミラー積分回路55と電氣的に分離した状態にする。

[0137] 次に、ミラー積分回路55の入力端子 IN_3 を「Hi」にする。具体的には、入力端子 IN_3 に所定の定電流を入力する。これにより、コンデンサ C_3 に向かって一定の電流が流れ、スイッチング素子 Q_3 のソース電圧がランプ状に上昇し始める。これにより、基準電位Aは電圧0（V）からランプ状に上昇し、走査電極駆動回路43の出力電圧はランプ状に上昇する。この電圧上昇は、入力端子 IN_3 を「Hi」にしている期間、もしくは、基準電位Aが電圧 V_{ers} に到達するまで継続する。

- [0138] このとき、傾斜波形電圧の勾配が所望の値（例えば、 $10\text{ V}/\mu\text{sec}$ ）になるように、入力端子 $\text{IN}3$ に入力する定電流を発生する。こうして、電圧 0 (V) から電圧 V_{ers} に向かって上昇する消去ランプ電圧 $L3$ を発生し、走査電極 $\text{SC}1 \sim \text{SC}n$ に印加する。
- [0139] 電圧 V_{ers} を放電開始電圧を超える電圧値に設定することで、走査電極 $\text{SC}1 \sim \text{SC}n$ へ印加する消去ランプ電圧 $L3$ が上昇する間に、維持放電を発生した放電セルの維持電極 $\text{SU}i$ と走査電極 $\text{SC}i$ との間の電圧差は放電開始電圧を超える。これにより、走査電極 $\text{SC}i$ と維持電極 $\text{SU}i$ との間に微弱な消去放電が発生する。この消去放電は、消去ランプ電圧 $L3$ が上昇する期間、継続して発生する。
- [0140] なお、本実施の形態において、消去ランプ電圧 $L3$ によって発生する放電は、1 回目の消去放電である。
- [0141] なお、図 6 には示していないが、このときデータ電極 $\text{D}1 \sim \text{D}m$ は 0 (V) に保持されているので、消去放電を発生した放電セルに対応するデータ電極 $\text{D}k$ 上には正の壁電圧が形成される。
- [0142] なお、放電開始電圧が比較的低い放電セルでは、期間 $T1$ の比較的早い時期に放電が開始し、放電開始電圧が比較的高い放電セルでは、期間 $T1$ の比較的遅い時期に放電が開始する。したがって、期間 $T1$ 、電圧 V_{ers} 、消去ランプ電圧 $L3$ の勾配等は、そのような放電開始電圧のばらつきを考慮し、放電開始電圧が比較的高い放電セルにおいても消去放電が発生する数値に設定する。
- [0143] なお、電圧 V_{ers} は電圧 V_s 以上の電圧であってもよく、あるいは電圧 V_s 以下の電圧であってもよい。
- [0144] （期間 $T2$ ）
消去ランプ電圧 $L3$ が電圧 V_{ers} に到達した後は、入力端子 $\text{IN}3$ を「 L_o 」にする。具体的には、入力端子 $\text{IN}3$ への定電流入力を停止する。こうして、ミラー積分回路 55 の動作を停止する。
- [0145] 期間 $T2$ では、スイッチング素子 $\text{QH}1 \sim \text{QH}n$ 、スイ

ッチング素子 Q_{L1} ～スイッチング素子 Q_{Ln} は、期間 T_1 と同じ状態を維持する。そして、図示はしていないが、維持パルス発生回路50のクランプ回路により、基準電位Aを電圧0（V）にする。これにより、走査電極 SC_1 ～走査電極 SC_n の電圧はベース電位である電圧0（V）まで低下する。

[0146] こうして、期間 T_1 で消去ランプ電圧 L_3 により発生した消去放電は、一旦停止する。

[0147] （期間 T_3 ）

期間 T_3 では、維持パルス発生回路50のクランプ回路によって基準電位Aを電圧0（V）に維持したまま、スイッチング素子 QH_1 ～スイッチング素子 QH_n をオンにし、スイッチング素子 Q_{L1} ～スイッチング素子 Q_{Ln} をオフにする。これにより、基準電位Aに電圧 V_{sc} を重畳した電圧を、走査電極 SC_1 ～走査電極 SC_n に印加する。このとき基準電位Aは電圧0（V）であるので、走査電極 SC_1 ～走査電極 SC_n には電圧 V_{sc} が印加される。

[0148] 本実施の形態において、電圧 V_{sc} は電圧 V_{ers} 以下の電圧値に設定している。したがって、消去ランプ電圧 L_3 により消去放電が発生した放電セルにおいても、期間 T_3 で放電が発生することはない。

[0149] （期間 T_4 ）

期間 T_4 では、スイッチング素子 QH_1 ～スイッチング素子 QH_n をオンにし、スイッチング素子 Q_{L1} ～スイッチング素子 Q_{Ln} をオフにした状態を維持する。

[0150] そして、図示はしていないが、スイッチング素子 Q_6 をオンにし、ミラー積分回路55を基準電位Aに電氣的に接続する。また、維持パルス発生回路50の各スイッチング素子をオフにし、維持パルス発生回路50をミラー積分回路55と電氣的に分離した状態にする。

[0151] 次に、ミラー積分回路55の入力端子 IN_3 を「Hi」にする。具体的には、入力端子 IN_3 に所定の定電流を入力する。これにより、コンデンサ C_3 に向かって一定の電流が流れ、スイッチング素子 Q_3 のソース電圧がラン

プ状に上昇し、基準電位 A は電圧 0 (V) からランプ状に上昇し始める。このとき、傾斜波形電圧の勾配が所望の値 (例えば、 $10\text{ V}/\mu\text{sec}$) になるように、入力端子 IN3 に入力する定電流を発生する。この電圧上昇は、期間 T1 における説明と同様に、入力端子 IN3 を「Hi」にしている期間、もしくは、基準電位 A が電圧 V_{ers} に到達するまで継続する。

[0152] 期間 T4 では、走査電極駆動回路 43 の出力電圧は、基準電位 A に電圧 V_{sc} を重畳した電圧である。したがって、走査電極駆動回路 43 からは、電圧 V_{sc} から、例えば消去ランプ電圧 L3 と同じ勾配で上昇する傾斜波形電圧が出力される。

[0153] こうして、走査電極駆動回路 43 は、期間 T4 において、電圧 V_{sc} から電圧 V_{r2} に向かって上昇する消去ランプ電圧 L5 を発生し、走査電極 SC1 ~ 走査電極 SCn に印加する。

[0154] 電圧 V_{r2} を電圧 V_{ers} よりも高い電圧値に設定することで、走査電極 SC1 ~ 走査電極 SCn へ印加する消去ランプ電圧 L5 が電圧 V_{ers} を超えて上昇する間に、消去ランプ電圧 L3 によって消去放電を発生した放電セルでは、維持電極 SUi と走査電極 SCi との間の電圧差が放電開始電圧を超える。これにより、消去ランプ電圧 L3 によって消去放電を発生した放電セルに、再度、微弱な消去放電が発生する。

[0155] すなわち、本実施の形態において、消去ランプ電圧 L5 によって発生する放電は、2 回目の消去放電である。

[0156] ここで、本願発明者は、消去ランプ電圧 L3 によって発生した消去放電 (1 回目の消去放電) の放電発生量 (放電の持続時間) が相対的に多い放電セルでは、2 回目の消去放電を発生する際の放電開始電圧が相対的に高くなり、1 回目の消去放電の放電発生量が相対的に少ない放電セルでは、2 回目の消去放電を発生する際の放電開始電圧が相対的に低くなることを、実験により確認した。

[0157] すなわち、2 回目の消去放電の放電発生量は、1 回目の消去放電の放電発生量によって変化し、1 回目の消去放電の放電発生量が相対的に多い放電セ

ルでは、1回目の消去放電の放電発生量が相対的に少ない放電セルよりも、2回目の消去放電を開始するタイミングが遅くなる。

[0158] これは、1回目の消去放電の放電発生量が相対的に多い放電セルでは、1回目の消去放電の放電発生量が相対的に少ない放電セルよりも消去放電によって消去される壁電荷が多くなるため、その結果、2回目の消去放電を発生する際の放電開始電圧が相対的に高くなることが理由と考えられる。

[0159] これにより、1回目の消去放電を発生する際の放電開始電圧が相対的に高い放電セルでは、1回目の消去放電の放電発生量が相対的に少なくなり、その結果、2回目の消去放電の放電発生量が相対的に多くなる。逆に、1回目の消去放電を発生する際の放電開始電圧が相対的に低い放電セルでは、1回目の消去放電の放電発生量が相対的に多くなり、その結果、2回目の消去放電の放電発生量が相対的に少なくなる。

[0160] すなわち、1回目の消去放電の放電発生量と2回目の消去放電の放電発生量とを合わせた放電発生量は、1回目の消去放電を発生する際の放電開始電圧が相対的に高い放電セルと、1回目の消去放電を発生する際の放電開始電圧が相対的に低い放電セルとで、実質的に同等となる。

[0161] したがって、本実施の形態では、各放電セルで、1回目の消去放電を発生する際の放電開始電圧に差があり、1回目の消去放電の放電発生量にばらつきが生じたとしても、2回目の消去放電を発生することで、1回目の消去放電に2回目の消去放電を加えたときの放電発生量を互いにほぼ同等にすることができる。

[0162] 放電セルにおける放電開始電圧は、それまでに表示された画像の図柄や、周辺の放電セルにおける放電の有無等により変動する。そして、高精細化により微細化された放電セルを有するパネル10では、各放電セルにおける放電開始電圧が、これらの影響をより受けやすい。

[0163] しかし、本実施の形態によれば、そのようなパネル10であっても、消去放電の放電発生量を、各放電セルで、互いにほぼ同等にすることができ、消去動作を適正に行って壁電荷の調整を適正に行うことができるので、消去動

作以降の初期化動作および書込み動作を安定に行うことが可能となる。

[0164] (期間 T 5)

消去ランプ電圧 L_5 が電圧 V_{r2} に到達した後は、入力端子 IN_3 を「L o」にする。具体的には、入力端子 IN_3 への定電流入力を停止する。こうして、ミラー積分回路 55 の動作を停止する。

[0165] なお、例えば電圧 V_{r2} を 255 (V) にするときには、電圧 V_{sc} が 145 (V) であれば、基準電位 A が電圧 110 (V) に到達した時点で入力端子 IN_3 を「L o」にする。これにより、走査電極 $SC_1 \sim$ 走査電極 SC_n への印加電圧は、電圧 V_{sc} の 145 (V) に基準電位 A の電圧 110 (V) が重畳された 255 (V) となった時点でそれまでの電圧上昇が停止し、消去ランプ電圧 L_5 の電圧 V_{r2} は 255 (V) となる。

[0166] 期間 T 5 では、スイッチング素子 $QH_1 \sim$ スwitching素子 QH_n 、スイッチング素子 $QL_1 \sim$ スwitching素子 QL_n は、期間 T 4 と同じ状態を維持する。そして、図示はしていないが、維持パルス発生回路 50 のクランプ回路により、基準電位 A を電圧 0 (V) にする。走査電極 $SC_1 \sim$ 走査電極 SC_n に印加される電圧は、基準電位 A に電圧 V_{sc} を重畳した電圧であるので、これにより、走査電極 $SC_1 \sim$ 走査電極 SC_n に印加される電圧は電圧 V_{sc} まで低下する。

[0167] (期間 T 6)

期間 T 6 では、図示はしていないが、維持パルス発生回路 50 のクランプ回路により、基準電位 A は電圧 0 (V) に維持する。そして、スイッチング素子 $QH_1 \sim$ スwitching素子 QH_n をオフにし、スイッチング素子 $QL_1 \sim$ スwitching素子 QL_n をオンにする。これにより、走査電極 $SC_1 \sim$ 走査電極 SC_n の電圧はベース電位である電圧 0 (V) まで低下する。

[0168] (期間 T 7)

選択初期化期間である期間 T 7 では、スイッチング素子 $QH_1 \sim$ スwitching素子 QH_n 、スイッチング素子 $QL_1 \sim$ スwitching素子 QL_n は、期間 T 6 と同じ状態を維持する。また、図示はしていないが、スイッチング素

子Q 4 をオフにして、ミラー積分回路5 3、ミラー積分回路5 5 および維持パルス発生回路5 0 を基準電位A から電氣的に分離する。

[0169] 次に、下りランプ電圧L 4 を発生するミラー積分回路5 4 の入力端子I N 2 を「H i」にする。具体的には、入力端子I N 2 に所定の定電流を入力する。これにより、コンデンサC 2 に向かって一定の電流が流れ、スイッチング素子Q 2 のドレイン電圧がランプ状に下降し始め、走査電極駆動回路4 3 の出力電圧も、負極性の電圧V i 4 に向かってランプ状に下降し始める。この電圧下降は、入力端子I N 2 を「H i」にしている期間、もしくは、基準電位A が電圧V a に到達するまで継続する。

[0170] このとき、傾斜波形電圧の勾配が所望の値（例えば、 $-2.5 \text{ V} / \mu \text{ s e c}$ ）になるように、入力端子I N 2 に入力する定電流を発生する。こうして、ベース電位である電圧0（V）から負極性の電圧V i 4 に向かって下降する下りランプ電圧L 4 を発生し、走査電極S C 1～走査電極S C n に印加する。

[0171] 下りランプ電圧L 4 が負極性の電圧V i 4 に到達したら、入力端子I N 2 を「L o」にする。具体的には、入力端子I N 2 への定電流入力を停止する。こうして、ミラー積分回路5 4 の動作を停止する。また、図示はしていないが、スイッチング素子Q 4 をオンにするとともに、維持パルス発生回路のクランプ回路によって基準電位A を0（V）に接続する。これにより、走査電極S C 1～走査電極S C n の電圧はベース電位である電圧0（V）まで上昇する。

[0172] なお、サブフィールドS F 1 において下りランプ電圧L 2 を発生するときの走査電極駆動回路4 3 の動作については説明を省略するが、下りランプ電圧L 2 を発生する動作は、図6 に示す下りランプ電圧L 4 を発生する動作とほぼ同様である。

[0173] また、サブフィールドS F 1 において上りランプ電圧L 1 を発生するときの走査電極駆動回路4 3 の動作についても詳細な説明を省略するが、上りランプ電圧L 1 を発生する際には、スイッチング素子Q 6 をオフにして、ミラ

一積分回路55を基準電位Aから電氣的に分離する。そして、スイッチング素子QH1～スイッチング素子QHnをオンにし、スイッチング素子QL1～スイッチング素子QLnをオフにして、基準電位Aに電圧Vscを重畳した電圧を、走査電極SC1～走査電極SCnに印加する。その後、ミラー積分回路53を動作させて、上りランプ電圧L1を発生する。ミラー積分回路53を動作するときの手順は、ミラー積分回路55を動作するときの手順とほぼ同様である。

[0174] なお、本実施の形態においては、上述したように、電圧 $V_{sc} \leq$ 電圧 $V_{ers} <$ 電圧 V_{r2} となるように各電圧値を設定する。これは、電圧 V_{r2} が電圧 V_{sc} よりも低ければ2回目の消去放電が発生せず、電圧 V_{ers} が電圧 V_{sc} よりも低ければ、期間T3で電圧 V_{sc} を走査電極SC1～走査電極SCnに印加するタイミングで放電セルに強放電が発生し、放電セル内の壁電荷が過剰に消去されて、それ以降の放電が正常に発生しなくなる可能性が生じるためである。

[0175] なお、本実施の形態によれば、書込み期間において、安定した書込み放電を発生させるために必要な書込みパルスの振幅を低減できる効果が得られる。

[0176] 図7は、本発明の一実施の形態における電圧 V_{r2} と書込みパルス（振幅）との関係を示す特性図である。図7において、横軸は、電圧 V_{r2} を表し、縦軸は、安定した書込み放電を発生するために必要な書込みパルス（振幅）の大きさを表す。

[0177] なお、図7に示す特性を得るための実験は、電圧 V_{ers} を電圧190（V）に設定して行った。したがって、図7に示す電圧 V_{r2} を電圧190（V）にしたときの書込みパルス（振幅）の大きさは、消去ランプ電圧L5を発生せずに測定した結果を表している。

[0178] 図7に示すように、電圧 V_{r2} を大きくしていくと、安定した書込み放電を発生するために必要な書込みパルス（振幅）の大きさを低減することができる。例えば、図7に示した実験結果では、電圧 V_{r2} を電圧190（V）

にしたときの書込みパルス（振幅）の大きさは約65（V）であるが、電圧 V_{r2} を電圧220（V）に設定したときの書込みパルス（振幅）の大きさは約56（V）である。したがって、実験に用いたプラズマディスプレイ装置では、電圧 V_{r2} を電圧220（V）に設定することで、電圧 V_{r2} を電圧190（V）にするときよりも、書込みパルス（振幅）を約9（V）低減できることがわかる。

[0179] これは、1回目の消去放電に加え2回目の消去放電を発生することで、放電セル間に、1回目の消去放電を発生する際の放電開始電圧に差があり、1回目の消去放電の放電発生量にばらつきが生じたとしても、各放電セルで、1回目の消去放電に2回目の消去放電を加えたときの放電発生量を互いにほぼ同等にすることができ、消去動作以降の初期化動作および書込み動作を安定に行うことが可能となるためと考えられる。

[0180] したがって、安定した書込み放電を発生するために必要な書込みパルス（振幅）の大きさを低減することだけを目的とするならば、電圧 V_{r2} をより大きい電圧値に設定すればよい。しかしながら、電圧 V_{r2} を大きくすると、維持放電を発生していないにもかかわらず消去放電が発生する放電セルが生じるおそれがある。

[0181] 図8は、本発明の一実施の形態における電圧 V_{r2} と黒輝度との関係を示す特性図である。図8において、横軸は、電圧 V_{r2} を表し、縦軸は、黒輝度の明るさを表す。

[0182] なお、図8に示す特性を得るための実験は、電圧 V_{ers} を電圧190（V）に設定して行った。したがって、図8に示す電圧 V_{r2} を電圧190（V）にしたときの黒輝度は、消去ランプ電圧 $L5$ を発生せずに測定した結果を表している。

[0183] 図8に示す実験結果では、電圧 V_{r2} が電圧210（V）以下のときは黒輝度に変化はないが、電圧 V_{r2} が電圧220（V）になると黒輝度が上昇している。これは、実験に用いたプラズマディスプレイ装置では、電圧 V_{r2} を電圧220（V）に設定すると、維持放電を発生していないにもかかわらず

らず消去放電が発生する放電セルが生じていることを表す。

[0184] そして、維持放電が発生していないにもかかわらず消去放電が発生する放電セルが生じると、低階調を表示する放電セルの輝度が上昇してパネル 10 に表示する画像のコントラストが損なわれる。

[0185] したがって、実験に用いたプラズマディスプレイ装置に関しては、消去放電が誤って発生すること（誤発生）を防止するためには、電圧 V_{r2} を電圧 210 (V) 以下に設定することが望ましい。

[0186] すなわち、実験に用いたプラズマディスプレイ装置に関しては、電圧 V_{r2} を電圧 210 (V) に設定することで、安定した書込み放電が発生するために必要な書込みパルス（振幅）の大きさを低減しつつ、消去放電の誤発生を防止して良好なコントラストの画像をパネルに表示することができる。

[0187] 以上のように、電圧 V_{r2} は、図 7 を用いて説明したように、安定した書込み放電が発生するために必要な書込みパルス（振幅）の大きさを低減することと、図 8 を用いて説明したように、消去放電の誤発生を防止することとの双方を考慮して設定することが望ましい。これにより、安定した書込み放電が発生するために必要な書込みパルス（振幅）の大きさを低減しつつ、消去放電の誤発生を防止して良好なコントラストの画像をパネルに表示することが可能となる。

[0188] 以上説明したように、本実施の形態では、維持パルスの発生が終了した後の維持期間の最後の期間において、ベース電位から第 1 の電位まで上昇する第 1 の傾斜波形電圧を走査電極 SC1～走査電極 SCn に印加し、第 1 の傾斜波形電圧が第 1 の電位に到達した後は、一旦、走査電極 SC1～走査電極 SCn の電位をベース電位とし、続いて、走査電極 SC1～走査電極 SCn の電位を第 2 の電位とし、続いて、第 2 の電位から第 3 の電位まで上昇する第 2 の傾斜波形電圧を走査電極 SC1～走査電極 SCn に印加する。

[0189] すなわち、上述した説明では、維持パルスの発生が終了した後の維持期間の最後の期間において、電圧 0 (V) から電圧 V_{ers} まで上昇する消去ランプ電圧 L3 を走査電極 SC1～走査電極 SCn に印加し、続いて、走査電

極SC1～走査電極SCnの電位をベース電位とし、続いて、電圧 V_{sc} を走査電極SC1～走査電極SCnに印加し、続いて、電圧 V_{sc} から電圧 V_{r2} まで上昇する消去ランプ電圧 $L5$ を走査電極SC1～走査電極SCnに印加する。

[0190] そして、本実施の形態では、第2の電位は第1の電位以下の電位に設定し、第3の電位は第1の電位よりも高い電位に設定する。

[0191] すなわち、上述した説明では、電圧 $V_{sc} \leq$ 電圧 $V_{ers} <$ 電圧 V_{r2} とする。

[0192] これにより、各放電セルで、1回目の消去放電を発生する際の放電開始電圧に差があり、1回目の消去放電の放電発生量にばらつきが生じたとしても、2回目の消去放電を発生することで、1回目の消去放電に2回目の消去放電を加えたときの放電発生量を互いにほぼ同等にすることができる。したがって、高精細化によって微細化された放電セルを有するパネル10においても、消去放電の放電発生量を、各放電セルで、互いにほぼ同等にすることができ、消去動作を適正に行って壁電荷の調整を適正に行うことができるので、消去動作以降の初期化動作および書込み動作を安定に行うことが可能となる。

[0193] さらに、電圧 V_{r2} を適切な電圧値に設定することで、安定した書込み放電を発生するために必要な書込みパルス（振幅）の大きさを低減しつつ、良好なコントラストの画像をパネル10に表示して、プラズマディスプレイ装置における画像表示品質を向上することが可能となる。

[0194] なお、本実施の形態では、ベース電位を0（V）とする構成を説明したが、本発明においてベース電位は0（V）に限定されるものではない。本発明において、ベース電位は、駆動電圧をパネル10に印加するときの基準となる電位のことである。

[0195] なお、本実施の形態では、第1の傾斜波形電圧が第1の電位に到達した後、走査電極SC1～走査電極SCnの電位を一旦ベース電位まで下げる構成を説明したが、本発明は何らこの構成に限定されるものではない。例えば、

第1の傾斜波形電圧が第1の電位に到達した後、走査電極SC1～走査電極SCnの電位を第1の電位から第2の電位まで低下し、その後、第2の傾斜波形電圧を印加する構成であってもよい。

[0196] なお、本発明における全セル初期化波形は、何ら実施の形態に示した波形に限定されるものではない。全セル初期化波形は、直前のサブフィールドの動作にかかわらず放電セルに初期化放電を発生する波形であればどのような波形であってもかまわない。

[0197] また、本実施の形態では、選択初期化期間に発生する選択初期化波形（下りランプ電圧L4）を全て同じ勾配で発生する構成を説明したが、本発明は、選択初期化波形を何らこの波形形状に限定するものではない。選択初期化波形は、直前の維持期間に維持放電を発生した放電セルだけに初期化放電を発生する波形であればどのような波形形状であってもかまわない。例えば、選択初期化波形を複数の期間に分け、各期間で勾配を変えて選択初期化波形を発生してもよい。

[0198] 例えば、走査電極22への印加電圧を、放電が発生するまで（例えば、電圧0（V）から−100（V）まで）は比較的急峻な勾配（例えば、 $-8\text{ V}/\mu\text{sec}$ ）で下降し、それ以降（例えば、−100（V）から−135（V）まで）はやや緩やかに（例えば、 $-2.5\text{ V}/\mu\text{sec}$ の勾配で）下降し、最後に（例えば、−135（V）から−160（V）まで）は比較的緩やかな勾配（例えば、 $-1.0\text{ V}/\mu\text{sec}$ ）で下降して選択初期化波形を発生してもよい。このような構成であっても、上述と同様の効果を得ることができる。また、この構成では、選択初期化波形の発生に要する期間を下りランプ電圧L4が発生するときと比較して短縮できるという効果も得ることができる。

[0199] なお、本実施の形態では、1フィールドの先頭サブフィールド（サブフィールドSF1）を全セル初期化サブフィールドとし、それ以降のサブフィールド（例えば、サブフィールドSF2～サブフィールドSF8）を選択初期化サブフィールドとする構成を説明したが、本発明は何らこの構成に限定さ

れるものではない。全セル初期化サブフィールドはサブフィールド S F 2、あるいはそれ以降のサブフィールドであってもよい。

[0200] なお、図 6 に示したタイミングチャートは本発明の実施の形態における一例を示したものに過ぎず、本発明は何らこれらのタイミングチャートに限定されるものではない。

[0201] なお、本実施の形態においては、1つのフィールドを8つのサブフィールドで構成する例を説明した。しかし、本発明は1フィールドを構成するサブフィールドの数が何ら上記の数に限定されるものではない。例えば、サブフィールドの数を8よりも多くすることで、パネル 10 に表示できる階調の数をさらに増加することができる。

[0202] また、本実施の形態においては、サブフィールドの輝度重みを「2」のべき乗とし、サブフィールド S F 1 からサブフィールド S F 8 の各サブフィールドの輝度重みを（1、2、4、8、16、32、64、128）に設定する例を説明した。しかし、各サブフィールドに設定する輝度重みは、何ら上記の数値に限定されるものではない。例えば、（1、2、3、7、12、31、50、98）等として階調を決めるサブフィールドの組み合わせに冗長性を持たせることにより、動画擬似輪郭の発生を抑制したコーディングが可能となる。1フィールドを構成するサブフィールドの数や、各サブフィールドの輝度重み等は、パネル 10 の特性やプラズマディスプレイ装置 1 の仕様等に応じて適宜設定すればよい。

[0203] なお、本発明における実施の形態に示した各回路ブロックは、実施の形態に示した各動作を行う電気回路として構成されてもよく、あるいは、同様の動作をするようにプログラミングされたマイクロコンピュータ等を用いて構成されてもよい。

[0204] なお、本実施の形態では、1画素を R、G、B の 3 色の放電セルで構成する例を説明したが、1画素を 4 色あるいはそれ以上の色の放電セルで構成するパネルにおいても、本実施の形態に示した構成を適用することは可能であり、同様の効果を得ることができる。

[0205] なお、上述した駆動回路は一例を示したものであり、駆動回路の構成は上述した構成に限定されるものではない。

[0206] なお、本発明における実施の形態は、走査電極SC1～走査電極SCnを第1の走査電極グループと第2の走査電極グループとに分割し、書込み期間を、第1の走査電極グループに属する走査電極のそれぞれに走査パルスを加する第1の書込み期間と、第2の走査電極グループに属する走査電極のそれぞれに走査パルスを加する第2の書込み期間とで構成する、いわゆる2相駆動によるパネルの駆動方法にも適用させることができる。

[0207] なお、本発明における実施の形態は、走査電極と走査電極とが隣り合い、維持電極と維持電極とが隣り合う電極構造、すなわち前面板に設けられる電極の配列が、「・・・、走査電極、走査電極、維持電極、維持電極、走査電極、走査電極、・・・」となる電極構造のパネルにおいても有効である。

[0208] なお、本実施の形態において示した具体的な各数値、例えば、上りランプ電圧L1、下りランプ電圧L2、消去ランプ電圧L3、下りランプ電圧L4、消去ランプ電圧L5の各傾斜波形電圧の勾配等は、画面サイズが50インチ、表示電極対24の数が1024のパネル10の特性にもとづき設定したものであって、単に実施の形態における一例を示したものに過ぎない。本発明はこれらの数値に何ら限定されるものではなく、各数値はパネルの特性やプラズマディスプレイ装置の仕様等にあわせて最適に設定することが望ましい。また、これらの各数値は、上述した効果を得られる範囲でのばらつきを許容するものとする。また、サブフィールド数や各サブフィールドの輝度重み等も本発明における実施の形態に示した値に限定されるものではなく、また、画像信号等にもとづいてサブフィールド構成を切り換える構成であってもよい。

産業上の利用可能性

[0209] 本発明は、高精細化されたパネルにおいても、壁電荷の調整を適正に行って安定した書込み動作を行い、画像表示品質を向上することができるので、プラズマディスプレイ装置およびパネルの駆動方法として有用である。

符号の説明

- [0210] 1 プラズマディスプレイ装置
- 1 0 パネル
- 2 1 前面基板
- 2 2 走査電極
- 2 3 維持電極
- 2 4 表示電極対
- 2 5, 3 3 誘電体層
- 2 6 保護層
- 3 1 背面基板
- 3 2 データ電極
- 3 4 隔壁
- 3 5 蛍光体層
- 4 1 画像信号処理回路
- 4 2 データ電極駆動回路
- 4 3 走査電極駆動回路
- 4 4 維持電極駆動回路
- 4 5 制御信号発生回路
- 5 0 維持パルス発生回路
- 5 1 初期化波形発生回路
- 5 2 走査パルス発生回路
- 5 3, 5 4, 5 5 ミラー積分回路
- Q 1, Q 2, Q 3, Q 4, Q 5, Q 6, Q H 1 ~ Q H n, Q L 1 ~ Q L n
スイッチング素子
- C 1, C 2, C 3, C 3 1 コンデンサ
- D i 3 1 ダイオード
- R 1, R 2, R 3 抵抗
- L 1 上りランプ電圧

L 2, L 4 下りランプ電圧

L 3, L 5 消去ランプ電圧

請求の範囲

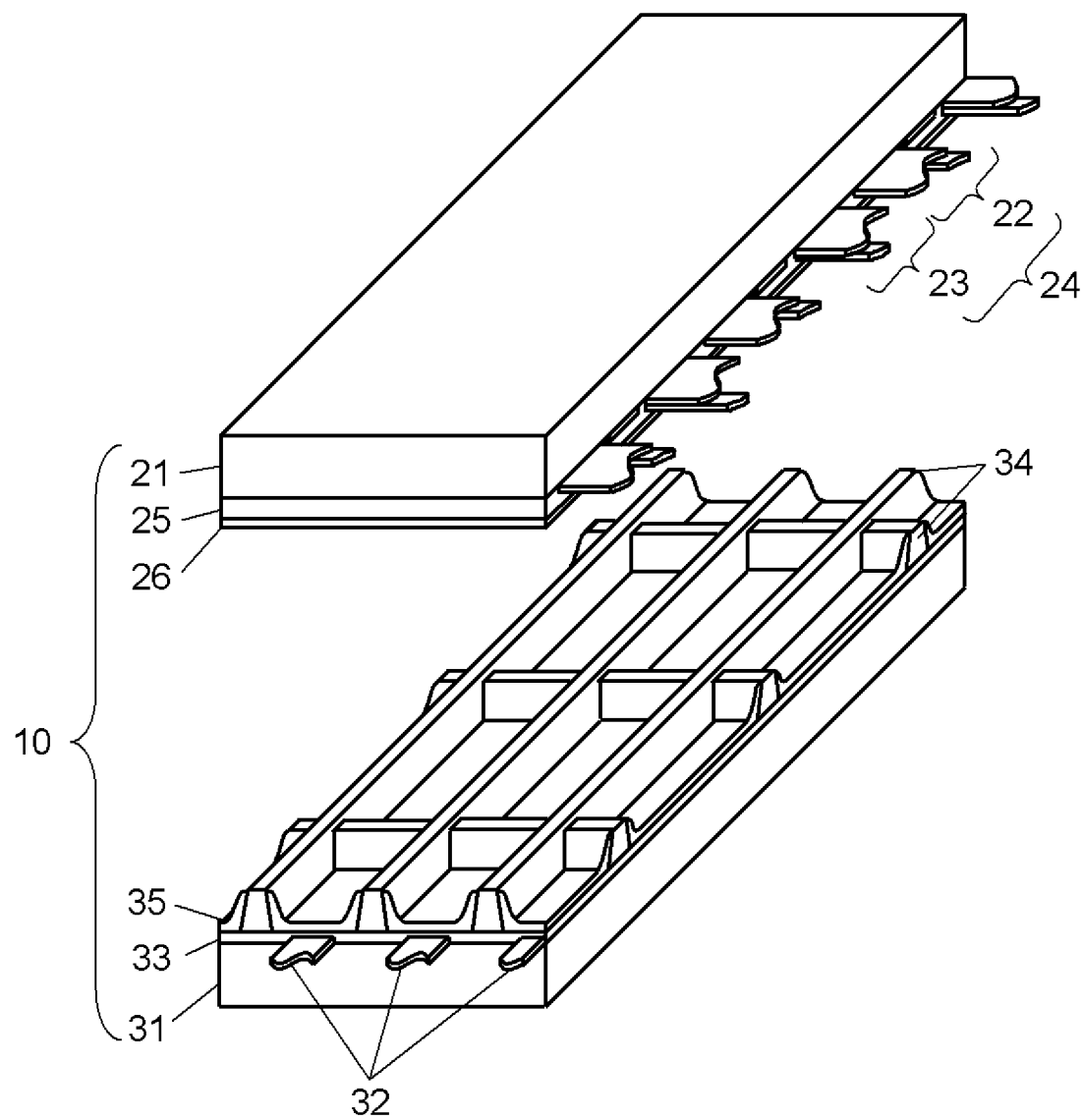
- [請求項1] 複数の走査電極を有するプラズマディスプレイパネルと、
初期化期間と書込み期間と維持期間とを有するサブフィールドを1フィールド内に複数設けて階調表示するサブフィールド法による駆動電圧を発生して前記走査電極に印加する走査電極駆動回路とを備え、
前記走査電極駆動回路は、
前記維持期間の最後に、ベース電位から第1の電位まで上昇する第1の傾斜波形電圧を前記走査電極に印加し、
続いて前記走査電極の電位を前記第1の電位以下の第2の電位とし、
続いて前記第2の電位から前記第1の電位よりも高い第3の電位まで上昇する第2の傾斜波形電圧を前記走査電極に印加することを特徴とするプラズマディスプレイ装置。
- [請求項2] 前記走査電極駆動回路は、
前記第1の傾斜波形電圧が前記第1の電位に到達した後、
前記走査電極の電位を一旦前記ベース電位とし、その後、前記走査電極の電位を前記ベース電位から前記第2の電位とし、
続いて前記第2の電位から前記第3の電位まで上昇する前記第2の傾斜波形電圧を前記走査電極に印加することを特徴とする請求項1に記載のプラズマディスプレイ装置。
- [請求項3] 複数の走査電極を有するプラズマディスプレイパネルを、初期化期間と書込み期間と維持期間とを有するサブフィールドを1フィールド内に複数設けて階調表示するサブフィールド法により駆動するプラズマディスプレイパネルの駆動方法であって、
前記維持期間の最後に、ベース電位から第1の電位まで上昇する第1の傾斜波形電圧を前記走査電極に印加し、
続いて前記走査電極の電位を前記第1の電位以下の第2の電位とし、
続いて前記第2の電位から前記第1の電位よりも高い第3の電位まで上昇する第2の傾斜波形電圧を前記走査電極に印加する

ことを特徴とするプラズマディスプレイパネルの駆動方法。

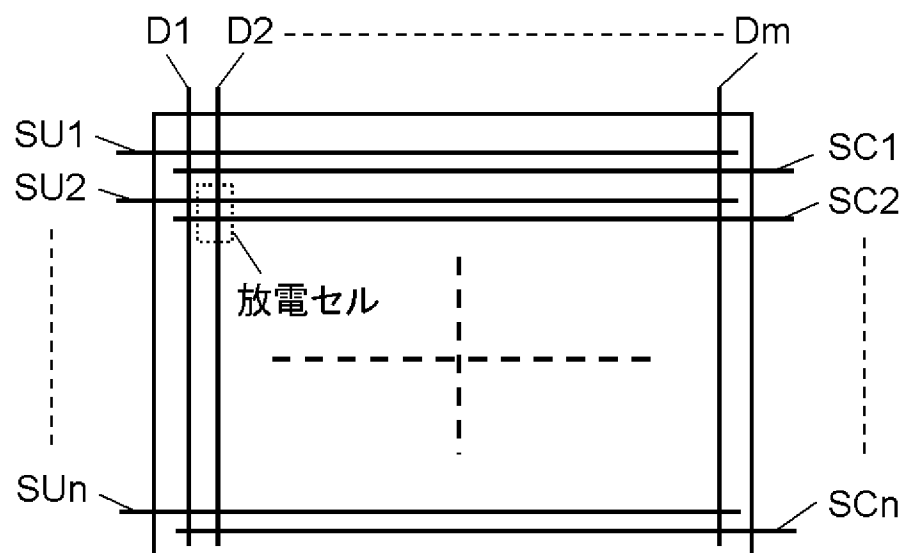
[請求項4]

前記第1の傾斜波形電圧が前記第1の電位に到達した後、
前記走査電極の電位を一旦前記ベース電位とし、その後、前記走査電極の電位を前記ベース電位から前記第2の電位とし、
続いて前記第2の電位から前記第3の電位まで上昇する前記第2の傾斜波形電圧を前記走査電極に印加する
ことを特徴とする請求項3に記載のプラズマディスプレイパネルの駆動方法。

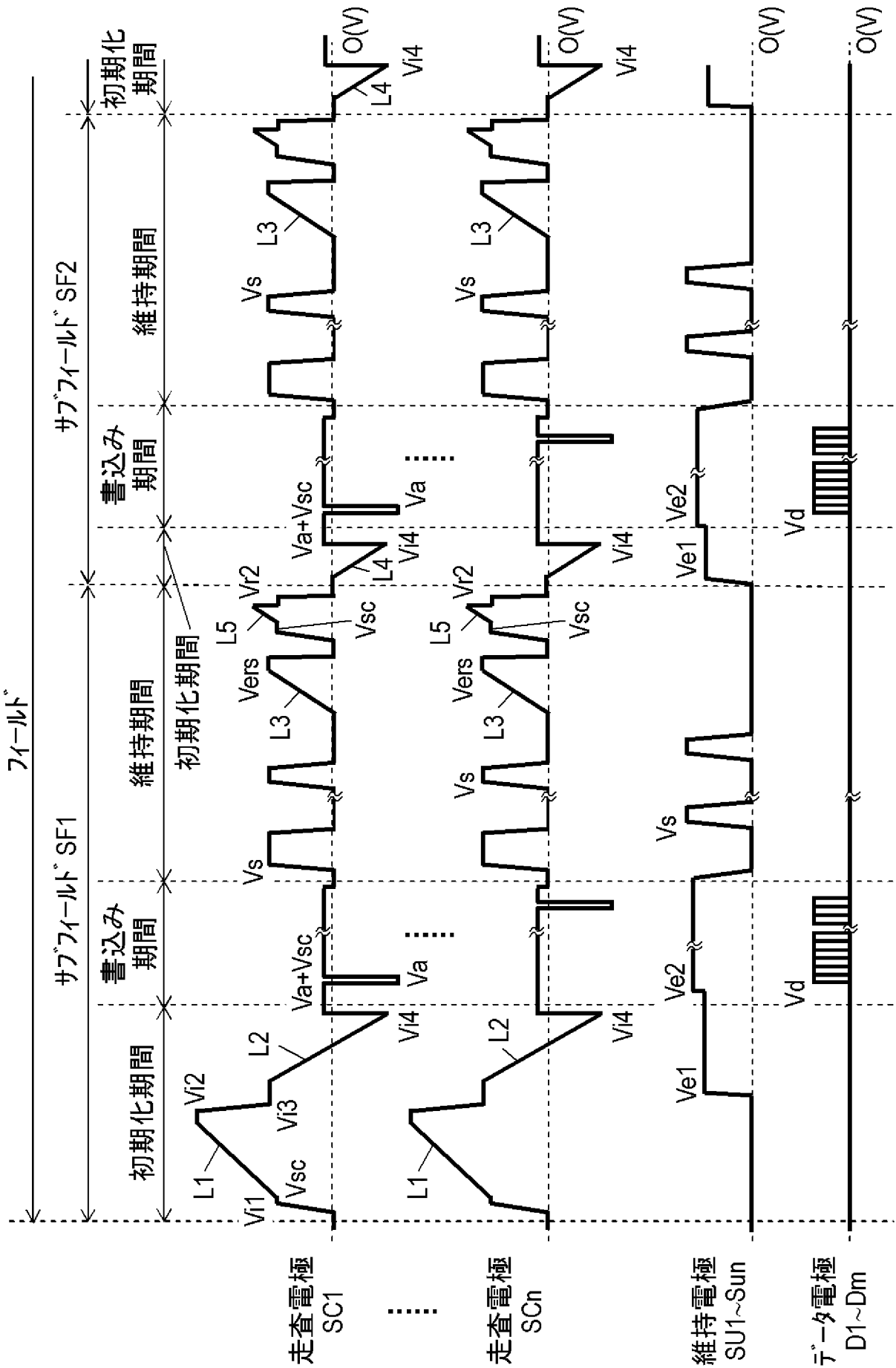
[図1]



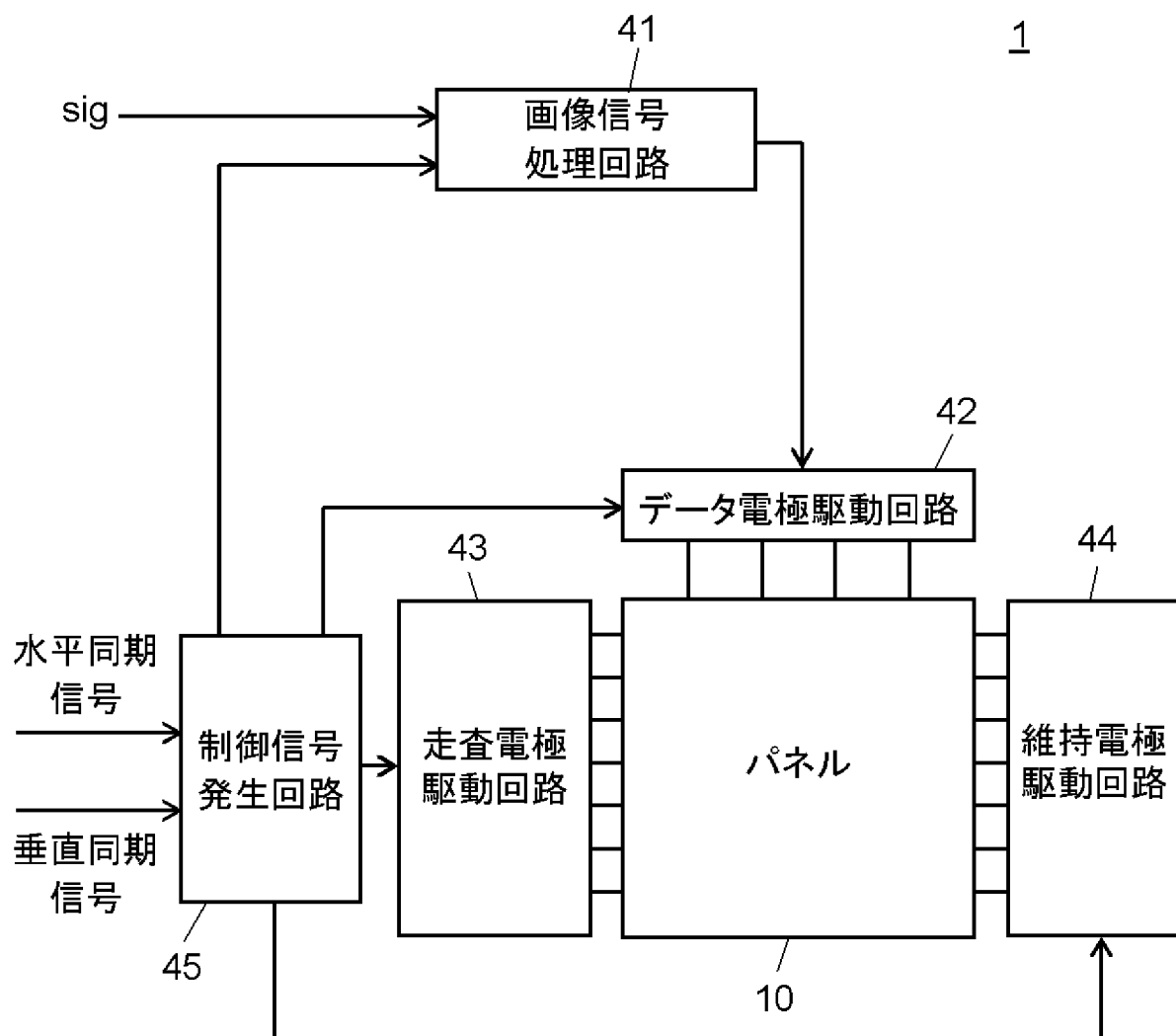
[図2]



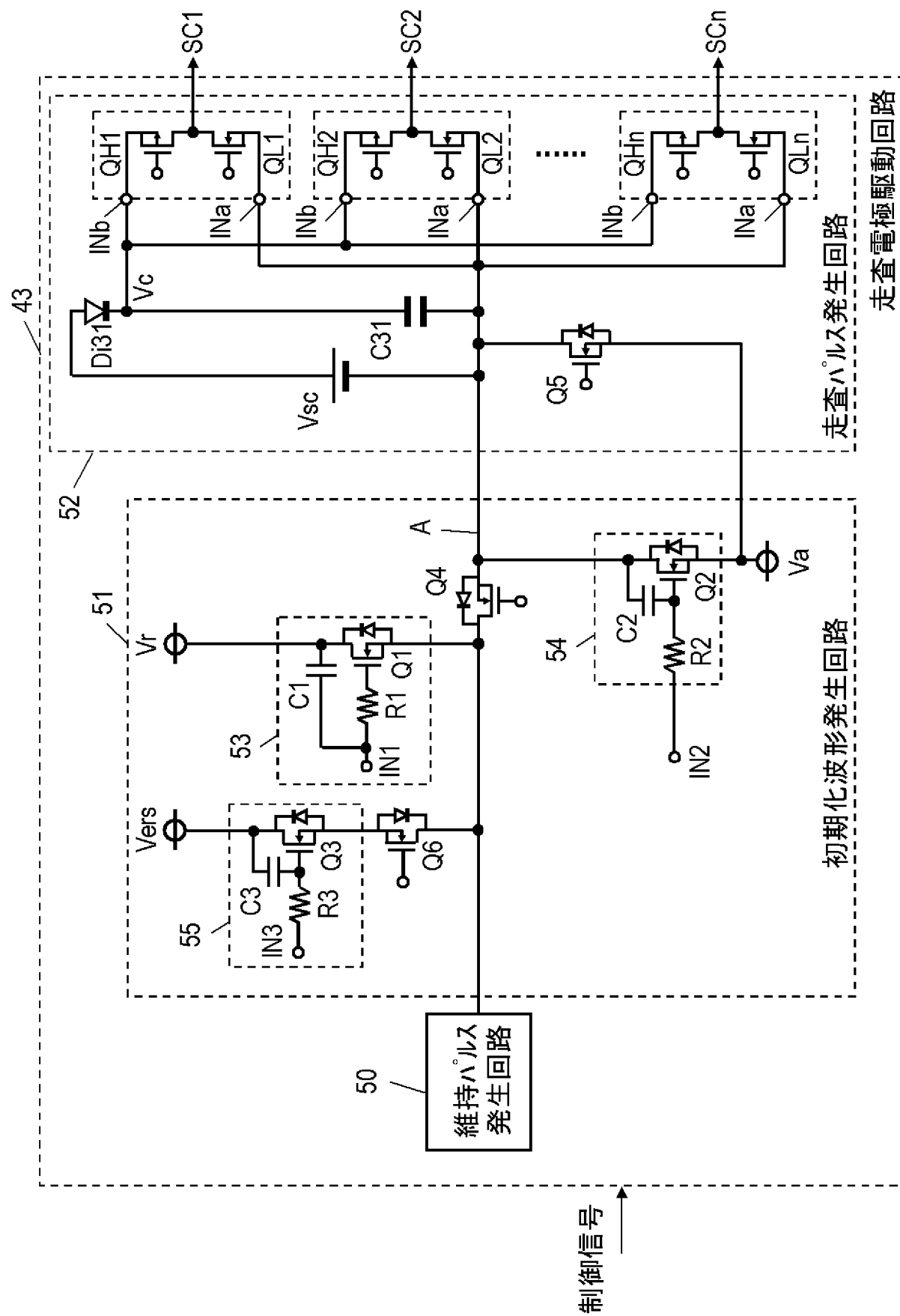
[図3]



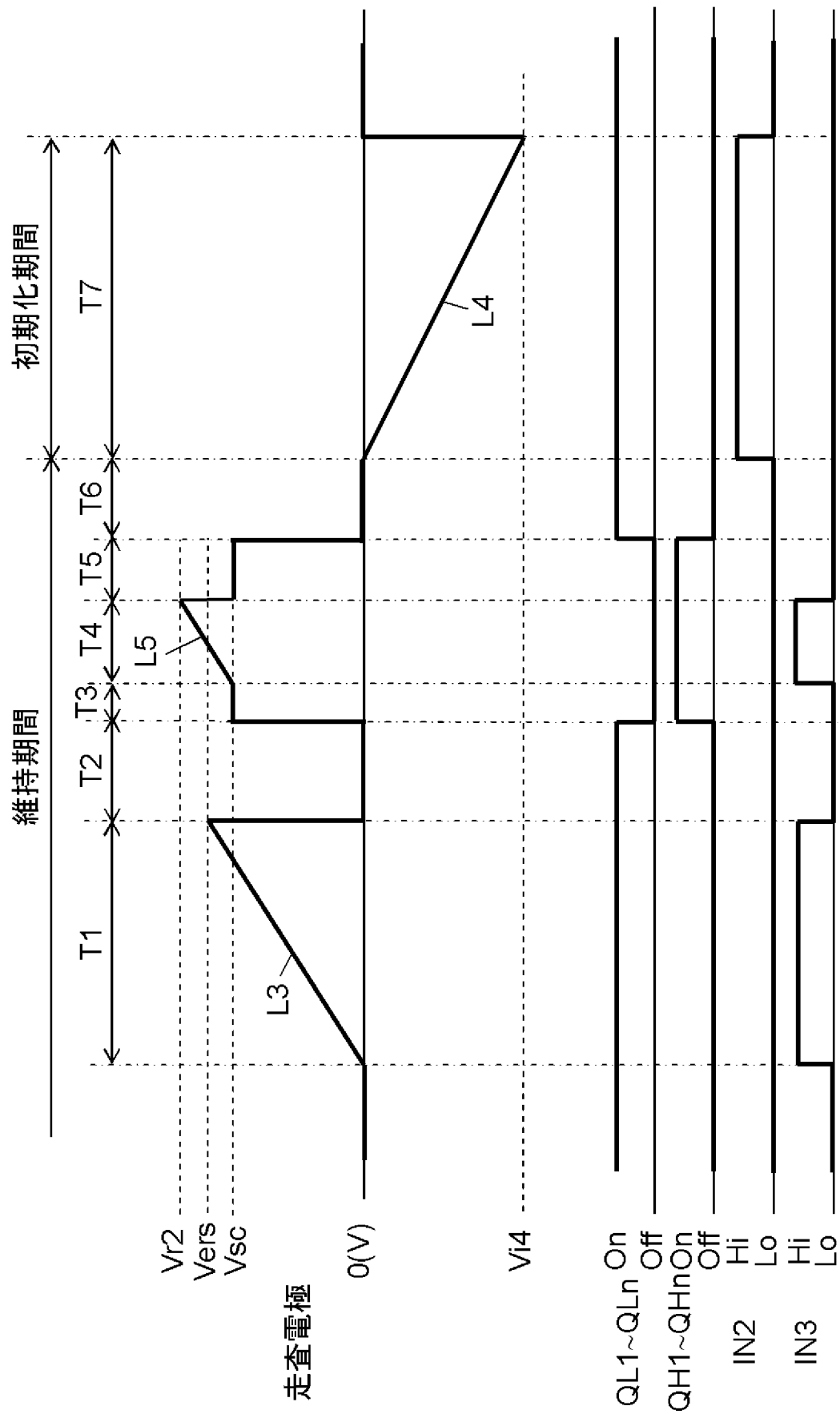
[図4]



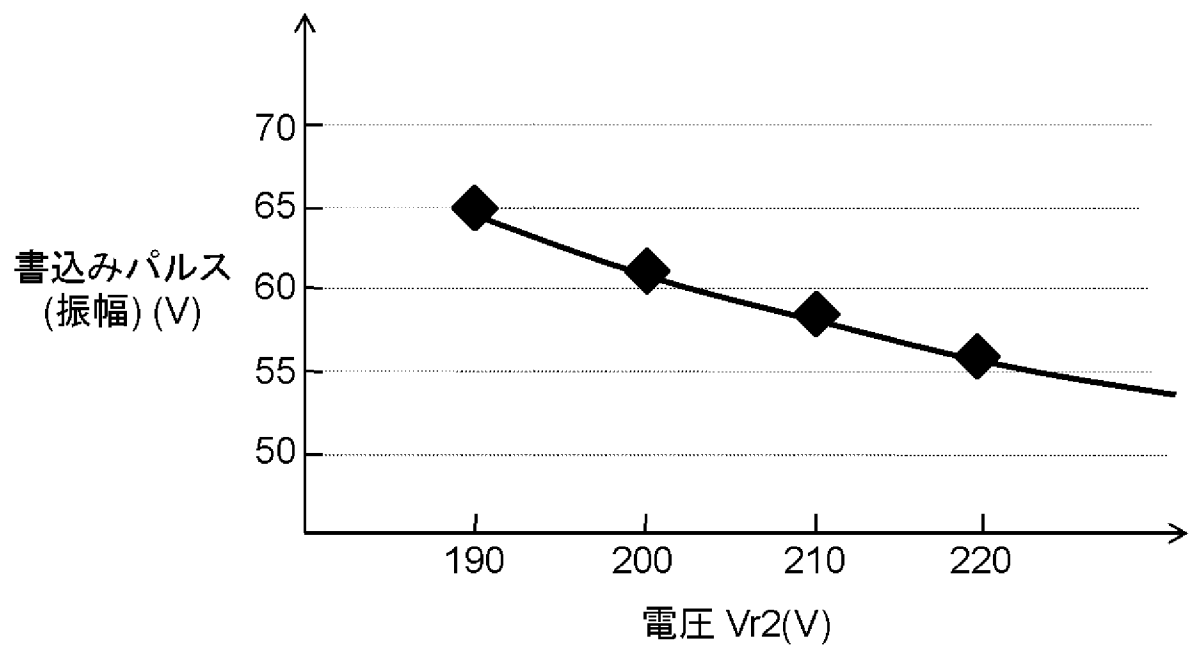
[図5]



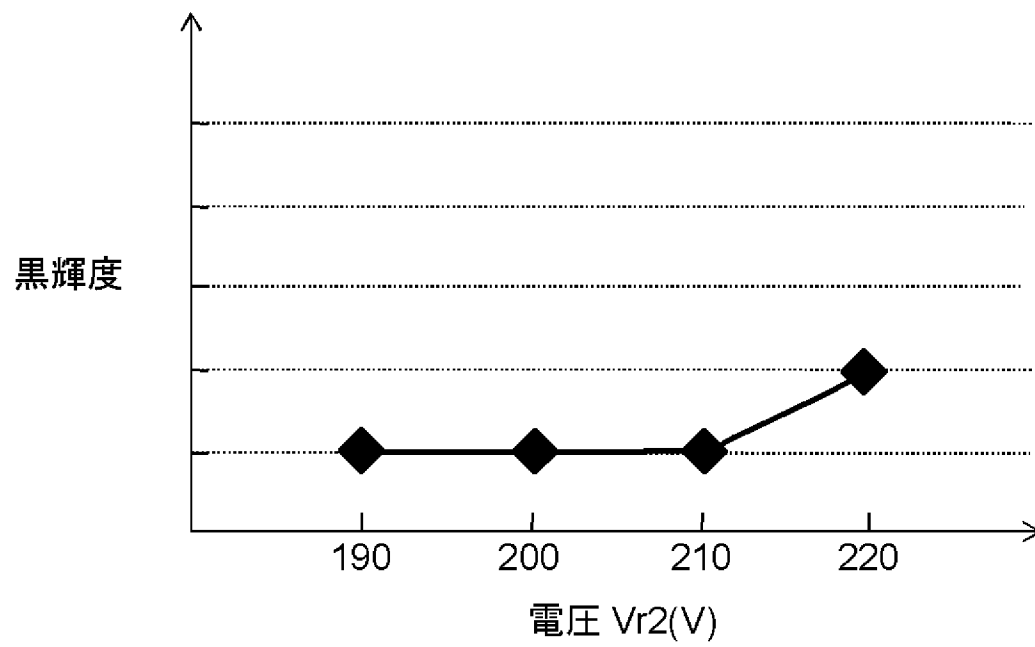
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/004311

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/28 (2006.01) i, **G09G3/20** (2006.01) i, **G09G3/288** (2006.01) i, **H04N5/66** (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/28, G09G3/20, G09G3/288, H04N5/66

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006-350330 A (LG Electronics Inc.), 28 December 2006 (28.12.2006), paragraphs [0086] to [0093]; fig. 13 & US 2006/0279479 A1 & EP 1734499 A2 & KR 10-0705807 B1 & CN 1881393 A	1-4
X A	JP 2003-263127 A (Matsushita Electric Industrial Co., Ltd.), 19 September 2003 (19.09.2003), paragraphs [0010], [0015]; fig. 9 (Family: none)	1, 3 2, 4
A	JP 2010-107547 A (Panasonic Corp.), 13 May 2010 (13.05.2010), paragraphs [0054] to [0056]; fig. 2 (Family: none)	1-4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

24 October, 2011 (24.10.11)

Date of mailing of the international search report

01 November, 2011 (01.11.11)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/004311

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-013910 A (Fujitsu Ltd.), 19 January 2001 (19.01.2001), paragraphs [0044] to [0046]; fig. 3 (Family: none)	1-4
A	JP 2006-171732 A (LG Electronics Inc.), 29 June 2006 (29.06.2006), paragraphs [0046] to [0049]; fig. 16 & US 2006/0132389 A1 & EP 1672610 A1 & KR 10-2006-0069773 A & CN 1790455 A	1-4
A	JP 2002-351383 A (Matsushita Electric Industrial Co., Ltd.), 06 December 2002 (06.12.2002), paragraphs [0041] to [0045]; fig. 1 (Family: none)	1-4
A	JP 2001-350447 A (Pioneer Corp.), 21 December 2001 (21.12.2001), paragraphs [0041] to [0042]; fig. 7 & US 2002/0012075 A1	1-4

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. G09G3/28(2006.01)i, G09G3/20(2006.01)i, G09G3/288(2006.01)i, H04N5/66(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. G09G3/28, G09G3/20, G09G3/288, H04N5/66			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 日本国公開実用新案公報 日本国実用新案登録公報 日本国登録実用新案公報 1 9 2 2－1 9 9 6 年 1 9 7 1－2 0 1 1 年 1 9 9 6－2 0 1 1 年 1 9 9 4－2 0 1 1 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X	JP 2006-350330 A（エルジー エレクトロニクス インコーポレイ ティド）2006.12.28 段落【0086】－【0093】，図13 & US 2006/0279479 A1 & EP 1734499 A2 & KR 10-0705807 B1 & CN 1881393 A	1-4	
X	JP 2003-263127 A（松下電器産業株式会社）2003.09.19 段落【0010】，【0015】，図9	1, 3	
A	（ファミリーなし）	2, 4	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 2 4 . 1 0 . 2 0 1 1		国際調査報告の発送日 0 1 . 1 1 . 2 0 1 1	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号1 0 0－8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 佐野 潤一 電話番号 0 3－3 5 8 1－1 1 0 1 内線 3 2 2 6	2 G 3 9 0 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-107547 A (パナソニック株式会社) 2010.05.13 段落【0054】 - 【0056】, 図 2 (ファミリーなし)	1-4
A	JP 2001-013910 A (富士通株式会社) 2001.01.19 段落【0044】 - 【0046】, 図 3 (ファミリーなし)	1-4
A	JP 2006-171732 A (エルジー電子株式会社) 2006.06.29 段落【0046】 - 【0049】, 図 16 & US 2006/0132389 A1 & EP 1672610 A1 & KR 10-2006-0069773 A & CN 1790455 A	1-4
A	JP 2002-351383 A (松下電器産業株式会社) 2002.12.06 段落【0041】 - 【0045】, 図 1 (ファミリーなし)	1-4
A	JP 2001-350447 A (パイオニア株式会社) 2001.12.21 段落【0041】 - 【0042】, 図 7 & US 2002/0012075 A1	1-4