

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup> H01L 21/316	(11) 공개번호 (43) 공개일자	특2001-0023678 2001년03월26일
(21) 출원번호	10-2000-7002331	
(22) 출원일자	2000년03월04일	
번역문제출일자	2000년03월04일	
(86) 국제출원번호	PCT/US1998/16753	(87) 국제공개번호 W0 1999/12196
(86) 국제출원출원일자	1998년08월 12일	(87) 국제공개일자 1999년03월 11일
(81) 지정국	EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 핀란드 사이프러스	
	국내특허 : 일본 대한민국 싱가포르	
(30) 우선권주장	08/923,501 1997년09월04일 미국(US)	
(71) 출원인	어플라이드 머티어리얼스, 인코포레이티드 조셉 제이. 스위니	
	미국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050	
(72) 발명자	엔가이, 크리스	
	미국94010캘리포니아버링게임서미트드라이브2606	
	그렌, 조엘	
	미국75068텍사스리틀엘름스타게코치드라이브613	
	세크,메이,이	
	미국94010캘리포니아버링게임스탠리드라이브33	
	휴양,쥬디	
	미국95032캘리포니아로스가토스레로이애브뉴16788	
(74) 대리인	남상선	

심사청구 : 없음

(54) 기판의 적층막에서 플루오르를 통해 격리성질을 제어하는반도체장치의 제어 방법 및 시스템

요약

본 발명의 방법 및 장치는 실리콘 산화막에서 플루오르의 선택된 레벨을 함체하으로서 실리콘 산화막내의 산화트랩을 감소시킨다. 상기 방법은 플루오르를 막속으로 함체시키기 위해 선택된 비율로 공정처리 챔버에 플루오르 공급원을 분포하는 단계와, 산소 공급원, 플루오르 공급원 및 실리콘 공급원을 포함하는 공정가스를 공정챔버속으로 유동하는 단계와, 함체된 막에서 플루오르의 바람직한 레벨을 갖는 실리콘 산화물 막, 챔버에 배치된 기판위로 증착하는데 적절한 공정조건으로 챔버내의 증착 영역을 유지하는 단계를 포함한다. 상기 실시예에서, 막속으로 함체된 플루오르의 선택된 레벨은 1cm<sup>2</sup>에 1x10<sup>20</sup> 내지 1x10<sup>21</sup> 원자들을 갖는다. 또한, 실리콘 산화막은 복합층의 예비금속 유전층으로서 적층된다.

대표도

도2

명세서

기술분야

본 발명은 웨이퍼 공정처리중에 유전층의 적층에 관한 것이며, 보다 상세히 기술하면 상기 적층막내에서 감소된 벌크 산화 트랩을 갖는 실리콘 산화물 막을 적층하는 장치 및 방법에 관한 것이다. 본 발명에 따라 적층된 실리콘 산화물 막들은 복합 층의 예비금속 유전 막에서 초기 라이닝층으로서 유용하지만, 다른부분에서도 적용가능 하다.

배경기술

실리콘 산화물 막의 화학적인 기상 증착(CVD)은 대부분의 반도체 장치를 제조하는데 주요한 공정중의 하나이다. 이러한 실리콘 산화물 막들은 인접한 금속층들 사이에, 실리콘 기판 및 초기 금속층 사이에, 실

리콘 기판 및 폴리실리콘 또는 금속 게이트 구조사이의 절연층으로서, 그리고 많은 다른부분에서 사용되는 산화물 층으로서 널리 사용된다. 실리콘 산화물 막은 복합층 막에서 초기층으로서 특정사용되며, 상기 막은 MOS 트랜지스터들의 제 1 금속층 및 폴리실리콘 게이트/상호 연결 층을 분리시킨다. 이러한 분리층들은 다층의 금속 구조에서 금속층 앞에 통상적으로 적층되기 때문에 예비금속 유전층으로 지칭된다.

PMD층의 실시예가 도 1에 도시되어 있으며, 이것은 부분적으로 완성된 종래 기술의 집적회로(10)의 단순화된 횡단면도이다. 도 1에는 트랜지스터(14)가 실리콘 기판(12)의 표면에 제조되어 있다. 트랜지스터(14)는 공급원 영역(16), 배수영역(18) 및 게이트 영역(20)을 포함한다. 금속 콘택트(22)는 상부 금속 라인(24)을 배수영역(18)에 연결시키지만, PMD층(26)은 실리콘 기판(12, 콘택트(22) 제외) 및 폴리실리콘 게이트(20)로부터 금속 라인(24)을 분리시킨다. 또한, 도 1에는 복합층의 중간 유전막의 제 1 층(28)이 도시되어 있으며, 상기 막은 상부금속층 및 필드 산화물(FOX)영역(30)으로부터 금속층(24)을 분리시킨다. 상기 영역(30)은 기판(12)상에 제조된 다른 장치로부터 트랜지스터(14)를 분리시키며 전기적으로 격리시킨다.

도 1에는 PMD층이 제 1 실리콘 산화층(32) 및 제 2 보로포스포실리케이트 글라스(BPSG)층(34)을 포함하는 복합층막으로 구성된다. 실리콘 산화층(32)은 상승되거나 계단형으로 형성된 구조물(예를들어, 게이트(20) 및 FOX 영역(30))을 포함하는 표면위로 적층된다. 초기 적층으로서, 상기 층(32)은 하부표면의 토포그래피에 일치하며, 하부층(34)이 적층되기 전에 도 1에 도시된 형상을 얻기 위해 평탄화 또는 판형상화가 이루어진다. 상기 실리콘 산화층(32)을 평탄화하는 방법으로는 상기 막위로 포토리지스트층을 적층하고 포토리지스트/실리콘 산화 결합물을 에칭백(etchback)하는 것이 있다.

상기 층(32)이 평탄화후, BPSG층(34)이 상기 층(32)위로 적층된다. BPSG층(34)은 상부 금속층이 적층하기 전에 추가로 평탄화될 수도 있다. 다양한 기술들이 BPSG층(32)을 판형상화하는데 이용될 수 있다. 예를들어, BPSG막이 유도하는 온도로 가열되는 표준 재유동 공정은 막을 평탄화하기 위해 실시된다. 선택적으로, 화학기계적인 폴리싱(CMP) 또는 에칭 기술이 사용될 수도 있다. 0.5 $\mu$ m의 최소 피치크기를 갖는 제조장치에서의 실시방법에서, 실리콘 산화층(34)은 초기에 9000 Å로 적층되지만, 이후 3000 Å의 두께로 후방 에칭되며, BPSG층은 5000 Å이 된다.

상기와 같은 PMD의 적층에서, 층의 물리적이고 전기적인 성질이 반도체 제조자들에 의해서 결정되는 바와 같이 특정 영역에 있는 것이 중요하다. 물리적이고 전기적인 성질이 트랜지스터들의 전기적인 성질 및 작동과 기판상에 형성된 구조물에 바로 영향을 주기 때문이다. 또한, 물리적이고 전기적인 성질은 반도체 장치 또는 집적 회로의 작동에 바로 영향을 준다. 제조된 다이오드 및 트랜지스터들의 전기적인 특성들은 구조물의 방전 전압 및 누설 전류이다. 이러한 특성들이 제조업자들의 설명서 없다면, 트랜지스터 및/또는 다이오드를 포함하는 집적 회로는 결함을 갖게 된다.

상술된 실리콘 산화층(32)을 적층하는 공지된 방법은 본 발명의 출원인인 어플라이드 머티어리얼스에 의해 제조된 P5000 램프-가열식 CVD 증착 챔버속으로 테트라에틸로르소실리케이트(TEOS) 및 O<sub>2</sub>를 함유하는 공정가스를 유동하는 단계를 포함한다. 이러한 방법으로, 공정가스는 양극산화된 알루미늄 페이스플레이트를 통해 CVD 챔버속으로 안내되며, 플라즈마는 페이스플레이트에 RF 에너지를 적용함으로써 기판이 놓인 서셉터 및 페이스플레이트사이에 형성된다. 이러한 형태의 적층공정에서 통상적이듯이, 기판위로 실리콘 산화막을 적층하는 것 이외에, 공정가스는 공정챔버의 내부벽과 같은 영역에서 에기치 않은 증착을 일으킨다. 만약, 에기치 않은 적층이 제거되지 않는다면, 오염물질의 공급원이 된다. 상기 오염물질은 후속의 공정처리단계 및 반대의 웨이퍼 항복점과 접촉하게 된다.

공지된 방법으로 상기 문제들을 해결하기 위해, 챔버의 내측표면은 챔버 벽들로부터 에기치 않은 적층재료들을 제거하기 위해 n 웨이퍼들(n은 적층된 막의 두께에 좌우되며 통상 1 내지 8정도이다)를 공정처리한후 정기적으로 세정된다. 상기 세정 작업을 완성하기 위해, 니트로겐 트리플루오르(NF<sub>3</sub>)와 같은 플루오르-함유 가스는 챔버 벽 및 다른 영역으로부터 적층된 재료를 제거(에칭)하는데 사용된다. 에칭가스는 챔버속으로 안내되며, 플라즈마는 에칭가스가 반응하여 챔버벽으로부터 적층된 재료를 제거하도록 형성된다. 이러한 공정(적층 단계 및 세정단계의 결합)은 집적회로의 여러형태로 제조하는데 층(26)과 같은 PMD층의 실리콘 산화층(32)을 적층하는데 사용된다.

반도체의 제조분야에서, 실리콘의 산화 적층 및 향상된 성질을 갖는 다른 막을 개선시키기 위해 새로운 기술이 개발되고 있다. 새롭게 개발된 기술의 예로는 본 발명의 출원인인 어플라이드 머티어리얼에 의해서 제조된 DxZ챔버들이 있다. 또한, DxZ챔버는 미국 특허 제 5,558,717호에 기술되어 있다. 상기 DxZ챔버는 종래의 적층 챔버에 비해 여러공정에서 적층 막을 개선한다. 그러나, 때때로 종래기술의 장치에서 시행되는 공정들은 새로운 장치에 적절하지 않는다. 예를들어, 실리콘 산화층(32)을 적층하기 위해 상술된 공정이 DxZ챔버상에서 시행될 때, 벌크 산화 트랩의 증가된 레벨은 적층된 실리콘 산화 트랩내에서 발생된다. 벌크 산화 트랩의 증가된 수는 받아들일 수 없는 레벨로 막으로 제조되는 다이오드 및 트랜지스터의 누설 전류를 상승시키며, 방전 전압을 강하하는데 충분하다.

따라서, 새로운 적층 기술을 연속적으로 사용하게 되면 보다 양호한 새로운 기술이 추구된다.

**발명의 상세한 설명**

본 발명은 적층된 막의 벌크층내 감소된 산화 트랩 전하를 구비하는 실리콘 산화 유전층을 적층하는 방법을 개선한다. 벌크 산화 트랩들은 상기 막내의 벌크 산화 트랩을 감소시키는 적층된 실리콘 산화층과 산화작용시키기 위해 적층공정에 대해 화학적인 공급원을 첨가시키므로써 감소된다. 선택된 화학적인 공급원들은 벌크 산화 트랩 감소 작용을 증진시키는것중의 하나이다. 이러한 화학 공급원은 여러 화학 공급원들중의 NF<sub>3</sub>, C<sub>2</sub>F<sub>6</sub>, CF<sub>4</sub>, F<sub>2</sub>와 같은 플루오르 함유 공급원을 포함한다.

본 발명의 한 실시 방법은, 1cm<sup>2</sup>에 1x10<sup>19</sup> 내지 3x10<sup>21</sup> 원자들을 갖는 플루오르를 막속으로 함체시키기 위

해 선택된 비율로 공정처리 챔버에 플루오르 공급원을 분포하는 단계와, 산소 공급원, 플루오르 공급원 및 실리콘 공급원을 포함하는 공정가스를 공정챔버속으로 유동하는 단계와, 합체된 막에서 플루오르의 바람직한 레벨을 갖는 실리콘 산화물 막, 챔버에 배치된 기관위로 증착하는데 적절한 공정조건으로 챔버 내의 증착 영역을 유지하는 단계를 포함한다. 이러한 실시예에서, 상기 막속으로 합체된 플루오르의 바람직한 레벨은 1cm<sup>2</sup>에 5x10<sup>19</sup> 내지 1x10<sup>21</sup> 원자들을 갖는다. 보다 바람직한 실시예로, 플루오르 레벨은 1cm<sup>2</sup>에 1x10<sup>20</sup> 내지 1x10<sup>21</sup> 원자들을 갖는다.

본 발명의 다른 실시예에서는, 집적회로의 제조방법을 제공한다. 이러한 실시예에서는, 트랜지스터들이 기관의 표면상에 형성된다. 그리고, 기관위로 임의의 금속을 증착하기 전에, 복합 유전층의 제 1 실리콘 산화층이 실리콘 공급원, 산소 공급원, 플루오르 공급원을 포함하는 공정가스로 기관위로 적층된다. 공정가스에 플루오르 공급원의 양은 1cm<sup>2</sup>에 1x10<sup>19</sup> 내지 3x10<sup>21</sup> 원자들을 갖는 막을 적층하기 위해 선택된다. 다음으로, 복합 유전층의 제 2층은 제 1층위에 적층된다. 상기 실시예에서, 복합층의 제 2층은 BPSG막으로 구성되며, 제 1 층의 플루오르 함량은 1cm<sup>2</sup>에 5x10<sup>19</sup> 내지 1x10<sup>21</sup> 원자들을 갖는다. 보다 양호한 플루오르의 함량은 1cm<sup>2</sup>에 1x10<sup>20</sup> 내지 1x10<sup>21</sup> 원자들을 갖는다.

본발명의 목적 및 장점을 보다 잘 이해할수 있도록, 첨부된 도면을 참조하여 본발명의 바람직한 실시예를 하기에 기술한다.

### 도면의 간단한 설명

도 1은 예비금속의 유전층을 포함하는 종래기술의 집적회로의 횡단면도.

도 2는 본발명의 방법 실시예를 나타내는 플루우차트.

도 3a 및 도 3b는 본 발명에 따른 화학적인 기상 증착 장치의 한 실시예의 수직 횡단면도.

도 3c 및 도 3d는 도 3a에 도시된 CVD 챔버 부분의 분해 사시도.

도 3e는 하나 이상의 챔버를 포함하는 멀티 챔버 시스템에서, 도 3a 및 도 3b의 CVD 시스템 및 시스템 모니터의 단순 다이어그램.

도 3f는 본 발명의 한 실시예에 따른 컴퓨터 프로그램(170), 시스템 제어 소프트웨어의 계층적인 제어 구조의 블록 다이어그램.

### 실시예

상술된바와 같이, 본 발명의 이전에는 하부의 실리콘산화층 과 상부의 BPSG막(film)을 포함하는 복합 PMD층을 적층하는 것이 기술되어 있다. 상기 복합 막(film)에서 실리콘 산화층의 특정방법으로는 플라즈마가 TEOS 및 O<sub>2</sub>의 공정가스로부터 형성되는 PECVD 공정이 있다. 상술된바와 같이, 이러한 기술은 다이오드 및 트랜지스터에 포함되는 다양한 형식의 집적회로를 제조하는데 성공적으로 사용된다. 임의의 집적회로를 제조하는데 있어서, 상기 공정은 집적회로에서 제조된 트랜지스터 및 다이오드의 누설 전류 및 방전 전압을 특정 영역내에 제어가능하게 하는데 최적이다.

그러나, 상술된 실리콘 산화 증착 공정이 DxZ챔버에서 이루어질때, 다양한 트랜지스터 및 다이오드를 포함하는 집적회로의 제조중 연속적인 공정의 일부에서 발생된 다이오드 및 트랜지스터의 방전 전압은 실리콘 산화층이 램프 가열식 챔버에서 증착되는 것을 제외한 거의 동일한 공정으로 제조된 다이오드 및 트랜지스터의 방전전압 보다 상당히 낮게 된다. 또한, 동일한 다이오드 및 트랜지스터들의 누설 전류는 실리콘 산화층의 증착이 램프 가열식 챔버에서 보다 DxZ챔버에서 이루어지는 경우 보다 높게 된다. 실질적으로, 이러한 차이는 공정중에 가능한 외부요인에 따른것이다.

이 문제의 원인을 파악하기 위해 많은 노력을 하였으나, 실패하였다. 본발명의 발명자들은 램프가열식 챔버에서 증착되는 실리콘 산화층 막의 플루오르 레벨이 DxZ챔버에서 증착되는 실리콘 산화층 막의 플루오르 레벨보다 상당히 크다(예를들어, 1 cm<sup>2</sup>에 1x10<sup>18</sup> 갯수의 원자들보다 많은 8x10<sup>19</sup> 갯수의 원자들)는것을 발견하였다. 이후, 본 발명의 발명자들은 램프 가열식 챔버에서 추가된 플루오르의 공급원이 램프 가열식 챔버에서 사용되어 양극산화된 알루미늄 페이스플레이트내에 트랩된 플루오르 이온 및 원자들인 것을 발견하였다. 이들 플루오르 이온들은 플라즈마 세정 공정중 초기에 발생된 것들이다.

플루오르 원자들이 그 레벨에서 실리콘산화 막속으로 정착될때, 원자들은 비교적 강력한 Si-OF 및 Si-HF 본드 형태로 정착되고, 이 본드들은 산화 막내의 비교적 취약한 Si-H 및 H-OH 수소 본드들로 변화되는 경향이 있다. 이러한 Si-H 및 H-OH본드들은 산화트랩된 전하의 공급원인 혼합 본드로 구성되며, 이것은 막으로 부터 제조되는 각 구성요소의 방전 전압을 감소시킨다. 그래서, 램프 가열식 챔버에서 형성된 실리콘 산화 막들속으로 합체되는 추가의 플루오르 원자들은 필요한 레벨로 적용되는데 받아들여질수 있는 다수의 산화 트랩된 전하들을 유지하는데 충분하다.

유사한 세정 단계가 DxZ 챔버에서의 증착 공정내에서 사용된다. 상당히지 않은 량의 플루오르가 상기 증착되는 산화층속으로 합체되지만, DxZ 챔버에서 천연의 알루미늄 페이스플레이트의 표면 다공성으로 인하여 램프 가열식 챔버의 양극 산화된 페이스플레이트의 표면영역보다 2배 작은 표면영역을 구비한다. 세정공정중에 세정 플라즈마에 노출되어 있는 상당히 작은 표면영역과 함께, 적은 플루오르가 천연의 알루미늄 페이스플레이트내에 트랩되어, 챔버내 적층된 실리콘 산화 막과 반응하는데 이용가능한 상당히 작은 플루오르 원자들을 발생한다. 이것은 막내에서 보다 작은 플루오르원자들을 Si-H 본드에서 능동적으로 매달리게 하고, 막내에 상대적으로 높은 수의 산화트랩들을 형성하게 한다. 이러한 층들이 고온의 풀림(anneal)에 노출되기 때문에, 상기 문제들은 PMD층에서 특히 현저하다. 그래서, 재유동 단계가 중간

의 유전 또는 표면안정화 층의 적층에 사용되지 않는다.

본 발명의 발명자들은 플루오르 공급원(예를들어, 플루오르 세정작업과 결합된 양극산화된 알루미늄 페이스플레이트)들이 존재하지 않을때, 막의 플루오르 함량을 증가시키므로써 산화 트랩된 전하를 감소시키는 방법을 개발하였다. 산화된 전하 트랩을 감소시키는 방법은 도 2에 기술되어 있다. 도 2에 기술된 바와 같이, 화학적인 공급원(예를들어, 플루오르 공급원)은 실리콘 산화막을 적층(단계 50)하기 위해 실시된 공정가스의 유동과 함께 챔버의 증착 영역(단계 55)에 추가된다. 이후, 증착 영역은 단계 60에서 도시되는 바와 같이 실리콘 산화 층을 적층하는데 적절한 조건으로 유지된다. 증착 영역에 대한 플루오르 공급원의 첨가는 플루오르를 하기의 반응에 추가한다. 상기 반응은 땀글링(dangling) Si-H 및 H-OH 본드를 보다 적게하고, 보다 바람직한 Si-OF 및 Si-HF 본드의 수를 증가시킨다. 상술된 바와 같이, Si-H 및 H-OH 본드와 같은 땀글링 본드들은 산화 트랩의 공급원에 적용되어 본드들의 감소는 산화트랩의 감소를 야기한다.

바람직한 실시예에서, 추가의 플루오르는 플루오르 함유 가스, 예를들어  $NF_3$ 의 소량(비교적)을 실리콘 산화 막(예를들어, 실리콘 및 산소 공급원)을 적층하는데 사용되는 공정가스와 함께 챔버속으로 유동하므로써 상기 막속으로 합체된다. 이러한 공정에서 공정가스속으로 유동되는 플루오르량을 정확히 제어하는 것이 중요하다. 만약 매우 적은 플루오르가 챔버속으로 유동하면, 본 발명의 장점은 이루어지지 않는다. 반대로, 매우 많은 플루오르가 챔버속으로 유동하면, 적층 막속으로 합체된 플루오르의 양은 실리콘 산화층으로부터 하부의 트랜지스터의 게이트속으로 또는 인접한 금속 라인 또는 접촉부 속으로 누설되며, 붕소가 상부 BPSG 층으로부터 게이트 속으로 확산된다. 다른 막 특성(예를들어, 유전상수)이 변화할때, 많은 플루오르는 바람직하지 않는다. 실리콘 산화 막의 유전 상수는 약 4.0 내지 4.2사이가 통상적이다. 본 발명을 여러부분에서 적용하면, 막의 유전 상수가 3.9 내지 4.2로 유지하는 것이 바람직하다. 결국, 본 발명자들은 상기 막속으로 합체되는 플루오르의 양이 약  $cm^2$ 당  $1 \times 10^{19}$  내지  $3 \times 10^{21}$  원자수 정도임을 알았다. 바람직하게는, 플루오르 레벨이 약  $cm^2$ 당  $5 \times 10^{19}$  내지  $1 \times 10^{21}$  원자수 정도이며, 보다 바람직하게는, 상기 막속으로 합체된 플루오르의 양은 약  $cm^2$ 당  $1 \times 10^{20}$  내지  $1 \times 10^{21}$  원자수 정도이다.

DxZ 챔버에서 천연 알루미늄 페이스플레이트로 상기 레벨을 얻기 위해, 1 ~ 30sccm의  $NF_3$ , 및 바람직하게는 5 ~ 20 sccm의  $NF_3$ 의 유동은 실리콘 산화 막을 적층하기 위해 사용된 일정한 공정 가스와 함께 챔버속으로 안내된다. 바람직한 공정에서, 1000sccm의  $O_2$ , 15sccm의  $NF_3$ , 및 1000sccm의 헬륨과 혼합되는 증발형 TEOS의 1000mg가스를 포함하는 공정가스가 챔버속으로 안내된다. 챔버 온도는  $400^\circ C$ 로 설정되며, 챔버 압력은 8.2torr로 설정되어 유지되며, 서셉터는 페이스플레이트로부터 280mil 떨어져 있으며, 13.56MHz RF는 플라즈마를 초기형성하기 위해 910와트로 페이스플레이트에 공급되는 신호이다.

상술된 공정에 따라 적층된 실리콘 산화 막들은 1.46의 굴절 인덱스, 1.5%의 균일 레벨, 약  $1.0 \times 10^{-9}$  dyne/ $cm^2$ 의 응력 레벨 및 7550 Å/min의 적층비율을 갖는다. 0.5 $\mu m$ 피쳐(feature) 크기의 장치에 대하여 적용되는 PMD에서, 본발명의 실리콘 산화 막은 5000 내지 12,000 Å의 두께로 적층되며, 포토레지스트로 덮혀지며 2000 내지 4000 Å으로 후방 에칭된다. 약 4,000 내지 8,000 Å사이의 BPSG층은 실리콘 산화층 위로 적층되며, 복합 PMD 층을 완성하도록 재유동된다.

상기 막속으로 선택된 플루오르량을 합체하기 위해 공정가스에 첨가되는 플루오르의 양은 다른 공정 화학물질, 다른 공정조건, 다른 플루오르 공급원 또는 다른 챔버형식이 사용되면 변화된다. 예를들어, 상기 언급된 DxZ 챔버의 이온화율은 910와트 13.56MHz RF신호가 플라즈마를 형성하기 위해 실시될때, 약 30%이다. 마이크로웨이브를 실시하는 다른 챔버 형태가 사용되면, 이온화율은 99% 이상이다. 이러한 챔버에서, 적은 플루오르가 DxZ 챔버에서 보다 필요하게 된다. 만약  $F_2$ 가  $NF_3$ 대신에 플루오르 공급원으로 사용되면,  $F_2$ 는 분해하는데 비교적 쉬운 휘발성 가스이기 때문에 소량이 필요하게 된다.

다른 변형예로서, 상기 가스의 유입은 8-인치 기판용으로 제공되며, 어플라이드 머티어리얼에 의해서 제조된 DxZ DCVD 챔버(내열성 챔버)를 기초로 한다. 상이한 디자인 및 체적을 갖는 여러 챔버들이 실시되는 경우, 다른 실시예에서 가스가 안내되는 비율은 변화한다. 이러한 DxZ 증착 챔버의 상세한 설명은 하기에 이어진다. 본 발명은 이러한 챔버에 한정되는 것이 아니라, 양극산화된 알루미늄 페이스플레이트를 갖는 상술된 램프-가열식 CVD 챔버를 포함하는 다른 PECVD 챔버와, 양극산화된 알루미늄 페이스플레이트를 갖는 DxZ챔버에서 개선된 실리콘 산화 막에 추가로 적용될수 있다. 이러한 경우에, 양극산화된 알루미늄은 추가의 플루오르의 한 공급원으로서 작용하기 때문에, 챔버속으로 특정 유동하는 플루오르의 양은 추가로 감소될수 있다. 본 발명자들은  $NF_3$ 의 1~5sccm정도가 상기 공정에 충분함을 알았다.

다른 실시예에서, 증착중에 선택된 다른 공정은 공정가스에 추가되어야 하는 플루오르의 량에 영향을 준다. 예를들어, 세정단계후 챔버의 내부를 덮기 위해 실리콘 산화물, 실리콘 니트로라이드, 또는 유사한 시즈닝(seasoning)막의 사용은 플루오르가 적층된 실리콘 산화물속으로 합체되는 것을 방지하는 페이스플레이트와 챔버 벽내 트랩된 약간의 플루오르를 덮을수 있다. 그래서, 이 경우에 양극화된 페이스플레이트가 사용되거나, 아니면 비교적 플루오르가 큰 공급원으로 작용할지라도, 높은 플루오르의 안내비율을 이용하는데 적절하다.

통상의 챔버

도 3a 및 도 3b는 DxZ 화학적인 기상 증착 시스템(110)의 수직 횡단면도. 상기 CVD 시스템(110)은 챔버 벽(115a) 및 챔버 뚜껑 조립체(115b)를 갖는 진공 또는 공정처리 챔버(115)를 포함한다. 상기 챔버 벽(115a) 및 챔버 뚜껑 조립체(115b)들은 도 3c 및 도 3d에서 분해 사시도로 도시되어 있다.

반응로(110)는 공정챔버내 집중된 가열식 받침대(112)위에 놓인 기판(도시되지 않음)에 공정가스들을 분산시키는 가스 분배 매니폴드(111)를 포함한다. 공정중에, 기판(예를들어, 반도체 웨이퍼)은 받침대(112)의 평평한(또는 약간 볼록함) 표면(112a)상에 위치된다. 받침대(112)는 매니폴드(111)에 기밀

히 인접한 상부 공정 위치(도 3a 및 도 3b에서 점선 114로 표시) 및 하부 부하/무부하-위치(도 3a에 도시됨)사이로 제어가능하게 이동될수 있다. 중앙기관(도시되지 않음)은 웨이퍼 위치상에 정보를 제공하는 센서를 포함한다.

적층 및 캐리어 가스들은 통상의 평평한 가스 분포 페이스플레이트(113a)의 관통형 구멍들(113b)(도 10)를 통해 챔버(115)속으로 안내된다. 상세히 기술하면, 적층 공정가스들은 유입 매니폴드(111, 도 3b에서 화살표 140로 표시됨)및, 종래의 관통 블로커 판(42)을 통해 챔버속으로 유동하며, 관통 구멍(113b)을 통해 가스 분포 페이스플레이트(113a)속으로 유동한다. 상술된바와 같이, 페이스플레이트(113)는 양호한 실시예에서 천연 알루미늄으로 부터 제조되지만, 다른 실시예에서 산화양극된 알루미늄 또는 유사한 재료들로 제조될수도 있다.

적층 및 공정 가스가 매니폴드에 도착하기 전에 가스 공급 라인(108)을 통해 혼합 시스템(109)속으로 유입되며, 상기 혼합 시스템(109)에서 혼합되어 매니폴드(111)로 이송된다. 일반적으로, 각 공정 가스용 공급 라인은 챔버속으로 공정가스의 유동을 수동 또는 자동으로 차단할수 있는 다수의 안전 차단밸브(도시되지 않음)와, 공급라인을 통과하는 가스 유동을 측정하는 유량 제어기들(도시되지 않음)을 포함한다. 독성 가스가 공정중에 상요될때, 다수의 안전 차단 밸브들이 종래의 형상에서 각 가스 공급라인상에 위치설정된다.

반응로(10)에서 수행된 적층 공정은 열 공정 또는 플라즈마 형성 공정중의 하나일수 있다. 플라즈마 형성 공정에서, RF 동력 공급(144)은 받침대 및 가스 분포 페이스플레이트(113a)사이에 전력을 제공하여 상기 페이스플레이트(113a) 및 받침대 사이의 원통형 영역내 플라즈마를 형성하기 위해 공정가스 혼합물을 여기한다. (상기 원통형 영역은 적층영역으로 지칭된다) 플라즈마의 구성요소는 받침대(112)상에 지지되는 반도체 웨이퍼의 표면에 바람직한 막을 적층하는데 반응한다. RF동력 공급원(144)이 단일 또는 혼합된 주파수 RF동력을 공급할수 있다. 혼합된 주파수 RF 동력이 사용될때, RF 동력 공급원(144)는 통상적으로 13.56MHz의 높은 RF 주파수(RF1) 및 360KHz의 낮은 RF 주파수(RF2)로 동력을 제공하여 진공 챔버(115)속으로 반응중의 분해를 촉진시킨다.

적층공정중에, 플라즈마는 차단밸브(124) 및 배출 통로(123)를 둘러싸는 챔버 바디(115a)벽을 포함하여 전체 공정챔버(110)를 가열한다. 플라즈마가 켜지지 않을때, 고온의 액체는 상승된 온도에서 챔버를 유지하기 위해 공정챔버의 벽(115a)을 통해 순환된다. 챔버 벽(115a)을 가열하는데 사용되는 유체들은 통상의 유체 형식, 예를들어 에틸렌 글리콜 또는 오일-계 열 이송 유체를 포함한다. 이러한 가열은 바람직하지 않은 반응 생산물의 응축을 감소하거나 제거하는 잇점이 있다. 또한 상기 가열은 공정가스가 냉각 진공 통로의 벽상에 응축되며, 가스의 비유동 기간중에 공정 챔버속으로 되로 이송되면, 공정중에 오염되는 공정가스 또는 다른 오염물질의 휘발성 제품 제거를 향상시킨다.

반응 제품을 포함하며, 층에서 적층되지 않는 가스 혼합물의 잔유물은 진공 펌프(도시되지 않음)에 의해서 챔버로 부터 비워지게 된다. 상세히 기술하면, 상기 가스들은 반응 영역을 둘러싸는 환형의 슬롯-형 오리피스(116)를 통해 환형의 배출 플레넘(117)속으로 배출된다. 상기 환형의 슬롯(116) 및 플레넘(117)은 챔버의 원통형 측벽(115a)의 상부(벽위의 상부 유전 라이닝(119)을 포함함) 및 원형 챔버의 뚜껑(120)의 하부 사이의 갭에 의해서 형성된다. 플레넘(117) 및 슬롯 오리피스(116)의 360° 원형 대칭 및 균일성은 웨이퍼위로 균일한 막을 적층하기 위해 웨이퍼위로 공정가스의 균일한 유동을 달성하는데 중요하다.

배출 플레넘(117)로부터, 가스들은 배출 플레넘(117)의 측면 연장부(121)밀으로 유동하여 시각 포트(122), 하향 연장부의 가스 통로(123), 및 진공 차단 밸브(124, 하부 챔버 벽(115a)과 일체됨), 배출 출구(125)속으로 유동하며, 상기 배출 출구(125)는 전방라인(도시되지 않음)을 통해 외부 진공 펌프에 연결된다.

받침대(112, 바람직하게는 알루미늄)의 웨이퍼 지지 플래터(platter)는 평행한 동심의 원형을 형성하기 위해 형성된 가열 요소를 포함하는 2중의 전체 단일 루프를 사용하여 가열된다. 가열요소의 외측부는 지지 플래터의 원주에 인접하게 위치되지만, 내측부는 작은 직경을 갖는 동심의 원형통로상에 위치된다. 가열 요소에 대한 전선은 받침대(112)의 출기를 통해 통과한다.

통상적으로, 가스 유입 매니폴드, 페이스플레이트 및 다른 반응 하드웨어, 챔버 라이닝의 일부 또는 모두는 알루미늄 또는 양극화된 알루미늄과 같은 재료로 제조된다. 예를들어 CVD 장치는 미국특허 제 5,558,717호의 "CVD 공정처리 챔버"에 기술되어 있다.상기 미국특허는 본발명의 출원인인 어플라이드 머티어리얼에 양도되어 있다.

상승 매카니즘 및 모터(132)는 가열기 받침대 조립체(112)를 상하 이동시키며, 웨이퍼로서의 웨이퍼 상승 핀(112b)들은 챔버(110)의 측면에서 삼입 및 제거형 구멍(126)을 통해 로봇 블레이드에 의해 챔버의 바디속으로 이송된다. 모터(132)는 받침대(112)를 공정처리 위치(114) 및 하부 웨이퍼 부하 위치사이로 상하 이동시킨다. 챔버 및 기관 가열 시스템, RF 동력 공급원(144), 트로틀 밸브(132), 가스 이송 시스템, 공급라인(108)에 연결된 모터, 밸브 또는 제어기들(120)은 임의로 도시된 제어 라인(136)위로 시스템 제어기(134)에 의해서 모두 제어된다. 상기 제어기(134)는 광학 세서로 부터 피이드백되어 제어기(134)의 제어하에 있는 모터를 적절히 조절하모로서, 트로틀 밸브 및 서셉터와 같은 이동성 매카니즘 조립체의 위치를 결정한다.

바람직한 실시예에서, 상기 시스템의 제어기는 하드 디스크 드라이브(메모리 138), 플로피 디스크 드라이브 및 프로세서(137)를 포함한다. 상기 프로세서는 단일 보드 컴퓨터(SBC), 아날로그 및 디지털 입력/출력 보드, 인터페이스 보드 및 계단형 모터 제어기 보드를 포함한다. CVD시스템의 여러부분들은 보드, 카드케이지, 연결기 치수 및 형태를 한정하는 버스 모듈 유럽(Versa Modular Europeans, VME)표준에 일치한다. 상기 VME 표준은 16-비트 데이터 버스 및 24-비트 데이터 버스를 갖는 버스 구조를 형성한다.

시스템 제어기(134)는 CVD 장치의 모든 작동을 제어한다. 상기 시스템 제어기는 메모리(138)와 같은 컴퓨터 기록 매체에 저장되는 컴퓨터 프로그램인 시스템 제어 소프트웨어로 수행된다. 바람직하게도, 메모

리(138)는 하드 디스크 드라이브로 구성되지만 다른 메모리로 구성될 수도 있다. 컴퓨터 프로그램은 타이밍, 가스의 혼합물, 챔버 압력, 챔버 온도, RF 동력 레벨, 서셉터 위치 및 특정 공정의 다른 매개변수들을 나타내는 지시들을 설정한다. 물론, 플로피 디스크 또는 다른 적절한 드라이브들을 포함하는 다른 메모리 장치상에 저장되는 다른 컴퓨터 프로그램들이 제어기(134)를 작동하는데 사용될 수도 있다.

사용자 및 제어기(134)사이의 인터페이스는 3e에 도시된 CRT 모니터(150a) 및 라이트(light)펜(150b)을 통과하고, 상기 도 3e는 하나 이상의 챔버를 포함하는 멀티-챔버 시스템에서 CVD 시스템(110) 및 시스템 모니터의 단순한 다이어그램이다. 두 모니터(150a)들이 사용되는 양호한 실시예에서, 하나가 작동자용으로 클린 룸의 벽에 장착되며, 다른 하나는 기술자용으로 벽뒤에 장착된다. 두 모니터(150a)들은 동시에 동일한 정보를 디스플레이할뿐만 아니라 하나의 라이트 펜(150b)이 사용될 수 있다. 특정한 기능 또는 스크린을 선택하기 위해, 작동자는 디스플레이 스크린의 지정 영역을 터치하고 펜(150)상의 버튼을 누른다. 터치 영역은 하이라이트 칼라에 따라 변화하며, 새로운 메뉴 또는 스크린은 라이트 펜과 디스플레이 스크린 사이의 전달에 대해 디스플레이한다. 물론, 이용자들은 제어기와 함께 전달을 위해, 키보드, 마우스, 또는 다른 포인팅 또는 전달 장치와 같은 여러 장치들이 라이트 펜(150b) 대신에 또는 라이트 펜(150b)에 첨가하여 사용할 수도 있다.

상기 막을 적층하는 공정은 제어기(134)로 수행되는 컴퓨터 프로그램 제품을 사용하여 실시된다. 컴퓨터 프로그램 코드는 68000 어셈블리 언어, C, C++, 파스칼, 포트란등과 같은 종래의 컴퓨터의 판독가능한 임의의 프로그래밍 언어로 기록된다. 적절한 프로그램 코드는 종래의 텍스트 편집기를 사용하여 하나의 화일 또는 다수의 화일속으로 들어가 컴퓨터의 기억 시스템과 같은 컴퓨터 사용 매체에서 저장되거나 실시된다. 입력된 코드 텍스트가 높은 레벨 언어로 있으면, 코드는 복잡하게 되고, 최종 컴파일러 코드는 윈도우 라이브러리 루틴을 미리 컴파일하는 목적 코드에 연결된다. 연결된 컴파일형 목적 코드를 수행하기 위해, 상기 시스템 이용자는 목적 코드를 불러내어 컴퓨터 시스템을 메모리의 코드에 부하시킨다. CPU는 프로그램에서 확인되는 작업을 수행하기 위해 코드를 판독하고 수행한다.

도 3f는 본발명의 실시예에 따른 컴퓨터 프로그램(170)에 사용되는 시스템 제어 소프트웨어의 계층적인 제어 구조를 나타내는 블록 다이어그램이다. 이용자는 라이트 펜의 인터페이스를 사용하여 CRT 모니터상에 디스플레이된 스크린 또는 메뉴들에 대응하여 프로세스 선택터 서브 루틴(173)속으로 공정 챔버 넘버 및 공정 설정 넘버를 입력한다. 프로세스 셋트들은 특정 프로세스를 수행하는데 필요한 미리 결정된 프로세스 매개변수의 세트이며, 소정의 세트 넘버로 확인된다. 프로세스 선택터 서브루틴(173)은 바람직한 공정 챔버 및, 바람직한 공정을 수행하는 공정 챔버를 작동하는데 필요한 바람직한 공정 매개변수를 확인한다. 특정 공정을 수행하는 공정 매개변수들은 공정 가스 성분 및 유량, 온도, 압력, RF동력 레벨 및 저 주파수 RF과 같은 플라즈마 조건, 냉각 가스 압력, 및 챔버 벽 온도와 같은 공정 조건에 관련이 있으며, 사용자들에게 리셉(recipe)의 형태로 제공된다. 상기 공정 리셉에 의해 특정화 매개변수들은 라이트 펜/CRT 모니터 인터페이스를 이용하여 입력된다.

공정을 조정하는 신호는 시스템 제어기의 아날로그 입력 및 디지털 입력 보드에 의해서 제공되며, 상기 공정을 제어하기 위한 신호들은 CVD 시스템(110)의 아날로그 출력 및 디지털 출력 보드상의 출력이다.

프로세스 공정 시퀀스 서브루틴(175)은 프로세스 선택터 서브루틴(173)으로 부터 프로세스 매개변수의 설정 및 식별화된 공정 챔버를 수용하고, 다양한 공정 챔버의 작업을 제어하기 위해 프로그램 코드를 구비한다. 다수의 이용자들은 공정 설정 넘버 및 공정 챔버 넘버를 엔터(enter)할 수 있으며, 한 사람의 이용자가 바람직한 연속 공정에서 선택된 공정들을 스케줄링하도록 작동된다. 바람직하게도 시퀀서 서브루틴(175)은 채택의 사용을 결정하기 위해 공정 챔버의 작동을 조정하는 단계와, 사용될 챔버에서 무슨 공정이 수행될지를 결정하는 단계와, 수행될 공정의 형태 및 공정 챔버의 이용성을 기초로 하여 바람직한 공정을 수행하는 단계를 수행하기 위해 프로그램 코드를 포함한다. 공정 챔버를 조정하는 종래의 방법인 폴링과 같이 상요될 수 있다. 어느 공정을 수행할지를 스케줄링할 때, 시퀀서 서브루틴(175)은 선택된 공정을 위한 바람직한 공정 조건과 비교되는 공정 챔버의 현 조건을 고려하여 설계되며, 또는 엔터되는 특정의 이용자들의 나이와 관련하여 시스템 프로그래머는 스케줄링 성질을 결정하기 위해 포함된다.

시퀀서 서브루틴(175)은 다음에 수행된 공정 챔버 및 챔버 설정에 대하여 결정하고, 시퀀스 서브루틴(175)은 특정 공정 설정 매개변수를 통과하므로써 설정된 공정을 챔버 매니저 서브루틴(177a-c)에 대해 수행한다. 상기 서브루틴(177a-c)은 시퀀스 서브루틴(175)에 의해서 결정된 공정 셋트에 따라 공정 챔버(115)에서 다양한 공정작업이 제어된다. 예를들어, 상기 챔버 매니저 서브루틴(177a)은 공정 챔버(115)에서 작동하는 CVD 공정 및 스퍼터링을 제어하기 위해 프로그램 코드를 구비한다. 챔버 매니저 서브루틴(177)은 선택된 공정 세트를 수행하기 위해 필요한 챔버 성분의 작동을 제어하는 다양한 챔버 성분 서브루틴의 실행을 제어한다. 챔버 성분 서브루틴의 예는 기판 위치선정 서브루틴(180), 공정 가스 제어 서브루틴(183), 압력 제어 서브루틴(185), 히터 제어 서브루틴(187), 및 플라즈마 제어 서브루틴(190)이다. 당업자들은 공정 챔버(115) 내에서 수행되어질 공정에 따라 다른 챔버 제어 서브루틴이 포함됨을 인지할 것이다. 작동중에, 챔버 매니저 서브루틴(177a)은 특정 공정 세트가 실행됨에 따라 선택적으로 공정 성분 서브루틴을 스케줄링하거나 요청한다. 챔버 매니저 서브루틴(177a)은 공정 챔버(115) 및 공정 세트가 차후에 실행되어질 시퀀서 서브루틴(175)이 작성되는 것과 유사하게 공정 성분 서브루틴을 스케줄링한다. 일반적으로, 챔버 매니저 서브루틴(177a)은 다양한 챔버 성분을 모니터링하는 단계, 실행되어질 공정 세트에 대한 공정 변수에 기초하여 작동되어질 성분을 측정하는 단계, 및 모니터링 또는 측정 단계에 대응하여 챔버 성분 서브루틴의 실행을 초래하는 단계를 포함한다.

지금부터, 특정 챔버 성분 서브루틴의 작동이 도 3f를 참조하여 기술되어질 것이다. 기판 위치선정 서브루틴(180)은 서셉터(112) 상에 기판을 적재하고, 선택적으로 기판과 가스 분포 매니폴드(111) 사이의 공간을 제어하기 위해 챔버(115) 내의 소정의 높이로 올리기를 위해 이용되는 챔버 성분을 제어하기 위한 프로그램 코드를 포함한다. 기판이 공정 챔버(115) 내부로 적재될 때, 서셉터(112)는 기판을 수용하기 위해 하강하며, 그리고 나서 서셉터(112)는 CVD 공정중에 가스 분포 매니폴드로부터 제 1 거리 또는 간극에서 기판을 유지시키기 위해 챔버 내의 소정의 높이로 상승된다. 작동중에, 기판 위치선정 서브루틴(180)은 챔버 매니저 서브루틴(177a)으로부터 전달된 지지 높이와 관련된 공정 세트 변수에 대



응하여 서셉터의 이동을 제어한다.

공정 가스 제어 서브루틴(183)은 공정 가스 조성 및 유량을 제어하기 위한 프로그램 코드를 갖는다. 공정 가스 제어 서브루틴(183)은 안전 차단 밸브의 개폐위치를 제어하고, 또한 소정의 가스 유량을 얻기 위해 총괄 유동 제어기를 상승 및 하강시킨다. 공정 가스 제어 서브루틴(183)은 모든 챔버 성분 서브루틴에서와 같이 챔버 매니저 서브루틴(177a)에 의해 야기되며, 소정의 가스 유량과 관련된 챔버 매니저 서브루틴 공정 변수로부터 수신된다. 일반적으로, 공정 가스 제어 서브루틴(183)은 가스 공급 라인을 개방하고, 반복적으로 (i) 필요한 총괄 유동 제어기를 판독하고, (ii) 상기를 챔버 매니저 서브루틴(177a)으로부터 수신된 소정의 유량과 비교하고, 그리고 (iii) 필요에 따라 가스 공급 라인의 유량을 조절함으로써 작동된다. 더욱이, 공정 가스 제어 서브루틴(183)은 불안전 속도에 대한 가스 유량을 측정하는 단계와, 그리고 불안전 조건이 탐지될 때 안전 차단 밸브를 작동시키는 단계를 포함한다.

임의의 공정에서, 반응 공정가스가 챔버내로 유입되기 전에 챔버내의 압력을 안정시키기 위하여 헬륨 또는 아르곤과 같은 불활성 가스가 챔버(115)내로 유동된다. 상기 공정에 대해, 상기 공정 가스 제어 서브루틴(183)은 챔버내의 압력을 안정시키기 위하여 필요한 시간의 양을 위해 챔버내로 불활성 가스를 유동시키기 위한 단계들을 포함하도록 프로그램되며, 그때 전술된 상기 단계들은 수행된다. 추가적으로, 공정 가스가 액체 전구체로부터 증발될 때, 예를 들면 테트라에틸로쓰오실레인("TEOS"), 공정 가스 제어 서브루틴(183)은 기포기 조립체내의 액체 전구체를 통과하는 헬륨과 같은 전달 가스를 기포화하는 또는 액체 주입 시스템으로 헬륨과 같은 캐리어 가스를 유입하는 단계를 포함하도록 입력된다. 기포기가 이러한 유형의 공정을 위하여 이용될 때, 공정 가스 제어 서브루틴(183)은 목표 공정 가스 유동률을 얻기 위하여 전달 가스의 유동, 기포기의 압력, 및 기포기 온도를 조절한다. 전술한 바와 같이, 목표 공정 가스 유동률은 공정 변수로서 공정 가스 제어 서브루틴(183)으로 전송된다. 더욱이, 공정 가스 제어 서브루틴(183)은 주어진 공정 가스 유동률을 위한 필요한 값을 포함하는 저장된 테이블에 접근함으로써 목표 공정 가스 유동률을 위한 필요한 전달 가스 유동률, 기포기 압력, 및 기포기 온도를 얻기 위한 단계를 포함한다. 필요한 값을 얻을 때, 전달 가스 유동률, 기포기 압력 및 기포기 온도는 감지되며, 필요한 값과 비교되며 이에 따라 조정된다.

압력 제어 서브루틴(185)은 챔버의 배기 시스템의 트로를 밸브의 개구의 크기를 조절함으로써 챔버(115)내의 압력을 제어하기 위하여 프로그램 코드를 포함한다. 트로를 밸브의 개구의 크기가 챔버 압력을 총 공정 가스 유동, 공정 챔버의 크기, 및 배기 시스템을 위한 펌핑 설정 압력에 관한 목표 수준으로 제어하기 위하여 설정된다. 압력 제어 서브루틴(185)이 시작될 때, 목표 수준은 챔버 관리 서브루틴(177a)으로부터 변수로서 수용된다. 압력 제어 서브루틴(185)은 챔버에 연결된 판독 수단 또는 더욱 보편적인 압력 나노미터에 의하여 챔버(115)내의 압력을 측정하며, 측정치를 목표 압력에 비교하며, 목표 압력에 대응하는 저장된 압력 테이블로부터 PID(비례, 적분, 및 미분)값을 얻으며, 압력 테이블로부터 얻은 PID 값에 따라 트로를 밸브를 저장하기 위하여 작동된다. 선택적으로, 압력 제어 서브루틴(185)은 챔버(115)를 목표 압력으로 조절하기 위하여 트로를 밸브를 특정한 개구 크기로 개방 또는 폐쇄하도록 입력될 수 있다.

히터 제어 서브루틴(187)은 기판(120)을 가열하기 위하여 이용되는 가열 유닛에 전류를 제어하기 위한 프로그램 코드를 포함한다. 히터 제어 서브루틴(187)은 또한 챔버 관리 서브루틴(177a)에 의하여 시작되며, 목표, 또는 설정 온도 변수를 수신하며, 설정 온도를 얻기 위하여 가열 유닛에 인가되는 전류가 증가 또는 감소된다. 상기 온도는 저장된 변환 테이블의 대응 온도를 찾아보거나, 4차 다항식을 이용하여 온도를 계산함으로써 측정 전압으로부터 얻을 수 있다. 포함된 루프가 서셉터(susceptor; 112)를 가열하기 위하여 이용될 때, 히터 제어 서브루틴(187)은 상기 루프에 인가된 전류의 램프 업/다운(ramp up/down)을 제어한다. 점차적인 램프 업/다운은 상기 펌프의 수명 및 신뢰도를 향상시킨다. 부가적으로, 빌트-인 2중 안전장치 모드(built-in fail-safe mode)는 공정 안전 컴파일런스를 감지하는 것을 포함할 수 있으며, 공정 챔버(115)가 적절하게 셋업(set up)되지 않은 경우 가열 유닛의 작동이 중단될 수 있다.

플라즈마 제어 서브루틴(190)은 챔버(115)에 공정 전극에 적용되는 낮은 그리고 높은 주파수 RF 동력 레벨을 설정하기 위해 프로그램 코드를 구비한다. 그리고, 저 주파수 RF 주파수로 실시된다. 상술된 챔버의 구성 서브루틴과 유사하게도, 플라즈마 제어 서브루틴(190)은 챔버 매니저 서브루틴(177a)에 의해서 불러오게 된다.

상술된 반응로는 설명된 목적으로 사용되며, 전자 사이클론 공명(ECR) 플라즈마 CVD 장치와 같은 다른 CVD 장치, 유도 감응 RF 고밀도 플라즈마 CVD 장치등이 실시될 수도 있다. 추가적으로, RF 동력 연결부의 위치, RF 동력 주파수, 가열기 설계, 서셉터 설계에서의 차이에 따라 상술된 실시예와 다른 실시예가 수행될 수 있다. 본 발명은 임의의 특정 실시예 및 특정 플라즈마 여기 방법에 한정되는 것이 아니다.

### III. 테스트 데이터

본 발명의 유효성을 나타내기 위해, 본 발명의 장점에 관계없이 다양한 산화 막을 적층하는 것을 실험하였다. 이러한 실험 결과들은 하기의 테이블 1에 기입되어 있다.

테이블 1

플루오르 합체 레벨		
챔버 형식	하드웨어	NF <sub>3</sub> 유동(sccm)
램프 가열식	산화양극화된 페이스플레이트	0
DxZ	천연 알루미늄 페이스플레이트	0
DxZ	산화양극화된 페이스플레이트	0
DxZ	천연 알루미늄 페이스플레이트	5
DxZ	천연 알루미늄 페이스플레이트	15

각 실험치에서, 공정 조건(테이블에 지적된바와 같이, 변화를 제외함)들은 상술된 공정에서 기입된 값들로 유지된다. 천연 알루미늄 페이스 플레이트가 플루오르 함량을 야기하는 DxZ 챔버와 함께 사용될 때, 공정가스에 소량의 플루오르 유동이 첨가되는 것이 실험 결과에 명확히 드러난다. 상기 플루오르 함량은 램프식-가열된 챔버에서 양극화 알루미늄 페이스플레이트로 적층된 실리콘 산화 막의 함량보다 약간 많다.

본 발명의 방법은 상술된 특정 매개변수에 의해서 한정되는 것이 아니다. 상이한 공정 조건 및 상이한 반응 공급원들이 본 발명의 영역을 벗어나지 않으면서 사용될 수 있다. 본 발명에 따라 절연층을 적층하는 방법의 다른 실시예가 본 발명의 기술분야의 통상의 전문가들에 의해서 용이하게 인지될 수 있다. 예를 들어, 상술된 적층조건들이 모범적인 목적으로 사용된다. 다른 온도 및 압력 레벨들이 사용될 수도 있으며, 다른 가스 유량 및 비율들이 실시될 수도 있으며, 다른 RF 레벨이 사용될 수도 있다. 또한, TEOS보다 다른 실리콘 공급원들이 사용될 수도 있으며, O<sub>2</sub>이외의 산소 공급원들이 사용될 수도 있다.

다른 실시예에서, 실리콘 산화물이 PMD층 이외의 층에서 상요되며, 복합층의 막 보다는 단일 막층으로서 사용된다. 또한, 실리콘 산화층은 상술된 방법과 상이한 방법으로 평평화 될 수 있으며, 평평화가 전혀 필요없을 수도 있다. 만약 평탄화가 이루어지지 않는다면, 약 1,500Å의 두께로 얇은 라이닝층을 실리콘 산화막으로 적층하는 것이 바람직하며, 이후 약간 두꺼운 상부 BPSG층을 적층한다. 상부 BPSG층은 초기 평탄화 공정에서 재유동하며, 연속하여 CMP공정으로 되어 상기 막을 추가로 평탄하게 한다.

다른 실시예에서, 플루오르 이외의 공급원들은 안내되며, 실리콘 산화 막내의 산화물 트랩을 감소시킨다. 산화물 트랩된 전하들의 공급원, 예를 들어 dangling Si-H 및 H-OH 본드들을 감소시키기 위해 공정 화학성질과 반응하는 공급원들만을 필요로 한다. 그래서, 브롬 또는 염소와 같은 다른 할로겐 원소의 공급원들이 사용되며, 비교적 큰 N<sub>2</sub>O의 유동유동에 대한 안내가 상기 dangling 본드들을 감소시킨다. 실리콘 산화 막의 적층중에, 적층영역속으로 화학 함유 공급원을 적층 영역속으로 유동시키지 않고 화학적인 공급원을 안내할 수 있다. 예를 들어, 몇몇 실시예에서, 챔버 내 적층되는 시즈닝 층속으로 충분한 량의 플루오르 또는 다른 적절한 요소를 합체시킬 수 있다. 이후, 기관위로 실리콘 산화층의 적층중에 시즈닝 층내로 부터 플루오르는 적층된 산화 막내의 플루오르의 바람직한 량을 합체하기 위해 적층 가스과 반응한다. 이 실시예에서, 플루오르는 시즈닝 막(예를 들어, 실리콘 및 산소 공급원)을 적층하는데 사용되는 다른 가스와 함께, 챔버속으로 플루오르-함유 가스를 유동시키므로써 시즈닝 막속으로 합체된다. 또한, 다른 실리콘, 산소 및 플루오르 공급원들은 상술된 대체 공급원으로서 사용될 수 있다. 예를 들어, 여러 요소들중에 CF<sub>4</sub>, C<sub>2</sub>F<sub>6</sub>, C<sub>3</sub>F<sub>8</sub>, SiF<sub>4</sub>, F<sub>2</sub>등이 막에 첨가되는 추가의 플루오르 공급원으로서 사용될 수 있다. 물론 본 발명의 영역내에서 다른 것이 사용될 수도 있다. 따라서, 본 발명은 첨부된 청구범위에 의해서 한정된다.

**(57) 청구의 범위**

**청구항 1**

기관의 공정 챔버의 적층영역에서 배치된 기관위로 막을 적층하는 방법에 있어서,

- (a) 실리콘 및 산소로 구성된 공정가스를 적층영역속으로 유동시키는 단계와,
- (b) 상기 공정가스로 실리콘 산화 막을 적층하는데 적절한 공정 조건으로 상기 적층영역을 유지하는 단계와,
- (c) 상기 (b)단계중에, 상기 막내의 벌크 산화 트랩을 감소시키기 위해 실리콘 산화 막과 상호작용하도록 공정가스에 화학적인 성분의 공급원을 첨가하는 단계로 구성되는 것을 특징으로 하는 방법.

**청구항 2**

제 1 항에 있어서, 상기 화학성분의 공급원은 공정가스와 함께 적층영역으로 유동하는 플루오르 함유 공급원으로 구성되는 것을 특징으로 하는 방법.

**청구항 3**

제 2 항에 있어서, 상기 플루오르 함유 공급원이 적층영역속으로 유동하는 비율은 1cm<sup>2</sup>에 5x10<sup>19</sup> 내지 1x10<sup>21</sup> 원자들을 갖는 플루오르를 실리콘 산화막속으로 합체되도록 선택되는 것을 특징으로 하는 방법.



**청구항 4**

실리콘 산화 막에서 플루오르의 선택된 레벨을 합체하므로써, 적층영역에 배치된 기관위로 실리콘 산화막을 적층하는 동안에 실리콘 산화막내의 산화 트랩을 감소시키는 방법에 있어서,

- (a) 1cm<sup>2</sup>에 1x10<sup>19</sup> 내지 3x10<sup>21</sup> 원자들을 갖는 플루오르의 선택된 레벨에 따라 선택된 비율로 플루오르 공급원을 적층영역에 분포하는 단계와,
- (b) 산소 공급원, 플루오르 공급원 및 실리콘 공급원을 포함하는 공정가스를 적층영역속으로 유동시키는 단계와,
- (c) 상기 막과 합체된 플루오르의 상기 선택된 레벨을 갖는 실리콘 산화물 막 상기 기관위로 적층하는데 적절한 공정조건으로 적층 영역을 유지하는 단계로 구성되는 것을 특징으로 하는 방법.

**청구항 5**

제 4 항에 있어서, 플루오르의 상기 선택된 레벨은 1cm<sup>2</sup>에 1x10<sup>20</sup> 내지 1x10<sup>21</sup> 원자들을 갖는 것을 특징으로 하는 방법.

**청구항 6**

제 4 항에 있어서, 상기 실리콘 산화 막은 플라즈마 반응에 의해서 적층되며, 상기 실리콘 공급원은 테트라에틸로르소실리케이트로 구성되는 것을 특징으로 하는 방법.

**청구항 7**

제 4 항에 있어서, 상기 실리콘 산화막은 다수의 트랜지스터를 구성하는 집적회로를 제조하는 중에 복합 예비금속 유전층의 한층으로서 적층되며, 상기 실리콘 산화막은 적어도 일부가 하나 이상의 트랜지스터의 누설 전류 및 방전전압을 결정하는 것을 특징으로 하는 방법.

**청구항 8**

제 4 항에 있어서, 상기 공정가스는 플루오르-함유 공급원의 1~30sccm사이로 유동하는 것을 특징으로 하는 방법.

**청구항 9**

제 6 항에 있어서, 상기 실리콘 막은 복합층의 유전막의 제 1층인 것을 특징으로 하는 방법.

**청구항 10**

집적회로를 제조하는 방법에 있어서,

- (a) 트랜지스터들을 기관의 표면에 형성하는 단계와,
- (b) 상기 (a)단계후에, 그리고 상기 기관위로 임의의 금속을 증착하기 전에, 실리콘 공급원, 산소 공급원, 플루오르 공급원을 포함하는 공정가스로 기관위에 복합 유전층의 제 1 층을 적층하는 단계와,
- (c) 상기 (b)단계후, 복합 유전층의 제 2층을 적층하는 단계로 구성되는 것을 특징으로 하는 방법.

**청구항 11**

제 10 항에 있어서, 상기 집적회로는 다수의 트랜지스터로 구성되며, 제 1층의 특성은 하나 이상의 트랜지스터들의 방전전압 및 누설 전류를 적어도 일부 결정하는 것을 특징으로 하는 방법.

**청구항 12**

제 10 항에 있어서, 상기 실리콘 공급원은 테트라에틸로르소실리케이트로 구성되는 것을 특징으로 하는 방법.

**청구항 13**

제 12 항에 있어서, 상기 산소 공급원은 모듈러 산화질소 산화물(NF<sub>3</sub>)의 그룹으로 선택되는 것을 특징으로 하는 방법.

**청구항 14**

제 12 항에 있어서, 상기 플루오르 공급원은 니트로겐 트리플루오르로 구성되는 것을 특징으로 하는 방법.

**청구항 15**

제 14 항에 있어서, 상기 플루오르 공급원은 약 1 ~ 30sccm으로 적층영역속으로 유동하는 것을 특징으로 하는 방법.

**청구항 16**

제 14 항에 있어서, 상기 플루오르 공급원은 약 5 ~ 20sccm으로 적층영역속으로 유동하는 것을 특징으로 하는 방법.

**청구항 17**

제 15 항에 있어서, 상기 복합층의 제 2 층은 보로포스포실리케이트 글라스로 구성되는 것을 특징으로 하는 방법.

**청구항 18**

제 10 항에 있어서, 상기 제 1층의 플루오르 함량은  $1\text{cm}^2$ 에  $1 \times 10^{20}$  내지  $1 \times 10^{21}$  원자들을 갖는 것을 특징으로 하는 방법.

**청구항 19**

집적회로를 제조하는 방법에 있어서,

- (a) 트랜지스터들을 기판의 표면상에 형성하는 단계와,
- (b) 상기 (a)단계후에, 그리고 상기 기판위로 임의의 금속을 적층하기 전에, 상기 기판위에 복합 유전층의 제 1 층을 적층하기 위해 테트라에틸로르소실리케이트, 산소 공급원 및 플루오르 공급원을 포함하는 공정가스로 플라즈마를 형성하는 단계와,
- (c) 상기 (b)단계후, 상기 제 1층 위로 포토리지스트 층을 적층하고, 상기 제 1층이 약 2,000 내지 4,000 Å 두께로 이루어지도록 포토리지스트층 및 제 1층을 에칭백하는 단계와,
- (d) 상기 (c)단계후, 보로포스포실리케이트 글라스로 구성하는 복합 유전층의 제 2층을 제 1층위로 적층하는 단계로 구성되며,

상기 (b)단계에서, 상기 공정가스는  $1\text{cm}^2$ 에  $5 \times 10^{19}$  내지  $1 \times 10^{21}$  원자들을 갖는 플루오르를 상기 제 1층속으로 함체시키기 위해 플루오르 공급원의 선택된 량을 구성하며, 상기 제 1층은 약 5,000 내지 12,000 Å 두께로 적층되는 것을 특징으로 하는 방법.

**청구항 20**

기판의 공정처리 시스템에서,

진공 챔버를 형성하는 하우징과,

상기 기판의 공정처리중에 기판을 지지하며, 하우징내에 위치한 기판 호울더와,

상기 기판위로 층을 적층하기 위해 진공챔버속으로 공정가스를 안내하는 가스 이송시스템과,

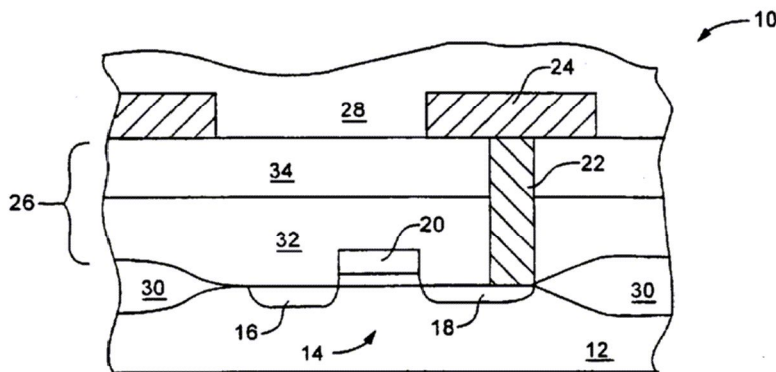
상기 가스 이송시스템을 제어하는 제어기와,

화학적인 기상 증착 반응로 시스템의 작업을 지시하는 컴퓨터 판독가능한 프로그램을 갖는 컴퓨터 판독가능한 매체를 구비하는 상기 제어기와 연결되는 메모리로 구성되며,

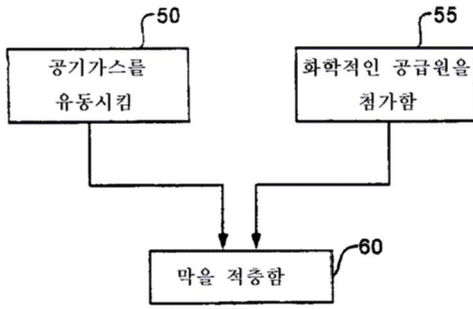
상기 컴퓨터 판독가능한 프로그램은 기판 호울더위에 위치한 기판위로 실리콘 산화 막을 적층하기 위해, 실리콘 공급원, 산소공급원, 플루오르 공급원을 포함하는 공정가스를 진공챔버로 안내하도록 가스 이송 시스템을 제어하는 지시를 구비하며, 상기 지시는  $1\text{cm}^2$ 에  $1 \times 10^{19}$  내지  $3 \times 10^{21}$  원자들을 상기 적층된 막에 형성되도록 선택된 제 1비율로 챔버속으로 플루오르 함유 공급원을 안내하는 것을 특징으로 하는 시스템.

**도면**

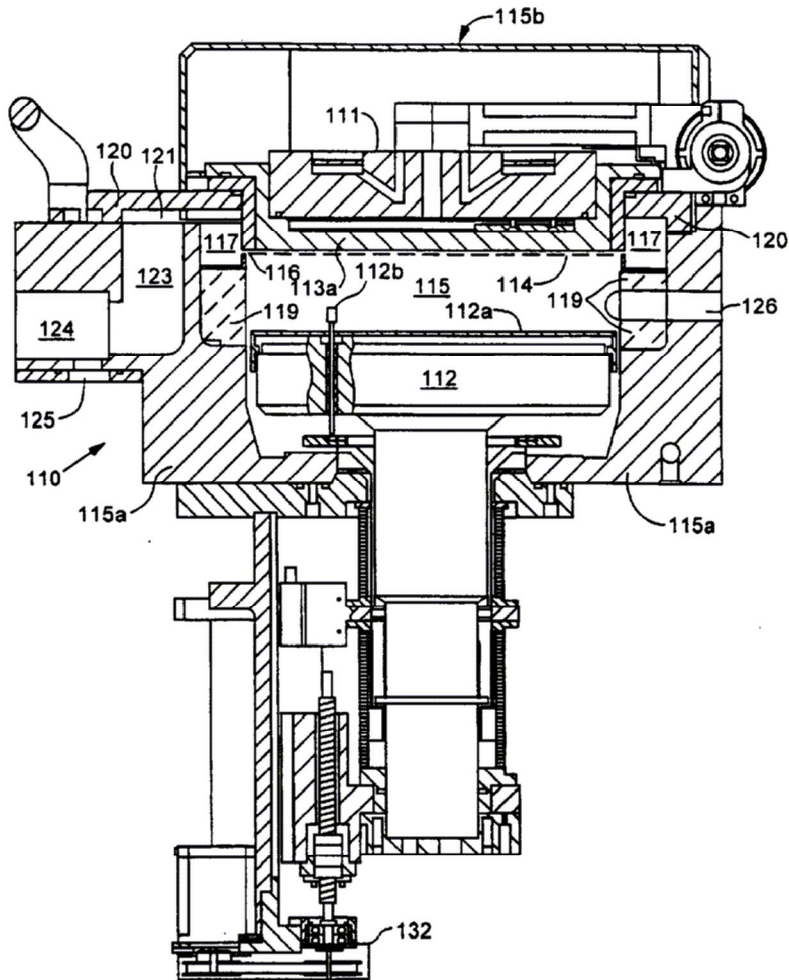
도면1



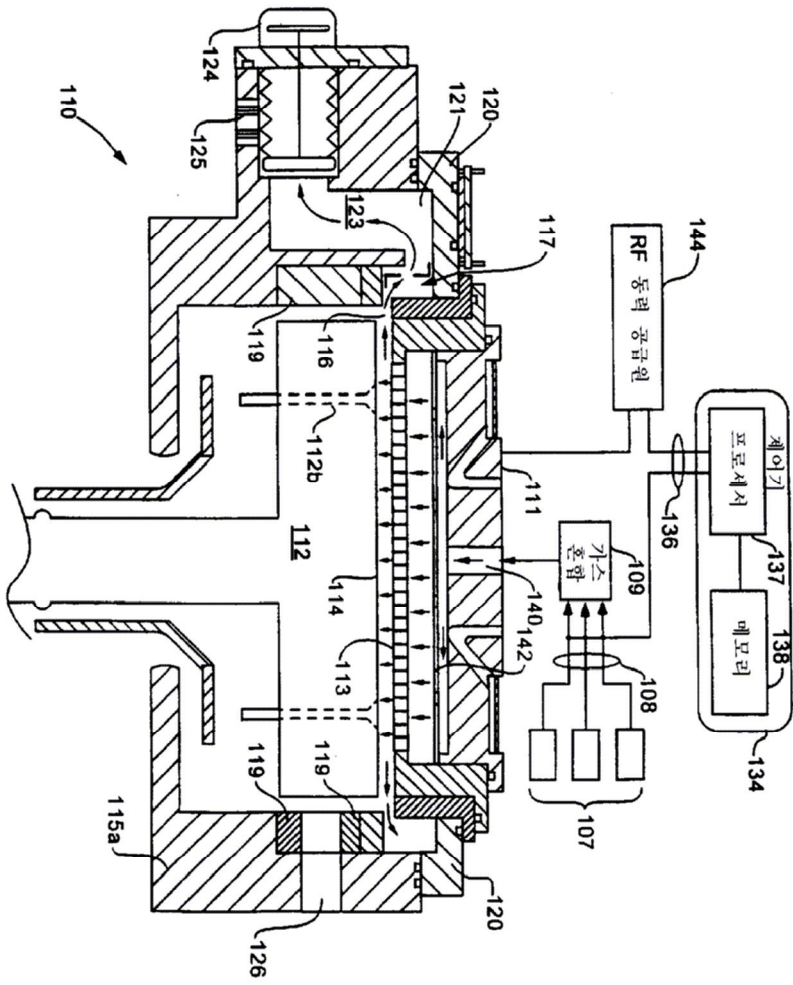
도면2



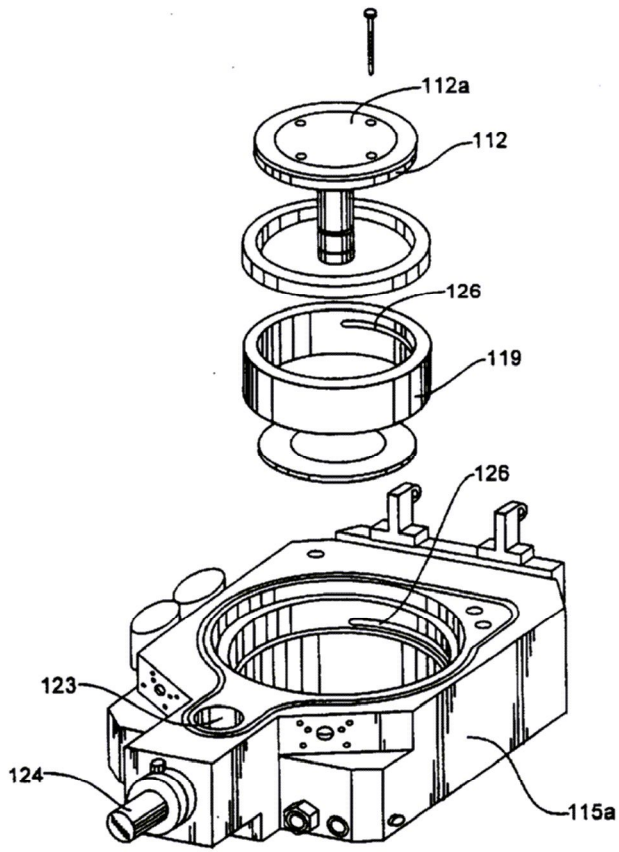
도면3a



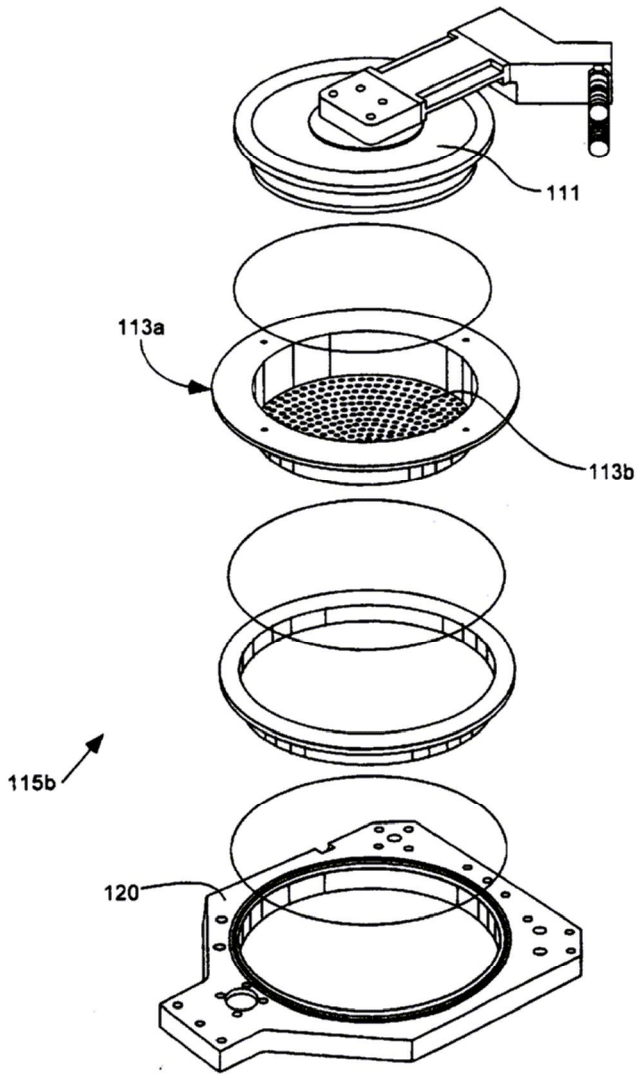
도면3b



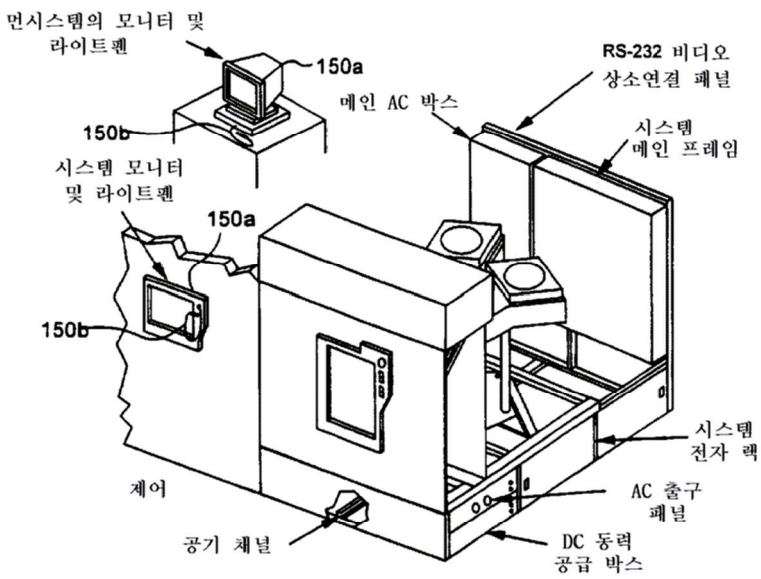
도면3c



도면3d



도면3e





도면3f

