

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5468372号
(P5468372)

(45) 発行日 平成26年4月9日 (2014.4.9)

(24) 登録日 平成26年2月7日 (2014.2.7)

(51) Int.Cl.

F I

G 1 1 B 20/14 (2006.01)

G 1 1 B 20/14 3 5 1 A

H O 3 L 7/093 (2006.01)

H O 3 L 7/08 E

H O 3 L 7/085 (2006.01)

H O 3 L 7/08 A

請求項の数 13 (全 27 頁)

(21) 出願番号	特願2009-280103 (P2009-280103)	(73) 特許権者	000005821
(22) 出願日	平成21年12月10日 (2009.12.10)		パナソニック株式会社
(65) 公開番号	特開2010-170651 (P2010-170651A)		大阪府門真市大字門真1006番地
(43) 公開日	平成22年8月5日 (2010.8.5)	(74) 代理人	100067828
審査請求日	平成24年10月17日 (2012.10.17)		弁理士 小谷 悦司
(31) 優先権主張番号	特願2008-329336 (P2008-329336)	(74) 代理人	100115381
(32) 優先日	平成20年12月25日 (2008.12.25)		弁理士 小谷 昌崇
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100140660
			弁理士 森本 理恵
		(72) 発明者	木村 直浩
			大阪府門真市大字門真1006番地 パナソニック株式会社内
		審査官	堀 洋介
			最終頁に続く

(54) 【発明の名称】 位相誤差検出装置、位相誤差検出方法、集積回路及び光ディスク装置

(57) 【特許請求の範囲】

【請求項 1】

アナログ入力信号をサンプリングクロックに基づいてA/D変換してデジタル再生信号を生成するA/D変換部の出力より位相誤差を検出する位相誤差検出装置であって、
前記A/D変換部の出力より前記位相誤差を生成する位相誤差生成部と、
前記位相誤差を補正する位相誤差補正部と、を含み、
前記位相誤差補正部は、過去の位相誤差により位相誤差検出範囲を決定し、前記位相誤差生成部が生成した位相誤差が位相誤差検出範囲外であった場合に当該位相誤差を補正し、

前記位相誤差生成部は、所定の等化特性を有するように前記デジタル再生信号を等化して等化信号を生成する等化部と、前記等化信号を2値化して2値化信号を生成する2値化部と、前記位相誤差を演算する演算部とを含み、

前記演算部は、前記2値化信号より前記等化特性に基づいて理想再生信号を生成し、前記等化信号と当該理想再生信号との第1メトリックを算出すると共に、前記2値化信号の立ち上り又は立ち下りエッジを1時刻分シフトさせてなる比較信号より前記等化特性に基づいて理想比較信号を生成し、前記等化信号と当該理想比較信号との第2メトリックを算出し、前記第1メトリックと前記第2メトリックとの差である差メトリックを演算する差メトリック演算部と、前記理想再生信号と前記理想比較信号とのユークリッド距離の2乗を算出する距離演算部と、前記差メトリックと前記ユークリッド距離の2乗との差により位相誤差を算出する位相誤差演算部とを含むことを特徴とする、位相誤差検出装置。

10

20

【請求項 2】

前記位相誤差補正部は、前記位相誤差生成部が生成した位相誤差の符号を反転させることにより当該位相誤差を補正することを特徴とする、請求項 1 に記載の位相誤差検出装置。

【請求項 3】

前記位相誤差補正部は、前記位相誤差生成部が生成した位相誤差の符号とは極性が反対であり且つ所定の大きさを有する値に補正することを特徴とする、請求項 1 に記載の位相誤差検出装置。

【請求項 4】

前記位相誤差補正部は、前記位相誤差生成部が生成した位相誤差に、当該位相誤差とは極性が反対であり大きさが 360 度の値を加算した値に補正することを特徴とする、請求項 1 に記載の位相誤差検出装置。

【請求項 5】

前記位相誤差補正部は、所定数の過去の位相誤差の平均値により、位相誤差検出範囲を決定することを特徴とする、請求項 1 ないし 4 のいずれか 1 項に記載の位相誤差検出装置。

【請求項 6】

前記位相誤差補正部は、3 点以上の過去の位相誤差から求めた近似直線に従い、位相誤差検出範囲の中心を決定することを特徴とする、請求項 1 ないし 4 のいずれか 1 項に記載の位相誤差検出装置。

【請求項 7】

前記位相誤差補正部が決定する位相誤差検出範囲には、少なくとも上限もしくは下限が設定されていることを特徴とする、請求項 1 ないし 6 の何れか 1 項に記載の位相誤差検出装置。

【請求項 8】

前記位相誤差補正部は、前記差メトリックが前記理想再生信号と前記理想比較信号とのユークリッド距離の 2 乗以下である場合に位相誤差の補正を行う一方、前記差メトリックが前記理想再生信号と前記理想比較信号とのユークリッド距離の 2 乗よりも大きい場合に位相誤差を無効とすることを特徴とする、請求項 1 ないし 7 の何れか 1 項に記載の位相誤差検出装置。

【請求項 9】

前記位相誤差補正部は、前記 2 値化信号を補正して位相誤差を再生成することにより前記位相誤差生成部が生成した位相誤差を補正することを特徴とする、請求項 1 ないし 8 の何れか 1 項に記載の位相誤差検出装置。

【請求項 10】

前記位相誤差補正部は、前記差メトリックの符号を反転させて位相誤差を再生成することにより前記位相誤差生成部が生成した位相誤差を補正することを特徴とする、請求項 1 ないし 8 の何れか 1 項に記載の位相誤差検出装置。

【請求項 11】

アナログ入力信号をサンプリングクロックに基づいて A/D 変換してデジタル再生信号を生成する A/D 変換部の出力より位相誤差を検出する位相誤差検出方法であって、

前記 A/D 変換部の出力より前記位相誤差を生成する位相誤差生成ステップと、

前記位相誤差を補正する位相誤差補正ステップと、を含み、

前記位相誤差補正ステップは、過去の位相誤差により位相誤差検出範囲を決定し、前記位相誤差生成ステップによって生成された位相誤差が位相誤差検出範囲外であった場合に当該位相誤差を補正し、

前記位相誤差生成ステップは、所定の等化特性を有するように前記デジタル再生信号を等化して等化信号を生成する等化ステップと、前記等化信号を 2 値化して 2 値化信号を生成する 2 値化ステップと、前記位相誤差を演算する演算ステップとを含み、

前記演算ステップは、前記 2 値化信号より前記等化特性に基づいて理想再生信号を生成

10

20

30

40

50

し、前記等化信号と当該理想再生信号との第1メトリックを算出すると共に、前記2値化信号の立ち上り又は立ち下りエッジを1時刻分シフトさせてなる比較信号より前記等化特性に基づいて理想比較信号を生成し、前記等化信号と当該理想比較信号との第2メトリックを算出し、前記第1メトリックと前記第2メトリックとの差である差メトリックを演算する差メトリック演算ステップと、前記理想再生信号と前記理想比較信号とのユークリッド距離の2乗を算出する距離演算ステップと、前記差メトリックと前記ユークリッド距離の2乗との差により位相誤差を算出する位相誤差演算ステップとを含むことを特徴とする、位相誤差検出方法。

【請求項12】

アナログ入力信号をサンプリングクロックに基づいてA/D変換してデジタル再生信号を生成するA/D変換部と、

前記A/D変換部の出力より位相誤差を生成する位相誤差生成部と、

位相誤差を補正する位相誤差補正部と、を備えた集積回路であって、

前記位相誤差補正部は、過去の位相誤差により位相誤差検出範囲を決定し、前記位相誤差生成部が生成した位相誤差が位相誤差検出範囲外であった場合に当該位相誤差を補正し、

前記位相誤差生成部は、所定の等化特性を有するように前記デジタル再生信号を等化して等化信号を生成する等化部と、前記等化信号を2値化して2値化信号を生成する2値化部と、前記位相誤差を演算する演算部とを含み、

前記演算部は、前記2値化信号より前記等化特性に基づいて理想再生信号を生成し、前記等化信号と当該理想再生信号との第1メトリックを算出すると共に、前記2値化信号の立ち上り又は立ち下りエッジを1時刻分シフトさせてなる比較信号より前記等化特性に基づいて理想比較信号を生成し、前記等化信号と当該理想比較信号との第2メトリックを算出し、前記第1メトリックと前記第2メトリックとの差である差メトリックを演算する差メトリック演算部と、前記理想再生信号と前記理想比較信号とのユークリッド距離の2乗を算出する距離演算部と、前記差メトリックと前記ユークリッド距離の2乗との差により位相誤差を算出する位相誤差演算部とを含むことを特徴とする、集積回路。

【請求項13】

光ディスクに記録されている情報を読み出してアナログ再生信号を生成する光ヘッド部と、

前記アナログ再生信号に位相同期したサンプリングクロックを生成するPLL部と、を含み、

前記PLL部は、請求項1ないし10のいずれか1項に記載の位相誤差検出装置を含んでいることを特徴とする、光ディスク装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、再生信号に位相同期したクロックを生成するPLL(Phase Locked Loop)に適用され、位相誤差を検出する位相誤差検出装置、位相誤差検出方法、集積回路及び光ディスク装置に関するものである。

【背景技術】

【0002】

CD(Compact Disc)からDVD(Digital Versatile Disc)、BD(Blu-ray Disc)へと光ディスクの高密度化が進むにつれ、信号処理方法としてPRML(Partial Response Maximum Likelihood)方式等を用いることが一般的になりつつある。2.5GB/層のBDではPR(1, 2, 2, 1)MLが用いられ、3.3GB/層の密度ではPR(1, 2, 2, 2, 1)MLが必要であることが、例えば、非特許文献1に記載されている。

【0003】

PR(1, 2, 2, 2, 1)では、2Tマーク/スペースが連続した部分では、図25のように信号レベルが0を取り続けることとなり、2T信号部では従来のゼロクロス点を検

10

20

30

40

50

出する位相誤差検出方法を用いたとしても、信頼性のある位相誤差を抽出することはできない。このような2T部の位相誤差を無視する一例が、特許文献1に記載されている。より正確に2T部を除外するためには、精度のよい2値化を行う必要がある。精度のよい2値化方法の例としては、畳み込み符号の持つ繰り返し構造を利用して最尤復号を実行するビタビ復号法等の畳み込み符号の最尤復号法がある。

【0004】

また、高密度化の一方で、記録・再生の高速化に対する要求も大きい。例えば、ディスク1枚の記録・再生時間を一定にするには、高密度化と共に高速化も必要である。

【先行技術文献】

【特許文献】

10

【0005】

【特許文献1】特開2006-344294号公報

【非特許文献】

【0006】

【非特許文献1】図解 ブルーレイディスク読本 オーム社

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、上記のビタビ復号法等を用いた場合、多くの演算が必要であり、これらの演算を高速に実現するためにはパイプライン処理等を行う必要が発生する。ところが、パイプライン処理を多く用いると、位相誤差がフィードバックされる遅延時間が増加してしまう。そして、このような遅延が増加すると、PLLが不安定となる恐れが生じる。

20

【0008】

そして、従来の位相誤差検出方法において、位相誤差の検出範囲が ± 180 度の範囲の場合、周波数誤差が生じているときには検出結果として位相反転が繰り返され、位相同期に時間がかかり、PLLの安定性をさらに害するという課題を有している。

【0009】

本発明は前記従来の課題を解決するもので、周波数誤差が生じているときでも ± 180 度を越える位相誤差の検出を可能とし、PLLの安定性を向上させることができる位相誤差検出装置、位相誤差検出方法、集積回路及び光ディスク装置を提供することを目的とする。

30

【課題を解決するための手段】

【0010】

本発明の一局面に係る位相誤差検出装置は、アナログ入力信号をサンプリングクロックに基づいてAD変換してデジタル再生信号を生成するAD変換部の出力より位相誤差を検出する位相誤差検出装置であって、上記の目的を達成するために、前記AD変換部の出力より前記位相誤差を生成する位相誤差生成部と、前記位相誤差を補正する位相誤差補正部とを含み、前記位相誤差補正部は、過去の位相誤差により位相誤差検出範囲を決定し、前記位相誤差生成部が生成した位相誤差が位相誤差検出範囲外であった場合に当該位相誤差を補正することを特徴としている。

40

【0011】

上記の構成によれば、位相誤差補正部が過去の位相誤差により位相誤差検出範囲を決定する。そして、位相誤差生成部が生成した位相誤差が位相誤差検出範囲外であった場合に当該位相誤差が位相誤差補正部により補正される。これにより、サンプリングクロックとデジタル再生信号との間に周波数誤差が生じているときでも、 ± 180 度を越える位相誤差の検出を可能とすることができ、位相誤差検出装置をPLLに適用すれば、PLLの安定性を向上させることができる。すなわち、通常、周波数誤差が生じているとき、小さな位相誤差が検出され、徐々に位相誤差の大きさが大きくなり、位相誤差が 180 度を越えると位相誤差生成部が生成する位相誤差に位相反転が生じる。

【0012】

50

つまり、位相誤差が180度を越える前後で位相誤差の値は大きく変化する。位相誤差補正部は、過去の位相誤差により位相誤差検出範囲を決定するので、位相誤差が180度を越える前までの過去の位相誤差により決定した位相誤差検出範囲に対して、180度を越えた後の位相誤差が、位相誤差検出範囲外となるように位相誤差検出範囲を決定するのは容易であり、位相誤差が180度を越えた場合に当該位相誤差を位相反転のない値に補正することができる。したがって、従来に比べてより長期間にわたって位相反転の生じない位相誤差を検出でき、より大きな周波数誤差に対しても安定した位相同期を可能とし、PLLの安定性を従来よりも大幅に向上させることができる。

【0013】

前記前記位相誤差補正部は、前記位相誤差生成部が生成した位相誤差の符号を反転させることにより当該位相誤差を補正することが好ましい。

10

【0014】

この場合、位相誤差生成部が生成した位相誤差の符号を反転させる補正により、位相誤差が180度を越えた場合に当該位相誤差を位相反転のない値に補正することができる。したがって、従来に比べてより長期間にわたって位相反転の生じない位相誤差を検出でき、PLLの安定性を従来よりも大幅に向上させることができる。

【0015】

前記位相誤差補正部は、前記位相誤差生成部が生成した位相誤差の符号とは極性が反対であり且つ所定の大きさを有する値に位相誤差を補正することが好ましい。

【0016】

20

この場合、前記位相誤差生成部が生成した位相誤差の符号とは極性が反対であり且つ所定の大きさを有する値に位相誤差を補正することにより、当該補正処理が簡単になると共に、位相誤差が180度を越えた場合に当該位相誤差を位相反転のない値に補正することができる。したがって、従来に比べてより長期間にわたって位相反転の生じない位相誤差を検出でき、PLLの安定性を従来よりも大幅に向上させることができる。

【0017】

前記位相誤差補正部は、前記位相誤差生成部が生成した位相誤差に当該位相誤差とは極性が反対であり大きさが360度の値を加算した値に位相誤差を補正することが好ましい。

【0018】

30

この場合、前記位相誤差生成部が生成した位相誤差とは極性が反対であり大きさが360度の値を加算した値に位相誤差を補正することにより、位相誤差が180度を越えた場合に当該位相誤差を位相反転のない正確な値に補正することができる。したがって、従来に比べてより長期間にわたって位相反転の生じない位相誤差を検出でき、PLLの安定性を従来よりも大幅に向上させることができる。

【0019】

前記位相誤差補正部は、所定数の過去の位相誤差の平均値により、位相誤差検出範囲を決定することが好ましい。

【0020】

この場合、複数の過去の位相誤差を平均して位相誤差検出範囲を決定することにより、直前の位相誤差のみを対象として位相誤差検出範囲を決定する場合に比べ、より正確な範囲設定をすることができる。

40

【0021】

前記位相誤差補正部は、3点以上の過去の位相誤差から求めた近似直線に従い、位相誤差検出範囲の中心を決定することが好ましい。

【0022】

この場合、3点以上の過去の位相誤差から求めた近似直線を用いて位相誤差検出範囲を決定することにより、より正確な位相誤差検出範囲を決定することができる。

【0023】

前記位相誤差補正部が決定する位相誤差検出範囲には、少なくとも上限もしくは下限が

50

設定されていることが好ましい。

【0024】

この場合、ノイズ等の影響で位相誤差が連続して誤検出された場合であっても、位相誤差検出範囲に少なくとも上限もしくは下限を設定することにより、その後の位相誤差が誤って補正され続けるといった状況を回避できる。

【0025】

また、前記位相誤差生成部は、所定の等化特性を有するように前記デジタル再生信号を等化して等化信号を生成する等化部と、前記等化信号を2値化して2値化信号を生成する2値化部と、前記位相誤差を演算する演算部とを含み、前記演算部は、前記2値化信号より前記等化特性に基づいて理想再生信号を生成し、前記等化信号と当該理想再生信号との第1メトリックを算出すると共に、前記2値化信号の立ち上り又は立ち下りエッジを1時刻分シフトさせてなる比較信号より前記等化特性に基づいて理想比較信号を生成し、前記等化信号と当該理想比較信号との第2メトリックを算出し、前記第1メトリックと前記第2メトリックとの差である差メトリックを演算する差メトリック演算部と、前記理想再生信号と前記理想比較信号とのユークリッド距離の2乗を算出する距離演算部と、前記差メトリックと前記ユークリッド距離の2乗との差により位相誤差を算出する位相誤差演算部とを含むことが好ましい。

10

【0026】

上記の構成によれば、2値化信号のエッジを1時刻分シフトさせた比較信号から、等化部における等化特性に基づいて理想比較信号を生成する。また、前記等化部における等化特性に基づいて2値化信号から理想再生信号を生成する。そして、等化信号と理想再生信号との第1メトリック、等化信号と理想比較信号との第2メトリック、これらの差である差メトリック、理想再生信号と理想比較信号とのユークリッド距離の2乗、及び差メトリックと前記ユークリッド距離の2乗との差を演算することにより位相誤差を算出する。このように、2値化信号のエッジを1時刻分シフトさせた比較信号を利用した位相誤差の算出により、迅速且つ正確に位相誤差を生成することができる。

20

【0027】

前記位相誤差補正部は、前記差メトリックが前記理想再生信号と前記理想比較信号とのユークリッド距離の2乗以下である場合に位相誤差の補正を行う一方、前記差メトリックが前記理想再生信号と前記理想比較信号とのユークリッド距離の2乗よりも大きい場合に位相誤差を無効とすることが好ましい。

30

【0028】

この場合、位相誤差生成部により生成された位相誤差が過去の位相誤差に従い決定した位相誤差検出範囲外であったとき、前記差メトリックが前記ユークリッド距離の2乗以下である場合には位相誤差の補正が行われるが、差メトリックが前記ユークリッド距離の2乗値よりも大きい場合には位相誤差が無効とされる。これにより、ノイズ等の影響で位相誤差が誤検出された場合にはそれが無効となり、PLLの安定性のさらなる向上を図ることができる。

【0029】

前記位相誤差補正部は、前記2値化信号を補正して位相誤差を再生成することにより前記位相誤差生成部が生成した位相誤差を補正することが好ましい。

40

【0030】

この場合、2値化信号を補正して位相誤差を再生成することにより、前記演算部の演算処理を用いて正確な補正を行うことができる。

【0031】

前記位相誤差補正部は、前記差メトリックの符号を反転させて位相誤差を再生成することにより前記位相誤差生成部が生成した位相誤差を補正することが好ましい。

【0032】

この場合、前記差メトリックの符号を反転させて位相誤差を再生成することにより、前記演算部の演算処理を用いて正確な補正を行うことができる。

50

【0033】

本発明の他の局面に係る位相誤差検出方法は、アナログ入力信号をサンプリングクロックに基づいてA/D変換してデジタル再生信号を生成するA/D変換部の出力より位相誤差を検出する相誤差検出方法であって、上記の目的を達成するために、前記A/D変換部の出力より前記位相誤差を生成する位相誤差生成ステップと、前記位相誤差を補正する位相誤差補正ステップとを含み、前記位相誤差補正ステップは、過去の位相誤差により位相誤差検出範囲を決定し、前記位相誤差生成ステップによって生成された位相誤差が位相誤差検出範囲外であった場合に当該位相誤差を補正することを特徴としている。

【0034】

上記の方法によれば、サンプリングクロックとデジタル再生信号との間に周波数誤差が生じているときでも、 ± 180 度を越える位相誤差の検出を可能とすることができ、当該位相誤差検出方法をPLLに適用すれば、PLLの安定性を向上させることができる。

10

【0035】

本発明のさらに他の局面に係る集積回路は、アナログ入力信号をサンプリングクロックに基づいてA/D変換してデジタル再生信号を生成するA/D変換部と、前記A/D変換部の出力より位相誤差を生成する位相誤差生成部と、位相誤差を補正する位相誤差補正部とを備えた集積回路であって、上記の目的を達成するために、前記位相誤差補正部が、過去の位相誤差により位相誤差検出範囲を決定し、前記位相誤差生成部が生成した位相誤差が位相誤差検出範囲外であった場合に当該位相誤差を補正することを特徴としている。

20

【0036】

上記の構成によれば、サンプリングクロックとデジタル再生信号との間に周波数誤差が生じているときでも、 ± 180 度を越える位相誤差の検出を可能とすることができ、当該集積回路をPLLに適用すれば、PLLの安定性を向上させることができる。

【0037】

本発明のさらに他の局面に係る光ディスク装置は、光ディスクに記録されている情報を読み出してアナログ再生信号を生成する光ヘッド部と、前記アナログ再生信号に位相同期したサンプリングクロックを生成するPLL部とを含み、前記PLL部が、本発明の上記何れかの構成の位相誤差検出装置を含んでいることを特徴としている。

【0038】

上記の構成によれば、サンプリングクロックとデジタル再生信号との間に周波数誤差が生じているときでも、 ± 180 度を越える位相誤差の検出を可能とすることができ、PLL部の安定性を向上させることができる光ディスク装置を実現できる。

30

【発明の効果】

【0039】

本発明の構成によれば、サンプリングクロックとデジタル再生信号との間に周波数誤差が生じているときでも、 ± 180 度を越える位相誤差の検出を可能とすることができる。これにより、従来に比べてより長期間にわたって位相反転の生じない位相誤差を検出でき、より大きな周波数誤差に対しても安定した位相同期が可能であり、PLLの安定性を従来よりも大幅に向上させることができる。

【図面の簡単な説明】

40

【0040】

【図1】本発明の実施の形態1に係るPLL部の概略構成を示すブロック図である。

【図2】本発明の実施の形態1に係る位相誤差検出部で生成される位相誤差を説明するための説明図である。

【図3】本発明の実施の形態1に係る位相誤差補正部の構成を示すブロック図である。

【図4】本発明の実施の形態1に係る位相誤差補正部による位相誤差補正の一例を示す説明図である。

【図5】本発明の実施の形態1に係る位相誤差補正部による位相誤差補正の他の例を示す説明図である。

【図6】本発明の実施の形態1に係る位相誤差補正部による位相誤差補正のさらに他の例

50

を示す説明図である。

【図 7】位相誤差が誤って補正された状態を示す比較説明図である。

【図 8】本発明の実施の形態 1 に係る位相誤差補正部による位相誤差補正のさらに他の例を示す説明図である。

【図 9】本発明の実施の形態 1 に係る位相誤差補正部による位相誤差補正のさらに他の例を示す説明図である。

【図 10】本発明の実施の形態 1 に係る位相誤差検出範囲の推定方法の一例を示す説明図である。

【図 11】周波数誤差がない状態での位相誤差検出を示す説明図である。

【図 12】本発明の一実施の形態に係る光ディスクシステムの一構成例を示すブロック図である。

【図 13】本発明の実施の形態 2 に係る PLL 部の概略構成を示すブロック図である。

【図 14】本発明の実施の形態 2 に係る位相誤差の生成手順の一例を説明する説明図である。

【図 15】本発明の実施の形態 2 に係る理想再生信号と理想比較信号との距離の計算方法の一例を示す説明図である。

【図 16】本発明の実施の形態 3 に係る位相誤差の生成手順の一例を説明する説明図である。

【図 17】本発明の実施の形態 3 に係る理想再生信号と理想比較信号との距離の計算方法の一例を示す説明図である。

【図 18】本発明の実施の形態 3 に係る PLL 部の概略構成の一例を示すブロック図である。

【図 19】2 値化を誤った場合の位相誤差検出を示す説明図である。

【図 20】本発明の実施の形態 3 に係る位相誤差補正部による位相誤差補正の一例を示す説明図である。

【図 21】本発明の実施の形態 3 に係る位相誤差生成部及び位相誤差補正部の一構成例を示す説明図である。

【図 22】本発明の実施の形態 4 に係る PLL 部の概略構成の他の例を示すブロック図である。

【図 23】本発明の実施の形態 4 に係る位相誤差補正部の一構成例を示すブロック図である。

【図 24】本発明の実施の形態 4 に係る位相誤差補正部による位相誤差補正の一例を示す説明図である。

【図 25】従来の位相誤差検出方法を示す説明図である。

【発明を実施するための形態】

【0041】

以下、本発明の実施の形態に係る位相誤差検出装置、位相誤差検出方法、集積回路及びディスク装置について、添付図面を参照しながら説明する。なお、以下の実施の形態は、本発明を具体化した一例であって、本発明の技術的範囲を限定するものではない。

【0042】

(実施の形態 1)

本発明の一実施の形態に係る位相誤差検出装置、位相誤差検出方法、集積回路及び光ディスク装置について、図 1 ないし図 12 を参照し、以下に説明する。

【0043】

図 1 は、本実施の形態に係る位相誤差検出装置が適用される PLL 部 100 の概略構成を示すブロック図である。同図に示すように、PLL 部 100 は、AD 変換部 1、位相誤差検出部 2 (位相誤差生成部)、位相誤差補正部 3、及びクロック生成部 4 を含んでいる。ここで、位相誤差検出部 2 及び位相誤差補正部 3 が、本実施の形態に係る位相誤差検出装置を構成する。

【0044】

A/D変換部1は、入力される再生信号をクロック生成部4からのクロック（サンプリングクロック）に従いA/D変換し、デジタル再生信号を生成する。位相誤差検出部2は、A/D変換部1で生成されたデジタル再生信号に基づいて位相誤差を生成する。位相誤差補正部3は、位相誤差検出部2で生成された位相誤差が、過去の位相誤差に従い決定した所定範囲内の値かどうかを判別する。また、位相誤差補正部3は、位相誤差が前記所定範囲外であると判断した場合には当該位相誤差に補正を実施し、補正位相誤差を生成する。一方、位相誤差補正部3は、位相誤差が前記所定範囲内であると判断した場合には、当該位相誤差に信号処理を施すことなく当該位相誤差をそのまま補正位相誤差として出力する。クロック生成部4は、位相誤差補正部3にて生成された補正位相誤差に従いクロックを生成する。このクロック生成部4としては、例えば、VCO（電圧制御発振器：Voltage Controlled Oscillator）を用いることができる。

10

【0045】

次に、図2を参照し、位相誤差検出部2で生成される位相誤差について説明する。図2は、5T単一信号に対しクロック生成部4が生成するクロックの周波数が少し高い（クロックの位相が進んでいる）場合に検出される位相誤差を矢印で示している。図2中、矢印の長さは位相誤差の大きさを示し、向きが位相の進みか遅れを示している。上向き矢印が位相進み、下向き矢印が位相遅れを示す。

【0046】

図2に示すように、まず、小さな位相進みが検出され、徐々に位相進みの大きさが大きくなっていく。そして、位相誤差が180度を越えると大きな位相遅れが検出され、徐々に位相遅れの大きさが小さくなっていく。この位相誤差をそのままクロック生成部4へフィードバックすると、位相反転が繰り返されるために、進み、遅れの位相誤差が打ち消しあい、位相同期に時間がかかる。

20

【0047】

そこで、本実施の形態に係るPLL部100は、以下に説明する特徴的構成を有する位相誤差補正部3を備えている。図3に示すように、位相誤差補正部3は、検出範囲制御部30、補正判定部31、補正值生成部32、及び選択部33を備えている。

【0048】

検出範囲制御部30は、過去の位相誤差により位相誤差検出範囲を決定する。例えば、検出範囲制御部30は、選択部33が出力する過去3回の補正位相誤差の平均値を計算し、位相誤差検出範囲を、当該平均値を中心とする±180度の範囲とする。なお、位相誤差検出範囲を決定するために用いる過去の位相誤差（又は補正位相誤差）は、過去3回に限定されるものではなく、2回又は4回以上とすることも可能である。

30

【0049】

補正判定部31は、位相誤差検出部2より入力される位相誤差と、検出範囲制御部30が決定した検出範囲とを比較し、位相誤差が検出範囲外であれば補正信号を選択部33へ出力する。補正值生成部32は、位相誤差検出部2で生成された位相誤差の大きさはそのまま方向を反対とした補正值を生成し、選択部33へ出力する。選択部33は、補正判定部31から補正信号が入力された場合には、補正值生成部32からの補正值をクロック生成部4に出力する。一方、選択部33は、補正判定部31から補正信号が入力されなかった場合は、位相誤差検出部2からの位相誤差をそのまま補正位相誤差としてクロック生成部4に出力する。

40

【0050】

上記の本実施の形態に係る位相誤差補正部3を備えたPLL部100によって生成された補正位相誤差を図4に示す。同図に示すように、本実施の形態に係るPLL部100によれば、図2の場合に比べてより広い区間について進み位相誤差を出力できる。このため、より大きな周波数誤差に対して位相同期が可能であり、安定したPLL部100を実現することができる。

【0051】

補正值生成部32で生成する補正值は、位相誤差と方向が反対で所定の大きさとするこ

50

とが好ましい。一例として所定の大きさを180度とした場合、図2に示す位相誤差に対する補正位相誤差は図5に示すようになる。この場合、補正值生成部32は、例えば、位相誤差が150度の位相遅れ(−150度)の場合も120度(−120度)の位相遅れの場合も、180度の位相進み(+180度)とする補正值を生成する。

【0052】

また、補正值生成部32で生成する補正值は、位相誤差に、位相誤差と符号が反対で大きさが360度の値を加えたものとするのが好ましい。この場合、図2に示す位相誤差に対する補正位相誤差は図6に示すようになる。例えば、補正值生成部32は、位相誤差が150度の位相遅れ(−150度)の場合は、+360度の値を加算して210度の位相進み(+210度)とする補正值を生成し、120度の位相遅れ(−120度)の場合

10

【0053】

ところで、補正位相誤差の大きさが位相誤差の大きさよりも大きくなることもある補正方法を用いる場合は、検出範囲の張り付き(位相誤差検出範囲が位相進み範囲のみ又は位相遅れ範囲のみに固定化されてしまうこと)に注意するとよい。例えば、過去2回の位相誤差の平均値を中心とする検出範囲制御を行い、所定の大きさを180度とする補正方法の場合、図7のように周波数誤差はなく定常的に位相進みが生じている状態において、ノイズ等の影響で遅れ方向の位相誤差が連続して誤検出された場合、その後の位相誤差が誤って補正され続ける状況が発生しうる。これは検出範囲が片側(位相誤差検出範囲が位相進み範囲のみ又は位相遅れ範囲のみ)に張り付くことにより発生する。

20

【0054】

そこで、上記の位相誤差検出範囲の張り付きを防止するために、検出範囲制御部30が制御する検出範囲の中心値に少なくとも上限又は下限を設けることが好ましい。例えば、図8に示すように、検出範囲の中心値に±90度の上下限を設けると、図7のような張り付きは発生せずに誤った補正を防止することができる。なお、検出範囲の中心値の上下限は、±90度に限定されないが、所定の大きさを180度とする場合は位相誤差検出範囲の張り付きを防止するために、検出範囲の中心値の上下限を±180度未満とすることが望ましい。

【0055】

30

また、図9のように補正值の所定の大きさを90度としても張り付きを防止することができる。なお、補正值の所定の大きさは90度に限定されないが、位相誤差検出範囲の張り付きを防止するために、補正值の所定の大きさは180度未満とすることが望ましい。

【0056】

なお、本実施の形態において、位相誤差の検出範囲の中心は、過去2回又は3回の位相誤差もしくは補正位相誤差の平均値として説明したが、位相誤差に基づく値を用いて行なえばこれ以外の方法を用いてもよい。上記位相誤差の検出範囲の中心は直前の位相誤差値としてもよい。あるいは、位相誤差の検出範囲の中心を、過去n回の位相誤差(又は補正位相誤差)について重み付けをした加重平均としてもよい。あるいは、位相誤差の検出範囲の中心を、過去の数点の位相誤差から求めた近似直線を用いて推測してもよい。

40

【0057】

本実施の形態に係る位相誤差検出範囲の中心の推定方法の一例を、図10を参照し、以下に詳細に説明する。同図では、5T単一信号に対して周波数ずれが残っている状態を示している。図中、○印は、時刻 $T_1 \sim T_4$ での理想位相誤差を示す。また、×印($P_1 \sim P_3$)は、時刻 $T_1 \sim T_3$ で検出された位相誤差を示す。理想位相誤差は、時刻 $T_1 \sim T_4$ においてそれぞれ39度、78度、117度、156度である。検出された位相誤差 $P_1 \sim P_3$ は、それぞれ54度、66度、144度である。位相誤差 $P_1 \sim P_3$ の平均値により時刻 T_4 の位相誤差を推測すると、88度(図10中の□印)となる。

【0058】

図10のように、周波数ずれが残っている状態では、時刻が離れるほど理想位相誤差の

50

差が大きくなるため、 P_1 よりは P_2 、 P_2 よりは P_3 の方が時刻 T_4 の理想位相誤差に近くなる。そこで、時刻 T_4 の理想位相誤差により近いものほど重みを大きくした加重平均値を用いてもよい。例えば、 $P_1 : P_2 : P_3 = 1 : 2 : 4$ とした加重平均値は127度（図10中の△印）となり、より理想位相誤差に近い値を得ることができる。そして、このようにして求めた加重平均値を位相誤差検出範囲の中心値とする。

【0059】

さらに時刻情報も用いて、位相誤差 $P_1 \sim P_3$ より近似直線（図10中の破線）を求め、この近似直線により位相誤差を求めることが好ましい。この場合、より理想位相誤差に近い値が得られ、図10の例では178度である。そして、このように近似直線により求めた値を位相誤差検出範囲の中心値とする。本実施の形態では過去の3点の位相誤差 $P_1 \sim P_3$ から求めた近似直線を用いる例を示したが、これに限定されるものではなく、3点以上の過去の位相誤差から求めた近似直線に従い、位相誤差検出範囲の中心を決定すればよい。

【0060】

なお、位相誤差検出部2で求める位相誤差は、複数のデジタル再生信号を用いて位相誤差を生成することが好ましい。これにより、SN比を改善することができる。

【0061】

なお、検出範囲の中心値の上下限は周波数誤差に応じて変更しても良い。周波数誤差がある場合、大きな位相誤差と小さな位相誤差とが周期的に検出される。この周期は周波数誤差が大きいほど短くなる。例えば、周波数誤差のある図2の状態では、検出される位相誤差はばらついていて、周波数誤差のない図11の状態では検出される位相誤差はばらつきが少ない。このため、所定期間における位相誤差の分散値が所定の値以下になれば、周波数誤差が小さくなったと推定することができる。そこで、周波数誤差が大きい場合には、検出範囲の中心値の上下限を大きく設定し、位相の進み／遅れを正しく検出できる期間を長くなるようにすることが好ましい。一方、周波数誤差が小さい場合には、検出範囲の中心値の上下限を小さく設定し、張り付きの発生を防止するようにすることが好ましい。これにより、引き込み時間が短く、安定したPLL部を構成することができる。

【0062】

周波数誤差の大きさは、他の方法を用いて推定しても良い。図12に示す光ディスクシステムの例について説明する。

【0063】

図12は、本実施の形態に係る光ディスクシステムの構成の一例を示すブロック図である。本実施の形態に係る光ディスクシステム1000は、図12に示すように、光ヘッド部（光ピックアップ）101及びデータ再生部107を備えている。データ再生部107は、PLL部102、2値化部103、復調部104、メモリ105、及びシステムコントローラ106を備えている。

【0064】

光ヘッド部101は、情報記録媒体100に記録されている情報を読み出してアナログ再生信号を生成するものであり、レーザ光を情報記録媒体100へ照射し、当該情報記録媒体100からの反射光量を電圧に変換したアナログ再生信号を出力する。

【0065】

PLL部102は、アナログ再生信号に同期したクロックで当該アナログ再生信号をサンプリングしたデジタル再生信号を出力する。このPLL部102は、前述のPLL部100に対応する。

【0066】

2値化部103は、デジタル再生信号より2値化信号を生成し出力する。この2値化部103には、例えば、ピタゴラス復号器を用いることができ、パーシャルレスポンス（PR）特性の型に応じて意図的に付加された符号的規則に基づいて尤も確からしい系列を推定する最尤復号方式により、PR等化された再生信号を復号して2値化データを出力する。

【0067】

復調部104は、2値化部103から出力される2値化信号に含まれる同期信号によりタイミングを合わせ、2値化信号を復調して情報記録媒体101に記録されている情報を出力する。メモリ105は、復調部104から出力された再生情報を保持する。システムコントローラ106はこれら一連の動作を制御している。

【0068】

2値化信号に含まれる同期信号は、決められた2値の同期パターンが所定の間隔毎に繰り返されている。PLL部102でクロックと再生信号に周波数誤差が残っていると、復調部104で同期パターンが検出できなかったり、同期パターンの間隔が所定間隔からずれて検出されることとなる。そこで、システムコントローラ106は、復調部104で検出される同期パターンの間隔を監視し、所定の間隔で検出されていなければPLL部102の検出範囲の中心値の上下限を大きく設定し、所定の間隔で検出されていればPLL部102の検出範囲の中心値の上下限を小さく設定すればよい。

10

【0069】

なお、検出範囲の中心値の上下限を変更する代わりに、位相誤差の補正方法を変更してもよい。補正後の位相誤差の大きさが補正前の位相誤差の大きさよりも大きくなる程、位相の進み／遅れを正しく検出できる期間を長くでき、補正後の位相誤差の大きさが補正前の位相誤差の大きさに近づく程、張り付きの発生を防止することができる。

【0070】

データ再生部107は、集積回路であるLSI (Large Scale Integration) として実現されてもよい。データ再生部107の各ブロックは、LSIなどの半導体装置により個別に1チップ化されてもよいし、一部又は全部を含むように1チップ化されてもよい。

20

【0071】

データ再生部107は、半導体装置として実装されるだけでなく、例えば、ROMやRAMなどの記憶装置とCPUなどの演算装置との協働により実現されるものであってもよい。この場合、ROMは、復調部104における2値化信号に含まれる同期信号によりタイミングを合わせて2値化信号を復調するプログラムを予め記憶していると共に、CPUは、ROMが記憶するプログラムを実行する。また、RAMはPLL部の位相誤差を演算するプログラムを読み込み、CPUはRAMに読み込まれたプログラムを実行する。

【0072】

なお、ここでは、集積回路をLSIと呼んだが、集積度の違いにより、IC、LSI、スーパーLSI、ウルトラLSIと呼称されることもある。

30

【0073】

また、本発明の集積回路はLSIに限るものではなく、専用回路又は汎用プロセッサで実現してもよい。LSI製造後にプログラムすることが可能なFPGA (Field Programmable Gate Array) や、LSI内部の回路セルの接続や設定を再構成可能なリコンフィギュラブル・プロセッサを利用してもよい。

【0074】

さらには、半導体技術の進歩又は派生する別技術によりLSIに置き換わる集積回路化の技術が登場すれば、当然、その技術を用いて機能ブロックの集積化を行ってもよい。例えば、バイオ技術の適応等が可能性としてあり得る。

40

【0075】

また、以下に説明する実施の形態2ないし4に記載の各構成についても、同様に集積回路として実現されてもよい。

【0076】

(実施の形態2)

本発明の実施の形態2について図13ないし図15を参照し、以下に説明する。

【0077】

本実施の形態では、本発明で用いる位相誤差の検出方法の一例について説明する。

【0078】

図13は本実施の形態2の位相誤差検出部2 (図1) の構成を示すブロック図である。

50

図 1 3 に示すように、位相誤差検出部 2 は、波形等化部 2 2、2 値化部 2 3、及び位相誤差演算部 2 4 を備えている。

【0079】

波形等化部 2 2 は、A/D 変換部 1（図 1）で生成されたデジタル再生信号を波形等化したデジタル等化信号 1 0 を生成する。本実施の形態では、波形等化部 2 2 は、PR（1，2，2，2，1）等化特性を有するようにデジタル再生信号を等化して等化信号 1 0 を生成するものとして説明する。なお、等化特性は PR（1，2，2，2，1）に限定されるものではなく、記録媒体の記録密度等に応じて任意の等化特性を適用することができる。

【0080】

2 値化部 2 3 は、波形等化部 2 2 で生成されたデジタル等化信号より 2 値化信号 1 1 を生成する。位相誤差演算部 2 4 は、デジタル等化信号 1 0 及び 2 値化信号 1 1 より位相誤差信号を生成する。

10

【0081】

また、位相誤差演算部 2 4 は、差メトリック演算部 2 4 a、距離演算部 2 4 b 及び位相誤差演算部 2 4 c を含んでいる。

【0082】

差メトリック演算部 2 4 a は、前記 2 値化信号より波形等化部 2 2 における等化特性に基づいて理想再生信号 1 2 を生成し、等化信号 1 0 と当該理想再生信号 1 2 との第 1 メトリックを算出すると共に、2 値化信号 1 1 の立ち上り又は立ち下りエッジを 1 時刻分シフトさせた比較信号 1 3 より前記等化特性に基づいて理想比較信号 1 4 を生成し、等化信号 1 0 と理想比較信号 1 4 との第 2 メトリックを算出し、前記第 1 メトリックと前記第 2 メトリックとの差である差メトリックを演算する。また、距離演算部 2 4 b は、理想再生信号 1 2 と理想比較信号 1 4 とのユークリッド距離の 2 乗値を算出する。また、位相誤差演算部 2 4 c は、前記差メトリックと前記ユークリッド距離の 2 乗値との差により位相誤差を算出する。

20

【0083】

図 1 4 は、2 値化信号 1 1 のエッジを 1 時刻前にシフトさせた比較信号 1 3 を比較対象として用いた位相誤差の生成手順を説明するための図である。同図中において、1 0 はデジタル等化信号、1 1 は 2 値化信号、1 2 は理想再生信号、1 3 は比較信号、1 4 は理想比較信号である。図 1 5 は、理想再生信号 1 2 と理想比較信号 1 4 との距離（理想再生信号 1 2 と理想比較信号 1 4 との間のユークリッド距離の 2 乗）の計算方法を説明するための図である。図 1 4 及び図 1 5 は、デジタル等化信号 1 0 に対しクロックの位相が進んでいる状態を示している。

30

【0084】

まず、図 1 4 及び図 1 5 を参照して、2 値化信号 1 1 のエッジを 1 時刻前にシフトさせた比較信号 1 3 を比較対象として用いて位相誤差を生成する位相誤差演算部 2 4 の動作を説明する。

【0085】

差メトリック演算部 2 4 a は、2 値化信号 1 1 より、PR（1，2，2，2，1）等化特性に基づき理想再生信号 1 2 を求め、デジタル等化信号 1 0 と理想再生信号 1 2 のメトリック D_0 （第 1 メトリック）を、

40

$$D_0 = O_0^2 + O_1^2 + O_2^2 + O_3^2 + O_4^2 \cdots (1)$$

として求める。上式（1）において、デジタル等化信号 1 0 の値を A_n （ $n=0 \sim 4$ ）、理想再生信号 1 2 の値を B_n （ $n=0 \sim 4$ ）としたとき、 $O_n = B_n - A_n$ である。

【0086】

また、差メトリック演算部 2 4 a は、2 値化信号 1 1 のエッジを 1 時刻前にシフトさせた比較信号 1 3 より、PR（1，2，2，2，1）に基づき理想比較信号 1 4 を求め、デジタル等化信号 1 0 と比較理想信号 1 4 とのメトリック D_M （第 2 メトリック）を、

$$D_M = M_0^2 + M_1^2 + M_2^2 + M_3^2 + M_4^2 \cdots (2)$$

として求める。上式（2）において、比較理想信号 1 4 の値を C_n （ $n=0 \sim 4$ ）とした

50

とき、 $M_n = C_n - A_n$ である。

【0087】

これらより、差メトリック演算部24aは、差メトリック D_D を、

$$D_D = D_M - D_O \quad \dots (3)$$

として求める。さらに、距離演算部24bは、理想再生信号12と理想比較信号14との間のユークリッド距離の2乗 D_F を、

$$D_F = F_0^2 + F_1^2 + F_2^2 + F_3^2 + F_4^2 \quad \dots (4)$$

として求める。そして、位相誤差演算部24cは、位相誤差 P を、

$$P = D_D - D_F \quad \dots (5)$$

として求める。

10

【0088】

図14の例では、 $n = 1 \sim 4$ においては $M_n = O_n + F_n$ であり、 $n = 0$ においては $M_0 = F_0$ 、 $O_0 = 0$ であるから、位相誤差 P は正の値となる。

【0089】

次に、図16及び図17を用いて、2値化信号11のエッジを1時刻後にシフトさせた比較信号15を比較対象として用いた位相誤差の生成手順を説明する。図16は2値化信号11のエッジを1時刻後にシフトさせた比較信号15を比較対象として用いた位相誤差の生成手順を説明するための図である。同図中において、10はデジタル等化信号、11は2値化信号、12は理想再生信号、15は比較信号、16は理想比較信号を示している。図17は、理想再生信号12と理想比較信号16との間の距離の計算方法を説明するための説明図である。図16及び図17では、デジタル等化信号10に対しクロックの位相が進んでいる状態を示している。

20

【0090】

差メトリック演算部24aは、2値化信号11より、 $PR(1, 2, 2, 2, 1)$ 等化特性に基づき理想再生信号12を求め、デジタル等化信号10と理想再生信号12とのメトリック D_O （第1メトリック）を、

$$D_O = O_1^2 + O_2^2 + O_3^2 + O_4^2 + O_5^2 \quad \dots (6)$$

として求める。上式(6)において、デジタル等化信号10の値を A_n ($n = 1 \sim 5$)、理想再生信号12の値を B_n ($n = 1 \sim 5$)としたとき、 $O_n = B_n - A_n$ である。

【0091】

30

また、差メトリック演算部24aは、2値化信号11のエッジを1時刻後にシフトさせた比較信号15より、 $PR(1, 2, 2, 2, 1)$ 等化特性に基づき理想比較信号16を求め、デジタル等化信号10と比較理想信号16とのメトリック D_N （第2メトリック）を、

$$D_N = N_1^2 + N_2^2 + N_3^2 + N_4^2 + N_5^2 \quad \dots (7)$$

として求める。上式(7)において、比較理想信号16の値を D_n ($n = 1 \sim 5$)としたとき、 $N_n = C_n - A_n$ である。

【0092】

これらより、差メトリック演算部24aは、差メトリック D_D を、

$$D_D = D_N - D_O \quad \dots (8)$$

40

として求める。さらに、距離演算部24bは、理想再生信号12と理想比較信号16との間のユークリッド距離の2乗 D_G を、

$$D_G = G_1^2 + G_2^2 + G_3^2 + G_4^2 + G_5^2 \quad \dots (9)$$

として求める。そして、位相誤差演算部24cは、位相誤差 P を、

$$P = D_D - D_G \quad \dots (10)$$

として求める。

【0093】

図16の例では、 $n = 1 \sim 5$ においては、 $G_n = O_n + N_n$ であるから、位相誤差 P は負の値となる。

【0094】

50

図14を用いて説明した検出値と同様に、図16の場合でも進み位相誤差が正となるように極性を揃えるには、図16の場合において求められた位相誤差Pの符号を反転する必要がある。つまり、進み位相誤差が正の値となるようにするためには、立ち上りエッジを1時刻後にシフトさせた比較信号を用いて位相誤差を生成する場合には、算出された位相誤差の符号を反転させる必要がある。

【0095】

上記では、2値化信号11の立ち上りエッジを1時刻前又は1時刻後にシフトさせて比較信号を生成する例について説明したが、同様に、2値化信号11の立ち下りエッジを1時刻前又は1時刻後にシフトさせて比較信号を生成し、2値化信号11の立ち下りを基準として位相誤差を生成してもよい。この場合、2値化信号11の立ち上りを基準とする場合と同様に、立ち下りエッジを1時刻後にシフトさせた比較信号を用いて位相誤差を生成する場合には、算出された位相誤差の符号を反転させる必要がある。この符号調整を行なったものが最終的な位相誤差となる。

10

【0096】

このように、本実施の形態に係る方法によれば、2値化結果及びデジタル等化信号に基づいて位相誤差を生成することができる。

【0097】

なお、メトリック及び理想再生信号と理想比較信号との間のユークリッド距離の2乗の計算は、一部信号を省いて計算してもよい。例えば、図14においては $n = 1 \sim 3$ として、また、図16においては $n = 2 \sim 4$ として、各メトリック及び理想再生信号と理想比較信号との間のユークリッド距離の2乗の計算を行い、位相誤差を求めてもよい。

20

【0098】

なお、算出された位相誤差が ± 180 度を越える場合には、2値化信号に誤りがあると判断し、位相誤差を無効としてもよい。理想再生信号と理想比較信号との距離よりも位相誤差の絶対値が大きい場合、 ± 180 度を越える位相誤差であると判断できる。

【0099】

なお、2値化部23が生成する2値化信号に誤りが少ないほど、正しい位相誤差を検出することができる。2値化部23においてビタビ復号を用いると、2値化信号の精度を向上させることができる。

【0100】

30

(実施の形態3)

本発明の実施の形態3に係る位相誤差の補正方法について、図18ないし図21を参照し、以下に説明する。

【0101】

位相誤差の極性が反転する部分では、2値化間違いが発生している。例えば、図19では、5T単一信号に対しクロック生成部56が生成するクロックの周波数が少し高い場合に、位相誤差の極性反転部分では2値化結果が6Tとなっている。もし、図20に示すように、2値化結果を正しく5Tとなるように補正すれば、位相進みを検出し続けることができる。

【0102】

40

図18は、本実施の形態3におけるPLL部200の構成を示すブロック図である。図18に示すように、本実施の形態に係るLLP部200は、AD変換部51、波形等化部52、2値化部53、位相誤差演算部54、位相誤差補正部55、及びクロック生成部56を備えている。

【0103】

AD変換部51は、入力されるアナログ再生信号をクロック生成部56からのクロックに従いAD変換し、デジタル再生信号を生成する。波形等化部52は、AD変換部51で生成されたデジタル再生信号を波形等化したデジタル等化信号を生成し、2値化部53及び位相誤差演算部54へ出力する。2値化部53は、波形等化部52で生成されたデジタル等化信号より2値化信号を生成し、位相誤差演算部54へ出力する。位相誤差演算部5

50

4は、AD変換部51で生成されたデジタル等化信号と波形等化部52で生成された2値化信号とより位相誤差を生成し、位相誤差補正部55へ出力する。位相誤差補正部55は、位相誤差演算部54で生成された位相誤差が過去の位相誤差に従い決定した範囲内の値かどうかを判別する。そして、位相誤差補正部55は、位相誤差が範囲外の場合、位相誤差演算部54へ補正指示信号を出力する。一方、位相誤差補正部55は、位相誤差が範囲内にあると判断した場合は、位相誤差をクロック生成部56へ出力する。クロック生成部56は、位相誤差補正部55からの位相誤差に従いクロックを生成する。

【0104】

また、位相誤差演算部54は、位相誤差補正部55から補正指示信号が入力された場合、2値化部53より入力される2値化信号を、当該2値化信号の立ち上り又は立ち下りエッジを1時刻分シフトさせてなる比較信号に補正して位相誤差を再生成する。ここで、位相誤差演算部54は、2値化部53より入力される2値化信号に対する2つの比較信号のうち差メトリックが小さい方を補正した2値化信号として位相誤差を再生成することが望ましい。ここで、上記2つの比較信号とは、2値化信号の立ち上り又は立ち下りエッジを、1時刻前へシフトさせてなる比較信号、及び当該エッジを1時刻後へシフトさせてなる比較信号である。

【0105】

次に、位相誤差演算部54及び位相誤差補正部55の詳細な動作について、図21を参照し、以下に説明する。

【0106】

図21に示すように、位相誤差演算部54は、選択部60、比較信号生成部61、及び演算部62を備えている。また、位相誤差補正部55は、検出範囲制御部65、補正判定部66、及び出力制御部67を備えている。

【0107】

選択部60は、補正判定部66より補正信号が入力されれば、比較信号生成部61からの比較信号を選択2値化信号として比較信号生成部61及び演算部62へ出力する。一方、選択部60は、補正判定部66より補正信号が入力されなければ、2値化部53からの2値化信号を選択2値化信号として比較信号生成部61及び演算部62へ出力する。通常は、2値化部53からの2値化信号が選択部60により選択される。

【0108】

比較信号生成部61は、選択部60から入力される選択2値化信号のエッジを1時刻前及び後ろにシフトさせた2つの比較信号を生成する。演算部62は、選択部60からの選択2値化信号、比較信号生成部61からの比較信号、及び波形等化部52からのデジタル等化信号より、位相誤差を生成する。なお、演算部62は、比較信号生成部61から入力される2つの比較信号それぞれに対応した位相誤差を演算し、位相誤差の演算結果が正確であることを確認してもよい。しかし、通常、いずれの比較信号を用いて位相誤差を演算してもその演算結果は同一となるので、演算部62は、2つの比較信号のいずれか一方のみを用いて位相誤差を生成してもよい。演算部62が生成した位相誤差は、補正判定部66及び出力制御部67へ入力される。

【0109】

検出範囲制御部65は、出力制御部67が出力する過去4回の補正位相誤差の平均値を計算し、これを中心とする±180度の範囲を位相誤差の検出範囲とする。なお、位相誤差検出範囲を決定する方法は、これに限定されるものではなく、前述のとおり、過去n回の補正位相誤差の平均又は加重平均により検出範囲の中心を求めてもよいし、過去の数点の補正位相誤差から求めた近似直線を用いて検出範囲の中心を推測してもよい。

【0110】

補正判定部66は、演算部62より入力される位相誤差と、検出範囲制御部65が生成した検出範囲とを比較し、位相誤差が検出範囲外であれば選択部60へ補正指示信号を出力する。補正指示信号が出力された場合、選択部60は2値化信号の補正を行うべく、比較信号を選択2値化信号として出力する。このとき、選択部60は、比較信号生成部61

10

20

30

40

50

から入力されている 2 つの比較信号のうち、差メトリックが小さい方に対応した比較信号を選択 2 値化信号とすればよい。

【0111】

補正指示信号に基づいて選択部 60 により比較信号が選択 2 値化信号として出力された場合、比較信号生成部 61 において比較信号が上記と同様に再生成されると共に、演算部 62 においても位相誤差が上記と同様に再生成される。そして、再生成された位相誤差が検出範囲外であれば、補正判定部 66 は停止信号を出力制御部 67 へ出力する。これは、補正の無限ループを防止するためであり、再生成された位相誤差が検出範囲外であれば、再補正は行なわない。

【0112】

10

出力制御部 67 は、停止信号が入力されていないときは演算部 62 からの位相誤差を補正位相誤差として出力する一方、停止信号が入力されている場合には、補正位相誤差を出力しない。

【0113】

このように、位相誤差検出範囲を外れた場合には 2 値化信号の補正を行い、位相誤差を補正するようにすれば、図 20 のようにより広い区間について進み位相誤差を出力できるため、より大きな周波数誤差に対して位相同期が可能であり、安定した PLL を実現することができる。

【0114】

なお、2 つの比較信号より演算部 62 がそれぞれ生成する位相誤差は、同時に生成しても良いし、第 1 の比較信号（2 つの比較信号のいずれか一方）に対応した位相誤差を生成した後に、第 2 の比較信号（2 つの比較信号の他方）に対応した位相誤差を生成してもよい。

20

【0115】

なお、比較信号に最短パターンよりも短いパターンが現れる場合は、その比較信号は無効として位相誤差を生成しないようにするとよい。例えば、CD/DVD であれば最短パターンは 3T、BD であれば最短パターンは 2T である。

【0116】

（実施の形態 4）

本実施の形態に係る位相誤差の補正方法について、図 22 を参照し、以下に説明する。

30

【0117】

図 22 は、本実施の形態に係る PLL 部 300 の概略構成を示すブロック図である。同図に示すように、PLL 部 300 は、AD 変換部 81、波形等化部 82、2 値化部 83、位相誤差演算部 84、位相誤差補正部 85、及びクロック生成部 86 を備えている。

【0118】

AD 変換部 81 は、入力されるアナログ再生信号をクロック生成部 86 からのクロックに従い AD 変換し、デジタル再生信号を生成して形等化部 82 へ出力する。波形等化部 82 は、AD 変換部 81 により生成されたデジタル再生信号を波形等化したデジタル等化信号を生成し、2 値化部 83 及び位相誤差演算部 84 へ出力する。2 値化部 83 は、波形等化部 82 により生成されたデジタル等化信号より 2 値化信号を生成し、位相誤差演算部 84 へ出力する。

40

【0119】

位相誤差演算部 84 は、波形等化部 82 からの入力信号であるデジタル等化信号と 2 値化部 83 からの入力信号である 2 値化信号より位相誤差を生成し、位相誤差補正部 85 へ出力する。さらに、位相誤差演算部 84 は、上式（4）又は上式（9）に示される理想再生信号と理想比較信号との間のユークリッド距離の 2 乗よりも、上式（3）又は上式（8）に示される差メトリック以下である場合には、位相誤差補正部 85 へ後述する補正値を出力する。

【0120】

位相誤差補正部 85 は、位相誤差演算部 84 により生成された位相誤差が過去の位相誤

50

差に従い決定した位相誤差検出範囲内の値かどうかを判別する。そして、位相誤差補正部 85 は、位相誤差が検出範囲外の場合、補正值が入力されていれば、補正值を補正位相誤差としてクロック生成部 86 へ出力する。一方、位相誤差補正部 85 は、位相誤差が検出範囲外であっても補正值が入力されていなければ、位相誤差を無効として補正位相誤差をクロック生成部 86 へは出力しない。また、位相誤差補正部 85 は、位相誤差が範囲内の場合、位相誤差を補正位相誤差としてクロック生成部 86 へ出力する。クロック生成部 86 は、位相誤差補正部 85 からの補正位相誤差に従いクロックを生成し、A/D変換部 81 へ出力する。

【0121】

上記のように、本実施の形態では、位相誤差演算部 84 により生成された位相誤差が過去の位相誤差に従い決定した位相誤差検出範囲外であったとき、前記差メトリックが理想再生信号と理想比較信号とのユークリッド距離の 2 乗以下である場合には位相誤差の補正が行われる一方、差メトリックが理想再生信号と理想比較信号とのユークリッド距離の 2 乗よりも大きい場合には位相誤差が無効とされる構成となっている。

【0122】

次に、位相誤差演算部 84 が生成する補正值について説明する。差メトリックを D_D 、理想再生信号と理想比較信号との間のユークリッド距離の 2 乗を D_F とするとき、補正值 P_H は、

$$P_H = -D_D - D_F \cdots (11)$$

として求められる。すなわち、上式 (5) を参照すれば明らかなように、上式 (11) による補正值 P_H の演算は、差メトリック D_D の符号を反転させて位相誤差を再生成することに他ならない。

【0123】

また、上式 (5) 又は上式 (10) に示される符号調整前の位相誤差 P がわかっている場合、補正值 P_H は、

$$P_H = -P - 2D_F \cdots (12)$$

としても求められる。上式 (11) 及び上式 (12) のどちらの場合も、 P_H の符号は、位相誤差 P とは逆の符号とすればよい。

【0124】

次に、図 23 を用いて位相誤差補正部 85 における補正について説明する。

【0125】

図 23 は、位相誤差補正部 85 の概略構成を示している。同図に示すように、位相誤差補正部 85 は、検出範囲制御部 91、補正判定部 92、及び選択部 93 を備えている。

【0126】

検出範囲制御部 91 は、選択部 93 が出力する過去 4 回の補正位相誤差の平均値を計算し、これを中心とする ± 180 度の範囲を位相誤差の検出範囲とする。なお、位相誤差検出範囲を決定する方法は、これに限定されるものではなく、前述のとおり、過去 n 回の補正位相誤差の平均又は加重平均により検出範囲の中心を求めてもよいし、過去の数点の補正位相誤差から求めた近似直線を用いて検出範囲の中心を推測してもよい。

【0127】

補正判定部 92 は、位相誤差演算部 84 より入力される位相誤差と、検出範囲制御部 91 が生成した検出範囲とを比較し、位相誤差が検出範囲外であれば補正指示信号を選択部 93 へ出力する。選択部 93 は、補正判定部 92 から補正指示信号が入力された場合には補正值を、それ以外の場合は位相誤差を、補正位相誤差としてクロック生成部 86 へ出力する。ただし、選択部 93 は、補正判定部 92 から補正指示信号が入力されていても、位相誤差演算部 84 から補正值が入力されていない場合には補正位相誤差は出力しない。

【0128】

このように、位相誤差を補正するようにすれば、図 24 のようにより広い区間について進み位相誤差を出力できるため、より大きな周波数誤差に対して位相同期が可能で安定した PLL を実現することができる。

【0129】

なお、本実施の形態の位相誤差演算部もしくは位相誤差補正部の詳細な構成例はあくまで一例であり、同様の補正ができればよく、この構成に限定するものではない。

【産業上の利用可能性】

【0130】

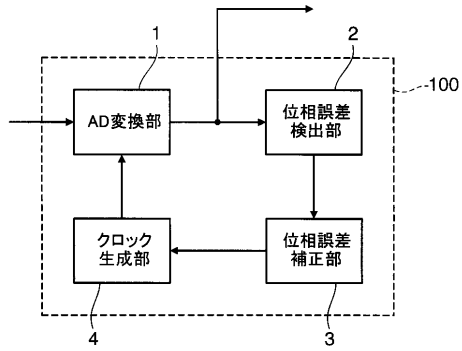
本発明は、光ディスク装置等のPLLで用いる位相誤差検出器として特に有用である。

【符号の説明】

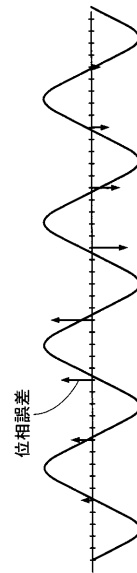
【0131】

1, 51, 81	AD変換部	
2,	位相誤差検出部（位相誤差生成部、位相誤差検出装置）	10
3, 55, 85	位相誤差補正部（位相誤差補正部）	
4, 56, 86,	クロック生成部	
10	デジタル等化信号（等化信号）	
11	2値化信号	
12	理想再生信号	
13	比較信号	
14	理想比較信号	
22, 52, 82	波形等化部（等化部）	
23, 53, 83	2値化部	
24, 54, 62, 84	位相誤差演算部（演算部）	20
24a	差メトリック演算部（演算部）	
24b	距離演算部（演算部）	
24c	位相誤差演算部（演算部）	
30, 65, 91	検出範囲制御部	
31, 66, 92	補正判定部	
32	補正值生成部	
33, 60, 93	選択部	
61	比較信号生成部	
67	出力制御部	
100, 102, 200, 300	PLL部	30
101	光ヘッド部（光ピックアップ）	
103	2値化部	
107	データ再生部	

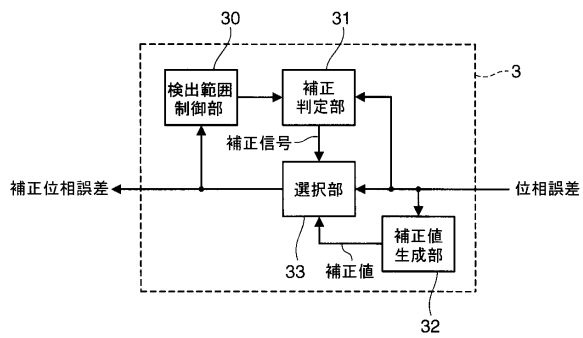
【図 1】



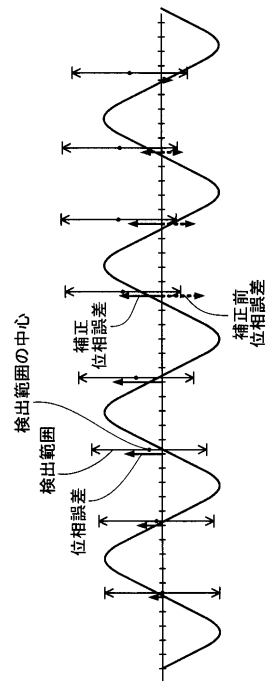
【図 2】



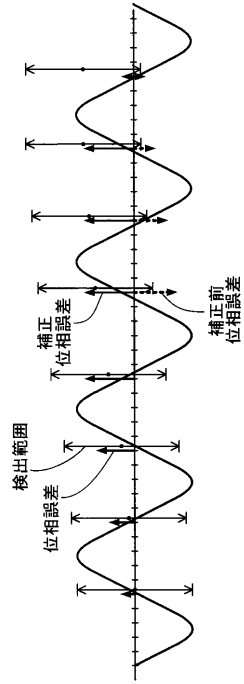
【図 3】



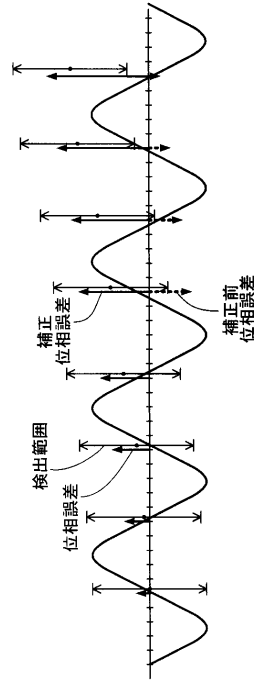
【図 4】



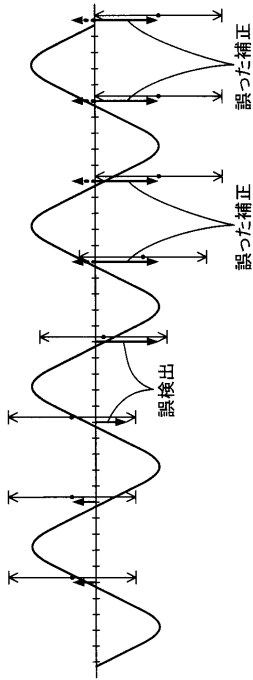
【図 5】



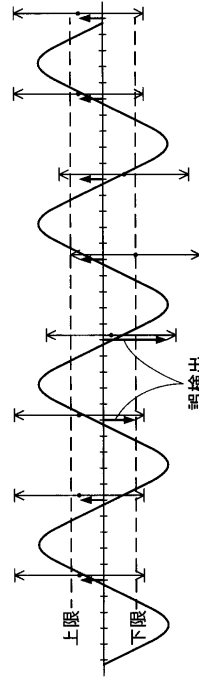
【図 6】



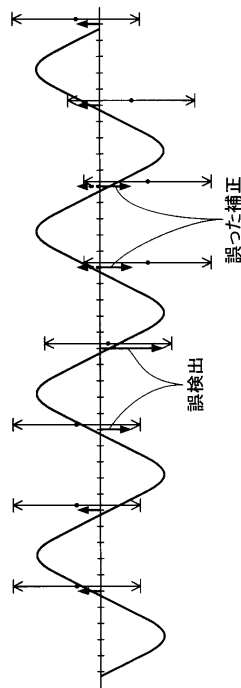
【図 7】



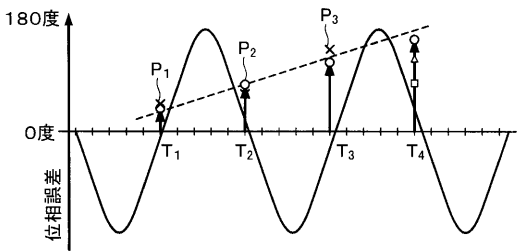
【図 8】



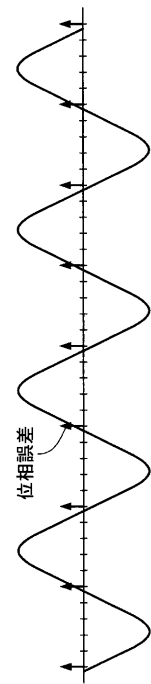
【図 9】



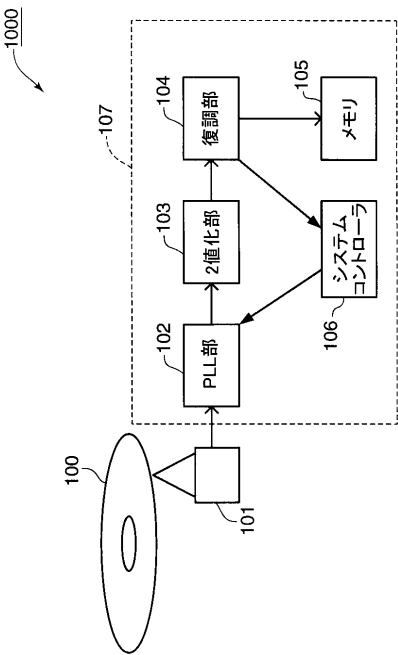
【図 10】



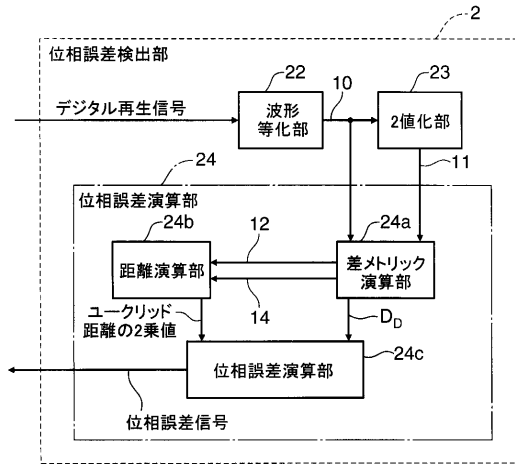
【図 11】



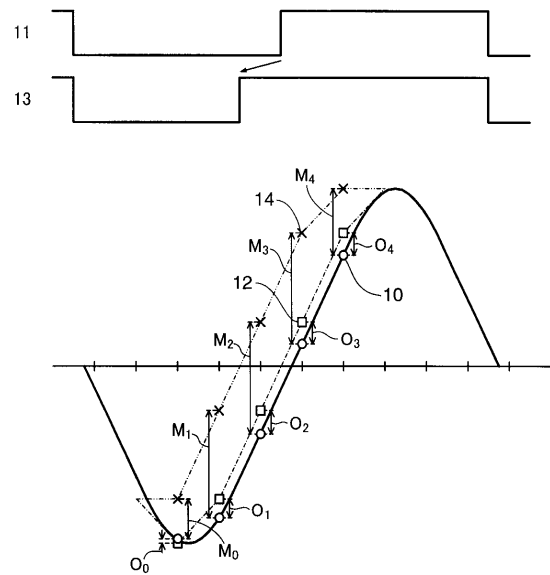
【図 12】



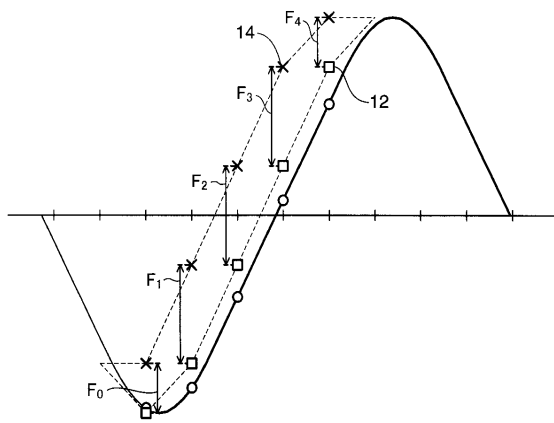
【図 13】



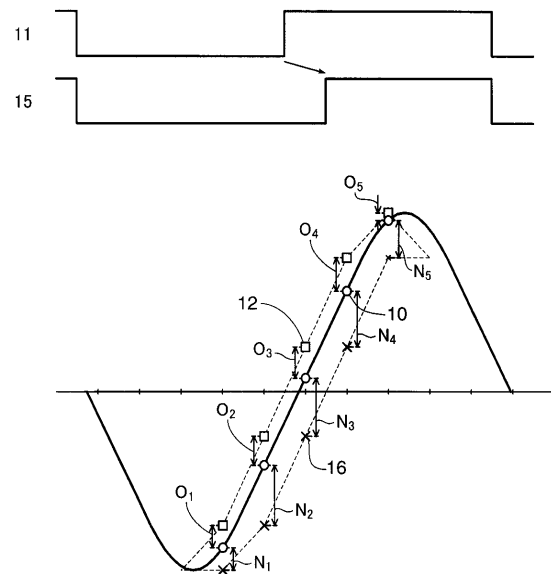
【図 14】



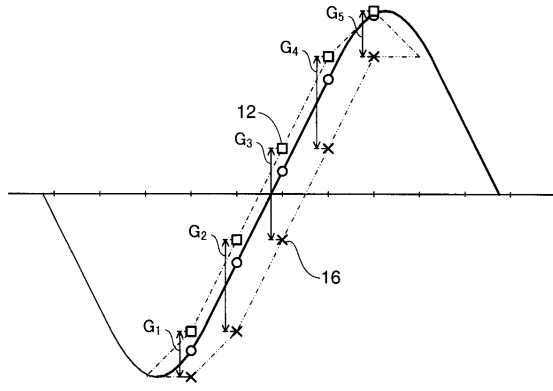
【図 15】



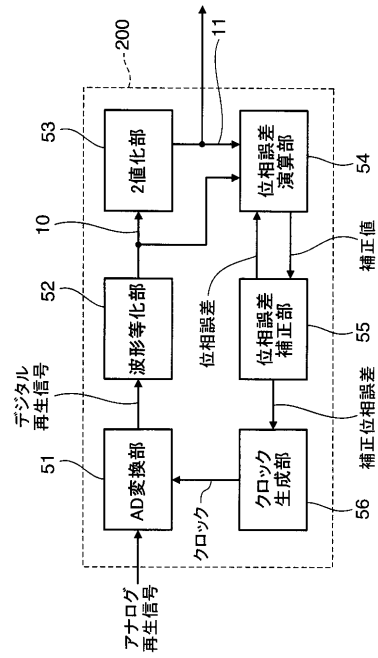
【図 16】



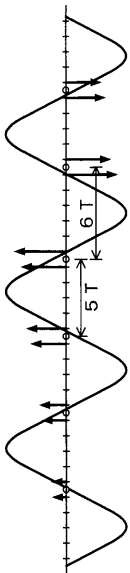
【図 17】



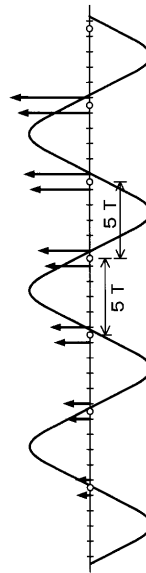
【図 18】



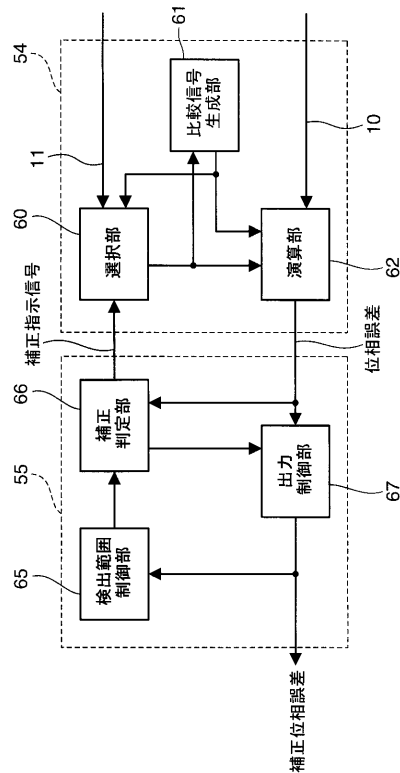
【図 19】



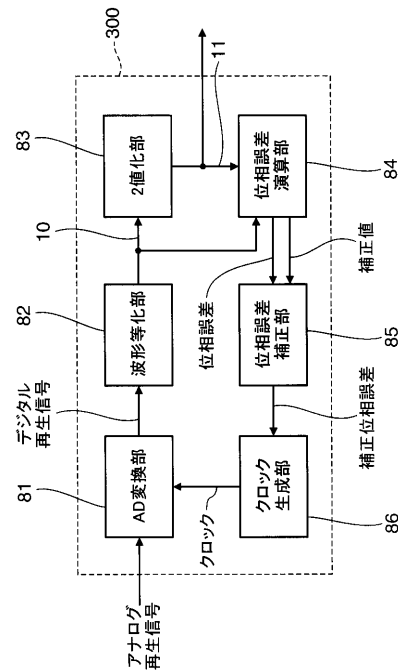
【図 20】



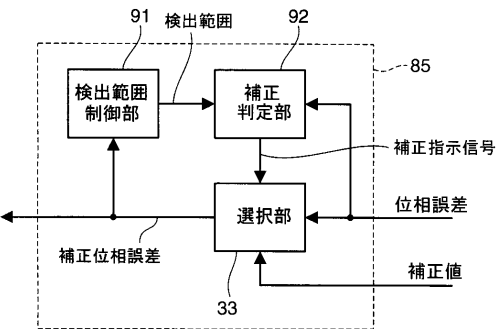
【図 2 1】



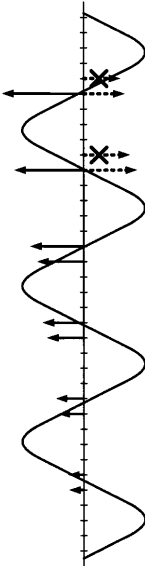
【図 2 2】



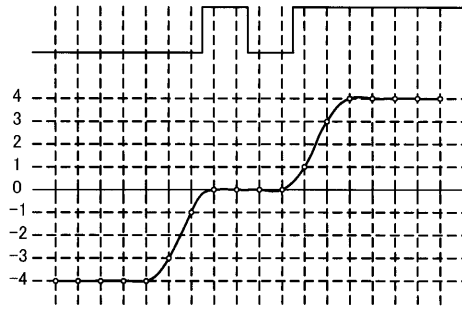
【図 2 3】



【図 2 4】



【図 25】



フロントページの続き

- (56)参考文献 特開2007-323683 (JP, A)
特開2000-101426 (JP, A)
特開平09-023157 (JP, A)
特開2000-285605 (JP, A)
特開2009-176405 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G11B 20/14
H03L 7/085
H03L 7/093