

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

106 184

Patent dodatkowy
do patentu _____

Zgłoszono: 08.02.77 (P. 195905)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.01.78

Opis patentowy opublikowano: 31.07.1981



Int. Cl². G01R 19/16
G01R 29/02

Int. Cl³. G01R 19/165
G01R 29/02

Twórcy wynalazku: Adam Rocznik, Jerzy Lisowski, Wiesław Kurbiel,
Henryk Doruch

Uprawniony z patentu : Biuro Studiów i
Projektów Energetycznych „Energoprojekt”,
Kraków (Polska)

Klasyfikator napięć

Przedmiotem wynalazku jest klasyfikator napięć, klasyfikujący przebieg napięcia pod względem wielkości amplitudy i czasu trwania przebiegu częstotliwości.

Dotychczas nie są znane elektryczne urządzenia umożliwiające równoczesną klasyfikację przebiegu napięć pod względem wielkości amplitudy i częstotliwości. W celu sklasyfikowania przebiegu napięcia pod względem wielkości amplitudy oraz częstotliwości obrazującego na przykład drgania mechaniczne przewodów elektroenergetycznych stosowano urządzenia składające się z czujników pomiarowych indukcyjnych, które przetwarzały mierzoną wielkość na sygnał elektryczny. Sygnał ten odpowiednio zmodulowany oraz wzmacniony, kierowany był do szybko piszącego rejestratora, gdzie został zapisany na taśmie papierowej. Porównanie zapisanego sygnału z odpowiednio przygotowanym wzorcem umożliwiło odczytanie wielkości amplitudy jak również częstotliwości drgań.

Badania prowadzone przy użyciu tych urządzeń były pracochłonne i nie umożliwiały prowadzenia ciągłej klasyfikacji przebiegów mierzonej wielkości. Wyniki w postaci taśm papierowych stanowiły materiały których opracowanie statystyczne było bardzo pracochłonne i uciążliwe.

Znane są klasyfikatory cyfrowe opublikowane w „Cyfrowej technice pomiarowej” autora A. Sowińskiego, które wymagają podania na wejście cyfrowego sygnału pomiarowego X w kodzie dwójkowodziesiątnym 8-4-2-1, który porównywany jest z szeregiem wartości granicznych Y1 do Yn. Wymaga to zastosowania n układów porównujących czyli komparatorów.

Celem wynalazku jest rozwiązanie klasyfikatora napięć klasyfikującego jednocześnie przebieg napięć pod względem wielkości amplitudy i częstotliwości.

Klasyfikator napięć według wynalazku posiada blok przetwarzania umożliwiający pomiar mierzonej wielkości przy użyciu odpowiedniego czujnika pomiarowego przetwarzającego mierzoną wielkość na sygnał elektryczny oraz posiada szereg bloków połączonych odpowiednio ze sobą i sterowanych w sposób umożliwiający równoczesną klasyfikację mierzonej wielkości pod względem wielkości amplitudy i częstotliwości.

I tak blok dyskryminacji amplitudy, który tworzą połączone kolejno układ porównujący, przetwornik cyfrowo-analogowy oraz licznik pomocniczy amplitudy i układ sterujący, połączony jest z jednej strony z blokiem przetwarzania sygnału, a z drugiej strony z blokiem zliczania amplitudy. Blok zliczania amplitudy tworzą układy zliczania amplitudy, na które składają się selektor bramkujący, liczniki wstępne, wzmacniacze formujące oraz liczniki mechaniczne.

Blok dyskryminacji częstotliwości, na którego budowę wchodzi układy porównania częstotliwości, a więc licznik zegarowy i licznik pomocniczy częstotliwości, połączony jest z jednej strony z blokiem dyskryminacji amplitudy, a, drugiej strony z blokiem zliczania częstotliwości, na który składają się układy zliczania częstotliwości to jest selektor bramkujący częstotliwości, liczniki wstępne, wzmacniacze formujące i liczniki mechaniczne.

Połączenie bloku dyskryminacji częstotliwości i bloku zliczania częstotliwości oraz bloku zliczania amplitudy z układem sterowania usytuowanym w bloku dyskryminacji amplitudy, umożliwia równoczesną pracę bloków do klasyfikacji amplitudy i klasyfikacji częstotliwości.

W klasyfikatorze według wynalazku przebieg napięcia zostaje równocześnie sklasyfikowany pod względem wielkości amplitudy przez odpowiedni licznik mechaniczny klasyfikacji amplitudy umieszczony w bloku zliczania amplitudy oraz pod względem częstotliwości przez odpowiedni licznik mechaniczny umieszczony w bloku zliczania częstotliwości. Niezbędne napięcie do zasilania układów elektronicznych klasyfikatora i liczników mechanicznych, wytwarzane są w bloku zasilania klasyfikatora.

Zastosowanie klasyfikatora według wynalazku eliminuje konieczność stosowania kosztownej aparatury rejestrującej, a także obsługi i nakładu pracy związanej z analizą i obróbką statystyczną zjawiska.

Przedmiot wynalazku uwidoczniiony jest w przykładzie wykonania na rysunku, który przedstawia schemat blokowy klasyfikatora.

Klasyfikator napięcia składa się z pięciu bloków funkcjonalnych oraz z dodatkowego bloku przetwarzania sygnału BPS umożliwiającego pomiar mierzonej wielkości przy użyciu odpowiedniego przetwornika pomiarowego CP przetwarzającego wielkość mierzoną na sygnał elektryczny U2. Sygnał ten zdemodulowany w demodulatorze sygnału DS oraz wzmocniony we wzmacniaczu sygnału WS stanowi sygnał wejściowy do klasyfikatora w postaci napięcia zmiennego k.Ux.

W bloku dyskryminacji amplitudy BDA napięcie klasyfikowane k.Ux. w układzie porównania UP porównuje się z napięciem porównania Uk w wyniku którego otrzymuje się sygnał przekroczenia SD sterujący układem sterowania US.

Gdy klasyfikowane napięcie k.Ux. ~~XO~~ w układzie sterowania US powstaje sygnał przekroczenia amplitudy S1 zmieniający stan licznika pomocniczego LPA. Zmieniony stan licznika pomocniczego LPA jako sygnał S2 zmienia w przetworniku cyfrowo-analogowym PCA napięcie porównania Uk.

W przypadku, gdy napięcie k.UX zmienia znak, układ sterujący US wytwarza oprócz sygnału przekroczenia amplitudy S1, sygnał wpisu SW, który w zależności od stanu licznika pomocniczego LPA powoduje zapisanie wielkości amplitudy napięcia k.Ux w bloku zliczania amplitudy BZA.

Wytworzony sygnał SW1A do SW5A w selektorze bramkującym amplitudy SBA zapisuje w jednym z liczników wstępnych LW1A do LW5A wielkość amplitudy, po czym następuje wytworzenie w układzie sterowania US sygnału zerującego SZ i przygotowanie układu do analizy następnego dodatniego przebiegu napięcia.

W przypadku, gdy któryś z liczników wstępnych LW1 do LW5 osiągnie wartość liczbową równą 32, powstaje odpowiedni sygnał formujący SF1A do SF5A, który po wzmocnieniu w jednym z pięciu wzmacniaczy formujących WF, sygnałem SM1A do SM5A zmienia stan licznika mechanicznego LM1 do LM5 o jeden.

Sygnał sterujący SG, sygnał wpisu SW i sygnał zerujący SZ wytworzone w bloku dyskryminacji amplitudy, stanowią sygnały wejściowe do bloku dyskryminacji częstotliwości BDF. W chwili pojawienia się sygnału zerującego SZ, rozpoczyna pracę licznik zegarowy LZ generujący w ściśle określonych odstępach czasu ciąg impulsów S3 zliczanych przez pomocniczy licznik częstotliwości LPF. Licznik zegarowy LZ generuje i zapisuje w liczniku pomocniczym LFP sygnał S3 do chwili pojawienia się kolejnego sygnału zerującego SZ lub jeżeli stan licznika pomocniczego osiągnie stan bitów równy pięć. Bezpośrednio przed każdym sygnałem zerującym SZ, stan licznika pomocniczego częstotliwości w postaci sygnału S4 zostaje wpisany w bloku zliczania częstotliwości BZF.

Wytworzony w selektorze bramkującym częstotliwości SBF jeden z sygnałów deszyfracji wartości SW1F do SW5F zapisuje w odpowiednim liczniku wstępnym LW – wielkość częstotliwości a gdy któryś z liczników wstępnych LW1 do LW5 osiągnie wartość bitową równą liczbie 32 powstaje odpowiedni sygnał formujący SF1F do SF5F, który po wzmocnieniu we wzmacniaczu formującym WF1 do WF5 zmienia stan licznika mechanicznego LM1 do LM5 o jeden sygnałem zmiany częstotliwości SM1F do SM5F.

Poszczególne układy elektroniczne oraz liczniki mechaniczne klasyfikatora napięć zasilane są z oddzielnego bloku zasilania klasyfikatora BZK.

Zastrzeżenie patentowe

Klasyfikator napięć mający blok przetwarzania sygnału umożliwiający pomiar mierzonej wielkości przy użyciu czujnika pomiarowego zamieniającego mierzoną wielkość na sygnał elektryczny, a także posiadający blok zasilania, z n a m i e n n y t y m, że posiada blok dyskryminacji amplitudy (BDA), który tworzą kolejno następujące po sobie układy porównania amplitudy oraz układ sterowania połączony blokiem zliczania amplitudy (BZA), który tworzą kolejno następujące po sobie układy zliczania amplitudy oraz posiada blok dyskryminacji częstotliwości (BDF), który tworzą układy porównania częstotliwości, połączony z blokiem zliczania częstotliwości (BZF), który tworzą układy zliczania częstotliwości przy czym przez połączenie bloku dyskryminacji częstotliwości (BDF), bloku zliczania częstotliwości (BZF) i bloku zliczania amplitudy (BZA) z układem sterowania bloku dyskryminacji amplitudy (BDA) następuje równoczesne sklasyfikowanie mierzonej wielkości zamienionej na sygnał elektryczny pod względem wielkości amplitudy i częstotliwości.

