

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97104866

※ 申請日期： 97. 2. 12

※IPC 分類：~~H04B~~

H04L 27/26 (2006.01)

H04B 7/06 (2006.01)

一、發明名稱：(中文/英文)

具有明確及隱式循環延遲之多重輸入多重輸出傳輸

MIMO TRANSMISSION WITH EXPLICIT AND IMPLICIT CYCLIC DELAYS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商高通公司

QUALCOMM INCORPORATED

代表人：(中文/英文)

湯瑪仕 R 勞斯

ROUSE, THOMAS R.

住居所或營業所地址：(中文/英文)

美國加州聖地牙哥市摩豪斯大道5775號

5775 MOREHOUSE DRIVE SAN DIEGO, CA 92121-1714 U. S. A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 金炳勳  
KIM, BYOUNG-HOON
2. 杜拉葛 派瑞沙德 瑪拉迪  
MALLADI, DURGA PRASAD
3. 張曉霞  
ZHANG, XIAOXIA

國 籍：(中文/英文)

1. 韓國                      REPUBLIC OF KOREA
2. 美國                        U.S.A.
3. 中華人民共和國        P.R.C.

#### 四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年02月06日；60/888,494

2. 美國；2008年02月05日；12/026,370

無主張專利法第二十七條第一項國際優先權：

1.

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本揭示案大體而言係關於通信，且更特定言之係關於用於在無線通信系統中傳輸資料之技術。

本申請案主張2007年2月6日申請之美國臨時專利申請案第60/888,494號標題為"EFFICIENT CYCLIC DELAY DIVERSITY BASED PRECODING"之優先權，該案已讓與給其受讓人，且在此以引用之方式併入本文中。

### 【先前技術】

無線通信系統經廣泛部署以提供各種通信內容，諸如，語音、視訊、封包資料、訊息傳遞、廣播等。此等無線系統可為能夠藉由共用可用系統資源而支援多個使用者的多重存取系統。此等多重存取系統之實例包括分碼多重存取(CDMA)系統、分時多重存取(TDMA)系統、分頻多重存取(FDMA)系統、正交FDMA(OFDMA)系統及單載波FDMA(SC-FDMA)系統。

無線通信系統可支援多重輸入多重輸出(MIMO)傳輸。對於MIMO而言，傳輸器可使用多個(T個)傳輸天線以將資料傳輸至裝備有多個(R個)接收天線之接收器。該多個傳輸以及接收天線形成可用於增加輸送量及/或改良可靠性之MIMO頻道。舉例而言，傳輸器可自T個傳輸天線同時傳輸高達T個資料流以改良輸送量。或者，傳輸器可自所有T個傳輸天線傳輸單個資料流以改良可靠性。在任一狀況下，皆需要以達成良好效能之方式來發送MIMO傳輸。

**【發明內容】**

本文中描述使用明確循環延遲與隱式循環延遲之組合來傳輸資料的技術。可藉由在頻域中在副載波間應用相位斜波或藉由在時域中循環移位樣本來達成循環延遲。對於明確循環延遲而言，可在每一天線之副載波間應用不同相位斜波，且接收器已知所有天線之相位斜波。接收器可執行互補處理以考量明確循環延遲。對於隱式循環延遲而言，可在每一天線之副載波間應用不同相位斜波，且接收器未知該等天線之相位斜波。傳輸器可以相同隱式循環延遲來傳輸導頻。接收器可基於自該導頻導出之頻道估計來考量該隱式循環延遲。

在一設計中，傳輸器可基於接收器已知之第一組循環延遲值來執行循環延遲分集之第一處理(或明確循環延遲處理)。傳輸器可在該明確循環延遲處理之前或之後基於預編碼矩陣來執行預編碼。傳輸器可基於接收器未知之第二組循環延遲值來執行循環延遲分集之第二處理(或隱式循環延遲處理)。傳輸器可對資料執行明確及隱式循環延遲處理且可對導頻僅執行隱式循環延遲處理。一實體(例如，傳輸器或接收器)可自複數個延遲(其可包括零延遲、小延遲及大延遲)中選擇一延遲且可將選定之延遲發送至另一實體(例如，接收器或傳輸器)。可基於選定之延遲來判定該第一組循環延遲值。傳輸器可在未通知接收器之情況下自主地(例如，偽隨機地)選擇該第二組循環延遲值。

在下文中進一步詳細地描述本揭示案之各種態樣及特

徵。

### 【實施方式】

本文中所描述之技術可用於各種無線通信系統，諸如，CDMA、TDMA、FDMA、OFDMA、SC-FDMA及其他系統。通常可互換使用術語"系統"與"網路"。CDMA系統可實施諸如通用陸上無線電存取技術(UTRA)、cdma2000等之無線電技術。UTRA包括寬頻CDMA(W-CDMA)及其他CDMA變體。cdma2000涵蓋S-2000、IS-95及IS-856標準。TDMA系統可實施諸如全球行動通信系統(GSM)之無線電技術。OFDMA系統可實施諸如演進UTRA(E-UTRA)、超行動寬頻(UMB)、IEEE 802.11(Wi-Fi)、IEEE 802.16(WiMAX)、IEEE 802.20、Flash-OFDM等之無線電技術。UTRA及E-UTRA為通用行動電信系統(UMTS)之部分。3GPP長期演進(LTE)為使用E-UTRA之UMTS即將發布的版本。UTRA、E-UTRA、UMTS、LTE及GSM描述於來自名為"第三代合作夥伴計劃"(3GPP)之組織的文獻中。cdma2000及UMB描述於來自名為"第三代合作夥伴計劃2"(3GPP2)之組織的文獻中。此等各種無線電技術及標準在此項技術中為已知的。

圖1展示具有多個節點B 110及多個使用者設備(UE)之無線多重存取通信系統100。節點B可為與UE通信之固定台且亦可被稱作演進節點B(eNB)、基地台、存取點等。每一節點B 110對特定地理區域提供通信覆蓋。UE 120可散布於整個系統內，且每一UE可為固定或行動的。UE亦可被

稱作行動台、終端、存取終端、用戶單元、台等。UE可為蜂巢式電話、個人數位助理(PDA)、無線數據機、無線通信裝置、掌上型裝置、膝上型電腦、無線電話等。UE可經由下行鏈路及上行鏈路上之傳輸而與節點B通信。下行鏈路(或前向鏈路)指代自節點B至UE之通信鏈路，且上行鏈路(或反向鏈路)指代自UE至節點B之通信鏈路。

圖2展示節點B 110及UE 120之設計的方塊圖，節點B 110及UE 120為圖1中之節點B中之一者及UE中之一者。節點B 110裝備有多個(T個)天線234a至234t。UE 120裝備有多個(R個)天線252a至252r。天線234及252中之每一者可被視為實體天線。

在節點B 110處，TX資料處理器220可自資料源212接收資料、基於一或多個調變及編碼機制來處理(例如，編碼及符號映射)該資料並提供資料符號。如本文中所使用，資料符號為用於資料之符號，導頻符號為用於導頻之符號，且符號可為實值或複值。資料符號及導頻符號可為來自調變機制(諸如，PSK或QAM)之調變符號。導頻為由節點B及UE事先已知之資料。TX MIMO處理器230可如下所述地處理資料符號及導頻符號且將T個輸出符號流提供至T個調變器(MOD)232a至232t。每一調變器232可處理其輸出符號流(例如，針對OFDM)以獲得輸出樣本流。每一調變器232可進一步調節(例如，轉換至類比、濾波、放大及增頻轉換)其輸出樣本流並產生下行鏈路信號。可分別經由天線234a至234t來傳輸來自調變器232a至232t之T個下行鏈

路信號。

在UE 120處，R個天線252a至252r可自節點B 110接收T個下行鏈路信號，且每一天線252可將接收到之信號提供至相關聯之解調變器(DEMOD)254。每一解調變器254可調節(例如，濾波、放大、降頻轉換及數位化)其接收到之信號以獲得樣本，且可進一步處理該等樣本(例如，針對OFDM)以獲得接收到之符號。每一解調變器254可將接收到之資料符號提供至RX MIMO處理器260且將接收到之導頻符號提供至頻道處理器294。頻道處理器294可基於接收到之導頻符號來估計自節點B 110至UE 120之MIMO頻道的回應且將MIMO頻道估計提供至RX MIMO處理器260。RX MIMO處理器260可基於MIMO頻道估計而對接收到之資料符號執行MIMO偵測且提供偵測到之符號，其為所傳輸之資料符號之估計。RX資料處理器270可處理(例如，符號解映射及解碼)偵測到之符號且將經解碼之資料提供至資料儲集器272。

UE 120可評估頻道條件且產生反饋資訊，其可包含如下所述之各種類型之資訊。來自資料源278之反饋資訊及資料可由TX資料處理器280處理(例如，編碼及符號映射)、由TX MIMO處理器282空間處理並由調變器254a至254r進一步處理以產生R個上行鏈路信號，可經由天線252a至252r來傳輸該R個上行鏈路信號。在節點B 110處，來自UE 120之R個上行鏈路信號可由天線234a至234t接收、由解調變器232a至232t處理、由RX MIMO處理器236空間處理並

由RX資料處理器238進一步處理(例如,符號解映射及解碼)以恢復由UE 120發送之反饋資訊及資料。控制器/處理器240可基於反饋資訊來控制對UE 120之資料傳輸。

控制器/處理器240及290可分別指導在節點B 110及UE 120處之操作。記憶體242及292可分別儲存用於節點B 110及UE 120之資料及程式碼。排程器244可基於自所有UE接收到之反饋資訊而針對下行鏈路及/或上行鏈路上之資料傳輸來排程UE 120及/或其他UE。

本文中所描述之技術可用於在下行鏈路以及上行鏈路上之MIMO傳輸。為清楚起見,在下文中針對在LTE中之下行鏈路上之MIMO傳輸來描述該等技術之特定態樣。LTE在下行鏈路上使用正交分頻多工(OFDM)且在上行鏈路上使用單載波分頻多工(SC-FDM)。OFDM及SC-FDM將系統頻寬分割成多個(K個)正交副載波,其亦通常被稱作載頻調(tone)、頻率組(bin)等。每一副載波可以資料來調變。大體上,在頻域中以OFDM來發送調變符號且在時域中以SC-FDM來發送調變符號。

節點B 110可經由每一符號週期中之每一副載波上之L個層同時傳輸L個資料符號,其中大體上 $L \geq 1$ 。一層可對應於用於傳輸之每一副載波之一空間維度。節點B 110可使用各種傳輸機制來傳輸資料符號。

在一態樣中,可以明確循環延遲與隱式循環延遲之一組合來發送MIMO傳輸。可使用預編碼來進一步發送該MIMO傳輸。可以各種方式執行明確循環延遲、隱式循環

延遲及預編碼。

在一設計中，節點B 110可針對每一副載波 $k$ 如下處理資料符號：

$$\mathbf{y}_d(k) = \mathbf{C}(k) \mathbf{W} \mathbf{D}(k) \mathbf{U} \mathbf{d}(k), \quad \text{方程式(1)}$$

其中： $\mathbf{d}(k)$ 為含有待經由一符號週期中之副載波 $k$ 上之 $L$ 個層而發送之 $L$ 個資料符號的 $L \times 1$ 向量，

$\mathbf{U}$ 為 $L \times L$ 層至虛擬天線映射矩陣，

$\mathbf{D}(k)$ 為副載波 $k$ 之 $L \times L$ 明確循環延遲矩陣，

$\mathbf{W}$ 為 $T \times L$ 預編碼矩陣，

$\mathbf{C}(k)$ 為副載波 $k$ 之 $T \times T$ 隱式循環延遲矩陣，且

$\mathbf{y}_d(k)$ 為含有在一符號週期中之副載波 $k$ 上的用於 $T$ 個傳輸天線的資料之 $T$ 個輸出符號的 $T \times 1$ 向量。

節點B 110可針對每一副載波 $k$ 如下處理導頻符號：

$$\mathbf{y}_p(k) = \mathbf{C}(k) \mathbf{p}(k), \quad \text{方程式(2)}$$

其中： $\mathbf{p}(k)$ 為含有待在一符號週期中之副載波 $k$ 上發送之 $T$ 個導頻符號的 $T \times 1$ 向量，且

$\mathbf{y}_p(k)$ 為含有在一符號週期中之副載波 $k$ 上的用於 $T$ 個傳輸天線的導頻之 $T$ 個輸出符號的 $T \times 1$ 向量。

方程式(1)及(2)係針對一副載波 $k$ 。可對用於傳輸之每一副載波執行相同處理。在本文中之描述中，矩陣可具有一行或多行。

預編碼矩陣 $\mathbf{W}$ 可用於以 $T$ 個實體天線234a至234t形成高達 $T$ 個虛擬天線。可以 $\mathbf{W}$ 之一行來形成每一虛擬天線。資料符號可由 $\mathbf{W}$ 之一行來多工且可接著在一虛擬天線及所有

T個實體天線上發送。 $\mathbf{W}$ 可基於傅立葉矩陣或某一其他矩陣。 $\mathbf{W}$ 可選自一組預編碼矩陣。

層至虛擬天線映射矩陣 $\mathbf{U}$ 可用於將用於L個層之資料符號映射至選自T個可用虛擬天線之L個虛擬天線。可基於經選擇以供使用之層至虛擬天線映射來定義 $\mathbf{U}$ 。 $\mathbf{U}$ 亦可為沿著對角線具有一且在別處具有零的單位矩陣 $\mathbf{I}$ 。相同或不同映射矩陣可用於K個副載波。

明確循環延遲矩陣 $\mathbf{D}(k)$ 可用於達成循環延遲分集，其可提供波束成形增益、頻率選擇性排程增益及/或分集增益。 $\mathbf{D}(k)$ 亦可用於達成層排列(layer permutation)，其可具有特定優點。可基於選自一組延遲之一延遲來產生 $\mathbf{D}(k)$ ，該組延遲可包括一大於一循環首碼(cyclic prefix)長度之大延遲。

隱式循環延遲矩陣 $\mathbf{C}(k)$ 亦可用於達成循環延遲分集。可以各種方式來產生 $\mathbf{C}(k)$ 且可將其約束成小於該循環首碼長度。

在方程式(1)中所示之設計中，在以 $\mathbf{D}(k)$ 進行明確循環延遲處理之後，以 $\mathbf{W}$ 執行預編碼。因此將明確循環延遲應用於由預編碼矩陣 $\mathbf{W}$ 形成之虛擬天線(而非實體天線)。此設計可用於大延遲。

圖3A展示TX MIMO處理器230a之方塊圖，其實施方程式(1)及(2)且為圖2中節點B 110處之TX MIMO處理器230之一設計。在TX資料處理器220內，S個流處理器320a至320s可自資料源212接收S個資料流，其中大體上 $S \geq 1$ 。每一流

處理器 320 可編碼、交錯、擾碼並符號映射其資料流以獲得資料符號。每一資料流可在每一傳輸時間間隔 (TTI) 中載運一傳送區塊或封包。每一流處理器 320 可處理其傳送區塊以獲得碼字且接著可將該碼字映射至調變符號之區塊。可互換使用術語 "資料流"、"傳送區塊"、"封包" 及 "碼字"。流處理器 320a 至 320s 可提供 S 個資料符號流。

在 TX MIMO 處理器 230a 內，層映射器 332 可將用於該 S 個資料流之資料符號映射至經選擇以供使用之 L 個虛擬天線。在一設計中，映射器 332 可將用於該 S 個資料流之資料符號映射至 L 個層且接著可將用於該 L 個層之資料符號映射至用於傳輸之副載波及虛擬天線。明確循環延遲處理器 334 可將每一副載波之所映射之符號與明確循環延遲矩陣  $D(k)$  相乘。預編碼器 336 可將每一副載波之來自處理器 334 的符號與預編碼矩陣  $W$  相乘並提供此副載波之預編碼之符號。隱式循環延遲處理器 338 可接收來自預編碼器 336 之預編碼之符號及導頻符號且可將每一副載波之符號與隱式循環延遲矩陣  $C(k)$  相乘以獲得輸出符號。處理器 338 可將 T 個輸出符號流提供至 T 個調變器 232a 至 232t。

每一調變器 232 可對各別輸出符號流執行 OFDM 調變。在每一調變器 232 內，可以 K 點反離散傅立葉變換 (IDFT) 來對待在一 OFDM 符號週期中之總共 K 個副載波上發送的 K 個輸出符號進行變換以獲得含有 K 個時域樣本之有用部分。每一時域樣本為待在一樣本週期中傳輸之複值。可複製該有用部分的最末 C 個樣本且將其附加至該有用部分之前部以

形成含有  $K+C$  個樣本之 OFDM 符號。所複製之部分被稱作循環首碼且用於對抗由頻率選擇性衰落引起的符號間干擾 (ISI)。每一調變器 232 可進一步處理其樣本流以產生下行鏈路信號。

控制器/處理器 240 可自 UE 120 接收反饋資訊且產生對流處理器 320 及層映射器 332 之控制。控制器/處理器 240 亦可將明確循環延遲矩陣  $D(k)$  提供至處理器 334、將預編碼矩陣  $W$  提供至預編碼器 336 並將隱式循環延遲矩陣  $C(k)$  提供至處理器 338。

在另一設計中，節點 B 110 可針對每一副載波  $k$  如下處理資料符號：

$$y_d(k) = C(k) D(k) W U d(k), \quad \text{方程式 (3)}$$

其中  $D(k)$  為副載波  $k$  之  $T \times T$  明確循環延遲矩陣。節點 B 110 可如方程式 (2) 中所示針對每一副載波  $k$  處理導頻符號。

在方程式 (3) 中所示之設計中，在以  $W$  進行預編碼之後，執行以  $D(k)$  進行之明確循環延遲處理。因此將明確循環延遲應用於實體天線而非虛擬天線。此設計可用於零延遲及小延遲。

圖 3B 展示 TX MIMO 處理器 230b 之方塊圖，其實施方程式 (2) 及 (3) 且為圖 2 中之節點 B 110 處之 TX MIMO 處理器 230 之另一設計。在 TX MIMO 處理器 230b 內，層映射器 342 可將用於該  $S$  個資料流之資料符號映射至經選擇以供使用之  $L$  個虛擬天線。預編碼器 344 可將每一副載波之所映射之符號與預編碼矩陣  $W$  相乘且提供此副載波之預編碼之符號。

明確循環延遲處理器 346 可將每一副載波之預編碼之符號與明確循環延遲矩陣  $D(k)$  相乘。隱式循環延遲處理器 348 可接收來自處理器 346 之符號及導頻符號且可將每一副載波之符號與隱式循環延遲矩陣  $C(k)$  相乘以獲得輸出符號。處理器 348 可將  $T$  個輸出符號流提供至  $T$  個調變器 232a 至 232t。

在又一設計中，節點 B 110 可針對每一副載波  $k$  如下處理導頻符號：

$$y_p(k) = C(k) V p(k), \quad \text{方程式 (4)}$$

其中  $V$  為  $T \times T$  單式矩陣。單式矩陣  $V$  之特徵在於屬性  $V^H V = I$  及  $V V^H = I$ ，此意謂  $V$  之行彼此正交， $V$  之列亦彼此正交，且每一行及每一列具有單位冪 (unit power)。  $V$  可基於一傅立葉矩陣或某一其他類型之矩陣。方程式 (4) 中之設計可允許經由所有  $T$  個實體天線來傳輸導頻。此設計可用於導頻頻道 (CPICH)、同步頻道 (SCH) 及/或其他頻道。

各種類型之預編碼矩陣可用於方程式 (1) 及 (3) 中所示之設計。在一設計中，一組  $Q$  個預編碼矩陣可被如下定義：

$$W_i = \Lambda_i F, \quad \text{對於 } i=0, \dots, Q-1, \quad \text{方程式 (5)}$$

其中： $F$  為傅立葉矩陣，

$\Lambda_i$  為第  $i$  個相移矩陣，且

$W_i$  為第  $i$  個預編碼矩陣。

$T \times T$  傅立葉矩陣  $F$  之元素可被表示為：

$$f_{u,v} = e^{-j2\pi \frac{uv}{T}}, \quad \text{對於 } u=0, \dots, T-1 \text{ 及 } v=0, \dots, T-1, \quad \text{方程式 (6)}$$

其中  $f_{u,v}$  為該傅立葉矩陣的第  $u$  列與第  $v$  行中之元素。

在一設計中，相移矩陣  $\Lambda_i$  可被表示為：

$$\Lambda_i = \begin{bmatrix} e^{j\lambda_{i,0}} & 0 & \dots & 0 \\ 0 & e^{j\lambda_{i,1}} & \dots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & e^{j\lambda_{i,T-1}} \end{bmatrix}, \quad \text{方程式 (7)}$$

其中  $\lambda_{i,v}$  為第  $i$  個相移矩陣中之第  $v$  個天線之相位。可以不同相位  $\lambda_{i,v}$  及 / 或藉由旋轉一或多個基本矩陣來定義  $Q$  個不同相移矩陣。

對於方程式 (5) 中所示之設計而言，可基於傅立葉矩陣  $F$  及  $Q$  個不同相移矩陣  $\Lambda_i$  來定義  $Q$  個不同  $T \times T$  預編碼矩陣  $W_i$ 。亦可以非傅立葉矩陣或除該傅立葉矩陣外之其他單式來定義該組預編碼矩陣。該組預編碼矩陣亦可包括單位矩陣  $I$ ，其可用於在一實體天線上傳輸每一層。對於選擇性虛擬天線傳輸而言，可評估該  $Q$  個預編碼矩陣之行 (或子矩陣) 之不同組合，且預編碼矩陣  $W_i$  之提供最佳效能的  $L$  個行可作為預編碼矩陣  $W$  而提供，其中大體上  $1 \leq L \leq T$ 。

在一設計中，可針對一組延遲定義一組明確循環延遲矩陣。可使每一延遲與  $V$  個天線之  $V$  個相位斜波相關聯，其中天線 0 可具有零相位斜波。若如圖 3A 中所示在預編碼之前執行明確循環延遲處理，則  $V=L$ ，且該  $V$  個天線對應於  $L$  個選定之虛擬天線。若如圖 3B 中所示在預編碼之後執行明確循環延遲處理，則  $V=T$ ，且該  $V$  個天線對應於  $T$  個實體天線。明確循環延遲矩陣  $D(k)$  之維度因此可取決於是在預編碼之前還是之後執行明確循環延遲處理。為清楚起見，以下描述中之大部分假定如圖 3A 中所示在預編碼之前執行明

確循環延遲處理，且  $\mathbf{D}(k)$  具有維度  $L \times L$ 。

在一設計中，該組明確循環延遲矩陣可被定義為：

$$\mathbf{D}_m(k) = \begin{bmatrix} 1 & 0 & \cdots & 0 \\ 0 & e^{-j\frac{2\pi\tau_m k}{K}} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & e^{-j\frac{2\pi(L-1)\tau_m k}{K}} \end{bmatrix}, \quad \text{方程式(8)}$$

其中  $\tau_m$  為第  $m$  個延遲，其為連續天線之間的延遲間隔，且

$\mathbf{D}_m(k)$  為第  $m$  個延遲之明確循環延遲矩陣。

在方程式(8)中所示之設計中，每一線  $v$  之循環延遲值  $\tau_{m,v}$  及相位斜波  $\theta_{m,v}$  可被表示為：

$$\tau_{m,v} = \tau_m \cdot v, \quad \text{對於 } v=0, \dots, L-1, \quad \text{及} \quad \text{方程式(9)}$$

$$\theta_{m,v} = \frac{2\pi}{K} \tau_m \cdot v, \quad \text{對於 } v=0, \dots, L-1. \quad \text{方程式(10)}$$

方程式(8)中之設計針對不同天線之循環延遲值使用均一間隔  $\tau_m$ 。均一延遲間隔可減少信令附加項，因為可基於單個  $\tau_m$  值來定義所有  $L$  個天線之循環延遲值。

在一設計中，可定義一組  $M=3$  延遲以包括以下各者：

$$\tau_0 = 0, \quad \text{對於零延遲}, \quad \text{方程式(11)}$$

$$\tau_1 = 2, \quad \text{對於小延遲}, \quad \text{及} \quad \text{方程式(12)}$$

$$\tau_2 = \frac{K}{L}, \quad \text{對於大延遲}. \quad \text{方程式(13)}$$

小延遲可用於改良波束成形及頻率選擇性排程增益且可尤其有益於低行動性頻道、低幾何條件頻道、低秩(rank)頻道等。大延遲可用於改良傳輸分集增益且可適於高行動性頻道(例如，以 30 km/hr 之速度或更快移動之行動 UE)、高幾何條件頻道、較高秩頻道、時間或頻率之較粗略之反

饋等。大延遲可在低行動性頻道中提供與零延遲類似的效能，其可在反饋資訊有雜訊時增強系統之穩健性。幾何條件與信號雜訊干擾比(SINR)有關。低幾何條件可對應於低SINR，且高幾何條件可對應於高SINR。秩指代經選擇以供使用之虛擬天線之數目且亦被稱作空間多工階。在一設計中，零延遲或小延遲可用於秩-1傳輸，且大延遲可用於秩-2或更高之傳輸。以大延遲進行之循環延遲分集處理可等化用於資料傳輸之L個層的SINR。

大體上，可針對任一數目之延遲及任一特定延遲定義明確循環延遲矩陣。舉例而言，可針對 $\tau_1=1$ 或某一其他值之小延遲、針對小於K/L或大於K/L之大延遲等定義明確循環延遲矩陣。如方程式(8)及(9)中所示，不同天線之循環延遲值可具有均一間隔。不同天線之循環延遲值亦可具有非均一間隔。大體上，小延遲可為小於循環首碼長度之任一值，且大延遲可為大於循環首碼長度之任一值。

在一設計中，隱式循環延遲矩陣 $\mathbf{C}(k)$ 可被定義為：

$$\mathbf{C}(k) = \begin{bmatrix} 1 & 0 & \cdots & 0 \\ 0 & e^{-j\frac{2\pi\varsigma_1 k}{K}} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & e^{-j\frac{2\pi\varsigma_{T-1} k}{K}} \end{bmatrix}, \quad \text{方程式(14)}$$

其中 $\varsigma_t$ 為實體天線 $t$ 之隱式循環延遲值。

每一實體天線 $t$ 之相位斜波 $\theta_t$ 可被表示為：

$$\theta_t = \frac{2\pi}{K}\varsigma_t, \quad \text{對於 } t=0, \dots, T-1, \quad \text{方程式(15)}$$

其中 $\theta_0 = \varsigma_0 = 0$ 。

大體上，任一組隱式循環延遲值可用於該  $T$  個實體天線。該等隱式循環延遲值可為偽隨機值或可為經選擇以達成良好效能之值。隱式循環延遲值應短於循環首碼長度  $C$ ，如下：

$$-C < \zeta_t < C, \text{ 對於 } t=0, \dots, T-1. \quad \text{方程式 (16)}$$

方程式 (16) 中之約束可確保基於以隱式循環延遲傳輸之導頻之頻道估計不歸因於混淆效應而過度降級。

在一設計中，可由整數個樣本給出每一實體天線之隱式循環延遲值  $\zeta_t$ 。如下所述，在此設計中，可藉由在頻域中應用  $C(k)$  或藉由在時域中循環移位有用部分來達成隱式循環延遲。在另一設計中，可由非整數個樣本給出每一實體天線之隱式循環延遲值  $\zeta_t$ 。

在一設計中，可定義一組基本的  $T$  個不同隱式循環延遲值。舉例而言，該組基本隱式循環延遲值可包括循環延遲值  $0, 1, 2, \dots, T-1$ 。接著可以偽隨機方式自該組基本隱式循環延遲值針對實體天線  $0$  至  $T-1$  或  $\zeta_t (t=0, \dots, T-1)$  選取隱式循環延遲值。此設計可確保將  $T$  個不同之經偽隨機選擇之循環延遲值應用於  $T$  個實體天線。

亦可以其他方式針對該  $T$  個實體天線定義並選擇隱式循環延遲值。隱式循環延遲值可為不隨時間改變之靜態值、隨時間緩慢改變之半靜態值或可頻繁(例如，每一符號週期、具有多個符號週期之每一時槽、具有多個時槽之每一子訊框等)改變之動態值。

對於方程式 (1) 中所示之設計而言，方程式 (13) 中所示的

以大延遲對資料符號進行之處理可被表示為：

$$\underbrace{\begin{bmatrix} y_{d,0}(k) \\ y_{d,1}(k) \\ \vdots \\ y_{d,T-1}(k) \end{bmatrix}}_{y_d(k)} = \underbrace{\begin{bmatrix} 1 & 0 & \cdots & 0 \\ 0 & e^{-j\frac{2\pi\zeta_1 k}{K}} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & e^{-j\frac{2\pi\zeta_{T-1} k}{K}} \end{bmatrix}}_{C(k)} \mathbf{W} \underbrace{\begin{bmatrix} 1 & 0 & \cdots & 0 \\ 0 & e^{-j\frac{2\pi k}{L}} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & e^{-j\frac{2\pi(L-1)k}{L}} \end{bmatrix}}_{D(k)} \mathbf{U} \underbrace{\begin{bmatrix} d_0(k) \\ d_1(k) \\ \vdots \\ d_{L-1}(k) \end{bmatrix}}_{d(k)} \quad \text{。}$$

方程式(17)

對導頻符號進行之處理可被表示為：

$$\underbrace{\begin{bmatrix} y_{p,0}(k) \\ y_{p,1}(k) \\ \vdots \\ y_{p,T-1}(k) \end{bmatrix}}_{y_p(k)} = \underbrace{\begin{bmatrix} 1 & 0 & \cdots & 0 \\ 0 & e^{-j\frac{2\pi\zeta_1 k}{K}} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & e^{-j\frac{2\pi\zeta_{T-1} k}{K}} \end{bmatrix}}_{C(k)} \underbrace{\begin{bmatrix} p_0(k) \\ p_1(k) \\ \vdots \\ p_{T-1}(k) \end{bmatrix}}_{p(k)} \quad \text{。}$$

方程式(18)

可如方程式(1)中所示在頻域中應用隱式循環延遲矩陣  $C(k)$  且該矩陣可為副載波  $k$  之函數。 $C(k)$  在每一實體天線上在該  $K$  個副載波間提供相位斜波(意即，線性相移)。該相位斜波之斜度對於不同天線而言可不同，且天線 0 可具有零相位斜波。在頻域中應用相位斜波等效於在時域中執行 OFDM 符號之有用部分的循環移位。

圖 4 展示在時域中應用隱式循環延遲之實例。在此實例中， $T=4$  且由整數個樣本給出每一實體天線之  $\zeta_i$ 。天線 0 之 OFDM 符號之有用部分可被循環移位零個樣本，天線 1 之 OFDM 符號之有用部分可被循環移位  $\zeta_1$  個樣本，天線 2 之 OFDM 符號之有用部分可被循環移位  $\zeta_2$  個樣本，且天線 3 之 OFDM 符號之有用部分可被循環移位  $\zeta_3$  個樣本。 $\zeta_1$ 、 $\zeta_2$  及  $\zeta_3$  可為偽隨機值或可以某一方式而相關。

循環延遲矩陣  $D(k)$  及  $C(k)$  可用於支援各種延遲，包括零

延遲、小延遲、大延遲及不同天線之循環延遲值間的均一及非均一間隔。此等矩陣亦可減少評估複雜性(用於在所有可能延遲中選擇一延遲)及信令附加項(用於對選定之延遲進行通知)。可以各種方式選擇該延遲。

在一設計中，節點B可針對每一UE選擇一明確延遲且可將選定之延遲發送至該UE。在另一設計中，節點B可針對由節點B伺服之所有UE選擇一明確延遲且可將選定之延遲廣播或發送至此等UE。在又一設計中，節點B可針對每一秩不同地限制該組延遲以便減少UE計算複雜性以及反饋附加項。舉例而言，可僅允許零延遲用於秩1，可允許零延遲及大延遲用於秩2，等等。

在一設計中，UE可基於一效能度量來評估不同之可能預編碼矩陣及不同之可能延遲，且可選擇具有最佳效能度量的預編碼矩陣及延遲。對於預編碼矩陣 $\mathbf{W}_i$ 與延遲 $\tau_m$ 之每一可能組合而言，UE可基於MIMO頻道估計 $\mathbf{H}(k)$ 、預編碼矩陣 $\mathbf{W}_i$ 及明確循環延遲矩陣 $\mathbf{D}_m(k)$ 來計算有效MIMO頻道估計 $\mathbf{H}_{eff}(k)$ 。UE可評估不同假設，每一假設對應於用於可用於資料傳輸之虛擬天線之不同組合(意即， $\mathbf{H}_{eff}(k)$ 之不同行子集)的不同預編碼子矩陣 $\mathbf{W}_{i,s}$ 。UE可基於 $\mathbf{H}_{eff}(k)$ 、UE所使用之MIMO偵測技術及可用傳輸功率在每一假設之所有虛擬天線間的均一分布來針對該假設估計一組SINR。UE接著可基於容量函數將每一SINR映射至容量且可累積每一假設之所有虛擬天線的所有K個副載波之容量以獲得此假設之總容量。在評估預編碼矩陣與明確循環延遲值之所有可

能組合之所有假設後，UE可選擇具有最大總容量的預編碼矩陣與延遲之最佳組合的最佳假設。UE可將該最佳假設之預編碼子矩陣 $W_{i,s}$ 及延遲作為待用於資料傳輸之預編碼矩陣 $W$ 及延遲來發送。預編碼矩陣 $W$ 可含有用於 $L$ 個選定之虛擬天線的 $W_i$ 之 $L$ 個最佳行。

UE亦可判定待在該 $L$ 個選定之虛擬天線上發送之 $S$ 個資料流的 $S$ 個SINR。可基於用於每一資料流之副載波及虛擬天線的SINR來判定此資料流之SINR。UE亦可基於該 $S$ 個資料流之SINR來判定 $S$ 個頻道品質指示符(CQI)值。CQI值可包含平均SINR、調變及編碼機制(MCS)、封包格式、傳送格式等。UE可發送該 $S$ 個資料流之 $S$ 個CQI值或可發送一基本CQI值及一差異CQI值。該基本CQI值可表示首先解碼之資料流的SINR，且該差異CQI值可表示兩個資料流之SINR之間的差異。

在一設計中，節點B可任意地選擇每一實體天線之隱式循環延遲值。節點B可以相同隱式循環延遲處理來發送導頻符號及資料符號，且UE可基於此等導頻符號來估計MIMO頻道回應。在此狀況下，MIMO頻道估計將包括實際MIMO頻道回應及由節點B應用之隱式循環延遲矩陣。由隱式循環延遲矩陣引起之相移可被UE感知為MIMO頻道波動之部分，且UE不需要獲知每一天線之隱式循環延遲值。藉由以隱式循環延遲矩陣傳輸導頻，節點B可任意地選擇並改變隱式循環延遲值，且該改變對於UE而言將為明顯的。

藉由在該L個虛擬天線間具有均一延遲間隔之情況下使用少數明確延遲(例如，零延遲、小延遲及大延遲)，可減少節點B與UE之間的信令附加項及/或UE處之選擇複雜性。節點B可在不必通知UE之情況下選擇並應用各種隱式循環延遲值。

圖5展示圖2中之UE 120處之RX MIMO處理器260及RX資料處理器270之設計的方塊圖。自解調變器254a至254r接收之導頻符號可被表示為：

$$\mathbf{r}_p(k) = \mathbf{H}(k) \mathbf{C}(k) \mathbf{p}(k), \text{ 或} \quad \text{方程式 (19)}$$

$$\mathbf{r}_p(k) = \mathbf{H}(k) \mathbf{C}(k) \mathbf{V} \mathbf{p}(k), \quad \text{方程式 (20)}$$

其中： $\mathbf{H}(k)$ 為副載波 $k$ 之 $R \times T$  MIMO頻道矩陣，且

$\mathbf{r}_p(k)$ 為含有在一符號週期中之副載波 $k$ 上的用於 $R$ 個接收天線的 $R$ 個接收到之導頻符號的 $R \times 1$ 向量。

若如方程式(2)中所示傳輸導頻符號，則方程式(19)可為適用的。若如方程式(4)中所示傳輸導頻符號，則方程式(20)可為適用的。

頻道估計器294可基於接收到之導頻符號來導出MIMO頻道估計。MIMO頻道估計可被表示為：

$$\mathbf{H}_{est}(k) = \mathbf{H}(k) \mathbf{C}(k), \text{ 或} \quad \text{方程式 (21)}$$

$$\mathbf{H}_{est}(k) = \mathbf{H}(k) \mathbf{C}(k) \mathbf{V}, \quad \text{方程式 (22)}$$

其中 $\mathbf{H}_{est}(k)$ 為副載波 $k$ 之 $R \times T$ 估計之MIMO頻道矩陣。為簡單起見，方程式(21)及(22)假定無頻道估計誤差。MIMO頻道估計可包括用於傳輸之所有副載波的一組估計之MIMO頻道矩陣。如方程式(21)及(22)中所示，MIMO頻道估計

$\mathbf{H}_{est}(k)$  包括實際 MIMO 頻道  $\mathbf{H}(k)$  以及隱式循環延遲矩陣  $\mathbf{C}(k)$  及用於導頻之單式矩陣  $\mathbf{V}$  (若存在)。

在 RX MIMO 處理器 260 內，計算單元 510 可自頻道估計器 294 接收 MIMO 頻道估計  $\mathbf{H}_{est}(k)$  以及經選擇以供使用之預編碼矩陣  $\mathbf{W}$  及明確循環延遲矩陣  $\mathbf{D}(k)$ 。若如方程式 (4) 中所示傳輸導頻，則處理器 260 可如下移除用於導頻之單式矩陣  $\mathbf{V}$ ，： $\mathbf{H}_{est}(k) = \mathbf{H}_{est}(k) \mathbf{V}^H$ 。

單元 510 可如下計算有效 MIMO 頻道估計：

$$\mathbf{H}_{eff}(k) = \mathbf{H}_{est}(k) \mathbf{D}(k) \mathbf{W} \mathbf{U}, \text{ 或} \quad \text{方程式 (23)}$$

$$\mathbf{H}_{eff}(k) = \mathbf{H}_{est}(k) \mathbf{W} \mathbf{D}(k) \mathbf{U}, \quad \text{方程式 (24)}$$

其中  $\mathbf{H}_{eff}(k)$  為副載波  $k$  之  $R \times L$  有效 MIMO 頻道矩陣。 $\mathbf{H}_{eff}(k)$  為由資料符號觀測到之有效 MIMO 頻道且關於用於資料傳輸之  $L$  個虛擬天線。

若節點 B 如方程式 (1) 中所示執行預編碼及明確循環延遲處理，則可使用方程式 (23)。若節點 B 如方程式 (3) 中所示執行預編碼及明確循環延遲處理，則可使用方程式 (24)。單元 510 接著可基於  $\mathbf{H}_{eff}(k)$  且根據最小均方差 (MMSE)、線性 MMSE (LMMSE)、迫零 (ZF ; zero-forcing) 或某一其他 MIMO 偵測技術來針對每一副載波  $k$  計算空間濾波器矩陣  $\mathbf{M}(k)$ 。

MIMO 偵測器 512 可自  $R$  個解調變器 254a 至 254r 獲得  $R$  個接收到之資料符號流。MIMO 偵測器 512 可以每一副載波  $k$  之空間濾波器矩陣  $\mathbf{M}(k)$  對該  $R$  個接收到之資料符號流執行 MIMO 偵測且提供  $L$  個選定之虛擬天線之  $L$  個偵測到之符號

流。層解映射器 514 可以與由圖 3A 中之層映射器 332 或圖 3B 中之層映射器 342 執行之映射互補的方式解映射該 L 個偵測到之符號流且可提供 S 個資料流之 S 個解映射之符號流。

RX 資料處理器 270 包括用於該 S 個資料流之 S 個流處理器 520a 至 520s。每一流處理器 520 可符號解映射、解擾碼、解交錯並解碼其解映射之符號流且提供經解碼之資料流。

圖 6 展示用於在無線通信系統中傳輸資料之過程 600 的設計。可由傳輸器(諸如, 節點 B、UE 等)來執行過程 600。對於過程 600 而言, 傳輸器可基於資料傳輸之接收器已知的第一組循環延遲值(例如,  $\tau_{m,0}$  至  $\tau_{m,L-1}$ )來執行循環延遲分集之第一處理(或明確循環延遲處理)(區塊 612)。傳輸器可在循環延遲分集之第一處理之前或之後基於預編碼矩陣  $\mathbf{W}$  來執行預編碼(區塊 614)。傳輸器可基於該接收器未知的第二組循環延遲值(例如,  $\zeta_0$  至  $\zeta_{T-1}$ )來執行循環延遲分集之第二處理(或隱式循環延遲處理)(區塊 616)。

傳輸器可對資料執行循環延遲分集之該第一處理及該第二處理, 例如, 如方程式(1)或(3)中所示。傳輸器可對導頻僅執行循環延遲分集之該第二處理, 例如, 如方程式(2)或(4)中所示。傳輸器可以未應用於資料之單式矩陣  $\mathbf{V}$  來處理導頻。傳輸器可(例如)藉由對每一副載波  $k$  應用明確循環延遲矩陣  $\mathbf{D}(k)$  而在頻域中執行循環延遲分集之第一處理。傳輸器可(例如)藉由如圖 4 中所示循環移位有用部分之樣本而在時域中執行循環延遲分集之第二處理。

在一設計中, 傳輸器可接收指示複數個延遲中之一者的

反饋資訊，該複數個延遲可包括如方程式(11)至(13)中所指示之零延遲、小延遲及大延遲。傳輸器可基於該反饋資訊所指示之延遲來判定該第一組循環延遲值。在另一設計中，傳輸器可自該複數個延遲中選擇一延遲且可將選定之延遲發送至接收器。傳輸器接著可基於選定之延遲來判定該第一組循環延遲值。傳輸器可在不必通知接收器之情況下自主地(例如，偽隨機地)選擇該第二組中之循環延遲值且可約束此等循環延遲值使其短於循環首碼長度。

圖7展示用於在無線通信系統中傳輸資料之設備700的設計。設備700包括用於基於資料傳輸之接收器已知的第一組循環延遲值來執行循環延遲分集之第一處理的構件(模組712)、用於在循環延遲分集之該第一處理之前或之後基於預編碼矩陣來執行預編碼的構件(模組714)及基於該接收器未知的第二組循環延遲值來執行循環延遲分集之第二處理的構件(模組716)。

圖8展示用於在無線通信系統中接收資料之過程800的設計。可由接收器(諸如，UE、節點B等)來執行過程800。對於過程800而言，接收器可接收基於接收器已知的第一組循環延遲值(例如， $\tau_{m,0}$ 至 $\tau_{m,L-1}$ )及接收器未知的第二組循環延遲值(例如， $\zeta_0$ 至 $\zeta_{T-1}$ )以循環延遲分集發送之資料傳輸(區塊812)。接收器可接收僅基於該第二組循環延遲值以循環延遲分集發送之導頻傳輸(區塊814)。接收器可基於所接收之導頻傳輸來導出MIMO頻道估計(區塊816)。可以未用於資料傳輸之單式矩陣 $V$ 來發送導頻傳輸。在此狀況下，

可進一步基於單式矩陣  $V$  來導出 MIMO 頻道估計。MIMO 頻道估計可包含多個副載波之多個 MIMO 頻道矩陣  $H_{est}(k)$ 。

接收器可基於該 MIMO 頻道估計及該第一組循環延遲值來對接收到之資料傳輸執行 MIMO 偵測(區塊 818)。在區塊 818 之一設計中，接收器可基於該第一組循環延遲值來判定該多個副載波之多個循環延遲矩陣  $D(k)$ 。接收器可基於該多個循環延遲矩陣  $D(k)$ 、該多個 MIMO 頻道矩陣  $H_{est}(k)$  及用於資料傳輸之預編碼矩陣  $W$  來導出該多個副載波之多個空間濾波器矩陣  $M(k)$ 。接收器接著可基於該多個空間濾波器矩陣來對接收到之資料傳輸執行 MIMO 偵測。

接收器可評估複數個預編碼矩陣之效能(例如，總容量)且可發送指示選定之預編碼矩陣之反饋資訊。可基於選定之預編碼矩陣以預編碼來發送資料傳輸。接收器可進一步基於選定之預編碼矩陣來對接收到之資料傳輸執行 MIMO 偵測。接收器亦可評估複數個延遲(例如，零延遲、小延遲及大延遲)且可發送指示選定之延遲之反饋資訊。可基於選定之延遲來判定該第一組循環延遲值。接收器亦可聯合地評估該複數個預編碼矩陣及該複數個延遲。

圖 9 展示用於在無線通信系統中接收資料之設備 900 的設計。設備 900 包括用於接收基於接收器已知之第一組循環延遲值及該接收器未知之第二組循環延遲值以循環延遲分集發送之資料傳輸的構件(模組 912)、用於接收僅基於該第二組循環延遲值以循環延遲分集發送之導頻傳輸的構件(模組 914)、用於基於接收到之導頻傳輸來導出 MIMO 頻道

估計的構件(模組916)及用於基於該MIMO頻道估計及該第一組循環延遲值來對接收到之資料傳輸執行MIMO偵測的構件(模組918)。

圖7及圖9中之模組可包含處理器、電子裝置、硬體裝置、電子組件、邏輯電路、記憶體等、或其任一組合。

在以上描述之大部分中，以 $C(k)$ 進行之循環延遲分集處理為隱式的，且 $C(k)$ 對於UE而言係未知的。在另一設計中，以 $C(k)$ 進行之循環延遲分集處理為明確的，且 $C(k)$ 對於UE而言係已知的(例如，信令給UE)。可以相同方式以 $C(k)$ 來處理資料符號，而不管 $C(k)$ 是隱式還是明確的。當 $C(k)$ 為隱式時可以其來處理導頻符號(如上所述)，且當 $C(k)$ 為明確時可能或可能不以其來處理導頻符號。

熟習此項技術者應理解，可使用各種不同技藝及技術中之任一者來表示資訊及信號。舉例而言，可遍及上文之描述而參考的資料、指令、命令、資訊、信號、位元、符號及碼片可由電壓、電流、電磁波、磁場或磁粒子、光場或光粒子、或其任一組合表示。

熟習此項技術者應進一步瞭解，結合本文中之揭示內容而描述之各種說明性邏輯區塊、模組、電路及演算法步驟可被實施為電子硬體、電腦軟體或兩者之組合。為清楚地說明硬體與軟體之此可互換性，在上文中大體在功能性方面描述各種說明性組件、區塊、模組、電路及步驟。此功能性是實施為硬體還是實施為軟體取決於特定應用及施加於整個系統上之設計約束。熟習此項技術者可針對每一特

定應以不同方式實施所描述之功能性，但此等實施決策不應被解釋成引起脫離本揭示案之範疇。

結合本文中之揭示內容而描述之各種說明性邏輯區塊、模組及電路可用以下各者來實施或執行：經設計以執行本文中所描述之功能的通用處理器、數位信號處理器(DSP)、特殊應用積體電路(ASIC)、場可程式化閘陣列(FPGA)或其他可程式化邏輯裝置、離散閘或電晶體邏輯、離散硬體組件或其任一組合。通用處理器可為微處理器，但替代地，該處理器可為任一習知處理器、控制器、微控制器或狀態機。處理器亦可被實施為計算裝置之組合，例如，DSP與微處理器之組合、複數個微處理器、與DSP核心結合的一或多個微處理器、或任一其他此種組態。

結合本文中之揭示內容而描述的方法或演算法之步驟可直接實施於硬體中、由處理器執行之軟體模組中或兩者之組合中。軟體模組可常駐於RAM記憶體、快閃記憶體、ROM記憶體、EPROM記憶體、EEPROM記憶體、暫存器、硬碟、抽取式碟片、CD-ROM或此項技術中已知的任一其他形式之儲存媒體中。一例示性儲存媒體耦接至處理器，使得該處理器可自該儲存媒體讀取資訊及將資訊寫入至該儲存媒體。替代地，該儲存媒體可為該處理器之整體部分。該處理器及該儲存媒體可常駐於一ASIC中。該ASIC可常駐於一使用者終端中。替代地，該處理器及該儲存媒體可作為離散組件而常駐於一使用者終端中。

在一或多個例示性設計中，所描述之功能可以硬體、軟

體、韌體、或其任一組合來實施。若以軟體來實施，則該等功能可作為一或多個指令或程式碼而儲存於電腦可讀媒體上或作為一或多個指令或程式碼而在電腦可讀媒體上傳輸。電腦可讀媒體包括電腦儲存媒體及通信媒體，其包括促進將電腦程式自一位置轉移至另一位置的任一媒體。儲存媒體可為可由通用或專用電腦存取的任何可用媒體。以實例說明且未限制，此等電腦可讀媒體可包含RAM、ROM、EEPROM、CD-ROM或其他光碟儲存器、磁碟儲存器或其他磁性儲存裝置或可用於載運或儲存呈指令或資料結構之形式的所要程式碼構件及可由通用或專用電腦或通用或專用處理器存取的任何其他媒體。又，將任何連接適當地稱作電腦可讀媒體。舉例而言，若使用同軸電纜、光纖纜線、雙絞線、數位用戶線(DSL)或諸如紅外、無線電及微波的無線技術而自網站、伺服器或其他遠端源來傳輸軟體，則同軸電纜、光纖纜線、雙絞線、DSL或諸如紅外、無線電及微波的無線技術包括於媒體之定義中。如本文中所使用，磁碟及碟片包括緊密碟片(CD)、雷射碟片、光碟、數位通用碟片(DVD)、軟碟及藍光碟片，其中磁碟通常以磁性方式再生資料，而光碟以雷射以光學方式再生資料。上述諸物之組合亦應包括於電腦可讀媒體之範疇內。

提供本揭示案之先前描述以使熟習此項技術者能夠製造或使用本揭示案。熟習此項技術者將容易顯而易見對本揭示案之各種修改，且在未脫離本揭示案之精神或範疇之情

況下可將本文中所界定之一般原理應用於其他變體。因此，本揭示案不欲限於本文中所描述之實例及設計而是與本文中所揭示之原理及新穎特徵之範疇最廣泛地一致。

### 【圖式簡單說明】

圖 1 展示無線多重存取通信系統。

圖 2 展示節點 B 及 UE 之方塊圖。

圖 3A 及圖 3B 展示傳輸 (TX) MIMO 處理器之兩個設計。

圖 4 展示時域中之循環延遲。

圖 5 展示接收 (RX) MIMO 處理器之設計。

圖 6 展示用於傳輸資料之過程。

圖 7 展示用於傳輸資料之設備。

圖 8 展示用於接收資料之過程。

圖 9 展示用於接收資料之設備。

### 【主要元件符號說明】

100	無線多重存取通信系統
110	節點 B
120	使用者設備
212	資料源
220	TX 資料處理器
230	TX MIMO 處理器
230a	TX MIMO 處理器
230b	TX MIMO 處理器
232a-232t	調變器/解調變器
234a-234t	天線

236	RX MIMO 處理器
238	RX 資料處理器
240	控制器/處理器
242	記憶體
244	排程器
252a-252r	天線
254a-254r	調變器/解調變器
260	RX MIMO 處理器
270	RX 資料處理器
272	資料儲集器
278	資料源
280	TX 資料處理器
282	TX MIMO 處理器
290	控制器/處理器
292	記憶體
294	頻道估計器/頻道處理器
320a-320s	流處理器
332	層映射器
334	明確循環延遲處理器
336	預編碼器
338	隱式循環延遲處理器
342	映射器
344	預編碼器
346	明確循環延遲處理器

348	隱式循環延遲處理器
510	計算單元
512	MIMO 偵測器
514	層解映射器
520a-520s	流處理器
700	在無線通信系統中傳輸資料之設備
712	模組
714	模組
716	模組
900	用於在無線通信系統中接收資料之設備
912	模組
914	模組
916	模組
918	模組

## 五、中文發明摘要：

本發明描述使用明確循環延遲與隱式循環延遲之一組合來傳輸資料的技術。一傳輸器可基於一接收器已知之一第一組循環延遲值來執行循環延遲分集之第一處理(或明確循環延遲處理)。該傳輸器可在該明確循環延遲處理之前或之後基於一預編碼矩陣來執行預編碼。該傳輸器可基於該接收器未知之一第二組循環延遲值來執行循環延遲分集之第二處理(或隱式循環延遲處理)。該傳輸器可對資料執行明確及隱式循環延遲處理且可對導頻僅執行隱式循環延遲處理。一實體可選擇該第一組循環延遲值且通知另一實體。該傳輸器可在未通知該接收器之情況下自主地選擇該第二組循環延遲值。

## 六、英文發明摘要：

Techniques for transmitting data using a combination of explicit cyclic delay and implicit cyclic delay are described. A transmitter may perform first processing for cyclic delay diversity (or explicit cyclic delay processing) based on a first set of cyclic delay values known to a receiver. The transmitter may perform precoding based on a precoding matrix either before or after the explicit cyclic delay processing. The transmitter may perform second processing for cyclic delay diversity (or implicit cyclic delay processing) based on a second set of cyclic delay values unknown to the receiver. The transmitter may perform both explicit and implicit cyclic delay processing for data and may perform only implicit cyclic delay processing for pilot. One entity may select the first set of cyclic delay values and inform the other entity. The transmitter may autonomously select the second set of cyclic delay values without informing the receiver.

## 十、申請專利範圍：

1. 一種用於無線通信之設備，其包含：

至少一處理器，其經組態以：基於一資料傳輸之一接收器已知的一第一組循環延遲值來執行循環延遲分集之第一處理；及基於該接收器未知的一第二組循環延遲值來執行循環延遲分集之第二處理；及

一記憶體，其耦接至該至少一處理器。

2. 如請求項1之設備，其中該至少一處理器經組態以：對資料執行循環延遲分集之該第一處理及該第二處理；並且對導頻僅執行循環延遲分集之該第二處理。
3. 如請求項1之設備，其中該至少一處理器經組態以：在頻域中執行循環延遲分集之該第一處理；並在頻域或時域中執行循環延遲分集之該第二處理。
4. 如請求項1之設備，其中該第一組循環延遲值對應於長於一循環首碼長度之循環延遲，且其中該第二組循環延遲值對應於短於該循環首碼長度之循環延遲。
5. 如請求項1之設備，其中該至少一處理器經組態以：自該接收器接收指示複數個延遲中之一者的反饋資訊；並基於該反饋資訊所指示之該延遲來判定該第一組循環延遲值。
6. 如請求項5之設備，其中該反饋資訊指示無延遲、小於一循環首碼長度之小延遲或大於該循環首碼長度之大延遲。
7. 如請求項1之設備，其中該至少一處理器經組態以自複

數個延遲中選擇一延遲、將該選定之延遲發送至該接收器並基於該選定之延遲來判定該第一組循環延遲值。

8. 如請求項1之設備，其中該至少一處理器經組態以在未通知該接收器之情況下自主地選擇該第二組中之該等循環延遲值。

9. 如請求項1之設備，其中該至少一處理器經組態以基於來自該接收器之反饋資訊來判定該第二組中之該等循環延遲值。

10. 如請求項1之設備，其中該至少一處理器經組態以在循環延遲分集之該第一處理之後且在循環延遲分集之該第二處理之前基於一預編碼矩陣來執行預編碼。

11. 如請求項1之設備，其中該至少一處理器經組態以在循環延遲分集之該第一處理之前基於一預編碼矩陣來執行預編碼。

12. 如請求項2之設備，其中該至少一處理器經組態以便以一未應用於該資料之單式矩陣來處理該導頻。

13. 一種用於無線通信之方法，其包含：

基於一資料傳輸之一接收器已知的一第一組循環延遲值來執行循環延遲分集之第一處理；及

基於該接收器未知的一第二組循環延遲值來執行循環延遲分集之第二處理。

14. 如請求項13之方法，其進一步包含：

對資料執行循環延遲分集之該第一處理及該第二處理；及

對導頻僅執行循環延遲分集之該第二處理。

15. 如請求項13之方法，其中該執行循環延遲分集之該第一處理包含在頻域中執行循環延遲分集之該第一處理，且其中該執行循環延遲分集之該第二處理包含在頻域或時域中執行循環延遲分集之該第二處理。

16. 如請求項13之方法，其進一步包含：

自該接收器接收指示複數個延遲中之一者的反饋資訊；及

基於該反饋資訊所指示之該延遲來判定該第一組循環延遲值。

17. 如請求項13之方法，其進一步包含：

在未通知該接收器之情況下自主地選擇該第二組中之該等循環延遲值。

18. 如請求項13之方法，其進一步包含：

在循環延遲分集之該第一處理之前或之後且在循環延遲分集之該第二處理之前基於一預編碼矩陣來執行預編碼。

19. 一種用於無線通信之設備，其包含：

用於基於一資料傳輸之一接收器已知的一第一組循環延遲值來執行循環延遲分集之第一處理的構件；及

用於基於該接收器未知的一第二組循環延遲值來執行循環延遲分集之第二處理的構件。

20. 如請求項19之設備，其進一步包含：

用於對資料執行循環延遲分集之該第一處理及該第二

處理的構件；及

用於對導頻僅執行循環延遲分集之該第二處理的構件。

21. 如請求項19之設備，其中該用於執行循環延遲分集之該第一處理的構件包含用於在頻域中執行循環延遲分集之該第一處理的構件，且其中該用於執行循環延遲分集之該第二處理的構件包含用於在時域中執行循環延遲分集之該第二處理的構件。

22. 如請求項19之設備，其進一步包含：

用於自該接收器接收指示複數個延遲中之一者的反饋資訊的構件；及

用於基於該反饋資訊所指示之該延遲來判定該第一組循環延遲值的構件。

23. 如請求項19之設備，其進一步包含：

用於在未通知該接收器之情況下自主地選擇該第二組中之該等循環延遲值的構件。

24. 如請求項19之設備，其進一步包含：

用於在循環延遲分集之該第一處理之前或之後且在循環延遲分集之該第二處理之前基於一預編碼矩陣來執行預編碼的構件。

25. 一種機器可讀媒體，其包含在由一機器執行時使該機器執行包括以下操作之操作的指令：

基於一資料傳輸之一接收器已知之一第一組循環延遲值來執行循環延遲分集之第一處理；及

基於該接收器未知的一第二組循環延遲值來執行循環延遲分集之第二處理。

26. 如請求項25之機器可讀媒體，其在由該機器執行時使該機器執行進一步包括以下操作之操作：

對資料執行循環延遲分集之該第一處理及該第二處理；及

對導頻僅執行循環延遲分集之該第二處理。

27. 如請求項25之機器可讀媒體，其在由該機器執行時使該機器執行進一步包括以下操作之操作：

在頻域中執行循環延遲分集之該第一處理，及

在時域中執行循環延遲分集之該第二處理。

28. 一種用於無線通信之設備，其包含：

至少一處理器，其經組態以基於一資料傳輸之一接收器已知的一第一組循環延遲值來執行循環延遲分集之第一處理並基於該接收器已知的一第二組循環延遲值來執行循環延遲分集之第二處理；及

一記憶體，其耦接至該至少一處理器。

29. 如請求項28之設備，其中該至少一處理器經組態以對資料執行循環延遲分集之該第一處理及該第二處理，且對導頻省略循環延遲分集之該第一處理及該第二處理。

30. 一種用於無線通信之設備，其包含：

至少一處理器，其經組態以：接收基於一接收器已知之一第一組循環延遲值及該接收器未知之一第二組循環延遲值以循環延遲分集發送之一資料傳輸；接收僅基於

該第二組循環延遲值以循環延遲分集發送之一導頻傳輸；基於該接收到之導頻傳輸來導出一多重輸入多重輸出(MIMO)頻道估計；並基於該MIMO頻道估計及該第一組循環延遲值來對該接收到之資料傳輸執行MIMO偵測；及

一記憶體，其耦接至該至少一處理器。

31. 如請求項30之設備，其中該至少一處理器經組態以：評估複數個預編碼矩陣之效能；發送指示一選自該複數個預編碼矩陣中之預編碼矩陣的反饋資訊；並進一步基於該選定之預編碼矩陣來對該接收到之資料傳輸執行MIMO偵測，且其中該資料傳輸係基於該選定之預編碼矩陣以預編碼而發送。
32. 如請求項30之設備，其中該至少一處理器經組態以：基於該接收到之導頻傳輸來獲得該MIMO頻道估計之多個副載波之多個MIMO頻道矩陣；基於該第一組循環延遲值來判定該多個副載波之多個循環延遲矩陣；基於該多個循環延遲矩陣及該多個MIMO頻道矩陣來導出該多個副載波之多個空間濾波器矩陣；並基於該多個空間濾波器矩陣來對該接收到之資料傳輸執行MIMO偵測。
33. 如請求項32之設備，其中該至少一處理器經組態以進一步基於一用於該資料傳輸之預編碼矩陣來導出該多個空間濾波器矩陣。
34. 如請求項30之設備，其中該至少一處理器經組態以評估複數個延遲之效能並發送指示一選自該複數個延遲中之

延遲的反饋資訊，且其中該第一組循環延遲值係基於該選定之延遲而判定。

35. 如請求項30之設備，其中該第一組循環延遲值對應於長於一循環首碼長度之循環延遲，且其中該第二組循環延遲值對應於短於該循環首碼長度之循環延遲。

36. 如請求項30之設備，其中該至少一處理器經組態以進一步基於一用於該導頻傳輸但未用於該資料傳輸之單式矩陣來導出該MIMO頻道估計。

37. 一種用於無線通信之方法，其包含：

接收基於一接收器已知之一第一組循環延遲值及該接收器未知之一第二組循環延遲值以循環延遲分集發送之一資料傳輸；

接收僅基於該第二組循環延遲值以循環延遲分集發送之一導頻傳輸；

基於該接收到之導頻傳輸來導出一多重輸入多重輸出(MIMO)頻道估計；及

基於該MIMO頻道估計及該第一組循環延遲值來對該接收到之資料傳輸執行MIMO偵測。

38. 如請求項37之方法，其中該執行MIMO偵測包含：

基於該第一組循環延遲值來判定多個副載波之多個循環延遲矩陣，

基於該多個循環延遲矩陣及該MIMO頻道估計之多個MIMO頻道矩陣來導出該多個副載波之多個空間濾波器矩陣，及

基於該多個空間濾波器矩陣來對該接收到之資料傳輸執行MIMO偵測。

39. 如請求項38之方法，其中該導出該多個空間濾波器矩陣包含進一步基於一用於該資料傳輸之預編碼矩陣來導出該多個空間濾波器矩陣。

40. 如請求項37之方法，其進一步包含：

評估複數個預編碼矩陣之效能；及

發送指示一選自該複數個預編碼矩陣中之預編碼矩陣的反饋資訊，其中該資料傳輸係基於該選定之預編碼矩陣以預編碼而發送，且其中該接收到之資料傳輸的該MIMO偵測係進一步基於該選定之預編碼矩陣而執行。

41. 如請求項37之方法，其進一步包含：

評估複數個延遲之效能；及

發送指示一選自該複數個延遲中之延遲的反饋資訊，且其中該第一組循環延遲值係基於該選定之延遲而判定。

42. 一種用於無線通信之設備，其包含：

用於接收基於一接收器已知之一第一組循環延遲值及該接收器未知之一第二組循環延遲值以循環延遲分集發送之一資料傳輸的構件；

用於接收僅基於該第二組循環延遲值以循環延遲分集發送之一導頻傳輸的構件；

用於基於該接收到之導頻傳輸來導出一多重輸入多重輸出(MIMO)頻道估計的構件；及

用於基於該MIMO頻道估計及該第一組循環延遲值來對該接收到之資料傳輸執行MIMO偵測的構件。

43. 如請求項42之設備，其中該用於執行MIMO偵測之構件包含：

用於基於該第一組循環延遲值來判定多個副載波之多個循環延遲矩陣的構件，

用於基於該多個循環延遲矩陣及該MIMO頻道估計之多個MIMO頻道矩陣來導出該多個副載波之多個空間濾波器矩陣的構件，及

用於基於該多個空間濾波器矩陣來對該接收到之資料傳輸執行MIMO偵測的構件。

44. 如請求項43之設備，其中該用於導出該多個空間濾波器矩陣的構件包含用於進一步基於一用於該資料傳輸之預編碼矩陣來導出該多個空間濾波器矩陣的構件。

45. 如請求項42之設備，其進一步包含：

用於評估複數個預編碼矩陣之效能的構件；及

用於發送指示一選自該複數個預編碼矩陣中之預編碼矩陣的反饋資訊的構件，其中該資料傳輸係基於該選定之預編碼矩陣以預編碼而發送，且其中該接收到之資料傳輸的該MIMO偵測係進一步基於該選定之預編碼矩陣而執行。

46. 如請求項42之設備，其進一步包含：

用於評估複數個延遲之效能的構件；及

用於發送指示一選自該複數個延遲中之延遲的反饋資

訊的構件，且其中該第一組循環延遲值係基於該選定之延遲而判定。

十一、圖式：

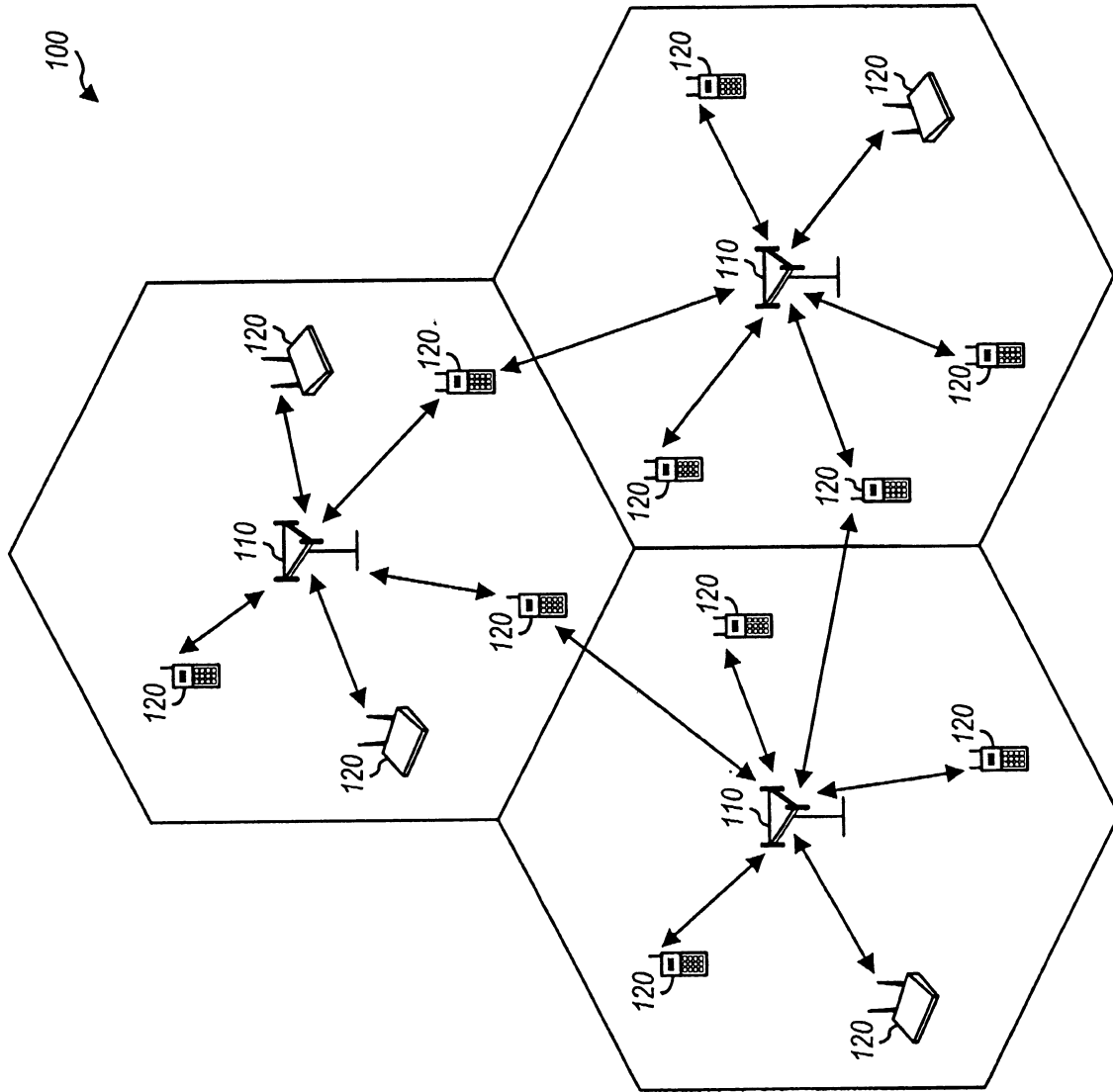


圖1

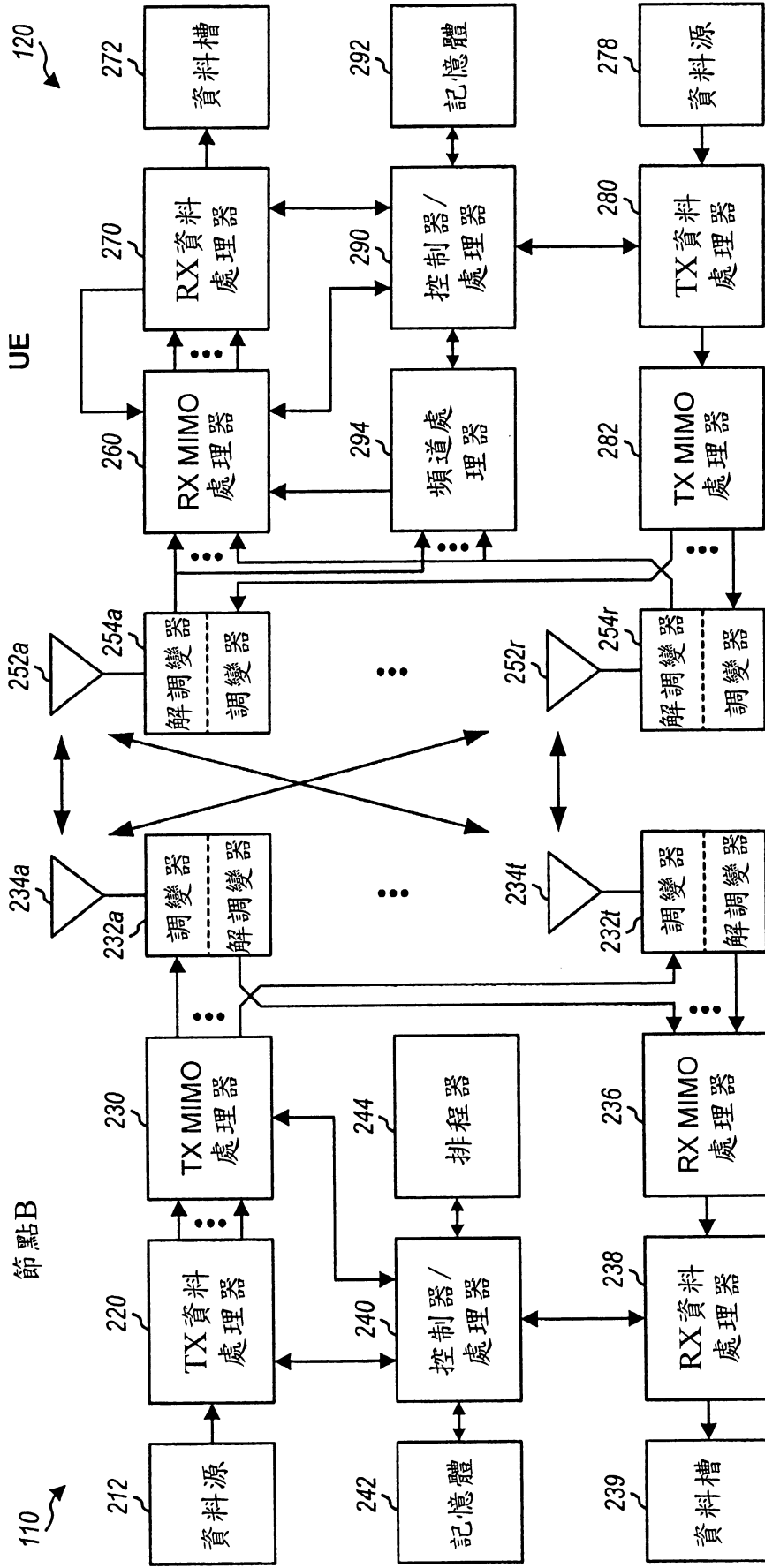


圖2

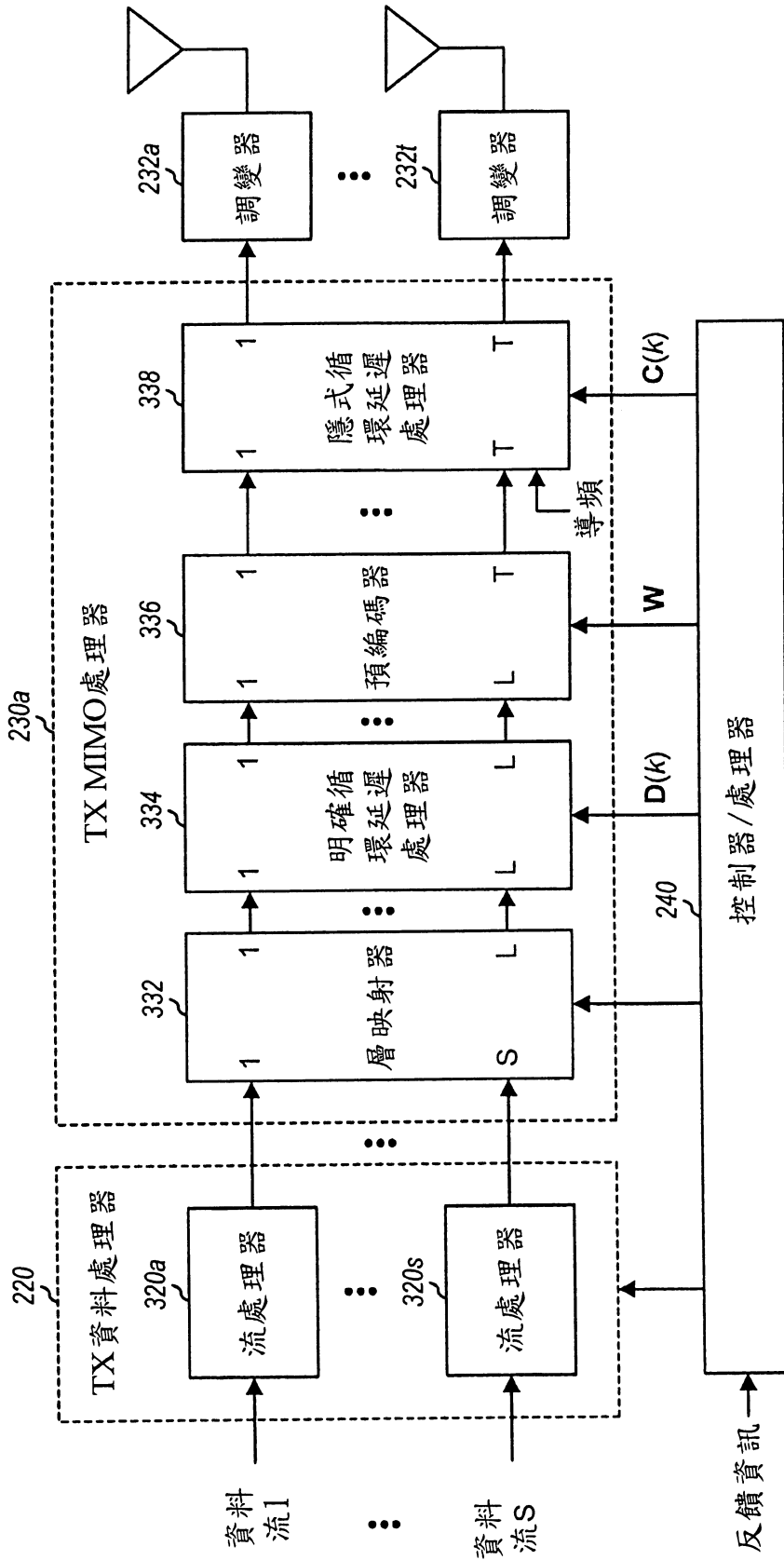


圖3A

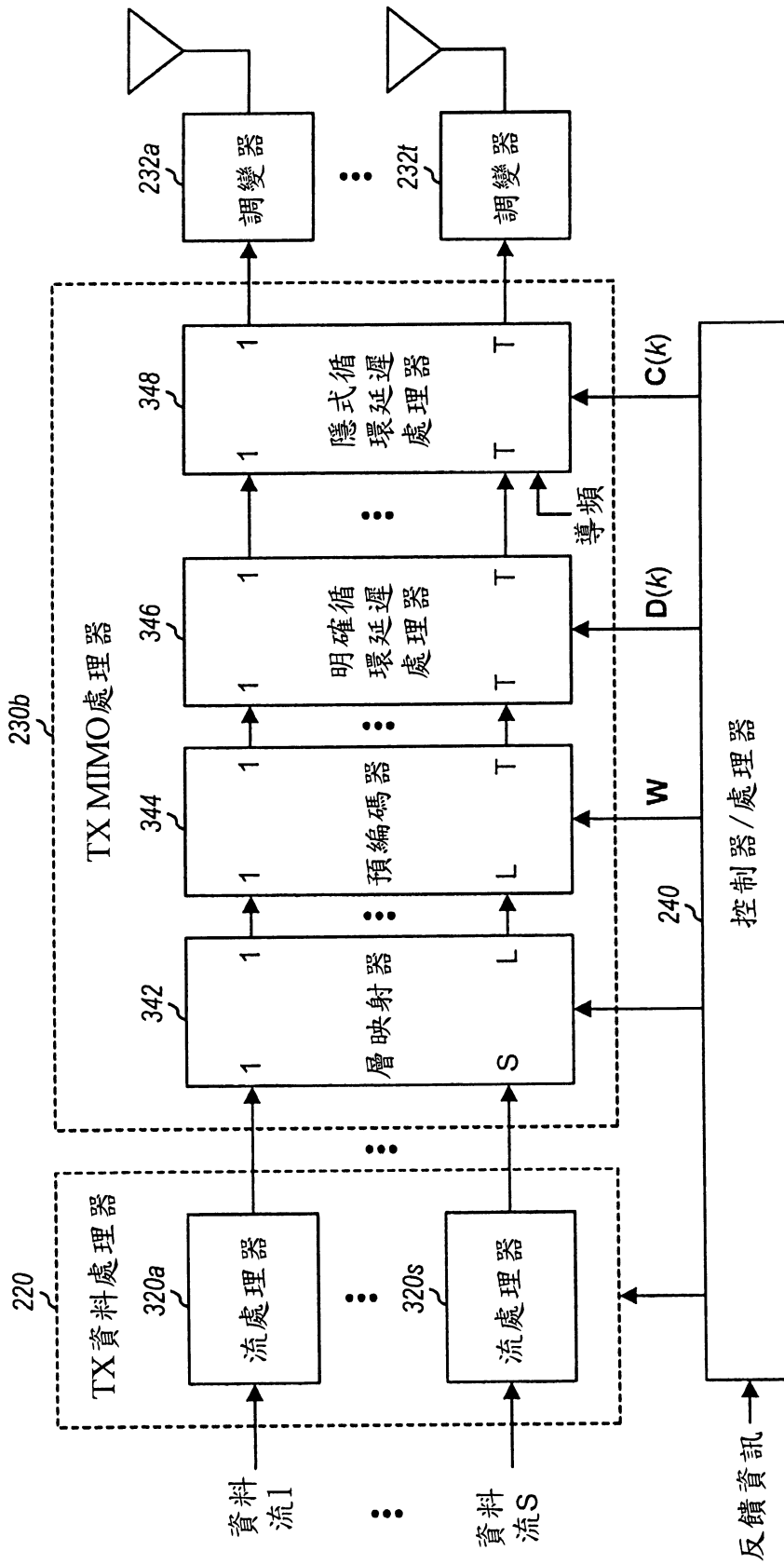


圖3B

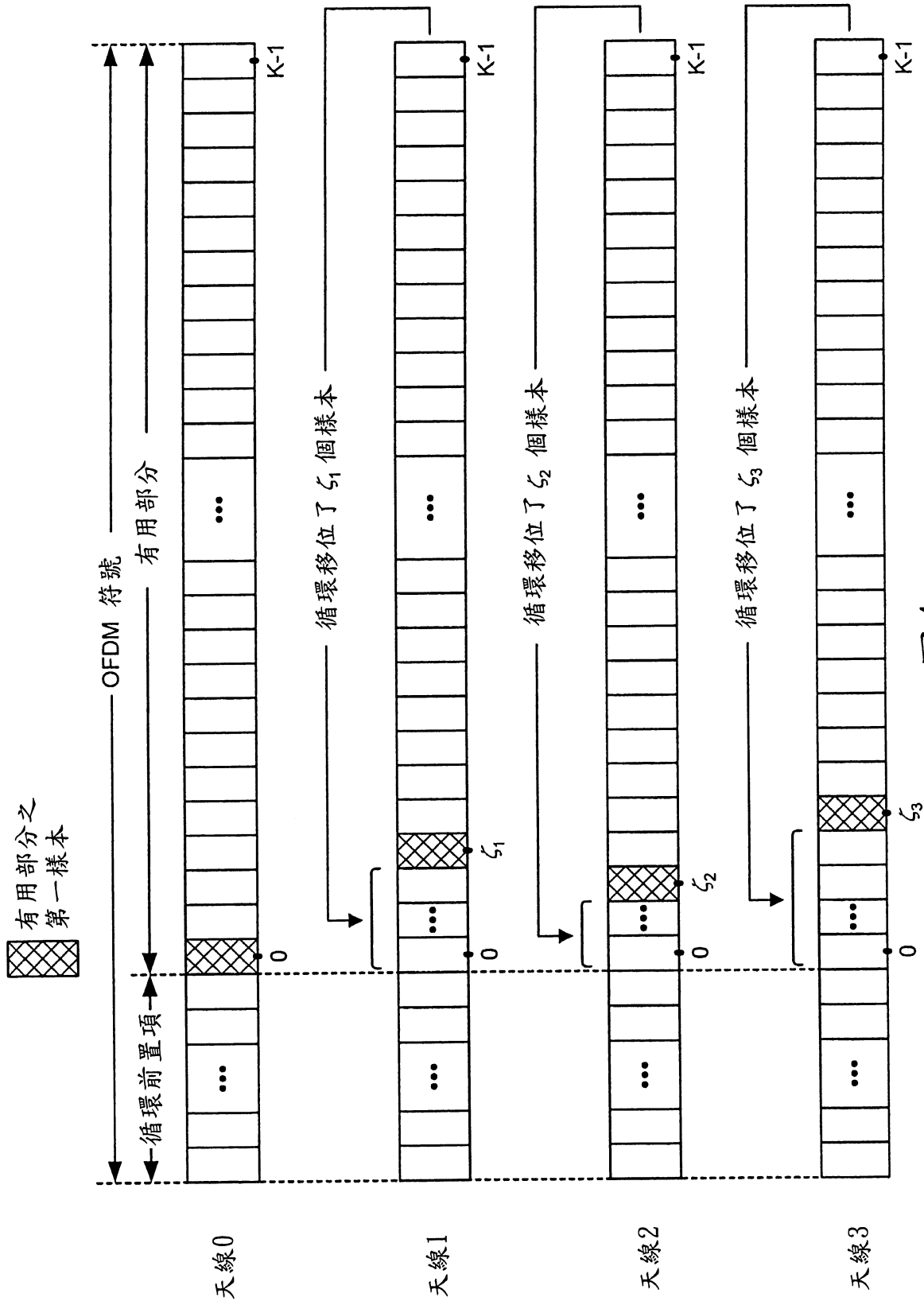


圖4

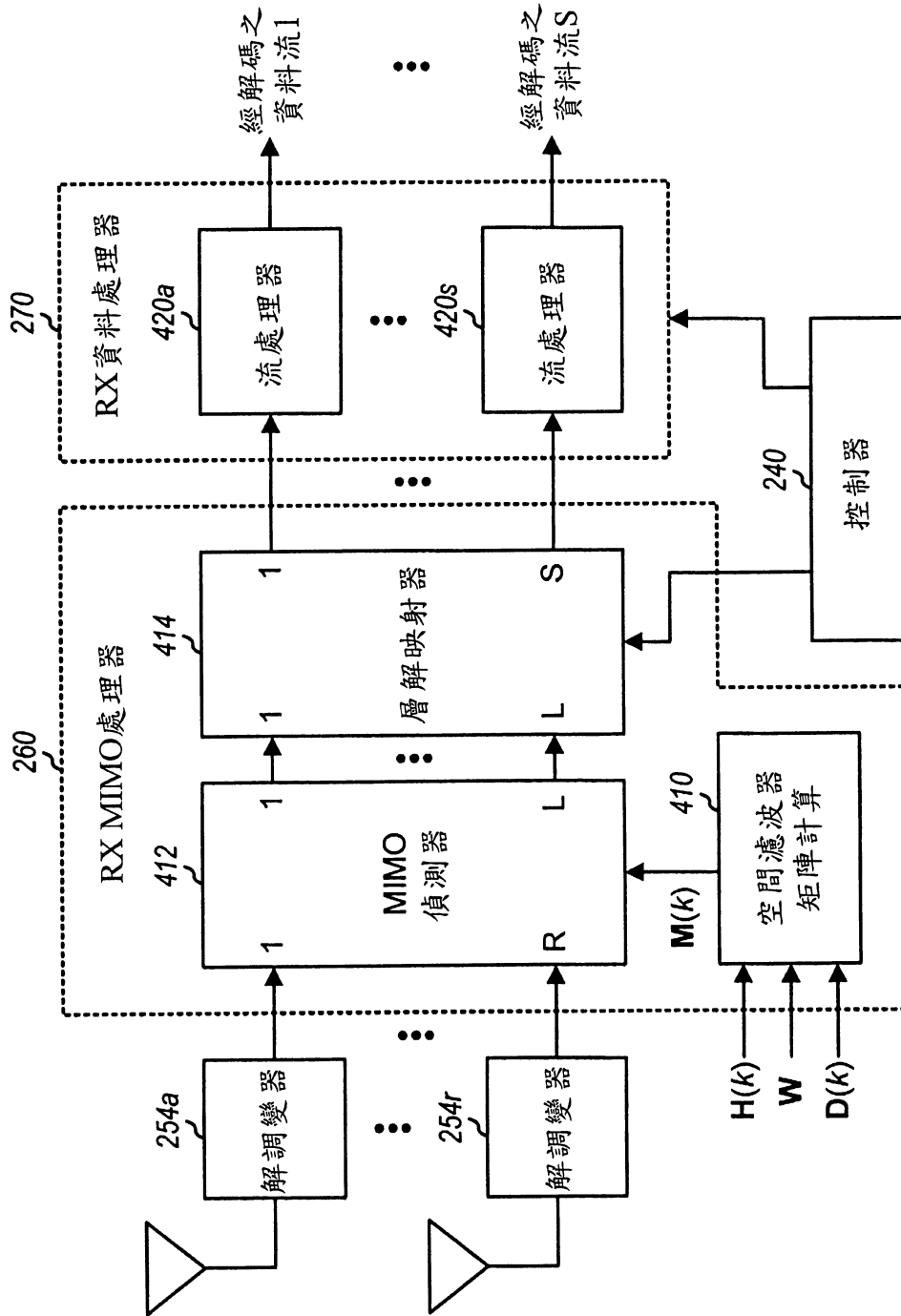


圖5

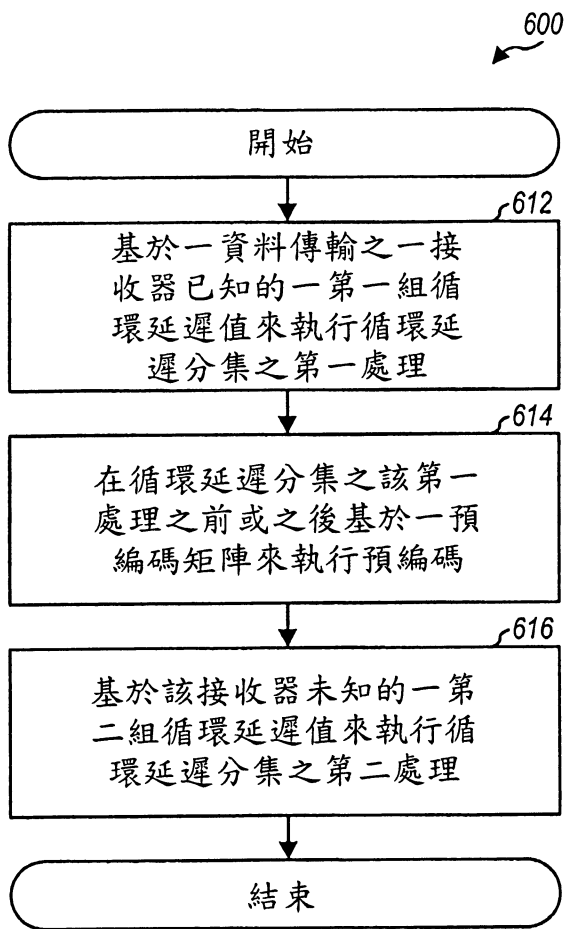


圖6

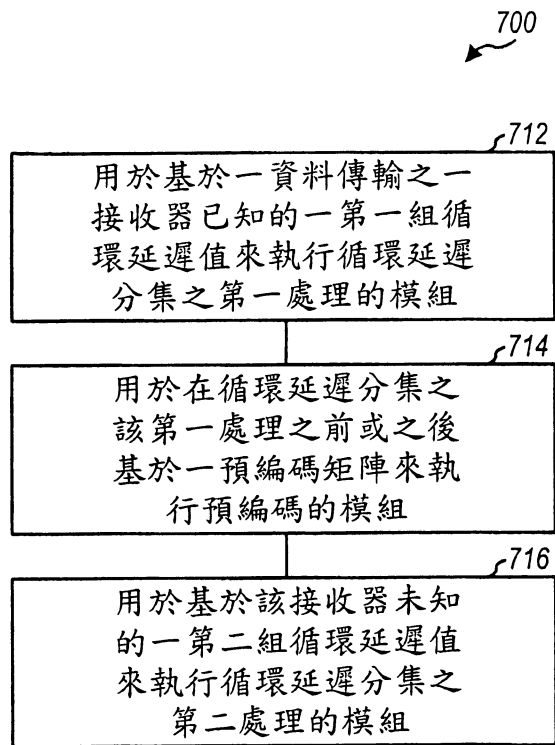


圖7



圖8

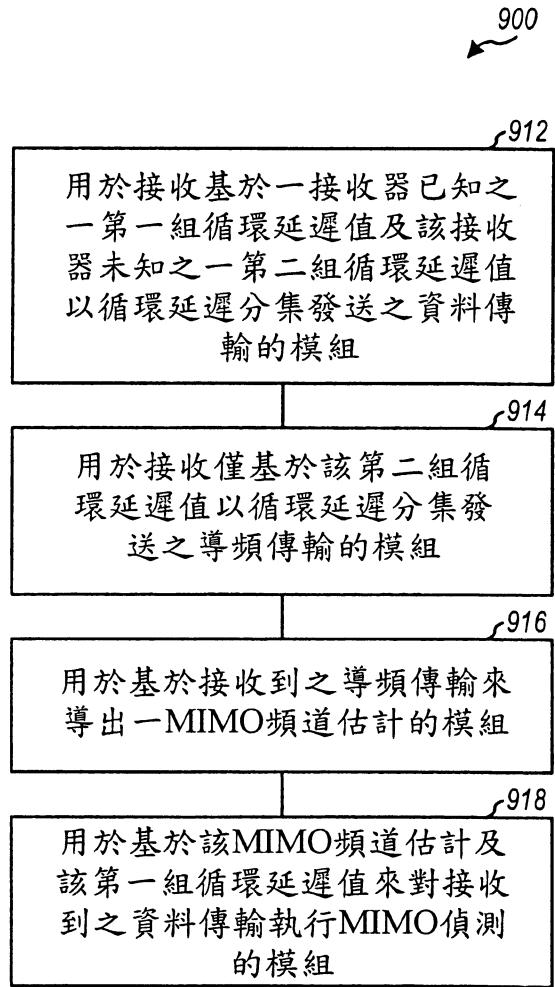


圖9

七、指定代表圖：

(一)本案指定代表圖為：第(3A)圖。

(二)本代表圖之元件符號簡單說明：

220	TX 資料處理器
230a	TX MIMO 處理器
232a-232t	調變器/解調變器
240	控制器/處理器
320a-320s	流處理器
332	層映射器
334	明確循環延遲處理器
336	預編碼器
338	隱式循環延遲處理器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)