

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 12 月 21 日 (21.12.2017)



(10) 国际公布号
WO 2017/215274 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2017/072951

(22) 国际申请日: 2017 年 2 月 6 日 (06.02.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610440549.1 2016 年 6 月 17 日 (17.06.2016) CN

(71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号,
Beijing 100015 (CN)。合肥鑫晟光电科技有
限公司 (HEFEI XINSHENG OPTOELECTRONICS
TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省
合肥市新站区工业园, Anhui 230012 (CN)。

(72) 发明人: 杨钰婷 (YANG, Yuting); 中国北京市经
济技术开发区地泽路 9 号, Beijing 100176 (CN)。
胡凌霄 (HU, Lingxiao); 中国北京市经济技术
开发区地泽路 9 号, Beijing 100176 (CN)。叶
纯 (YE, Chun); 中国北京市经济技术开发区
地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 中科专利商标代理有限责任
公司 (CHINA SCIENCE PATENT & TRADEMARK

AGENT LTD.); 中国北京市海淀区西三环北路
87 号 4-1105 室, Beijing 100089 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,
LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

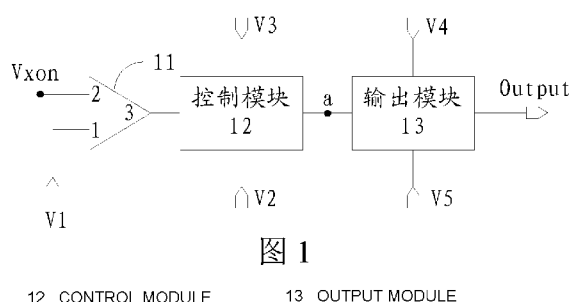
(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条 (3))。

(54) Title: SHUTDOWN AFTERIMAGE ELIMINATING CIRCUIT AND DRIVING METHOD THEREOF, AND DISPLAY AP-
PARATUS

(54) 发明名称: 关机残影消除电路及其驱动方法、显示装置



12 CONTROL MODULE

13 OUTPUT MODULE

(57) Abstract: Disclosed are a shutdown afterimage eliminating circuit and a driving method thereof, and a display apparatus. The shutdown afterimage eliminating circuit comprises: a comparator, a control module and an output module. The comparator is used for outputting a high level voltage when a voltage of a non-inverting end is greater than a voltage of an inverting end, and outputting a low level voltage when the voltage of the non-inverting end is less than the voltage of the inverting end. The control module is used for pulling a voltage of a control node to align same with a voltage of a second level end when the comparator outputs the high level voltage, and pulling the voltage of the control node to align same with a voltage of a third level end when the comparator outputs the low level voltage. The output module is used for outputting a voltage of a fourth level end in a signal output end when the voltage of the control node is the voltage of the third level end, and outputting a voltage of a fifth level end in the signal output end when the voltage of the control node is the voltage of the second level end.

(57) 摘要：一种关机残影消除电路及其驱动方法、显示装置。该关机残影消除电路包括：比较器、控制模块以及输出模块；比较器用于在同向端电压大于反向端电压时输出高电平电压、在同向端的输入电压小于或等于反向端的输入电压时输出低电平电压；控制模块用于在比较器输出高电平电压时将控制节点的电压与第二电平端的电压拉齐、在比较器输出低电平电压时将控制节点的电压与第三电平端的电压拉齐；输出模块用于在控制节点的电压为第三电平端的电压时在信号输出端输出第四电平端的电压、在控制节点的电压为第二电平端的电压时在信号输出端输出第五电平端的电压。

关机残影消除电路及其驱动方法、显示装置

技术领域

本公开涉及显示技术领域，尤其涉及一种关机残影消除电路及其驱动方法、显示装置。

背景技术

显示器在关闭电源时通常还会残留一部分关闭前所显示的图像，这是因为显示器在正常点亮状态时，每一个像素中的像素电极上都带有一定的电荷量，若在关机时不能将像素电极上的电荷及时导出，而任随像素电极内的电荷逐渐消失，则在像素电极上的电荷未完全消失之前，用户仍会在显示器上观察到图像，即关机残影现象。为了解决关机残影显现，现有技术中在通过使显示器中的模拟电路主电源的出端连接至栅极驱动芯片并作用为控制信号控制栅极驱动电路进行输出，当显示器正常进行工作时，该控制信号为高电平，栅极驱动电路在该控制信号的控制下逐行对各栅线进行扫描，各像素中的场效应薄膜晶体管（英文全称：Thin Film Transistor，简称：TFT）逐行打开，显示器正常进行显示；当显示器关机时，模拟电路主电源电压的输出电压逐渐降低，当模拟电路主电源电压输出低于一定数值时，该控制信号为低电平，栅极驱动电路在该控制信号的控制下同时将所有像素中的 TFT 打开，像素电极内的电荷通过对应 TFT 导出，各像素电极内的电荷相互进行中和，从而消除关机残影现象。然而，在显示器关机时，输入栅极驱动电路的控制信号为低电平，所以很可能会拉低栅极驱动电路的输出电压，进而导致部分像素的 TFT 打开后还会再次关闭，进而导致像素电极中的电荷无法及时导出，影响关机残影消除效果。

发明内容

本公开的实施例提供一种关机残影消除电路及其驱动方法、显示装置，用于至少部分地避免像素的 TFT 打开后再次关闭，进而提升消除关机残影的效果。

根据本公开实施例的第一方面，提供一种关机残影消除电路，包括：比较器、控制模块以及输出模块；

所述比较器的反向端连接第一电平端，所述比较器的同向端连接控制电压输入端；所述比较器用于在所述同向端的输入电压大于所述反向端的输入电压时在所述比较器的输出端输出高电平电压、在所述同向端的输入电压小于或等于所述反向端的输入电压时在所述比较器的输出端输出低电平电压；

所述控制模块连接第二电平端、第三电平端、控制节点以及所述比较器的输出端，用于在所述比较器的输出端输出高电平电压时将所述控制节点的电压与所述第二电平端的电压拉齐、在所述比较器的输出端输出低电平电压时将所述控制节点的电压与所述第三电平端的电压拉齐；

所述输出模块连接第四电平端、第五电平端、信号输出端以及所述控制节点，用于在所述控制节点的电压为第三电平端的电压时将所述第四电平端的电压在所述信号输出端输出、在所述控制节点的电压为第二电平端的电压时将所述第五电平端的电压在所述信号输出端输出；

其中，第四电平端的电压为高电平电压，第五电平端的电压为低电平电压。

可选的，所述关机残影消除电路还包括：分压模块；

所述分压模块连接输入电压端、所述第二电平端以及所述控制电压输入端；用于调节所述控制电压输入端的电压。

可选的，所述关机残影消除电路还包括：滤波模块；

所述滤波模块连接所述控制节点和所述第二电平端，用于对所述控制节点的电压进行滤波。

可选的，所述控制模块包括：第一晶体管；

所述第一晶体管的第一端连接所述控制节点以及所述第三电平端，所述第一晶体管的第二端连接所述第二电平端，所述第一晶体管的栅极连接所述比较器的输出端。

可选的，所述输出模块包括：第二晶体管和第三晶体管；

所述第二晶体管的第一端连接所述第四电平端，所述第二晶体管的第二端连接所述信号输出端，所述第二晶体管的栅极连接所述控制节点；

所述第三晶体管的第一端连接所述信号输出端，所述第三晶体管的第二端连接所述第五电平端，所述第三晶体管的栅极连接所述控制节点；

其中，所述第二晶体管为 N 型晶体管，所述三晶体管为 P 型晶体管。

可选的，所述输出模块包括：反相单元、第四晶体管以及第五晶体管；

所述反相单元的输入端连接所述控制节点，所述反相单元的输出端连接所述第四晶体管的栅极，所述反相单元用于在所述反相单元的输出端输出与所述反相单元的输入端输入的电压的相位相反的电压；

所述第四晶体管的第一端连接所述第四电平端，所述第四晶体管的第二端连接所述信号输出端；

所述第五晶体管的第一端连接所述信号输出端，所述第五晶体管的第二端连接所述第五电平端，所述第五晶体管的栅极连接所述控制节点；

其中，所述第四晶体管和所述第五晶体管均为 N 型晶体管。

可选的，所述反相单元为反相器或者非门。

可选的，所述输出模块包括：反相单元、第四晶体管以及第五晶体管；

所述反相单元的输入端连接所述控制节点，所述反相单元的输出端连接所述第五晶体管的栅极，所述反相单元用于在所述反相单元的输出端输出与所述反相单元输入端输入的电压的相位相反的电压；

所述第四晶体管的第一端连接所述第四电平端，所述第四晶体管的第二端连接所述信号输出端，所述第四晶体管的栅极连接所述控制节点；

所述第五晶体管的第一端连接所述信号输出端，所述第五晶体管的第二端连接所述第五电平端；

其中，所述第四晶体管和所述第五晶体管均为 P 型晶体管。

可选的，所述反相单元为反相器或者非门。

可选的，所述分压模块包括：第一电阻和第二电阻；

所述第一电阻的第一端连接所述输入电压端，所述第一电阻的第二端连接所述控制电压输入端；

所述第二电阻的第一端连接所述控制电压输入端，所述第二电阻的第二端连接所述第二电平端。

可选的，所述滤波模块包括：至少一个电容；

至少一个所述电容的第一极连接所述控制节点，至少一个所述电容的第二极连接所述第二电平端。

根据本公开实施例的第二方面，提供一种用于驱动第一方面任一项所述关机残影消除电路的方法，包括：

判断所述控制电压输入端的电压是否大于所述第一电平端的电压；

若是，比较器输出高电平电压，控制单元在所述比较器输出的高电平的控制下将所述控制节点的电压与第二电平端的电压拉齐，输出单元在控制节点的电压的控制下在所述信号输出端输出第五电平端的电压；

若否，比较器输出低电平电压，控制单元在所述比较器输出的低电平的控制下将所述控制节点的电压与第三电平端的电压拉齐，输出单元在控制节点的电压的控制下在所述信号输出端输出第四电平端的电压；

其中，所述第四电平端的电压为高电平电压，所述第五电平端的电压为低电平电压；

其中，第四电平端的电压为高电平电压，第五电平端的电压为低电平电压。

根据本公开实施例的第三方面，提供一种显示装置，包括第一方面任一项所述的关机残影消除电路。

可选的，所述显示装置包括多个栅极驱动芯片，多个所述栅极驱动芯片中的每一个均连接于所述关机残影消除电路的信号输出端。

附图说明

为了更清楚地说明本公开实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图1为本公开实施例提供的关机残影消除电路的示意性结构图之一；

图2为本公开实施例提供的关机残影消除电路的示意性结构图之二；

图3为本公开实施例提供的关机残影消除电路的示意性结构图之三；

图4为本公开实施例提供的关机残影消除电路的电路图之一；

图5为本公开实施例提供的关机残影消除电路的电路图之二；

图6为本公开实施例提供的反相器的电路图；

图 7 为本公开实施例提供的关机残影消除电路的电路图之三；

图 8 为本公开实施例提供的关机残影消除电路的驱动方法的步骤流程图；

图 9 为本公开实施例提供的显示装置的示意性结构图。

具体实施方式

下面将结合本公开实施例中的附图，对本公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。

本公开所有实施例中采用的晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件，根据在电路中的作用，本公开的实施例所采用的晶体管主要为开关晶体管。由于这里采用的开关晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本公开实施例中，为区分晶体管除栅极之外的两极，将其中源极称为第一极，漏极称为第二极。按附图中的形态规定晶体管的中间端为栅极、信号输入端为源极、信号输出端为漏极。此外本公开实施例所采用的开关晶体管包括 P 型开关晶体管和 N 型开关晶体管两种，其中，P 型开关晶体管在栅极为低电平时导通，在栅极为高电平时截止，N 型开关晶体管为在栅极为高电平时导通，在栅极为低电平时截止。

此外，还需要说明的是，本公开中的“第一”、“第二”等字样仅仅是为了对功能和作用基本相同的相同项或相似项进行区分，“第一”、“第二”等字样并不是在对数量和执行次序进行限定。

实施例一、

本公开的实施例提供一种关机残影消除电路，参照图 1 所示，该关机残影消除电路包括：比较器 11、控制模块 12 以及输出模块 13。

比较器 11 的反向端 1 连接第一电平端 V1，比较器的同向端 2 连接控制电压输入端 V_{xon}；比较器 11 用于在同向端 2 的输入电压大于反向端 1 的输入电压时在比较器 11 的输出端 3 输出高电平电压、在同向端 2 的输

入电压小于或等于反向端 1 的输入电压时在比较器 11 的输出端 3 输出低电平电压。

控制模块 12 连接第二电平端 V2、第三电平端 V4、控制节点 a 以及比较器 11 的输出端 3，用于在比较器 11 的输出端 3 输出高电平电压时将控制节点 a 的电压与第二电平端 V2 的电压拉齐、在比较器 11 的输出端 3 输出低电平电压时将控制节点 a 的电压与第三电平端 V3 的电压拉齐。

输出模块 13 连接第四电平端 V4、第五电平端 V5、信号输出端 Output 以及控制节点 a，用于在控制节点 a 的电压为第三电平端 V3 的电压时在信号输出端输出第四电平端 V4 的电压、在控制节点 a 的电压为第二电平端 V2 的电压时在信号输出端输出第五电平端 V5 的电压。

其中，第四电平端 V4 的电压为高电平电压，第五电平端 V5 的电压为低电平电压。

需要说明的是，本公开实施例中的高电平电压和低电平电压是相对的，高电平电压和低电平电压的判定是基于电路的 TFT 晶体管，当一个电压作用于电路中 N 型晶体管的栅极可以使该 N 型晶体管导通，则该电压为高电平电压；反之，当一个电压作用于电路中 N 型晶体管的栅极该 N 型晶体管截止，则该电压为低电平电压。同理，若晶体管为 P 型晶体管，电压作用于其栅极，晶体管导通，则该电压为低电平电压；电压作用于其栅极，晶体管截止，则该电压为高电平电压。本公开实施例中对高电平电压和低电平电压的具体电压值不做限定，以能够满足上述对晶体管导通和截止的控制为准。此外，优选的，高电平电压大于 5V。通过使高电平电压大于 5V 可以充分导通显示装置中的 TFT，进而避免显示装置中的 TFT 导通不充分造成的影响。

本公开实施例提供的关机残影消除电路包括：比较器、控制模块以及输出模块，其中，比较器可以在同向端的输入电压大于反向端的输入电压时在输出端输出高电平、在同向端的输入电压小于或等于反向端的输入电压时在输出端输出低电平，控制模块能够在比较器的输出端输出高电平时将控制节点的电压与第二电平端的电压拉齐、在比较器的输出端输出低电平时将控制节点的电压与第三电平端的电压拉齐，输出模块能够在控制节点的电压为第三电平端的电压时在信号输出端输出第四电平端的高电平

电压、在控制节点的电压为第二电平端的电压时在信号输出端输出第五电平端的低电平电压，即本公开实施例提供的关机残影消除电路可以在控制电压输入端为高电平时在信号输出端输出第五电平端的低电平电压，在控制电压输入端为低电平时在信号输出端输出第四电平端的高电平电压，相比于现有技术中关机时向栅极驱动电路输入低电平的控制信号的技术，本公开实施例可以在关机时向栅极驱动电路输入第四电平端的高电平电压，所以本公开实施例可以避免像素中的 TFT 打开后再次关闭，进而提升消除关机残影的效果。

可选的，参照图 2 所示，上述实施例中的关机残影消除电路还包括：分压模块 14；

分压模块 14 连接输入电压端 Input、第二电平端 V2 以及控制电压输入端 Vxon；用于调节控制电压输入端 Vxon 的电压。

上述关机残影消除电路在实际使用中通常与比较器 11 的反向端 1 连接的第一电平端 V1 的电压为固定值，而关机残影消除电路应用于不同产品时输入电压端 Input 输入的电压可能会不同，不同使用环境下对比较器 11 的输出端 3 输出电平变化的触发电压的要求也可能会不同，本公开实施例中通过分压模块 14 对输入电压端 Input 输入的电压进行分压调节，因此可以提高本公开实施例提供的关机残影消除电路的兼容性，且可以根据使用环境对比较器 11 的输出端 3 输出电平变化的触发电压进行调节。

进一步的，可选的，参照图 3 所示，上述关机残影消除电路还包括：滤波模块 15；

滤波模块 15 连接控制节点 a 和第二电平端 V2，用于对控制节点 a 的电压进行滤波。

关机残影消除电路在使用可能会受到其他电磁信号的干扰，导致控制节点 a 的电压出现异常，进而导致关机残影消除电路误动作，影响显示装置的正常显示。本公开实施例中通过滤波模块 15 对控制节点 a 的电压进行滤波，可以减小外界电磁信号对控制节点 a 的电压的干扰，进而避免关机残影消除电路误动作。

实施例二、

本公开实施例提供一种上述关机残影消除电路的具体电路图。

具体的，参照图 4 所示，上述实施例中的控制模块 12 包括：第一晶体管 T1；

第一晶体管 T1 的第一端连接控制节点 a 以及第三电平端 V3，第一晶体管 T1 的第二端连接第二电平端 V2，第一晶体管 T1 的栅极连接比较器 11 的输出端 3。

输出模块 13 包括：第二晶体管 T2 和第三晶体管 T3；

第二晶体管 T2 的第一端连接第四电平端 V4，第二晶体管 T2 的第二端连接信号输出端 Output，第二晶体管 T2 的栅极连接控制节点 a；

第三晶体管 T3 的第一端连接信号输出端 Output，第三晶体管 T3 的第二端连接第五电平端 V5，第三晶体管 T3 的栅极连接控制节点 a；

其中，第二晶体管 T2 为 N 型晶体管，三晶体管 T3 为 P 型晶体管；或者第二晶体管 T2 为 P 型晶体管，三晶体管 T3 为 N 型晶体管。

分压模块 14 包括：第一电阻 R1 和第二电阻 R2；

第一电阻 R1 的第一端连接输入电压端 Input，第一电阻的第二端连接控制电压输入端 Vxon；

第二电阻 R2 的第一端连接控制电压输入端 Vxon，第二电阻 R2 的第二端连接第二电平端 V2。

滤波模块 15 包括：至少一个电容 C；

至少一个电容 C 的第一极连接控制节点 a，至少一个电容 C 的第二极连接第二电平端 V2。

其中，图 4 中以滤波模块 15 中包含两个电容为例进行说明，但本公开实施例并不限于此，本公开实施例中的滤波模块还可以包括其他数量的电容。例如：1 个、3 个等。

以下，以图 4 所示关机残影消除电路中的第一晶体管 T1 和第二晶体管 T2 为栅极高电平时导通、低电平时截止的 N 型晶体管，第三晶体管 T3 为栅极低电平时导通、高电平时截止的 P 型为例对上述实施例中提供的关机残影消除电路的工作原理进行说明。其中，第一电平端 V1、第二电平端 V2、第三电平端 V3、第四电平端 V4 和第五电平端 V5 均提供稳定电压。第三电平端 V3、第四电平端 V4 提供高电平电压，第二电平端 V2、第五电平端 V5 提供低电平电压。示例性的，第四电平端 V4 的电压可以

为显示装置中的公共电压 V_{com} 或者模拟电路主电源输出电压 V_{in} ，第二电平端 V2 的电压可以为接地电压。

首先，当显示装置正常显示时，Input 输入高电平，电阻 R1、R2 对 Input 的输入电压进行分压后控制电压输入端 V_{xon} 的电压为：

$$V_{xon} = \frac{(V_{in} - V_2) \cdot R1}{R1 + R2};$$

其中， V_{xon} 为控制电压输入端 V_{xon} 的电压； V_{in} 为输入电压端 Input 的输入电压； V_2 为第二电平端 V2 的输出电压值；R1 为第一电阻 R1 的阻值；R2 为第二电阻 R2 的阻值。

此时，通过对第一电平端 V1 的输出电压进行设定，使 V_{xon} 大于第一电平端 V1 的输出电压，比较器 11 的同向端 1 的输入电压 V_{xon} 大于比较器 11 的反向端 2 的输入电压，比较器 11 的输出端 3 输出高电平。因为 T1 为栅极高电平时导通的 N 型晶体管，所以 T1 导通，控制节点 a 通过 T1 连接第二电平端，控制节点 a 为低电平，同时滤波单元中的电容 C 可以吸收电磁干扰带来的干扰电压，控制节点 a 保持稳定的电平。因为控制节点 a 为低电平，且第二晶体管 T2 为栅极高电平时导通的 N 型晶体管，第三晶体管 T3 为栅极高电平时截止的 P 型晶体管，所以 T3 导通、T2 截止，Output 输出第五电平端 V5 的电压。即在显示装置正常显示时，Output 输出低电平，关机残影消除电路在显示装置正常显示时不起作用。

在显示装置关机时，输入电压端 Input 的电压逐渐降低，R1、R2 对 Input 的输入电压 V_{in} 进行分压后进一步降低控制电压输入端 V_{xon} 的电压 V_{xon} ；当控制电压输入端 V_{xon} 的电压 V_{xon} 小于或等于第一电平端 V1 的输出电压时，比较器 11 的同向端 1 的输入电压 V_{xon} 小于或等于比较器 11 的反向端 2 的输入电压 V1，比较器 11 的输出端 3 输出低电平，第一晶体管 T1 截止，控制节点 a 与第二电平端 V2 断开，因此控制节点 a 输出第三电平端 V3 的电压，控制节点 a 为高电平。因为控制节点 a 为高电平，所以 T2 导通、T3 截止，Output 输出第四电平端 V4 的高电平电压。即在显示装置关机时，Output 输出高电平，关机残影消除电路通过输出的高电平控制栅极驱动电路打开各个像素中的 TFT，因此本公开实施例可以避免像素中的 TFT 打开后再次关闭，进而提升消除关机残影的效果。

进一步的，为了避免各个电平端输出电压过大，进而损坏电路中的器件，在上述实施例的基础上，还可以通过电阻对各个电平端的输出电压进行分压后再输出到关机残影消除电路中。具体的，可以在第三电平端 V3 与控制节点 a 之间串联一电阻和/或在第四电平端 V4 与输出端 Output 之间串联一电阻。

实施例三、

本公开实施例提供另一种上述关机残影消除电路的具体电路图。

具体的，参照图 5 所示，其中，控制模块 12、分压模块 14 以及滤波模块 15 与实施例二相同，为避免赘述，本实施例中不再详细说明。不同之处在于，输出模块 13 包括：反相单元 131、第四晶体管 T4 以及第五晶体管 T5；

反相单元 131 的输入端连接控制节点 a，反相单元 131 的输出端连接第五晶体管 T5 的栅极，反相单元 131 用于在反相单元的 131 输出端输出与反相单元 131 的输入端输入的电压的相位相反的电压；

第四晶体管 T4 的第一端连接第四电平端 V4，第四晶体管的第二端 T4 连接信号输出端 Output；

第五晶体管 T5 的第一端连接信号输出端 Output，第五晶体管 T5 的第二端连接第五电平端 V5，第五晶体管 T5 的栅极连接控制节点 a。

其中，第四晶体管 T4、第五晶体管 T5 均为 N 型晶体管。

以下，以图 5 所示关机残影消除电路中的第一晶体管 T1 为栅极高电平时导通、低电平时截止的 N 型晶体管，为例对上述实施例中提供的关机残影消除电路的工作原理进行说明。第一电平端 V1、第二电平端 V2、第三电平端 V3、第四电平端 V4 和第五电平端 V5 均提供稳定电压。其中，第三电平端 V3、第四电平端 V4 提供高电平电压，第二电平端 V2、第五电平端提供低电平电压。示例性的，第四电平端 V4 的电压可以为显示装置中的公共电压 Vcom 或者模拟电路主电源输出电压 Vin。第二电平端 V2 的电压可以为接地电压。

首先，当显示装置正常显示时，控制电压输入端 Vxon 的电压为：

$$V_{xon} = \frac{(V_{in} - V_2) \cdot R1}{R1 + R2} ;$$

其中, V_{xon} 为控制电压输入端 Vxon 的电压; V_{in} 为输入电压端 Input 的输入电压; V_2 为第二电平端 V2 的输出电压值; $R1$ 为第一电阻 R1 的阻值; $R2$ 为第二电阻 R2 的阻值。

通过对第一电平端 V1 的输出电压进行设定, 使 V_{xon} 大于第一电平端 V1 的输出电压, 比较器 11 的同向端 1 的输入电压 V_{xon} 大于比较器 11 的反向端 2 的输入电压, 比较器 11 的输出端 3 输出高电平。因为 T1 为栅极高电平时导通的 N 型晶体管, 所以 T1 导通, 控制节点 a 通过 T1 连接第二电平端 V2, 控制节点 a 为低电平, 同时滤波单元中的电容 C 可以吸收电磁干扰带来的干扰电压, 控制节点 a 保持稳定的低电平。因为控制节点 a 为低电平, 所以反相单元 131 的输入端为低电平, 反相单元 131 的输出端输出高电平, T4 截止、T5 导通, Output 输出第五电平端 V5 的低电平, 即在显示装置正常显示时, Output 输出低电平, 关机残影消除电路在显示装置正常显示时不起作用。

在显示装置关机时, 输入电压端 Input 的电压逐渐降低, $R1$ 、 $R2$ 对 Input 的输入电压 V_{in} 进行分压后进一步降低控制电压输入端 Vxon 的电压 V_{xon} ; 当控制电压输入端 Vxon 的电压 V_{xon} 小于或等于第一电平端 V1 的输出电压时, 比较器 11 的同向端 1 的输入电压 V_{xon} 小于或等于比较器 11 的反向端 2 的输入电压, 比较器 11 的输出端 3 输出低电平, 第一晶体管 T1 截止, 控制节点 a 与第二电平端 V2 断开, 因此控制节点 a 输出第三电平端 V3 的电压, 控制节点 a 为高电平。因为控制节点 a 为高电平, 所以反相单元 131 的输入端为高电平, 反相单元 131 的输出端输出低电平, T4 导通、T5 截止, Output 输出第四电平端 V4 的高电平电压。即在显示装置关机时, Output 输出高电平, 关机残影消除电路通过输出的高电平控制栅极驱动电路打开各个像素中的 TFT, 因此本公开实施例可以避免像素中的 TFT 打开后再次关闭, 进而提升消除关机残影的效果。

上述实施例中的反相单元 131 可以为反相器或者非门。其中, 反相器通常用于模拟电路, 而非门通常用于数字电路中, 二者的共同之处在于均可以将输入信号的相位反转 180 度后在输出端输出。

示例性的, 上述实施例中的反相器具体可以如图 6 所示, 包括: 反相模块 A, 第三电阻 R3、第四电阻 R4 以及第五电阻 R5; 第三电阻 R3 的第

一端连接控制节点 a，第三电阻 R3 的第二端连接反相模块 A 的第一输出端，第四电阻 R4 的第一端连接第三电阻 R3 的第二端，第四电阻 R4 的第二端连接反相模块 A 的输出端，第五电阻 R5 的第一端连接反相模块 A 的第二输出端，第五电阻 R5 的第二端接地，反相模块 A 的输出端连接第五晶体管 T5 的栅极。

在反相器的电路中有：

$$I_3 = I_4; \quad V_0 = -\frac{R4}{R3} V_i$$

其中， I_3 为流经第三电阻 R3 的电流； I_4 为流经第四电阻 R4 的电流； V_0 为反相器的输出电压； R_3 为第三电阻的阻值； $R4$ 为第四电阻的阻值； V_i 为控制节点 a 的电压。通过上述反相器电路不但可以输出输入电压 V_i 的反相电压，而且还可以根据使用需求调节电阻的阻值，进而对输出电压 V_0 的值进行调节。

实施例四、

本公开实施例提供另一种上述关机残影消除电路的具体电路图。

具体的，参照图 7 所示，其中，控制模块 12、分压模块 14 以及滤波模块 15 与实施例二相同，为避免赘述，本实施例中不再详细说明。不同之处在于，输出模块 13 包括：反相单元 131、第四晶体管 T4 以及第五晶体管 T5；

反相单元 131 的输入端连接控制节点 a，反相单元 131 的输出端连接第四晶体管 T4 的栅极，反相单元 131 用于在反相单元 131 的输出端输出与反相单元 131 输入端输入的电压的相位相反的电压；

第四晶体管 T4 的第一端连接第四电平端 V4，第四晶体管 T4 的第二端连接信号输出端 Output，第四晶体管 T4 的栅极连接反相单元 131 的输出端；

第五晶体管 T5 的第一端连接信号输出端 Output，第五晶体管 T5 的第二端连接第五电平端 V5。

其中，第四晶体管 T4 和第五晶体管 T5 均为 P 型晶体管。

本公开实施例提供的关机残影消除电路的工作原理与实施例三中的关机残影消除电路的工作原理类似，不同之处在于：正常显示时，控制节

点 a 为低电平，第四晶体管 T4 的栅极为高电平、第五晶体管 T5 的栅极为低电平，所以 T4 截止、T5 导通，Output 输出第五电平端 V5 的低电平电压；在显示装置关机时，控制节点 a 为高电平时，第四晶体管 T4 的栅极为低电平、第五晶体管 T5 的栅极为高电平，所以 T4 导通、T5 截止，Output 输出第四电平端 V4 的高电平电压。即，在显示装置正常显示时，Output 输出低电平电压，关机残影消除电路在显示装置正常显示时不起作用，在显示装置关机时，Output 输出高电平，关机残影消除电路通过输出的高电平控制栅极驱动电路打开各个像素中的 TFT。因此本公开实施例可以避免像素中的 TFT 打开后再次关闭，进而提升消除关机残影的效果。

此外，考虑到晶体管的制程工艺，不同类型的晶体管的有源层掺杂材料不相同，因此关机残影消除电路中采用统一类型的晶体管更有利于关机残影消除电路的制程工艺，因此优选采用统一类型的晶体管来实现本公开。

同样，本公开实施例中的反相单元 131 可以为反相器或者非门。其中，反相器的电路图也可以如图 6 所示。

实施例五、

本公开的实施例提供一种用于驱动上述任一实施例提供的关机残影消除电路的方法，具体的，参照图 8 所示，该方法包括如下步骤：

S81、判断控制电压输入端的电压是否小于第一电平端的电压。

在步骤 S81 中，若控制电压输入端的电压大于第一电平端的电压，则执行步骤 S82，若控制电压输入端的电压小于或等于第一电平端的电压，则执行步骤 S83。

S82、比较器输出高电平电压，控制单元在比较器输出的高电平的控制下将控制节点的电压与第二电平端的电压拉齐，输出单元在控制节点的电压的控制下在信号输出端输出第五电平端的电压。

S83、比较器输出低电平电压，控制单元在比较器输出的低电平的控制下将控制节点的电压与第三电平端的电压拉齐，输出单元在控制节点的电压的控制下在信号输出端输出第四电平端的电压。

其中，第四电平端的电压为高电平电压，第五电平端的电压为低电平电压。

根据本公开实施例提供的关机残影消除电路的驱动方法，在控制电压输入端的电压大于第一电平端的电压时，比较器输出高电平电压，控制单元在比较器输出的高电平的控制下将控制节点的电压与第二电平端的电压拉齐，输出单元在控制节点的电压的控制下在信号输出端输出第五电平端的电压，所以可以保证显示装置的正常显示，在控制电压输入端的电压小于或等于第一电平端的电压时，比较器输出低电平电压，控制单元在比较器输出的低电平的控制下将控制节点的电压与第三电平端的电压拉齐，输出单元在控制节点的电压的控制下在信号输出端输出第四电平端的高电平电压，所以本公开实施例可以在关机时向栅极驱动电路输入第四电平端的高电平电压，因此本公开实施例可以避免像素中的 TFT 打开后再次关闭，进而提升消除关机残影的效果。

实施例六、

本公开再一实施例提供一种显示装置，该显示装置包括上述任一实施例提供的关机残影消除电路。

另外，显示装置可以为：电子纸、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

进一步的，参照图 9 所示，显示装置 90 包括多个栅极驱动芯片 90，多个栅极驱动芯片 91 连接于同一个关机残影消除电路 92 的信号输出端 Output。

通过将多个栅极驱动芯片连接于同一个关机残影消除电路的信号输出端可以对关机残影消除电路的信号输出端输出电流进行分流，从而避免关机残影消除电路的信号输出端输出电流过大，造成显示装置中元器件的损坏，进而提高显示装置的可靠性。

以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本公开的保护范围之内。因此，本公开的保护范围应以权利要求的保护范围为准。

权 利 要 求 书

1、一种关机残影消除电路，包括：

比较器，所述比较器的反向端连接第一电平端，所述比较器的同向端连接控制电压输入端；所述比较器用于在所述同向端的输入电压大于所述反向端的输入电压时在所述比较器的输出端输出高电平电压、在所述同向端的输入电压小于或等于所述反向端的输入电压时在所述比较器的输出端输出低电平电压；

控制模块，所述控制模块连接第二电平端、第三电平端、控制节点以及所述比较器的输出端，用于在所述比较器的输出端输出高电平电压时将所述控制节点的电压与所述第二电平端的电压拉齐、在所述比较器的输出端输出低电平电压时将所述控制节点的电压与所述第三电平端的电压拉齐；以及

输出模块，所述输出模块连接第四电平端、第五电平端、信号输出端以及所述控制节点，用于在所述控制节点的电压为第三电平端的电压时在所述信号输出端输出所述第四电平端的电压、在所述控制节点的电压为第二电平端的电压时在所述信号输出端输出所述第五电平端的电压；

其中，所述第四电平端的电压为高电平电压，所述第五电平端的电压为低电平电压。

2、根据权利要求 1 所述的关机残影消除电路，还包括：分压模块；

所述分压模块连接输入电压端、所述第二电平端以及所述控制电压输入端；用于调节所述控制电压输入端的电压。

3、根据权利要求 1 所述的关机残影消除电路，还包括：滤波模块；

所述滤波模块连接所述控制节点和所述第二电平端，用于对所述控制节点的电压进行滤波。

4、根据权利要求 1-3 任一项所述的关机残影消除电路，其中，所述控制模块包括：第一晶体管；

所述第一晶体管的第一端连接所述控制节点以及所述第三电平端，所述第一晶体管的第二端连接所述第二电平端，所述第一晶体管的栅极连接所述比较器的输出端。

5、根据权利要求 1-3 任一项所述的关机残影消除电路，其中，所述输出模块包括：第二晶体管和第三晶体管；

所述第二晶体管的第一端连接所述第四电平端，所述第二晶体管的第二端连接所述信号输出端，所述第二晶体管的栅极连接所述控制节点；

所述第三晶体管的第一端连接所述信号输出端，所述第三晶体管的第二端连接所述第五电平端，所述第三晶体管的栅极连接所述控制节点；

其中，所述第二晶体管为 N 型晶体管，所述第三晶体管为 P 型晶体管。

6、根据权利要求 1-3 任一项所述的关机残影消除电路，其中，所述输出模块包括：反相单元、第四晶体管以及第五晶体管；

所述反相单元的输入端连接所述控制节点，所述反相单元的输出端连接所述第四晶体管的栅极，所述反相单元用于在所述反相单元的输出端输出与所述反相单元的输入端输入的电压的相位相反的电压；

所述第四晶体管的第一端连接所述第四电平端，所述第四晶体管的第二端连接所述信号输出端；

所述第五晶体管的第一端连接所述信号输出端，所述第五晶体管的第二端连接所述第五电平端，所述第五晶体管的栅极连接所述控制节点；

其中，所述第四晶体管和所述第五晶体管均为 P 型晶体管。

7、根据权利要求 6 所述的关机残影消除电路，其中，所述反相单元为反相器或者非门。

8、根据权利要求 1-3 任一项所述的关机残影消除电路，其中，所述输出模块包括：反相单元、第四晶体管以及第五晶体管；

所述反相单元的输入端连接所述控制节点，所述反相单元的输出端连接所述第五晶体管的栅极，所述反相单元用于在所述反相单元的输出端输出与所述反相单元输入端输入的电压的相位相反的电压；

所述第四晶体管的第一端连接所述第四电平端，所述第四晶体管的第二端连接所述信号输出端，所述第四晶体管的栅极连接所述控制节点；

所述第五晶体管的第一端连接所述信号输出端，所述第五晶体管的第二端连接所述第五电平端；

其中，所述第四晶体管和所述第五晶体管均为 N 型晶体管。

9、根据权利要求 8 所述的关机残影消除电路，其中，所述反相单元为反相器或者非门。

10、根据权利要求 2 所述的关机残影消除电路，其中，所述分压模块包括：第一电阻和第二电阻；

所述第一电阻的第一端连接所述输入电压端，所述第一电阻的第二端连接所述控制电压输入端；

所述第二电阻的第一端连接所述控制电压输入端，所述第二电阻的第二端连接所述第二电平端。

11、根据权利要求 3 所述的关机残影消除电路，其中，所述滤波模块包括：至少一个电容；

至少一个所述电容的第一极连接所述控制节点，至少一个所述电容的第二极连接所述第二电平端。

12、一种用于驱动权利要求 1-11 任一项所述关机残影消除电路的方法，包括：

判断控制电压输入端的电压是否大于第一电平端的电压；

若是，比较器输出高电平电压，控制单元在所述比较器输出的高电平的控制下将控制节点的电压与第二电平端的电压拉齐，输出单元在所述控制节点的电压的控制下在信号输出端输出第五电平端的电压；

若否，比较器输出低电平电压，控制单元在所述比较器输出的低电平的控制下将控制节点的电压与第三电平端的电压拉齐，输出单元在所述控制节点的电压的控制下在信号输出端输出第四电平端的电压；

其中，所述第四电平端的电压为高电平电压，所述第五电平端的电压为低电平电压。

13、一种显示装置，包括权利要求 1-11 任一项所述的关机残影消除电路。

14、根据权利要求 13 所述的显示装置，其中，所述显示装置包括多个栅极驱动芯片，多个所述栅极驱动芯片中的每一个均连接于所述关机残影消除电路的信号输出端。

1/4

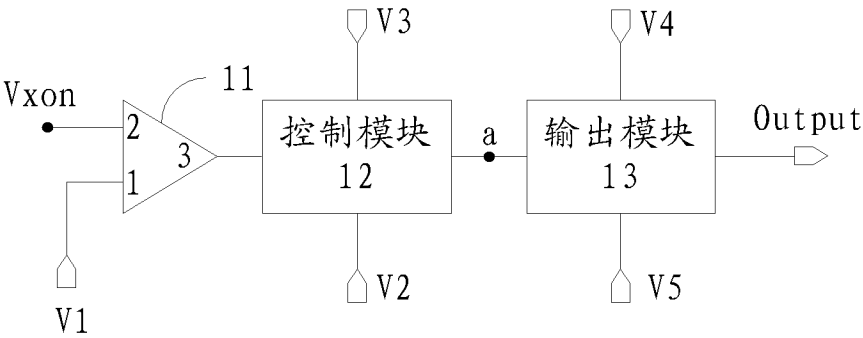


图 1

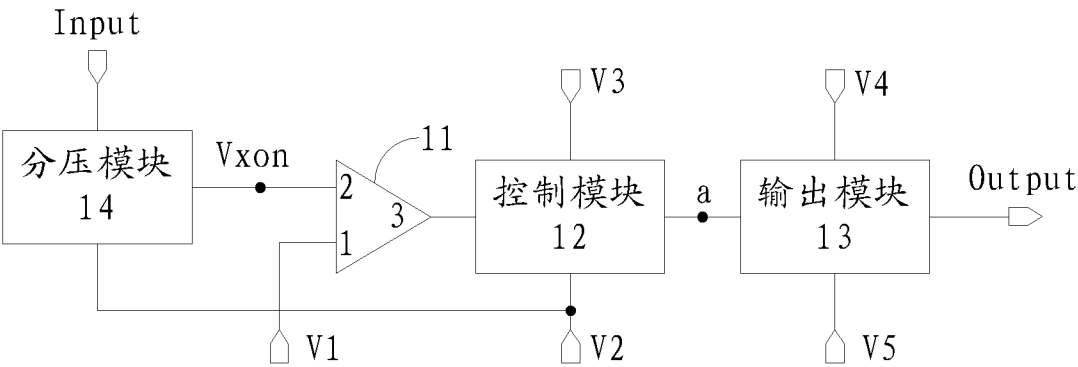


图 2

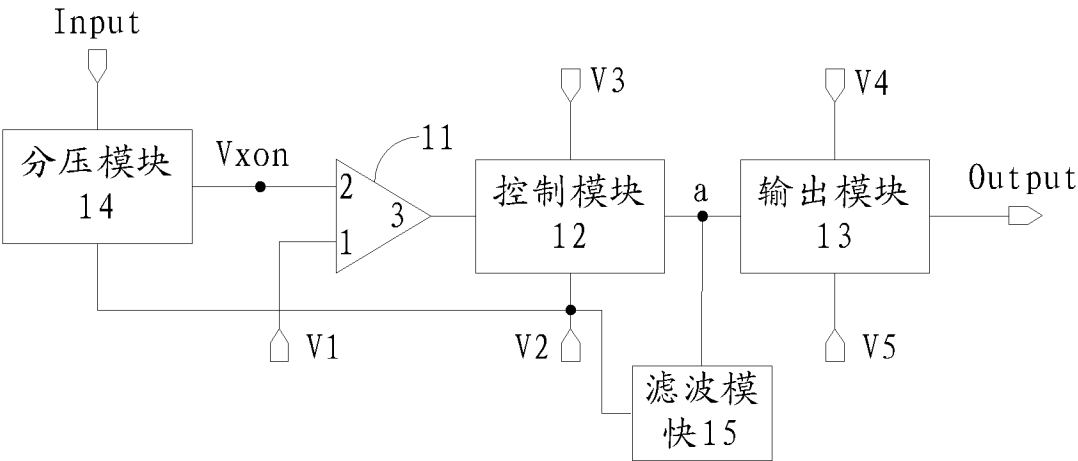


图 3

2/4

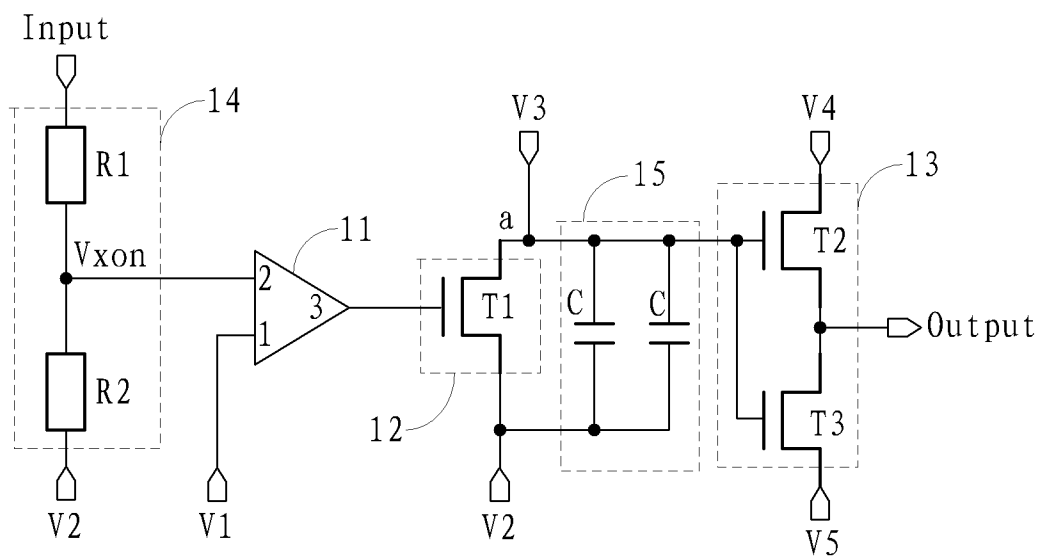


图 4

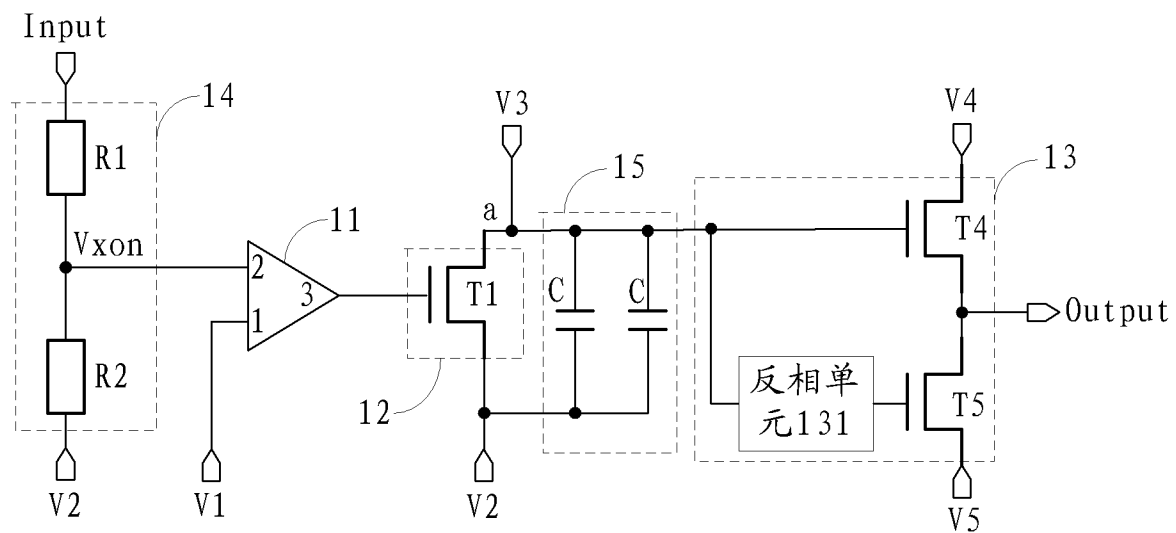


图 5

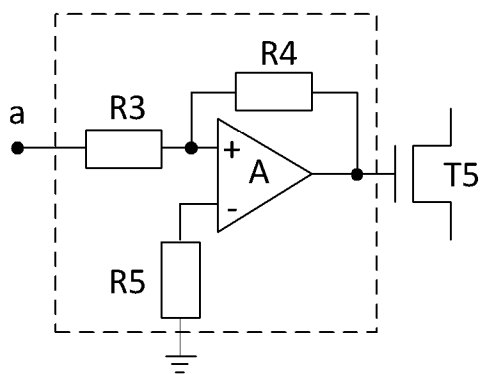


图 6

3/4

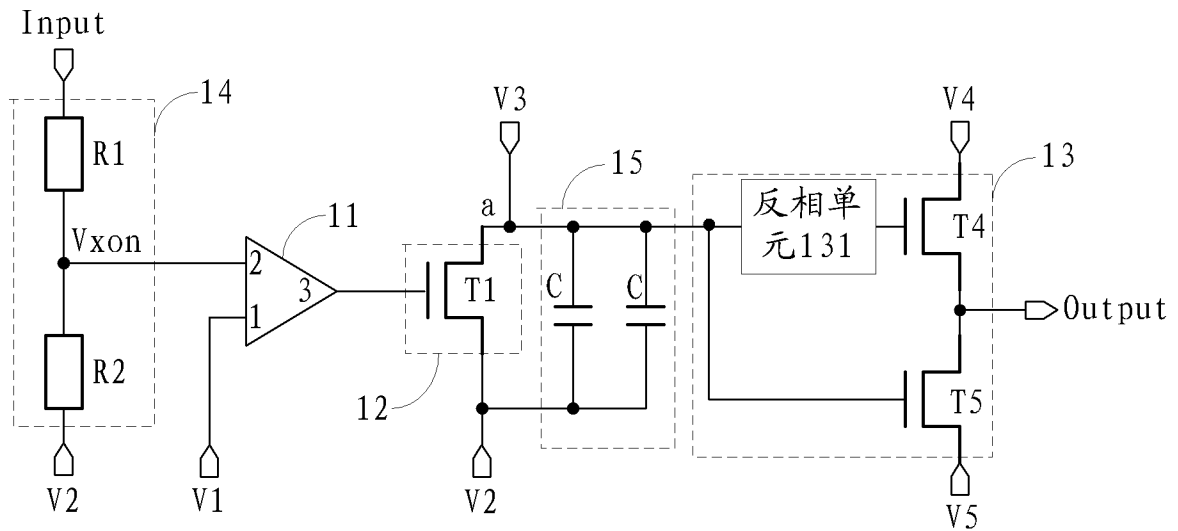


图 7

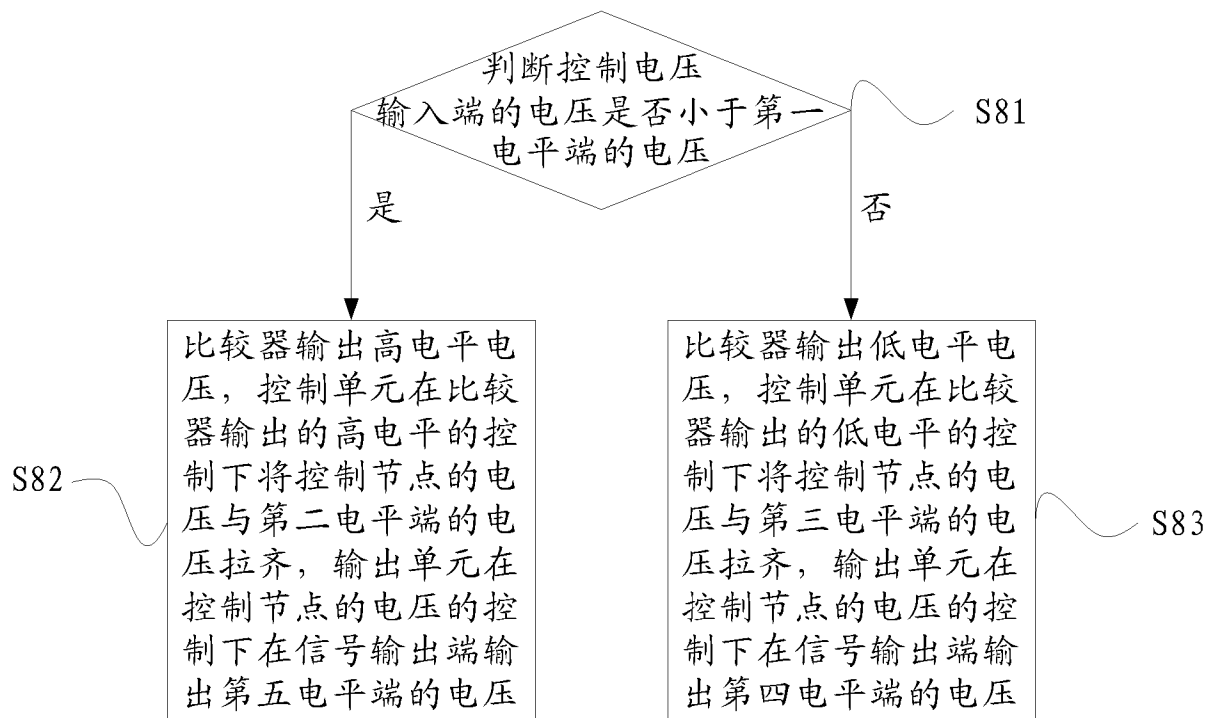


图 8

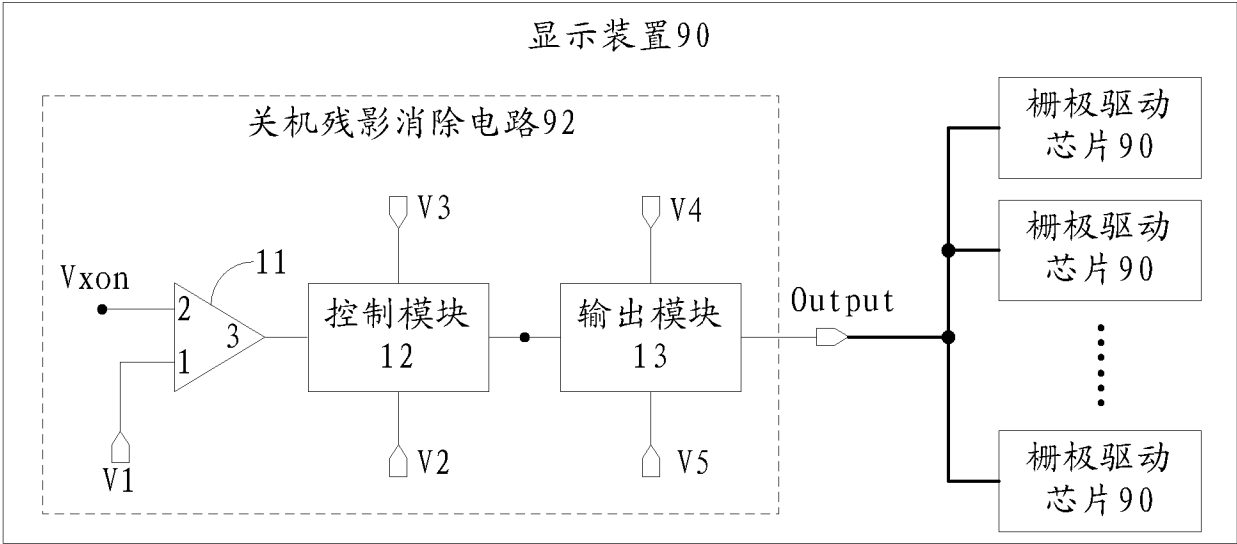


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/072951

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3, G02F1

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN: shutdown, power off, close down, eliminate, clear, erase, ghost, comparator, comparer, control, output, the first, firstly

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101546536 A (NOVATEK MICROELECTRONICS CORP.), 30 September 2009 (30.09.2009), description, page 3, thelast paragraph to description, page 5, paragraph 2, and figures 1-6	1-14
A	CN 102522070 A (XI'AN QIXIN MICROELECTRONIC CO., LTD.), 27 June 2012 (27.06.2012), the whole document	1-14
A	CN 104091569 A (WUXI ETEK MICROELECTRONICS CO., LTD.), 08 October 2014 (08.10.2014), the whole document	1-14
A	CN 105513549 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 20 April 2016 (20.04.2016), the whole document	1-14
A	CN 1447306 A (WINBOND ELECTRONICS CORPORATION), 08 October 2003 (08.10.2003), the whole document	1-14
PX	CN 105845069 A (BOE TECHNOLOGY GROUP CO., LTD.;HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD.), 10 August 2016 (10.08.2016), the whole document	1-14

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&"document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
19April 2017 (19.04.2017)

Date of mailing of the international search report
09May 2017 (09.05.2017)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
LI, Yuan
Telephone No.:(86-10) **62085846**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/072951

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101546536 A	30 September 2009	None	
CN 102522070 A	27 June 2012	CN 102522070 B	16 October 2013
CN 104091569 A	08 October 2014	CN 104091569 B	20 April 2016
CN 105513549 A	20 April 2016	None	
CN 1447306 A	08 October 2003	None	
CN 105845069 A	10 August 2016	None	

国际检索报告

国际申请号

PCT/CN2017/072951

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3, G02F1

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;VEN: 关机, 消除, 清除, 残影, 比较器, 控制, 输出, 第一, shutdown, power off, close down, eliminate, clear, erase, ghost, comparator, comparer, control, output, the first, firstly

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 101546536 A (联咏科技股份有限公司) 2009年 9月 30日 (2009 - 09 - 30) 说明书第3页倒数第一段至说明书第5页第2段, 附图1-6	1-14
A	CN 102522070 A (西安启芯微电子有限公司) 2012年 6月 27日 (2012 - 06 - 27) 全文	1-14
A	CN 104091569 A (无锡力芯微电子股份有限公司) 2014年 10月 8日 (2014 - 10 - 08) 全文	1-14
A	CN 105513549 A (深圳市华星光电技术有限公司) 2016年 4月 20日 (2016 - 04 - 20) 全文	1-14
A	CN 1447306 A (华邦电子股份有限公司) 2003年 10月 8日 (2003 - 10 - 08) 全文	1-14
PX	CN 105845069 A (京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司) 2016年 8月 10日 (2016 - 08 - 10) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 4月 19日

国际检索报告邮寄日期

2017年 5月 9日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李原

电话号码 (86-10)62085846

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/072951

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101546536	A	2009年 9月 30日	无			
CN	102522070	A	2012年 6月 27日	CN	102522070	B	2013年 10月 16日
CN	104091569	A	2014年 10月 8日	CN	104091569	B	2016年 4月 20日
CN	105513549	A	2016年 4月 20日	无			
CN	1447306	A	2003年 10月 8日	无			
CN	105845069	A	2016年 8月 10日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)