

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-197722

(P2016-197722A)

(43) 公開日 平成28年11月24日(2016.11.24)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 27/146 (2006.01)	H O 1 L 27/14 C	4 M 1 1 8
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 3 Z	5 C 0 2 4
H O 1 L 21/8234 (2006.01)	H O 1 L 29/78 6 1 8 B	5 F 0 4 8
H O 1 L 27/06 (2006.01)	H O 1 L 27/06 1 0 2 A	5 F 1 1 0
H O 1 L 27/088 (2006.01)	H O 1 L 27/08 1 0 2 C	
審査請求 未請求 請求項の数 12 O L (全 58 頁) 最終頁に続く		

(21) 出願番号	特願2016-73850 (P2016-73850)	(71) 出願人	000153878
(22) 出願日	平成28年4月1日 (2016.4.1)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2015-76420 (P2015-76420)		神奈川県厚木市長谷398番地
(32) 優先日	平成27年4月3日 (2015.4.3)	(72) 発明者	米田 誠一
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	王丸 拓郎
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	岡本 佑樹
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

最終頁に続く

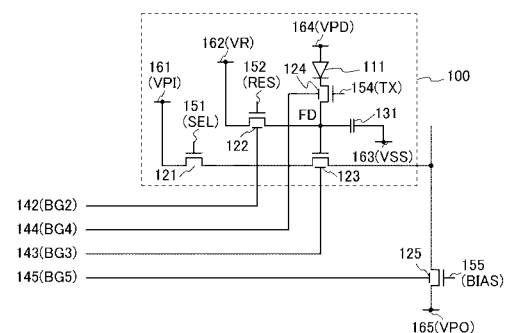
(54) 【発明の名称】 撮像装置および電子機器

(57) 【要約】

【課題】 読み出し速度の高い撮像装置を提供する。

【解決手段】 フォトダイオードと、第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、第4のトランジスタと、を有する撮像装置であって、第1のトランジスタおよび第3のトランジスタのバックゲート電極には、各トランジスタのソース電位より高い電位および各トランジスタのソース電位より低い電位を切り替えて供給することのできる配線と電氣的に接続されており、第2のトランジスタのバックゲート電極には、第3のトランジスタのソース電位より高い電位を供給することのできる配線と電氣的に接続されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

フォトダイオードと、第 1 のトランジスタと、第 2 のトランジスタと、第 3 のトランジスタと、第 4 のトランジスタと、を有する画素を有し、

前記第 1 のトランジスタのソース電極またはドレイン電極の一方は、前記フォトダイオードの一方の電極と電氣的に接続され、

前記第 1 のトランジスタのソース電極または前記ドレイン電極の他方は、前記第 2 のトランジスタのゲート電極と電氣的に接続され、

前記第 1 のトランジスタのソース電極またはドレイン電極の他方は、前記第 3 のトランジスタのソース電極またはドレイン電極の一方と電氣的に接続され、

前記第 2 のトランジスタのソース電極またはドレイン電極の一方は、前記第 4 のトランジスタのソース電極またはドレイン電極の一方と電氣的に接続され、

前記第 1 のトランジスタ、前記第 2 のトランジスタおよび前記第 3 のトランジスタはバックゲート電極を有し、

前記第 1 のトランジスタおよび前記第 3 のトランジスタのバックゲート電極は、各トランジスタのソース電位より高い電位および各トランジスタのソース電位より低い電位を切り替えて供給することのできる配線と電氣的に接続されており、前記第 2 のトランジスタのバックゲート電極は、前記第 2 のトランジスタのソース電位より高い電位を供給することのできる配線と電氣的に接続されていることを特徴とする撮像装置。

【請求項 2】

前記第 1 のトランジスタおよび前記第 3 のトランジスタのバックゲート電極は第 1 の配線と電氣的に接続され、

前記第 2 のトランジスタのバックゲート電極は第 2 の配線と電氣的に接続され、

前記第 1 の配線および前記第 2 の配線は、同じ行または列に配置された前記画素の他、隣接する行または列の、一方の側に配置された前記画素と共有されることを特徴とする、請求項 1 に記載の撮像装置。

【請求項 3】

前記第 1 の配線は、隣接する行または列のうち、上面または下面から見て前記第 2 のトランジスタを間に挟まない側に配置された前記画素と共有され、

前記第 2 の配線は、隣接する行または列のうち、前記第 1 のトランジスタおよび前記第 3 のトランジスタを間に挟まない側に配置された前記画素と共有されることを特徴とする、

請求項 2 に記載の撮像装置。

【請求項 4】

画素を複数有し、

前記画素はフォトダイオードと、第 1 のトランジスタと、第 2 のトランジスタと、第 3 のトランジスタと、第 4 のトランジスタと、を有し、

前記第 1 のトランジスタのソース電極またはドレイン電極の一方は、前記フォトダイオードの一方の電極と電氣的に接続され、

前記第 1 のトランジスタのソース電極または前記ドレイン電極の他方は、前記第 2 のトランジスタのゲート電極と電氣的に接続され、

前記第 1 のトランジスタのソース電極またはドレイン電極の他方は、前記第 3 のトランジスタのソース電極またはドレイン電極の一方と電氣的に接続され、

前記第 2 のトランジスタのソース電極またはドレイン電極の一方は、前記第 4 のトランジスタのソース電極またはドレイン電極の一方と電氣的に接続され、

前記第 1 のトランジスタ、前記第 2 のトランジスタ、前記第 3 のトランジスタおよび前記第 4 のトランジスタはバックゲート電極を有し、

前記第 1 のトランジスタおよび前記第 3 のトランジスタのバックゲート電極は、各トランジスタのソース電位より高い電位および各トランジスタのソース電位より低い電位を切り替えて供給することのできる配線と電氣的に接続されており、前記第 2 のトランジスタ

および前記第 4 のトランジスタのバックゲート電極は、各トランジスタのソース電位より高い電位を供給することのできる配線と電氣的に接続されていることを特徴とする撮像装置。

【請求項 5】

前記第 1 のトランジスタおよび前記第 3 のトランジスタのバックゲート電極は第 1 の配線と電氣的に接続され、

前記第 2 のトランジスタおよび前記第 4 のトランジスタのバックゲート電極は第 2 の配線と電氣的に接続され、

前記第 1 の配線および前記第 2 の配線は、同じ行または列に配置された前記画素の他、隣接する行または列の、一方の側に配置された前記画素と共有されることを特徴とする、

請求項 4 に記載の撮像装置。

【請求項 6】

前記第 1 の配線は、隣接する行または列のうち、上面または下面から見て前記第 2 のトランジスタおよび前記第 4 のトランジスタを間に挟まない側に配置された前記画素と共有され、

前記第 2 の配線は、隣接する行または列のうち、前記第 1 のトランジスタおよび前記第 3 のトランジスタを間に挟まない側に配置された前記画素と共有されることを特徴とする、

請求項 5 に記載の撮像装置。

【請求項 7】

前記第 1 のトランジスタ、前記第 3 のトランジスタおよび前記第 4 のトランジスタが有するバックゲート電極は第 1 の配線と電氣的に接続され、

前記第 2 のトランジスタのバックゲート電極は第 2 の配線と電氣的に接続され、

前記第 1 の配線および前記第 2 の配線は、同じ行または列に配置された前記画素の他、隣接する行または列の、一方の側に配置された前記画素と共有されることを特徴とする、

請求項 4 に記載の撮像装置。

【請求項 8】

前記第 1 の配線および前記第 2 の配線は、隣接する行または列のうち、上面または下面から見て前記第 2 のトランジスタを間に挟まない側に配置された前記画素と共有され、

前記第 2 の配線は、隣接する行または列のうち、前記第 1 のトランジスタ、前記第 3 のトランジスタおよび前記第 4 のトランジスタを間に挟まない側に配置された前記画素と共有されることを特徴とする、

請求項 7 に記載の撮像装置。

【請求項 9】

第 5 のトランジスタを有し、

前記第 5 のトランジスタのソース電極またはドレイン電極の一方は前記第 2 のトランジスタのソース電極またはドレイン電極の他方と電氣的に接続され、

前記第 5 のトランジスタはバックゲート電極を有し、

前記第 5 のトランジスタのバックゲート電極には、前記第 5 のトランジスタのソース電位より高い電位を供給することのできる配線と電氣的に接続されていることを特徴とする、

請求項 1 乃至請求項 8 のいずれか一項に記載の撮像装置。

【請求項 10】

前記第 1 のトランジスタ、前記第 2 のトランジスタ、前記第 3 のトランジスタ、前記第 4 のトランジスタおよび前記第 5 のトランジスタが有する活性層が、酸化物半導体を有することを特徴とする、

請求項 1 乃至請求項 9 のいずれか一項に記載の撮像装置。

【請求項 11】

前記フォトダイオードは、光電変換膜にセレンを有することを特徴とする、

請求項 1 乃至請求項 10 のいずれか一項に記載の撮像装置。

【請求項 12】

請求項 1 乃至請求項 11 のいずれか一項に記載の撮像装置と、表示装置と、を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、撮像装置に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、液晶表示装置、発光装置、照明装置、蓄電装置、記憶装置、撮像装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。

10

【0003】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタ、半導体回路は半導体装置の一態様である。また、記憶装置、表示装置、撮像装置、電子機器は、半導体装置を有する場合がある。

20

【背景技術】

【0004】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタを構成する技術が注目されている。当該トランジスタは集積回路（IC）や画像表示装置（単に表示装置とも表記する）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜として、シリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。

【0005】

例えば、酸化物半導体として酸化亜鉛、または $In-Ga-Zn$ 系酸化物半導体を用いてトランジスタを作製する技術が開示されている（特許文献 1 および特許文献 2 参照）。

【0006】

また、特許文献 3 では、酸化物半導体を有し、かつオフ電流が極めて低いトランジスタを少なくとも画素回路の一部に用い、CMOS（Complementary Metal Oxide Semiconductor）回路が作製可能なシリコン半導体を有するトランジスタを周辺回路に用いることで、高速かつ信号保持時間の長い撮像装置が作製できることが開示されている。

30

【先行技術文献】

【特許文献】

【0007】

【特許文献 1】特開 2007-123861 号公報

【特許文献 2】特開 2007-96055 号公報

40

【特許文献 3】特開 2011-119711 号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

撮像装置の画素数が増加し、フレームレートの高速化が求められるにしたがって、画素データを高速に読み出す必要性が高まってきている。一方、消費電力が小さい撮像装置も望まれている。

【0009】

したがって、本発明の一態様では、高速動作に適した撮像装置を提供することを課題の一とする。または、信号保持期間の長い撮像装置を提供することを課題の一とする。または

50

、低消費電力の撮像装置を提供することを課題の一とする。または、高精細な撮像装置を提供することを課題の一とする。または、高感度の撮像装置を提供することを課題の一とする。または、ダイナミックレンジの広い撮像装置を提供することを課題の一とする。または、解像度の高い撮像装置を提供することを課題の一とする。または、低コストの撮像装置を提供することを課題の一とする。または、信頼性の高い撮像装置を提供することを課題の一とする。または、新規な撮像装置等を提供することを課題の一とする。または、新規な半導体装置等を提供することを課題の一とする。

【0010】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項等の記載から、自ずと明らかとなるものであり、明細書、図面、請求項等の記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0011】

本発明の一態様は、フォトダイオードと、第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、第4のトランジスタと、を有する画素を複数有する撮像装置である。第1のトランジスタのソース電極またはドレイン電極の一方は、フォトダイオードの一方の電極と電気的に接続される。また、第1のトランジスタのソース電極またはドレイン電極の他方は、第2のトランジスタのゲート電極および第3のトランジスタのソース電極またはドレイン電極の一方と電気的に接続される。第2のトランジスタのソース電極またはドレイン電極の一方は、第4のトランジスタのソース電極またはドレイン電極の一方と電気的に接続される。

【0012】

第1のトランジスタ、第2のトランジスタおよび第3のトランジスタはバックゲート電極を有し、第1のトランジスタおよび第3のトランジスタのバックゲート電極には、各トランジスタのソース電位より高い電位および各トランジスタのソース電位より低い電位を切り替えて供給することのできる配線と電気的に接続されている。また、第2のトランジスタのバックゲート電極には、該トランジスタのソース電位より高い電位を供給することのできる配線と電気的に接続されている。

【0013】

第1のトランジスタおよび第3のトランジスタのバックゲート電極が第1の配線と電気的に接続され、第2のトランジスタのバックゲート電極が第2の配線と電気的に接続されていてもよい。また、第1の配線および第2の配線は、同じ行または列に配置された画素と、隣接する行または列の、一方の側に配置された画素と共有していてもよい。

【0014】

第1の配線は、隣接する行または列のうち、上面または下面から見て第2のトランジスタを間に挟まない側に配置された画素と共有されていてもよい。また、第2の配線は、隣接する行または列のうち、上面または下面から見て第1のトランジスタおよび第3のトランジスタを間に挟まない側に配置された画素と共有していてもよい。

【0015】

また、第4のトランジスタがバックゲート電極を有していてもよい。該バックゲート電極には、第4のトランジスタのソース電位より高い電位を供給することのできる配線と電気的に接続していてもよい。

【0016】

第1のトランジスタおよび第3のトランジスタのバックゲート電極が第1の配線と電気的に接続され、第2のトランジスタおよび第4のトランジスタのバックゲート電極が第2の配線と電気的に接続されていてもよい。また、第1の配線および第2の配線は、同じ行または列に配置された画素の他、隣接する行または列の、一方の側に配置された画素と共有していてもよい。

【0017】

第1の配線は、隣接する行または列のうち、上面または下面から見て第2のトランジスタおよび第4のトランジスタを間に挟まない側に配置された画素と共有されていてもよい。また、第2の配線は、隣接する行または列のうち、上面または下面から見て第1のトランジスタおよび第3のトランジスタを間に挟まない側に配置された画素と共有していてもよい。

【0018】

第1のトランジスタ、第3のトランジスタおよび第4のトランジスタのバックゲート電極が第1の配線と電氣的に接続され、第2のトランジスタのバックゲート電極が第2の配線と電氣的に接続されていてもよい。また、第1の配線および第2の配線は、同じ行または列に配置された画素の他、隣接する行または列の、一方の側に配置された画素と共有していてもよい。

10

【0019】

第1の配線は、隣接する行または列のうち、上面または下面から見て第2のトランジスタを間に挟まない側に配置された画素と共有されていてもよい。また、第2の配線は、隣接する行または列のうち、上面または下面から見て第1のトランジスタ、第3のトランジスタおよび第4のトランジスタを間に挟まない側に配置された画素と、で共有されていてもよい。

【0020】

また、第5のトランジスタを有していてもよい。第5のトランジスタのソース電極またはドレイン電極の一方は第2のトランジスタのソース電極またはドレイン電極の他方と電氣的に接続されていてもよい。また、第5のトランジスタはバックゲート電極を有し、該バックゲート電極には第5のトランジスタのソース電位より高い電位を供給することのできる配線と電氣的に接続されていてもよい。

20

【0021】

第1のトランジスタ乃至第5のトランジスタが、酸化物半導体を含む活性層を有していてもよい。

【0022】

フォトダイオードは、光電変換膜にセレンを用いてもよい。

【0023】

本発明の一態様は、上記撮像装置と、表示装置とを有する電子機器である。

30

【発明の効果】

【0024】

本発明の一態様により、高速動作に適した撮像装置を提供することができる。または、信号保持期間の長い撮像装置を提供することができる。または、低消費電力の撮像装置を提供することができる。または、高精細な撮像装置を提供することができる。または、高感度の撮像装置を提供することができる。または、ダイナミックレンジの広い撮像装置を提供することができる。または、解像度の高い撮像装置を提供することができる。または、低コストの撮像装置を提供することができる。または、信頼性の高い撮像装置を提供することができる。または、新規な撮像装置等を提供することができる。または、新規な半導体装置等を提供することができる。

40

【0025】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項等の記載から、自ずと明らかとなるものであり、明細書、図面、請求項等の記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0026】

【図1】撮像装置が有する画素の回路図。

【図2】撮像装置が有する画素の回路図。

【図3】撮像装置が有する画素の回路図。

50

- 【図 4】撮像装置が有する画素の回路図。
- 【図 5】撮像装置が有する画素の回路図。
- 【図 6】撮像装置が有する画素の回路図。
- 【図 7】撮像装置が有する画素の回路図。
- 【図 8】撮像装置が有する画素の回路図。
- 【図 9】画素回路の動作を説明するタイミングチャート。
- 【図 10】撮像装置が有する画素の回路図。
- 【図 11】画素回路の動作を説明するタイミングチャート。
- 【図 12】撮像装置が有する画素の回路図。
- 【図 13】画素回路の動作を説明するタイミングチャート。 10
- 【図 14】撮像装置が有する画素の回路図。
- 【図 15】画素回路の動作を説明するタイミングチャート。
- 【図 16】グローバルシャッタ方式およびローリングシャッタ方式の動作を説明する図。
- 【図 17】撮像装置のブロック図。
- 【図 18】撮像装置のブロック図。
- 【図 19】撮像装置を説明する上面図および断面図。
- 【図 20】フォトダイオードの接続形態を説明する断面図。
- 【図 21】撮像装置を説明する断面図。
- 【図 22】フォトダイオードの接続形態を説明する断面図。
- 【図 23】撮像装置を説明する断面図。 20
- 【図 24】撮像装置を説明する断面図。
- 【図 25】撮像装置を説明する上面図。
- 【図 26】撮像装置を説明する上面図。
- 【図 27】撮像装置を説明する上面図。
- 【図 28】撮像装置の構成を説明する断面図。
- 【図 29】湾曲した撮像装置を説明する図。
- 【図 30】トランジスタを説明する上面図および断面図。
- 【図 31】トランジスタを説明する上面図および断面図。
- 【図 32】トランジスタを説明する断面図。
- 【図 33】トランジスタを説明する上面図および断面図。 30
- 【図 34】トランジスタを説明する上面図および断面図。
- 【図 35】トランジスタを説明する上面図および断面図。
- 【図 36】トランジスタを説明する断面図。
- 【図 37】トランジスタを説明する上面図および断面図。
- 【図 38】トランジスタを説明する上面図。
- 【図 39】電子機器を説明する図。
- 【発明を実施するための形態】
- 【0027】
- 実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略することがある。なお、図を構成する同じ要素のハッチングを異なる図面間で適宜省略または変更する場合もある。
- 【0028】
- 例えば、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず 50

、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

【0029】

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、等）であるとする。

【0030】

XとYとが直接的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷等）が、XとYとの間に接続されていない場合であり、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷等）を介さずに、XとYとが、接続されている場合である。

10

【0031】

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷等）が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オン・オフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電氣的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

20

【0032】

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路等）、信号変換回路（DA変換回路、AD変換回路、ガンマ補正回路等）、電位レベル変換回路（電源回路（昇圧回路、降圧回路等）、信号の電位レベルを変えるレベルシフタ回路等）、電圧源、電流源、切り替え回路、増幅回路（信号振幅または電流量等を大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路等）、信号生成回路、記憶回路、制御回路等）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

30

【0033】

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合（つまり、XとYとの間に別の素子または別の回路を挟んで接続されている場合）と、XとYとが機能的に接続されている場合（つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子または別の回路を挟まずに接続されている場合）とが、本明細書等に開示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等に開示されているものとする。

40

【0034】

なお、例えば、トランジスタのソース（または第1の端子等）が、Z1を介して（または介さず）、Xと電氣的に接続され、トランジスタのドレイン（または第2の端子等）が、Z2を介して（または介さず）、Yと電氣的に接続されている場合や、トランジスタのソース（または第1の端子等）が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン（または第2の端子等）が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合では、以下のように表現することが出来る。

50

【0035】

例えば、「XとYとトランジスタのソース（または第1の端子等）とドレイン（または第2の端子等）とは、互いに電氣的に接続されており、X、トランジスタのソース（または第1の端子等）、トランジスタのドレイン（または第2の端子等）、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（または第1の端子等）は、Xと電氣的に接続され、トランジスタのドレイン（または第2の端子等）はYと電氣的に接続され、X、トランジスタのソース（または第1の端子等）、トランジスタのドレイン（または第2の端子等）、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（または第1の端子等）とドレイン（または第2の端子等）とを介して、Yと電氣的に接続され、X、トランジスタのソース（または第1の端子等）、トランジスタのドレイン（または第2の端子等）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（または第1の端子等）と、ドレイン（または第2の端子等）とを、区別して、技術的範囲を決定することができる。

10

【0036】

または、別の表現方法として、例えば、「トランジスタのソース（または第1の端子等）は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（または第1の端子等）とトランジスタのドレイン（または第2の端子等）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（または第2の端子等）は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース（または第1の端子等）は、少なくとも第1の接続経路によって、Z1を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（または第2の端子等）は、少なくとも第3の接続経路によって、Z2を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（または第1の端子等）は、少なくとも第1の電氣的パスによって、Z1を介して、Xと電氣的に接続され、前記第1の電氣的パスは、第2の電氣的パスを有しておらず、前記第2の電氣的パスは、トランジスタのソース（または第1の端子等）からトランジスタのドレイン（または第2の端子等）への電氣的パスであり、トランジスタのドレイン（または第2の端子等）は、少なくとも第3の電氣的パスによって、Z2を介して、Yと電氣的に接続され、前記第3の電氣的パスは、第4の電氣的パスを有しておらず、前記第4の電氣的パスは、トランジスタのドレイン（または第2の端子等）からトランジスタのソース（または第1の端子等）への電氣的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（または第1の端子等）と、ドレイン（または第2の端子等）とを、区別して、技術的範囲を決定することができる。

20

30

40

【0037】

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、等）であるとする。

【0038】

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、および電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における

50

電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

【0039】

なお、「膜」という用語と、「層」という用語とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁層」という用語を、「絶縁膜」という用語に変更することが可能な場合がある。

【0040】

なお、トランジスタの「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合等には入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」という用語は、入れ替えて用いることができるものとする。また、「電極」および「電極層」は、「配線」と言い換えることもできる。

10

【0041】

本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。したがって、 -5° 以上 5° 以下の場合も含まれる。また、「略平行」とは、二つの直線が -30° 以上 30° 以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。したがって、 85° 以上 95° 以下の場合も含まれる。また、「略垂直」とは、二つの直線が 60° 以上 120° 以下の角度で配置されている状態をいう。

20

【0042】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0043】

(実施の形態1)

本実施の形態では、本発明の一態様である撮像装置の回路構造および駆動方法について、図面を参照して説明する。

【0044】

本発明の一態様の撮像装置は、画素を構成する各トランジスタがバックゲート電極を有し、バックゲート電極に印加する電位をトランジスタごとに制御することの特徴とする。つまり、バックゲート電極に印加する電位をトランジスタごとに変えることができる。また、各トランジスタのオン・オフ状態などに応じて、各トランジスタのバックゲート電極に印加する電位を変えることができる。例えば、nチャネル型のトランジスタの場合、オン状態のトランジスタのバックゲート電極には正電位を、オフ状態のトランジスタのバックゲート電極には負電位を印加することができる。これにより、しきい値電圧を制御し、高速動作と長い信号保持期間を両立することができる。なお、本明細書において、正電位は各トランジスタのソース電位より高い電位としてもよい。また、負電位は各トランジスタのソース電位より低い電位としてもよい。したがって、正電位が正の値とならず、または負電位が負の値とならない場合がある。

30

【0045】

図1は、本発明の一態様の撮像装置に用いることのできる画素100の回路図である。画素100は、フォトダイオード111、トランジスタ121、トランジスタ122、トランジスタ123、トランジスタ124および保持容量131を有する。また、上記要素は各種配線と電氣的に接続されている。また、トランジスタ122乃至トランジスタ125には、それぞれバックゲート電極が形成されている。

40

【0046】

トランジスタ121は、選択トランジスタとしての機能を有することができる。また、トランジスタ122は、リセットトランジスタとしての機能を有することができる。また、トランジスタ123は、増幅トランジスタとしての機能を有することができる。また、トランジスタ124は、転送トランジスタとしての機能を有することができる。

50

【0047】

なお、画素100の外部にはトランジスタ125が配置されている。トランジスタ125は、バイアストランジスタとしての機能を有することができる。

【0048】

ここで、フォトダイオード111のアノードまたはカソードの一方は、トランジスタ124のソース電極またはドレイン電極の一方と電氣的に接続されており、トランジスタ124のソース電極またはドレイン電極の他方にはトランジスタ123のゲート電極が電氣的に接続されている。トランジスタ123のゲート電極には、トランジスタ122のソース電極またはドレイン電極の一方および保持容量131の一方の電極が電氣的に接続されている。トランジスタ123のソース電極またはドレイン電極の一方にはトランジスタ121のソース電極またはドレイン電極の一方が電氣的に接続され、トランジスタ123のソース電極またはドレイン電極の他方にはトランジスタ125のソース電極またはドレイン電極の一方が電氣的に接続されている。

10

【0049】

トランジスタ121のゲート電極は、配線151（SEL）と電氣的に接続することができる。また、トランジスタ122のゲート電極は、配線152（RES）と電氣的に接続することができる。また、トランジスタ124のゲート電極は、配線154（TX）と電氣的に接続することができる。また、トランジスタ125のゲート電極は、配線155（BIAS）と電氣的に接続することができる。

20

【0050】

本明細書において、トランジスタ122のソース電極またはドレイン電極の一方と、トランジスタ123のゲート電極と、トランジスタ124のソース電極またはドレイン電極の他方と、保持容量131の一方の電極と、が接続されるノードを信号電荷蓄積部（FD）と呼ぶ。

【0051】

また、トランジスタ121のソース電極またはドレイン電極の他方は、配線161（VPI）と電氣的に接続することができる。また、トランジスタ122のソース電極またはドレイン電極の他方は、配線162（VR）と電氣的に接続することができる。また、保持容量131の他方の電極は、配線163（VSS）と電氣的に接続することができる。フォトダイオード111のアノードまたはカソードの他方は、配線164（VPD）と電氣的に接続することができる。また、トランジスタ125のソース電極またはドレイン電極の他方は、配線165（VPO）と電氣的に接続することができる。図1は、フォトダイオード111のアノードに、配線164（VPD）を電氣的に接続した場合を示す。この場合、電位VRを電位VPDより高くする。なお、配線161、配線162、配線163、配線164および配線165のいずれかの電位を接地電位とする構成とすることもできる。

30

【0052】

トランジスタ122のバックゲート電極には配線142（BG2）が電氣的に接続されている。トランジスタ123のバックゲート電極には配線143（BG3）が電氣的に接続されている。トランジスタ124のバックゲート電極には配線144（BG4）が電氣的に接続されている。トランジスタ125のバックゲート電極には配線145（BG5）が電氣的に接続されている。以上のような構成とすることで、トランジスタ122、トランジスタ123、トランジスタ124およびトランジスタ125のバックゲート電極にそれぞれ異なる電位を供給することができる。

40

【0053】

なお、図2（A）に示すように、トランジスタ122およびトランジスタ124にバックゲート電極を設けない構成とすることもできる。また、図2（B）に示すように、トランジスタ123のバックゲート電極およびトランジスタ125のバックゲート電極に配線146を接続し、電位BG6を印加してもよい。つまり、トランジスタ123のバックゲート電極およびトランジスタ125のバックゲート電極に同一の電位を印加する構成として

50

もよい。

【0054】

また、図3に示すように、図1に示す回路とフォトダイオード111の接続の向きが異なってもよい。この場合、カソードに電位V_{PD}を印加し、電位V_{PD}を電位V_Rより高くする。

【0055】

また、図4に示すように、トランジスタ122およびトランジスタ124のバックゲート電極に配線147を接続して電位B_{G7}を印加してもよい。つまり、トランジスタ122のバックゲート電極およびトランジスタ124のバックゲート電極に同一の電位を印加する構成としてもよい。

10

【0056】

さらに、図5に示すように、トランジスタ121にバックゲート電極を設け、当該バックゲート電極に配線141を接続して電位B_{G1}を印加してもよい。また、図6(A)に示すように、トランジスタ122のバックゲート電極およびトランジスタ124のバックゲート電極に配線147を接続して電位B_{G7}を印加し、さらにトランジスタ121のバックゲート電極およびトランジスタ123のバックゲート電極に配線148を接続して電位B_{G8}を印加してもよい。つまり、トランジスタ122のバックゲート電極およびトランジスタ124のバックゲート電極に同一の電位を印加し、トランジスタ121のバックゲート電極およびトランジスタ123のバックゲート電極に同一の電位を印加する構成としてもよい。

20

【0057】

また、図6(B)に示すように、トランジスタ121のバックゲート電極、トランジスタ122のバックゲート電極およびトランジスタ124のバックゲート電極に配線149を接続して、電位B_{G9}を印加してもよい。つまり、トランジスタ121のバックゲート電極、トランジスタ122のバックゲート電極およびトランジスタ124のバックゲート電極に同一の電位を印加する構成としてもよい。

【0058】

また、図7(A)に示すように、保持容量131を有さない構造としてもよい。また、図7(B)に示すように、トランジスタ122を有さない構造としてもよい。また、図8(A)に示すように、トランジスタ121を有さない構造としてもよい。また、図8(B)に示すように、トランジスタ124を有さない構造としてもよい。

30

【0059】

なお、トランジスタ121乃至トランジスタ125には、活性層を酸化物半導体で形成したトランジスタ（以下、OSトランジスタ）を用いることができる。トランジスタ121乃至トランジスタ125の1つにOSトランジスタを用いてもよいし、2つ以上にOSトランジスタを用いてもよいし、全てにOSトランジスタを用いてもよい。

【0060】

OSトランジスタは極めて低いオフ電流特性を有するため、撮像のダイナミックレンジを拡大することができる。例えば、図1の構成では、フォトダイオード111に入射される光の照度が大きいときに信号電荷蓄積部の電位が小さくなる。OSトランジスタは極めてオフ電流が低いため、ゲート電位が極めて小さい場合においても当該ゲート電位に応じた電流を正確に出力することができる。したがって、検出することのできる照度のレンジ、すなわちダイナミックレンジを広げることができる。

40

【0061】

また、OSトランジスタは、活性層がシリコンで形成されたトランジスタ（以下、Siトランジスタ）よりも電気特性変動の温度依存性が小さいため、極めて広い温度範囲で利用することができる。したがって、OSトランジスタを有する撮像装置および半導体装置は、自動車、航空機、宇宙機等への搭載にも適している。

【0062】

また、OSトランジスタは、Siトランジスタよりもドレイン耐圧が高いという特性を有

50

する。セレン系材料を光電変換膜としたフォトダイオードでは、アバランシェ現象が起こりやすいように比較的高い電位（例えば、10V以上）を印加することが好ましい。したがって、OSトランジスタと、セレン系材料を光電変換膜としたフォトダイオードとを組み合わせることで、信頼性の高い撮像装置とすることができる。

【0063】

次に図1の回路における撮像動作および読み出し動作を、図9のタイミングチャートを用いて説明する。なお、トランジスタ122乃至トランジスタ125は全てnチャンネル型とする。なお、配線161および配線162は高電位、配線163、配線164および配線165は低電位とする。

【0064】

本明細書において、低電位として例えば接地電位とすることができる。

【0065】

まず、配線152（RES）に高電位を印加し、トランジスタ122をオンし、また配線142（BG2）に正電位を印加する。このとき、トランジスタ122のしきい値電圧がマイナス方向にシフトするためオン電流が大きくなり、リセット動作を高速化することができる。ここで、信号電荷蓄積部（FD）は、配線162の電位VRに充電される。

【0066】

その後、配線152（RES）に低電位を印加し、トランジスタ122をオフとすると信号電荷蓄積部（FD）は配線162の電位VRに保持される。また、配線142（BG2）および配線144（BG4）に負電位を印加する。このとき、トランジスタ122およびトランジスタ124のしきい値電圧がプラス方向にシフトするためオフ電流が小さくなる。これにより信号電荷蓄積部（FD）における電荷の保持特性が向上する。

【0067】

次に、配線154（TX）に高電位を印加し、トランジスタ124をオンすると、信号電荷蓄積部（FD）から電流がフォトダイオード111に流れて、信号電荷蓄積部（FD）の電位は低下する。また、配線144（BG4）に正電位を印加すると、トランジスタ124のオン電流が大きくなり、転送動作を高速化することができる。その後、配線154（TX）に低電位を印加し、トランジスタ124をオフにすると、オフした時点での電位が信号電荷蓄積部（FD）に保持される。また、配線144（BG4）に負電位を印加すると、オフ電流が小さくなり、信号電荷蓄積部（FD）における電荷の保持特性が向上する。以上が撮像動作である。

【0068】

そして、配線151（SEL）および配線155（BIAS）に高電位を印加し、トランジスタ121およびトランジスタ125をオンすることにより、信号が読み出される。また、配線143（BG3）および配線145（BG5）に正電位を印加する。これにより、トランジスタ123およびトランジスタ125のオン電流が大きくなるので、読み出し速度を高めることができる。信号が読み出された後、配線151（SEL）に低電位を印加し、トランジスタ121をオフする。この際、配線143（BG3）および配線145（BG5）への電位の印加をやめてもよい。

【0069】

本発明の一態様の撮像装置では、トランジスタ122乃至トランジスタ125のバックゲート電極に配線142乃至配線145をそれぞれ電氣的に接続し、オン状態のトランジスタのバックゲート電極に電氣的に接続された配線には正電位を印加し、オフ状態のトランジスタのバックゲート電極に電氣的に接続された配線には負電位を印加する。これにより、各トランジスタがオン状態の場合はオン電流を大きくし、オフ状態の場合はオフ電流を小さくすることができる。したがって、高速動作と長い信号保持期間を両立することができる。

【0070】

なお、配線142（BG2）および配線144（BG4）には、トランジスタ122およびトランジスタ124がオン状態の場合以外は常に負電位を印加してもよいし、撮像動作

10

20

30

40

50

中以外（読み出し動作中等）は電位を印加しなくてもよい。

【0071】

次に、トランジスタ121乃至トランジスタ123および配線142乃至配線144を複数の画素で共有する場合の動作について説明する。なお、配線142乃至配線144は複数の画素で共有せず、画素ごとに別々の配線とすることもできる。この場合、トランジスタ122乃至トランジスタ124のバックゲート電極に印加する電位を、画素ごとに制御することができる。また、トランジスタ122乃至トランジスタ125は全てnチャンネル型とする。なお、配線161および配線162は高電位、配線163、配線164および配線165は低電位とする。

【0072】

図10は、フォトダイオード111、トランジスタ121、トランジスタ122、トランジスタ123およびトランジスタ124が各画素に一つずつあり、かつ配線142、配線143、配線144、配線145、配線151、配線152、配線154、配線161、配線162、配線163および配線164が画素に接続された基本形である。

【0073】

基本形の動作を図11のタイミングチャートに従って説明する。1行目の駆動については、まず、配線152（RES[1]）に高電位を印加し、トランジスタ122をオンする。また、配線142（BG2）に正電位を印加することにより、リセット動作を高速化することができる。ここで、信号電荷蓄積部（FD[1]）は配線162の電位VRに充電される。その後、配線152（RES[1]）に低電位を印加し、トランジスタ122をオフとすると信号電荷蓄積部（FD[1]）は配線162の電位VRに保持される。また、配線142（BG2）および配線144（BG4）に負電位を印加することにより、信号電荷蓄積部（FD[1]）への電荷の保持特性が向上する。

【0074】

次に、配線154（TX[1]）に高電位を印加し、トランジスタ124をオンすることにより、信号電荷蓄積部（FD[1]）から電流がフォトダイオード111に流れて、信号電荷蓄積部（FD[1]）の電位は低下する。また、配線144（BG4）に正電位を印加すると、転送動作を高速化することができる。その後、配線154（TX[1]）に低電位を印加し、トランジスタ124をオフすると、オフした時点での電位が信号電荷蓄積部（FD[1]）に保持される。また、配線144（BG4）に負電位を印加すると、信号電荷蓄積部（FD[1]）への電荷の保持特性が向上する。以上が1行目への撮像動作である。次に2行目への撮像が、1行目と同様の手順で行われる。このようにして順次撮像が行われる。

【0075】

そして、配線151（SEL[1]）および配線155（BIAS）に高電位を印加し、トランジスタ121およびトランジスタ125をオンすることにより、1行目に書き込まれた信号が読み出される。また、配線143（BG3）および配線145（BG5）に正電位を印加することにより、読み出し速度を高めることができる。1行目に書き込まれた信号が読み出された後、配線151（SEL[1]）に低電位を印加することにより、トランジスタ121をオフする。次に、2行目に書き込まれた信号の読み出しが、1行目と同様の手順で行われる。このようにして順次読み出し動作が行われる。

【0076】

図12は上記の基本形とは異なり、縦4個の画素について、トランジスタ121乃至トランジスタ123を共有する垂直4画素共有型の構成を示している。トランジスタおよび配線を削減することで画素面積の縮小による微細化や、フォトダイオードの受光面積拡大によってノイズを低減することができる。信号電荷蓄積部（FD）にはトランジスタ122のソース電極またはドレイン電極の一方、トランジスタ123のゲート電極、トランジスタ124a乃至トランジスタ124dのソース電極またはドレイン電極の一方および保持容量131の一方の電極が接続されている。また、トランジスタ124aのソース電極またはドレイン電極の他方にはフォトダイオード111aのカソードまたはアノードの一方

10

20

30

40

50

が電氣的に接続され、トランジスタ124bのソース電極またはドレイン電極の他方にはフォトダイオード111bのカソードまたはアノードの一方が電氣的に接続され、トランジスタ124cのソース電極またはドレイン電極の他方にはフォトダイオード111cのカソードまたはアノードの一方が電氣的に接続され、トランジスタ124dのソース電極またはドレイン電極の他方にはフォトダイオード111dのカソードまたはアノードの一方がそれぞれ電氣的に接続されている。また、トランジスタ124aのゲート電極には配線154a（電位TX[1]）が電氣的に接続され、トランジスタ124bのゲート電極には配線154b（電位TX[2]）が電氣的に接続され、トランジスタ124cのゲート電極には配線154c（電位TX[3]）が電氣的に接続され、トランジスタ124dのゲート電極には配線154d（電位TX[4]）が電氣的に接続されている。なお、トランジスタ124a乃至トランジスタ124dは転送トランジスタとしての機能を有することができる。

10

【0077】

垂直4画素共有型の動作を図13のタイミングチャートに従って説明する。1行目の駆動については、まず、配線152（RES）に高電位を印加し、トランジスタ122をオンする。また、配線142（BG2）に正電位を印加することにより、リセット動作を高速化することができる。ここで、信号電荷蓄積部（FD）は配線162の電位VRに充電される。その後、配線152（RES）に低電位を印加し、トランジスタ122をオフとすると信号電荷蓄積部（FD）は配線162の電位VRに保持される。また、配線142（BG2）および配線144（BG4）に負電位を印加することにより、信号電荷蓄積部（FD）への電荷の保持特性が向上する。次に、配線154a（TX[1]）に高電位を印加し、トランジスタ124aをオンすることにより、信号電荷蓄積部（FD）から電流がフォトダイオード111aに流れて、信号電荷蓄積部（FD）の電位は低下する。また、配線144（BG4）に正電位を印加すると、転送動作を高速化することができる。

20

【0078】

その後、配線154a（TX[1]）に低電位を印加し、トランジスタ124aをオフとすると、オフした時点での電位が信号電荷蓄積部（FD）に保持される。また、配線144（BG4）に負電位を印加すると、信号電荷蓄積部（FD）への電荷の保持特性が向上する。以上が1行目への撮像動作である。

【0079】

そして、配線151（SEL）および配線155（BIAS）に高電位を印加し、トランジスタ121およびトランジスタ125をオンすることにより、1行目に書き込まれた信号が読み出される。また、配線143（BG3）および配線145（BG5）に正電位を印加することにより、読み出し速度を高めることができる。信号が読み出された後、配線151（SEL）に低電位を印加し、トランジスタ121をオフする。この際、配線143（BG3）および配線145（BG5）への電位の印加をやめてもよい。以上が1行目の読み出し動作である。

30

【0080】

2行目の駆動については、再び配線152（RES）に高電位を印加し、トランジスタ122をオンする。また、配線142（BG2）に正電位を印加することにより、リセット動作を高速化することができる。ここで、信号電荷蓄積部（FD）は配線162の電位VRに充電される。その後、配線152（RES）に低電位を印加し、トランジスタ122をオフとすると信号電荷蓄積部（FD）は配線162の電位VRに保持される。また、配線142（BG2）および配線144（BG4）に負電位を印加することにより、信号電荷蓄積部（FD）への電荷の保持特性が向上する。

40

【0081】

次に、配線154b（TX[2]）に高電位を印加し、トランジスタ124bをオンすると、信号電荷蓄積部（FD）から電流がフォトダイオード111bに流れて、信号電荷蓄積部（FD）の電位は低下する。また、配線144（BG4）に正電位を印加すると、転送動作を高速化することができる。配線154b（TX[2]）に低電位を印加し、トラン

50

ンジスタ124bをオフすると、オフした時点での電位が信号電荷蓄積部(FD)に保持される。また、配線144(BG4)に負電位を印加すると、信号電荷蓄積部(FD)への電荷の保持特性が向上する。以上が2行目への撮像動作である。

【0082】

次に、1行目と同様に、2行目の読み出しを行う。その後、3行目および4行目への撮像および読み出しを、2行目と同様に行う。以上が図12の回路における撮像動作および読み出し動作である。

【0083】

図14は図12とは異なる画素共有構成で、垂直、水平それぞれ2個ずつの画素について、トランジスタ121乃至トランジスタ123を共有する垂直水平4画素共有型である。垂直4画素共有型と同じく、トランジスタおよび配線を削減することで画素面積の縮小による微細化や、フォトダイオードの受光面積拡大によってノイズを低減することができる。トランジスタ124a乃至トランジスタ124dは転送トランジスタとしての機能を有することができる。トランジスタ124aのゲート電極には配線154a(TX[1, 1])が電氣的に接続され、トランジスタ124bのゲート電極には配線154b(TX[2, 1])が電氣的に接続され、トランジスタ124cのゲート電極には配線154c(TX[1, 2])が電氣的に接続され、トランジスタ124dのゲート電極には配線154d(TX[2, 2])が電氣的に接続されている。

【0084】

垂直水平4画素共有型の動作を図15のタイミングチャートに従って説明する。1行1列目の駆動については、まず、配線152(RES)に高電位を印加し、トランジスタ122をオンする。また、配線142(BG2)に正電位を印加することにより、リセット動作を高速化することができる。ここで、信号電荷蓄積部(FD)は配線162の電位VRに充電される。その後、配線152(RES)に低電位を印加し、トランジスタ122をオフとすると信号電荷蓄積部(FD)は配線162の電位VRに保持される。また、配線142(BG2)および配線144(BG4)に負電位を印加することにより、信号電荷蓄積部(FD)への電荷の保持特性が向上する。

【0085】

次に、配線154a(TX[1, 1])に高電位を印加し、トランジスタ124aをオンすると、信号電荷蓄積部(FD)から電流がフォトダイオード111aに流れて、信号電荷蓄積部(FD)の電位は低下する。また、配線144(BG4)に正電位を印加すると、転送動作を高速化することができる。配線154a(TX[1, 1])に低電位を印加し、トランジスタ124aをオフすると、オフした時点での電位が信号電荷蓄積部(FD)に保持される。また、配線144(BG4)に負電位を印加すると、信号電荷蓄積部(FD)への電荷の保持特性が向上する。以上が撮像動作である。

【0086】

そして、配線151(SEL)および配線155(BIAS)に高電位を印加し、トランジスタ121およびトランジスタ125をオンすることにより、1行1列目に書き込まれた信号が読み出される。また、配線143(BG3)および配線145(BG5)に正電位を印加することにより、読み出し速度を高めることができる。信号が読み出された後、配線151(SEL)に低電位を印加し、トランジスタ121をオフする。この際、配線143(BG3)および配線145(BG5)への電位の印加をやめてもよい。以上が読み出し動作である。

【0087】

そして、1行1列目と同様に、1行2列目、2行1列目および2行2列目の撮像および読み出し動作を行う。以上が図14の回路における撮像動作および読み出し動作である。

【0088】

なお、図10、図12および図14は、図16(A)に示すように、行ごとに撮像動作211、データ保持動作212および読み出し動作213を行うローリングシャッタ方式で駆動するとして説明した。一方、図16(B)に示すように、全行で同時に撮像動作21

10

20

30

40

50

1を行い、行ごとに順次読み出し動作213を行うグローバルシャッタ方式を適用できる回路構成とすることもできる。

【0089】

例えば、トランジスタ122およびトランジスタ124にOSトランジスタを用いると、OSトランジスタの低いオフ電流特性によって信号電荷蓄積部で電荷を保持できる期間を極めて長くすることができるため、グローバルシャッタ方式を適用することができる。したがって、被写体が動体であっても歪の小さい画像を容易に得ることができる。また、グローバルシャッタ方式により露光時間（撮像データの取得を行う期間）を長くすることもできることから、低照度環境における撮像にも適する。

【0090】

なお、トランジスタ122乃至トランジスタ125は全てOSトランジスタを用いてもよいが、一以上のトランジスタをSiトランジスタとすることもできる。例えば、トランジスタ122およびトランジスタ124をOSトランジスタとし、トランジスタ121およびトランジスタ123をSiトランジスタとすることもできる。

【0091】

本実施の形態では、トランジスタ122乃至トランジスタ125のすべてがnチャネル型として説明したが、トランジスタ122乃至トランジスタ125のうち少なくとも1つがpチャネル型であってもよい。pチャネル型のトランジスタでは、バックゲート電極に負電位を印加するとしきい値電圧がプラス方向にシフトしてオン電流が大きくなり、正電位を印加するとしきい値電圧がマイナス方向にシフトしてオフ電流が小さくなる。

【0092】

なお、上記一例の動作方法において、配線161および配線162は高電位、配線163、配線164および配線165は低電位として説明したが、上記配線にその他の電位を供給して動作させることもできる。

【0093】

なお、本実施の形態において、本発明の一態様について述べた。または、他の実施の形態において、本発明の一態様について述べる。ただし、本発明の一態様は、これらに限定されない。例えば、本発明の一態様として、撮像装置に適用した場合の例を示したが、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、本発明の一態様は、撮像装置に適用しなくてもよい。例えば、本発明の一態様は、別の機能を有する半導体装置に適用してもよい。

【0094】

なお、図1乃至図8、図10、図12および図14に示す構成は、それぞれ任意に組み合わせることができる。

【0095】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0096】

（実施の形態2）

本実施の形態では、本発明の一態様に用いることができる撮像装置全体の構成について、図17を用いて説明する。

【0097】

図17は撮像装置の構成を示すブロック図である。当該撮像装置は、複数の画素100がマトリクス状に並べられた画素アレイ2700と、回路2730、回路2740、回路2750および回路2760と、バイアストランジスタアレイ2751およびバイアストランジスタアレイ2761と、配線142乃至配線145と、を有する。

【0098】

なお、図17は画素100として図1に示す回路構造を有する画素を用いているが、画素100はどのような回路構造を有していてもよい。例えば、図1乃至図6に示す回路構造のうちいずれか一を有していてもよい。例えば、画素100が図5に示す回路構造を有し

10

20

30

40

50

ている場合、撮像装置は図 17 に示す配線 142 乃至配線 145 の他、配線 141 を有する。

【0099】

配線は図示しないが、画素アレイ 2700 には回路 2730 および回路 2740 が接続されている。回路 2730 は、例えば、リセットトランジスタの駆動回路として機能させることができる。この場合、回路 2730 と、図 1 における配線 152 とが電氣的に接続される。回路 2740 は、例えば、転送トランジスタの駆動回路として機能させることができる。この場合、回路 2740 と、図 1 における配線 154 とが電氣的に接続される。また、回路 2730 または回路 2740 は、例えば、選択トランジスタの駆動回路として機能させることができる。この場合、回路 2730 または回路 2740 と、図 1 における配線 151 とが電氣的に接続される。なお、図 17 では回路 2730 および回路 2740 を分割して配置する構成を図示しているが、一つの領域に回路 2730 および回路 2740 がまとめて配置される構成としてもよい。

10

【0100】

また、配線は図示しないが、画素アレイ 2700 には回路 2750 および回路 2760 が接続される。回路 2750 および回路 2760 は、例えば、図 1 に示すトランジスタ 123 のソース電極またはドレイン電極の他方と電氣的に接続される垂直出力回路を選択する駆動回路として機能させることができる。なお、回路 2750 および回路 2760 の内、どちらか一方だけ配置し、片方の回路のみで垂直出力回路を駆動させてもよい。

【0101】

また、バイアストランジスタアレイ 2751 およびバイアストランジスタアレイ 2761 には、図 1 に示すトランジスタ 125 が配置されている。なお、バイアストランジスタアレイ 2751 およびバイアストランジスタアレイ 2761 のどちらか一方だけを配置してもよい。

20

【0102】

なお、回路 2730 乃至回路 2760 は、画素 100 と同様に基板上に形成されてもよいし、外付けの IC チップに含まれていてもよい。

【0103】

また、図 18 に示すように、撮像装置を 2 層の積層構造とし、点線で示す回路 2730 乃至回路 2760 を 1 層目に、実線で示す画素アレイ 2700、バイアストランジスタアレイ 2751、バイアストランジスタアレイ 2761 および配線 142 乃至配線 145 を 2 層目に配置してもよい。この場合、配線 142 乃至配線 145 を、回路 2730 乃至回路 2760 と重なる領域に配置することができる。このため、チップ面積を微細化することができる。また、配線 142 乃至配線 145 の配置に自由度を持たせられるため、配線 142 乃至配線 145 と IO ピンとの接続が容易になる。なお、撮像装置は 3 層以上の積層構造としてもよい。

30

【0104】

なお、図 17 および図 18 では配線 142 乃至配線 145 をそれぞれ 2 本設ける構成を示したが、それぞれ 1 本としてもよい。

【0105】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

40

【0106】

(実施の形態 3)

本実施の形態では、本発明の一態様に用いることができる撮像装置の画素の構成について、図 19 乃至図 29 を用いて説明する。

【0107】

図 19 (A) は、図 1 に示す回路構造を有する撮像装置の一画素の上面図である。また、図 19 (B) は、図 19 (A) 中のバックゲート電極として機能する配線 142 乃至配線 144 にハッチングを付与した上面図である。また、図 19 (C) は、図 19 (A) に示

50

すA 1－A 2の断面図である。なお、上記図面では、明瞭化のために一部の要素を省いて図示している。

【0108】

上記要素における電氣的な接続の形態は一例である。図面上では各配線、各電極および導電膜3081を個別の要素として図示しているが、それらが電氣的に接続しているものについては、同一の要素として設けられる場合もある。また、各要素間には層間絶縁膜や平坦化膜としての機能を有することができる絶縁膜3041および絶縁膜3042が設けられる。

【0109】

例えば、絶縁膜3041および絶縁膜3042は、酸化シリコン膜、酸化窒化シリコン膜等の無機絶縁膜を用いることができる。または、アクリル樹脂、ポリイミド樹脂等の有機絶縁膜等を用いてもよい。絶縁膜3041および絶縁膜3042の上面は、CMP（Chemical Mechanical Polishing）法等で平坦化処理を行うことが好ましい。

【0110】

なお、上記配線等の一部が設けられない場合や、上記以外の配線等やトランジスタ等が各層に含まれる場合もある。また、上記以外の層が当該積層構造に含まれる場合もある。また、上記の一部の層が含まれない場合もある。

【0111】

当該画素回路は、フォトダイオード111、トランジスタ121乃至トランジスタ124および配線142乃至配線144の他、配線3071、配線3072および配線3074乃至3079を有する。

【0112】

配線3071はトランジスタ121のソース電極またはドレイン電極の一方として機能することができ、配線3072はトランジスタ122のソース電極またはドレイン電極の一方として機能することができ、配線3075はトランジスタ124のゲート電極として機能することができ、配線3076はトランジスタ122のゲート電極として機能することができ、配線3078はトランジスタ121のゲート電極として機能することができ、配線3079はトランジスタ123のソース電極またはドレイン電極の一方として機能することができる。

【0113】

また、配線3071および配線3079は、一方が電源線、他方が出力線として機能させることができる。また、配線3072および配線3077は電源線としての機能を有することができる。また、配線3074は接続配線としての機能を有することができる。また、配線3075、配線3076および配線3078は、トランジスタのオン・オフを制御する信号線としての機能を有することができる。

【0114】

フォトダイオード111は、可視光に対する外部量子効率が高いセレン系材料を光電変換膜3061に用いることが好ましい。当該フォトダイオードでは、アバランシェ現象により入射される光量に対する電子の増幅が大きい高感度のセンサとすることができる。また、セレン系材料は光吸収係数が高いため、光電変換膜3061を薄くしやすい利点を有する。

【0115】

セレン系材料としては、非晶質セレンまたは結晶セレンを用いることができる。結晶セレンは、一例として、非晶質セレンを成膜後、熱処理することで得ることができる。なお、結晶セレンの結晶粒径を画素ピッチより小さくすることで、画素ごとの特性ばらつきを低減させることができる。また、結晶セレンは、非晶質セレンよりも可視光に対する分光感度や光吸収係数が高い特性を有する。

【0116】

また、光電変換膜3061は、銅、インジウム、セレンの化合物（CIS）を含む膜であ

10

20

30

40

50

ってもよい。または、銅、インジウム、ガリウム、セレンの化合物（C I G S）を含む膜であってもよい。C I S膜およびC I G S膜では、セレンの単層と同様にアバランシェ現象が利用できるフォトダイオード111を形成することができる。

【0117】

セレン系材料を用いたフォトダイオード111は、例えば、金属材料等で形成された電極3066と透光性導電膜3062との間に光電変換膜3061を有する構成とすることができる。また、リーク電流等の防止のため、酸化亜鉛等の酸化物半導体膜を光電変換膜3061と接して設けてもよい。

【0118】

なお、図19（A）（B）（C）では、光電変換膜3061および透光性導電膜3062を画素間で分離しない構成としているが、図20（A）に示す断面図のように回路間で分離する構成としてもよい。また、画素間における配線3077および電極3066を有さない領域には、図19（C）に示すように絶縁膜で隔壁3067を設け、光電変換膜3061および透光性導電膜3062に亀裂が入らないようにすることが好ましいが、図20（B）に示すように隔壁3067を設けない構成としてもよい。また、図20（C）、（D）に示すように透光性導電膜3062と配線3077が直接接する形態としてもよい。また、図20（E）に示すように、絶縁膜3042が平坦化処理されていない構成であってもよい。

10

【0119】

なお、隔壁3067は、無機絶縁膜や絶縁有機樹脂等を用いて形成することができる。また、隔壁3067は、トランジスタ等に対する遮光のため、および／または1画素あたりの受光部の面積を確定するために黒色等に着色されていてもよい。

20

【0120】

また、フォトダイオード111には、シリコン基板においてpn型やpin型の接合が形成されたダイオード素子を用いることができる。または非晶質シリコン膜や微結晶シリコン膜等を用いたpin型ダイオード素子等を用いてもよい。

【0121】

例えば、図21（A）はフォトダイオード111にpin型の薄膜フォトダイオードを用いた例である。当該フォトダイオードは、n型の半導体膜3065、i型の半導体膜3064、およびp型の半導体膜3063が順に積層された構成を有している。i型の半導体膜3064には非晶質シリコンを用いることが好ましい。また、p型の半導体膜3063およびn型の半導体膜3065には、それぞれの導電型を付与するドーパントを含む非晶質シリコンまたは微結晶シリコン等を用いることができる。非晶質シリコンを光電変換膜とするフォトダイオードは可視光の波長領域における感度が高く、微弱な可視光を検知しやすい。

30

【0122】

図21（A）に示すフォトダイオード111では、カソードとして作用するn型の半導体膜3065が、トランジスタ122と電気的な接続を有する電極層と電気的な接続を有する。また、アノードとして作用するp型の半導体膜3063が配線3077と電気的な接続を有する。

40

【0123】

なお、いずれの場合においても、p型の半導体膜3063が受光面となるようにフォトダイオード111を形成することが好ましい。p型の半導体膜3063を受光面とすることで、フォトダイオード111の出力電流を高めることができる。

【0124】

また、pin型の薄膜フォトダイオードの形態を有するフォトダイオード111の構成、ならびにフォトダイオード111および配線の接続形態は、図22（A）（B）（C）（D）（E）（F）に示す例であってもよい。なお、フォトダイオード111の構成およびフォトダイオード111と配線の接続形態はこれらに限定されず、他の形態であってもよい。

50

【0125】

図22(A)は、フォトダイオード111のp型の半導体膜3063と接する透光性導電膜3062を設けた構成である。透光性導電膜3062は電極として作用し、フォトダイオード111の出力電流を高めることができる。

【0126】

透光性導電膜3062には、例えば、インジウム錫酸化物、シリコンを含むインジウム錫酸化物、亜鉛を含む酸化インジウム、酸化亜鉛、ガリウムを含む酸化亜鉛、アルミニウムを含む酸化亜鉛、酸化錫、フッ素を含む酸化錫、アンチモンを含む酸化錫、またはグラフェン等を用いることができる。また、透光性導電膜3062は単層に限らず、異なる膜の積層であってもよい。

10

【0127】

図22(B)は、フォトダイオード111のp型の半導体膜3063と配線3074が電気的な接続を直接有する構成である。

【0128】

図22(C)は、フォトダイオード111のp型の半導体膜3063と接する透光性導電膜3062が設けられ、配線3074と透光性導電膜3062が電気的な接続を有する構成である。

【0129】

図22(D)は、フォトダイオード111を覆う絶縁膜にp型の半導体膜3063が露出する開口部が設けられ、当該開口部を覆う透光性導電膜3062と配線3074が電気的な接続を有する構成である。

20

【0130】

図22(E)は、フォトダイオード111を貫通する導電膜3081が設けられた構成である。当該構成では、配線3077は導電膜3081を介してp型の半導体膜3063と電気的に接続される。なお、図面上では、配線3077と電極3066とは、n型の半導体膜3065を介して見かけ上導通してしまう形態を示している。しかしながら、n型の半導体膜3065の横方向の抵抗が高いため、配線3077と上記電極層との間に適切な間隔を設ければ、両者間は極めて高抵抗となる。したがって、フォトダイオード111は、アノードとカソードが短絡することなく、ダイオード特性を有することができる。

【0131】

図22(F)は、図22(E)のフォトダイオード111に対して、p型の半導体膜3063と接する透光性導電膜3062を設けた構成である。

30

【0132】

なお、図22(D)、図22(E)、および図22(F)に示すフォトダイオード111では、受光領域と配線等が重ならないため、広い受光面積を確保できる利点を有する。

【0133】

また、図21(B)に示すように、絶縁膜3041、3042が多層である構成であってもよい。図示するように、絶縁膜3041が絶縁膜3041aおよび絶縁膜3041bを有し、かつ絶縁膜3041aと絶縁膜3041bとのエッチングレート等が異なる場合は、導電膜3081は段差を有するようになる。絶縁膜3042が絶縁膜3042aおよび絶縁膜3042bを有する場合も同様である。

40

【0134】

また、フォトダイオード111には、図23に示すように、シリコン基板3040を光電変換膜としたフォトダイオードを用いることもできる。

【0135】

上述したセレン系材料や非晶質シリコン等を用いて形成したフォトダイオード111は、成膜工程、リソグラフィ工程、エッチング工程等の一般的な半導体作製工程を用いて作製することができる。また、セレン系材料は高抵抗であり、図19(C)に示すように、光電変換膜3061を回路間で分離しない構成とすることもできる。したがって、本発明の一態様の撮像装置は、歩留りが高く、低コストで作製することができる。一方で、結晶性シ

50

リコン基板を光電変換膜とするフォトダイオードを形成する場合は、研磨工程や貼り合わせ工程等の難度の高い工程が必要となる。

【0136】

また、本発明の一態様の撮像装置は、回路が形成されたシリコン基板3040が積層された構成としてもよい。例えば、図24に示すようにシリコン基板3040に活性領域を有するトランジスタ3055およびトランジスタ3056が画素回路と重なる構成とすることができる。

【0137】

シリコン基板3040に形成された回路は、画素回路が出力する信号を読み出す機能や当該信号を変換する処理等を行う機能を有することができ、例えばCMOSインバータを含む構成とすることができる。トランジスタ3055（n-ch型）およびトランジスタ3056（p-ch型）のゲートは電氣的に接続される。また、一方のトランジスタのソース電極またはドレイン電極の一方は、他方のトランジスタのソース電極またはドレイン電極の一方と電氣的に接続される。また、両方のトランジスタのソース電極またはドレイン電極の他方はそれぞれ別の配線に電氣的に接続される。

【0138】

また、シリコン基板3040はバルクのシリコン基板に限らず、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウムヒ素、アルミニウムガリウムヒ素、インジウムリン、窒化ガリウム、有機半導体を材料とする基板を用いることもできる。

【0139】

また、トランジスタ3055およびトランジスタ3056は、図24（B）に示すように、シリコン薄膜の活性層3059を有するトランジスタであってもよい。また、活性層3059は、多結晶シリコンやSOI（Silicon on Insulator）の単結晶シリコンとすることができる。

【0140】

上記積層において、トランジスタ3055およびトランジスタ3056を有する層と、トランジスタ124、トランジスタ123を有する層との間には絶縁膜3080が設けられる。

【0141】

トランジスタ3055およびトランジスタ3056の活性領域近傍に設けられる絶縁膜中の水素はシリコンのダングリングボンドを終端する。したがって、当該水素はトランジスタ3055およびトランジスタ3056の信頼性を向上させる効果がある。一方、トランジスタ124等の活性層である酸化物半導体膜の近傍に設けられる絶縁膜中の水素は、酸化物半導体中にキャリアを生成する要因の一つとなる。そのため、当該水素はトランジスタ124等の信頼性を低下させる要因となる場合がある。したがって、Siトランジスタを有する一方の層と、OSトランジスタを有する他方の層を積層する場合、これらの間に水素の拡散を防止する機能を有する絶縁膜3080を設けることが好ましい。絶縁膜3080により、一方の層に水素を閉じ込めることでトランジスタ3055およびトランジスタ3056の信頼性が向上することができる。また、一方の層から他方の層への水素の拡散が抑制されることでトランジスタ124等の信頼性も向上させることができる。

【0142】

絶縁膜3080としては、例えば、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム、イットリア安定化ジルコニア（YSZ）等を用いることができる。

【0143】

なお、図24に示すような構成では、シリコン基板3040に形成される回路（例えば、駆動回路）と、トランジスタ124等と、フォトダイオード111とを重なるように形成することができるため、画素の集積度を高めることができる。すなわち、撮像装置の解像度を高めることができる。例えば、画素数が4k2k、8k4kまたは16k8k等の撮像装置に用いることが適する。なお、約3千3百万個の画素を有するため、8k4kの撮

像装置は 3 3 M と呼ぶこともできる。

【0144】

また、図 2 4 (A) に示す撮像装置は、シリコン基板 3 0 4 0 にはフォトダイオードを設けない構成である。したがって、各種トランジスタや配線等の影響を受けずにフォトダイオード 1 1 1 に対する光路を確保することができ、高開口率の画素を形成することができる。

【0145】

図 4、図 6 (A) および図 6 (B) に示す回路構造を有する画素 1 0 0 a、画素 1 0 0 b、画素 1 0 0 c、画素 1 0 0 d、画素 1 0 0 e および画素 1 0 0 f を 2 行 3 列に並べた上面図をそれぞれ図 2 5、図 2 6 および図 2 7 に示す。

10

【0146】

トランジスタ 1 2 1 乃至トランジスタ 1 2 4 を隣り合う画素間を基準に線対称となるように配置すると、バックゲートとして機能する配線を同じ行または列および隣接する行または列に配置された画素間で共有することができる。図 2 5 の場合、例えば配線 1 4 3 は画素 1 0 0 c 乃至画素 1 0 0 f 間で、配線 1 4 7 は画素 1 0 0 a 乃至画素 1 0 0 d 間でそれぞれ共有することができる。図 2 6 の場合、例えば配線 1 4 7 を画素 1 0 0 a 乃至画素 1 0 0 d 間で、配線 1 4 8 を画素 1 0 0 c 乃至画素 1 0 0 f 間でそれぞれ共有することができる。図 2 7 の場合、例えば配線 1 4 3 を画素 1 0 0 c 乃至画素 1 0 0 f 間で、配線 1 4 9 を画素 1 0 0 a 乃至画素 1 0 0 d 間でそれぞれ共有することができる。このため、画素 1 0 0 を線対称に配置しない場合より簡易な工程で撮像装置を作製することができる。

20

【0147】

なお、図 2 5 および図 2 7 に示す場合では、トランジスタ 1 2 1 を図 1 9 (A) よりトランジスタ 1 2 2、トランジスタ 1 2 3 およびトランジスタ 1 2 4 に近づけて配置することが望ましいが、図 1 9 (A) にと同じ位置としてもよい。

【0148】

オフとするトランジスタのゲート電極に十分低い電位を印加すれば、オフとするトランジスタのバックゲート電極に正電位を印加してもオフ電流の発生を抑制することができる。

【0149】

図 2 8 (A) は、図 1 9 (A) (B) (C) に示す撮像装置にカラーフィルタ等を付加した形態の一例の断面図である。当該断面図は、3 画素分の画素回路を有する領域の一部を示している。フォトダイオード 1 1 1 が形成される領域 3 4 0 0 上には、絶縁膜 3 5 0 0 が形成される。絶縁膜 3 5 0 0 は可視光に対して透光性の高い酸化シリコン膜等を用いることができる。また、パッシベーション膜として窒化シリコン膜を積層する構成としてもよい。また、反射防止膜として、酸化ハフニウム等の誘電体膜を積層する構成としてもよい。

30

【0150】

絶縁膜 3 5 0 0 上には、遮光層 3 5 1 0 が形成される。遮光層 3 5 1 0 は、上部のカラーフィルタを通る光の混色を防止する機能を有する。遮光層 3 5 1 0 には、アルミニウム、タングステン等の金属層や当該金属層と反射防止膜としての機能を有する誘電体膜を積層する構成とすることができる。

40

【0151】

絶縁膜 3 5 0 0 および遮光層 3 5 1 0 上には平坦化膜として有機樹脂層 3 5 2 0 が形成される。また、画素別に、カラーフィルタ 3 5 3 0 a、カラーフィルタ 3 5 3 0 b およびカラーフィルタ 3 5 3 0 c がそれぞれ形成される。上記それぞれのカラーフィルタに、R (赤)、G (緑)、B (青)、Y (黄)、C (シアン)、M (マゼンタ) 等の色を割り当てることにより、カラー画像を得ることができる。

【0152】

カラーフィルタ 3 5 3 0 a、カラーフィルタ 3 5 3 0 b およびカラーフィルタ 3 5 3 0 c 上には、マイクロレンズアレイ 3 5 4 0 が設けられる。したがって、マイクロレンズアレイ 3 5 4 0 が有する個々のレンズを通る光が直下のカラーフィルタを通り、フォトダイオ

50

ードに照射されるようになる。なお、マイクロレンズアレイ 3540 を設けない構成とすることもできる。

【0153】

上記撮像装置の構成において、カラーフィルタ 3530a、カラーフィルタ 3530b およびカラーフィルタ 3530c の代わりに光学変換層 3550（図 28（B）参照）を用いてもよい。このような構成とすることで、様々な波長領域における画像が得られる撮像装置とすることができる。

【0154】

例えば、光学変換層 3550 に可視光線の波長以下の光を遮るフィルタを用いれば赤外線撮像装置とすることができる。また、光学変換層 3550 に近赤外線の波長以下の光を遮るフィルタを用いれば遠赤外線撮像装置とすることができる。また、光学変換層 3550 に可視光線の波長以上の光を遮るフィルタを用いれば紫外線撮像装置とすることができる。

10

【0155】

また、光学変換層 3550 にシンチレータを用いれば、X線撮像装置等に用いる、放射線の強弱を可視化した画像を得る撮像装置とすることができる。被写体を透過したX線等の放射線がシンチレータに入射されると、フォトルミネッセンスと呼ばれる現象により可視光線や紫外光線等の光（蛍光）に変換される。そして、当該光をフォトダイオード 111 で検知することにより画像データを取得する。また、放射線検出器等に当該構成の撮像装置を用いてもよい。

20

【0156】

シンチレータは、X線やガンマ線等の放射線が照射されると、そのエネルギーを吸収して可視光や紫外光を発する物質、または当該物質を含む材料からなる。例えば、 $Gd_2O_2S:Tb$ 、 $Gd_2O_2S:Pr$ 、 $Gd_2O_2S:Eu$ 、 $BaFCl:Eu$ 、 NaI 、 CsI 、 CaF_2 、 BaF_2 、 CeF_3 、 LiF 、 LiI 、 ZnO 等の材料や、それらを樹脂やセラミクスに分散させたものが知られている。

【0157】

なお、セレン系材料を用いたフォトダイオード 111 においては、X線等の放射線を電荷に直接変換することができるため、シンチレータを不要とする構成とすることもできる。

【0158】

なお、本発明の一態様の撮像装置は、図 28（C）に示すように、領域 3400 の下に OSTRANSISTOR が設けられた領域 3300 を有していてもよい。領域 3300 および領域 3400 の構成は、例えば、図 19（A）（B）（C）、図 21（A）（B）および図 23 に示す構成とすることができる。

30

【0159】

また、本発明の一態様の撮像装置は、図 28（D）に示すように、領域 3400 の下に OSTRANSISTOR が設けられた領域 3300 を有し、領域 3300 の下に SITRANSISTOR が設けられた領域 3200 を有していてもよい。領域 3200、領域 3300 および領域 3400 の構成は、例えば、図 24（A）（B）に示す構成とすることができる。

【0160】

また、撮像装置は、図 29（A1）および図 29（B1）に示すように湾曲させてもよい。図 29（A1）は、撮像装置を同図中の二点鎖線 X1-X2 の方向に湾曲させた状態を示している。図 29（A2）は、図 29（A1）中の二点鎖線 X1-X2 で示した部位の断面図である。図 29（A3）は、図 29（A1）中の二点鎖線 Y1-Y2 で示した部位の断面図である。

40

【0161】

図 29（B1）は、撮像装置を同図中の二点鎖線 X3-X4 の方向に湾曲させ、かつ、同図中の二点鎖線 Y3-Y4 の方向に湾曲させた状態を示している。図 29（B2）は、図 29（B1）中の二点鎖線 X3-X4 で示した部位の断面図である。図 29（B3）は、図 29（B1）中の二点鎖線 Y3-Y4 で示した部位の断面図である。

50

【0162】

撮像装置を湾曲させることで、像面湾曲や非点収差を低減することができる。よって、撮像装置と組み合わせて用いるレンズ等の光学設計を容易とすることができる。例えば、収差補正のためのレンズ枚数を低減できるため、撮像装置を用いた半導体装置等の小型化や軽量化を容易とすることができる。また、撮像された画像の品質を向上させる事ができる。

【0163】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0164】

(実施の形態4)

本実施の形態では、本発明の一態様に用いることのできる酸化物半導体を有するトランジスタについて図30乃至図38を用いて説明する。なお、本実施の形態における図面では、明瞭化のために一部の要素を拡大、縮小、または省略して図示している。

【0165】

図30(A)、(B)は、本発明の一態様のトランジスタ4101の上面図および断面図である。図30(A)は上面図であり、図30(A)に示す一点鎖線B1-B2方向の断面が図30(B)に相当する。また、図30(A)に示す一点鎖線B3-B4方向の断面が図32(A)に相当する。また、一点鎖線B1-B2方向をチャンネル長方向、一点鎖線B3-B4方向をチャンネル幅方向と呼称する場合がある。

【0166】

トランジスタ4101は、基板4115と接する導電膜4173と、基板4115および導電膜4173と接する絶縁膜4120と、絶縁膜4120と接する酸化物半導体膜4130と、酸化物半導体膜4130と電氣的に接続する導電膜4140および導電膜4150と、酸化物半導体膜4130、導電膜4140および導電膜4150と接する絶縁膜4160と、絶縁膜4160と接する導電膜4170と、導電膜4140、導電膜4150、絶縁膜4160および導電膜4170と接する絶縁膜4175と、絶縁膜4175と接する絶縁膜4180と、を有する。また、必要に応じて絶縁膜4180に平坦化膜としての機能を付加してもよい。

【0167】

ここで、導電膜4140はソース電極またはドレイン電極の一方、導電膜4150はソース電極またはドレイン電極の他方、絶縁膜4160はゲート絶縁膜、導電膜4170は第1のゲート電極、導電膜4173は第2のゲート電極(バックゲート電極ともいう)としてそれぞれ機能することができる。第1のゲート電極と第2のゲート電極によりチャンネル形成領域を電氣的に取り囲んだトランジスタの構造を、surrounded channel(s-channel)構造と呼ぶ。

【0168】

また、図30(B)に示す領域4231はソース領域、領域4232はドレイン領域、領域4233はチャンネル形成領域として機能することができる。領域4231および領域4232は導電膜4140および導電膜4150とそれぞれ接しており、例えば導電膜4140および導電膜4150として酸素と結合しやすい導電材料を用いれば領域4231および領域4232を低抵抗化することができる。

【0169】

具体的には、酸化物半導体膜4130と導電膜4140および導電膜4150とが接することで酸化物半導体膜4130内に酸素欠損が生じ、当該酸素欠損と酸化物半導体膜4130内に残留または外部から拡散する水素との相互作用により、領域4231および領域4232は低抵抗のn型となる。

【0170】

また、導電膜4170は、導電膜4171および導電膜4172の二層で形成される例を図示しているが、一層または三層以上の積層であってもよい。当該構成は本実施の形態で

説明する他のトランジスタにも適用できる。

【0171】

また、導電膜4140および導電膜4150は単層で形成される例を図示しているが、二層以上の積層であってもよい。当該構成は本実施の形態で説明する他のトランジスタにも適用できる。

【0172】

また、本発明の一態様のトランジスタは、図30(C)、(D)に示す構成であってもよい。図30(C)はトランジスタ4102の上面図であり、図30(C)に示す一点鎖線C1-C2方向の断面が図30(D)に相当する。また、図30(C)に示す一点鎖線C3-C4方向の断面は、図32(B)に相当する。また、一点鎖線C1-C2方向をチャネル長方向、一点鎖線C3-C4方向をチャネル幅方向と呼称する場合がある。

10

【0173】

トランジスタ4102は、ゲート絶縁膜として作用する絶縁膜4160がゲート電極として作用する導電膜4170と端部を一致させない点を除き、トランジスタ4101と同様の構成を有する。トランジスタ4102の構造は、導電膜4140および導電膜4150が絶縁膜4160で広く覆われているため、導電膜4140および導電膜4150と導電膜4170との間の抵抗が高く、ゲートリーク電流の少ない特徴を有している。

【0174】

また、本発明の一態様のトランジスタは、図30(E)、(F)に示す構成であってもよい。図30(E)はトランジスタ4103の上面図であり、図30(E)に示す一点鎖線D1-D2方向の断面が図30(F)に相当する。また、図30(E)に示す一点鎖線D3-D4方向の断面は、図32(A)に相当する。また、一点鎖線D1-D2方向をチャネル長方向、一点鎖線D3-D4方向をチャネル幅方向と呼称する場合がある。

20

【0175】

トランジスタ4103は、基板4115と接する導電膜4173と、基板4115および導電膜4173と接する絶縁膜4120と、絶縁膜4120と接する酸化物半導体膜4130と、酸化物半導体膜4130と接する絶縁膜4160と、絶縁膜4160と接する導電膜4170と、酸化物半導体膜4130、絶縁膜4160および導電膜4170を覆う絶縁膜4175と、絶縁膜4175と接する絶縁膜4180と、絶縁膜4175および絶縁膜4180に設けられた開口部を通じて酸化物半導体膜4130と電気的に接続する導電膜4140および導電膜4150を有する。また、必要に応じて絶縁膜4180、導電膜4140および導電膜4150に接する絶縁膜(平坦化膜)等を有していてもよい。

30

【0176】

ここで、導電膜4140はソース電極またはドレイン電極の一方、導電膜4150はソース電極またはドレイン電極の他方、絶縁膜4160はゲート絶縁膜、導電膜4170は第1のゲート電極、導電膜4173は第2のゲート電極としてそれぞれ機能することができる。

【0177】

また、図30(F)に示す領域4231はソース領域、領域4232はドレイン領域、領域4233はチャネル形成領域として機能することができる。領域4231および領域4232は絶縁膜4175と接しており、例えば絶縁膜4175として水素を含む絶縁材料を用いれば領域4231および領域4232を低抵抗化することができる。

40

【0178】

具体的には、絶縁膜4175を形成するまでの工程により領域4231および領域4232に生じる酸素欠損と、絶縁膜4175から領域4231および領域4232に拡散する水素との相互作用により、領域4231および領域4232は低抵抗のn型となる。なお、水素を含む絶縁材料としては、例えば窒化シリコンや窒化アルミニウムなどを用いることができる。

【0179】

また、本発明の一態様のトランジスタは、図31(A)(B)に示す構成であってもよい

50

。図 3 1 (A) はトランジスタ 4 1 0 4 の上面図であり、図 3 1 (A) に示す一点鎖線 E 1 - E 2 方向の断面が図 3 1 (B) に相当する。また、図 3 1 (A) に示す一点鎖線 E 3 - E 4 方向の断面は、図 3 2 (A) に相当する。また、一点鎖線 E 1 - E 2 方向をチャンネル長方向、一点鎖線 E 3 - E 4 方向をチャンネル幅方向と呼称する場合がある。

【0180】

トランジスタ 4 1 0 4 は、基板 4 1 1 5 と接する導電膜 4 1 7 3 と、基板 4 1 1 5 および導電膜 4 1 7 3 と接する絶縁膜 4 1 2 0 と、絶縁膜 4 1 2 0 と接する酸化半導体膜 4 1 3 0 と、酸化半導体膜 4 1 3 0 と電氣的に接続する導電膜 4 1 4 0 および導電膜 4 1 5 0 と、酸化半導体膜 4 1 3 0 に接する絶縁膜 4 1 6 0 と、絶縁膜 4 1 6 0 と接する導電膜 4 1 7 0 と、酸化半導体膜 4 1 3 0、導電膜 4 1 4 0、導電膜 4 1 5 0 および導電膜 4 1 7 0 と接する絶縁膜 4 1 7 5 と、絶縁膜 4 1 7 5 と接する絶縁膜 4 1 8 0 と、を有する。また、必要に応じて絶縁膜 4 1 8 0 に平坦化膜としての機能を付与してもよい。

10

【0181】

また、図 3 1 (B) に示す領域 4 3 3 1 および領域 4 3 3 4 はソース領域、領域 4 3 3 2 および領域 4 3 3 5 はドレイン領域、領域 4 3 3 3 はチャンネル形成領域として機能することができる。

【0182】

領域 4 3 3 1 および領域 4 3 3 2 は、トランジスタ 4 1 0 1 における領域 4 2 3 1 および領域 4 2 3 2 と同様に低抵抗化することができる。

【0183】

また、領域 4 3 3 4 および領域 4 3 3 5 は、トランジスタ 4 1 0 3 における領域 4 2 3 1 および領域 4 2 3 2 と同様に低抵抗化することができる。なお、チャンネル長方向における領域 4 3 3 4 および領域 4 3 3 5 の幅が 100 nm 以下、好ましくは 50 nm 以下の場合には、ゲート電界の寄与によりオン電流は大きく低下しない。したがって、領域 4 3 3 4 および領域 4 3 3 5 の低抵抗化を行わない場合もある。

20

【0184】

トランジスタ 4 1 0 3 およびトランジスタ 4 1 0 4 は、導電膜 4 1 7 0 と、導電膜 4 1 4 0 および導電膜 4 1 5 0 と、が重なる領域を有さないセルフアライン構造である。セルフアライン構造のトランジスタはゲート電極とソース電極およびドレイン電極間の寄生容量が極めて小さいため、高速動作用途に適している。

30

【0185】

また、本発明の一態様のトランジスタは、図 3 1 (C)、(D) に示す構成であってもよい。図 3 1 (C) はトランジスタ 4 1 0 5 の上面図であり、図 3 1 (C) に示す一点鎖線 F 1 - F 2 方向の断面が図 3 1 (D) に相当する。また、図 3 1 (C) に示す一点鎖線 F 3 - F 4 方向の断面は、図 3 2 (A) に相当する。また、一点鎖線 F 1 - F 2 方向をチャンネル長方向、一点鎖線 F 3 - F 4 方向をチャンネル幅方向と呼称する場合がある。

【0186】

トランジスタ 4 1 0 5 は、基板 4 1 1 5 と接する導電膜 4 1 7 3 と、基板 4 1 1 5 および導電膜 4 1 7 3 と接する絶縁膜 4 1 2 0 と、絶縁膜 4 1 2 0 と接する酸化半導体膜 4 1 3 0 と、酸化半導体膜 4 1 3 0 と電氣的に接続する導電膜 4 1 4 1 および導電膜 4 1 5 1 と、酸化半導体膜 4 1 3 0、導電膜 4 1 4 1、導電膜 4 1 5 1 と接する絶縁膜 4 1 6 0 と、絶縁膜 4 1 6 0 と接する導電膜 4 1 7 0 と、酸化半導体膜 4 1 3 0、導電膜 4 1 4 1、導電膜 4 1 5 1 および導電膜 4 1 7 0 と接する絶縁膜 4 1 7 5 と、絶縁膜 4 1 7 5 と接する絶縁膜 4 1 8 0 と、絶縁膜 4 1 7 5 および絶縁膜 4 1 8 0 に設けられた開口部を通じて導電膜 4 1 4 1 および導電膜 4 1 5 1 とそれぞれ電氣的に接続する導電膜 4 1 4 2 および導電膜 4 1 5 2 を有する。また、必要に応じて絶縁膜 4 1 8 0、導電膜 4 1 4 2 および導電膜 4 1 5 2 に接する絶縁膜等を有していてもよい。

40

【0187】

ここで、導電膜 4 1 4 1 および導電膜 4 1 5 1 は、酸化半導体膜 4 1 3 0 の上面と接し、側面には接しない構成となっている。

50

【0188】

トランジスタ4105は、導電膜4141および導電膜4151を有する点、および絶縁膜4175および絶縁膜4180に設けられた開口部を通じて導電膜4141および導電膜4151とそれぞれ電氣的に接続する導電膜4142および導電膜4152を有する点を除き、トランジスタ4101と同様の構成を有する。導電膜4140（導電膜4141および導電膜4142）はソース電極またはドレイン電極の一方として作用させることができ、導電膜4150（導電膜4151および導電膜4152）はソース電極またはドレイン電極の他方として作用させることができる。

【0189】

また、本発明の一態様のトランジスタは、図31（E）、（F）に示す構成であってもよい。図31（E）はトランジスタ4106の上面図であり、図31（E）に示す一点鎖線G1-G2方向の断面が図31（F）に相当する。また、図31（E）に示す一点鎖線G3-G4方向の断面は、図32（A）に相当する。また、一点鎖線G1-G2方向をチャネル長方向、一点鎖線G3-G4方向をチャネル幅方向と呼称する場合がある。

10

【0190】

トランジスタ4106は、基板4115と接する絶縁膜4120と、絶縁膜4120と接する酸化物半導体膜4130と、酸化物半導体膜4130と電氣的に接続する導電膜4141および導電膜4151と、酸化物半導体膜4130と接する絶縁膜4160と、絶縁膜4160と接する導電膜4170と、絶縁膜4120、酸化物半導体膜4130、導電膜4141、導電膜4151および導電膜4170と接する絶縁膜4175と、絶縁膜4175と接する絶縁膜4180と、絶縁膜4175および絶縁膜4180に設けられた開口部を通じて導電膜4141および導電膜4151とそれぞれ電氣的に接続する導電膜4142および導電膜4152を有する。また、必要に応じて絶縁膜4180、導電膜4142および導電膜4152に接する絶縁膜（平坦化膜）等を有していてもよい。

20

【0191】

ここで、導電膜4141および導電膜4151は、酸化物半導体膜4130の上面と接し、側面には接しない構成となっている。

【0192】

トランジスタ4106は、導電膜4141および導電膜4151を有する点を除き、トランジスタ4103と同様の構成を有する。導電膜4140（導電膜4141および導電膜4142）はソース電極およびドレイン電極の一方として作用させることができ、導電膜4150（導電膜4151および導電膜4152）はソース電極またはドレイン電極の他方として作用させることができる。

30

【0193】

トランジスタ4105およびトランジスタ4106の構成では、導電膜4140および導電膜4150が絶縁膜4120と接しない構成であるため、絶縁膜4120中の酸素が導電膜4140および導電膜4150に奪われにくくなり、絶縁膜4120から酸化物半導体膜4130中への酸素の供給を容易とすることができる。

【0194】

なお、トランジスタ4103における領域4231および領域4232、トランジスタ4104およびトランジスタ4106における領域4334および領域4335には、酸素欠損を形成し導電率を高めるための不純物を添加してもよい。酸化物半導体膜に酸素欠損を形成する不純物としては、例えば、リン、砒素、アンチモン、ホウ素、アルミニウム、シリコン、窒素、ヘリウム、ネオン、アルゴン、クリプトン、キセノン、インジウム、フッ素、塩素、チタン、亜鉛、および炭素のいずれかから選択される一つ以上を用いることができる。当該不純物の添加方法としては、プラズマ処理法、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法等を用いることができる。

40

【0195】

不純物元素として、上記元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属

50

元素および酸素の結合が切断され、酸素欠損が形成される。酸化物半導体膜に含まれる酸素欠損と酸化物半導体膜中に残存または後から添加される水素の相互作用により、酸化物半導体膜の導電率を高くすることができる。

【0196】

なお、不純物元素の添加により酸素欠損が形成された酸化物半導体に水素を添加すると、酸素欠損サイトに水素が入り伝導帯近傍にドナー準位が形成される。その結果、酸化物導電体を形成することができる。ここでは、導電体化された酸化物半導体を酸化物導電体という。なお、酸化物導電体は酸化物半導体と同様に透光性を有する。

【0197】

酸化物導電体は、縮退半導体であり、伝導帯端とフェルミ準位とが一致または略一致していると推定される。このため、酸化物導電体層とソース電極およびドレイン電極として機能する導電膜との接触はオーミック接触であり、酸化物導電体層とソース電極およびドレイン電極として機能する導電膜との接触抵抗を低減することができる。

【0198】

また、図30および図31におけるトランジスタ4101乃至トランジスタ4106では、酸化物半導体膜4130が単層である例を図示したが、酸化物半導体膜4130は積層であってもよい。

【0199】

図33(A)は酸化物半導体膜4130の上面図である。二層構造である酸化物半導体膜4130の、図33(A)に示す一点鎖線A1-A2方向の断面図を図33(B)に、一点鎖線A3-A4方向の断面図を図33(C)にそれぞれ示す。また、三層構造である酸化物半導体膜4130の、図33(A)に示す一点鎖線A1-A2方向の断面図を図33(D)に、一点鎖線A3-A4方向の断面図を図33(E)にそれぞれ示す。

【0200】

トランジスタ4101乃至トランジスタ4106の酸化物半導体膜4130は、図33(B)、(C)または図33(D)、(E)に示す酸化物半導体膜4130と入れ替えることができる。

【0201】

本明細書では、二層以上の酸化物半導体膜における、チャネル領域を形成する層を酸化物半導体膜、チャネル領域を形成しない層を絶縁膜と呼ぶ。酸化物半導体が三層構造の場合、例えば二層目（一層目と三層目の間の層）にチャネル領域が形成される。

【0202】

図33に示す絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130cには、それぞれ組成の異なる酸化物半導体膜等を用いることができる。

【0203】

また、本発明の一態様のトランジスタは、図34(A)乃至図34(F)、図35(A)乃至図35(F)および図36(A)(B)に示す構成であってもよい。図34(A)乃至図34(F)、図35(A)乃至図35(F)および図36(A)(B)に示すトランジスタは、図30(A)乃至図30(F)、図31(A)乃至図31(F)および図32(A)(B)に示すトランジスタにおいて、領域4231、領域4232、領域4334、領域4335における酸化物半導体膜4130が二層（絶縁膜4130a、酸化物半導体膜4130b）であり、領域4233において酸化物半導体膜4130が三層（絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130c）である場合にそれぞれ対応する。

【0204】

図34(A)(B)および図36(A)に示すトランジスタ4107と、図34(C)(D)および図36(B)に示すトランジスタ4108は、導電膜4140および導電膜4150と、絶縁膜4160との間に絶縁膜4130cが介在している。また、図35(C)(D)および図36(A)に示すトランジスタ4111は、導電膜4141および導電膜4151と、絶縁膜4160との間に絶縁膜4130cが介在している。

【0205】

また、本発明の一態様のトランジスタは、図37(A)および図37(B)に示す構成とすることもできる。図37(A)は上面図であり、図37(B)は、図37(A)に示す一点鎖線N1-N2、および一点鎖線N3-N4に対応する断面図である。なお、図37(A)の上面図では、図の明瞭化のために一部の要素を省いて図示している。

【0206】

図37(A)および図37(B)に示すトランジスタ4113は、基板4115と、基板4115上の導電膜4173と、基板4115および導電膜4173上の絶縁膜4120と、絶縁膜4120上の酸化物半導体膜4130（絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130c）と、酸化物半導体膜4130に接し、間隔を開けて配置された導電膜4140および導電膜4150と、絶縁膜4130cと接する絶縁膜4160と、絶縁膜4160と接する導電膜4170を有する。なお、絶縁膜4130c、絶縁膜4160および導電膜4170は、トランジスタ4113上の絶縁膜4190に設けられた、酸化物半導体膜4130b、絶縁膜4130aおよび絶縁膜4120に達する開口部に設けられている。

10

【0207】

トランジスタ4113の構成は、前述したその他のトランジスタの構成と比較して、ソース電極またはドレイン電極となる導電膜とゲート電極となる導電膜の重なる領域が少ないため、寄生容量を小さくすることができる。したがって、トランジスタ4113は、高速動作を必要とする回路の要素として適している。なお、トランジスタ4113の上面は、図37(B)に示すようにCMP（Chemical Mechanical Polishing）法等を用いて平坦化することが好ましいが、平坦化しない構成とすることもできる。

20

【0208】

また、本発明の一態様のトランジスタにおける導電膜4140および導電膜4150は、図38(A)に示す上面図（酸化物半導体膜4130、導電膜4140および導電膜4150のみを図示）のように酸化物半導体膜4130の幅（ W_{OS} ）よりも導電膜4140および導電膜4150の幅（ W_{SD} ）が長く形成されていてもよいし、図38(B)に示すように短く形成されていてもよい。 W_{SD} を W_{OS} 以下とすることで、ゲート電界が酸化物半導体膜4130全体にかかりやすくなり、トランジスタの電気特性を向上させることができる。また、図38(C)に示すように、導電膜4140および導電膜4150が酸化物半導体膜4130と重なる領域のみに形成されていてもよい。

30

【0209】

本発明の一態様のトランジスタ（トランジスタ4101乃至トランジスタ4112）では、いずれの構成においても、ゲート電極である導電膜4170は、ゲート絶縁膜である絶縁膜4160を介して酸化物半導体膜4130のチャネル幅方向を電氣的に取り囲み、オン電流が高められる。このようなトランジスタの構造を、surrounded channel（s-channel）構造とよぶ。

【0210】

なお、本実施の形態に示すトランジスタは、第1のゲート電極として機能する導電膜4170の下方に第2のゲート電極として機能する導電膜4173を配置するトップゲート構造としているが、第1のゲート電極の上方に第2のゲート電極を配置するボトムゲート構造としてもよい。

40

【0211】

以上の構成のトランジスタを用いることにより、半導体装置に良好な電気特性を付与することができる。

【0212】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0213】

50

(実施の形態 5)

本実施の形態では、実施の形態 4 に示したトランジスタの構成要素について詳細を説明する。

【0214】

基板 4115 には、ガラス基板、石英基板、半導体基板、セラミックス基板、表面が絶縁処理された金属基板等を用いることができる。または、トランジスタが形成されたシリコン基板、および当該シリコン基板上に絶縁膜、配線、コンタクトプラグとして機能を有する導電体等が形成されたものを用いることができる。なお、シリコン基板に p-ch 型のトランジスタのみを形成する場合は、n-型の導電性を有するシリコン基板を用いることが好ましい。または、n-型または i 型のシリコン層を有する SOI 基板であってもよい。また、当該シリコン基板におけるトランジスタを形成する面の面方位は、(110) 面であることが好ましい。(110) 面に p-ch 型トランジスタを形成することで、移動度を高くすることができる。

10

【0215】

絶縁膜 4120 は、基板 4115 に含まれる要素からの不純物の拡散を防止する役割を有するほか、酸化物半導体膜 4130 に酸素を供給する役割を担うことができる。したがって、絶縁膜 4120 は酸素を含む絶縁膜であることが好ましく、化学量論組成よりも多い酸素を含む絶縁膜であることがより好ましい。例えば、昇温脱離ガス分析法 (TDS (Thermal Desorption Spectroscopy)) にて、酸素原子に換算しての酸素の放出量が $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上である膜とする。なお、上記 TDS 分析時における膜の表面温度としては 100°C 以上 700°C 以下、または 100°C 以上 500°C 以下の範囲が好ましい。また、基板 4115 が他のデバイスが形成された基板である場合、絶縁膜 4120 は、層間絶縁膜としての機能も有する。その場合は、表面が平坦になるように CMP 法等で平坦化処理を行うことが好ましい。

20

【0216】

例えば、絶縁膜 4120 には、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタル等の酸化物絶縁膜、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等の窒化物絶縁膜、またはこれらの混合材料を用いることができる。また、上記材料の積層であってもよい。

30

【0217】

なお、本実施の形態では、トランジスタが有する酸化物半導体膜 4130 が絶縁膜 4130a、酸化物半導体膜 4130b および絶縁膜 4130c を絶縁膜 4120 側から順に積んだ三層構造である場合を主として詳細を説明する。

【0218】

なお、酸化物半導体膜 4130 が単層の場合は、本実施の形態に示す、酸化物半導体膜 4130b に相当する層を用いればよい。

【0219】

また、酸化物半導体膜 4130 が二層の場合は、本実施の形態に示す、絶縁膜 4130a に相当する層および酸化物半導体膜 4130b に相当する層を絶縁膜 4120 側から順に積んだ積層を用いればよい。この構成の場合、絶縁膜 4130a と酸化物半導体膜 4130b とを入れ替えることもできる。

40

【0220】

また、酸化物半導体膜 4130 が四層以上である場合は、例えば、本実施の形態で説明する三層構造の酸化物半導体膜 4130 に対して他の酸化物半導体膜を付加する構成とすることができる。

【0221】

一例としては、酸化物半導体膜 4130b には、絶縁膜 4130a および絶縁膜 4130c よりも電子親和力 (真空準位から伝導帯下端までのエネルギー) が大きい酸化物半導体

50

膜を用いる。電子親和力は、真空準位と価電子帯上端とのエネルギー差（イオン化ポテンシャル）から、伝導帯下端と価電子帯上端とのエネルギー差（エネルギーギャップ）を差し引いた値として求めることができる。

【0222】

絶縁膜4130aおよび絶縁膜4130cは、酸化物半導体膜4130bを構成する金属元素を一種以上含み、例えば、伝導帯下端のエネルギーが酸化物半導体膜4130bよりも、0.05eV、0.07eV、0.1eV、0.15eVのいずれか以上であって、2eV、1eV、0.5eV、0.4eVのいずれか以下の範囲で真空準位に近い酸化物半導体膜で形成することが好ましい。

【0223】

このような構造において、導電膜4170に電界を印加すると、酸化物半導体膜4130のうち、伝導帯下端のエネルギーが最も小さい酸化物半導体膜4130bにチャンネルが形成される。

【0224】

また、絶縁膜4130aは、酸化物半導体膜4130bを構成する金属元素を一種以上含んで構成されるため、酸化物半導体膜4130bと絶縁膜4120が接した場合の界面と比較して、酸化物半導体膜4130bと絶縁膜4130aとの界面には界面準位が形成されにくくなる。該界面準位はチャンネルを形成することがあるため、トランジスタのしきい値電圧が変動することがある。したがって、絶縁膜4130aを設けることにより、トランジスタのしきい値電圧等の電気特性のばらつきを低減することができる。また、当該トランジスタの信頼性を向上させることができる。

【0225】

また、絶縁膜4130cは、酸化物半導体膜4130bを構成する金属元素を一種以上含んで構成されるため、酸化物半導体膜4130bと絶縁膜4160が接した場合の界面と比較して、酸化物半導体膜4130bと絶縁膜4130cとの界面ではキャリアの散乱が起こりにくくなる。したがって、絶縁膜4130cを設けることにより、トランジスタの電界効果移動度を高くすることができる。

【0226】

絶縁膜4130aおよび絶縁膜4130cには、例えば、Al、Ti、Ga、Ge、Y、Zr、Sn、La、CeまたはHfを酸化物半導体膜4130bよりも高い原子数比で含む材料を用いることができる。具体的には、当該原子数比を1.5倍以上、好ましくは2倍以上、さらに好ましくは3倍以上とする。前述の元素は酸素と強く結合するため、酸素欠損が酸化物半導体膜に生じることを抑制する機能を有する。すなわち、絶縁膜4130aおよび絶縁膜4130cは、酸化物半導体膜4130bよりも酸素欠損が生じにくいことができる。

【0227】

また、絶縁膜4130a、酸化物半導体膜4130b、および絶縁膜4130cとして用いることのできる酸化物半導体は、少なくともインジウム(In)もしくは亜鉛(Zn)を含むことが好ましい。または、InとZnの双方を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーを含むことが好ましい。

【0228】

スタビライザーとしては、ガリウム(Ga)、スズ(Sn)、ハフニウム(Hf)、アルミニウム(Al)、またはジルコニウム(Zr)等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン(La)、セリウム(Ce)、プラセオジウム(Pr)、ネオジウム(Nd)、サマリウム(Sm)、ユウロピウム(Eu)、ガドリニウム(Gd)、テルビウム(Tb)、ジスプロシウム(Dy)、ホルミウム(Ho)、エルビウム(Er)、ツリウム(Tm)、イッテルビウム(Yb)、ルテチウム(Lu)等がある。

【0229】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化ガリウム、酸化亜鉛、 In-Zn 酸化物、 Sn-Zn 酸化物、 Al-Zn 酸化物、 Zn-Mg 酸化物、 Sn-Mg 酸化物、 In-Mg 酸化物、 In-Ga 酸化物、 In-Ga-Zn 酸化物、 In-Al-Zn 酸化物、 In-Sn-Zn 酸化物、 Sn-Ga-Zn 酸化物、 Al-Ga-Zn 酸化物、 Sn-Al-Zn 酸化物、 In-Hf-Zn 酸化物、 In-La-Zn 酸化物、 In-Ce-Zn 酸化物、 In-Pr-Zn 酸化物、 In-Nd-Zn 酸化物、 In-Sm-Zn 酸化物、 In-Eu-Zn 酸化物、 In-Gd-Zn 酸化物、 In-Tb-Zn 酸化物、 In-Dy-Zn 酸化物、 In-Ho-Zn 酸化物、 In-Er-Zn 酸化物、 In-Tm-Zn 酸化物、 In-Yb-Zn 酸化物、 In-Lu-Zn 酸化物、 In-Sn-Ga-Zn 酸化物、 In-Hf-Ga-Zn 酸化物、 In-Al-Ga-Zn 酸化物、 In-Sn-Al-Zn 酸化物、 In-Sn-Hf-Zn 酸化物、 In-Hf-Al-Zn 酸化物を用いることができる。

10

【0230】

なお、ここで、例えば、 In-Ga-Zn 酸化物とは、 In と Ga と Zn を主成分として有する酸化物という意味である。また、 In と Ga と Zn 以外の金属元素が入っていてもよい。また、本明細書においては、 In-Ga-Zn 酸化物で構成した膜をIGZO膜とも呼ぶ。

【0231】

また、 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$ 、且つ、 m は整数でない)で表記される材料を用いてもよい。なお、 M は、 Ga 、 Y 、 Zr 、 La 、 Ce 、または Nd から選ばれた一つの金属元素または複数の金属元素を示す。また、 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$ 、且つ、 n は整数)で表記される材料を用いてもよい。

20

【0232】

なお、絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130cが、少なくともインジウム、亜鉛および M (Al 、 Ti 、 Ga 、 Ge 、 Y 、 Zr 、 Sn 、 La 、 Ce または Hf 等の金属)を含む In-M-Zn 酸化物であるとき、絶縁膜4130aを $\text{In}:\text{M}:\text{Zn} = x_1:y_1:z_1$ [原子数比]、酸化物半導体膜4130bを $\text{In}:\text{M}:\text{Zn} = x_2:y_2:z_2$ [原子数比]、絶縁膜4130cを $\text{In}:\text{M}:\text{Zn} = x_3:y_3:z_3$ [原子数比]とすると、 y_1/x_1 および y_3/x_3 が y_2/x_2 よりも大きくなることが好ましい。 y_1/x_1 および y_3/x_3 は y_2/x_2 よりも1.5倍以上、好ましくは2倍以上、さらに好ましくは3倍以上とする。このとき、酸化物半導体膜4130bにおいて、 y_2 が x_2 以上であるとトランジスタの電気特性を安定させることができる。ただし、 y_2 が x_2 の3倍以上になると、トランジスタの電界効果移動度が低下してしまうため、 y_2 は x_2 の3倍未満であることが好ましい。

30

【0233】

絶縁膜4130aおよび絶縁膜4130cにおける Zn および O を除いた場合において、 In および M の原子数比率は、好ましくは In が50atomic%未満、 M が50atomic%より高く、さらに好ましくは In が25atomic%未満、 M が75atomic%より高くする。また、酸化物半導体膜4130bの Zn および O を除いての In および M の原子数比率は、好ましくは In が25atomic%より高く、 M が75atomic%未満、さらに好ましくは In が34atomic%より高く、 M が66atomic%未満とする。

40

【0234】

また、酸化物半導体膜4130bは、絶縁膜4130aおよび絶縁膜4130cよりもインジウムの含有量を多くするとよい。酸化物半導体では主として重金属の s 軌道がキャリア伝導に寄与しており、 In の含有率を多くすることにより、より多くの s 軌道が重なるため、 In が M よりも多い組成となる酸化物は In が M と同等または少ない組成となる酸化物と比較して移動度が高くなる。そのため、酸化物半導体膜4130bにインジウムの含有量が多い酸化物を用いることで、高い電界効果移動度のトランジスタを実現することができる。

50

【0235】

絶縁膜4130aの厚さは、3nm以上100nm以下、好ましくは5nm以上50nm以下、さらに好ましくは5nm以上25nm以下とする。また、酸化物半導体膜4130bの厚さは、3nm以上200nm以下、好ましくは5nm以上150nm以下、さらに好ましくは10nm以上100nm以下とする。また、絶縁膜4130cの厚さは、1nm以上50nm以下、好ましくは2nm以上30nm以下、さらに好ましくは3nm以上15nm以下とする。また、酸化物半導体膜4130bは、絶縁膜4130cより厚い方が好ましい。

【0236】

なお、酸化物半導体膜をチャネルとするトランジスタに安定した電気特性を付与するためには、酸化物半導体膜中の不純物濃度を低減し、酸化物半導体膜を真性または実質的に真性にすることが有効である。ここで、実質的に真性とは、酸化物半導体膜のキャリア密度が、 $1 \times 10^{15} / \text{cm}^3$ 未満であること、好ましくは $1 \times 10^{13} / \text{cm}^3$ 未満であること、さらに好ましくは $8 \times 10^{11} / \text{cm}^3$ 未満であること、さらに好適には $1 \times 10^8 / \text{cm}^3$ 未満 $1 \times 10^{-9} / \text{cm}^3$ 以上であることとする。

【0237】

また、酸化物半導体膜において、水素、窒素、炭素、シリコン、および主成分以外の金属元素は不純物となる。例えば、水素および窒素はドナー準位の形成に寄与し、キャリア密度を増大させてしまう。また、シリコンは酸化物半導体膜中で不純物準位の形成に寄与する。当該不純物準位はトラップとなり、トランジスタの電気特性を劣化させることがある。したがって、絶縁膜4130a、酸化物半導体膜4130bおよび絶縁膜4130cの層中や、それぞれの界面において不純物濃度を低減させることが好ましい。

【0238】

酸化物半導体膜を真性または実質的に真性とするためには、SIMS (Secondary Ion Mass Spectrometry) 分析において、例えば、酸化物半導体膜のある深さにおいて、または、酸化物半導体膜のある領域において、シリコン濃度を $1 \times 10^{19} \text{ atoms} / \text{cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms} / \text{cm}^3$ 未満であって、 $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以上とする。また、水素濃度は、例えば、酸化物半導体膜のある深さにおいて、または、酸化物半導体膜のある領域において、 $2 \times 10^{20} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{ atoms} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{19} \text{ atoms} / \text{cm}^3$ 以下、さらに好ましくは $5 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下であって、 $1 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以上とする。また、窒素濃度は、例えば、酸化物半導体膜のある深さにおいて、または、酸化物半導体膜のある領域において、 $5 \times 10^{19} \text{ atoms} / \text{cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以下であって、 $5 \times 10^{16} \text{ atoms} / \text{cm}^3$ 以上とする。

【0239】

また、酸化物半導体膜が結晶を含む場合、シリコンや炭素が高濃度で含まれると、酸化物半導体膜の結晶性を低下させることがある。酸化物半導体膜の結晶性を低下させないためには、例えば、酸化物半導体膜のある深さにおいて、または、酸化物半導体膜のある領域において、シリコン濃度を $1 \times 10^{19} \text{ atoms} / \text{cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms} / \text{cm}^3$ 未満であって、 $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以上とする部分を有していればよい。また、例えば、酸化物半導体膜のある深さにおいて、または、酸化物半導体膜のある領域において、炭素濃度を $1 \times 10^{19} \text{ atoms} / \text{cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 未満であって、 $6 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以上とする部分を有していればよい。

【0240】

また、上述のように高純度化された酸化物半導体膜をチャネル形成領域に用いたトランジ

スタのオフ電流は極めて小さい。例えば、ソースとドレインとの間の電圧を0.1V、5V、または、10V程度とした場合に、トランジスタのチャネル幅で規格化したオフ電流を数yA/μm乃至数zA/μmにまで低減することが可能となる。

【0241】

なお、トランジスタのゲート絶縁膜としては、シリコンを含む絶縁膜が多く用いられるため、上記理由により酸化物半導体膜のチャネルとなる領域は、本発明の一態様のトランジスタのようにゲート絶縁膜と接しない構造が好ましいといえることができる。また、ゲート絶縁膜と酸化物半導体膜との界面にチャネルが形成される場合、該界面でキャリアの散乱が起こり、トランジスタの電界効果移動度が低くなることがある。このような観点からも、酸化物半導体膜のチャネルとなる領域はゲート絶縁膜から離すことが好ましいといえる。

10

【0242】

したがって、酸化物半導体膜4130を絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130cの積層構造とすることで、酸化物半導体膜4130bにチャネルを形成することができ、高い電界効果移動度および安定した電気特性を有したトランジスタを形成することができる。

【0243】

絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130cのバンド構造においては、伝導帯下端のエネルギーが連続的に変化する。これは、絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130cの組成が近似することにより、酸素が相互に拡散しやすい点からも理解される。したがって、絶縁膜4130a、酸化物半導体膜4130b、絶縁膜4130cは組成が異なる層の積層体ではあるが、物性的に連続であるということもでき、図面において、当該積層体のそれぞれの界面は点線で表している。

20

【0244】

主成分を共通として積層された酸化物半導体膜4130は、各層を単に積層するのではなく連続接合（ここでは特に伝導帯下端のエネルギーが各層の間で連続的に変化するU字型の井戸構造（U Shape Well））が形成されるように作製する。すなわち、各層の界面にトラップ中心や再結合中心のような欠陥準位を形成するような不純物が存在しないように積層構造を形成する。仮に、積層された酸化物半導体膜の層間に不純物が混在していると、エネルギーバンドの連続性が失われ、界面でキャリアがトラップあるいは再結合により消滅してしまう。

30

【0245】

例えば、絶縁膜4130aおよび絶縁膜4130cにはIn:Ga:Zn=1:3:2、1:3:3、1:3:4、1:3:6、1:4:5、1:6:4または1:9:6（原子数比）等のIn-Ga-Zn酸化物等を用いることができる。また、酸化物半導体膜4130bにはIn:Ga:Zn=1:1:1、2:1:3、5:5:6、または3:1:2（原子数比）等のIn-Ga-Zn酸化物等を用いることができる。なお、絶縁膜4130a、酸化物半導体膜4130b、および絶縁膜4130cの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス40%の変動を含む。

【0246】

酸化物半導体膜4130における酸化物半導体膜4130bはウェル（井戸）となり、酸化物半導体膜4130を用いたトランジスタにおいて、チャネルは酸化物半導体膜4130bに形成される。なお、酸化物半導体膜4130は伝導帯下端のエネルギーが連続的に変化しているため、U字型井戸とも呼ぶことができる。また、このような構成で形成されたチャネルを埋め込みチャネルということもできる。

40

【0247】

また、絶縁膜4130aおよび絶縁膜4130cと、酸化シリコン膜等の絶縁膜との界面近傍には、不純物や欠陥に起因したトラップ準位が形成され得る。絶縁膜4130aおよび絶縁膜4130cがあることにより、酸化物半導体膜4130bと当該トラップ準位とを遠ざけることができる。

50

【0248】

ただし、絶縁膜4130aおよび絶縁膜4130cの伝導帯下端のエネルギーと、酸化物半導体膜4130bの伝導帯下端のエネルギーとの差が小さい場合、酸化物半導体膜4130bの電子が該エネルギー差を越えてトラップ準位に達することがある。電子がトラップ準位に捕獲されることで、絶縁膜界面にマイナスの電荷が生じ、トランジスタのしきい値電圧はプラス方向にシフトしてしまう。

【0249】

絶縁膜4130a、酸化物半導体膜4130bおよび絶縁膜4130cには、結晶部が含まれることが好ましい。特にc軸に配向した結晶を用いることでトランジスタに安定した電気特性を付与することができる。また、c軸に配向した結晶は歪曲に強く、フレキシブル基板を用いた半導体装置の信頼性を向上させることができる。

10

【0250】

ソース電極またはドレイン電極の一方として作用する導電膜4140およびソース電極とドレイン電極の他方として作用する導電膜4150には、例えば、Al、Cr、Cu、Ta、Ti、Mo、W、Ni、Mn、Nd、Sc、および当該金属材料の合金から選ばれた材料の単層、または積層を用いることができる。代表的には、特に酸素と結合しやすいTiや、後のプロセス温度が比較的高くできること等から、融点の高いWを用いることがより好ましい。また、低抵抗のCuやCu-Mn等の合金と上記材料との積層を用いてもよい。なお、トランジスタ4105、トランジスタ4106、トランジスタ4111およびトランジスタ4112においては、例えば、導電膜4141および導電膜4151にW、導電膜4142および導電膜4152にTiとAlとの積層膜等を用いることができる。

20

【0251】

上記材料は酸化物半導体膜から酸素を引き抜く性質を有する。そのため、上記材料と接した酸化物半導体膜の一部の領域では酸化物半導体膜中の酸素が脱離し、酸素欠損が形成される。膜中に僅かに含まれる水素と当該酸素欠損が結合することにより当該領域は顕著にn型化する。したがって、n型化した当該領域はトランジスタのソース電極またはドレイン電極として作用させることができる。

【0252】

また、導電膜4140および導電膜4150にWを用いる場合には、窒素をドーピングしてもよい。窒素をドーピングすることで酸素を引き抜く性質を適度に弱めることができ、n型化した領域がチャネル領域まで拡大することを防ぐことができる。また、導電膜4140および導電膜4150をn型の半導体膜との積層とし、n型の半導体膜と酸化物半導体膜を接触させることによってn型化した領域がチャネル領域まで拡大することを防ぐことができる。n型の半導体膜としては、窒素が添加されたIn-Ga-Zn酸化物、酸化亜鉛、酸化インジウム、酸化スズ、酸化インジウムスズ等を用いることができる。

30

【0253】

ゲート絶縁膜として作用する絶縁膜4160には、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、絶縁膜4160は上記材料の積層であってもよい。なお、絶縁膜4160に、ランタン(La)、窒素、ジルコニウム(Zr)等を、不純物として含んでいてもよい。

40

【0254】

また、絶縁膜4160の積層構造の一例について説明する。絶縁膜4160は、例えば、酸素、窒素、シリコン、ハフニウム等を有する。具体的には、酸化ハフニウム、および酸化シリコンまたは酸化窒化シリコンを含むと好ましい。

【0255】

酸化ハフニウムおよび酸化アルミニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、酸化シリコンを用いた場合と比べて、絶縁膜4160の膜厚を大きくできるため、トンネル電流によるリーク電流を小さくすることができる。即ち、

50

オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系等が挙げられる。ただし、本発明の一態様は、これらに限定されない。

【0256】

また、酸化物半導体膜4130と接する絶縁膜4120および絶縁膜4160は、窒素酸化物の放出量の少ない膜を用いることが好ましい。窒素酸化物の放出量の多い絶縁膜と酸化物半導体が接した場合、窒素酸化物に起因する準位密度が高くなることがある。当該窒素酸化物に起因する準位密度は酸化物半導体のエネルギーギャップ内に形成されうる場合がある。絶縁膜4120および絶縁膜4160には、例えば、窒素酸化物の放出量の少ない酸化窒化シリコン膜または酸化窒化アルミニウム膜等の酸化物絶縁膜を用いることができる。

10

【0257】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、TDS法において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が 1×10^{18} 個/cm³以上 5×10^{19} 個/cm³以下である。なお、アンモニアの放出量は、膜の表面温度が50℃以上650℃以下、好ましくは50℃以上550℃以下の加熱処理による放出量とする。

【0258】

絶縁膜4120および絶縁膜4160として、上記酸化物絶縁膜を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

20

【0259】

ゲート電極として作用する導電膜4170には、例えば、Al、Ti、Cr、Co、Ni、Cu、Y、Zr、Mo、Ru、Ag、Mn、Nd、Sc、TaおよびW等の導電膜を用いることができる。また、上記材料の合金や上記材料の導電性窒化物を用いてもよい。また、上記材料、上記材料の合金、および上記材料の導電性窒化物から選ばれた複数の材料の積層であってもよい。代表的には、タングステン、タングステンと窒化チタンの積層、タングステンと窒化タンタルの積層等を用いることができる。また、低抵抗のCuまたはCu-Mn等の合金や上記材料とCuまたはCu-Mn等の合金との積層を用いてもよい。

30

【0260】

絶縁膜4175には、水素を含む窒化シリコン膜または窒化アルミニウム膜等を用いることができる。実施の形態4に示したトランジスタ4103、トランジスタ4104、トランジスタ4106、トランジスタ4109、トランジスタ4110、およびトランジスタ4112では、絶縁膜4175として水素を含む絶縁膜を用いることで酸化物半導体膜の一部をn型化することができる。また、窒化絶縁膜は水分等のブロッキング膜としての作用も有し、トランジスタの信頼性を向上させることができる。

【0261】

また、絶縁膜4175としては酸化アルミニウム膜を用いることもできる。特に、実施の形態4に示したトランジスタ4101、トランジスタ4102、トランジスタ4105、トランジスタ4107、トランジスタ4108、およびトランジスタ4111では絶縁膜4175に酸化アルミニウム膜を用いることが好ましい。酸化アルミニウム膜は、水素、水分等の不純物、および酸素の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウム膜は、トランジスタの作製工程中および作製後において、水素、水分等の不純物の酸化物半導体膜4130への混入防止、酸素の酸化物半導体膜からの放出防止、絶縁膜4120からの酸素の不必要な放出防止の効果を有する保護膜として用いることに適している。また、酸化アルミニウム膜に含まれる酸素を酸化物半導体膜中に拡散させることもできる。

40

50

【0262】

また、絶縁膜4175上には絶縁膜4180が形成されていることが好ましい。当該絶縁膜には、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルを一種以上含む絶縁膜を用いることができる。また、当該絶縁膜は上記材料の積層であってもよい。

【0263】

ここで、絶縁膜4180は絶縁膜4120と同様に化学量論組成よりも多くの酸素を有することが好ましい。絶縁膜4180から放出される酸素は絶縁膜4160を経由して酸化物半導体膜4130のチャネル形成領域に拡散させることができることから、チャネル形成領域に形成された酸素欠損に酸素を補填することができる。したがって、安定したトランジスタの電気特性を得ることができる。

10

【0264】

半導体装置を高集積化するにはトランジスタの微細化が必須である。一方、トランジスタの微細化によりトランジスタの電気特性が悪化することが知られており、特にチャネル幅が縮小するとオン電流が低下する。

【0265】

本発明の一態様のトランジスタ4107乃至トランジスタ4112では、チャネルが形成される酸化物半導体膜4130bを覆うように絶縁膜4130cが形成されており、チャネル形成層とゲート絶縁膜が接しない構成となっている。そのため、チャネル形成層とゲート絶縁膜との界面で生じるキャリアの散乱を抑えることができ、トランジスタのオン電流を大きくすることができる。

20

【0266】

また、本発明の一態様のトランジスタでは、前述したように酸化物半導体膜4130のチャネル幅方向を電気的に取り囲むように導電膜4170が形成されているため、酸化物半導体膜4130に対しては垂直方向からのゲート電界に加えて、側面方向からのゲート電界が印加される。すなわち、チャネル形成層に対して全体的にゲート電界が印加されることになり実効チャネル幅が拡大するため、さらにオン電流を高められる。

【0267】

また、本発明の一態様における酸化物半導体膜4130が二層または三層のトランジスタでは、チャネルが形成される酸化物半導体膜4130bを絶縁膜4130a上に形成することで界面準位を形成しにくくする効果を有する。また、本発明の一態様における酸化物半導体膜4130が三層のトランジスタでは、酸化物半導体膜4130bを三層構造の中間に位置する層とすることで上下からの不純物混入の影響を排除できる効果等を併せて有する。そのため、上述したトランジスタのオン電流の向上に加えて、しきい値電圧の安定化や、S値（サブスレッショルド値）を小さくすることができる。したがって、ゲート電位VGが0V時の電流を下げることができ、消費電力を低減させることができる。また、トランジスタのしきい値電圧が安定化することから、半導体装置の長期信頼性を向上させることができる。また、本発明の一態様のトランジスタは、微細化にともなう電気特性の劣化が抑えられることから、集積度の高い半導体装置の形成に適しているといえる。

30

40

【0268】

なお、本実施の形態で説明した金属膜、半導体膜、無機絶縁膜等様々な膜は、代表的にはスパッタ法やプラズマCVD（Chemical Vapor Deposition）法により形成することができるが、他の方法、例えば、熱CVD法により形成してもよい。熱CVD法の例としては、MOCVD（Metal Organic CVD）法やALD（Atomic Layer Deposition）法等がある。

【0269】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

【0270】

50

また、熱CVD法では、原料ガスと酸化剤を同時にチャンバー内に送り、チャンバー内を大気圧または減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0271】

A LD法は、チャンバー内を大気圧または減圧下とし、反応のための原料ガスをチャンバーに導入・反応させ、これを繰り返すことで成膜を行う。原料ガスと一緒に不活性ガス（アルゴン、或いは窒素など）をキャリアガスとして導入しても良い。例えば2種類以上の原料ガスを順番にチャンバーに供給してもよい。その際、複数種の原料ガスが混ざらないように第1の原料ガスの反応後、不活性ガスを導入し、第2の原料ガスを導入する。あるいは、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着・反応して第1の層を成膜し、後から導入される第2の原料ガスが吸着・反応して、第2の層が第1の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入の繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。

10

【0272】

MOCVD法やA LD法などの熱CVD法は、これまでに記載した実施形態に開示された金属膜、半導体膜、無機絶縁膜など様々な膜を形成することができ、例えば、In-Ga-Zn-O膜を成膜する場合には、トリメチルインジウム($\text{In}(\text{CH}_3)_3$)、トリメチルガリウム($\text{Ga}(\text{CH}_3)_3$)、およびジメチル亜鉛($\text{Zn}(\text{CH}_3)_2$)を用いることができる。これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム($\text{Ga}(\text{C}_2\text{H}_5)_3$)を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛($\text{Zn}(\text{C}_2\text{H}_5)_2$)を用いることもできる。

20

【0273】

例えば、A LDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体を含む液体（ハフニウムアルコキシドや、テトラキスジメチルアミドハフニウム(TDMAH 、 $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$)やテトラキス（エチルメチルアミド）ハフニウムなどのハフニウムアミド）を気化させた原料ガスと、酸化剤としてオゾン(O_3)の2種類のガスを用いる。

30

【0274】

例えば、A LDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体を含む液体（トリメチルアルミニウム(TMA 、 $\text{Al}(\text{CH}_3)_3$)など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。他の材料としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2，2，6，6-テトラメチル-3，5-ヘプタンジオナート）などがある。

【0275】

例えば、A LDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、酸化性ガス(O_2 、一酸化二窒素)のラジカルを供給して吸着物と反応させる。

40

【0276】

例えば、A LDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスを順次導入してタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

【0277】

例えば、A LDを利用する成膜装置により酸化物半導体膜、例えばIn-Ga-Zn-O膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスを順次導入してIn-O層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスを順次導入してGaO層を形成し、更に

50

その後 $\text{Zn}(\text{CH}_3)_2$ ガスと O_3 ガスを順次導入して ZnO 層を形成する。なお、これらの層の順番はこの例に限らない。これらのガスを用いて In-Ga-O 層や In-Zn-O 層、 Ga-Zn-O 層などの混合化合物層を形成しても良い。なお、 O_3 ガスに変えて Ar 等の不活性ガスでバブリングして得られた H_2O ガスを用いても良いが、 H を含まない O_3 ガスを用いる方が好ましい。

【0278】

なお、酸化物半導体膜の成膜には、対向ターゲット式スパッタリング装置を用いることもできる。当該対向ターゲット式スパッタリング装置を用いた成膜法を、 $\text{VDS P (vapor deposition SP)}$ と呼ぶこともできる。

【0279】

対向ターゲット式スパッタリング装置を用いて酸化物半導体膜を成膜することによって、酸化物半導体膜の成膜時におけるプラズマ損傷を低減することができる。そのため、膜中の酸素欠損を低減することができる。また、対向ターゲット式スパッタリング装置を用いることで低圧での成膜が可能となるため、成膜された酸化物半導体膜中の不純物濃度（例えば水素、希ガス（アルゴン等）、水等）を低減させることができる。

【0280】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることができる。

【0281】

（実施の形態6）

本実施の形態では、本発明の一態様に用いることのできる酸化物半導体膜の構造について説明する。

【0282】

酸化物半導体膜は、非単結晶酸化物半導体膜と単結晶酸化物半導体膜とに分けられる。または、酸化物半導体は、例えば、結晶性酸化物半導体と非晶質酸化物半導体とに分けられる。

【0283】

なお、非単結晶酸化物半導体としては、 $\text{CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor)}$ 、多結晶酸化物半導体、微結晶酸化物半導体、非晶質酸化物半導体などがある。また、結晶性酸化物半導体としては、単結晶酸化物半導体、 CAAC-OS 、多結晶酸化物半導体、微結晶酸化物半導体などがある。

【0284】

まずは、 CAAC-OS 膜について説明する。

【0285】

CAAC-OS 膜は、 c 軸配向した複数の結晶部を有する酸化物半導体膜の一つである。

【0286】

透過型電子顕微鏡（ $\text{TEM: Transmission Electron Microscope}$ ）によって、 CAAC-OS 膜の明視野像および回折パターンの複合解析像（高分解能 TEM 像ともいう。）を観察することで複数の結晶部を確認することができる。一方、高分解能 TEM 像によっても明確な結晶部同士の境界、即ち結晶粒界（グレインバウンダリーともいう。）を確認することができない。そのため、 CAAC-OS 膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0287】

試料面と略平行な方向から、 CAAC-OS 膜の断面の高分解能 TEM 像を観察すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、 CAAC-OS 膜の膜を形成する面（被形成面ともいう。）または上面の凹凸を反映した形状であり、 CAAC-OS 膜の被形成面または上面と平行に配列する。

【0288】

一方、試料面と略垂直な方向から、 CAAC-OS 膜の平面の高分解能 TEM 像を観察す

10

20

30

40

50

ると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0289】

C A A C - O S 膜に対し、X線回折 (X R D : X - R a y D i f f r a c t i o n) 装置を用いて構造解析を行うと、例えば InGaZnO_4 の結晶を有する C A A C - O S 膜の *o u t - o f - p l a n e* 法による解析では、回折角 (2θ) が 31° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (009) 面に帰属されることから、C A A C - O S 膜の結晶が c 軸配向性を有し、c 軸が被形成面または上面に略垂直な方向を向いていることが確認できる。

【0290】

なお、 InGaZnO_4 の結晶を有する C A A C - O S 膜の *o u t - o f - p l a n e* 法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、C A A C - O S 膜中の一部に、c 軸配向性を有さない結晶が含まれることを示している。C A A C - O S 膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

【0291】

C A A C - O S 膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径 (または分子半径) が大きいと、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

【0292】

また、C A A C - O S 膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【0293】

不純物濃度が低く、欠陥準位密度が低い (酸素欠損の少ない) ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。したがって、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性 (ノーモリーオンともいう。) になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

【0294】

また、C A A C - O S 膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0295】

次に、微結晶酸化物半導体膜について説明する。

【0296】

微結晶酸化物半導体膜は、高分解能 T E M 像において、結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。微結晶酸化物半導体膜に含まれる結晶部は、1 nm 以上 100 nm 以下、または 1 nm 以上 10 nm 以下の大きさであることが多い。特に、1 nm 以上 10 nm 以下、または 1 nm 以上 3 nm 以下の微

10

20

30

40

50

結晶であるナノ結晶 (nc : nanocrystal) を有する酸化物半導体膜を、nc-OS (nanocrystalline Oxide Semiconductor) 膜と呼ぶ。また、nc-OS膜は、例えば、高分解能TEM像では、結晶粒界を明確に確認できない場合がある。

【0297】

nc-OS膜は、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。また、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OS膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-OS膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-OS膜に対し、結晶部よりも大きいプローブ径（例えば50nm以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、結晶部の大きさと近い結晶部より小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、nc-OS膜に対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、nc-OS膜に対しナノビーム電子回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

【0298】

nc-OS膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-OS膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-OS膜は、CAAC-OS膜と比べて欠陥準位密度が高くなる。

【0299】

次に、非晶質酸化物半導体膜について説明する。

【0300】

非晶質酸化物半導体膜は、膜中における原子配列が不規則であり、結晶部を有さない酸化物半導体膜である。石英のような無定形状態を有する酸化物半導体膜が一例である。

【0301】

非晶質酸化物半導体膜は、高分解能TEM像において結晶部を確認することができない。

【0302】

非晶質酸化物半導体膜に対し、XRD装置を用いた構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、非晶質酸化物半導体膜に対し、電子回折を行うと、ハローパターンが観測される。また、非晶質酸化物半導体膜に対し、ナノビーム電子回折を行うと、スポットが観測されず、ハローパターンが観測される。

【0303】

なお、酸化物半導体膜は、nc-OS膜と非晶質酸化物半導体膜との間の物性を示す構造を有する場合がある。そのような構造を有する酸化物半導体膜を、特に非晶質ライク酸化物半導体 (a-like OS : amorphous-like Oxide Semiconductor) 膜と呼ぶ。

【0304】

a-like OS膜は、高分解能TEM像において鬆（ボイドともいう。）が観察される場合がある。また、高分解能TEM像において、明確に結晶部を確認することのできる領域と、結晶部を確認することのできない領域と、を有する。a-like OS膜は、TEMによる観察程度の微量な電子照射によって、結晶化が起こり、結晶部の成長が見られる場合がある。一方、良質なnc-OS膜であれば、TEMによる観察程度の微量な電子照射による結晶化はほとんど見られない。

【0305】

なお、*a-l i k e* OS膜および*n c*-OS膜の結晶部の大きさの計測は、高分解能TEM像を用いて行うことができる。例えば、 InGaZnO_4 の結晶は層状構造を有し、*In*-O層の間に、*Ga*-*Zn*-O層を2層有する。 InGaZnO_4 の結晶の単位格子は、*In*-O層を3層有し、また*Ga*-*Zn*-O層を6層有する、計9層が*c*軸方向に層状に重なった構造を有する。よって、これらの近接する層同士の間隔は、(009)面の格子面間隔(*d*値ともいう。)と同程度であり、結晶構造解析からその値は0.29nmと求められている。そのため、高分解能TEM像における格子縞に着目し、格子縞の間隔が0.28nm以上0.30nm以下である箇所においては、それぞれの格子縞が InGaZnO_4 の結晶の*a-b*面に対応する。

【0306】

また、酸化物半導体膜は、構造ごとに密度が異なる場合がある。例えば、ある酸化物半導体膜の組成がわかれば、該組成と同じ組成における単結晶の密度と比較することにより、その酸化物半導体膜の構造を推定することができる。例えば、単結晶の密度に対し、*a-l i k e* OS膜の密度は78.6%以上92.3%未満となる。また、例えば、単結晶の密度に対し、*n c*-OS膜の密度およびCAAC-OS膜の密度は92.3%以上100%未満となる。なお、単結晶の密度に対し密度が78%未満となる酸化物半導体膜は、成膜すること自体が困難である。

【0307】

上記について、具体例を用いて説明する。例えば、*In*:*Ga*:*Zn*=1:1:1[原子数比]を満たす酸化物半導体膜において、菱面体晶構造を有する単結晶 InGaZnO_4 の密度は6.357g/cm³となる。よって、例えば、*In*:*Ga*:*Zn*=1:1:1[原子数比]を満たす酸化物半導体膜において、*a-l i k e* OS膜の密度は5.0g/cm³以上5.9g/cm³未満となる。また、例えば、*In*:*Ga*:*Zn*=1:1:1[原子数比]を満たす酸化物半導体膜において、*n c*-OS膜の密度およびCAAC-OS膜の密度は5.9g/cm³以上6.3g/cm³未満となる。

【0308】

なお、同じ組成の単結晶が存在しない場合がある。その場合、任意の割合で組成の異なる単結晶を組み合わせることで、所望の組成の単結晶に相当する密度を算出することができる。所望の組成の単結晶の密度は、組成の異なる単結晶を組み合わせる割合に対して、加重平均を用いて算出すればよい。ただし、密度は、可能な限り少ない種類の単結晶を組み合わせることで算出することが好ましい。

【0309】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、*a-l i k e* OS膜、微結晶酸化物半導体膜、CAAC-OS膜のうち、二種以上を有する積層膜であってもよい。(実施の形態7)

【0310】

本発明の一態様に係る撮像装置および当該撮像装置を含む半導体装置は、表示機器、パーソナルコンピュータ、記録媒体を備えた画像再生装置(代表的にはDVD:Digital Versatile Disc等の記録媒体を再生し、その画像を表示するディスプレイを有する装置)に用いることができる。その他に、本発明の一態様に係る撮像装置および当該撮像装置を含む半導体装置を用いることができる電子機器として、携帯電話、携帯型を含むゲーム機、携帯データ端末、電子書籍端末、ビデオカメラ、デジタルスチルカメラ等のカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、デジタルオーディオプレイヤー等)、複写機、ファクシミリ、プリンタ、プリンタ複合機、現金自動預け入れ払い機(ATM)、自動販売機等が挙げられる。これら電子機器の具体例を図39に示す。

【0311】

図39(A)は携帯型ゲーム機であり、筐体6901、筐体6902、表示部6903、表示部6904、マイク6905、スピーカー6906、操作キー6907、スタイラス6908、カメラ6909等を有する。なお、図39(A)に示した携帯型ゲーム機は、

10

20

30

40

50

2つの表示部6903と表示部6904とを有しているが、携帯型ゲーム機が有する表示部の数は、これに限定されない。カメラ6909には本発明の一態様の撮像装置を用いることができる。

【0312】

図39(B)は携帯データ端末であり、第1筐体6911、表示部6912、カメラ6919等を有する。表示部6912が有するタッチパネル機能により情報の入出力を行うことができる。カメラ6919には本発明の一態様の撮像装置を用いることができる。

【0313】

図39(C)は腕時計型の情報端末であり、筐体6931、表示部6932、リストバンド6933、カメラ6939等を有する。表示部6932はタッチパネルとなっていてよい。カメラ6939には本発明の一態様の撮像装置を用いることができる。

10

【0314】

図39(D)は携帯電話であり、筐体6951に、表示部6952、マイク6957、スピーカー6954、カメラ6959、入出力端子6956、操作作用のボタン6955等を有する。カメラ6959には本発明の一態様の撮像装置を用いることができる。

【0315】

図39(E)はデジタルカメラであり、筐体6961、シャッターボタン6962、マイク6963、発光部6967、レンズ6965等を有する。レンズ6965の焦点となる位置には本発明の一態様の撮像装置を備えることができる。

20

【0316】

図39(F)はビデオカメラであり、第1筐体6971、第2筐体6972、表示部6973、操作キー6974、レンズ6975、接続部6976等を有する。操作キー6974およびレンズ6975は第1筐体6971に設けられており、表示部6973は第2筐体6972に設けられている。そして、第1筐体6971と第2筐体6972とは、接続部6976により接続されており、第1筐体6971と第2筐体6972の間の角度は、接続部6976により変更が可能である。表示部6973における映像を、接続部6976における第1筐体6971と第2筐体6972との間の角度に従って切り替える構成としてもよい。レンズ6975の焦点となる位置には本発明の一態様の撮像装置を備えることができる。

【0317】

30

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【符号の説明】

【0318】

100 画素
 100a 画素
 100b 画素
 100c 画素
 100d 画素
 100e 画素
 100f 画素
 111 フォトダイオード
 111a フォトダイオード
 111b フォトダイオード
 111c フォトダイオード
 111d フォトダイオード
 120 絶縁膜
 121 トランジスタ
 122 トランジスタ
 123 トランジスタ

40

50

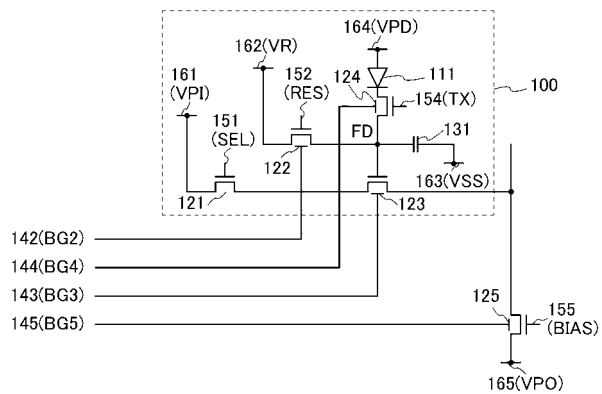
1 2 4	トランジスタ	
1 2 4 a	トランジスタ	
1 2 4 b	トランジスタ	
1 2 4 c	トランジスタ	
1 2 4 d	トランジスタ	
1 2 5	トランジスタ	
1 3 0	酸化物半導体膜	
1 3 0 a	絶縁膜	
1 3 0 b	酸化物半導体膜	
1 3 1	保持容量	10
1 4 1	配線	
1 4 2	配線	
1 4 3	配線	
1 4 4	配線	
1 4 5	配線	
1 4 6	配線	
1 4 7	配線	
1 4 8	配線	
1 4 9	配線	
1 5 0	導電膜	20
1 5 1	配線	
1 5 2	配線	
1 5 4	配線	
1 5 4 a	配線	
1 5 4 b	配線	
1 5 4 c	配線	
1 5 4 d	配線	
1 5 5	配線	
1 6 1	配線	
1 6 2	配線	30
1 6 3	配線	
1 6 4	配線	
1 6 5	配線	
2 1 1	撮像動作	
2 1 2	データ保持動作	
2 1 3	読み出し動作	
2 7 0 0	画素アレイ	
2 7 3 0	回路	
2 7 4 0	回路	
2 7 5 0	回路	40
2 7 5 1	バイアストランジスタアレイ	
2 7 6 0	回路	
2 7 6 1	バイアストランジスタアレイ	
3 0 4 0	シリコン基板	
3 0 4 1	絶縁膜	
3 0 4 1 a	絶縁膜	
3 0 4 1 b	絶縁膜	
3 0 4 2	絶縁膜	
3 0 4 2 a	絶縁膜	
3 0 4 2 b	絶縁膜	50

3 0 5 5	トランジスタ	
3 0 5 6	トランジスタ	
3 0 5 9	活性層	
3 0 6 1	光電変換膜	
3 0 6 2	透光性導電膜	
3 0 6 3	半導体膜	
3 0 6 4	半導体膜	
3 0 6 5	半導体膜	
3 0 6 6	電極	
3 0 6 7	隔壁	10
3 0 7 1	配線	
3 0 7 2	配線	
3 0 7 4	配線	
3 0 7 5	配線	
3 0 7 6	配線	
3 0 7 7	配線	
3 0 7 8	配線	
3 0 7 9	配線	
3 0 8 0	絶縁膜	
3 0 8 1	導電膜	20
3 2 0 0	領域	
3 3 0 0	領域	
3 4 0 0	領域	
3 5 0 0	絶縁膜	
3 5 1 0	遮光層	
3 5 2 0	有機樹脂層	
3 5 3 0 a	カラーフィルタ	
3 5 3 0 b	カラーフィルタ	
3 5 3 0 c	カラーフィルタ	
3 5 4 0	マイクロレンズアレイ	30
3 5 5 0	光学変換層	
4 1 0 1	トランジスタ	
4 1 0 2	トランジスタ	
4 1 0 3	トランジスタ	
4 1 0 4	トランジスタ	
4 1 0 5	トランジスタ	
4 1 0 6	トランジスタ	
4 1 0 7	トランジスタ	
4 1 0 8	トランジスタ	
4 1 0 9	トランジスタ	40
4 1 1 0	トランジスタ	
4 1 1 1	トランジスタ	
4 1 1 2	トランジスタ	
4 1 1 3	トランジスタ	
4 1 1 5	基板	
4 1 2 0	絶縁膜	
4 1 3 0	酸化物半導体膜	
4 1 3 0 a	絶縁膜	
4 1 3 0 b	酸化物半導体膜	
4 1 3 0 c	絶縁膜	50

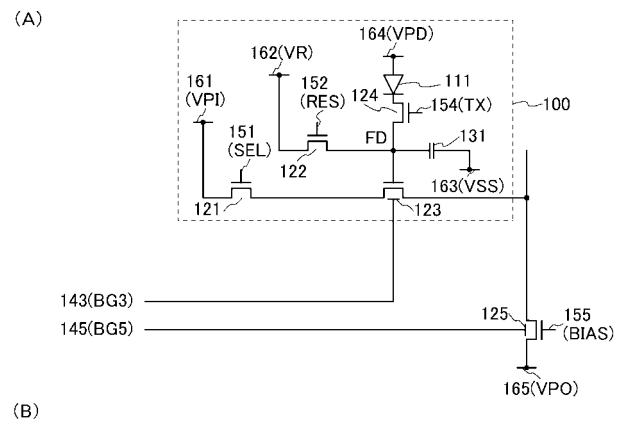
4 1 4 0	導電膜	
4 1 4 1	導電膜	
4 1 4 2	導電膜	
4 1 5 0	導電膜	
4 1 5 1	導電膜	
4 1 5 2	導電膜	
4 1 6 0	絶縁膜	
4 1 7 0	導電膜	
4 1 7 1	導電膜	
4 1 7 2	導電膜	10
4 1 7 3	導電膜	
4 1 7 5	絶縁膜	
4 1 8 0	絶縁膜	
4 1 9 0	絶縁膜	
4 2 3 1	領域	
4 2 3 2	領域	
4 2 3 3	領域	
4 2 3 4	領域	
4 2 3 5	領域	
4 3 3 1	領域	20
4 3 3 2	領域	
4 3 3 3	領域	
4 3 3 4	領域	
4 3 3 5	領域	
6 9 0 1	筐体	
6 9 0 2	筐体	
6 9 0 3	表示部	
6 9 0 4	表示部	
6 9 0 5	マイク	
6 9 0 6	スピーカー	30
6 9 0 7	操作キー	
6 9 0 8	スタイラス	
6 9 0 9	カメラ	
6 9 1 1	筐体	
6 9 1 2	表示部	
6 9 1 9	カメラ	
6 9 3 1	筐体	
6 9 3 2	表示部	
6 9 3 3	リストバンド	
6 9 3 9	カメラ	40
6 9 5 1	筐体	
6 9 5 2	表示部	
6 9 5 4	スピーカー	
6 9 5 5	ボタン	
6 9 5 6	入出力端子	
6 9 5 7	マイク	
6 9 5 9	カメラ	
6 9 6 1	筐体	
6 9 6 2	シャッターボタン	
6 9 6 3	マイク	50

6 9 6 5	レンズ
6 9 6 7	発光部
6 9 7 1	筐体
6 9 7 2	筐体
6 9 7 3	表示部
6 9 7 4	操作キー
6 9 7 5	レンズ
6 9 7 6	接続部

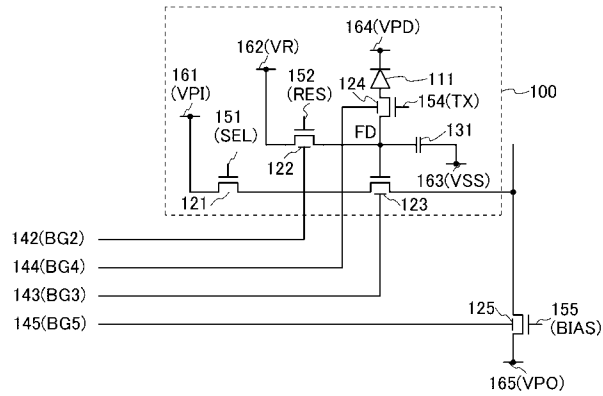
【図 1】



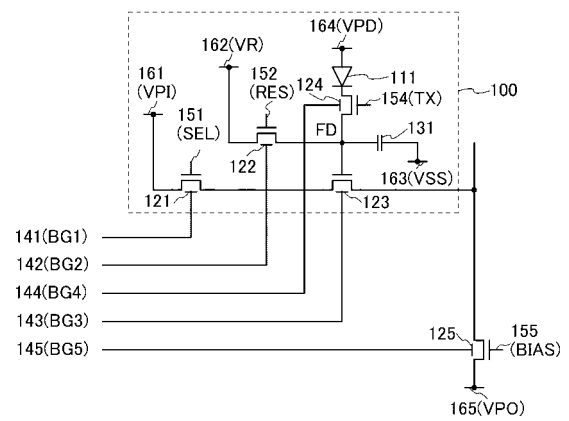
【図 2】



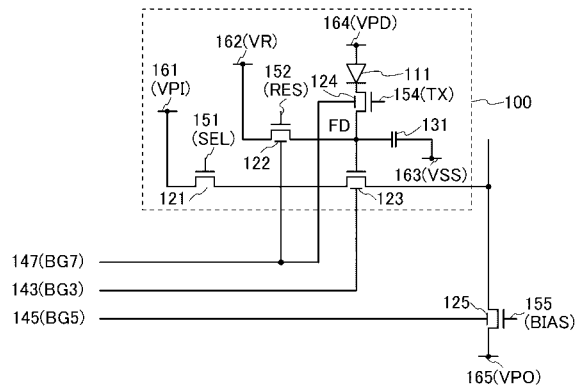
【図 3】



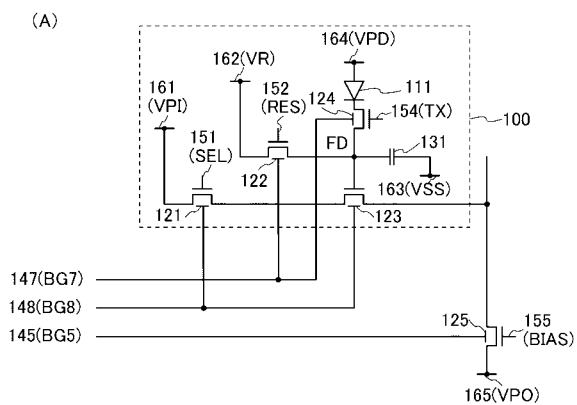
【図 5】



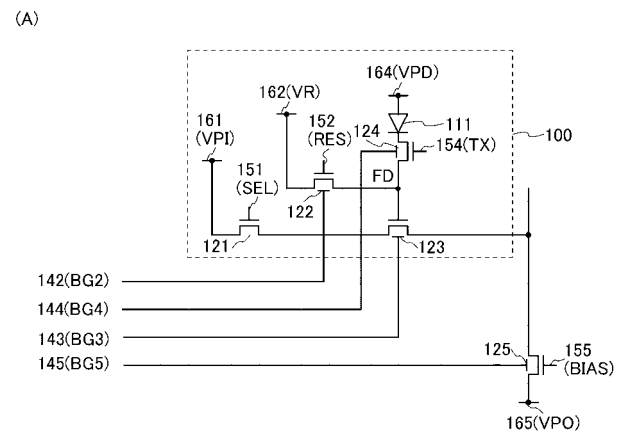
【図 4】



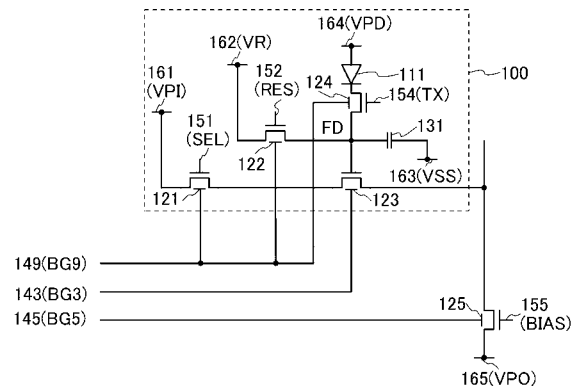
【図 6】



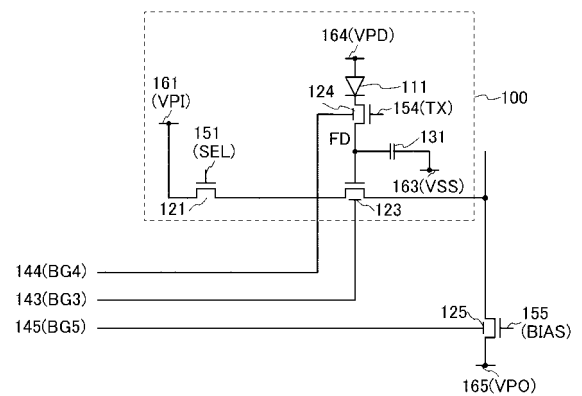
【図 7】



(B)

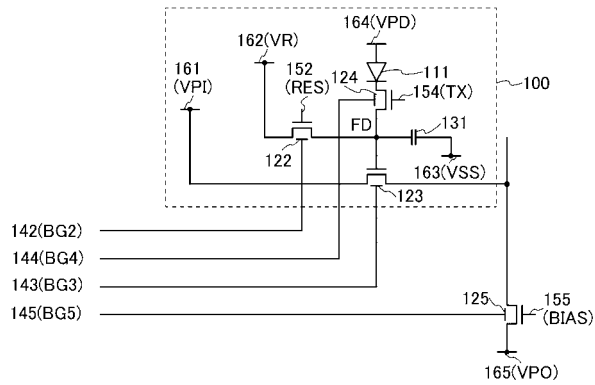


(B)

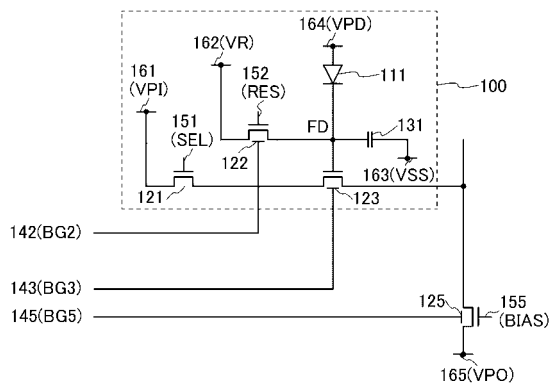


【図 8】

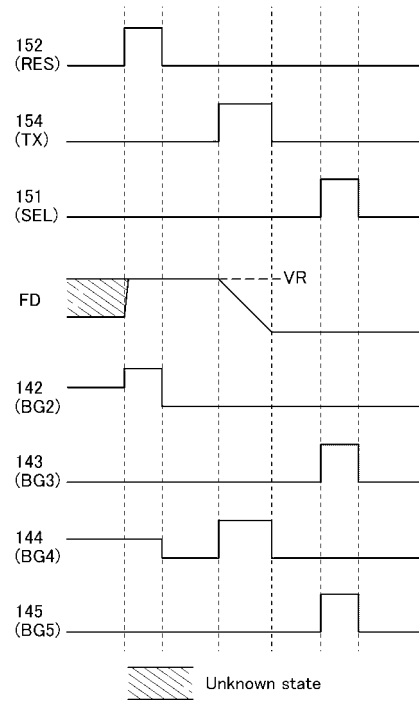
(A)



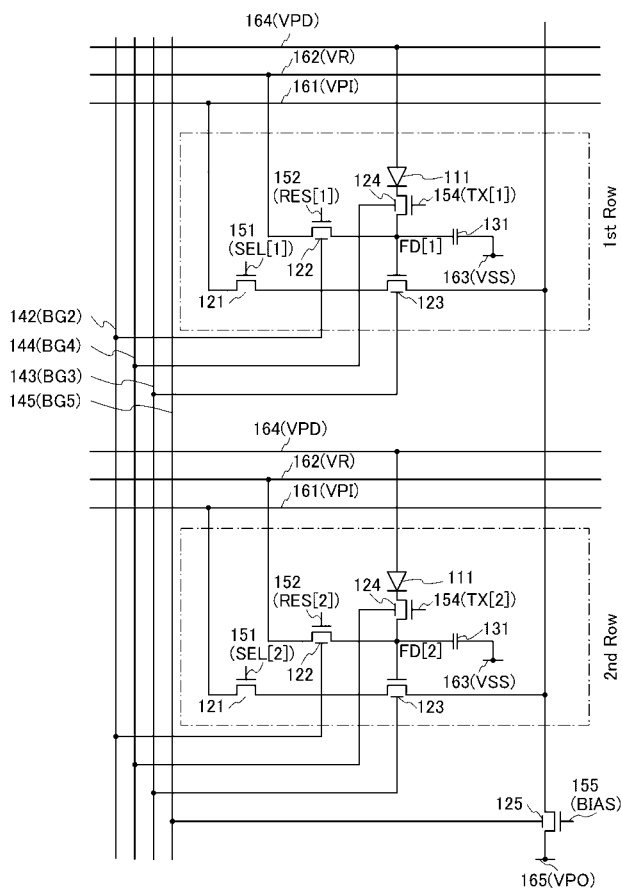
(B)



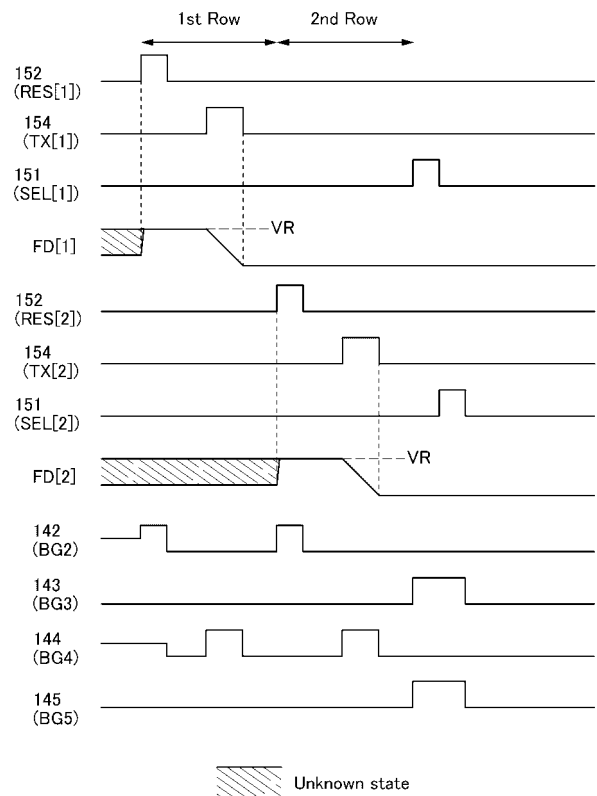
【図 9】



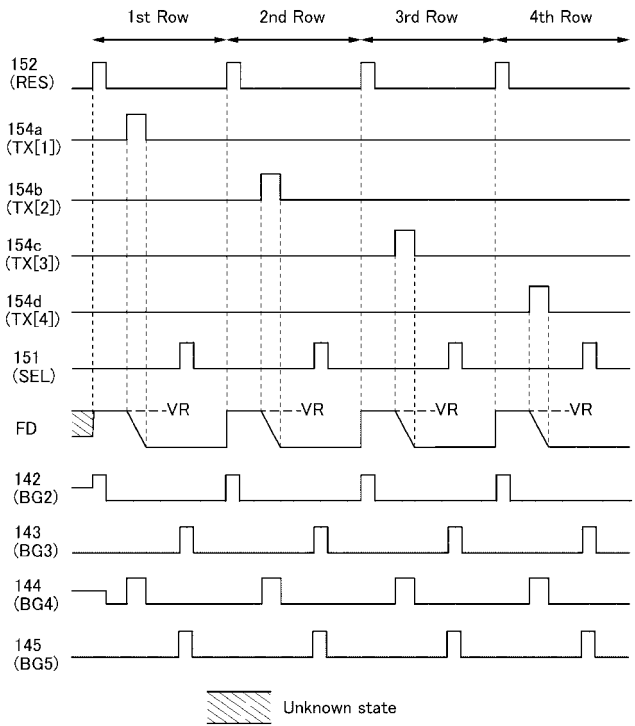
【図 10】



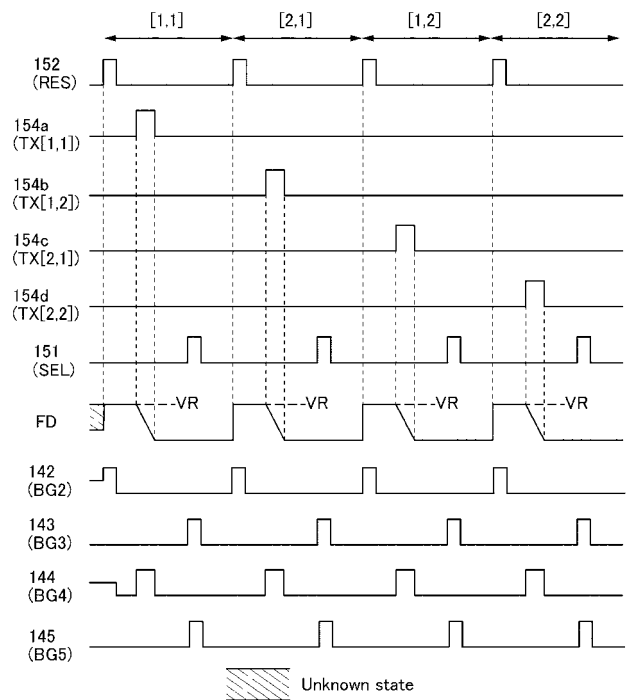
【図 11】



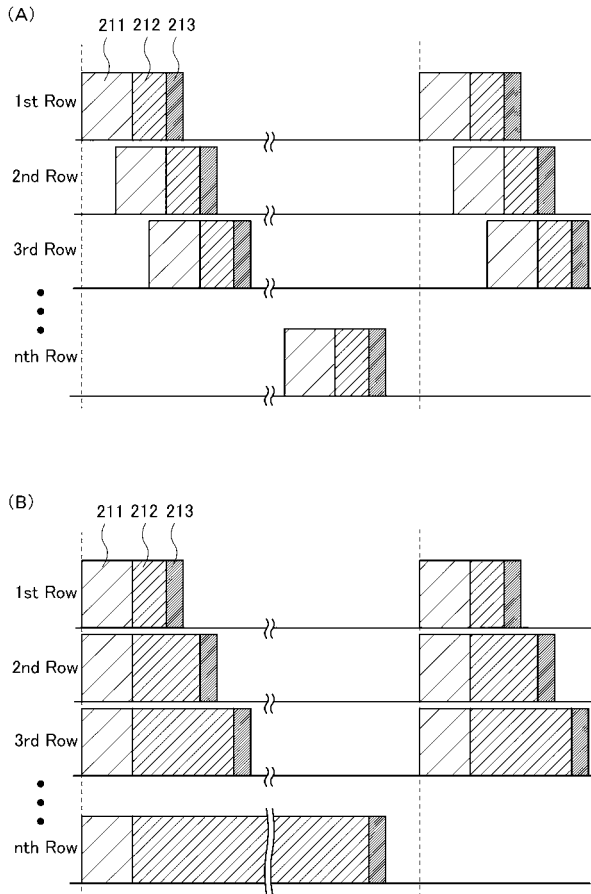
【 図 1 3 】



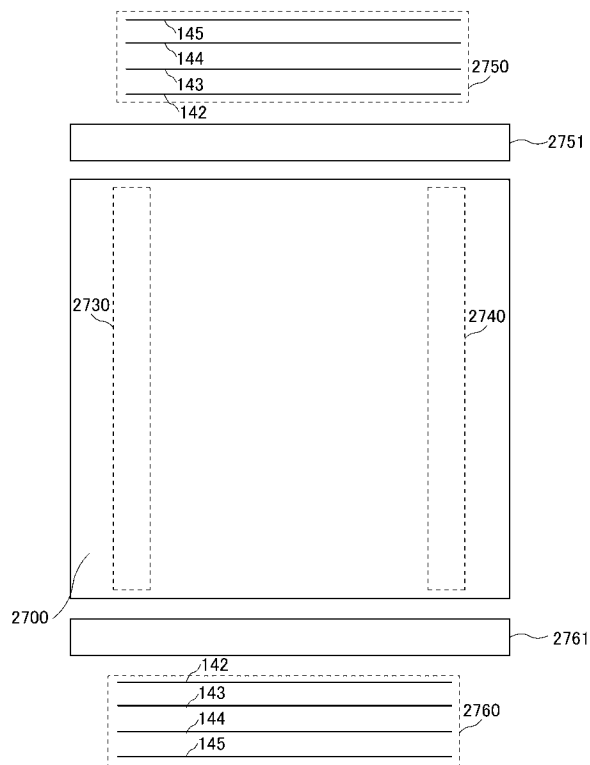
【图 15】



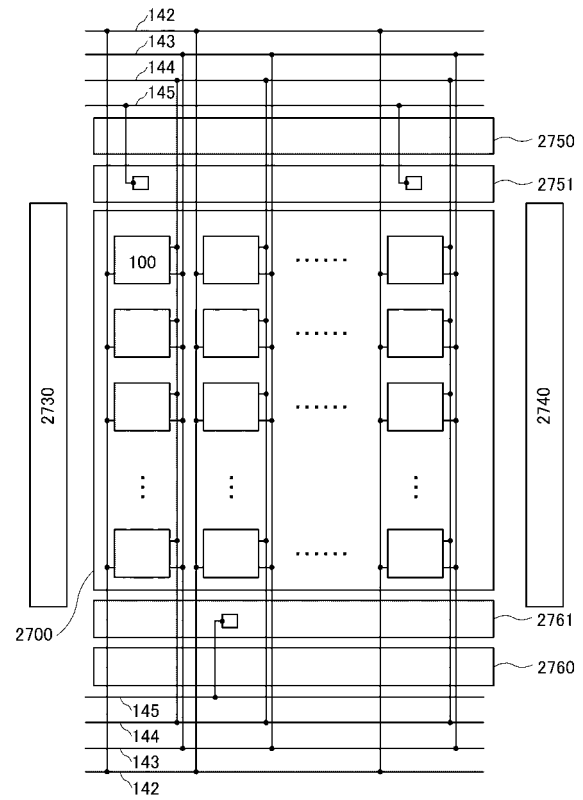
【図 16】



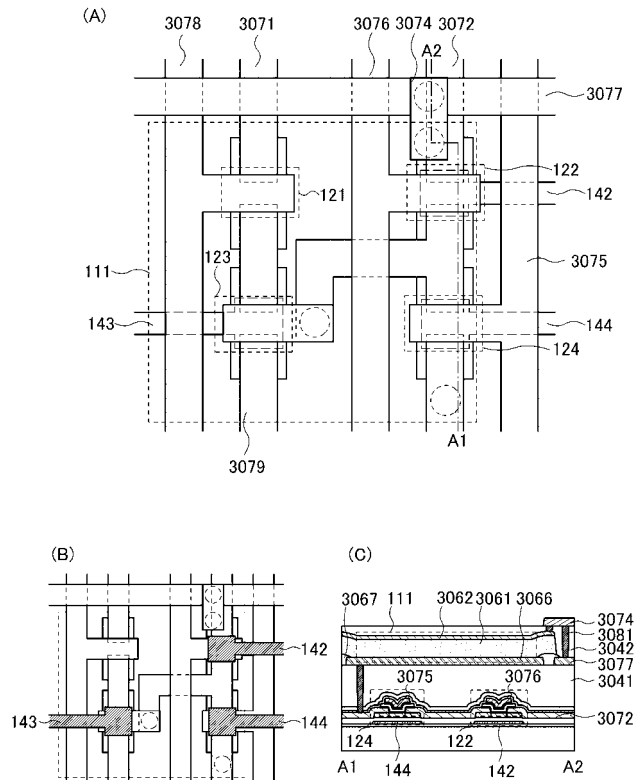
【図 18】



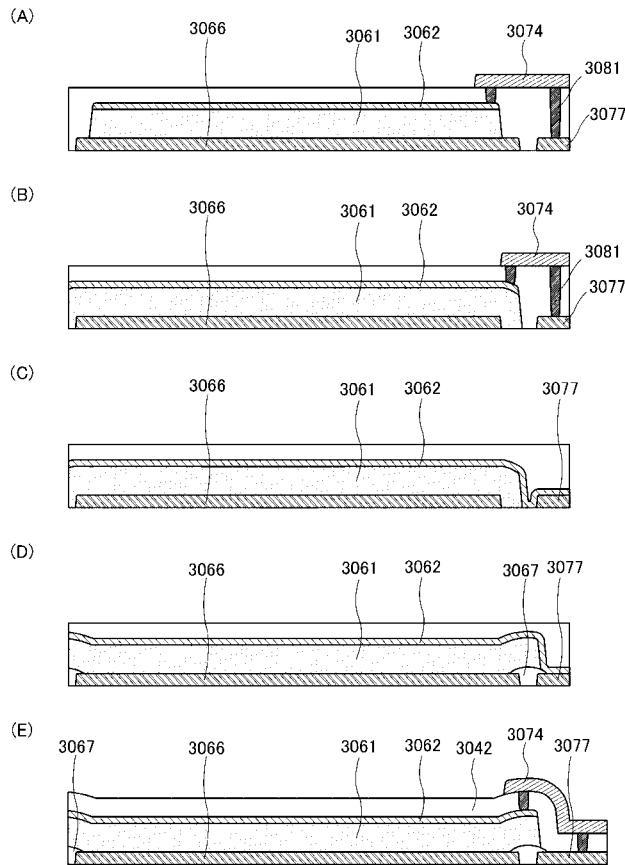
【図 17】



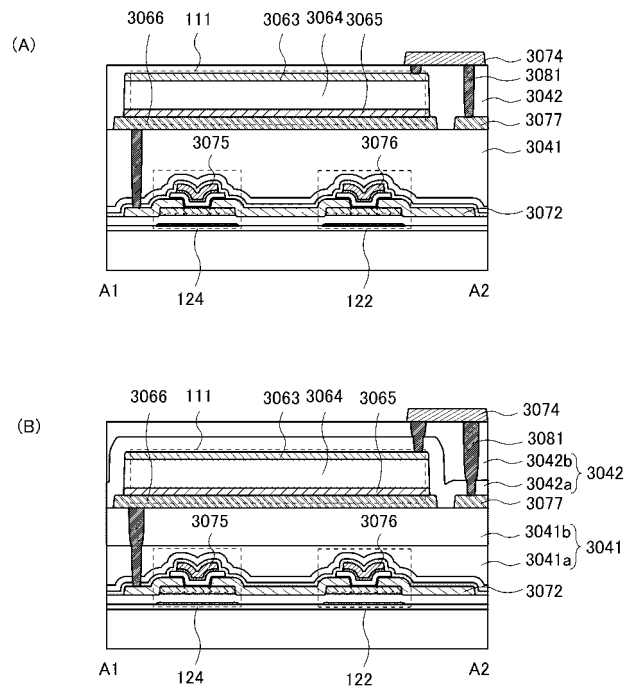
【図 19】



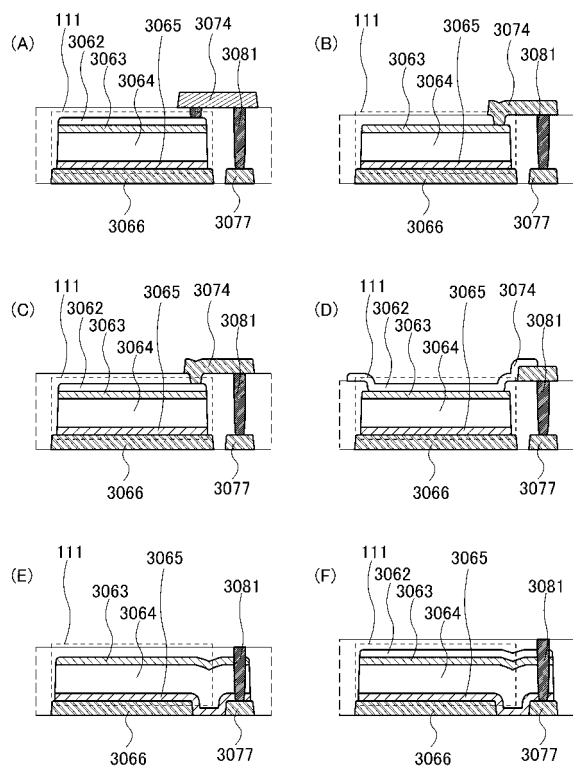
【図 20】



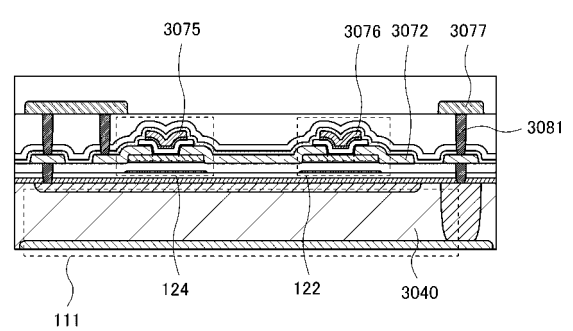
【図 21】



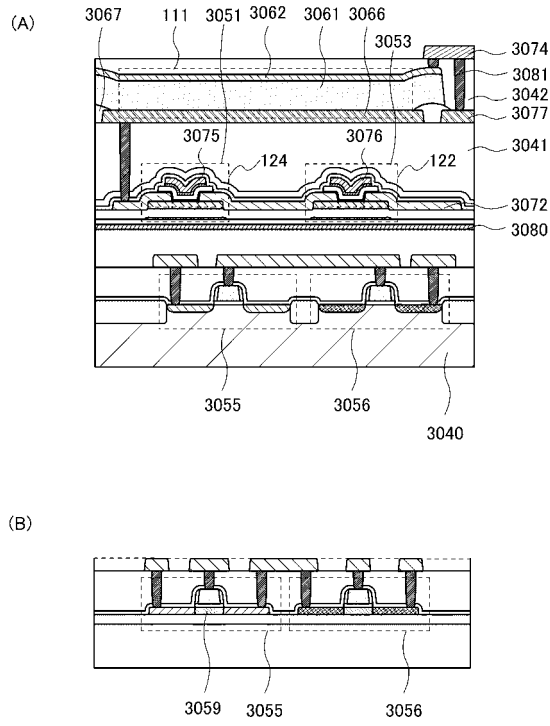
【図 22】



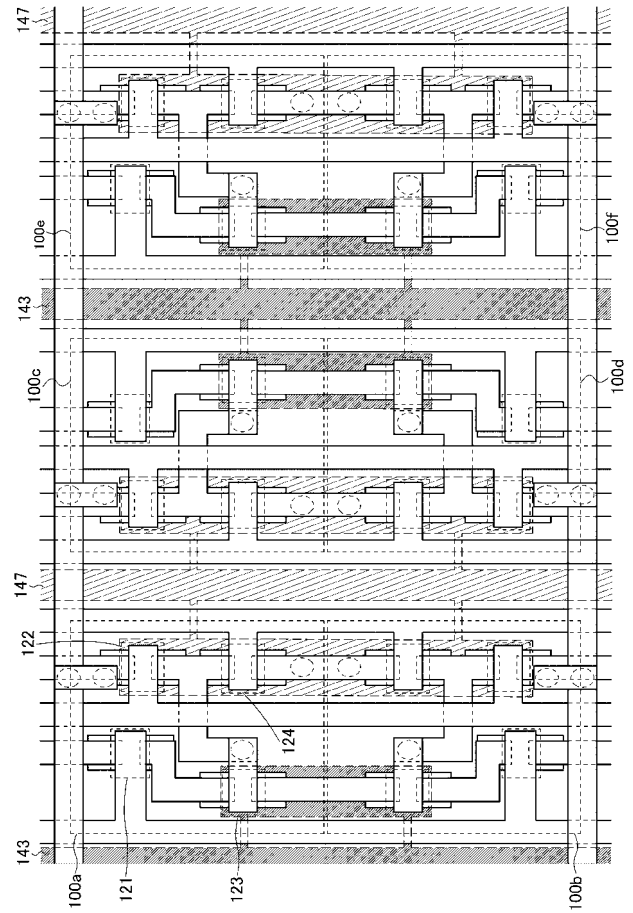
【図 23】



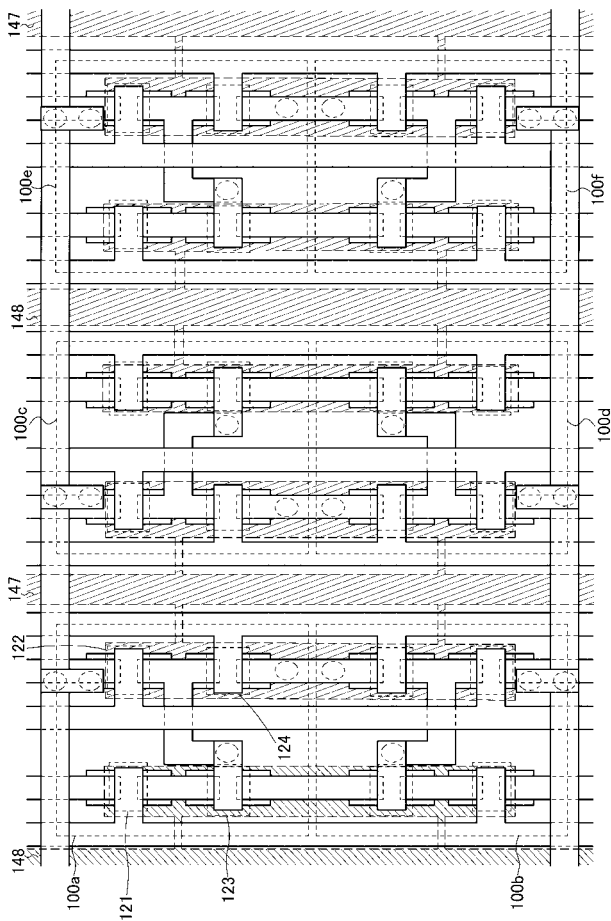
【図 2 4】



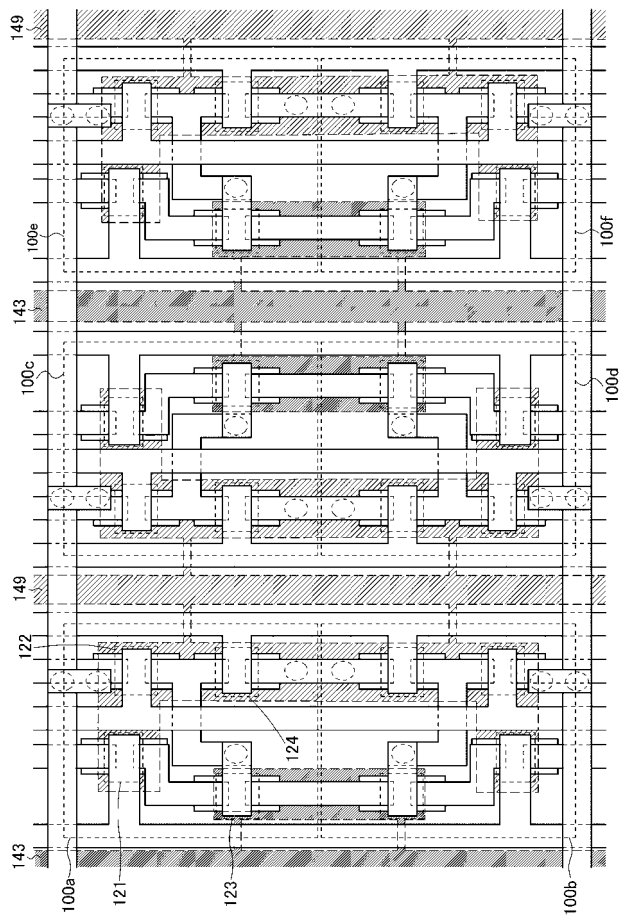
【図 2 5】



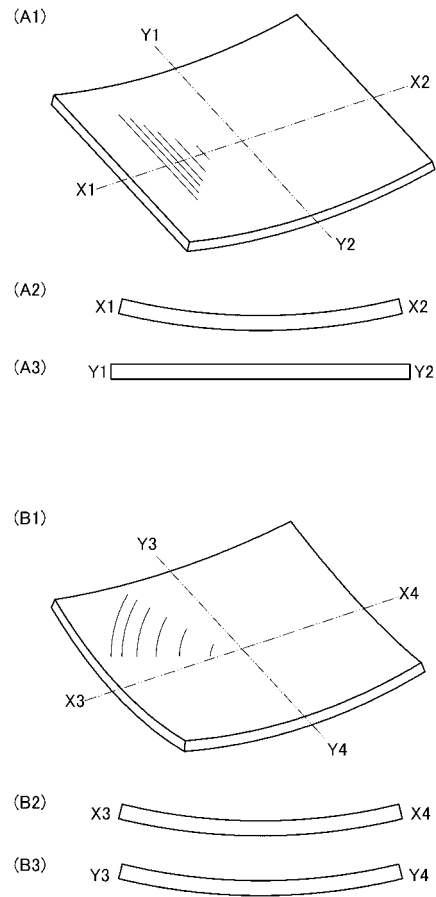
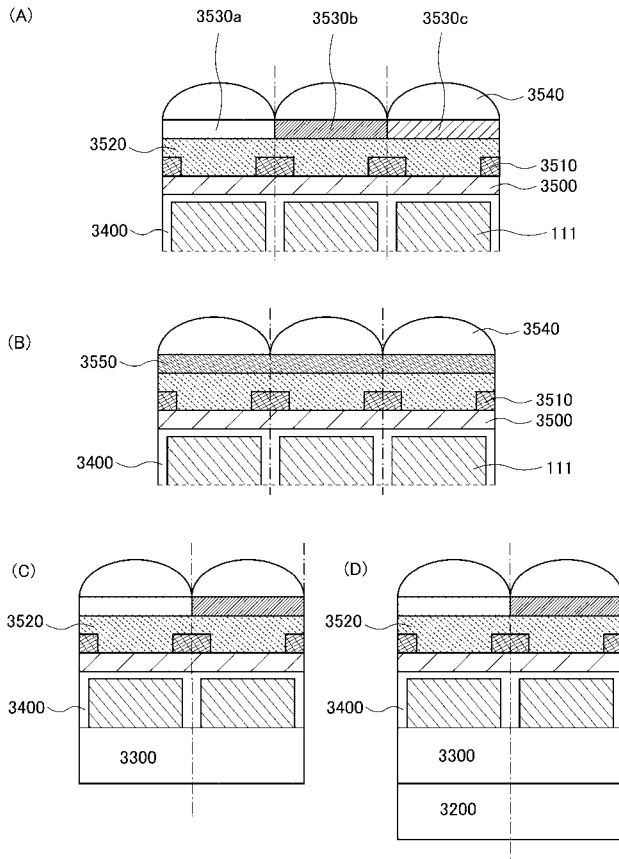
【図 2 6】



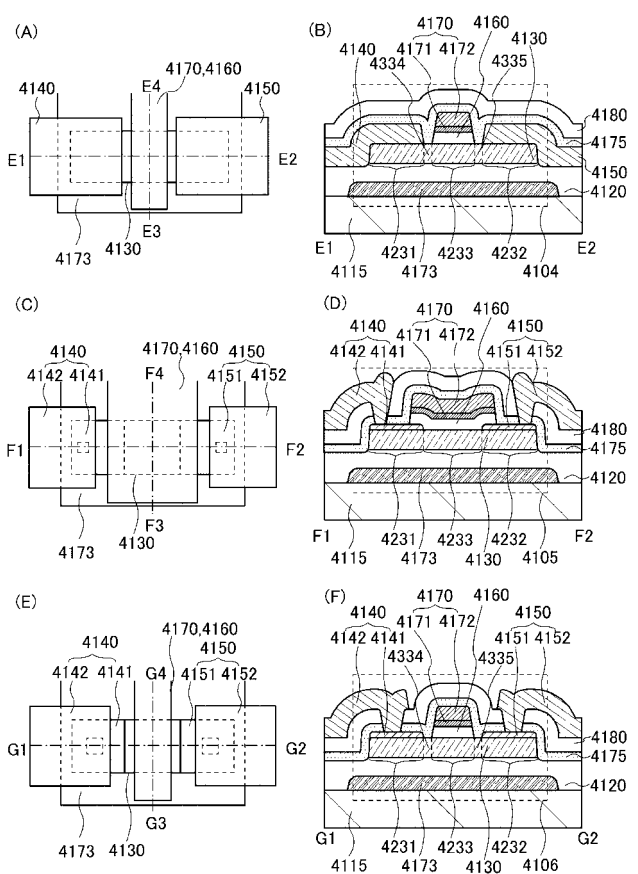
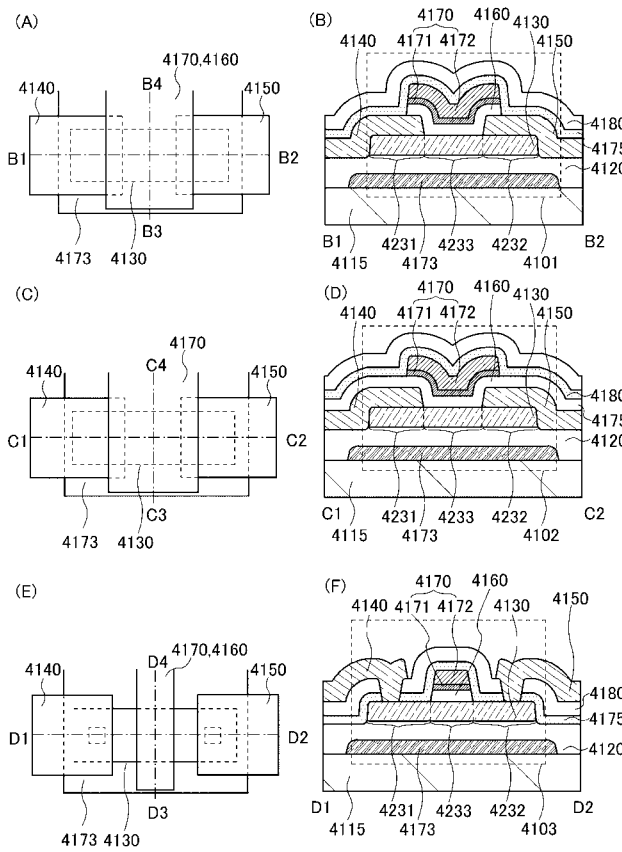
【図 2 7】



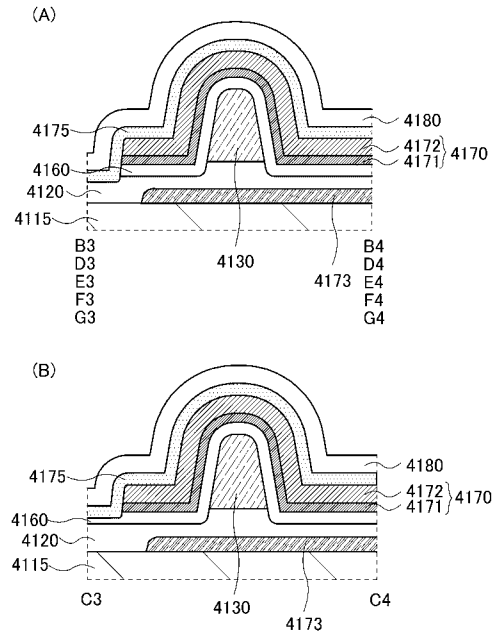
【 図 2 9 】



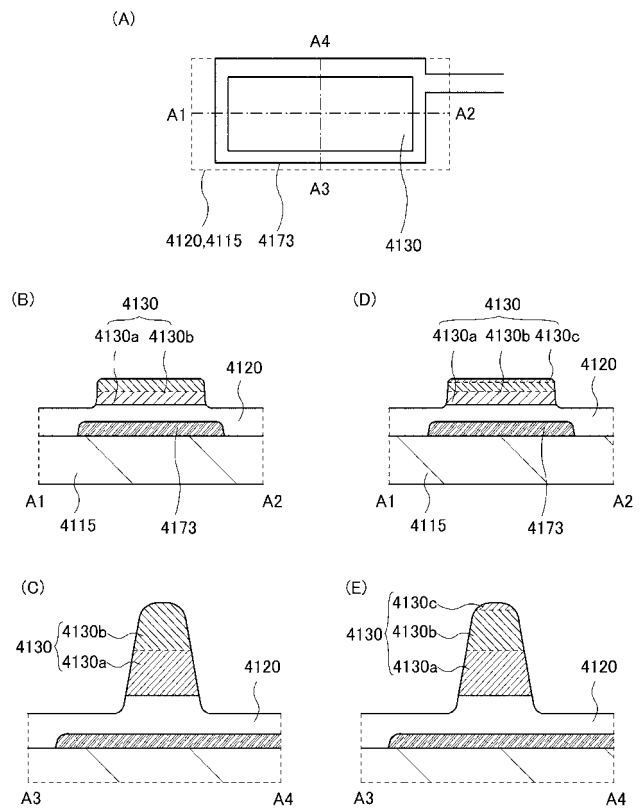
【图 3 1】



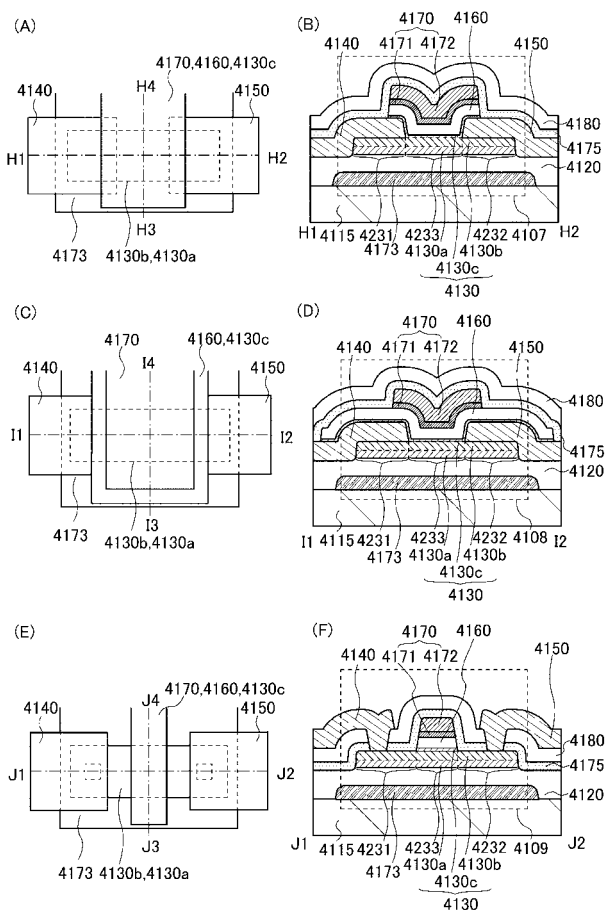
【図 3 2】



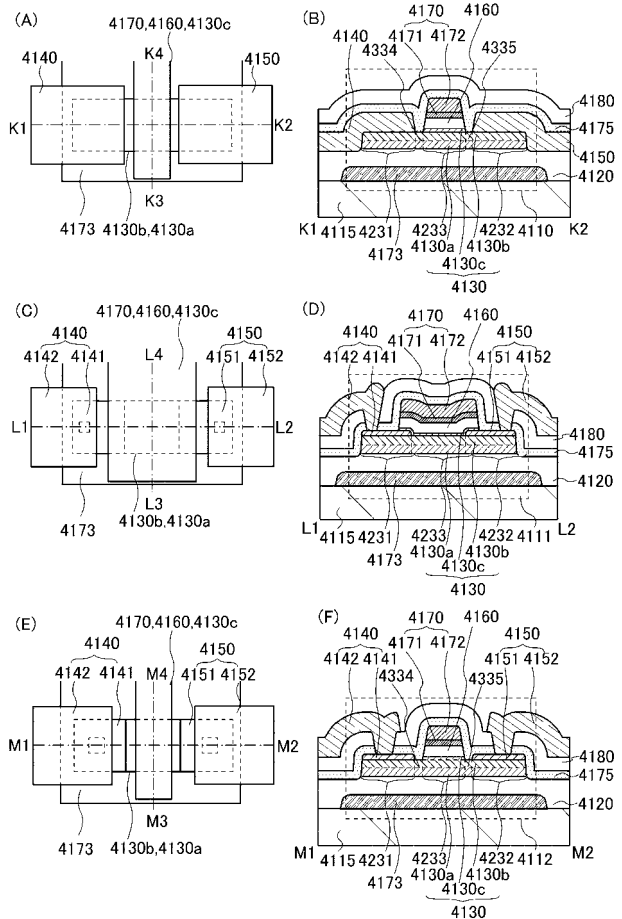
【図 3 3】



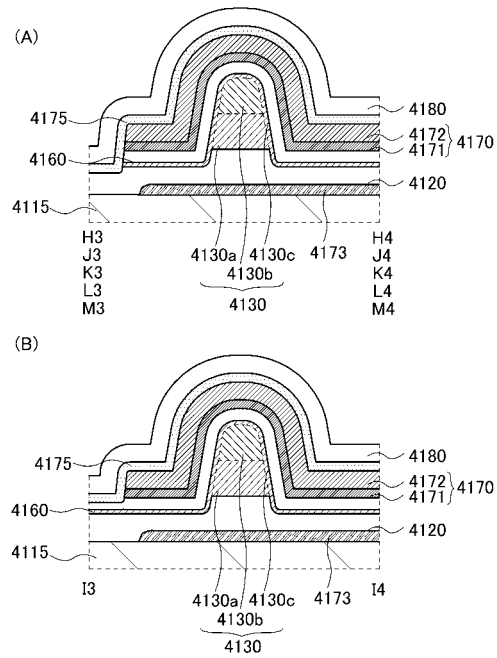
【図 3 4】



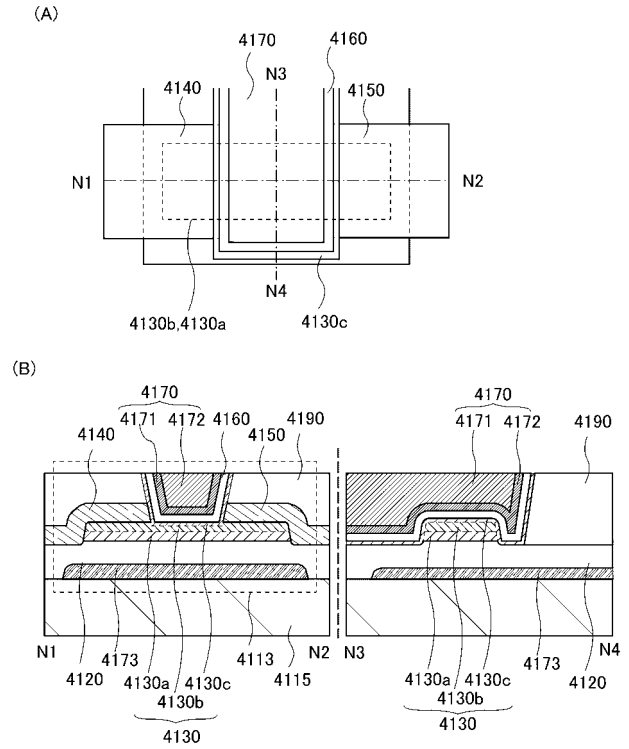
【図 3 5】



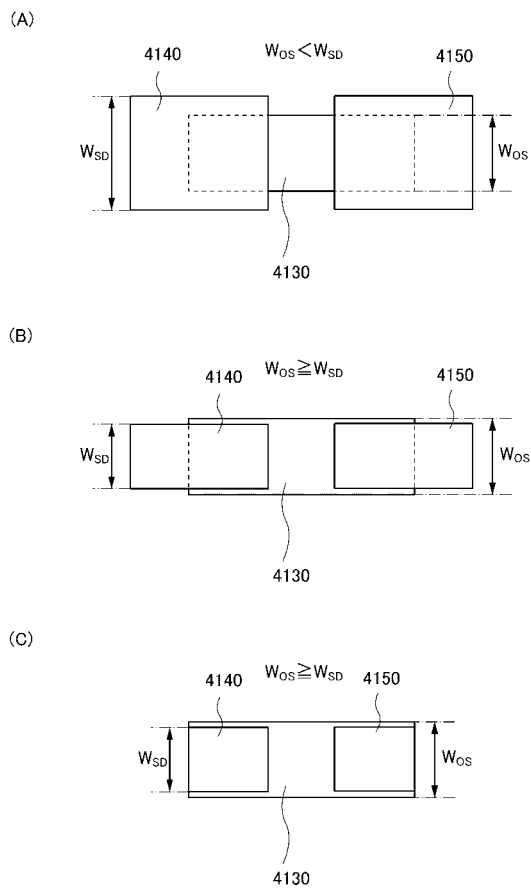
【図 36】



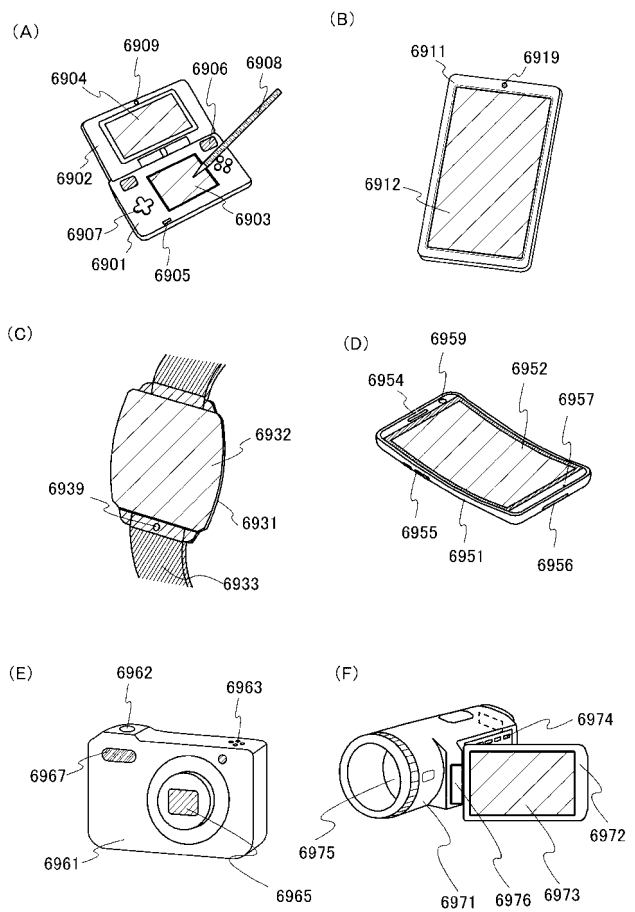
【図 37】



【図 38】



【図 39】



フロントページの続き

(51)Int.Cl.	F I			テーマコード (参考)		
H O 1 L 27/08 (2006.01)	H O 1 L	27/08	3 3 1 E			
H O 1 L 21/8238 (2006.01)	H O 1 L	27/08	3 2 1 G			
H O 1 L 27/092 (2006.01)	H O 1 L	29/78	6 1 7 N			
H O 4 N 5/374 (2011.01)	H O 4 N	5/335	7 4 0			

Fターム(参考)	4M118	AA02	AA04	AA10	AB01	BA05	BA07	CA03	CA05	CA14	CA22
		CA34	CB01	CB05	CB06	CB11	CB14	FA34	FA38	FB03	FB09
		FB23	FB24	GB03	GB07	GB11	GB13	GB18	GC08	GD03	GD04
		HA22	HA26								
	5C024	GX03	GX16	GY31	HX47						
	5F048	AB10	AC01	AC03	AC04	AC10	BA01	BA14	BA15	BA16	BA19
		BA20	BB01	BB02	BB09	BB11	BB12	BB13	BB14	BB19	BC18
		BE08	BF16	CB01	CB03	CB04	CB10	DA24			
	5F110	AA01	AA09	AA30	BB04	BB10	BB11	CC01	CC05	DD01	DD02
		DD03	DD05	DD12	DD13	DD14	DD15	DD17	EE01	EE02	EE03
		EE04	EE06	EE14	EE15	EE22	EE30	EE31	EE42	EE44	EE45
		FF01	FF02	FF03	FF04	FF05	FF09	FF27	FF28	FF29	GG01
		GG02	GG06	GG07	GG12	GG13	GG14	GG15	GG16	GG17	GG19
		GG22	GG25	GG28	GG33	GG34	GG35	GG42	GG43	GG44	HJ01
		HJ02	HJ13	HJ18	HJ30	HK01	HK02	HK03	HK04	HK06	HK07
		HK08	HK21	HK32	HK33	HK34	NN03	NN22	NN23	NN24	NN27
		NN28	NN33	NN34	NN35	NN44	NN71	NN74	NN78	QQ11	QQ19