

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5409033号
(P5409033)

(45) 発行日 平成26年2月5日 (2014. 2. 5)

(24) 登録日 平成25年11月15日 (2013. 11. 15)

(51) Int. Cl.

F I

HO 1 L 21/02 (2006. 01)

HO 1 L 27/12 B

HO 1 L 27/12 (2006. 01)

HO 1 L 29/78 6 2 7 D

HO 1 L 21/336 (2006. 01)

HO 1 L 29/78 6 2 6 C

HO 1 L 29/786 (2006. 01)

請求項の数 10 (全 34 頁)

(21) 出願番号	特願2009-28859 (P2009-28859)	(73) 特許権者	000153878
(22) 出願日	平成21年2月10日 (2009. 2. 10)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2009-224769 (P2009-224769A)		神奈川県厚木市長谷 3 9 8 番地
(43) 公開日	平成21年10月1日 (2009. 10. 1)	(72) 発明者	田中 幸一郎
審査請求日	平成24年2月9日 (2012. 2. 9)		神奈川県厚木市長谷 3 9 8 番地 株式会社
(31) 優先権主張番号	特願2008-35851 (P2008-35851)		半導体エネルギー研究所内
(32) 優先日	平成20年2月18日 (2008. 2. 18)		
(33) 優先権主張国	日本国 (JP)	審査官	綿引 隆

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

絶縁膜が形成された単結晶半導体基板に、前記絶縁膜を介してイオンビームを照射し、
前記単結晶半導体基板中に損傷領域を形成し、
液状ガラスよりも密度の高い液体上に、前記液状ガラスを浮かべて板状にし、
前記板状の液状ガラス上に、前記単結晶半導体基板を、前記絶縁膜と前記液状ガラスが
向き合うように配置し、
前記板状の液状ガラスと前記単結晶半導体基板を徐冷することにより、前記板状の液状
ガラスからガラス基板を形成すると同時に、前記ガラス基板と前記単結晶半導体基板を接
合させ、
前記損傷領域に沿って、前記単結晶半導体基板から単結晶半導体層を分離することを特
徴とする半導体装置の作製方法。

【請求項 2】

絶縁膜が形成された単結晶半導体基板に、前記絶縁膜を介してイオンビームを照射し、
前記単結晶半導体基板中に損傷領域を形成し、
液状ガラスよりも密度の高い液体上に、前記液状ガラスを浮かべて板状にし、
前記板状の液状ガラス上に、前記単結晶半導体基板を、前記絶縁膜と前記液状ガラスが
向き合うように配置し、
前記板状の液状ガラスと前記単結晶半導体基板を徐冷することにより、前記板状の液状
ガラスからガラス基板を形成すると同時に、前記ガラス基板と前記単結晶半導体基板を接

合させ、

前記損傷領域に沿って、前記単結晶半導体基板から単結晶半導体層を分離し、

前記板状の液状ガラス上に、前記単結晶半導体基板を、前記絶縁膜と前記液状ガラスが向き合うように配置することによって、前記板状の液状ガラスと前記絶縁膜との間の異物を前記板状の液状ガラスの中に溶かし込むことを特徴とする半導体装置の作製方法。

【請求項 3】

絶縁膜が形成された単結晶半導体基板に、前記絶縁膜を介してイオンビームを照射し、前記単結晶半導体基板中に損傷領域を形成し、

液状ガラスよりも密度の高い液体上に、前記液状ガラスを浮かべて板状にし、

前記板状の液状ガラス上に、前記単結晶半導体基板を、前記絶縁膜と前記液状ガラスが向き合うように配置し、

前記単結晶半導体基板の、前記絶縁膜が形成されていない面に、基板支持部を接着し、

前記板状の液状ガラスと前記単結晶半導体基板を徐冷することにより、前記板状の液状ガラスからガラス基板を形成すると同時に、前記ガラス基板と前記単結晶半導体基板を接合させ、

前記損傷領域に沿って、前記基板支持部が接着された前記単結晶半導体基板から、単結晶半導体層を分離することを特徴とする半導体装置の作製方法。

【請求項 4】

絶縁膜が形成された単結晶半導体基板に、前記絶縁膜を介してイオンビームを照射し、前記単結晶半導体基板中に損傷領域を形成し、

固体材料上に、固体ガラスを設置し、

前記固体ガラス上に、前記単結晶半導体基板を、前記絶縁膜と前記固体ガラスが向き合うように配置し、

前記固体ガラスと前記固体材料を加熱して、前記固体ガラスを前記液状ガラスにし、かつ、前記固体材料を液体材料にし、

前記液状ガラスと前記単結晶半導体基板を徐冷することにより、前記液状ガラスからガラス基板を形成すると同時に、前記ガラス基板と前記単結晶半導体基板を接合させ、

前記損傷領域に沿って、前記単結晶半導体基板から単結晶半導体層を分離し、

前記液体材料は、前記液状ガラスよりも密度が高いことを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか 1 項において、

前記絶縁膜は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化ゲルマニウム膜、窒化ゲルマニウム膜、酸化窒化ゲルマニウム膜、窒化酸化ゲルマニウム膜、酸化アルミニウム膜、酸化タンタル膜、酸化ハフニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、窒化酸化アルミニウム膜のいずれか 1 つ、あるいは、2 つ以上を有することを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 乃至請求項 4 のいずれか 1 項において、

前記絶縁膜は、前記単結晶半導体基板の表面を、塩素を含む気体中で酸化して形成される酸化膜であることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか 1 項において、

前記イオンビームは、水素イオンを含むビームであることを特徴とする半導体装置の作製方法。

【請求項 8】

単結晶半導体基板上に、ポーラス状の第 1 の単結晶半導体層を形成し、

前記第 1 の単結晶半導体層表面に、前記第 1 の単結晶半導体層よりも密度の高い第 2 の単結晶半導体層を形成し、

液状ガラスよりも密度の高い液体上に、前記液状ガラスを浮かべて板状にし、

10

20

30

40

50

前記板状の液状ガラス上に、前記第 1 及び第 2 の単結晶半導体層が形成された単結晶半導体基板を、前記第 2 の単結晶半導体層と前記液状ガラスが向き合うように配置し、

前記板状の液状ガラスと前記単結晶半導体基板を徐冷することにより、前記板状の液状ガラスからガラス基板を形成すると同時に、前記ガラス基板と前記単結晶半導体基板を接合させ、

前記第 1 の単結晶半導体層に沿って、前記単結晶半導体基板から前記第 2 の単結晶半導体層を分離することを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 8 において、

前記第 1 の単結晶半導体層は、前記単結晶半導体基板を陽極酸化することによって形成することを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか 1 項において、

前記単結晶半導体基板は、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板、ガリウムヒ素を含む化合物半導体基板、インジウムリンを含む化合物半導体基板のいずれか 1 つであることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書に開示された発明は、半導体装置の作製方法に関する。

【背景技術】

【0002】

近年、バルク状のシリコンウエハに代わり、SOI (Silicon On Insulator) 基板を使った集積回路が開発されている。絶縁層上に形成された薄い単結晶シリコン層の特長を生かすことで、集積回路中のトランジスタの半導体層を完全に分離して形成することができ、またトランジスタを完全空乏型とすることができるため、高集積、高速駆動、低消費電力など付加価値の高い半導体集積回路が実現できる。

【0003】

また、ガラス基板に単結晶シリコン層が貼り付けられた SOI 基板を形成する方法が知られている (例えば、特許文献 1 参照)。特許文献 1 では、水素イオン注入によって形成された欠陥層や、剥離面の数 nm ~ 数十 nm の段差を除去するために、剥離面を機械研磨している。

【0004】

また、水素イオンを注入した単結晶シリコンウエハの SOI 層側の面と絶縁基板を室温で密着させ、100 ~ 300 で熱処理して仮結合させ、単結晶シリコン層をエッチングし、単結晶シリコンウエハと絶縁基板を 350 ~ 450 で熱処理して本接合し、500

以上に加熱して水素イオン注入層を劈開面として剥離し、単結晶シリコン層を SOI 層とすることが知られている (特許文献 2 参照)。

【0005】

一方、基板上のシリコン薄膜を熱処理する方法として、レーザ光とマイクロ波を組み合わせて処理するレーザアニール装置が知られている (例えば、特許文献 3 参照)。特許文献 3 では、レーザ光で熔融したシリコンにマイクロ波を照射することで、レーザ光のみで熔融した場合より冷却時間を長くし、シリコンの結晶化深度の拡大を図る方法を開示している。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開平 11 - 097379 号公報

【特許文献 2】特開平 11 - 145438 号公報

【特許文献 3】特開 2001 - 223175 号公報

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0007】

ガラス基板に単結晶シリコン層が貼り付けられたSOI基板は、結晶性を回復するために、熱処理が必要となる。しかしながらレーザ照射によって熱処理を行う場合、レーザビームの1ショットの照射面積は小さく、基板全体を照射するのに工程時間が長くなってしまふ。大面積基板であればなおさらである。

【0008】

またレーザビームのエネルギー分布のバラツキにより、シリコン層に均一な加熱処理ができない恐れがある。そのような場合には、単結晶シリコン層の特性が不均一になってしまふ可能性がある。

10

【0009】

以上を鑑みて、本明細書に開示された発明では、ガラス基板上に欠陥のきわめて少なく、均一な特性を有する単結晶半導体層を、少ない作製工程で形成することを課題とする。

【課題を解決するための手段】

【0010】

熔融ガラスの上に単結晶半導体基板を配置し、徐冷することにより熔融ガラスからガラス基板を形成すると同時に、単結晶半導体基板とガラス基板を接合させる。これにより単結晶半導体基板とガラス基板との接合が強固になるため、後の工程で膜はがれなどの欠陥形成がきわめて起こりにくいSOI基板が得られる。

20

【0011】

ガラス基板上に単結晶半導体層を得るには、単結晶半導体基板の所望の厚さのところに損傷領域（脆化層、脆弱化層ともいう。また剥離層、分離層ともいう）を形成しておき、単結晶半導体基板とガラス基板を接合させた後、損傷領域を剥離することにより、単結晶半導体基板から単結晶半導体層を分離する。

【0012】

損傷領域を形成するには、単結晶半導体基板に加速されたイオンを所望の深さに導入する方法と、ポーラス状の単結晶半導体層の上に、密度の高い単結晶半導体層を形成する方法などがある。

【0013】

30

本明細書に開示された発明は、絶縁膜が形成された単結晶半導体基板に、イオンビームを照射し、単結晶半導体基板中に損傷領域を形成し、液状ガラスよりも密度の高い液体上に、液状ガラスを浮かべて板状にし、板状の液状ガラス上に、損傷領域が形成された単結晶半導体基板を、絶縁膜と液状ガラスが向き合うように配置し、板状の液状ガラスと単結晶半導体基板を徐冷することにより、板状の液状ガラスからガラス基板を形成すると同時に、ガラス基板と単結晶半導体基板を接合させ、損傷領域に沿って、単結晶半導体基板から単結晶半導体層を分離することを特徴とする半導体装置の作製方法に関する。

【0014】

また本明細書に開示された発明は、絶縁膜が形成された単結晶半導体基板に、イオンビームを照射し、単結晶半導体基板中に損傷領域を形成し、液状ガラスよりも密度の高い液体上に、液状ガラスを浮かべて板状にし、板状の液状ガラス上に、損傷領域が形成された単結晶半導体基板を、絶縁膜と液状ガラスが向き合うように配置し、板状の液状ガラスと単結晶半導体基板を徐冷することにより、板状の液状ガラスからガラス基板を形成すると同時に、ガラス基板と単結晶半導体基板を接合させ、損傷領域に沿って、単結晶半導体基板から単結晶半導体層を分離し、ガラス基板と単結晶半導体層との間の異物をガラス基板の中に溶かし込むことを特徴とする半導体装置の作製方法に関する。

40

【0015】

本明細書に開示された発明は、絶縁膜が形成された単結晶半導体基板に、イオンビームを照射し、単結晶半導体基板中に損傷領域を形成し、液状ガラスよりも密度の高い液体上に、液状ガラスを流して板状にし、板状の液状ガラス上に、損傷領域が形成された単結晶

50

半導体基板を、絶縁膜と液状ガラスが向き合うように配置し、単結晶半導体基板の、絶縁膜が形成されていない面に、基板支持部を接着し、板状の液状ガラスと単結晶半導体基板を徐冷することにより、板状の液状ガラスからガラス基板を形成すると同時に、ガラス基板と単結晶半導体基板を接合させ、損傷領域に沿って、基板支持部が接着された単結晶半導体基板から、単結晶半導体層を分離することを特徴とする半導体装置の作製方法に関する。

【0016】

単結晶半導体基板は、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板、ガリウムヒ素の化合物半導体基板、インジウムリンの化合物半導体基板のいずれか1つである。

10

【0017】

絶縁膜は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化ゲルマニウム膜、窒化ゲルマニウム膜、酸化窒化ゲルマニウム膜、窒化酸化ゲルマニウム膜、酸化アルミニウム膜、酸化タンタル膜、酸化ハフニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、窒化酸化アルミニウム膜のいずれか1つ、あるいは、2つ以上を有する。

【0018】

絶縁膜は、単結晶半導体基板の表面を、塩素を含む気体中で酸化して形成される酸化膜である。

【0019】

イオンビームは、水素イオンを含むビームである。

20

【0020】

本明細書に開示された発明は、単結晶半導体基板上に、ポーラス状の単結晶半導体層を形成し、ポーラス状の単結晶半導体層上に、密度の高い単結晶半導体層を形成し、液状ガラスよりも密度の高い液体上に、液状ガラスを浮かべて板状にし、板状の液状ガラス上に、ポーラス状の単結晶半導体層及び密度の高い単結晶半導体層が形成された単結晶半導体基板を、液状ガラスが向き合うように配置し、板状の液状ガラスと単結晶半導体基板を徐冷することにより、板状の液状ガラスからガラス基板を形成すると同時に、ガラス基板と単結晶半導体基板を接合させ、ポーラス状の単結晶半導体層に沿って、単結晶半導体基板から密度の高い単結晶半導体層を分離することを特徴とする半導体装置の作製方法に関する。

30

【0021】

ポーラス状の単結晶半導体層は、単結晶半導体基板を陽極酸化することによって形成する。

【0022】

本明細書に開示された発明は、絶縁膜が形成された単結晶半導体基板に、イオンビームを照射し、単結晶半導体基板中に損傷領域を形成し、液状ガラスよりも密度の高い液体材料の固体上に、固体ガラスを設置し、固体ガラス上に、損傷領域が形成された単結晶半導体基板を、絶縁膜と固体ガラスが向き合うように配置し、固体ガラスと液状ガラスよりも密度の高い液体材料の固体を加熱して、固体ガラスを液状ガラスにし、液状ガラスよりも密度の高い液体材料の固体を液体材料とし、液状ガラスと単結晶半導体基板を徐冷することにより、液状ガラスからガラス基板を形成すると同時に、ガラス基板と単結晶半導体基板を接合させ、損傷領域に沿って、単結晶半導体基板から単結晶半導体層を分離することを特徴とする半導体装置の作製方法に関する。

40

【発明の効果】

【0023】

ガラス基板と単結晶半導体基板との接合不良部分を極力少なくできる。また高温、例えば1000を超えて温度で処理することが可能なため、単結晶半導体基板に損傷領域を形成するために生じた単結晶半導体基板内の欠陥を修復できる。そのため信頼性の高い単結晶半導体層及び半導体装置を得ることができる。

50

【 0 0 2 4 】

また、ガラス基板の形成工程と、単結晶半導体基板のガラス基板への接合工程を同時にできるので、作製工程の短縮にきわめて有効である。

【 0 0 2 5 】

さらに単結晶半導体基板から分離した単結晶半導体層を用いて半導体装置を作製すると、単結晶半導体層の配向が揃っているので、信頼性の高い半導体装置を得ることができる。

【 0 0 2 6 】

また液状ガラスと固体状の単結晶半導体基板を接合させることにより、単結晶半導体基板の表面に凹凸があっても、液状ガラスが凹凸を埋めることができる。

10

【 0 0 2 7 】

また液状ガラスと単結晶半導体基板の間に異物が存在しても、液状ガラス中に異物を吸収することができる。

【図面の簡単な説明】

【 0 0 2 8 】

【図 1】半導体装置の作製工程を示す断面図。

【図 2】半導体装置の作製工程を示す断面図。

【図 3】半導体装置の作製工程を示す断面図。

【図 4】半導体装置の作製工程を示す断面図。

【図 5】半導体装置の作製工程を示す断面図。

20

【図 6】電子機器の一例を示す図。

【図 7】電子機器の一例を示す図。

【図 8】電子機器の一例を示す図。

【図 9】電子機器の一例を示す図。

【図 10】電子機器の一例を示す図。

【図 11】電子機器の一例を示す図。

【図 12】半導体装置の作製工程を示す断面図。

【図 13】半導体装置の作製工程を示す断面図。

【図 14】半導体装置の断面図。

【発明を実施するための形態】

30

【 0 0 2 9 】

以下、本明細書に開示された発明の実施の態様について、図面を参照して説明する。但し、本明細書に開示された発明は多くの異なる態様で実施することが可能であり、本明細書に開示された発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に示す図面において、同一部分または同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

【 0 0 3 0 】

〔実施の形態 1〕

本実施の形態を、図 1 (A) ~ 図 1 (F) を用いて説明する。

40

【 0 0 3 1 】

まず単結晶半導体基板 1 0 1 を用意する。単結晶半導体基板 1 0 1 には、市販の半導体基板を用いることができ、例えば、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板など、第 1 4 族元素でなる単結晶半導体基板を用いることができる。また、ガリウムヒ素やインジウムリン等の化合物半導体基板も用いることができる。

【 0 0 3 2 】

また、もちろん、単結晶半導体基板 1 0 1 は、円形のウエハに限定されるものではなく、様々な形状の単結晶半導体基板を用いることができる。例えば、円形、長方形、五角形、六角形などの多角形の基板を用いることができる。もちろん、市販の円形状の単結晶半

50

導体ウエハを単結晶半導体基板 101 に用いることも可能である。円形状の単結晶半導体ウエハには、シリコンやゲルマニウムなどの半導体ウエハ、ガリウムヒ素やインジウムリンなどの化合物半導体ウエハなどがある。

【0033】

単結晶半導体ウエハの代表例は、単結晶シリコンウエハであり、直径5インチ(125 mm)、直径6インチ(150 mm)、直径8インチ(200 mm)、直径12インチ(300 mm)サイズ、直径400 mm、直径450 mmの円形のウエハを用いることができる。また、長方形の単結晶半導体基板は、市販の円形状の単結晶半導体ウエハを切断することで形成することができる。基板の切断には、ダイサー或いはワイヤソー等の切断装置、レーザ切断、プラズマ切断、電子ビーム切断、その他任意の切断手段を用いることができる。また、基板として薄片化する前の半導体基板製造用のインゴットを、その断面が長方形になるように直方体状に加工し、この直方体状のインゴットを薄片化することでも、長方形の単結晶半導体基板を製造することができる。

10

【0034】

また、単結晶半導体基板 101 の厚さは特に限定されないが、単結晶半導体基板 101 を再利用することを考慮すれば、厚い方が1枚の原料ウエハからより多くの単結晶半導体層を形成することができるため、好ましい。市場に流通している単結晶シリコンウエハの厚さは、そのサイズはSEMI規格に準じており、例えば直径6インチのウエハは膜厚625 μm 、直径8インチのウエハは膜厚725 μm 、直径12インチのウエハは775 μm とされている。なお、SEMI規格のウエハの厚さは公差 $\pm 25 \mu\text{m}$ を含んでいる。もちろん、原料となる単結晶半導体基板 101 の厚さはSEMI規格に限定されず、インゴットをスライスするときに、その厚さを適宜調節することができる。もちろん、再利用された単結晶半導体基板 101 を用いるときには、その厚さは、SEMI規格よりも薄くなる。

20

【0035】

本実施の形態の単結晶半導体基板 101 の形状は矩形とするが、これに限定されるものではなく、様々な形状の単結晶半導体基板を用いることができる。例えば、矩形の他、三角形、五角形、六角形などの多角形の基板を用いることができる。市販の円盤状の半導体ウエハを単結晶半導体基板 101 に用いることも可能である。

【0036】

矩形の単結晶半導体基板 101 は、市販の円形状のバルク単結晶半導体基板を切断することで形成することができる。基板の切断には、ダイサー或いはワイヤソー等の切断装置、レーザ切断、プラズマ切断、電子ビーム切断、その他任意の切断手段を用いることができる。また、基板として薄片化する前の半導体基板製造用のインゴットを、その断面が矩形になるように直方体状に加工し、この直方体状のインゴットを薄片化することでも、矩形の単結晶半導体基板 101 を製造することができる。

30

【0037】

なお、単結晶半導体基板 101 に、単結晶シリコン基板のような結晶構造がダイヤモンド構造の第14族元素でなる基板を用いる場合は、その主表面の面方位は、(100)であっても良いし、(110)面であってもよいし、(111)であってもよい。

40

【0038】

主表面が(110)面の単結晶半導体基板 101 を用いると、その主表面には、他の面方位に比べて原子が密に配列しているため、後の工程で形成される単結晶半導体層 106 の平坦性が向上する。したがって、主表面が(110)面の単結晶半導体層 106 を用いて作製したトランジスタは、小さいS値、高電界効果移動度などの、優れた電気的特性を有する。なお、主表面が(110)面の単結晶半導体基板は、(100)面の単結晶半導体基板よりも比較してヤング率が大きく、劈開しやすいという長所がある。

【0039】

次に単結晶半導体基板 101 上に絶縁層 105 を形成する。絶縁層 105 は下記の膜の単層構造、あるいは、2層以上の多層構造とすることができる。その厚さは5 nm以上4

50

0 0 n m以下とすることができる。

【 0 0 4 0 】

絶縁層 1 0 5 を構成する膜には、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化ゲルマニウム膜、窒化ゲルマニウム膜、酸化窒化ゲルマニウム膜、窒化酸化ゲルマニウム膜などのシリコンまたはゲルマニウムを組成に含む絶縁膜を用いることができる。また、酸化アルミニウム、酸化タンタル、酸化ハフニウムなどの金属の酸化物でなる絶縁膜、窒化アルミニウムなどの金属の窒化物でなる絶縁膜、酸化窒化アルミニウム膜などの金属の酸化窒化物でなる絶縁膜、窒化酸化アルミニウム膜などの金属の窒化酸化物でなる絶縁膜を用いることもできる。

【 0 0 4 1 】

なお、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多いものであって、ラザフォード後方散乱法 (R B S : R u t h e r f o r d B a c k s c a t t e r i n g S p e c t r o m e t r y) 及び水素前方散乱法 (H F S : H y d r o g e n F o r w a r d S c a t t e r i n g) を用いて測定した場合に、濃度範囲として酸素が 5 0 ~ 7 0 原子%、窒素が 0 . 5 ~ 1 5 原子%、S i が 2 5 ~ 3 5 原子%、水素が 0 . 1 ~ 1 0 原子%の範囲で含まれるものをいう。また、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多いものであって、R B S 及び H F S を用いて測定した場合に、濃度範囲として酸素が 5 ~ 3 0 原子%、窒素が 2 0 ~ 5 5 原子%、S i が 2 5 ~ 3 5 原子%、水素が 1 0 ~ 3 0 原子%の範囲で含まれるものをいう。但し、酸化窒化シリコンまたは窒化酸化シリコンを構成する原子の合計を 1 0 0 原子%としたとき、窒素、酸素、S i 及び水素の含有比率が上記の範囲内に含まれるものとする。

【 0 0 4 2 】

絶縁層 1 0 5 を構成する絶縁膜は、C V D 法、スパッタ法、単結晶半導体基板 1 0 1 を酸化するまたは窒化するなどの方法により形成することができる。

【 0 0 4 3 】

後の工程で形成される基板 1 1 4 が、アルカリ金属もしくはアルカリ土類金属などの半導体装置の信頼性を低下させる不純物元素を含むので、このような不純物元素が基板 1 1 4 から、単結晶半導体層 1 0 6 に拡散することを防止できるような膜として、絶縁層 1 0 5 を設けることが好ましい。また絶縁層 1 0 5 は単層でもよいし二層以上の積層構造を有していてもよい。

【 0 0 4 4 】

絶縁層 1 0 5 として、窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜の単層膜、あるいはこれらの組み合わせによる積層膜を形成すればよい。またこのような膜を含ませることで、絶縁層 1 0 5 をバリア層として機能させることができる。

【 0 0 4 5 】

例えば、絶縁層 1 0 5 を単層構造のバリア層として形成する場合、厚さ 5 n m 以上 2 0 0 n m 以下の窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜で形成することができる。

【 0 0 4 6 】

例えば、絶縁層 1 0 5 を単層構造とする場合は、バリア層として機能する膜で絶縁層 1 0 5 を形成することが好ましい。この場合、厚さ 5 n m 以上 2 0 0 n m 以下の窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜で、単層構造の絶縁層 1 0 5 を形成することができる。

【 0 0 4 7 】

絶縁層 1 0 5 を、バリア層を 1 層含む 2 層構造の膜とする場合は、上層は、ナトリウムなどの不純物をブロッキングするためのバリア層で構成する。上層は、厚さ 5 n m ~ 2 0 0 n m の窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜で形成することができる。バリア層として機能するこれらの膜は、不純物の拡散を防止するブロッキング効果が高いが、内部応力が高い。そのため、単結晶半導体基

10

20

30

40

50

板 1 0 1 と接する下層の絶縁膜には、上層の絶縁膜の応力を緩和する効果のある膜を選択することが好ましい。このような絶縁膜には、酸化シリコン膜、および単結晶半導体基板 1 0 1 を熱酸化して形成した熱酸化膜などがある。下層の絶縁膜の厚さは 5 n m 以上 3 0 0 n m 以下とすることができる。

【 0 0 4 8 】

あるいは絶縁層 1 0 5 は、単結晶半導体基板 1 0 1 の表面を酸化して形成された酸化膜でもよい。例えば、塩素 (C l) を含む気体、例えば、塩化水素 (H C l) を含む気体やジクロロエチレン (D i c h l o r o e t h y l e n e) を含む気体中で、単結晶半導体基板 1 0 1 を加熱して、単結晶半導体基板 1 0 1 の表面に酸化膜を形成してもよい。

【 0 0 4 9 】

次に、図 1 (A) に示すように、絶縁層 1 0 5 を介して、電界で加速された水素イオンを含むイオンビーム 1 0 2 を単結晶半導体基板 1 0 1 に照射して、単結晶半導体基板 1 0 1 の表面から所定の深さの領域に、損傷領域 1 0 3 を形成する (図 1 (B) 参照)。イオンビーム 1 0 2 は、ソースガスを励起して、ソースガスのプラズマを生成し、プラズマから電界の作用により、プラズマに含まれるイオンを引き出すことで生成される。

【 0 0 5 0 】

損傷領域 1 0 3 が形成される領域の深さは、イオンビーム 1 0 2 の加速エネルギーとイオンビーム 1 0 2 の入射角によって調節することができる。加速エネルギーは加速電圧、ドーズ量などにより調節できる。イオンの平均侵入深さとほぼ同じ深さの領域に損傷領域 1 0 3 が形成される。イオンを添加する深さで、単結晶半導体基板 1 0 1 から剥離される単結晶半導体層 1 0 6 の厚さが決定される。この単結晶半導体層 1 0 6 の厚さが 2 0 n m 以上 5 0 0 n m 以下、好ましくは 2 0 n m 以上 2 0 0 n m 以下になるように、損傷領域 1 0 3 が形成される深さを調節する。

【 0 0 5 1 】

単結晶半導体基板 1 0 1 へのイオンビーム照射には、 H_3^+ イオンを添加するため、質量分離を伴わないイオンドーピング法を用いる。質量分離を伴わないイオンドーピング法は、質量分離を伴うイオン注入法に比べて単結晶半導体基板 1 0 1 に損傷領域 1 0 3 を形成するタクトタイムを短縮できる点で好ましい。

【 0 0 5 2 】

単結晶半導体基板 1 0 1 を、イオンドーピング装置の処理室に搬入する。イオンドーピング装置の主要な構成は、被処理物を配置するチャンバ、所望のイオンを発生させるイオン源、およびイオンを加速し、照射するための加速機構である。イオン源は、所望のイオン種を生成するためのソースガスを供給するガス供給装置、ソースガスを励起して、プラズマを生成させるための電極などで構成される。プラズマを生成するための電極として、フィラメント型の電極や容量結合高周波放電用の電極などが用いられる。

【 0 0 5 3 】

加速機構は、引出電極、加速電極、減速電極、接地電極等の電極など、およびこれらの電極に電力を供給するための電源などで構成される。加速機構を構成する電極には複数の開口やスリットが設けられており、イオン源で生成されたイオンは電極に設けられた開口やスリットを通過して加速される。

【 0 0 5 4 】

なお、イオンドーピング装置の構成は上述したものに限定されず、必要に応じた機構が設けられる。イオンドーピング装置の処理室でソースガスを励起してプラズマを生成する。このプラズマ中からイオン種を引き出し、加速してイオンビーム 1 0 2 を生成し、そのイオンビーム 1 0 2 を、複数の単結晶半導体基板 1 0 1 に照射することで、所定の深さにイオンが高濃度に添加され、損傷領域 1 0 3 が形成される。

【 0 0 5 5 】

ソースガスに水素 (H_2) を用いる場合、水素ガスを励起して H^+ 、 H_2^+ 、 H_3^+ を含むプラズマを生成することができる。ソースガスから生成されるイオン種の割合は、プラズマの励起方法、プラズマを発生させる雰囲気圧力、ソースガスの供給量などを調節

10

20

30

40

50

することで、変化させることができる。プラズマ中にイオン種 H^+ イオン、 H_2^+ イオン、 H_3^+ イオンの総量に対して H_3^+ イオンが 50 % 以上含まれることが好ましい。より好ましくは、イオン種 H^+ イオン、 H_2^+ イオン、 H_3^+ イオンの総量に対して、プラズマ中の H_3^+ イオンの割合を 80 % 以上とする。

【0056】

そのため、プロセスガスをプラズマ励起して生成された全てのイオン種をチャンバ内に配置された被処理体に照射する非質量分離型の装置であるイオンドーピング装置を用いる。例えば、 H_2 ガスを供給する。プラズマソースガスとして H_2 ガスが供給されたイオンドーピング装置では、 H_2 が励起され、水素イオンである H^+ イオンや、 H_2^+ イオンが生成される。また、イオンドーピング装置では、プラズマが生成される領域中に、分子状水素 (H_2) を多く存在させることで、プラズマ中に H_3^+ を生成させることが容易にできる。

10

【0057】

H_3^+ の生成には、 $H_2 + H^+ \rightarrow H_3^+$ との反応が生じることが重要である。よって、 $H_2 + H^+ \rightarrow H_3^+$ という反応をプラズマ中で発生させる確率を高めることで、プラズマ中に存在する H_3^+ の割合を高くすることができる。イオンドーピング装置では、プラズマ中に分子状水素 (H_2) を多く存在させることが容易であるため、 $H_2 + H^+ \rightarrow H_3^+$ という反応をプラズマ中で発生させる確率が高くなり、 H_3^+ の割合が高いプラズマを生成することができる。

【0058】

20

一方、質量分離を伴うイオン注入法では、 H_3^+ が 50 % 以上、さらに 80 % 以上とすることは困難である。イオン注入法を用いるイオン注入装置は、プラズマ中のイオン種を質量分離し、ある特定の質量のイオン種を被処理体に照射する装置であり、イオンドーピング装置とは非質量分離型の装置であり、大きく異なっている。イオン注入装置では、プラズマが生成される領域の圧力が小さく、水素ガスが励起されて H^+ イオン、および H_2^+ イオンが生成されると、これらのイオン種はプラズマの生成領域から直ちに引き抜かれるため、プラズマ中で $H_2 + H^+ \rightarrow H_3^+$ という反応が起こりにくく、水素ガスから生成される H_3^+ イオンの割合が極端に低い。

【0059】

H_3^+ は他の水素イオン種 (H^+ 、 H_2^+) よりも、水素原子の数が多く、その結果質量が大きいため、同じエネルギーで加速される場合、 H^+ 、 H_2^+ よりも単結晶半導体基板 101 のより浅い領域に添加される。よって、イオンビーム 102 に含まれる H_3^+ の割合を高くすることにより、水素イオンの平均侵入深さのばらつきが小さくなるので、単結晶半導体基板 101 において、水素の深さ方向の濃度プロファイルはより急峻になり、そのプロファイルのピーク位置を浅くすることができる。また、同じ深さに水素原子を 1 つ添加する場合、 H_3^+ イオンの加速電圧は、 H^+ イオンの加速電圧の 3 倍にすることも可能である。イオンの加速電圧を大きくできれば、イオンの照射工程のタクトタイムを短縮することが可能となり、生産性やスループットの向上を図ることができる。

30

【0060】

水素ガスを用いて、イオンドーピング法で添加を行う場合、加速電圧 10 kV 以上 200 kV 以下、ドーズ量 $1 \times 10^{16} \text{ ions/cm}^2$ 以上 $6 \times 10^{16} \text{ ions/cm}^2$ 以下とすることができる。この条件で水素イオンを添加することで、イオンビーム 102 に含まれるイオン種および、その割合にもよるが、損傷領域 103 を単結晶半導体基板 101 の深さ 50 nm 以上 500 nm 以下の部分に形成することができる。

40

【0061】

例えば、単結晶半導体基板 101 が単結晶シリコン基板であり、絶縁層 105 が、厚さ 50 nm の酸化窒化シリコン膜と厚さ 50 nm の窒化酸化シリコン膜の積層膜の場合、ソースガスが水素であり、加速電圧 40 kV、ドーズ量 $2.2 \times 10^{16} \text{ ions/cm}^2$ の条件では、単結晶半導体基板 101 から厚さ 120 nm 程度の単結晶半導体層 106 を剥離することができる。

50

【0062】

また、絶縁層105を厚さ100nmの酸化窒化シリコン膜とし、他は同じ条件で水素イオンをドーピングすると、単結晶半導体基板101から厚さ70nm程度の単結晶半導体層106を剥離することができる。

【0063】

単結晶半導体基板101に、局所的に高濃度の水素イオンを添加するとすると、結晶構造が乱されて微小な空孔が形成される。後の工程で、比較的低温の熱処理を行うことにより損傷領域103に含まれる水素ガスの圧力が上昇し、損傷領域103に沿って分離される（あるいは「剥離される」ともいう）ことにより単結晶半導体層106を形成することができる。

10

【0064】

イオンビーム102のソースガスにヘリウム（He）を用いることもできる。ヘリウムを励起して生成されるイオン種が He^+ が殆どであるため、質量分離を伴わないイオンドーピング法でも、 He^+ を主なイオンとして単結晶半導体基板101に添加することができる。よって、イオンドーピング法で、効率良く、微小な空孔を損傷領域103に形成することができる。

【0065】

ヘリウムを用いて、イオンドーピング法で添加を行う場合、加速電圧10kV以上200kV以下、ドーズ量 $1 \times 10^{16} \text{ ions/cm}^2$ 以上 $6 \times 10^{16} \text{ ions/cm}^2$ 以下とすることができる。

20

【0066】

またイオンビーム102のソースガスに、アルゴン（Ar）を用いることも可能である。

【0067】

ソースガスに塩素ガス（ Cl_2 ガス）、フッ素ガス（ F_2 ガス）などのハロゲンガスを用いることもできる。

【0068】

なお本実施の形態では、損傷領域103の形成により単結晶半導体層106を単結晶半導体基板101から剥離するスマートカット（Smart-Cut）（SOITEC社の登録商標）法を用いる場合について示すが、ELTRAN（Epitaxial Layer Transfer）（キャノン株式会社の登録商標）、誘電体分離法、PACE（Plasma Assisted Chemical Etching）法などの、他の貼り合わせ法を用いて単結晶半導体層106と基板114を貼り合わせるようにしても良い。

30

【0069】

また、例えば、単結晶半導体基板101上に絶縁層105を形成せず、さらに単結晶半導体基板101上に、損傷領域103の代わりにポーラス状の単結晶半導体層を形成し、さらにポーラス状の単結晶半導体層上に、単結晶半導体層106の代わりに、エピタキシャル成長により密度の高い単結晶半導体層を形成してもよい。またポーラス状の単結晶半導体層は、単結晶半導体基板101を陽極酸化することによって形成してもよい。

40

【0070】

次に溶融ガラスを用いた基板114の形成方法について説明する。図1（C）に示すように、容器111内に加熱された、液状ガラスよりも密度の高い液体、例えば溶融スズ112を用意する。次いで溶融スズ112上に、ガラスの成分を含む高温の液体、すなわち液状ガラス113を流し、液状ガラス113を板状にする。

【0071】

板状の液状ガラス113の温度を保ったまま、あるいは板状の液状ガラス113の温度を少々下げた状態で、板状の液状ガラス113の上に損傷領域103の形成された単結晶半導体基板101を、絶縁層105と液状ガラス113を向かい合わせるように設ける（図1（D）参照）。

50

【 0 0 7 2 】

さらに板状の液状ガラス 1 1 3 及び単結晶半導体基板 1 0 1 を徐冷することで、ガラス基板である基板 1 1 4 を形成すると同時に基板 1 1 4 と単結晶半導体基板 1 0 1 を接合させ、容器 1 1 1 から取り出す（図 1（E）参照）。基板 1 1 4 を形成すると同時に基板 1 1 4 と単結晶半導体基板 1 0 1 を接合させた後、さらに徐冷して、扱うのに十分低い温度、例えば室温まで温度を下げた後に、容器 1 1 1 から取り出してもよい。

【 0 0 7 3 】

熔融した液状ガラス 1 1 3 の温度は、通常 1 5 0 0 ～ 1 6 0 0 程度の高温に達するが、このような高温はシリコンの融点（1 4 1 4）に近く、この温度にて接合させるとシリコンの結晶性に影響を与える恐れがあるため、やや温度を下げた状態、例えばシリコンの融点 1 4 1 4 以下の状態で接合を行う方がよい。

10

【 0 0 7 4 】

熔融した液状ガラス 1 1 3 の温度よりやや低い温度とは、水素イオンを添加したことにより低下した単結晶半導体層 1 0 6 の結晶性を回復するのに十分な温度である必要がある。熔融した液状ガラス 1 1 3 は、すでに 1 5 0 0 ～ 1 6 0 0 程度に達しているので、室温から加熱してそのような温度に上げるよりは、作製コストを抑えることができ、工程時間が短くてすむ。

【 0 0 7 5 】

また単結晶半導体基板 1 0 1 の全面が、絶縁層 1 0 5 を介して液状ガラス 1 1 3 に接しているので、液状ガラス 1 1 3 からの熱が単結晶半導体基板 1 0 1 の全面に均一に伝わる。これにより単結晶半導体層 1 0 6 の結晶性を回復する。液状ガラス 1 1 3 及び単結晶半導体基板 1 0 1 の接合時の温度は、好ましくは 1 0 0 0 以上 1 4 0 0 以下であるとよい。

20

【 0 0 7 6 】

また本実施の形態では、液状ガラス 1 1 3 を浮かせるために熔融スズ 1 1 2 を用いているが、熔融スズ 1 1 2 の代わりにガラスよりも密度の高い液体であればどのようなものを用いてもよい。

【 0 0 7 7 】

さらに、本実施の形態では、液状ガラス 1 1 3 上に、損傷領域 1 0 3 を形成した単結晶半導体基板 1 0 1 を設けたが、上下関係は特に重要ではなく、損傷領域 1 0 3 を形成した単結晶半導体基板 1 0 1 上に液状ガラス 1 1 3 を流し込んでから固めてもよい。

30

【 0 0 7 8 】

上記の工程は、1 0 0 0 以上の高温で行われるため、作業工程中に、損傷領域 1 0 3 に沿って、単結晶半導体基板 1 0 1 と単結晶半導体層 1 0 6 が分離する（図 1（F）参照）。

【 0 0 7 9 】

なお、ポーラス状の単結晶半導体層を形成した場合は、ポーラス状の単結晶半導体層に沿って、単結晶半導体基板 1 0 1 と密度の高い単結晶半導体層を分離する。

【 0 0 8 0 】

温度上昇によって損傷領域 1 0 3 に形成されている微小な孔では、水素ガスの圧力が上昇する。圧力の上昇により、損傷領域 1 0 3 の微小な孔に体積変化が起こり、損傷領域 1 0 3 に亀裂が生じるので、損傷領域 1 0 3 に沿って単結晶半導体基板 1 0 1 が分離される。これにより基板 1 1 4 上に絶縁層 1 0 5 を介して単結晶半導体層 1 0 6 が形成される。

40

【 0 0 8 1 】

また剥離後の単結晶半導体基板 1 0 1 は、さらなる単結晶半導体層 1 0 6 の形成に繰り返し用いることが可能である。

【 0 0 8 2 】

本実施の形態により、均一な特性を有する単結晶半導体層 1 0 6 を、少ない作製工程で基板 1 1 4 上に形成することが可能となる。

【 0 0 8 3 】

50

[実施の形態 2]

本実施の形態を、図 13 (A) ~ 図 13 (D) 及び図 14 を用いて説明する。

【 0084 】

まず実施の形態 1 に基づいて、図 1 (A) に示す絶縁層 105 の形成 (図 13 (A) 参照) 及び図 1 (B) に示す損傷領域 103 の形成 (図 13 (B) 参照) までを行う。

【 0085 】

ガラス基板である基板 151 と絶縁層 105 が接するように、損傷領域 103 が形成された単結晶半導体基板 101 を基板 151 上に設置する。

【 0086 】

次いで単結晶半導体基板 101 と基板 151 を、例えば 300 以上で加熱し、絶縁層 105 を介して、単結晶半導体基板 101 を基板 151 を接合させる。あるいはさらに高温、例えば 600 程度まで温度を上げて、あらかじめ単結晶半導体基板 101 を分離しておいてもよい。

【 0087 】

続いて液状ガラスよりも密度の高い液体、例えば熔融スズ 112 が入った容器 111 内で、熔融スズ 112 の上に基板 151 を浮かべる。熔融スズ 112 は、スズが熔融する温度まで既に加熱されており、かつ、ガラス基板である基板 151 の軟化点以下の温度に保たれている。

【 0088 】

熔融スズ 112 上に浮かべられた基板 151 は、その軟化点以上の温度にて加熱される。その結果、基板 151 と単結晶半導体基板 101 の間にある異物などの接合不良の要因が基板 151 の中に溶かし込まれる。さらに単結晶半導体層 106 の結晶性も回復させる。

【 0089 】

なお、ガラス基板である基板 151 は、軟化点以上の温度で加熱されても、熔融スズ 112 に浮かべられているため、平坦性を保つことができる。ただし、ガラス基板である基板 151 の端部は変形してしまう恐れがある。その場合は、単結晶半導体基板 101 に対して、基板 151 の面積を十分大きくして、単結晶半導体層 106 を剥離、徐冷後に基板 151 の変形した端部を分断してしまえばよい。また基板 151 の面積と容器 111 中の熔融スズの表面積が同じになるような容器 111 を用いれば、ガラス基板である基板 151 の端部が変形するのを防ぐことができ、基板 151 の形状が維持できる。

【 0090 】

基板 151 と単結晶半導体基板 101 の間、あるいは基板 151 と絶縁層 105 との界面にミクロンサイズの異物が存在している状態で接合を行い、後の工程で加熱処理を行うと、単結晶半導体層 106 にミリサイズの穴が空いてしまう。

【 0091 】

ミクロンサイズの異物とは、基板 151 上の洗浄してもとれないパーティクルであったり、また絶縁層 105 上の、絶縁層 105 を成膜したときの成膜材料の残留物等が挙げられる。異物により絶縁層 105 等中に微小なクラックが発生し、その後酸による処理を行うと、酸が微小なクラックに浸透して、ガラス基板である基板 151 を溶かしてしまい、基板 151 中に空洞 108 が発生する。

【 0092 】

基板 151 に空洞 108 が発生すると、レーザ照射による加熱工程の際に、空洞内の空気圧が加熱により体積膨張し、空洞 108 上方の絶縁層 105 及び単結晶半導体層 106 が飛んで抜け落ちてしまい、ミリサイズの穴が空いてしまう (図 14 参照) 。

【 0093 】

単結晶半導体層 106 に穴が空いてしまうのを避けるためには、基板 151 と単結晶半導体基板 101 の間、あるいは基板 151 と絶縁層 105 との界面の異物を無くしてしまえばよい。

【 0094 】

10

20

30

40

50

以上から、異物を基板 1 5 1 中に溶かし込むと、単結晶半導体層 1 0 6 に穴が空いてしまうことを防ぐことができる。特に、絶縁層 1 0 5 を単結晶半導体基板 1 0 1 上に成膜すると、成膜工程で異物が発生してしまう恐れがあるので、異物を基板 1 5 1 中に溶かし込むことは有用である。

【 0 0 9 5 】

ガラス基板である基板 1 5 1 の軟化点以上の温度にて加熱することにより、損傷領域 1 0 3 に沿って、単結晶半導体基板 1 0 1 と単結晶半導体層 1 0 6 が分離する（図 1 3（D）参照）。もしこの加熱工程により単結晶半導体基板 1 0 1 と単結晶半導体層 1 0 6 が分離しない場合は、さらなる加熱工程を行うか、物理的な力を加えるにより、分離させればよい。

10

【 0 0 9 6 】

[実施の形態 3]

本実施の形態を、図 2（A）～図 2（D）、図 3（A）～図 3（D）を用いて説明する。

【 0 0 9 7 】

まず実施の形態 1 に基づいて、図 1（D）までの作製工程を行う（図 2（A）参照）。次いで、単結晶半導体基板 1 0 1 の絶縁層 1 0 5 を介して液状ガラス 1 1 3 に接していない方の面、すなわち単結晶半導体基板 1 0 1 の絶縁層 1 0 5 が形成されていない方の面（本明細書では、「裏面」と呼ぶ）に、接着材 1 1 5 を介して基板 1 1 6 を配置する（図 2（B）参照）。また接着材を用いず、オプティカルコンタクトなどで接合してもよい。なお本明細書では、基板 1 1 6 を単結晶半導体基板 1 0 1 を支える基板という意味で、基板支持部、あるいは、支持基板とも呼ぶ。

20

【 0 0 9 8 】

基板 1 1 6 は、図 2（B）の工程時の温度、例えば 1 5 0 0 ～ 1 6 0 0 の温度で溶融しない材料であればよい。基板 1 1 6 として、例えばステンレス基板、石英基板などが挙げられる。接着材 1 1 5 は、図 2（B）の工程時の温度、例えば 1 5 0 0 ～ 1 6 0 0 の温度であっても、単結晶半導体基板 1 0 1 及び基板 1 1 6 を接着できるものであればよい。

【 0 0 9 9 】

次いで損傷領域 1 0 3 に沿って、単結晶半導体層 1 0 6 と単結晶半導体基板 1 0 1 を分離する（図 2（C）参照）。実施の形態 1 では、単結晶半導体基板 1 0 1 を容器 1 1 1 から取り出してから剥離していたが、本実施の形態では、容器 1 1 1 に入った状態で剥離を行う。実施の形態 1 では、剥離を行った後、単結晶半導体基板 1 0 1 と単結晶半導体層 1 0 6 が重なってしまい、単結晶半導体層 1 0 6 の表面に傷が付く恐れがあるが、本実施の形態ではそのようなことは起こらない。

30

【 0 1 0 0 】

次いで容器 1 1 1 から、単結晶半導体層 1 0 6 を有する基板 1 1 4 を取り出す（図 2（D）参照）。

【 0 1 0 1 】

また図 1（D）に示す工程時ではなく、接着材 1 1 5 と基板 1 1 6 を、単結晶半導体基板 1 0 1 の裏面に配置してから、液状ガラス 1 1 3 上に単結晶半導体基板 1 0 1 を設けてもよい。その方法を図 3（A）～図 3（D）を用いて説明する。

40

【 0 1 0 2 】

まず接着材 1 1 5 を介して基板 1 1 6 を、単結晶半導体基板 1 0 1 の裏面に配置する（図 3（A）参照）。

【 0 1 0 3 】

次いで溶融スズ 1 1 2 上に液状ガラス 1 1 3 を流し込み、基板 1 1 6 を裏面に配置した単結晶半導体基板 1 0 1 を、絶縁層 1 0 5 を介して液状ガラス 1 1 3 上に設ける（図 3（B）参照）。

【 0 1 0 4 】

50

後は図2(C)～図2(D)に示す作製工程と同様に、単結晶半導体層106と単結晶半導体基板101を分離し(図3(C)参照)、容器111から、単結晶半導体層106を有する基板114を取り出す(図3(D)参照)。

【0105】

本実施の形態では、均一な特性を有する単結晶半導体層106を基板114上に形成することを、さらに短い作製工程時間で行うことができる。

【0106】

[実施の形態4]

本実施の形態を図12(A)～図12(E)を用いて説明する。本実施の形態では、実施の形態1とは異なる作製工程で、単結晶半導体層を得ることができる。

【0107】

まず実施の形態1に基づいて、図1(A)に示す絶縁層105の形成(図12(A)参照)及び図1(B)に示す損傷領域103の形成(図12(B)までを行う)。

【0108】

次いで室温で容器111内に、液状ガラスよりも密度の高い液体材料の固体、例えば、固体のスズを設け、さらに固体のスズの上に固体のガラスを設ける。固体のガラスと絶縁層105が接するように、損傷領域103が形成された単結晶半導体基板101を固体のガラス上に設置する。

【0109】

固体のガラス上に単結晶半導体基板101が設置された状態で、容器111全体を室温から始めて1000℃以上に昇温する。固体のスズは溶融して溶融スズ112となり、また固体のガラスは板状の液状ガラス113となる(図12(C)参照)。

【0110】

さらに図1(E)と同様に、板状の液状ガラス113及び単結晶半導体基板101を徐冷することで、ガラス基板である基板114を形成すると同時に基板114と単結晶半導体基板101を接合させ、容器111から取り出す(図12(D)参照)。

【0111】

以上の工程は、1000℃以上の高温で行われるため、作業工程中に、損傷領域103に沿って、単結晶半導体基板101と単結晶半導体層106が分離する(図12(E)参照)。

【0112】

[実施の形態5]

本実施の形態では、実施の形態1～実施の形態4に基づいて得られた単結晶半導体層106を用いて半導体装置を作製する方法を、図4(A)～図4(F)、図5(A)～図5(D)を使用して説明する。

【0113】

まず実施の形態1～実施の形態4に基づいて、基板114上の絶縁層105及び単結晶半導体層106を得る(図4(A)参照)。次いで、基板114上の単結晶半導体層106をエッチングして島状半導体膜121と島状半導体膜122を形成する(図4(B)参照)。

【0114】

島状半導体膜121と島状半導体膜122には、しきい値電圧を制御するために、ホウ素、アルミニウム、ガリウムなどのp型を付与する不純物元素、もしくはリン、ヒ素などのn型を付与する不純物元素を添加してもよい。例えば、p型を付与する不純物元素としてホウ素を添加する場合、 $5 \times 10^{16} \text{ cm}^{-3}$ 以上 $1 \times 10^{17} \text{ cm}^{-3}$ 以下の濃度で添加すればよい。

【0115】

しきい値電圧を制御するための不純物元素の添加は、単結晶半導体層106に対して行ってもよいし、島状半導体膜121と島状半導体膜122に対して行ってもよい。

【0116】

また、しきい値電圧を制御するための不純物の添加を、単結晶半導体層 106 を剥離する前の単結晶半導体基板 101 に対して行ってもよい。もしくは、しきい値電圧を大まかに調整するための不純物元素の添加を、単結晶半導体層 106 を剥離する前の単結晶半導体基板 101 に対して行った上で、しきい値電圧を微調整するために、単結晶半導体層 106 に対して、または島状半導体膜 121 と島状半導体膜 122 に対しても行うようにしてもよい。

【0117】

例えば、単結晶半導体基板 101 に弱い p 型の単結晶シリコン基板を用いた場合を例に、この不純物元素の添加方法の一例を説明する。まず、単結晶半導体層 106 をエッチングする前に、単結晶半導体層 106 全体にホウ素を添加する。このホウ素の添加は、p チヤネル型トランジスタのしきい値電圧を調節することを目的とする。ドーパントガスに B_2H_6 を用い、 $1 \times 10^{16} \sim 1 \times 10^{17} / cm^3$ の濃度でホウ素を添加する。ホウ素の濃度は、活性化率などを考慮して決定される。たとえば、ホウ素の濃度は $6 \times 10^{16} / cm^3$ とすることができる。

10

【0118】

次に、単結晶半導体層 106 をエッチングして、島状半導体膜 121 及び島状半導体膜 122 を形成する。そして、島状半導体膜 121 のみにホウ素を添加する。この 2 回目のホウ素の添加は、n チヤネル型トランジスタのしきい値電圧を調節することを目的とする。ドーパントガスに B_2H_6 を用い、 $1 \times 10^{16} \sim 1 \times 10^{17} / cm^3$ の濃度でホウ素を添加する。たとえば、ホウ素の濃度は $6 \times 10^{16} / cm^3$ とすることができる。

20

【0119】

なお、単結晶半導体基板 101 に、p チヤネル型トランジスタまたは n チヤネル型トランジスタの一方のしきい値電圧に適した導電型および抵抗を有する基板が用いることができる場合は、しきい値制御をするための不純物添加の工程を 1 回にすることができ、島状半導体膜 121 あるいは島状半導体膜 122 の一方にしきい値電圧の制御のための不純物元素を添加すればよい。

【0120】

次に島状半導体膜 121 及び島状半導体膜 122 を覆うように、ゲート絶縁膜 123 を形成する。PECVD 法またはスパッタリング法などを用い、酸化珪素、窒化酸化珪素、窒化珪素、酸化ハフニウム、酸化アルミニウムまたは酸化タンタルを含む膜を、単層で、または積層させることで、ゲート絶縁膜 123 を形成する。

30

【0121】

本実施の形態では、ゲート絶縁膜 123 は、PECVD 法を行うことにより、島状半導体膜 121 及び島状半導体膜 122 の表面を覆って薄い膜厚、例えば 20 nm の膜厚で形成することができる。

【0122】

また、高密度プラズマ処理により島状半導体膜 121 及び島状半導体膜 122 の表面を酸化または窒化することで形成してもよい。高密度プラズマ処理は、例えば He、Ar、Kr、Xe などの希ガスと酸素、酸化窒素、アンモニア、窒素、水素などの混合ガスとを用いて行う。この場合プラズマの励起をマイクロ波により行うことで、低電子温度で高密度のプラズマを生成することができる。

40

【0123】

このような高密度のプラズマで生成された酸素ラジカル (OH ラジカルを含む場合もある) や窒素ラジカル (NH ラジカルを含む場合もある) によって、島状半導体膜 121 及び島状半導体膜 122 の表面を酸化または窒化することにより、1 ~ 50 nm、望ましくは 5 ~ 30 nm の絶縁膜が島状半導体膜 121 及び島状半導体膜 122 それぞれの表面に形成される。

【0124】

あるいは島状半導体膜 121 及び島状半導体膜 122 を熱酸化させることで、ゲート絶縁膜 123 を形成するようにしてもよい。その場合はゲート絶縁膜 123 は、島状半導体

50

膜 1 2 1 及び島状半導体膜 1 2 2 それぞれの表面に形成される。

【 0 1 2 5 】

あるいは、水素を含んだゲート絶縁膜 1 2 3 を形成した後、3 5 0 以上 4 5 0 以下の温度による加熱処理を行うことで、ゲート絶縁膜 1 2 3 中に含まれる水素を、島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 中に拡散させるようにしてもよい。この場合、ゲート絶縁膜 1 2 3 は、プロセス温度を 3 5 0 以下で、P E C V D 法で窒化シリコンまたは窒化酸化シリコンを堆積することで形成することができる。

【 0 1 2 6 】

島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 に水素を供給することで、島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 中、およびゲート絶縁膜 1 2 3 と島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 の界面での、電荷捕獲中心となるような結晶欠陥を効果的に低減することができる。

【 0 1 2 7 】

次に、ゲート絶縁膜 1 2 3 上に導電膜を形成した後、導電膜をエッチングすることで、島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 の上方に、それぞれゲート電極 1 2 5 及びゲート電極 1 2 6 を形成する（図 4（D）参照）。

【 0 1 2 8 】

ゲート電極 1 2 5 及びゲート電極 1 2 6 となる導電膜の形成には、C V D 法、スパッタリング法等を用いることができる。導電膜は、タンタル（T a）、タングステン（W）、チタン（T i）、モリブデン（M o）、アルミニウム（A l）、銅（C u）、クロム（C r）、ニオブ（N b）等を用いることができる。また上記金属を主成分とする合金を用いても良いし、上記金属を含む化合物を用いてもよい。または、半導体膜に導電性を付与するリン等の不純物元素を添加した、多結晶珪素などの半導体を用いて形成してもよい。

【 0 1 2 9 】

また本実施の形態では、ゲート電極 1 2 5 及びゲート電極 1 2 6 を単層の導電膜で形成しているが、本実施の形態はこの構成に限定されない。ゲート電極 1 2 5 及びゲート電極 1 2 6 は積層された複数の導電膜で形成されていてもよい。3 つ以上の導電膜を積層する積層構造の場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

【 0 1 3 0 】

例えばゲート電極 1 2 5 及びゲート電極 1 2 6 を 2 つの導電膜の積層で形成した場合、2 つの導電膜の組み合わせとして、1 層目に窒化タンタルまたはタンタル（T a）を、2 層目にタングステン（W）を用いることができる。上記例の他に、窒化タングステンとタングステン、窒化モリブデンとモリブデン、アルミニウムとタンタル、アルミニウムとチタン等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、2 層の導電膜を形成した後の工程において、熱活性化を目的とした加熱処理を行うことができる。また、2 層の導電膜の組み合わせとして、例えば、n 型を付与する不純物がドーピングされた珪素とニッケルシリサイド、n 型を付与する不純物がドーピングされた S i と W S i x 等も用いることができる。

【 0 1 3 1 】

なお、ゲート電極 1 2 5 及びゲート電極 1 2 6 を形成する際に用いるマスクとして、レジストの代わりに酸化珪素、窒化酸化珪素等をマスクとして用いてもよい。この場合、酸化珪素、窒化酸化珪素等をエッチングする工程が加わるが、エッチング時におけるマスクの膜減りがレジストよりも少ないため、所望の幅を有するゲート電極 1 2 5 及びゲート電極 1 2 6 を形成することができる。またマスクを用いずに、液滴吐出法を用いて選択的にゲート電極 1 2 5 及びゲート電極 1 2 6 を形成してもよい。

【 0 1 3 2 】

なお液滴吐出法とは、所定の組成物を含む液滴を細孔から吐出または噴出することで所定のパターンを形成する方法を意味し、インクジェット法などがその範疇に含まれる。

【 0 1 3 3 】

また、ゲート電極 1 2 5 及びゲート電極 1 2 6 は、導電膜を形成後、I C P (I n d u c t i v e l y C o u p l e d P l a s m a : 誘導結合型プラズマ) エッチング法を用いる。エッチング条件(コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等)を適宜調節することにより、所望のテーパ形状を有するようにエッチングすることができる。また、テーパ形状は、マスクの形状によっても角度等を制御することができる。なお、エッチング用ガスとしては、塩素、塩化ホウ素、塩化珪素もしくは四塩化炭素などの塩素系ガス、四フッ化炭素、フッ化硫黄もしくはフッ化窒素などのフッ素系ガスまたは酸素を適宜用いることができる。

【0134】

次に、ゲート電極 1 2 5 及びゲート電極 1 2 6 をマスクとして、一導電型を付与する不純物元素を、それぞれ島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 に添加する。本実施の形態では、島状半導体膜 1 2 1 に n 型を付与する不純物元素(例えばリンまたはヒ素)を添加する。また島状半導体膜 1 2 2 に p 型を付与する不純物元素(例えばホウ素)を添加する。

10

【0135】

なお、n 型を付与する不純物元素を島状半導体膜 1 2 1 に添加するときには、n 型を付与する不純物元素が添加されないように、島状半導体膜 1 2 2 はマスク等で覆う。また、p 型を付与する不純物元素を島状半導体膜 1 2 2 に添加するときには、p 型を付与する不純物元素の添加が添加されないように、島状半導体膜 1 2 1 はマスク等で覆う。

【0136】

20

あるいは、先に島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 に、p 型もしくは n 型のいずれか一方を付与する不純物元素を添加した後、一方の島状半導体膜のみに選択的に高い濃度で p 型もしくは n 型のうちの他方を付与する不純物元素のいずれか一方を添加するようにしてもよい。

【0137】

この不純物元素の添加工程により、島状半導体膜 1 2 1 に n 型の低濃度不純物領域 1 3 2 a 及び低濃度不純物領域 1 3 2 b が形成され、島状半導体膜 1 2 2 には、p 型の高濃度不純物領域 1 3 4 a 及び高濃度不純物領域 1 3 4 b が形成される。また、島状半導体膜 1 2 1 において、ゲート電極 1 2 5 と重なる領域は、チャネル形成領域 1 3 1 となる。また島状半導体膜 1 2 2 において、ゲート電極 1 2 6 と重なる領域は、チャネル形成領域 1 3 3 となる(図 4 (E) 参照)。

30

【0138】

次に、ゲート電極 1 2 5 の側面にサイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b、ゲート電極 1 2 6 の側面にサイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b を形成する。

【0139】

サイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b、並びに、サイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b は、例えば、ゲート絶縁膜 1 2 3、並びにゲート電極 1 2 5 及びゲート電極 1 2 6 を覆うように新たに絶縁膜を形成し、垂直方向を主体とした異方性エッチングにより、新たに形成された絶縁膜を部分的にエッチングすることで形成することができる。

40

【0140】

この異方性エッチングにより、新たに形成された絶縁膜が部分的にエッチングされ、ゲート電極 1 2 5 の側面にサイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b、並びに、ゲート電極 1 2 6 の側面にサイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b が形成される。なお、この異方性エッチングにより、ゲート絶縁膜 1 2 3 も部分的にエッチングされ、ゲート電極 1 2 5 並びにサイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b の下にゲート絶縁膜 1 3 8 が、ゲート電極 1 2 6 並びにサイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b の下にゲート絶縁膜 1 3 9 が形成される(図 4 (F) 参照)。

【0141】

50

サイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b 並びにサイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b を形成するための絶縁膜は、P E C V D 法やスパッタリング法等により、シリコン膜、酸化シリコン膜、窒化酸化シリコン膜や、有機樹脂などの有機材料を含む膜を、1 層または 2 層以上積層して形成することができる。本実施の形態では、膜厚 1 0 0 n m の酸化シリコン膜を P E C V D 法によって形成する。酸化シリコン膜のエッチングガスには、 CHF_3 とヘリウムの混合ガスを用いることができる。なお、サイドウォール 1 3 5 a 及び 1 3 5 b 並びにサイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b を形成する工程は、これらに限定されるものではない。

【 0 1 4 2 】

次に、ゲート電極 1 2 5 並びにサイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b をマスクとして、島状半導体膜 1 2 1 に n 型を付与する不純物元素を添加する。この工程では、島状半導体膜 1 2 2 はマスク等で覆い、島状半導体膜 1 2 1 に n 型を付与する不純物元素を添加する。

10

【 0 1 4 3 】

上記不純物元素の添加により、島状半導体膜 1 2 1 に一对の n 型の高濃度不純物領域 1 4 1 a 及び高濃度不純物領域 1 4 1 b が自己整合的に形成される（図 5（A）参照）。

【 0 1 4 4 】

次に、島状半導体膜 1 2 2 を覆うマスクを除去した後、加熱処理を行い、島状半導体膜 1 2 1 に添加した n 型を付与する不純物元素、および島状半導体膜 1 2 2 に添加した p 型を付与する不純物元素を活性化する。

20

【 0 1 4 5 】

島状半導体膜 1 2 1 には、チャネル形成領域 1 3 1、低濃度不純物領域 1 3 2 a 及び低濃度不純物領域 1 3 2 b、ソース領域及びドレイン領域である高濃度不純物領域 1 4 1 a 及び高濃度不純物領域 1 4 1 b が形成されている。島状半導体膜 1 2 1 上には、ゲート絶縁膜 1 3 8、さらにゲート絶縁膜 1 3 8 上には、ゲート電極 1 2 5 並びにサイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b が形成されている。

【 0 1 4 6 】

島状半導体膜 1 2 2 には、チャネル形成領域 1 3 3、ソース領域及びドレイン領域である高濃度不純物領域 1 3 4 a 及び高濃度不純物領域 1 3 4 b が形成されている。また島状半導体膜 1 2 2 上には、ゲート絶縁膜 1 3 9、さらにゲート絶縁膜 1 3 9 上には、ゲート電極 1 2 6 並びにサイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b が形成されている。

30

【 0 1 4 7 】

なお、サイドウォール 1 3 5 a、サイドウォール 1 3 5 b、サイドウォール 1 3 6 a、サイドウォール 1 3 6 b は、必要がなければ形成しなくてもよい。またその場合、高濃度不純物領域 1 4 1 a 及び高濃度不純物領域 1 4 1 b を形成するための一導電性を付与する不純物元素の添加は、サイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b の代わりにレジストマスクを用いて行い、不純物元素添加後にレジストマスクを除去すればよい。

【 0 1 4 8 】

また、サイドウォール 1 3 5 a、サイドウォール 1 3 5 b、サイドウォール 1 3 6 a、サイドウォール 1 3 6 b を形成しない場合は、ゲート絶縁膜 1 2 3 をエッチングしないので、ゲート絶縁膜 1 2 3 が島状半導体膜 1 2 1 および島状半導体膜 1 2 2 を覆っていてもよい。

40

【 0 1 4 9 】

なお、ソース領域及びドレイン領域の抵抗を下げるために、島状半導体膜 1 2 1 の高濃度不純物領域 1 4 1 a 及び高濃度不純物領域 1 4 1 b、島状半導体膜 1 2 2 の高濃度不純物領域 1 3 4 a 及び高濃度不純物領域 1 3 4 b をシリサイド化して、シリサイド層を形成してもよい。

【 0 1 5 0 】

シリサイド化は、島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 に金属を接触させ、加熱

50

処理によって、島状半導体膜中のシリコンと金属とを反応させてシリサイド化合物を生成すればよい。

【0151】

この金属にはコバルトまたはニッケルが好ましく、チタン(Ti)、タングステン(W)、モリブデン(Mo)、ジルコニウム(Zr)、Hf(ハフニウム)、タンタル(Ta)、バナジウム(V)、ネオジム(Nb)、クロム(Cr)、白金(Pt)、パラジウム(Pd)等を用いることができる。島状半導体膜121及び島状半導体膜122の厚さが薄い場合には、島状半導体膜121及び島状半導体膜122の表面だけでなく、底部までシリサイド反応を進めてもよい。シリサイド化のための加熱処理には、抵抗加熱炉、RTA装置、マイクロ波加熱装置、またはレーザ照射装置を用いることができる。

10

【0152】

次に島状半導体膜121及び島状半導体膜122、ゲート電極125及びゲート電極126、サイドウォール135a、サイドウォール135b、サイドウォール136a、サイドウォール136bを覆うように、層間絶縁膜142を形成する。

【0153】

層間絶縁膜142として、水素を含む絶縁膜を形成する。本実施の形態では、層間絶縁膜142として、モノシラン、アンモニア、 N_2O を含むソースガスを用いて、PECVD法で形成した膜厚600nm程度の窒化酸化シリコン膜を形成する。

【0154】

水素を層間絶縁膜142に含ませることで、層間絶縁膜142から水素を拡散させて、島状半導体膜121及び島状半導体膜122の未結合手を終端させることができるからである。また、層間絶縁膜142を形成することで、アルカリ金属やアルカリ土類金属などの不純物が島状半導体膜121及び島状半導体膜122へ侵入するのを防ぐことができる。具体的に層間絶縁膜142として、窒化珪素、窒化酸化珪素、窒化アルミニウム、酸化アルミニウム、酸化珪素などを用いる。

20

【0155】

次に、層間絶縁膜142上に層間絶縁膜147を形成する(図5(B)参照)。層間絶縁膜147は、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、酸化珪素、窒化珪素、窒化酸化珪素、PSG(リンガラス)、BPSG(リンホウ素ガラス)、アルミナ等を用いることができる。シロキサン系樹脂は、置換基に水素の他、フッ素、アルキル基、またはアリール基のうち少なくとも1種を有していてもよい。なお、これらの材料で形成される絶縁膜を複数積層させることで、層間絶縁膜147を形成してもよい。

30

【0156】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は、置換基に水素の他、フッ素、アルキル基、または芳香族炭化水素のうち、少なくとも1種を有していてもよい。

【0157】

層間絶縁膜147の形成には、その材料に応じて、CVD法、スパッタ法、SOG法、スピンコート、ディップ、スプレー塗布、液滴吐出法(インクジェット法、スクリーン印刷、オフセット印刷等)、ドクターナイフ、ロールコータ、カーテンコータ、ナイフコータ等を用いることができる。

40

【0158】

次に、窒素雰囲気中で、400~450程度(例えば、410)の加熱処理を1時間程度行い、層間絶縁膜142から水素を拡散させ、島状半導体膜121及び島状半導体膜122の未結合手を水素で終端する。なお、単結晶半導体層106は、非晶質シリコン膜を結晶化した多結晶シリコン膜とくらべて非常に欠陥密度が小さいため、この水素による終端処理を短時間にすることができる。

【0159】

50

次に、島状半導体膜 1 2 1 の高濃度不純物領域 1 4 1 a 及び高濃度不純物領域 1 4 1 b、並びに、島状半導体膜 1 2 2 の高濃度不純物領域 1 3 4 a 及び高濃度不純物領域 1 3 4 b が、それぞれ一部露出するように、層間絶縁膜 1 4 2 および層間絶縁膜 1 4 7 にコンタクトホールを形成する。コンタクトホールの形成は、 CHF_3 と He の混合ガスを用いたドライエッチング法で行うことができるが、これに限定されるものではない。

【0160】

そして、コンタクトホールを介して島状半導体膜 1 2 1 の高濃度不純物領域 1 4 1 a 及び 1 4 1 b にそれぞれ接する電極 1 4 3 a 及び電極 1 4 3 b、並びに、島状半導体膜 1 2 2 の高濃度不純物領域 1 3 4 a 及び高濃度不純物領域 1 3 4 b にそれぞれ接する電極 1 4 4 a 及び電極 1 4 4 b を形成する。

10

【0161】

以上の工程により、島状半導体膜 1 2 1、ゲート絶縁膜 1 3 8、ゲート電極 1 2 5、サイドウォール 1 3 5 a 及びサイドウォール 1 3 5 b、電極 1 4 3 a 及び電極 1 4 3 b を有する n チャンネル型トランジスタ 1 4 5 が形成される。また島状半導体膜 1 2 2、ゲート絶縁膜 1 3 9、ゲート電極 1 2 6、サイドウォール 1 3 6 a 及びサイドウォール 1 3 6 b、電極 1 4 4 a 及び電極 1 4 4 b を有する p チャンネル型トランジスタ 1 4 6 が形成される（図 5（C）参照）。

【0162】

電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b は、CVD 法やスパッタリング法等により形成することができる。具体的に電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b として、アルミニウム（Al）、タングステン（W）、チタン（Ti）、タンタル（Ta）、モリブデン（Mo）、ニッケル（Ni）、白金（Pt）、銅（Cu）、金（Au）、銀（Ag）、マンガン（Mn）、ネオジム（Nd）、炭素（C）、珪素（Si）等を用いることができる。また上記金属を主成分とする合金を用いても良いし、上記金属を含む化合物を用いてもよい。電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b は、上記金属が用いられた膜を単層または複数積層させて形成することができる。

20

【0163】

アルミニウムを主成分とする合金の例として、アルミニウムを主成分としニッケルを含むものが挙げられる。また、アルミニウムを主成分とし、ニッケルと、炭素または珪素の一方または両方とを含むものも例として挙げることができる。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b を形成する材料として最適である。

30

【0164】

特にアルミニウムシリコン（Al-Si）膜の形状をエッチングで加工する場合は、エッチング用のマスクを形成する際のレジストバークにおけるヒロックの発生をアルミニウム膜に比べて防止することができる。また、珪素（Si）の代わりに、アルミニウム膜に 0.5% 程度の Cu を混入させてもよい。

【0165】

電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b は、例えば、バリア膜とアルミニウムシリコン（Al-Si）膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン（Al-Si）膜と窒化チタン膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデンまたはモリブデンの窒化物を用いて形成された膜である。アルミニウムシリコン（Al-Si）膜を間に挟むようにバリア膜を形成すると、アルミニウムやアルミニウムシリコンのヒロックの発生をより防止することができる。

40

【0166】

また、還元性の高い元素であるチタンを用いてバリア膜を形成すると、島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 上に薄い酸化膜ができていたとしても、バリア膜に含まれるチタンがこの酸化膜を還元し、電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及

50

び電極 1 4 4 b と、島状半導体膜 1 2 1 及び島状半導体膜 1 2 2 とがそれぞれ良好なコンタクトをとることができる。

【 0 1 6 7 】

またバリア膜を複数積層するようにして用いてもよい。その場合、例えば、電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b を下層から T i、窒化チタン、A l - S i、T i、窒化チタンの 5 層構造とすることができる。

【 0 1 6 8 】

また電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b として、W F₆ ガスと S i H₄ ガスから化学気相成長法で形成したタングステンシリサイドを用いてもよい。また、W F₆ を水素還元して形成したタングステンを、電極 1 4 3 a 及び電極 1 4 3 b、並びに、電極 1 4 4 a 及び電極 1 4 4 b として用いてもよい。

【 0 1 6 9 】

本実施の形態では、n チャネル型トランジスタ 1 4 5 と p チャネル型トランジスタ 1 4 6 が、それぞれゲート電極 1 2 5 及びゲート電極 1 2 6 を 1 つずつ有する場合を例示しているが、本明細書に開示された発明はこの構成に限定されない。本明細書に開示された発明で作製されるトランジスタは、ゲートとして機能する電極を複数有し、なおかつ該複数の電極が電氣的に接続されているマルチゲート構造のトランジスタとすることができる。また、このトランジスタは、プレナ構造のトランジスタとすることができる。

【 0 1 7 0 】

また n チャネル型トランジスタ 1 4 5 の電極 1 4 3 b 及び p チャネル型トランジスタ 1 4 6 の電極 1 4 4 a を接続して電極 1 4 8 とし、n チャネル型トランジスタ 1 4 5 と p チャネル型トランジスタ 1 4 6 を C M O S 回路 1 4 9 としてもよい (図 5 (D) 参照)。C M O S 回路 1 4 9 は、様々な駆動回路や処理回路に用いることができる。

【 0 1 7 1 】

なお、本明細書に開示された発明の単結晶半導体層は、単結晶半導体基板を薄片化した層であるため、配向のばらつきがない。そのため、単結晶半導体層を用いて作製される複数のトランジスタのしきい値電圧や移動度などの電氣的特性のばらつきを小さくすることができる。また、結晶粒界が殆どないため、結晶粒界に起因するリーク電流を抑え、また、半導体装置の省電力化を実現することができる。したがって、信頼性の高い半導体装置を作製することができる。

【 0 1 7 2 】

[実施の形態 6]

本実施の形態を、図 6、図 7、図 8 (A) ~ 図 8 (B)、図 9 (A) ~ 図 9 (B)、図 1 0 (A) ~ 図 1 0 (C)、図 1 1 (A) ~ 図 1 1 (C) を用いて説明する。本実施の形態では、実施の形態 1 ~ 実施の形態 4 に基づいて形成した単結晶半導体層を、実施の形態 5 に応用して得られたトランジスタや C M O S 回路を、様々な半導体装置に応用した例について述べる。

【 0 1 7 3 】

まず、半導体装置の一例として、マイクロプロセッサについて説明する。図 6 はマイクロプロセッサ 2 0 0 の構成例を示すブロック図である。

【 0 1 7 4 】

マイクロプロセッサ 2 0 0 は、演算回路 2 0 1 (A r i t h m e t i c l o g i c u n i t。A L U ともいう)、演算回路制御部 2 0 2 (A L U C o n t r o l l e r)、命令解析部 2 0 3 (I n s t r u c t i o n D e c o d e r)、割込制御部 2 0 4 (I n t e r r u p t C o n t r o l l e r)、タイミング制御部 2 0 5 (T i m i n g C o n t r o l l e r)、レジスタ 2 0 6 (R e g i s t e r)、レジスタ制御部 2 0 7 (R e g i s t e r C o n t r o l l e r)、バスインターフェース 2 0 8 (B u s I / F)、読み出し専用メモリ 2 0 9、およびメモリインターフェース 2 1 0 を有している。

【 0 1 7 5 】

バスインターフェース 208 を介してマイクロプロセッサ 200 に入力された命令は、命令解析部 203 に入力され、デコードされた後、演算回路制御部 202、割込制御部 204、レジスタ制御部 207、タイミング制御部 205 に入力される。演算回路制御部 202、割込制御部 204、レジスタ制御部 207、タイミング制御部 205 は、デコードされた命令に基づき、様々な制御を行う。

【0176】

演算回路制御部 202 は、演算回路 201 の動作を制御するための信号を生成する。また、割込制御部 204 は、マイクロプロセッサ 200 のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を処理する回路であり、割込制御部 204 は、割り込み要求の優先度やマスク状態を判断して、割り込み要求を処理する。レジスタ制御部 207 は、レジスタ 206 のアドレスを生成し、マイクロプロセッサ 200 の状態に応じてレジスタ 206 の読み出しや書き込みを行う。タイミング制御部 205 は、演算回路 201、演算回路制御部 202、命令解析部 203、割込制御部 204、およびレジスタ制御部 207 の動作のタイミングを制御する信号を生成する。例えば、タイミング制御部 205 は、基準クロック信号 CLK1 を元に、内部クロック信号 CLK2 を生成する内部クロック生成部を備えている。図 6 に示すように、内部クロック信号 CLK2 は他の回路に入力される。

【0177】

図 6 に示すマイクロプロセッサ 200 のそれぞれの電気回路は、図 5 (C) に示すトランジスタや、図 5 (D) に示す CMOS 回路を用いて作製することが可能である。

【0178】

次に、非接触でデータの送受信を行う機能、および演算機能を備えた半導体装置の一例を説明する。図 7 は、このような半導体装置の構成例を示すブロック図である。図 7 に示す半導体装置 211 は、無線通信により外部装置と信号の送受信を行って動作する演算処理装置として機能する。

【0179】

図 7 に示すように、半導体装置 211 は、アナログ回路部 212 とデジタル回路部 213 を有している。アナログ回路部 212 として、共振容量を有する共振回路 214、整流回路 215、定電圧回路 216、リセット回路 217、発振回路 218、復調回路 219 と、変調回路 220 を有している。デジタル回路部 213 は、RF インターフェース 221、制御レジスタ 222、クロックコントローラ 223、インターフェース 224、中央処理ユニット 225、ランダムアクセスメモリ 226、読み出し専用メモリ 227 を有している。

【0180】

半導体装置 211 の動作の概要は以下の通りである。アンテナ 228 が受信した信号は共振回路 214 により誘導起電力を生じる。誘導起電力は、整流回路 215 を経て容量部 229 に充電される。この容量部 229 はセラミックコンデンサや電気二重層コンデンサなどのキャパシタで形成されていることが好ましい。容量部 229 は、半導体装置 211 を構成する基板に集積されている必要はなく、他の部品として半導体装置 211 に組み込むこともできる。

【0181】

リセット回路 217 は、デジタル回路部 213 をリセットし初期化する信号を生成する。例えば、電源電圧の上昇に遅延して立ち上がる信号をリセット信号として生成する。発振回路 218 は、定電圧回路 216 により生成される制御信号に応じて、クロック信号の周波数とデューティ比を変更する。復調回路 219 は、受信信号を復調する回路であり、変調回路 220 は、送信するデータを変調する回路である。

【0182】

例えば、復調回路 219 はローパスフィルタで形成され、振幅変調 (ASK) 方式の受信信号を、その振幅の変動をもとに、二値化する。また、送信データを振幅変調 (ASK) 方式の送信信号の振幅を変動させて送信するため、変調回路 220 は、共振回路 214

10

20

30

40

50

の共振点を变化させることで通信信号の振幅を変化させている。

【 0 1 8 3 】

クロックコントローラ 2 2 3 は、電源電圧または中央処理ユニット 2 2 5 における消費電流に応じてクロック信号の周波数とデューティ比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路 2 3 0 が行っている。

【 0 1 8 4 】

アンテナ 2 2 8 から半導体装置 2 1 1 に入力された信号は復調回路 2 1 9 で復調された後、R F インターフェース 2 2 1 で制御コマンドやデータなどに分解される。制御コマンドは制御レジスタ 2 2 2 に格納される。制御コマンドには、読み出し専用メモリ 2 2 7 に記憶されているデータの読み出し、ランダムアクセスメモリ 2 2 6 へのデータの書き込み、中央処理ユニット 2 2 5 への演算命令などが含まれている。

10

【 0 1 8 5 】

中央処理ユニット 2 2 5 は、インターフェース 2 2 4 を介して読み出し専用メモリ 2 2 7、ランダムアクセスメモリ 2 2 6、制御レジスタ 2 2 2 にアクセスする。インターフェース 2 2 4 は、中央処理ユニット 2 2 5 が要求するアドレスより、読み出し専用メモリ 2 2 7、ランダムアクセスメモリ 2 2 6、制御レジスタ 2 2 2 のいずれかに対するアクセス信号を生成する機能を有している。

【 0 1 8 6 】

中央処理ユニット 2 2 5 の演算方式は、読み出し専用メモリ 2 2 7 に O S (オペレーティングシステム) を記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、専用回路で演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の演算処理を行い、プログラムを使って、残りの演算を中央処理ユニット 2 2 5 が処理する方式を適用できる。

20

【 0 1 8 7 】

図 7 に示す半導体装置 2 1 1 のそれぞれの電気回路は、図 5 (C) に示すトランジスタや、図 6 (D) に示す C M O S 回路を用いて作製することが可能である。

【 0 1 8 8 】

次に、図 8 (A) ~ 図 8 (B) および図 9 (A) ~ 図 9 (B) を用いて、半導体装置の構成例として表示装置について説明する。

30

【 0 1 8 9 】

図 8 (A) ~ 図 8 (B) は、液晶表示装置の構成例を示す図面である。図 8 (A) は液晶表示装置の画素の平面図であり、図 8 (B) は図 8 (A) の A - A ' の断面図である。

【 0 1 9 0 】

図 8 (A) において、島状半導体膜 2 5 9 は、単結晶半導体層 1 0 6 から形成されており、画素のトランジスタ 2 4 1 を構成する。画素は、島状半導体膜 2 5 9、島状半導体膜 2 5 9 と交差している走査線 2 4 5、走査線 2 4 5 と交差している信号線 2 4 8 a、画素電極 2 4 9、画素電極 2 4 9 と島状半導体膜 2 5 9 を電気的に接続する電極 2 4 8 b を有する。

【 0 1 9 1 】

図 8 (B) に示すように、基板 1 1 4 上に、絶縁層 1 0 5、島状半導体膜 2 5 9、ゲート絶縁膜 2 4 4 が形成されている。島状半導体膜 2 5 9 は、単結晶半導体層 1 0 6 をエッチングして形成される。島状半導体膜 2 5 9 には、チャネル形成領域 2 4 2、n 型の不純物領域 2 4 3 が形成されている。トランジスタ 2 4 1 のゲート電極は走査線 2 4 5 に含まれ、ソース電極またはドレイン電極の一方は信号線 2 4 8 a に含まれている。

40

【 0 1 9 2 】

島状半導体膜 2 5 9、ゲート絶縁膜 2 4 4、走査線 2 4 5 を覆って層間絶縁膜 2 4 6 を形成する。層間絶縁膜 2 4 6 は、層間絶縁膜 1 4 2 に基づいて形成すればよい。層間絶縁膜 2 4 6 上には、層間絶縁膜 2 4 7 を形成する。層間絶縁膜 2 4 7 は、層間絶縁膜 1 4 7 に基づいて形成すればよい。

50

【0193】

層間絶縁膜247上には、信号線248a、電極248b、画素電極249が設けられている。層間絶縁膜247上には、柱状スペーサ251が形成され、信号線248a、電極248b、画素電極249および柱状スペーサ251を覆って、配向膜252が形成されている。

【0194】

基板256には、対向電極255、対向電極255を覆う配向膜254が形成されている。柱状スペーサ251は、基板114と基板256の隙間を維持するために形成される。柱状スペーサ251によって形成される隙間に、液晶層253が形成されている。

【0195】

信号線248aおよび電極248bと不純物領域243との接続部は、コンタクトホール形成によって層間絶縁膜247に段差が生じるので、この接続部では液晶層253の液晶の配向が乱れやすい。そのため、この段差部に柱状スペーサ251を形成して、液晶の配向の乱れを防ぐ。

【0196】

次に、エレクトロルミネセンス表示装置（以下、EL表示装置という）について、図9（A）～図9（B）を用いて説明する。図9（A）はEL表示装置の画素の平面図であり、図9（B）は図9（A）のB-B'で示した画素の表示制御用トランジスタ261の断面図である。

【0197】

図9（A）に示すように、画素は、選択用トランジスタ281、表示制御用トランジスタ261、走査線285、信号線288a、および電流供給線268b、画素電極269を含む。エレクトロルミネセンス材料を含んで形成される層（EL層）が一对の電極間に挟んだ構造の発光素子が各画素に設けられている。発光素子の一方の電極が画素電極269である。

【0198】

選択用トランジスタ281は、単結晶半導体層106からなる島状半導体膜279を有する。島状半導体膜279には、不純物領域283a及び不純物領域283bが形成されている。選択用トランジスタ281において、ゲート電極は走査線285に含まれ、ソース電極またはドレイン電極の一方は信号線288aに含まれ、他方は電極288bとして形成されている。

【0199】

表示制御用トランジスタ261は、ゲート電極265が電極288bと電氣的に接続され、ソース電極またはドレイン電極の一方は、画素電極269に電氣的に接続される電極268aとして形成され、ソース電極またはドレイン電極の他方は、電流供給線268bに含まれている。

【0200】

表示制御用トランジスタ261はpチャネル型トランジスタであり、単結晶半導体層106からなる島状半導体膜289を有する。

【0201】

図9（B）に示すように、島状半導体膜289には、チャネル形成領域262、p型の不純物領域263a及び不純物領域263bが形成されている。島状半導体膜289上にはゲート絶縁膜264が形成されている。表示制御用トランジスタ261のゲート電極265を覆って、層間絶縁膜266及び層間絶縁膜267が形成されている。層間絶縁膜267上に、信号線288a、電流供給線268b、電極288b、電極268aなどが形成されている。

【0202】

また、層間絶縁膜267上には、電極268aに電氣的に接続されている画素電極269が形成されている。画素電極269は周辺部が絶縁性の隔壁層271で囲まれている。画素電極269上にはEL層272が形成され、EL層272上には対向電極273が形

10

20

30

40

50

成されている。補強板として基板 275 が設けられており、基板 275 は樹脂層 274 により基板 114 に固定されている。

【0203】

本明細書に開示された発明に基づいて、様々な電気機器を作製することができる。電気機器としては、ビデオカメラ、デジタルカメラ、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポなど）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍など）、記録媒体を備えた画像再生装置（具体的には DVD (digital versatile disc) などの画像データを表示する表示装置を備えた装置などが含まれる。

【0204】

図 10 (A) ~ 図 10 (C) 及び図 11 (A) ~ 図 11 (C) を用いて、電気機器の具体的な態様を説明する。図 10 (A) は携帯電話機 301 の一例を示す外観図である。この携帯電話機 301 は、表示部 302、操作スイッチ 303 などを含む。表示部 302 に、図 8 (A) ~ 図 8 (B) で説明した液晶表示装置または図 9 (A) ~ 図 9 (B) で説明した EL 表示装置を適用することで、表示むらが少なく画質の優れた表示部 302 とすることができる。また携帯電話機 301 内の様々な電気回路に図 5 (C) のトランジスタあるいは図 5 (D) の CMOS 回路を用いることができる。

【0205】

また、図 10 (B) は、デジタルプレーヤ 311 の構成例を示す外観図である。デジタルプレーヤ 311 は、表示部 312、操作部 313、イヤホン 314 などを含んでいる。イヤホン 314 の代わりにヘッドホンや無線式イヤホンを用いることができる。表示部 312 に、図 8 (A) ~ 図 8 (B) で説明した液晶表示装置または図 9 (A) ~ 図 9 (B) で説明した EL 表示装置を適用することで、画面サイズが 0.3 インチから 2 インチ程度の場合であっても、高精細な画像および多量の文字情報を表示することができる。またデジタルプレーヤ 311 内の様々な電気回路に図 5 (C) のトランジスタあるいは図 5 (D) の CMOS 回路を用いることができる。

【0206】

また、図 10 (C) は、電子ブック 321 の外観図である。この電子ブック 321 は、表示部 322、操作スイッチ 323 を含んでいる。電子ブック 321 にはモデムを内蔵していてもよいし、図 7 の半導体装置 211 を内蔵させて、無線で情報を送受信できる構成としてもよい。表示部 322 には、図 8 (A) ~ 図 8 (B) で説明した液晶表示装置、または図 9 (A) ~ 図 9 (B) で説明した EL 表示装置を適用することで、高画質の表示を行うことができる。また電子ブック 321 内の様々な電気回路に図 5 (C) のトランジスタあるいは図 5 (D) の CMOS 回路を用いることができる。

【0207】

図 11 (A) ~ 図 11 (C) は図 10 (A) に示した携帯電話とは異なる例を示す。図 11 (A) ~ 図 11 (C) は本明細書に開示された発明を適用したスマートフォン携帯電話の構成の一例であり、図 11 (A) が正面図、図 11 (B) が背面図、図 11 (C) が展開図である。

【0208】

スマートフォン携帯電話は、筐体 351 及び筐体 352 二つの筐体で構成されている。スマートフォン携帯電話は、携帯電話と携帯情報端末の双方の機能を備えており、コンピュータを内蔵し、音声通話以外にも様々なデータ処理が可能な所謂スマートフォンである。

【0209】

筐体 351 において、表示部 361、スピーカ 362、マイクロフォン 363、操作キー 364、ポインティングデバイス 365、表面カメラ用レンズ 366、外部接続端子 367 等を備えている。筐体 352 において、イヤホン端子 358、キーボード 371、外部メモリスロット 372、裏面カメラ 373、ライト 374 等を備えているなどにより構成されている。また、アンテナは筐体 351 内部に内蔵されている。

【 0 2 1 0 】

また、上記構成に加えて、非接触ＩＣチップ、小型記録装置等を内蔵していてもよい。

【 0 2 1 1 】

図１１（Ａ）に見られる重なり合った筐体３５１と筐体３５２は、スライドし図１１（Ｃ）のように展開する。表示部３６１には、図８（Ａ）～図８（Ｂ）に示される液晶表示装置あるいは図９（Ａ）～図９（Ｂ）に示されるＥＬ表示装置を組み込むことが可能であり、使用形態に応じて表示の方向が適宜変化する。またスマートフォン携帯電話の内部の電気回路に、図５（Ｃ）に示されるトランジスタ、あるいは、図５（Ｄ）に示されるＣＭＯＳ回路を用いることが可能である。

【 0 2 1 2 】

表示部３６１と表面カメラ用レンズ３６６を同一の面に備えているため、テレビ電話が可能である。また、表示部３６１をファインダとして、裏面カメラ３７３及びライト３７４で静止画及び動画の撮影が可能である。スピーカ３６２及びマイクロフォン３６３は音声通話に限らず、テレビ電話、録音、再生等の用途に使用できる。

【 0 2 1 3 】

操作キー３６４では、電話の発着信、電子メール等の簡単な情報入力、画面のスクロール、カーソル移動等が可能である。書類の作成、携帯情報端末としての使用等、取り扱う情報が多い場合はキーボード３７１を用いると便利である。

【 0 2 1 4 】

さらに、図１１（Ａ）に示す重なり合った筐体３５１と筐体３５２を、スライドして図１１（Ｃ）のように展開し、携帯情報端末として使用することもできる。その場合は、キーボード３７１、ポインティングデバイス３６５を用い円滑な操作が可能である。

【 0 2 1 5 】

外部接続端子３６７はＡＣアダプタ及びＵＳＢケーブル等の各種ケーブルと接続可能であり、充電及びパーソナルコンピュータ等とのデータ通信が可能である。

【 0 2 1 6 】

また、外部メモリスロット３７２に記録媒体を挿入しより大量のデータ保存及び移動に対応できる。

【 0 2 1 7 】

また、上記機能構成に加えて、赤外線通信機能、ＵＳＢポート、テレビ受信機能等を備えたものであってもよい。

【 符号の説明 】

【 0 2 1 8 】

- １０１ 単結晶半導体基板
- １０２ イオンビーム
- １０３ 損傷領域
- １０５ 絶縁層
- １０６ 単結晶半導体層
- １０８ 空洞
- １１１ 容器
- １１２ 熔融スズ
- １１３ 液状ガラス
- １１４ 基板
- １１５ 接着材
- １１６ 基板
- １２１ 島状半導体膜
- １２２ 島状半導体膜
- １２３ ゲート絶縁膜
- １２５ ゲート電極
- １２６ ゲート電極

10

20

40

30

50

1 2 6	ゲート電極	
1 3 1	チャネル形成領域	
1 3 2 a	低濃度不純物領域	
1 3 2 b	低濃度不純物領域	
1 3 3	チャネル形成領域	
1 3 4 a	高濃度不純物領域	
1 3 4 b	高濃度不純物領域	
1 3 5 a	サイドウォール	
1 3 5 b	サイドウォール	
1 3 6 a	サイドウォール	10
1 3 6 b	サイドウォール	
1 3 8	ゲート絶縁膜	
1 3 9	ゲート絶縁膜	
1 4 1 a	高濃度不純物領域	
1 4 1 b	高濃度不純物領域	
1 4 2	層間絶縁膜	
1 4 3 a	電極	
1 4 3 b	電極	
1 4 4 a	電極	
1 4 4 b	電極	20
1 4 5	nチャネル型トランジスタ	
1 4 6	pチャネル型トランジスタ	
1 4 7	層間絶縁膜	
1 4 8	電極	
1 4 9	C M O S 回路	
1 5 1	基板	
2 0 0	マイクロプロセッサ	
2 0 1	演算回路	
2 0 2	演算回路制御部	
2 0 3	命令解析部	30
2 0 4	割込制御部	
2 0 5	タイミング制御部	
2 0 6	レジスタ	
2 0 7	レジスタ制御部	
2 0 8	バスインターフェース	
2 0 9	専用メモリ	
2 1 0	メモリインターフェース	
2 1 1	半導体装置	
2 1 2	アナログ回路部	
2 1 3	デジタル回路部	40
2 1 4	共振回路	
2 1 5	整流回路	
2 1 6	定電圧回路	
2 1 7	リセット回路	
2 1 8	発振回路	
2 1 9	復調回路	
2 2 0	変調回路	
2 2 1	R F インターフェース	
2 2 2	制御レジスタ	
2 2 3	クロックコントローラ	50

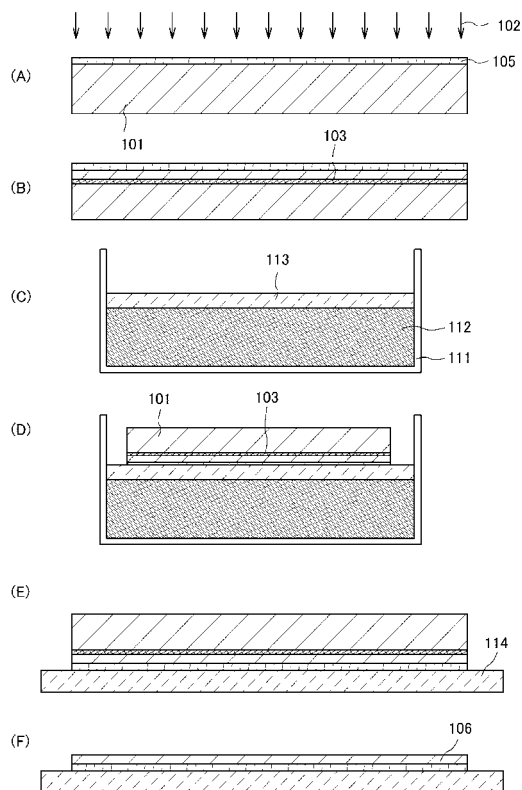
2 2 4	インターフェース	
2 2 5	中央処理ユニット	
2 2 5	中央処理ユニット	
2 2 6	ランダムアクセスメモリ	
2 2 7	専用メモリ	
2 2 8	アンテナ	
2 2 9	容量部	
2 3 0	電源管理回路	
2 4 1	トランジスタ	
2 4 2	チャネル形成領域	10
2 4 3	不純物領域	
2 4 4	ゲート絶縁膜	
2 4 5	走査線	
2 4 6	層間絶縁膜	
2 4 7	層間絶縁膜	
2 4 8 a	信号線	
2 4 8 b	電極	
2 4 9	画素電極	
2 5 1	柱状スペーサ	
2 5 2	配向膜	20
2 5 3	液晶層	
2 5 4	配向膜	
2 5 5	対向電極	
2 5 6	基板	
2 5 9	島状半導体膜	
2 6 1	表示制御用トランジスタ	
2 6 2	チャネル形成領域	
2 6 3 a	不純物領域	
2 6 3 b	不純物領域	
2 6 4	ゲート絶縁膜	30
2 6 5	ゲート電極	
2 6 6	層間絶縁膜	
2 6 7	層間絶縁膜	
2 6 8 a	電極	
2 6 8 b	電流供給線	
2 6 9	画素電極	
2 7 1	隔壁層	
2 7 2	E L 層	
2 7 3	対向電極	
2 7 4	樹脂層	40
2 7 5	基板	
2 7 9	島状半導体膜	
2 8 1	選択用トランジスタ	
2 8 3 a	不純物領域	
2 8 3 b	不純物領域	
2 8 5	走査線	
2 8 8 a	信号線	
2 8 8 b	電極	
2 8 9	島状半導体膜	
3 0 1	携帯電話機	50

3 0 2	表示部
3 0 3	操作スイッチ
3 1 1	デジタルプレーヤ
3 1 2	表示部
3 1 3	操作部
3 1 4	イヤホン
3 2 1	電子ブック
3 2 2	表示部
3 2 3	操作スイッチ
3 5 1	筐体
3 5 2	筐体
3 5 8	イヤホン端子
3 6 1	表示部
3 6 2	スピーカ
3 6 3	マイクロフォン
3 6 4	操作キー
3 6 5	ポインティングデバイス
3 6 6	表面カメラ用レンズ
3 6 7	外部接続端子
3 7 1	キーボード
3 7 2	外部メモリスロット
3 7 3	裏面カメラ
3 7 4	ライト

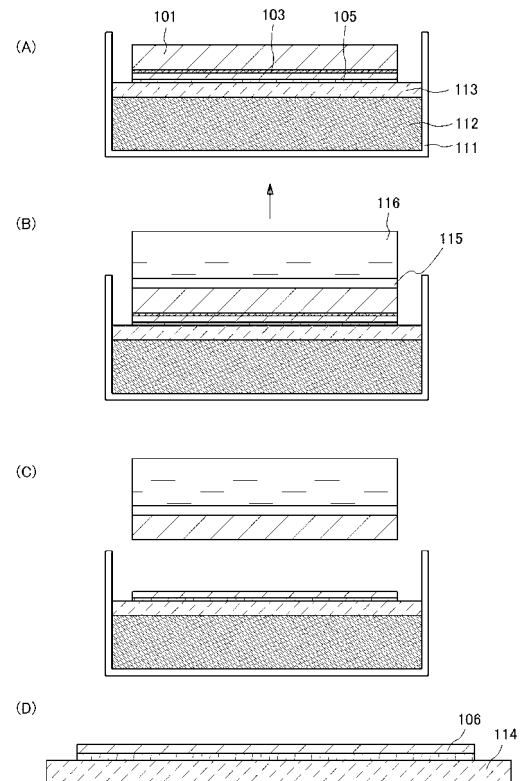
10

20

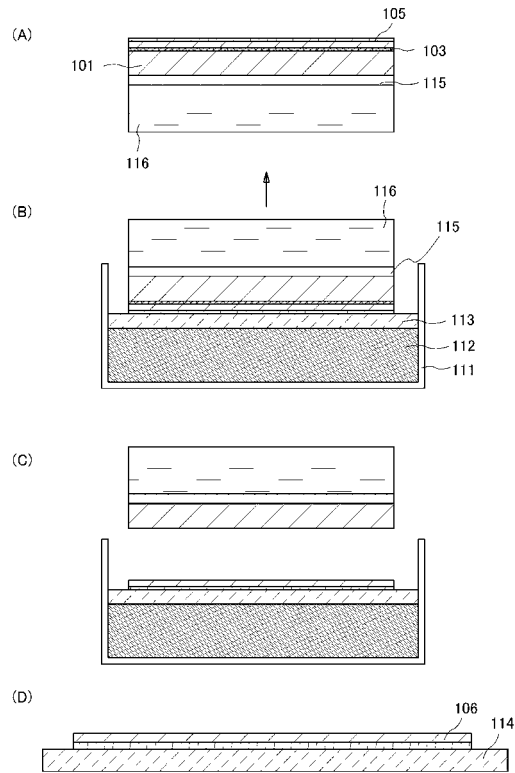
【図 1】



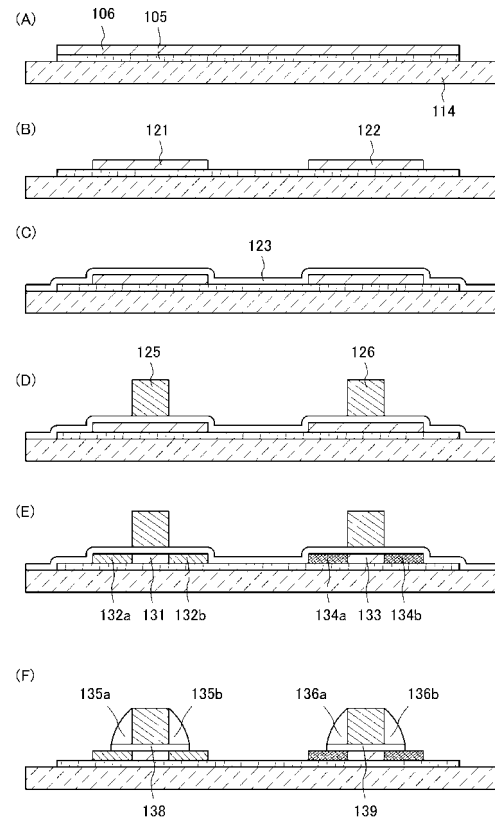
【図 2】



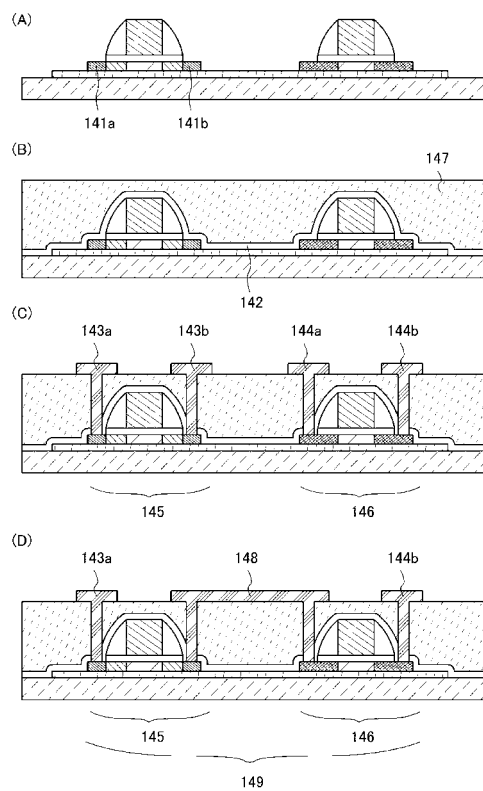
【図 3】



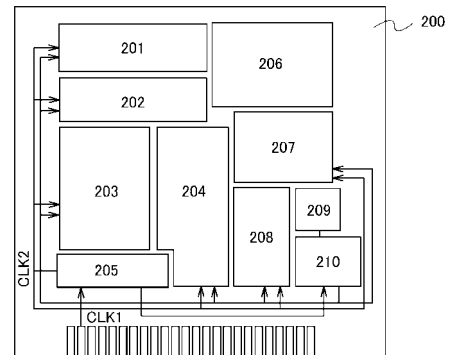
【図 4】



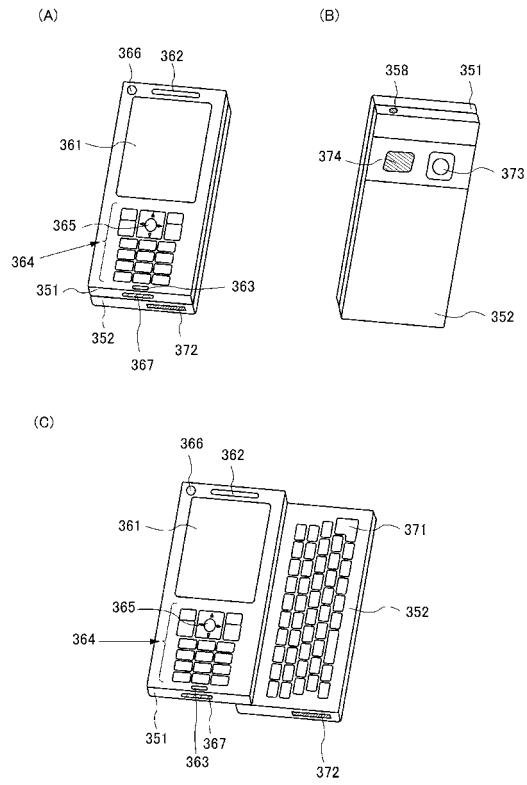
【図 5】



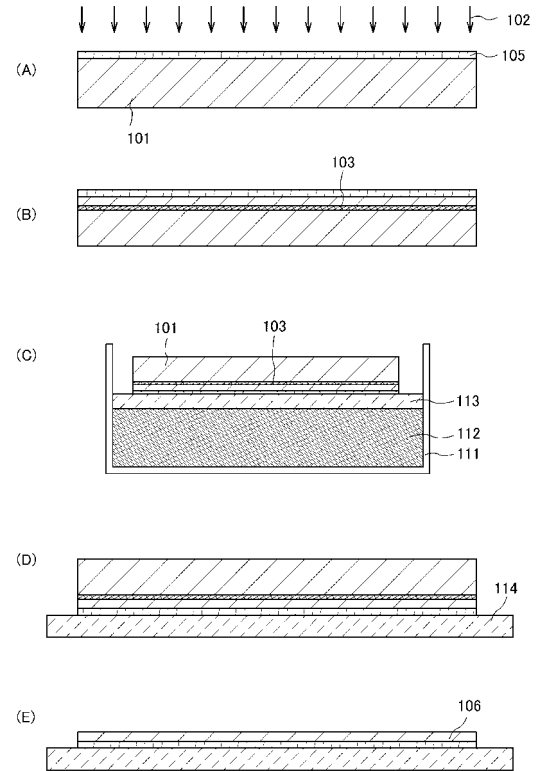
【図 6】



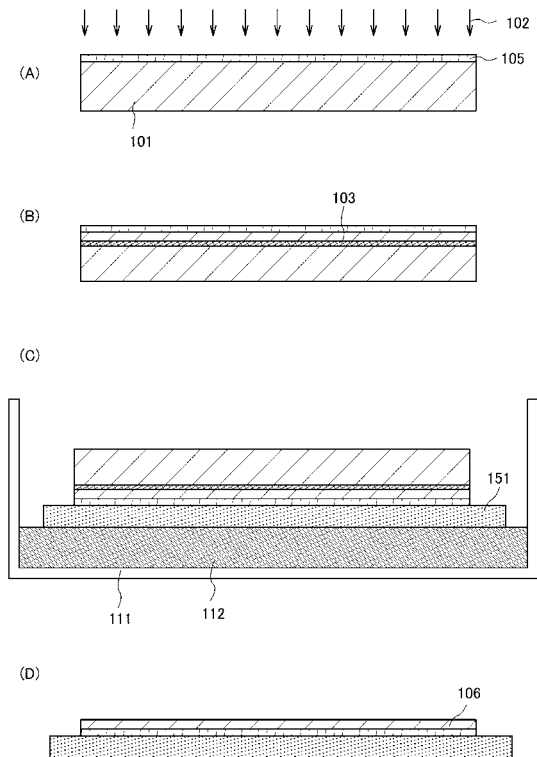
【図 1 1】



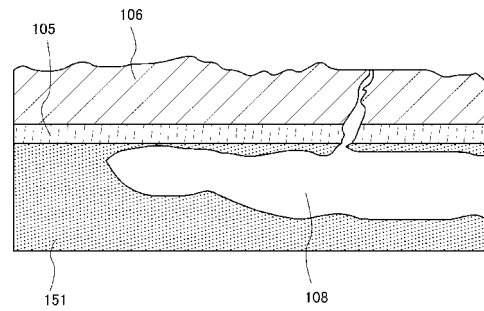
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(56)参考文献 特表2009-534837(JP,A)
特開平05-217821(JP,A)
特開昭58-135628(JP,A)
特開平04-072633(JP,A)
特開2007-189052(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L	21/02
H01L	21/336
H01L	27/12
H01L	29/786