

(43) 国際公開日
2009年7月16日 (16.07.2009)

PCT

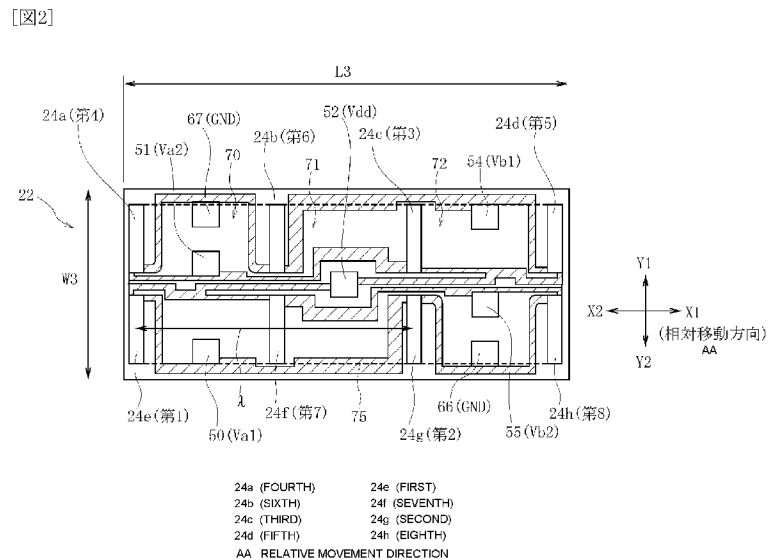
(10) 国際公開番号
WO 2009/087937 A1

- (51) 国際特許分類:
G01D 5/245 (2006.01) H01L 43/08 (2006.01)
G01R 33/09 (2006.01)
- (21) 国際出願番号: PCT/JP2008/073870
- (22) 国際出願日: 2008年12月27日 (27.12.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2008-001298 2008年1月8日 (08.01.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): アルプス電気株式会社 (ALPS ELECTRIC CO., LTD.) [JP/JP];
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 安藤 秀人 (ANDO, Hideto) [JP/JP]; 〒1458501 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内 Tokyo (JP).
- (74) 代理人: 野▲崎▼照夫, 外(NOZAKI, Teruo et al.); 〒1700013 東京都豊島区東池袋1-21-11 オーク池袋ビルディング3F Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA,

/ 続葉有 /

(54) Title: MAGNETIC SENSOR AND MAGNETIC ENCODER

(54) 発明の名称: 磁気センサ及び磁気エンコーダ



(57) Abstract: [PROBLEMS] To provide a magnetic sensor and magnetic encoder in which down sizing is realized by improving the layout of terminals connected electrically with magnetoresistance effect elements in particular. [MEANS FOR SOLVING PROBLEMS] The magnetoresistance effect elements (24a to 24h) are arranged in matrix in a relative movement direction (direction X1) and in a vertical direction (direction Y1-Y2) orthogonal to the relative movement direction. One input terminal (52) and two ground terminals (66, 67) are provided. The input terminal (52), the ground terminal (66) and output terminals (50, 51, 54, 55) are respectively arranged in areas (70, 71, 72) among the respective magnetoresistance effect elements arranged side by side and spaced in the relative movement direction. The respective terminals and the respective magnetoresistance effect elements are connected electrically through wiring layers (shown by shading) to constitute two bridge circuits of A-phase and B-phase.

(57) 要約: 【課題】 特に、磁気抵抗効果素子と電氣的に接続される端子の配置を改良し小型化を実現できる磁気センサ及び磁気エンコーダを提供することを目的とする。 【解決手段】 磁気抵抗効果素子24a～24hは、相対移動方向(X1方

/ 続葉有 /

WO 2009/087937 A1



MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE,
SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,
SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

添付公開書類:

— 国際調査報告書

向)、及び相対移動方向と直交する縦方向 (Y1-Y2方向) に、マトリクス状に配置されている。入力端子52は1個設けられ、グランド端子66、67は2個設けられている。入力端子52、グランド端子66、及び出力端子50、51、54、55が、夫々、相対移動方向に間隔を空けて並設された各磁気抵抗効果素子の間の領域 (符号70、71、72の領域) に配置されている。そして各端子と各磁気抵抗効果素子とが配線層 (斜線で示す) で電氣的に接続されてA相とB相の2つのブリッジ回路を構成している。

明 細 書

磁気センサ及び磁気エンコーダ

技術分野

[0001] 本発明は、特に、磁気抵抗効果素子と電氣的に接続される端子の配置を改良し小型化を実現できる磁気センサ及び磁気エンコーダに関する。

背景技術

[0002] 巨大磁気抵抗効果(GMR効果)を利用した磁気抵抗効果素子(GMR素子)は、磁気エンコーダに使用できる。

[0003] 図10は、従来における磁気エンコーダを構成する磁気センサ90の平面図である。磁気抵抗効果素子91～98は、8個設けられ、4個ずつ磁気抵抗効果素子を組み合わせてA相のブリッジ回路とB相のブリッジ回路を構成している。

[0004] 図10に示す磁気センサ90では、入力端子99及びグランド端子100は夫々1個ずつ設けられている。入力端子99及びグランド端子100は、A相のブリッジ回路及びB相のブリッジ回路に対する共通端子である。

[0005] またA相のブリッジ回路を構成する2個の出力端子101, 102と、B相のブリッジ回路を構成する2個の出力端子103, 104が設けられる。

[0006] 入力端子99、グランド端子100、及び出力端子101～104は、磁気センサ90の相対移動方向(X方向)に対して直交する縦方向(Y方向)であって磁気抵抗効果素子91～98から離れた一端部側に相対移動方向(X方向)に向けて一列に配列されている。

[0007] そして各磁気抵抗効果素子91～98と各端子99～104とがAl等で形成された配線層105を介して電氣的に接続されており、A相のブリッジ回路及びB相のブリッジ回路を構成している。図10では配線層105を斜線で示している。

特許文献1:US2001/0020847A1

特許文献2:US006020738

特許文献3:特開平11－51694号公報

特許文献3:特開平11－51695号公報

発明の開示

発明が解決しようとする課題

- [0008] しかしながら、図10に示す従来の磁気エンコーダを構成する磁気センサ90の構造では以下に示すように小型化が困難であった。
- [0009] すなわち各端子99～104が磁気抵抗効果素子91～98から縦方向(Y方向)に離れた一端部側に片寄って設けられているため、磁気センサ90の縦寸法W1が大きくなった。
- [0010] また、各端子99～104と各磁気抵抗効果素子91～98間の配線層105の長さ寸法が引き回しの関係上、大きく異なってしまうため、A相のブリッジ回路、及びBのブリッジ回路の夫々に設けられた出力端子101～104から中点電位を得るために配線層105のアスペクト比の調整が必要であった。このとき図10に示すように、磁気抵抗効果素子91～98が形成されている領域内では、配線層105の幅寸法を大きく変えることができないため、どうしても磁気抵抗効果素子91～98の形成領域外で配線層105の幅の一部を非常に広くして配線層105の抵抗値を大幅に下げる箇所を設けないと、抵抗値の合わせ込みが難しかった。また、図10に示す磁気センサ90では、相対移動方向(X方向)の両端にある磁気抵抗効果素子91, 94, 95, 98よりもさらに外側に幅の広い配線層105が延出形成されている。これにより、磁気センサ90の縦寸法W1のみならず相対移動方向への横寸法L1も大きくなった。
- [0011] また、図10の従来の配置構成では、配線層105の引き回しの関係上、縦方向(Y方向)に並設された磁気抵抗効果素子91～98間に3本以上の配線層105を介在させる箇所が出てしまうため、縦方向(Y方向)に並設された磁気抵抗効果素子91～98間の間隔T1を広くしないとイケなかった。
- 以上の理由により、従来の配置では磁気センサ90の小型化が困難であった。
- [0012] また磁気センサ90の小型化を促進できないため、磁気センサ90と間隔を空けて対向配置される磁石も縦方向に広い形状としなければならず製造コストが上昇する問題があった。
- [0013] 上記に挙げた各特許文献では、A相とB相の2つのブリッジ回路を持つ磁気エンコーダにおける上記の課題認識はなく、それを解決する手段も当然のことながら示され

ていない。

- [0014] そこで本発明は上記従来の課題を解決するためのものであり、特に、磁気抵抗効果素子と電氣的に接続される端子の配置を改良し小型化を実現できる磁気センサ及び磁気エンコーダを提供することを目的とする。

課題を解決するための手段

- [0015] 本発明における磁気センサは、相対移動方向に交互にN極とS極が着磁された着磁面を有する磁界発生部材の前記着磁面から離れた位置に配置され、基板表面に外部磁界に対して電気抵抗値が変化する磁気抵抗効果を利用した複数の磁気抵抗効果素子を有しており、

複数のブリッジ回路を構成する数の前記磁気抵抗効果素子が前記基板表面に設けられており、前記磁気抵抗効果素子は、前記相対移動方向、及び前記相対移動方向と直交する縦方向に、マトリクス状に配置されており、

入力端子及びグランド端子のうちいずれか一方の端子が1個だけ設けられ、他方の端子が複数設けられており、

前記入力端子、前記グランド端子、及び出力端子が、夫々、前記相対移動方向に間隔を空けて並設された各磁気抵抗効果素子の間の領域に配置され、各端子と各磁気抵抗効果素子とが配線層で電氣的に接続されて複数の前記ブリッジ回路を構成していることを特徴とするものである。

- [0016] 上記したように、各端子が、相対移動方向に間隔を空けて並設された各磁気抵抗効果素子の間の領域内に配置されている。また、入力端子及びグランド端子のうちいずれか一方の端子が1個だけ設けられ、他方の端子が複数設けられる。これにより、相対移動方向に直交する方向の磁気センサの縦寸法を従来に比べて効果的に小さくできる。しかも、端子と磁気抵抗効果素子間の配線層の引き回しの自由度が高くなり、端子と磁気抵抗効果素子間の配線層の長さのばらつきを従来よりも小さくできる。したがって、中点電位を合わせなるべく極端に配線層の幅を変える必要もない。以上により、本発明によれば従来に比べて磁気センサの縦寸法及び横寸法の双方を効果的に小さくでき、磁気センサの小型化を実現できる。

- [0017] 本発明では、前記入力端子及び前記グランド端子のうち1個だけ設けられたほうの

端子が磁気抵抗効果素子形成領域の略中心位置に配置される中心端子であり、複数設けられる他方の端子、及び前記出力端子は、夫々、前記中心端子を中心として略点对称の位置に設けられることが好ましい。これにより、より効果的に、端子と磁気抵抗効果素子間の配線層の長さのばらつきを従来よりも小さくでき、磁気センサの更なる小型化に寄与できる。

[0018] また本発明では、前記中心端子は入力端子で、他方の端子がグランド端子であることが好ましい。これにより磁気センサの各端子と電氣的に接続される外部回路の端子間の配線を適切且つ容易にできる。

[0019] また本発明では、第1の磁気抵抗効果素子、第2の磁気抵抗効果素子、第3の磁気抵抗効果素子及び第4の磁気抵抗効果素子がA相のブリッジ回路を構成し、前記第1の磁気抵抗効果素子と前記第2の磁気抵抗効果素子とがA相第1出力端子Va1を介して直列接続されるとともに、前記第3の磁気抵抗効果素子と前記第4の磁気抵抗効果素子とがA相第2出力端子Va2を介して直列接続されており、

前記第1の磁気抵抗効果素子と前記第3の磁気抵抗効果素子とが前記入力端子を介して接続され、前記第2の磁気抵抗効果素子と前記第4の磁気抵抗効果素子とが前記グランド端子を介して接続されており、

前記第1の磁気抵抗効果素子と前記第2の磁気抵抗効果素子、及び第3の磁気抵抗効果素子及び第4の磁気抵抗効果素子が、夫々、前記相対移動方向に、所定の中心間距離を空けて配置されているとともに、

前記第1の磁気抵抗効果素子と前記第4の磁気抵抗効果素子、及び第2の磁気抵抗効果素子と前記第3の磁気抵抗効果素子が、前記相対移動方向と直交する縦方向に並設されており、

第5の磁気抵抗効果素子、第6の磁気抵抗効果素子、第7の磁気抵抗効果素子及び第8の磁気抵抗効果素子がB相のブリッジ回路を構成し、前記第5の磁気抵抗効果素子と前記第6の磁気抵抗効果素子とがB相第1出力端子Vb1を介して直列接続されるとともに、前記第7の磁気抵抗効果素子と前記第8の磁気抵抗効果素子とがB相第2出力端子Vb2を介して直列接続されており、

前記第5の磁気抵抗効果素子と前記第7の磁気抵抗効果素子とが前記入力端子

を介して接続され、前記第6の磁気抵抗効果素子と前記第8の磁気抵抗効果素子とが前記グランド端子を介して接続されており、

前記第5の磁気抵抗効果素子と前記第6の磁気抵抗効果素子、及び第7の磁気抵抗効果素子及び第8の磁気抵抗効果素子が、夫々、前記相対移動方向に距離を空けて配置されているとともに、前記A相のブリッジ回路を構成する各磁気抵抗効果素子間の中心間距離の半分だけ前記相対移動方向にずれた位置に配置され、さらに、

前記第5の磁気抵抗効果素子と前記第8の磁気抵抗効果素子、及び前記第6の磁気抵抗効果素子と前記第7の磁気抵抗効果素子が、前記相対移動方向と直交する縦方向に並設されており、

前記入力端子及び前記グランド端子のうち1個だけ設けられたほうの端子が前記A相のブリッジ回路及び前記B相のブリッジ回路に対する共通端子であり、他方の端子は2個設けられており、前記他方の端子のうち第1の端子は、A相のブリッジ回路を構成する一方の直列回路、及びB相のブリッジ回路を構成する一方の直列回路の共通端子であり、前記他方の端子のうち第2の端子は、A相のブリッジ回路を構成する他方の直列回路、及びB相のブリッジ回路を構成する他方の直列回路の共通端子であることが好ましい。本発明を、A相のブリッジ回路及びB相のブリッジ回路を構成する磁気抵抗効果素子が上記した配置からなる磁気センサに適用することで、磁気センサの小型化を効果的に促進できる。

[0020] また本発明では、前記A相のブリッジ回路を構成する各磁気抵抗効果素子に対する前記B相のブリッジ回路を構成する各磁気抵抗効果素子のずれ方向に向けて、各磁気抵抗効果素子の間の前記相対移動方向への領域が、第1の領域、第2の領域及び第3の領域の順に並設されており、

前記A相第1出力端子Va1と前記A相第2出力端子Va2が共に前記第1の領域に設けられ、前記B相第1出力端子Vb1及び前記B相第2出力端子Vb2が共に前記第3の領域に配置されることが好ましい。

[0021] これにより、より効果的に、端子と磁気抵抗効果素子間の配線層の長さのばらつきを従来よりも小さくでき、磁気センサの更なる小型化に寄与できる。

[0022] また本発明では、前記入力端子及び前記グランド端子のうち1個だけ設けられたほうの端子が前記第2の領域内に配置される中心端子であり、前記A相第1出力端子Va1と、前記B相第1出力端子Vb1とが前記中心端子を中心として略点対称の位置に配置され、前記A相第2出力端子Va2と、前記B相第2出力端子Vb2とが前記中心端子を中心として略点対称の位置に配置されていることが好ましい。これにより、より効果的に、端子と磁気抵抗効果素子間の配線層の長さのばらつきを従来よりも小さくでき、磁気センサの更なる小型化に寄与できる。

[0023] また本発明では、前記縦方向に並設された各磁気抵抗効果素子の間には、2本以下の前記配線層が配置される構成にできる。これにより、磁気センサの幅寸法をより効果的に小さくできる。

[0024] また本発明における磁気エンコーダは、上記のいずれかに記載された磁気センサと、前記磁界発生部材とを有してなることを特徴とするものである。本発明では、磁気エンコーダの小型化を促進できる。また磁界発生部材の幅寸法を小さくできるので、製造コストを低減することが出来る。

[0025] また本発明では、前記N極と前記S極の中心間距離を λ としたとき、直列接続される一対の前記磁気抵抗効果素子は、前記相対移動方向に、 λ の中心間距離を空けて配置されていることが好ましい。

[0026] 本発明は、N極とS極間の中心間距離を λ とした磁気エンコーダに効果的に適用できる。

発明の効果

[0027] 本発明によれば、従来に比べて、磁気センサ及び磁気エンコーダの小型化を実現できる。

発明を実施するための最良の形態

[0028] 図1は、本実施形態の磁気エンコーダの斜視図、図2は、図1の磁気エンコーダを構成する磁気センサの平面図(配線層を斜線で示した)、図3は磁気センサを構成する磁気抵抗効果素子の拡大平面図、図4、図5は、図2に示す磁気センサの構成部材の一部を抜粋して示した平面図、図6は、図2とは異なる端子配置を説明するための磁気センサの部分平面図、図7は、磁気抵抗効果素子の積層構造を説明するた

めの断面図、図8は、磁気センサの回路図、図9は、図1とは異なる本実施形態の磁気エンコーダの模式図、である。

[0029] 各図におけるX1－X2方向、Y1－Y2方向、及びZ1－Z2方向の各方向は残り2つの方向に対して直交した関係となっている。X1－X2方向は、磁石21及び磁気センサ22の相対移動方向である。この実施形態において特に断らない限り「相対移動方向」とは磁気センサの相対移動方向を指す。そしてこの実施形態では、磁気センサ22の相対移動方向はX1方向である。よって、磁石21が固定で磁気センサ22が移動する場合は、磁気センサ22はX1方向に動き、磁気センサ22が固定で磁石21が移動する場合は、磁石21がX2方向に動いている。なお磁石21及び磁気センサ22の双方が動く形態でもよい。Y1－Y2方向は、相対移動方向に対して直交する磁気センサ22の縦方向である。Z1－Z2方向は磁石21と磁気センサ22とが所定の間隔を空けて対向する高さ方向である。

[0030] 図1に示すように磁気エンコーダ20は、磁石(磁界発生部材)21と磁気センサ22を有して構成される。

[0031] 磁石21は図示X1－X2方向に延びる棒形状であり、磁気センサ22との対向面が図示X1－X2方向に所定幅にてN極とS極とが交互に着磁された着磁面である。N極とS極との中心間距離(ピッチ)は λ である。例えば、 λ は、0.5～4.0mmである。

[0032] 図1に示すように磁気センサ22は、基板23と、共通の基板23の表面(磁石21との対向面)23aに設けられた複数の磁気抵抗効果素子24a～24hとを有して構成される。

[0033] 図1及び図2に示すように、8個の磁気抵抗効果素子24a～24hは、X1－X2方向に4個ずつ、Y1－Y2方向に2個ずつマトリクス状に配列している。図1に示すようにX1－X2方向にて隣り合う各磁気抵抗効果素子の中心間の間隔は $\lambda/2$ となっている。

[0034] 図3に示すように、各磁気抵抗効果素子24a～24hは、素子幅W2に比べて素子長さL2が長い細長形状の素子部12を備える。例えば素子幅W2は、2～20 μ mで、素子長さL2は0.05～10mmである。素子部12は、その素子長さ方向が図示Y1－Y2方向を向き、複数の素子部12が図示X1－X2方向に所定間隔を空けて配置される。

。素子部12の素子長さ方向の両端部同士が接続部13により接続されて磁気抵抗効果素子24a～24hはミアンダ形状で形成される。接続部13は非磁性のAl等の良導体で形成された電極であっても、CoPt等の永久磁石で形成されてもよい。

[0035] 各磁気抵抗効果素子24a～24hを構成する素子部12は、図7に示すように、下から反強磁性層7、固定磁性層8、非磁性層9、フリー磁性層10及び保護層11の順で積層された構造で形成される。ただし、図7の積層構造は一例である。例えば反強磁性層7はIrMn、固定磁性層8はCoFe、非磁性層9はCu、フリー磁性層10はNiFe、保護層11はTaで形成される。

[0036] 素子部12は、少なくとも固定磁性層8とフリー磁性層10が非磁性層9を介して積層された積層部分を備える。反強磁性層7と固定磁性層8との間には交換結合磁界(H_{ex})が生じて固定磁性層8の磁化は一方向に固定されている。

[0037] 一方、フリー磁性層10の磁化方向は固定されておらず外部磁界Hによって磁化変動する。

[0038] 本実施形態では、素子部12を構成するフリー磁性層10と非磁性層9との間の界面は、磁石21の着磁面21aと平行な面方向(X-Y面方向)を向いている。

[0039] 上記の構成では非磁性層9がCuで形成された巨大磁気抵抗効果素子(GMR素子)の構成であるが、例えば非磁性層9が Al_2O_3 、MgO等の絶縁材料で形成されるとき、トンネル型磁気抵抗効果素子(TMR素子)として構成される。磁気抵抗効果素子24a～24hは異方性磁気抵抗効果素子(AMR素子)であってもよい。

[0040] 図3に示すように各素子部12の固定磁性層8の固定磁化方向(P方向)は、相対移動方向(X1方向)である。固定磁性層8の固定磁化方向(P方向)はX2方向でもよい。

[0041] 次に以下では、磁気抵抗効果素子24aを第4の磁気抵抗効果素子24a、磁気抵抗効果素子24bを第6の磁気抵抗効果素子24b、磁気抵抗効果素子24cを第3の磁気抵抗効果素子24c、磁気抵抗効果素子24dを第5の磁気抵抗効果素子24d、磁気抵抗効果素子24eを第1の磁気抵抗効果素子24e、磁気抵抗効果素子24fを第7の磁気抵抗効果素子24f、磁気抵抗効果素子24gを第2の磁気抵抗効果素子24g、磁気抵抗効果素子24hを第8の磁気抵抗効果素子24hと称することとする。

- [0042] 図8に示すように、第1の磁気抵抗効果素子24e、第2の磁気抵抗効果素子24g、第3の磁気抵抗効果素子24c及び第4の磁気抵抗効果素子24aによりA相のブリッジ回路が構成されている。第1の磁気抵抗効果素子24eと第2の磁気抵抗効果素子24gとがA相第1出力端子(Va1)50を介して直列接続されている。また、第3の磁気抵抗効果素子24cと第4の磁気抵抗効果素子24aとがA相第2出力端子(Va2)51を介して直列接続される。また、第1の磁気抵抗効果素子24eと第3の磁気抵抗効果素子24cとが入力端子52を介して、及び第2の磁気抵抗効果素子24gと第4の磁気抵抗効果素子24aとが夫々、グランド端子66, 67を介して接続されている。
- [0043] 図8に示すようにA相第1出力端子(Va1)50とA相第2出力端子(Va2)51は、第1の差動増幅器58の入力部側に接続され、第1の差動増幅器58から差動出力が得られるようになっている。
- [0044] また本実施形態ではもう一つB相のブリッジ回路が、第5の磁気抵抗効果素子24d、第6の磁気抵抗効果素子24b、第7の磁気抵抗効果素子24f、及び第8の磁気抵抗効果素子24hにより構成されている。第5の磁気抵抗効果素子24dと第6の磁気抵抗効果素子24bとが、B相第1出力端子(Vb1)54を介して直列接続され、第7の磁気抵抗効果素子24fと第8の磁気抵抗効果素子24hがB相第2出力端子(Vb2)55を介して直列接続されている。また、図8に示すように第5の磁気抵抗効果素子24dと第7の磁気抵抗効果素子24fとが入力端子52を介して、及び第6の磁気抵抗効果素子24bと第8の磁気抵抗効果素子24hとが、夫々グランド端子66, 67を介して接続されている。
- [0045] 図8に示すようにB相第1出力端子(Vb1)54とB相第2出力端子(Vb2)55は、第2の差動増幅器60の入力部側に接続され、第2の差動増幅器60から差動出力が得られる。
- [0046] 図1に示すように、図8に示すブリッジ回路にて直列接続される磁気抵抗効果素子どうしの中心間の間隔は λ となっている。
- [0047] 磁気センサ22が磁石21に対してX1方向に相対移動すると、各磁気抵抗効果素子24a～24hには、磁石21の着磁面21aから外部磁界H1, H2が進入する。図1に示すように外部磁界H1と外部磁界H2の方向は異なり、またちょうど磁気抵抗効果素子

が磁極上に位置すると、磁気抵抗効果素子に対して磁場成分は垂直磁場が支配的となり、外部磁場がゼロの状態（無磁場状態）となる。

[0048] ここで代表して、A相のブリッジ回路を構成し直列接続される第1の磁気抵抗効果素子24eと第2の磁気抵抗効果素子24gに対する外部磁界の進入状態について説明する。

[0049] 第1の磁気抵抗効果素子24eと第2の磁気抵抗効果素子24gは相対移動方向(X1方向)に λ 離れているため、第1の磁気抵抗効果素子24eに外部磁界H1が進入すると、第2の磁気抵抗効果素子24gには、外部磁界H2が進入する。このとき固定磁性層8の固定磁化方向(P方向)はX1方向であるから、外部磁界H1の進入により、第1の磁気抵抗効果素子24eの抵抗値は増大し、一方、外部磁界H2の進入により、第2の磁気抵抗効果素子24gの抵抗値は減少する。また、磁気センサ22がX1方向に $\lambda/2$ だけ相対移動すると、第1の磁気抵抗効果素子24e及び第2の磁気抵抗効果素子24gには垂直磁場が進入するため第1の磁気抵抗効果素子24e及び第2の磁気抵抗効果素子24gの抵抗値は変化しない。さらに、磁気センサ22がX1方向に $\lambda/2$ だけ相対移動すると、第1の磁気抵抗効果素子24eには外部磁界H2が進入し、第2の磁気抵抗効果素子24gには外部磁界H1が進入するため、第1の磁気抵抗効果素子24eの抵抗値は減少し、第2の磁気抵抗効果素子24gの抵抗値は増大する。

[0050] 図8に示すA相のブリッジ回路からは略三角波（あるいは略sin波、略矩形波でもよい）の出力波形が得られる。同じくB相のブリッジ回路からも略三角波（あるいは略sin波、略矩形波でもよい）の出力波形が得られるが、位相が $\lambda/2$ 分ずれている。出力波形に基づき、磁気センサ22あるいは磁石21の移動速度や移動距離を検出できる。また、A相とB相の2系統にすることで、A相のブリッジ回路からの出力波形に対するB相のブリッジ回路からの出力波形の位相のずれ方向がどちら方向であるかを検知することで、移動方向を知ることが可能となる。

[0051] 磁気抵抗効果素子24a～24hの配置について説明する。図2を用いて説明する。

A相のブリッジ回路において、直列接続される第1の磁気抵抗効果素子24eと第2の磁気抵抗効果素子24g、及び第3の磁気抵抗効果素子24c及び第4の磁気抵抗

効果素子24aは夫々、相対移動方向(X1方向)に λ の間隔を空けて配置される。

[0052] また、第1の磁気抵抗効果素子24eと第4の磁気抵抗効果素子24a、及び第2の磁気抵抗効果素子24gと第3の磁気抵抗効果素子24cは、縦方向(Y1-Y2方向)に並設されている。

[0053] 図2の実施形態では、第1の磁気抵抗効果素子24eがX2方向のY2側に、第2の磁気抵抗効果素子24gがX1方向のY2側に、第3の磁気抵抗効果素子24cがX1方向のY1側に、第4の磁気抵抗効果素子24aがX2方向のY1側に夫々配置される。

[0054] 続いて、B相のブリッジ回路において、直列接続される第5の磁気抵抗効果素子24dと第6の磁気抵抗効果素子24b、及び第7の磁気抵抗効果素子24fと第8の磁気抵抗効果素子24hは、夫々、相対移動方向(X1方向)に λ の間隔を空けて配置されるとともに、A相のブリッジ回路を構成する各磁気抵抗効果素子に対して $\lambda/2$ だけ相対移動方向(X1方向)にずれた位置に配置される。

[0055] また、第5の磁気抵抗効果素子24dと第8の磁気抵抗効果素子24h、及び第6の磁気抵抗効果素子24bと第7の磁気抵抗効果素子24fは、縦方向(Y1-Y2方向)に並設されている。

[0056] 図2の実施形態では、第5の磁気抵抗効果素子24dが第3の磁気抵抗効果素子24cよりもX1側に、第6の磁気抵抗効果素子24bが、第3の磁気抵抗効果素子24cと第4の磁気抵抗効果素子24aの間に、第7の磁気抵抗効果素子24fが第1の磁気抵抗効果素子24eと第2の磁気抵抗効果素子24gの間に、第8の磁気抵抗効果素子24hが第2の磁気抵抗効果素子24gよりもX1側に夫々、配置される。

[0057] 次に、入力端子52とグランド端子66, 67の配置、並びに、入力端子52及びグランド端子66, 67と磁気抵抗効果素子間を電氣的に接続する配線層について説明する。図2及び図4を用いて説明する。

[0058] 以下では、「磁気抵抗効果素子形成領域」、「第1の領域」、「第2の領域」、「第3の領域」という用語を使用する。

[0059] 「磁気抵抗効果素子形成領域」は、全ての磁気抵抗効果素子24a~24hが含まれる領域であり、各磁気抵抗効果素子の外側縁部(隣り合う磁気抵抗効果素子との間で対向しない縁部)を直線で結んだ図2の点線の領域75を指す。

[0060] また「第1の領域」、「第2の領域」、「第3の領域」とは、相対移動方向(図示X1方向)に間隔を空けて並設された各磁気抵抗効果素子間の領域を指し、A相のブリッジ回路を構成する各磁気抵抗効果素子に対するB相のブリッジ回路を構成する各磁気抵抗効果素子のずれ方向(この実施形態では、磁気センサの相対移動方向と同じ図示X1方向である)に向けて第1の領域70、第2の領域71、第3の領域72の順に並設されている。すなわち第1の領域70は、第1の磁気抵抗効果素子24e、第4の磁気抵抗効果素子24a、第6の磁気抵抗効果素子24b及び第7の磁気抵抗効果素子24fで囲まれた領域を指す。また第2の領域71は、第2の磁気抵抗効果素子24g、第3の磁気抵抗効果素子24c、第6の磁気抵抗効果素子24b、第7の磁気抵抗効果素子24dで囲まれた領域を指す。さらに第3の領域72は、第2の磁気抵抗効果素子24g、第3の磁気抵抗効果素子24c、第5の磁気抵抗効果素子24d及び第8の磁気抵抗効果素子24hで囲まれた領域を指す。

[0061] 図2、図4に示すように入力端子52は、第2の領域71内にあり、磁気抵抗効果素子形成領域75の横方向(X1-X2方向)及び縦方向(Y1-Y2方向)の略中央位置に形成される。ここで「略中央位置」とは、中央位置から0~20 μ m程度のずれ量を含むと定義される。なお中央位置には製造誤差も含まれる。

[0062] 入力端子52は1個だけ設けられ、A相のブリッジ回路及びB相のブリッジ回路の共通端子として機能している。

[0063] 一方、グランド端子66、67は2個設けられる。グランド端子66は第3の領域72に、グランド端子67は第1の領域70に設けられる。グランド端子66は第3の領域72の横方向(X1-X2方向)の略中央位置に形成され、また入力端子52から見てY2側に形成される。一方、グランド端子67は第1の領域70の横方向(X1-X2方向)の略中央位置に形成され、また入力端子52から見てY1側に形成される。グランド端子66、67は入力端子52を中心として略点対称の位置に形成されている。「略点対称の位置」とは、点対称位置から0~20 μ m程度のずれ量を含むと定義される。グランド端子66には、A相のブリッジ回路を構成する第2の磁気抵抗効果素子24gと、B相のブリッジ回路を構成する第8の磁気抵抗効果素子24hとが電氣的に接続されている。一方、グランド端子67には、A相のブリッジ回路を構成する第4の磁気抵抗効果素子24aと

、B相のブリッジ回路を構成する第6の磁気抵抗効果素子24bとが電氣的に接続される。

[0064] 図4に示すように入力端子52から図示左右方向に入力配線層77, 78が延出して形成されている。入力配線層77は図示左方向(X2方向)に直線で延び、途中で分岐してA相のブリッジ回路を構成する第1の磁気抵抗効果素子24eとB相のブリッジ回路を構成する第7の磁気抵抗効果素子24fとに接続されている。一方、入力配線層78は、図示右方向(X1方向)に直線で延び、途中で分岐してA相のブリッジ回路を構成する第3の磁気抵抗効果素子24cとB相のブリッジ回路を構成する第5の磁気抵抗効果素子24dとに接続されている。

[0065] 一方、図4に示すように、グランド端子66からグランド配線層79が延出して形成されており、第2の磁気抵抗効果素子24g及び第8の磁気抵抗効果素子24hと電氣的に接続される。またグランド端子67からグランド配線層80が延出して形成されており、第4の磁気抵抗効果素子24a及び第6の磁気抵抗効果素子24bと電氣的に接続されている。この実施形態では、グランド配線層79, 80の引き回し形状は略矩形波の形状である。

[0066] 次に、出力端子50, 51, 54, 55の配置、並びに、出力端子50, 51, 54, 55と磁気抵抗効果素子間を電氣的に接続する配線層について説明する。図2及び図5を用いて説明する。

[0067] 図2, 図5に示すように、A相第1出力端子(Va1)50及びA相第2出力端子(Va2)51は共に、第1の領域70に形成される。A相第1出力端子(Va1)50とA相第2出力端子(Va2)51は第1の領域70の横方向(X1-X2方向)の略中央位置に形成される。またB相第1出力端子(Vb1)54及びB相第2出力端子(Vb2)は共に、第3の領域72に形成される。B相第1出力端子(Vb1)54及びB相第2出力端子(Vb2)は第3の領域72の横方向(X1-X2方向)の略中央位置に形成される。

[0068] 図5に示すように、A相第1出力端子(Va1)50から第1の出力配線層81が延出して形成されており、A相のブリッジ回路を構成する第1の磁気抵抗効果素子24e及び第2の磁気抵抗効果素子24gと電氣的に接続されている。またA相第2出力端子(Va2)51から第2の出力配線層82が延出して形成されており、A相のブリッジ回路を構

成する第3の磁気抵抗効果素子24c及び第4の磁気抵抗効果素子24aと電氣的に接続されている。

[0069] また、B相第1出力端子(Vb1)54から第3の出力配線層83が延出して形成されており、B相のブリッジ回路を構成する第5の磁気抵抗効果素子24d及び第6の磁気抵抗効果素子24bと電氣的に接続されている。またB相第2出力端子(Vb2)55から第4の出力配線層84が延出して形成されており、B相のブリッジ回路を構成する第7の磁気抵抗効果素子24f及び第8の磁気抵抗効果素子24hと電氣的に接続されている。

[0070] 上記した各配線層77～84は基板23の表面23aに図示しない絶縁層を介して平面的に形成されている。すなわち配線層同士が絶縁層を介して積層形成された構成ではない。なお配線層77～84の形成面が、磁気抵抗効果素子24a～24hの形成面と異なってもよい。配線層77～84はAl等の良導体で形成される。

[0071] 本実施形態の磁気センサ22の特徴的部分は以下の通りである。

(1) 磁気センサ22には、A相のブリッジ回路とB相のブリッジ回路を構成する複数の磁気抵抗効果素子24a～24hを備える(図1、図8参照)。

[0072] (2) 入力端子52、グランド端子66、67及び出力端子50、51、54、55は、相対移動方向(X1方向)に間隔を空けて並設された各磁気抵抗効果素子24a～24hの間の領域(第1の領域70、第2の領域71、第3の領域72)に形成される(図2、図4、図5参照)。

[0073] (3) 入力端子52が1個だけ設けられ、グランド端子66、67が2個設けられる(図2、図4、図8参照)。

[0074] 上記(2)により、従来に比べて、磁気センサ22の縦寸法W3を効果的に小さくできる。また上記(3)により、配線層の引き回しの自由度を向上できる。すなわち本実施形態と違って入力端子52と同様にグランド端子も1個であると、1個のグランド端子に、第2の磁気抵抗効果素子24g、第4の磁気抵抗効果素子24a、第6の磁気抵抗効果素子24b及び第8の磁気抵抗効果素子24hの全てを接続しないといけなため、配線層の引き回しの自由度が低下し、また各磁気抵抗効果素子とグランド端子間の配線層の長さ寸法のばらつきが非常に大きくなる。本実施形態では上記従来の問題

を解消でき、配線層の引き回しの自由度を向上でき、各端子と各磁気抵抗効果素子間の配線層の長さのばらつきを従来よりも小さくできる。よって各出力端子50、51、54、55から中点電位を得るべく従来のように極端に配線層の幅寸法を変える必要もなく、図2、図4、図5に示すように、各配線層をほぼ磁気抵抗効果素子形成領域75内に収めることが出来る。以上により磁気センサ22の横寸法L3及び縦寸法W3を従来よりも小さくでき磁気センサ22の小型化を促進できる。したがって磁気エンコーダ20の小型化を促進でき、また磁石21の縦寸法を小さくできるため、製造コストの低減を図ることが可能である。

[0075] 本実施形態では、磁気センサ22の横寸法L3を600～4000 μm の範囲内にでき、磁気センサ22の縦寸法W3を500～1000 μm の範囲内にできる。

[0076] 例えば磁気抵抗効果素子24a～24hの各基準抵抗値(外部磁界が作用していないときの抵抗値)を調整して中点電位を得る手法もあるが、磁気抵抗効果素子24a～24hの磁気感度が夫々異なってしまうため、各磁気抵抗効果素子24a～24hの各基準抵抗値は同じとなるように調整する。本実施形態では、その上で、磁気抵抗効果素子24a～24hに電氣的に接続される各端子の配置を改良することで、出力特性を劣化させることなく、従来に比べて磁気センサ22及び磁気エンコーダ20の小型化を実現することが出来る。

[0077] 上記(3)については、グランド端子が1個で、入力端子が2個でもよい。ただし、グランド端子は接地すればよいだけなので、入力端子52を1個としグランド端子66、67を2個としたほうが、外部回路に設けられたパッドとの電氣的接続を簡単に行いやすく好適である。

[0078] 以下、好ましい本実施形態の特徴的部分を説明する。

(4) 入力端子52は磁気抵抗効果素子形成領域75の略中央位置(第2の領域71)に形成される中心端子である。またグランド端子66、67は、夫々、第1の領域70と第3の領域72に形成され、入力端子52を中心として略点対称の位置に形成される。入力端子52はA相のブリッジ回路及びB相のブリッジ回路の共通端子である。一方、2個設けられたグランド端子66、67のうち、一方のグランド端子66は、A相のブリッジ回路を構成する一方の直列回路、及びB相のブリッジ回路を構成する一方の直列回

路の共通端子であり、他方のグランド端子67は、A相のブリッジ回路を構成する他方の直列回路、及びB相のブリッジ回路を構成する他方の直列回路の共通端子である(図2, 図4, 図8参照)。

[0079] 図4に示すように、入力端子52を磁気抵抗効果素子形成領域75の略中央位置に設けたため、入力端子52から第1の磁気抵抗効果素子24e、第3の磁気抵抗効果素子24c、第5の磁気抵抗効果素子24d及び第7の磁気抵抗効果素子24fまでの入力配線層77, 78の長さ寸法がほぼ同じになるように調整しやすい。また、図4に示すように、グランド端子66, 67を第1の領域70と第3の領域72に夫々設け、しかも各グランド端子66, 67に近い位置にありグランド端子に接続が必要なA相側の磁気抵抗効果素子と、B相側の磁気抵抗効果素子とを、夫々のグランド端子66, 67にグランド配線層79, 80を介して電氣的に接続している。よって、グランド端子66, 67から各磁気抵抗効果素子までのグランド配線層79, 80の長さ寸法がほぼ同じになるように調整しやすい。

[0080] (5) B相のブリッジ回路を構成する第5の磁気抵抗効果素子24d、第6の磁気抵抗効果素子24b、第7の磁気抵抗効果素子24f及び第8の磁気抵抗効果素子24hは、A相を構成する各磁気抵抗効果素子に対してX1方向に向けて $\lambda/2$ だけずれて配置される(図1, 図2参照)。このずれ方向(X1方向)に向けて、各磁気抵抗効果素子の間の相対移動方向における領域を、第1の領域70、第2の領域71、第3の領域72と定めたとき、A相第1出力端子(Va1)50及びA相第2出力端子(Va2)51は第1の領域70に設けられ、B相第1出力端子(Vb1)54及びB相第2出力端子(Vb2)55は夫々、第3の領域72に設けられる(図5参照)。

[0081] (6) A相第1出力端子(Va1)50とB相第1出力端子(Vb1)54、及びA相第2出力端子(Va2)51とB相第2出力端子(Vb2)55とが入力端子52を中心として、略点对称の位置に配置されている(図5参照)。

[0082] 図4に示す入力端子52やグランド端子66, 67の配置より劣るものの、上記(5)(6)により、各出力端子と各磁気抵抗効果素子との間の出力配線層81~84の長さ寸法のばらつきが小さくなるように調整しやすい。

[0083] なお図5では、A相第1出力端子50及びA相第2出力端子51が共に第1の領域70

の横方向の略中央位置に設けられるが、配線層の長さのばらつきをより小さくするには、図6に示すように、A相第1出力端子50及びA相第2出力端子51を、第1の領域70の横方向の略中央位置からX1寄りに形成したほうがよい。同様に、B相第1出力端子54及びB相第2出力端子55を、第3の領域72の横方向の略中央位置からX2寄りに形成したほうがよい。

[0084] また図2では、グランド端子、出力端子を第1の領域70及び第3の領域72の夫々において縦方向(Y1-Y2方向)に一系列に配列していたが、図6のように各端子を横方向(X1-X2方向)に少しずつずらして配置すると、外部回路のパッドが磁気センサ22から見て例えば図示Y2側にのみ設けられている場合、磁気センサ22側のグランド端子及び出力端子と外部回路側のパッド間をワイヤボンディングしやすいといった効果もある。

[0085] また本実施形態では、図4、図5に示す各端子の配置と配線層の引き回しの構成とすることで、入力端子52と各磁気抵抗効果素子間の入力配線層77、78の長さ寸法、グランド端子66、67と各磁気抵抗効果素子間のグランド配線層79、80の長さ寸法、及び出力端子と各磁気抵抗効果素子間の出力配線層81～84の長さ寸法のばらつきを概ね $\lambda/2$ 未満にでき、従来に比べて飛躍的に、各磁気抵抗効果素子と各端子間の配線層の長さ寸法のばらつきを小さくできる。したがって図2、図4及び図5に示すように、極端に配線層の幅寸法を広げる箇所を設けなくてもよくなり、磁気センサ22の更なる小型化を促進することが可能になる。

[0086] (7)縦方向(Y1-Y2方向)に並設された各磁気抵抗効果素子の間には2本以下の配線層が配置される(図2参照)。本実施形態の各端子の配置と各配線層の引き回しの構成によれば、縦方向(Y1-Y2方向)に並設された各磁気抵抗効果素子の間に2本以下の配線層を配置するだけでよく成り、その結果、磁気センサ22の縦寸法W3をより小さくでき、磁気センサ22の更なる小型化を促進できる。

[0087] 本実施形態では、磁気抵抗効果素子形成領域75から配線層や端子が一部はみ出す構成を除外するものでない。実際、図2の実施形態では一部の配線層が磁気抵抗効果素子形成領域75からはみ出している。しかし、このはみ出し量は従来に比べて十分に小さい。また本実施形態では磁気抵抗効果素子形成領域75内に配線層

及び端子が全て収まるように配置することも可能である。

[0088] 本実施形態の磁気エンコーダ20は、図1に示すように磁気センサ22が磁石21に対して直線的に相対移動するものであったが、図9に示すように、例えば表面89aにN極とS極とが交互に着磁された回転ドラム89と磁気センサ22とを有し、回転ドラム89の回転によって得られた出力により、回転速度や回転数、回転方向を検知できる回転型の磁気エンコーダであってもよい。

[0089] 図9の拡大図に示すように、図1に示す直線移動の磁気エンコーダと同様に、N極とS極の中心間距離(ピッチ)を λ としたとき、直列接続される各磁気抵抗効果素子どうしの中心間距離は λ に制御されている。図9では代表して直列接続される第3の磁気抵抗効果素子24cと第4の磁気抵抗効果素子24aが図示されている。

[0090] 図9に示すように、各磁気抵抗効果素子24a～24hの固定磁性層8の固定磁化方向(P方向)は、磁気センサ22の基板23の中心を、磁気センサ22の相対回転方向上の接点としたときの接線方向(磁気センサ22の相対移動方向)と平行な方向に固定されている。

図面の簡単な説明

- [0091] [図1]本実施形態の磁気エンコーダの斜視図、
[図2]図1の磁気エンコーダを構成する磁気センサの平面図(配線層を斜線で示した)、
[図3]磁気センサを構成する磁気抵抗効果素子の拡大平面図、
[図4]図2に示す磁気センサの構成部材の一部を抜粋して示した平面図、
[図5]図2に示す磁気センサの構成部材の一部を抜粋して示した平面図、
[図6]図2とは異なる端子配置を説明するための磁気センサの部分平面図、
[図7]磁気抵抗効果素子の積層構造を説明するための断面図、
[図8]磁気センサの回路図、
[図9]図1とは異なる本実施形態の磁気エンコーダの模式図、
[図10]従来における磁気エンコーダを構成する磁気センサの平面図、

符号の説明

- [0092] 7 反強磁性層

- 8 固定磁性層
- 9 非磁性層
- 10 フリー磁性層
- 11 保護層
- 12 素子部
- 13 接続部
- 20 磁気エンコーダ
- 21 磁石
- 22 磁気センサ
- 23 基板
- 24a～24h 磁気抵抗効果素子
- 50 A相第1出力端子(Va1)
- 51 A相第2出力端子(Va2)
- 52 入力端子(Vdd)
- 54 B相第1出力端子(Vb1)
- 55 B相第2出力端子(Vb2)
- 66、67 グランド端子(GND)
- 58、60 差動増幅器
- 77、78 入力配線層
- 79、80 グランド配線層
- 81、82、83、84 出力配線層
- 89 回転ドラム

請求の範囲

- [1] 相対移動方向に交互にN極とS極が着磁された着磁面を有する磁界発生部材の前記着磁面から離れた位置に配置され、基板表面に外部磁界に対して電気抵抗値が変化する磁気抵抗効果を利用した複数の磁気抵抗効果素子を有しており、
複数のブリッジ回路を構成する数の前記磁気抵抗効果素子が前記基板表面に設けられており、前記磁気抵抗効果素子は、前記相対移動方向、及び前記相対移動方向と直交する縦方向に、マトリクス状に配置されており、
入力端子及びグランド端子のうちいずれか一方の端子が1個だけ設けられ、他方の端子が複数設けられており、
前記入力端子、前記グランド端子、及び出力端子が、夫々、前記相対移動方向に間隔を空けて並設された各磁気抵抗効果素子の間の領域に配置され、各端子と各磁気抵抗効果素子とが配線層で電氣的に接続されて複数の前記ブリッジ回路を構成していることを特徴とする磁気センサ。
- [2] 前記入力端子及び前記グランド端子のうち1個だけ設けられたほうの端子が磁気抵抗効果素子形成領域の略中心位置に配置される中心端子であり、複数設けられる他方の端子、及び前記出力端子は、夫々、前記中心端子を中心として略点对称の位置に設けられる請求項1記載の磁気センサ。
- [3] 前記中心端子は入力端子で、他方の端子がグランド端子である請求項1記載の磁気センサ。
- [4] 第1の磁気抵抗効果素子、第2の磁気抵抗効果素子、第3の磁気抵抗効果素子及び第4の磁気抵抗効果素子がA相のブリッジ回路を構成し、前記第1の磁気抵抗効果素子と前記第2の磁気抵抗効果素子とがA相第1出力端子Va1を介して直列接続されるとともに、前記第3の磁気抵抗効果素子と前記第4の磁気抵抗効果素子とがA相第2出力端子Va2を介して直列接続されており、
前記第1の磁気抵抗効果素子と前記第3の磁気抵抗効果素子とが前記入力端子を介して接続され、前記第2の磁気抵抗効果素子と前記第4の磁気抵抗効果素子とが前記グランド端子を介して接続されており、
前記第1の磁気抵抗効果素子と前記第2の磁気抵抗効果素子、及び第3の磁気抵

抗効果素子及び第4の磁気抵抗効果素子が、夫々、前記相対移動方向に、所定の中心間距離を空けて配置されているとともに、

前記第1の磁気抵抗効果素子と前記第4の磁気抵抗効果素子、及び第2の磁気抵抗効果素子と前記第3の磁気抵抗効果素子が、前記相対移動方向と直交する縦方向に並設されており、

第5の磁気抵抗効果素子、第6の磁気抵抗効果素子、第7の磁気抵抗効果素子及び第8の磁気抵抗効果素子がB相のブリッジ回路を構成し、前記第5の磁気抵抗効果素子と前記第6の磁気抵抗効果素子とがB相第1出力端子Vb1を介して直列接続されるとともに、前記第7の磁気抵抗効果素子と前記第8の磁気抵抗効果素子とがB相第2出力端子Vb2を介して直列接続されており、

前記第5の磁気抵抗効果素子と前記第7の磁気抵抗効果素子とが前記入力端子を介して接続され、前記第6の磁気抵抗効果素子と前記第8の磁気抵抗効果素子とが前記グランド端子を介して接続されており、

前記第5の磁気抵抗効果素子と前記第6の磁気抵抗効果素子、及び第7の磁気抵抗効果素子及び第8の磁気抵抗効果素子が、夫々、前記相対移動方向に距離を空けて配置されているとともに、前記A相のブリッジ回路を構成する各磁気抵抗効果素子間の中心間距離の半分だけ前記相対移動方向にずれた位置に配置され、さらに、

前記第5の磁気抵抗効果素子と前記第8の磁気抵抗効果素子、及び前記第6の磁気抵抗効果素子と前記第7の磁気抵抗効果素子が、前記相対移動方向と直交する縦方向に並設されており、

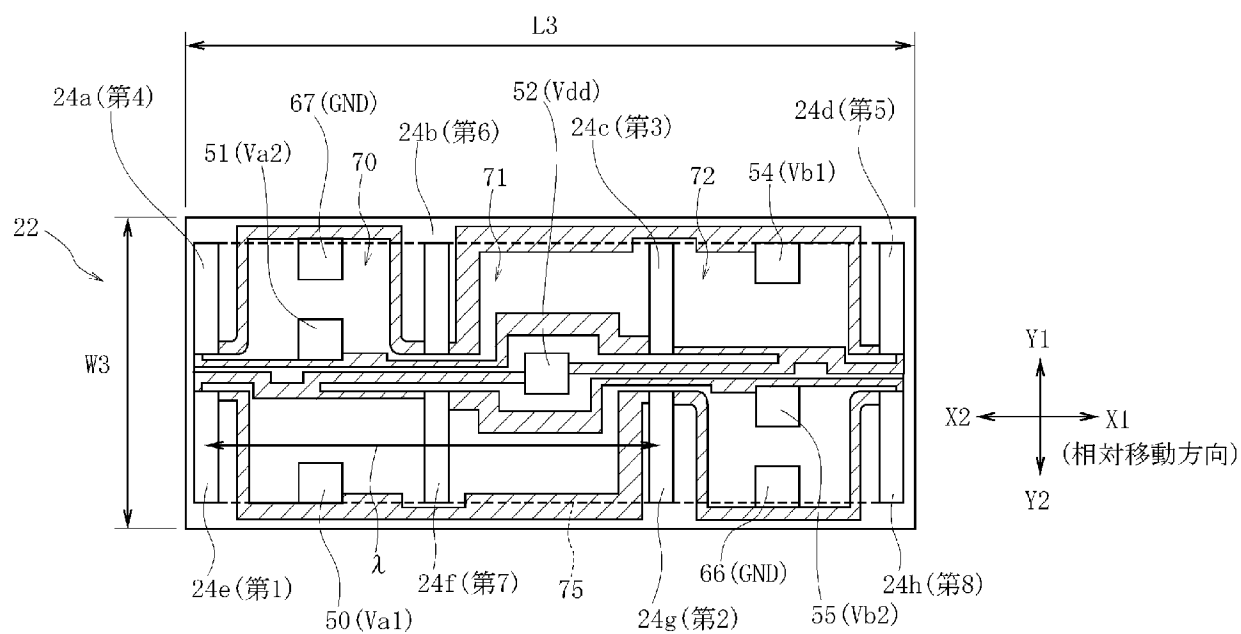
前記入力端子及び前記グランド端子のうち1個だけ設けられたほうの端子が前記A相のブリッジ回路及び前記B相のブリッジ回路に対する共通端子であり、他方の端子は2個設けられており、前記他方の端子のうち第1の端子は、A相のブリッジ回路を構成する一方の直列回路、及びB相のブリッジ回路を構成する一方の直列回路の共通端子であり、前記他方の端子のうち第2の端子は、A相のブリッジ回路を構成する他方の直列回路、及びB相のブリッジ回路を構成する他方の直列回路の共通端子である請求項1ないし3のいずれかに記載の磁気センサ。

- [5] 前記A相のブリッジ回路を構成する各磁気抵抗効果素子に対する前記B相のブリッジ回路を構成する各磁気抵抗効果素子のずれ方向に向けて、各磁気抵抗効果素子の間の前記相対移動方向への領域が、第1の領域、第2の領域及び第3の領域の順に並設されており、
- 前記A相第1出力端子Va1と前記A相第2出力端子Va2が共に前記第1の領域に設けられ、前記B相第1出力端子Vb1及び前記B相第2出力端子Vb2が共に前記第3の領域に配置される請求項4記載の磁気センサ。
- [6] 前記入力端子及び前記グランド端子のうち1個だけ設けられたほうの端子が前記第2の領域内に配置される中心端子であり、前記A相第1出力端子Va1と、前記B相第1出力端子Vb1とが前記中心端子を中心として略点対称の位置に配置され、前記A相第2出力端子Va2と、前記B相第2出力端子Vb2とが前記中心端子を中心として略点対称の位置に配置されている請求項5記載の磁気センサ。
- [7] 前記縦方向に並設された各磁気抵抗効果素子の間には、2本以下の前記配線層が配置される請求項1ないし6のいずれかに記載の磁気センサ。
- [8] 請求項1ないし7のいずれかに記載された磁気センサと、前記磁界発生部材とを有してなることを特徴とする磁気エンコーダ。
- [9] 前記N極と前記S極の中心間距離を λ としたとき、直列接続される一対の前記磁気抵抗効果素子は、前記相対移動方向に、 λ の中心間距離を空けて配置されている請求項8記載の磁気エンコーダ。

図 1

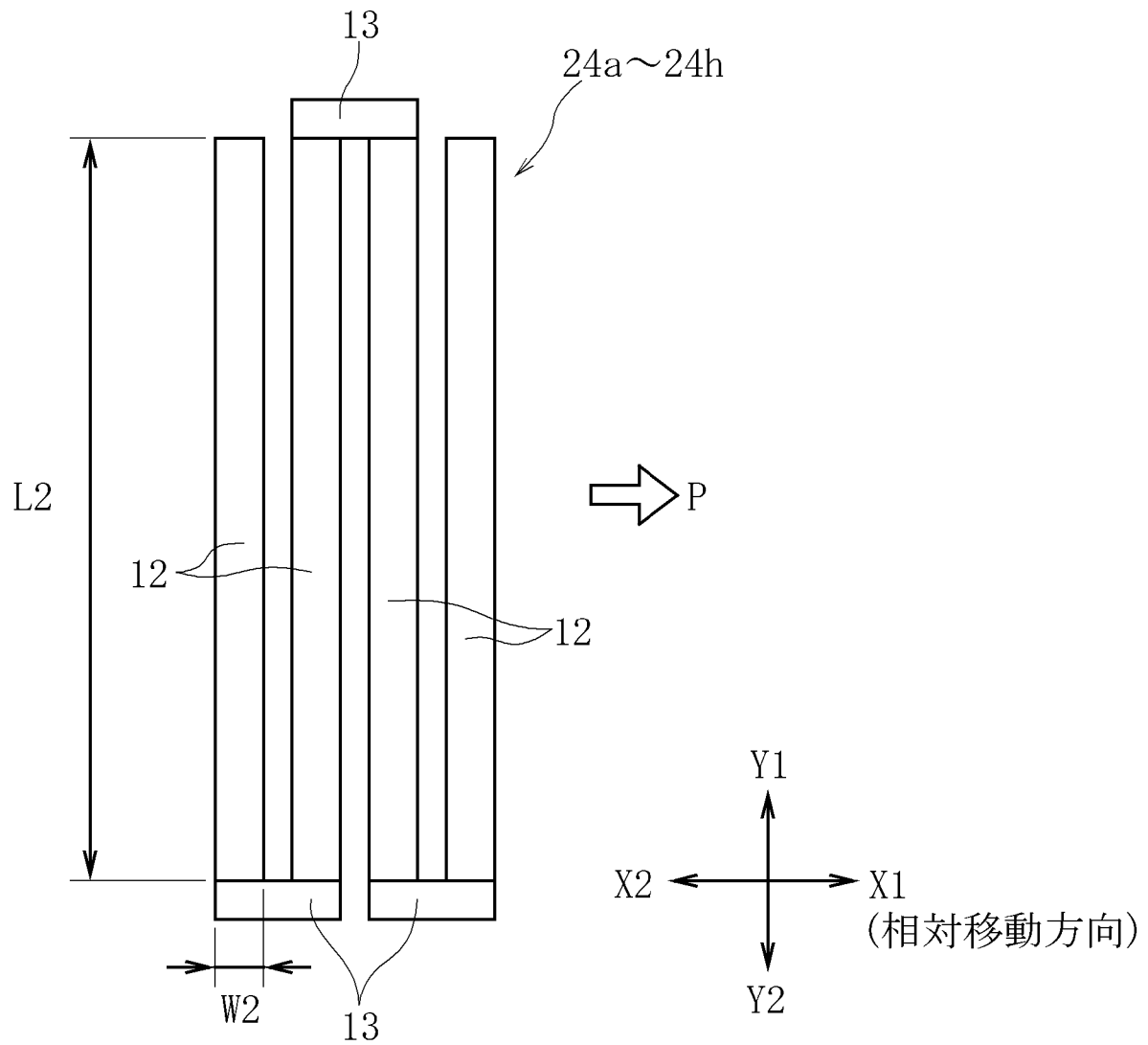


图2



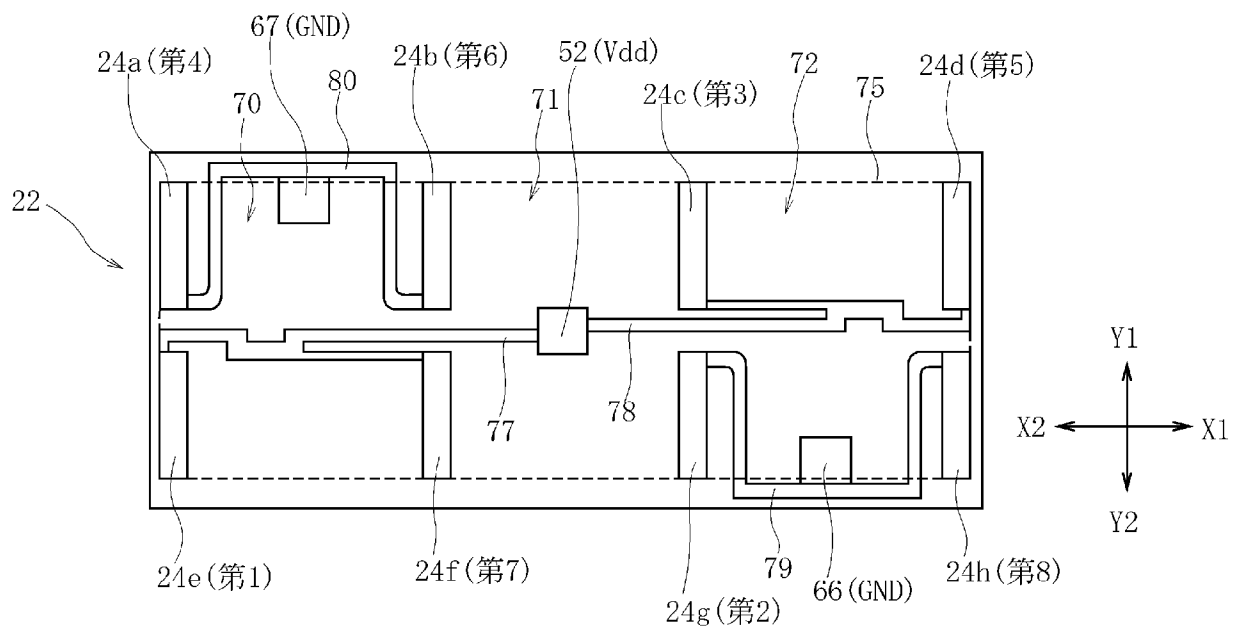
[図3]

図3



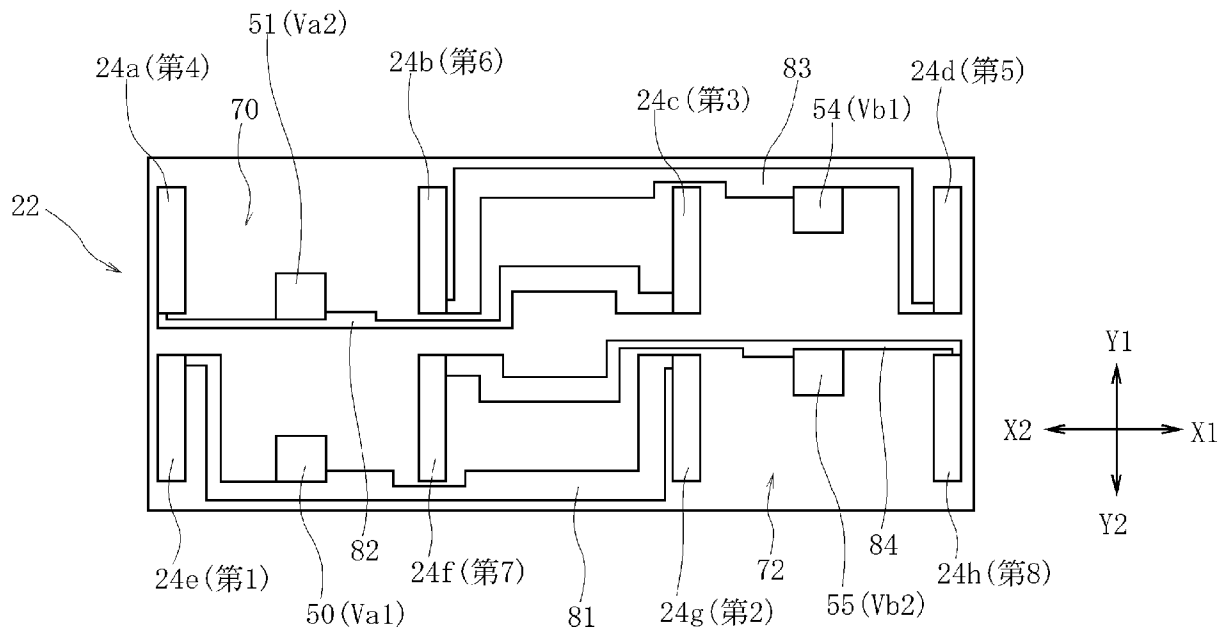
[図4]

図4



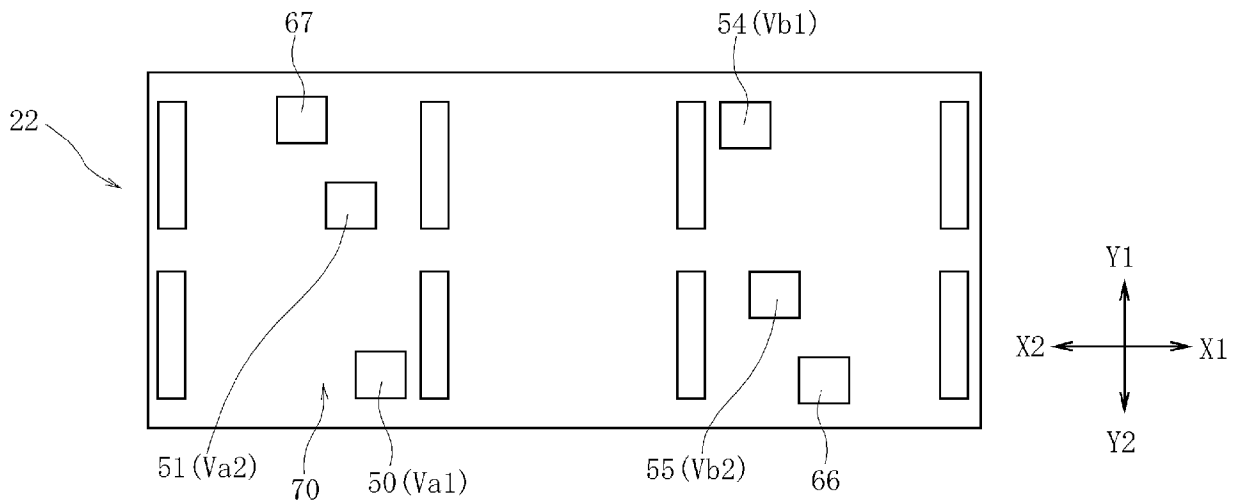
[図5]

図5



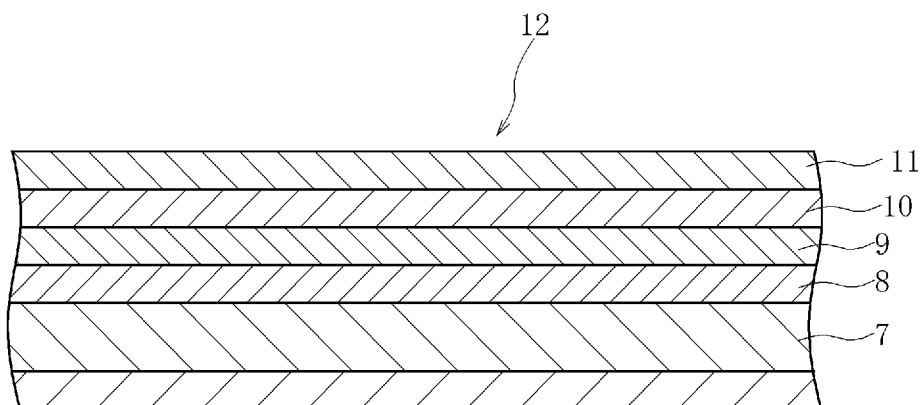
[図6]

図6



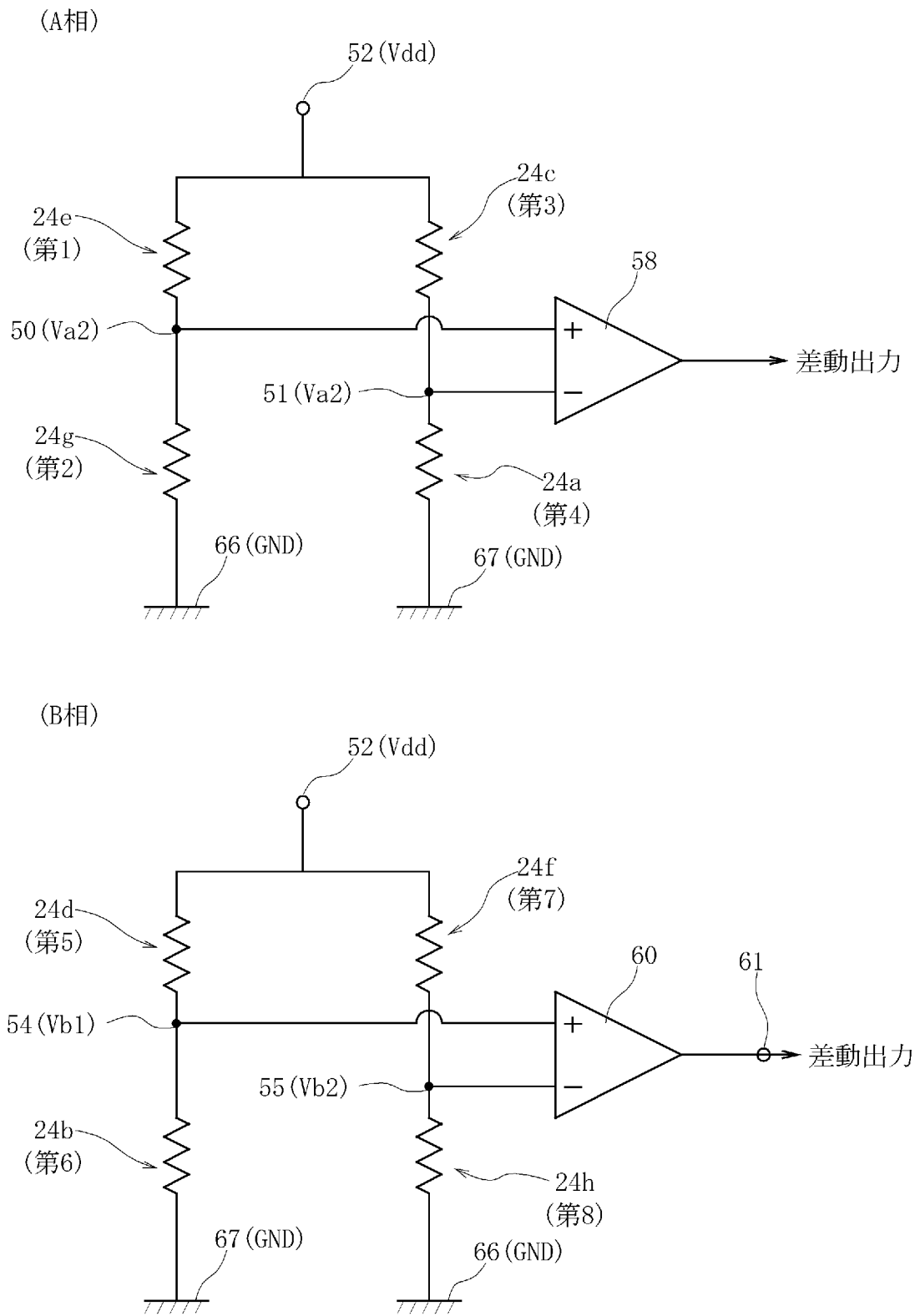
[図7]

図7



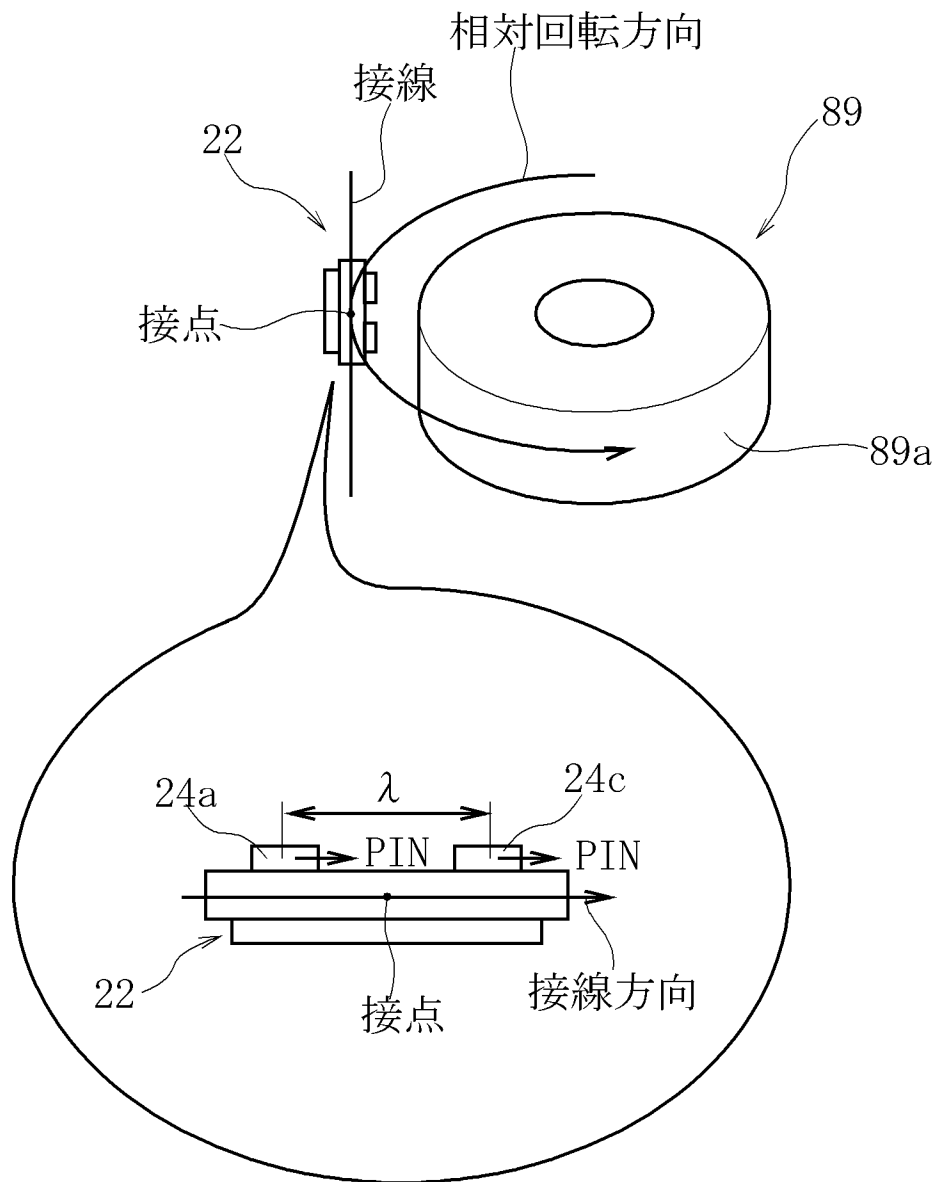
[図8]

図8



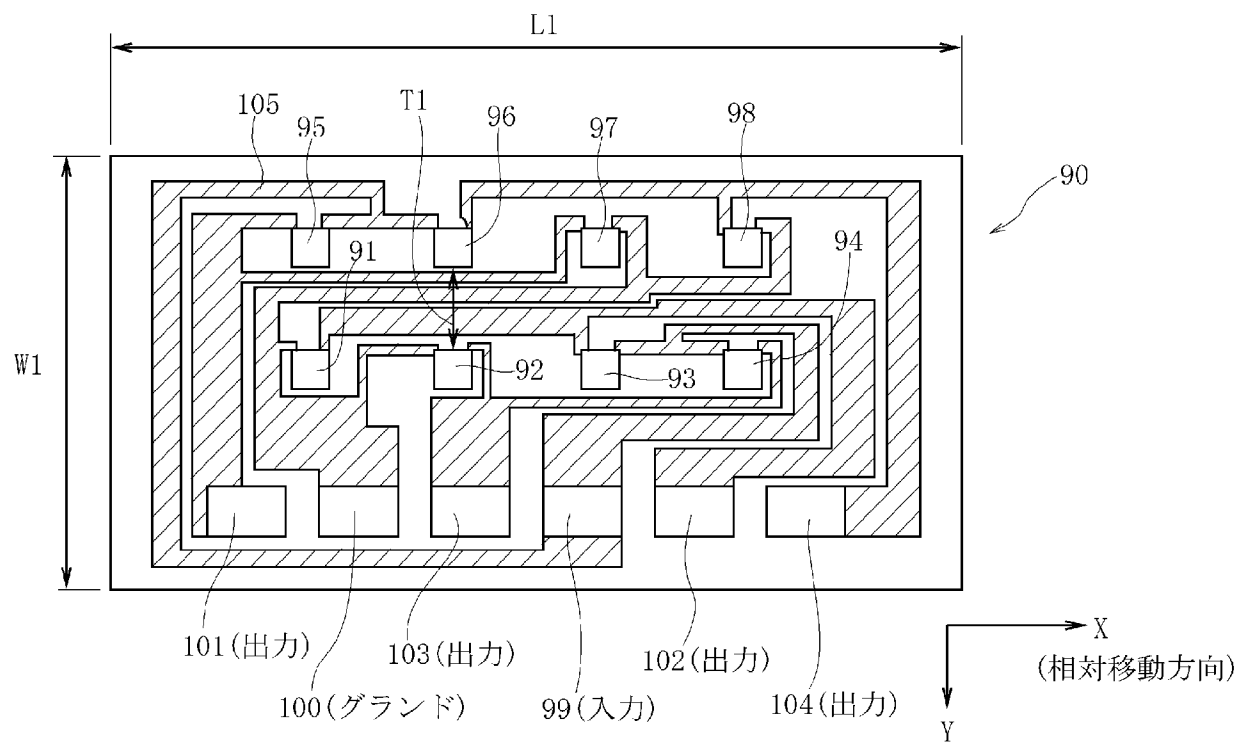
[図9]

図9



[図10]

図10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/073870

A. CLASSIFICATION OF SUBJECT MATTER

G01D5/245(2006.01) i, G01R33/09(2006.01) i, H01L43/08(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01D5/00-5/62, G01R33/00-3/26, H01L27/22;29/82;43/00-43/14, G01B7/00-7/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-516437 A (Robert Bosch GmbH.), 21 June, 2007 (21.06.07), Full text; all drawings & WO 2005/054885 A1	1-9
A	JP 2003-502876 A (Koninklijke Philips Electronics N.V.), 21 January, 2003 (21.01.03), & EP 1892538 A2	1-9
A	JP 2001-174286 A (FDK Corp.), 29 June, 2001 (29.06.01), Full text; all drawings (Family: none)	1-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 January, 2009 (20.01.09)

Date of mailing of the international search report
27 January, 2009 (27.01.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/073870

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 98084/1989 (Laid-open No. 36979/1991) (Mitsubishi Electric Corp.), 10 April, 1991 (10.04.91), Full text; all drawings (Family: none)	1-9

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G01D5/245(2006.01)i, G01R33/09(2006.01)i, H01L43/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G01D5/00-5/62, G01R33/00-3/26, H01L27/22;29/82;43/00-43/14, G01B7/00-7/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2007-516437 A (ローベルト ボツシュ ゲゼルシャフト ミツト ベシユレンクテル ハフツング) 2007.06.21, 全文、全図 & WO 2005/054885 A1	1 - 9
A	JP 2003-502876 A (コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ) 2003.01.21, & EP 1892538 A2	1 - 9
A	JP 2001-174286 A (エフ・ディー・ケイ株式会社) 2001.06.29, 全文、全図 (ファミリーなし)	1 - 9

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 0 1 . 2 0 0 9

国際調査報告の発送日

2 7 . 0 1 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

井 上 昌 宏

2 F

9 5 0 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	日本国実用新案登録出願 1-98084 号(日本国実用新案登録出願公開 3-36979 号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (三菱電機株式会社) 1991.04.10, 全文、全図 (ファミリーなし)	1 - 9