

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4105202号
(P4105202)

(45) 発行日 平成20年6月25日 (2008. 6. 25)

(24) 登録日 平成20年4月4日 (2008. 4. 4)

(51) Int. Cl.	F I
H O 1 L 23/12 (2006. 01)	H O 1 L 23/12 5 O 1 C
H O 1 L 21/60 (2006. 01)	H O 1 L 23/12 5 O 1 Z
	H O 1 L 21/60 3 1 1 S
	H O 1 L 21/92 6 O 4 R

請求項の数 14 (全 32 頁)

(21) 出願番号	特願2006-260948 (P2006-260948)	(73) 特許権者	000190688
(22) 出願日	平成18年9月26日 (2006. 9. 26)		新光電気工業株式会社
(65) 公開番号	特開2008-84958 (P2008-84958A)		長野県長野市小島田町80番地
(43) 公開日	平成20年4月10日 (2008. 4. 10)	(74) 代理人	100070150
審査請求日	平成19年9月6日 (2007. 9. 6)		弁理士 伊東 忠彦
早期審査対象出願		(72) 発明者	山野 孝治
			長野県長野市小島田町80番地 新光電気
			工業株式会社内
		(72) 発明者	荒井 直
			長野県長野市小島田町80番地 新光電気
			工業株式会社内
		審査官	今井 淳一
		最終頁に続く	

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、

前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、

前記絶縁樹脂上に第1の金属層と第2の金属層とを順次積層させる金属層積層工程と、

前記第2の金属層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、

前記圧着工程後に、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、

前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項 2】

前記第1の金属層は、前記第2の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項 3】

複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された

配線パターンと、を備えた半導体装置の製造方法であって、

前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、

前記絶縁樹脂上に第1の金属層、第2の金属層、及び前記第2の金属層を保護する保護層を順次積層させる積層工程と、

前記積層工程後に、前記保護層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、

前記圧着工程後に、前記保護層を除去する保護層除去工程と、

前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、

前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法。

10

【請求項4】

前記第1の金属層は、前記第2の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項3記載の半導体装置の製造方法。

【請求項5】

複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、

前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、

20

前記絶縁樹脂上に第1の金属層、第2の金属層、及び第3の金属層を順次積層させる金属層積層工程と、

前記第3の金属層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、

前記圧着工程後に、第3の金属層をエッチングしてメタルポストを形成するメタルポスト形成工程と、

前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、

前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項6】

30

前記第2の金属層は、前記第3の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】

前記第1の金属層は、前記第2の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項5または6記載の半導体装置の製造方法。

【請求項8】

複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、

前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、

40

前記異方性導電樹脂に第1の金属層と第2の金属層とを順次積層させる金属層積層工程と、

前記第2の金属層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、

前記圧着工程後に、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、

前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項9】

50

前記第 1 の金属層は、前記第 2 の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 10】

複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、

前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、

前記異方性導電樹脂に第 1 の金属層、第 2 の金属層、及び前記第 2 の金属層を保護する保護層を順次積層させる積層工程と、

前記積層工程後に、前記保護層を押圧して、前記第 1 の金属層と前記内部接続端子とを圧着させる圧着工程と、

前記圧着工程後に、前記保護層を除去する保護層除去工程と、

前記第 2 の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、

前記第 1 の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項 11】

前記第 1 の金属層は、前記第 2 の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 12】

複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、

前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、

前記異方性導電樹脂に第 1 の金属層、第 2 の金属層、及び第 3 の金属層を順次積層させる金属層積層工程と、

前記第 3 の金属層を押圧して、前記第 1 の金属層と前記内部接続端子とを圧着させる圧着工程と、

前記圧着工程後に、前記第 3 の金属層をエッチングしてメタルポストを形成するメタルポスト形成工程と、

前記第 2 の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、

前記第 1 の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項 13】

前記第 2 の金属層は、前記第 3 の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項 12 記載の半導体装置の製造方法。

【請求項 14】

前記第 1 の金属層は、前記第 2 の金属層をエッチングするときのエッチングストッパーであることを特徴とする請求項 12 または 13 記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に係り、平面視した状態で半導体チップと略同じ大きさであり、半導体チップが配線パターンにフリップチップ接続された半導体装置の製造方法に関する。

【背景技術】

【0002】

従来の半導体装置には、平面視した状態で半導体チップと略同じ大きさとされたチップサイズパッケージと呼ばれる半導体装置（例えば、図 1 参照）がある。

10

20

30

40

50

【0003】

図1は、従来の半導体装置の断面図である。

【0004】

図1を参照するに、従来の半導体装置100は、半導体チップ101と、内部接続端子102と、樹脂層103と、配線パターン104と、ソルダーレジスト106と、外部接続端子107とを有する。

【0005】

半導体チップ101は、薄板化された半導体基板110と、導体集積回路111と、複数の電極パッド112と、保護膜113とを有する。半導体集積回路111は、半導体基板110の表面側に設けられている。半導体集積回路111は、拡散層、絶縁層、ビア、及び配線等から構成されている。複数の電極パッド112は、半導体集積回路111上に設けられている。複数の電極パッド112は、半導体集積回路111に設けられた配線と電氣的に接続されている。保護膜113は、半導体集積回路111上に設けられている。保護膜113は、半導体集積回路111を保護するための膜である。

10

【0006】

内部接続端子102は、電極パッド112上に設けられている。内部接続端子102の上端部は、樹脂層103から露出されている。内部接続端子102の上端部は、配線パターン104と接続されている。樹脂層103は、内部接続端子102が設けられた側の半導体基板101を覆うように設けられている。

20

【0007】

配線パターン104は、樹脂層103上に設けられている。配線パターン104は、内部接続端子102と接続されている。配線パターン104は、内部接続端子102を介して、電極パッド112と電氣的に接続されている。配線パターン104は、外部接続端子107が配設される外部接続端子配設領域104Aを有する。ソルダーレジスト106は、外部接続端子配設領域104A以外の配線パターン104部分を覆うように、樹脂層103上に設けられている。

【0008】

図2～図10は、従来の半導体装置の製造工程を示す図である。図2～図10において、図1に示した従来の半導体装置100と同一構成部分には同一符号を付す。

【0009】

始めに、図2に示す工程では、薄板化される前の半導体基板110の表面側に、半導体集積回路111、複数の電極パッド112、及び保護膜113を有した半導体チップ101を形成する。次いで、図3に示す工程では、複数の電極パッド112上に内部接続端子102を形成する。この段階では、複数の内部接続端子102には、高さのばらつきがある。

30

【0010】

次いで、図4に示す工程では、複数の内部接続端子102に平坦な板115を押し当てて、複数の内部接続端子102の高さを揃える。次いで、図5に示す工程では、内部接続端子102が形成された側の半導体チップ101及び内部接続端子102を覆うように、樹脂層103を形成する。

40

【0011】

次いで、図6に示す工程では、内部接続端子102の上面102Aが樹脂層103から露出するまで、樹脂層103を研磨する。このとき、樹脂層103の上面103Aが内部接続端子102の上面102Aと略面一となるように研磨を行う。

【0012】

次いで、図7に示す工程では、樹脂層103の上面103Aに配線パターン104を形成する。次いで、図8に示す工程では、外部接続端子配設領域104A以外の部分の配線パターン104を覆うように、樹脂層103上にソルダーレジスト106を形成する。

【0013】

次いで、図9に示す工程では、半導体基板110の裏面側から半導体基板110を研磨

50

して、半導体基板 110 を薄板化する。次いで、図 10 に示す工程では、外部接続端子配設領域 104A に外部接続端子 107 を形成する。これにより、半導体装置 100 が製造される（例えば、特許文献 1 参照。）。

【特許文献 1】特許第 3614828 号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

しかしながら、従来の半導体装置 100 の製造方法では、複数の内部接続端子 102 の高さを揃える工程や、樹脂層 103 を研磨して複数の内部接続端子 102 の上面 102A を樹脂層 103 から露出させる工程が必要であるため、工程数が増加して、製造コストが増加してしまうという問題があった。

10

【0015】

そこで本発明は、上述した問題点に鑑みなされたものであり、工程数を削減して、製造コストの低減を図ることのできる半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0016】

本発明の一観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、前記絶縁樹脂上に金属層を形成する金属層形成工程と、前記金属層を押圧して、前記金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

20

【0017】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように絶縁樹脂を形成後、絶縁樹脂上に配線パターンとなる金属層を形成し、この金属層を押圧して金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を絶縁樹脂から露出させるための絶縁樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

30

【0018】

本発明の他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、前記絶縁樹脂上に第 1 の金属層と第 2 の金属層とを順次積層させる金属層積層工程と、前記第 2 の金属層を押圧して、前記第 1 の金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記第 2 の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、前記第 1 の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

40

【0019】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように絶縁樹脂を形成後、絶縁樹脂上に配線パターンとなる第 1 の金属層と、接続パッドとなる第 2 の金属層とを順次形成し、第 2 の金属層を押圧して第 1 の金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を絶縁樹脂から露出させるための絶縁樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

50

【0020】

本発明のその他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、前記絶縁樹脂上に第1の金属層、第2の金属層、及び前記第2の金属層を保護する保護層を順次積層させる積層工程と、前記積層工程後に、前記保護層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記保護層を除去する保護層除去工程と、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

10

【0021】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように絶縁樹脂を形成後、絶縁樹脂上に配線パターンとなる第1の金属層と、接続パッドとなる第2の金属層と、第2の金属層を保護する保護層とを順次形成し、保護層を押圧して第1の金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を絶縁樹脂から露出させるための絶縁樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

20

【0022】

また、第1の金属層と複数の内部接続端子とを圧着させる際、第2の金属層上に設けられた保護層を押圧することにより、第2の金属層が損傷することを防止できる。

【0023】

本発明のその他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように絶縁樹脂を形成する絶縁樹脂形成工程と、前記絶縁樹脂上に第1の金属層、第2の金属層、及び第3の金属層を順次積層させる金属層積層工程と、前記第3の金属層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、第3の金属層をエッチングしてメタルポストを形成するメタルポスト形成工程と、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

30

【0024】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように絶縁樹脂を形成後、絶縁樹脂上に配線パターンとなる第1の金属層と、接続パッドとなる第2の金属層と、メタルポストとなる第3の金属層とを順次形成し、第3の金属層を押圧して第1の金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を絶縁樹脂から露出させるための絶縁樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

40

【0025】

また、接続パッド上にメタルポストを形成することにより、例えば、メタルポスト上にマザーボード等の実装基板と接続される外部接続端子を設けた場合、外部接続端子にかかるストレス（応力）を緩和することができる。

【0026】

本発明のその他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と

50

、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、前記異方性導電樹脂上に金属層を形成する金属層形成工程と、前記金属層を押圧して、前記金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

【0027】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように異方性導電樹脂を形成後、異方性導電樹脂上に配線パターンとなる金属層を形成し、この金属層を押圧して金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を異方性導電樹脂から露出させるための絶縁樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

10

【0028】

また、異方性導電樹脂を用いることにより、絶縁樹脂を用いた場合と比較して、金属層を押圧するときの圧力を小さくすることが可能となるので、半導体装置を容易に製造することができる。

【0029】

20

本発明のその他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、前記異方性導電樹脂に第1の金属層と第2の金属層とを順次積層させる金属層積層工程と、前記第2の金属層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

30

【0030】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように異方性導電樹脂を形成後、異方性導電樹脂上に配線パターンとなる第1の金属層と、接続パッドとなる第2の金属層とを順次形成し、第2の金属層を押圧して第1の金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を異方性導電樹脂から露出させるための異方性導電樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

【0031】

本発明のその他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、前記異方性導電樹脂に第1の金属層、第2の金属層、及び前記第2の金属層を保護する保護層を順次積層させる積層工程と、前記積層工程後に、前記保護層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記保護層を除去する保護層除去工程と、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

40

50

【0032】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように異方性導電樹脂を形成後、異方性導電樹脂上に配線パターンとなる第1の金属層と、接続パッドとなる第2の金属層と、第2の金属層を保護する保護層とを順次形成し、保護層を押圧して第1の金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を異方性導電樹脂から露出させるための異方性導電樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

【0033】

また、第1の金属層と複数の内部接続端子とを圧着させる際、第2の金属層上に設けられた保護層を押圧することにより、第2の金属層が損傷することを防止できる。

【0034】

本発明のその他の観点によれば、複数の半導体チップが形成される半導体基板と、電極パッドを有した前記複数の半導体チップと、前記電極パッドに設けられた内部接続端子と、前記内部接続端子と接続された配線パターンと、を備えた半導体装置の製造方法であって、前記内部接続端子が設けられた側の前記複数の半導体チップと前記内部接続端子とを覆うように異方性導電樹脂を形成する異方性導電樹脂形成工程と、前記異方性導電樹脂に第1の金属層、第2の金属層、及び第3の金属層を順次積層させる金属層積層工程と、前記第3の金属層を押圧して、前記第1の金属層と前記内部接続端子とを圧着させる圧着工程と、前記圧着工程後に、前記第3の金属層をエッチングしてメタルポストを形成するメタルポスト形成工程と、前記第2の金属層をエッチングして接続パッドを形成する接続パッド形成工程と、前記第1の金属層をエッチングして前記配線パターンを形成する配線パターン形成工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

【0035】

本発明によれば、内部接続端子が設けられた側の複数の半導体チップと複数の内部接続端子とを覆うように異方性導電樹脂を形成後、異方性導電樹脂上に配線パターンとなる第1の金属層と、接続パッドとなる第2の金属層と、メタルポストとなる第3の金属層とを順次形成し、第3の金属層を押圧して第1の金属層と複数の内部接続端子とを圧着させることにより、複数の内部接続端子の高さを揃える工程、及び複数の内部接続端子の一部を異方性導電樹脂から露出させるための異方性導電樹脂を研磨する工程が不要となる。これにより、工程数を削減することが可能となるので、半導体装置の製造コストの低減を図ることができる。

【0036】

また、接続パッド上にメタルポストを形成することにより、例えば、メタルポスト上にマザーボード等の実装基板と接続される外部接続端子を設けた場合、外部接続端子にかかるストレス（応力）を緩和することができる。

【発明の効果】

【0037】

本発明によれば、工程数を削減して、半導体装置の製造コストの低減を図ることができる。

【発明を実施するための最良の形態】

【0038】

次に、図面に基づいて本発明の実施の形態について説明する。

【0039】

（第1の実施の形態）

図11は、本発明の第1の実施の形態に係る半導体装置の断面図である。

【0040】

図11を参照するに、第1の実施の形態の半導体装置10は、半導体チップ11と、内部接続端子12と、絶縁樹脂13と、配線パターン14、15と、ソルダーレジスト16

10

20

30

40

50

と、外部接続端子 17 とを有する。

【0041】

半導体チップ 11 は、半導体基板 21 と、半導体集積回路 22 と、電極パッド 23 と、保護膜 24 とを有する。半導体基板 21 は、半導体集積回路 22 を形成するための基板である。半導体基板 21 は、薄板化されている。半導体基板 21 の厚さ T_1 は、例えば、 $100\mu\text{m} \sim 300\mu\text{m}$ とすることができる。半導体基板 21 は、例えば、薄板化された Si ウエハが個片化されたものである。

【0042】

半導体集積回路 22 は、半導体基板 21 の表面側に設けられている。半導体集積回路 22 は、半導体基板 21 に形成された拡散層（図示せず）、半導体基板 21 上に積層された絶縁層（図示せず）、及び積層された絶縁層に設けられたビア（図示せず）及び配線等（図示せず）から構成されている。

10

【0043】

電極パッド 23 は、半導体集積回路 22 上に複数設けられている。電極パッド 23 は、半導体集積回路 22 に設けられた配線（図示せず）と電氣的に接続されている。電極パッド 23 の材料としては、例えば、Au を用いることができる。

【0044】

保護膜 24 は、半導体集積回路 22 上に設けられている。保護膜 24 は、半導体集積回路 22 を保護するための膜である。保護膜 24 としては、例えば、SiN 膜や PSG 膜等を用いることができる。

20

【0045】

内部接続端子 12 は、電極パッド 23 上に設けられている。内部接続端子 12 は、半導体集積回路 22 と配線パターン 14 とを電氣的に接続するためのものである。内部接続端子 12 の高さ H_1 は、例えば、 $10\mu\text{m} \sim 60\mu\text{m}$ とすることができる。内部接続端子 12 としては、例えば、Au バンプ、Au めっき膜、無電解めっき法により形成された Ni 膜とそれを覆う Au 膜から構成される金属膜等を用いることができる。Au バンプは、例えば、ボンディング法やめっき法により形成することができる。

【0046】

絶縁樹脂 13 は、内部接続端子 12 の上面 12A を除く内部接続端子 12 部分及び半導体チップ 11 上を覆うように設けられている。内部接続端子 12 の上面 12A は、絶縁樹脂 13 から露出されている。絶縁樹脂 13 の上面 13A は、内部接続端子 12 の上面 12A と略面一とされている。絶縁樹脂 13 としては、例えば、粘着性を有したシート状の絶縁樹脂（例えば、NCF（Non Conductive Film））や、ペースト状の絶縁樹脂（例えば、NCP（Non Conductive Paste））等を用いることができる。絶縁樹脂 13 の厚さ T_2 は、例えば、 $10\mu\text{m} \sim 60\mu\text{m}$ とすることができる。

30

【0047】

配線パターン 14 は、内部接続端子 12 の上面 12A と接触するように、絶縁樹脂 13 の上面 13A に設けられている。配線パターン 14 は、内部接続端子 12 を介して、半導体集積回路 22 と電氣的に接続されている。配線パターン 14 は、外部接続端子 17 が配設される外部接続端子配設領域 14A を有する。

40

【0048】

配線パターン 15 は、絶縁樹脂 13 の上面 13A に設けられている。配線パターン 15 は、外部接続端子 17 が配設される外部接続端子配設領域 15A を有する。配線パターン 14、15 の材料としては、例えば、Cu を用いることができる。配線パターン 14、15 の厚さは、例えば、 $12\mu\text{m}$ とすることができる。

【0049】

ソルダーレジスト 16 は、外部接続端子配設領域 14A、15A を除く配線パターン 14、15 部分を覆うように絶縁樹脂 13 上に設けられている。ソルダーレジスト 16 は、外部接続端子配設領域 14A を露出する開口部 16A と、外部接続端子配設領域 15A を露出する開口部 16B とを有する。

50

【0050】

外部接続端子17は、配線パターン14、15の外部接続端子配設領域14A、15Aに設けられている。外部接続端子17は、マザーボード等の実装基板（図示せず）に設けられたパッドと電氣的に接続される端子である。外部接続端子17としては、例えば、はんだバンプを用いることができる。

【0051】

図12～図22は、本発明の第1の実施の形態に係る半導体装置の製造工程を示す図であり、図23は、半導体基板の平面図である。図12～図23において、第1の実施の形態の半導体装置10と同一構成部分には同一符号を付す。また、図12～図23において、Cはダイサーが半導体基板31を切断する位置（以下、「切断位置C」とする）を示している。

10

【0052】

始めに、図12に示す工程では、複数の半導体装置形成領域Aと、複数の半導体装置形成領域Aを分離するスクライプ領域Bとを有した半導体基板31を準備する（図23参照）。半導体装置形成領域Aは、半導体装置10が形成される領域である。半導体基板31は、薄板化され、かつ切断位置Cにおいて切断されることにより、先に説明した半導体基板21（図11参照）となるものである。半導体基板31としては、例えば、Siウエハを用いることができる。半導体基板31の厚さ T_3 は、例えば、 $500\mu\text{m} \sim 775\mu\text{m}$ とすることができる。

20

【0053】

次いで、図13に示す工程では、半導体装置形成領域Aに対応する半導体基板31の表面側に、周知の手法により、半導体集積回路22、電極パッド23、及び保護膜24を有した半導体チップ11を形成する。電極パッド23の材料としては、例えば、Alを用いることができる。また、保護膜24としては、例えば、SiN膜やPSG膜等を用いることができる。

【0054】

次いで、図14に示す工程では、複数の半導体装置形成領域Aに設けられた複数の電極パッド23上にそれぞれ内部接続端子12を形成する。内部接続端子12としては、例えば、Auバンプ、Auめっき膜、無電解めっき法により形成されたNi膜とそれを覆うAu膜から構成される金属膜等を用いることができる。

30

Auバンプは、例えば、ボンディング法により形成することができる。なお、図14に示す工程で形成された複数の内部接続端子12には、高さばらつきが存在する。

【0055】

次いで、図15に示す工程では、内部接続端子12が設けられた側の複数の半導体チップ11（複数の半導体チップ11の表面側）及び内部接続端子12を覆うように絶縁樹脂13を形成する（絶縁樹脂形成工程）。絶縁樹脂13としては、粘着性を有したシート状の絶縁樹脂（例えば、NCF（Non Conductive Film））や、ペースト状の絶縁樹脂（例えば、NCP（Non Conductive Paste））等を用いることができる。粘着性を有したシート状の絶縁樹脂を用いた場合は、図14に示す構造体の上面側にシート状の絶縁樹脂を貼り付けることで絶縁樹脂13を形成する。また、絶縁樹脂13としてペースト状の絶縁樹脂を用いた場合は、図15に示す構造体の上面側に印刷法によりペースト状の絶縁樹脂を形成し、その後、プリベークして絶縁樹脂を半硬化させる。この半硬化した絶縁樹脂は、接着性を有する。絶縁樹脂13の厚さ T_4 は、例えば、 $20\mu\text{m} \sim 100\mu\text{m}$ とすることができる。

40

【0056】

次いで、図16に示す工程では、絶縁樹脂13の上面13Aに金属層33を形成する（金属層形成工程）。金属層33は、後述する図18に示す工程において、エッチングされて配線パターン14、15となるものである。具体的には、金属層33としてCu箔を用意し、このCu箔を絶縁樹脂13の上面13Aに貼り付ける。金属層33の厚さ T_5 は、例えば、 $10\mu\text{m}$ とすることができる。

50

【0057】

次いで、図17に示す工程では、図17に示す構造体を加熱した状態で、金属層33の上面33A側から金属層33を押圧して、金属層33の下面33Bと複数の内部接続端子12の上面12Aとを接触させて、金属層33と内部接続端子12とを圧着させる（圧着工程）。また、図17に示す構造体を加熱することにより、絶縁樹脂13は硬化する。圧着後の絶縁樹脂13の厚さ T_2 は、例えば、 $10\mu\text{m}\sim 60\mu\text{m}$ とすることができる。

【0058】

このように、絶縁樹脂13上に配線パターン14、15となる金属層33を形成し、金属層33を押圧して金属層33と複数の内部接続端子12とを圧着させることにより、従来行われていた複数の内部接続端子12の高さを揃える工程、及び複数の内部接続端子12の上端部を絶縁樹脂13から露出させるための絶縁樹脂を研磨する工程が不要となる。これにより、半導体装置10の製造工程数を削減することが可能となるので、半導体装置10の製造コストの低減を図ることができる。

10

【0059】

次いで、図18に示す工程では、金属層33をエッチングによりパターンニングして、複数の半導体装置形成領域Aに配線パターン14、15を形成（配線パターン形成工程）し、その後、配線パターン14、15の粗化処理を行う。

【0060】

具体的には、金属層33上にパターンニングされたレジスト膜を形成し、次いで、このレジスト膜をマスクとして、金属層33をエッチングして配線パターン14、15を形成する。配線パターン14、15の粗化処理は、黒化処理又は粗化エッチング処理のいずれかの方法により行うことができる。上記粗化処理は、配線パターン14、15の上面及び側面に形成されるソルダーレジスト16と配線パターン14、15との密着性を向上させるためのものである。

20

【0061】

次いで、図19に示す工程では、外部接続端子配設領域14A、15Aを除いた配線パターン14、15部分と絶縁樹脂13上とを覆うように、ソルダーレジスト16を形成する。

【0062】

次いで、図20に示す工程では、半導体基板31の裏面側から半導体基板31を研磨又は研削して、半導体基板31を薄板化する。半導体基板31の薄板化には、例えば、バックサイドグラインダーを用いることができる。薄板化後の半導体基板31の厚さ T_6 は、例えば、 $100\mu\text{m}\sim 300\mu\text{m}$ とすることができる。

30

【0063】

次いで、図21に示す工程では、配線パターン14、15の外部接続端子配設領域14A、15Aに外部接続端子17を形成する。これにより、複数の半導体装置形成領域Aに半導体装置10に相当する構造体が形成される。

【0064】

次いで、図22に示す工程では、半導体基板31を切断位置Cに沿って切断する。これにより、複数の半導体装置10が製造される。

40

【0065】

本実施の形態の半導体装置の製造方法によれば、内部接続端子12が設けられた側の複数の半導体チップ11（複数の半導体チップ11の表面側）及び内部接続端子12を覆うように絶縁樹脂13を形成後、絶縁樹脂13上に配線パターン14、15となる金属層33を形成し、金属層33を押圧して金属層33と複数の内部接続端子12とを圧着させることにより、複数の内部接続端子12の高さを揃える工程、及び複数の内部接続端子12の上端部を絶縁樹脂13から露出させるための絶縁樹脂を研磨する工程を行う必要がなくなるため、工程数を削減して、半導体装置10の製造コストの低減を図ることができる。

【0066】

（第2の実施の形態）

50

図 2 4 は、本発明の第 2 の実施の形態に係る半導体装置の断面図である。

【0067】

図 2 4 を参照するに、第 2 の実施の形態の半導体装置 4 0 は、第 1 の実施の形態の半導体装置 1 0 に設けられた絶縁樹脂 1 3 の代わりに、異方性導電樹脂 4 1 を設けた以外は半導体装置 1 0 と同様に構成される。

【0068】

異方性導電樹脂 4 1 としては、例えば、粘着性を有したシート状の異方性導電樹脂（例えば、A C F（Anisotropic Conductive Film））や、ペースト状の異方性導電樹脂（例えば、A C P（Anisotropic Conductive Paste））等を用いることができる。A C P 及び A C F は、エポキシ系樹脂をベースとする絶縁樹脂に N i / A u に被膜された小径球状の樹脂が分散されたものであり、鉛直方向に対しては導電性を有し、水平方向には絶縁性を有する樹脂である。異方性導電樹脂 4 1 の厚さ T_7 は、例えば、 $10\text{ }\mu\text{m} \sim 60\text{ }\mu\text{m}$ とすることができる。

10

【0069】

図 2 5 ～図 2 7 は、本発明の第 2 の実施の形態に係る半導体装置の製造工程を示す図である。図 2 5 ～図 2 7 において、第 2 の実施の形態の半導体装置 4 0 と同一構成部分には同一符号を付す。

【0070】

図 2 5 ～図 2 7 を参照して、第 2 の実施の形態の半導体装置 4 0 の製造方法について説明する。始めに、第 1 の実施の形態で説明した図 1 2 ～図 1 4 に示す工程と同様な処理を行って、図 1 4 に示す構造体を形成する。

20

【0071】

次いで、図 2 5 に示す工程では、内部接続端子 1 2 が設けられた側の複数の半導体チップ 1 1（複数の半導体チップ 1 1 の表面側）及び内部接続端子 1 2 を覆うように異方性導電樹脂 4 1 を形成する（異方性導電樹脂形成工程）。異方性導電樹脂 4 1 としては、例えば、粘着性を有したシート状の異方性導電樹脂（例えば、A C F（Anisotropic Conductive Film））や、ペースト状の異方性導電樹脂（例えば、A C P（Anisotropic Conductive Paste））等を用いることができる。

【0072】

異方性導電樹脂 4 1 としてペースト状の異方性導電樹脂（例えば、A C P（Anisotropic Conductive Paste））を用いた場合は、例えば、印刷法によりペースト状の異方性導電樹脂を形成後、ペースト状の異方性導電樹脂をプリバークして半硬化させる。半硬化した異方性導電樹脂は、接着剤としての機能を有する。異方性導電樹脂 4 1 の厚さ T_8 は、例えば、 $20\text{ }\mu\text{m} \sim 100\text{ }\mu\text{m}$ とすることができる。

30

【0073】

次いで、図 2 6 に示す工程では、異方性導電樹脂 4 1 の上面 4 1 A に金属層 3 3 を形成する（金属層形成工程）。具体的には、金属層 3 3 として C u 箔を用意し、異方性導電樹脂 4 1 の上面 4 1 A に C u 箔を貼り付ける。金属層 3 3 の厚さ T_5 は、例えば、 $10\text{ }\mu\text{m}$ とすることができる。

【0074】

次いで、図 2 7 に示す工程では、図 2 6 に示す構造体を加熱した状態で、金属層 3 3 の上面 3 3 A 側から金属層 3 3 を押圧し、金属層 3 3 の下面 3 3 B と複数の内部接続端子 1 2 の上面 1 2 A とを接触させて、金属層 3 3 と複数の内部接続端子 1 2 とを圧着させる（圧着工程）。また、図 2 6 に示す構造体を加熱することにより、異方性導電樹脂 4 1 は硬化する。圧着後の異方性導電樹脂 4 1 の厚さ T_7 は、例えば、 $10\text{ }\mu\text{m} \sim 60\text{ }\mu\text{m}$ とすることができる。

40

【0075】

このように、内部接続端子 1 2 が設けられた側の複数の半導体チップ 1 1（複数の半導体チップ 1 1 の表面側）及び内部接続端子 1 2 を覆うように異方性導電樹脂 4 1 を形成後、異方性導電樹脂 4 1 上に配線パターン 1 4、1 5 となる金属層 3 3 を形成し、金属層 3

50

3を押圧して金属層33と複数の内部接続端子12とを圧着させることにより、絶縁樹脂を用いた場合と比較して、金属層33を押圧するときの圧力を小さくすることが可能となるため、半導体装置40を容易に製造することができる。

【0076】

その後、第1の実施の形態で説明した図18～図22に示す工程と同様な処理を行うことにより、複数の半導体装置40が製造される。

【0077】

本実施の形態の半導体装置の製造方法によれば、内部接続端子12が設けられた側の複数の半導体チップ11（複数の半導体チップ11の表面側）及び内部接続端子12を覆うように異方性導電樹脂41を形成後、異方性導電樹脂41上に配線パターン14、15となる金属層33を形成し、金属層33を押圧して金属層33と複数の内部接続端子12とを圧着させることにより、複数の内部接続端子12の高さを揃える工程、及び複数の内部接続端子12の上端部を異方性導電樹脂41から露出させるための異方性導電樹脂を研磨する工程を行う必要がなくなるため、工程数を削減して、半導体装置40の製造コストの低減を図ることができる。

10

【0078】

また、第1の実施の形態の半導体装置10に設けられた絶縁樹脂13の代わりに異方性導電樹脂41を設けることにより、金属層33を押圧するときの圧力を小さくすることが可能となるため、半導体装置40を容易に製造することができる。

20

【0079】

（第3の実施の形態）

図28は、本発明の第3の実施の形態に係る半導体装置の断面図である。

【0080】

図28を参照するに、第3の実施の形態の半導体装置50は、第1の実施の形態の半導体装置10の構成に、さらに接続パッド51を設けた以外は半導体装置10と同様に構成される。

【0081】

接続パッド51は、配線パターン14、15の外部接続端子配設領域14A、15Aに設けられている。接続パッド51は、ソルダーレジスト16に形成された開口部16A、16Bから露出されている。接続パッド51上には、外部接続端子17が配設されている。接続パッド51の材料としては、例えば、Sn、Ni、Ti等を用いることができる。接続パッド51の厚さは、例えば、2μmとすることができる。

30

【0082】

図29～図34は、本発明の第3の実施の形態に係る半導体装置の製造工程を示す図である。図29～図34において、第3の実施の形態の半導体装置50と同一構成部分には同一符号を付す。

【0083】

図29～図34を参照して、第3の実施の形態の半導体装置50の製造方法について説明する。始めに、第1の実施の形態で説明した図12～図15に示す工程と同様な処理を行って、図15に示す構造体を形成する。

40

【0084】

次いで、図29に示す工程では、絶縁樹脂13の上面13Aに第1の金属層54と第2の金属層55とを順次形成する（金属層積層工程）。第1の金属層54は、エッチングによりパターンングされて配線パターン14、15となる金属層である。また、第1の金属層54は、第2の金属層55をエッチングするときのエッチングストッパーとなる。第2の金属層55は、エッチングによりパターンングされて接続パッド51となる金属層である。

【0085】

第2の金属層55として、例えば、Sn層、Ni層、Ti層等を用いた場合、第1の金属層54としては、例えば、Cu層を用いることができる。具体的には、例えば、Cu箔

50

(第1の金属層54に相当する)上にSn層(第2の金属55に相当する)が形成されたシート状の金属箔を絶縁樹脂13の上面13Aに貼り付けることで、第1及び第2の金属層54, 55を形成する。第1の金属層54の厚さ T_9 は、例えば、 $10\mu\text{m}$ とすることができる。また、第2の金属層55の厚さ T_{10} は、例えば、 $2\mu\text{m}$ とすることができる。

【0086】

次いで、図30に示す工程では、図29に示す構造体を加熱した状態で、第2の金属層55を押圧して、第1の金属層54の下面54Aと複数の内部接続端子12の上面12Aとを接触させて、第1の金属層54と複数の内部接続端子12とを圧着させる(圧着工程)。また、図29に示す構造体を加熱することにより、絶縁樹脂13は硬化する。圧着後の絶縁樹脂13の厚さ T_2 は、例えば、 $10\mu\text{m}\sim 60\mu\text{m}$ とすることができる。

10

【0087】

このように、第2の金属層55を押圧して、配線パターン14, 15となる第1の金属層54と複数の内部接続端子12とを圧着させることにより、従来、必要であった複数の内部接続端子12の高さを揃える工程、及び複数の内部接続端子12の上端部を絶縁樹脂13から露出させるための絶縁樹脂13を研磨する工程が不要となるため、製造工程数を削減することが可能となるので、半導体装置50の製造コストの低減を図ることができる。

【0088】

次いで、図31に示す工程では、第2の金属層55をエッチングによりパターニングして、外部接続端子配設領域14A, 15Aに対応する部分の第1の金属層54上に接続パッド51を形成する(接続パッド形成工程)。具体的には、第2の金属層55上にパターニングされたレジスト膜を形成し、このレジスト膜をマスクとする異方性エッチングにより、第2の金属層55をエッチングして接続パッド51を形成する。

20

【0089】

このとき、第1の金属層54が第2の金属層55をエッチングする際のエッチングストッパーとして機能するため、絶縁樹脂13がエッチングされることを防止することができる。

【0090】

次いで、図32に示す工程では、図31に示す構造体上にパターニングされたレジスト膜57を形成する。レジスト膜57は、第1の金属膜54をエッチングして配線パターン14, 15を形成する際のマスクである。

30

【0091】

次いで、図33に示す工程では、レジスト膜57をマスクとして、第1の金属層54をエッチングして、配線パターン14, 15を形成する(配線パターン形成工程)。

【0092】

次いで、図34に示す工程では、レジスト膜57を除去する。その後、第1の実施の形態で説明した図20～図22に示す工程と同様な処理を行うことにより、複数の半導体装置50が製造される。

【0093】

本実施の形態の半導体装置の製造方法によれば、複数の内部接続端子12が設けられた側の複数の半導体チップ11と複数の内部接続端子12とを覆うように絶縁樹脂13を形成後、絶縁樹脂13上に配線パターン14, 15となる第1の金属層54と、接続パッド51となる第2の金属層55とを順次形成し、第2の金属層55を押圧して、第1の金属層54と複数の内部接続端子12とを圧着させることにより、複数の内部接続端子12の高さを揃える工程、及び複数の内部接続端子12の一部を絶縁樹脂13から露出させるための絶縁樹脂13を研磨する工程が不要となるため、工程数を削減することが可能となり、半導体装置50の製造コストの低減を図ることができる。

40

【0094】

なお、本実施の形態の半導体装置50では、配線パターン14, 15と半導体チップ11の間に絶縁樹脂13を設けた場合を例に挙げて説明したが、絶縁樹脂13の代わりに第

50

2の実施の形態で説明した異方性導電樹脂41を設けてもよい。この場合、第2の実施の形態の半導体装置40の製造方法と同様な効果を得ることができる。

【0095】

図35～図37は、本発明の第3の実施の形態に係る半導体装置の製造工程の変形例を示す図である。図35～図37において、先に説明した図29に示す構造体と同一構成部分には同一符号を付す。

【0096】

図35～図37を参照して、本発明の第3の実施の形態に係る半導体装置50の製造方法の変形例について説明する。始めに、第1の実施の形態で説明した図12～図15に示す工程と同様な処理を行って、図15に示す構造体を形成する。

10

【0097】

次いで、図35に示す工程では、絶縁樹脂13の上面13Aに、第1の金属層54、第2の金属層55、及び保護層61を順次形成する（積層工程）。保護層61は、第2の金属層55を保護するためのものである。保護層61は、第2の金属層55に対して接着力の弱い接着剤で貼り付けられている。これにより、保護層61は、第2の金属層55から容易に剥がすことが可能な構成とされている。保護層61としては、例えば、Cu箔を用いることができる。また、保護層61の厚さ T_{11} は、例えば、 $35\mu\text{m} \sim 100\mu\text{m}$ とすることができる。

【0098】

次いで、図36に示す工程では、図35に示す構造体を加熱した状態で、保護層61を押圧して、第1の金属層54の下面54Aと複数の内部接続端子12の上面12Aとを接触させて、第1の金属層54と複数の内部接続端子12とを圧着させる（圧着工程）。また、図35に示す構造体を加熱することにより、絶縁樹脂13は硬化する。圧着後の絶縁樹脂13の厚さ T_2 は、例えば、 $10\mu\text{m} \sim 60\mu\text{m}$ とすることができる。

20

【0099】

このように、第2の金属層55上に設けた保護層61を押圧して、配線パターン14、15となる第1の金属層54と複数の内部接続端子12とを圧着させることにより、圧着工程において、厚さの薄い第2の金属層55が損傷することを防止できる。

【0100】

次いで、図37に示す工程では、保護層61を除去する（保護層除去工程）。その後、先に説明した図31～図34に示す工程と同様な処理を行い、続いて、第1の実施の形態で説明した図20～図22に示す工程と同様な処理を行うことにより、複数の半導体装置50が製造される。

30

【0101】

本実施の形態の半導体装置の製造工程の変形例によれば、第2の金属層55上に保護層61を形成し、この保護層61を押圧して、配線パターン14、15となる第1の金属層54と複数の内部接続端子12とを圧着させることにより、厚さの薄い第2の金属層55が損傷することを防止できる。

【0102】

（第4の実施の形態）

40

図38は、本発明の第4の実施の形態に係る半導体装置の断面図である。

【0103】

図38を参照するに、第4の実施の形態の半導体装置70は、第3の実施の形態の半導体装置50に設けられたソルダーレジスト16の代わりに封止樹脂72を設けると共に、さらにメタルポスト71を設けた以外は半導体装置50と同様に構成される。

【0104】

メタルポスト71は、接続パッド51上に設けられている。メタルポスト71の側面は、封止樹脂72により覆われている。メタルポスト71の上面71Aは、封止樹脂72から露出されている。メタルポスト71の上面71Aは、封止樹脂72の上面72Aと略面一とされている。メタルポスト71の上面71Aには、外部接続端子17が設けられてい

50

る。

【0105】

メタルポスト71は、外部接続端子17と接続パッド51とを電氣的に接続している。メタルポスト71は、外部接続端子17がマザーボード等の実装基板（図示せず）と接続された際に外部接続端子17が受けるストレス（応力）を緩和する機能を有する。メタルポスト71の材料としては、例えば、Cuを用いることができる。メタルポスト71の高さH₂は、50 μm～100 μmとすることができる。

【0106】

封止樹脂72は、配線パターン14、15、接続パッド51、及びメタルポスト71の側面を覆うように、絶縁樹脂13上に設けられている。封止樹脂72としては、例えば、

10

トランスファーモールド法やコンプレッションモールド法により形成されたエポキシ樹脂を用いることができる。

【0107】

図39～図49は、本発明の第4の実施の形態に係る半導体装置の製造工程を示す図である。図39～図49において、第3の実施の形態で説明した図35に示す構造体と同一構成部分には同一符号を付す。

【0108】

図39～図49を参照して、第4の実施の形態の半導体装置70の製造方法について説明する。始めに、第1の実施の形態で説明した図12～図15に示す工程と同様な処理を行って、図15に示す構造体を形成する。

20

【0109】

次いで、図39に示す工程では、絶縁樹脂13の上面13Aに第1の金属層54、第2の金属層55、及び第3の金属層74を順次形成する（金属層積層工程）。第1の金属層54は、第2の金属層55をエッチングして接続パッド51を形成する際、エッチングストッパーとして機能する。第1の金属層54の材料としては、例えば、Cuを用いることができる。また、第1の金属層54の厚さT₉は、例えば、10 μmとすることができる。

【0110】

第2の金属層55は、第3の金属層74をエッチングしてメタルポスト71を形成する際、エッチングストッパーとなる金属層である。第2の金属層55の材料としては、例えば、Sn、Ni、Ti等を用いることができる。また、第2の金属層55の厚さT₁₀は、例えば、2 μmとすることができる。

30

【0111】

第3の金属層74は、エッチングによりパターニングされてメタルポスト71となる金属層である。第3の金属層74の材料としては、例えば、Cuを用いることができる。第3の金属層74の厚さT₁₂は、例えば、50 μm～100 μmとすることができる。

【0112】

例えば、Cu箔（第1の金属層54に相当する）上に、Sn層（第2の金属55に相当する）、他のCu箔（第3の金属層74に相当する）が積層されたシート状の金属箔を絶縁樹脂13の上面13Aに貼り付けることで、第1～第3の金属層54、55、74を形成する。

40

【0113】

次いで、図40に示す工程では、図39に示す構造体を加熱した状態で、第3の金属層74を押圧して、第1の金属層54の下面54Aと複数の内部接続端子12の上面12Aとを接触させて、第1の金属層54と複数の内部接続端子12とを圧着させる（圧着工程）。また、図39に示す構造体を加熱することにより、絶縁樹脂13は硬化する。圧着後の絶縁樹脂13の厚さT₂は、例えば、10 μm～60 μmとすることができる。

【0114】

このように、複数の内部接続端子12が設けられた側の複数の半導体チップ11と複数の内部接続端子12とを覆うように絶縁樹脂13を形成後、絶縁樹脂13上に配線パター

50

ン１４，１５となる第１の金属層５４と、第２の金属層５５と、第３の金属層７４とを順次形成し、第３の金属層７４を押圧して、第１の金属層５４と複数の内部接続端子１２とを圧着させることにより、複数の内部接続端子１２の高さを揃える工程、及び複数の内部接続端子１２の一部を絶縁樹脂１３から露出させるための絶縁樹脂１３を研磨する工程が不要となるため、工程数を削減することが可能となり、半導体装置７０の製造コストの低減を図ることができる。

【０１１５】

次いで、図４１に示す工程では、メタルポスト７１の形成領域に対応する第３の金属層７４上に、パターニングされたレジスト膜７６を形成する。次いで、図４２に示す工程では、レジスト膜７６をマスクとして、第３の金属層７４をエッチングすることにより、レ

10

【０１１６】

このとき、第２の金属層５５が第３の金属層７４をエッチングする際のエッチングストッパーとして機能するため、第３の金属層７４のエッチング時に第２の金属層５５がエッチングされることを防止できる。

【０１１７】

次いで、図４３に示す工程では、レジスト膜７６をマスクとして、第２の金属層５５をエッチングすることにより、接続パッド５１を形成する（接続パッド形成工程）。

【０１１８】

このとき、第１の金属層５４が第２の金属層５５をエッチングする際のエッチングストッパーとして機能するため、第２の金属層５５のエッチング時に第１の金属層５４がエッチングされることを防止できる。

20

【０１１９】

次いで、図４４に示す工程では、レジスト膜７６を除去する。次いで、図４５に示す工程では、図４４に示す構造体上に、パターニングされたレジスト膜７８を形成する。レジスト膜７８は、第１の金属層５４をエッチングして配線パターン１４，１５を形成する際のマスクである。

【０１２０】

次いで、図４６に示す工程では、レジスト膜７８をマスクとして、第１の金属層５４をエッチングして配線パターン１４，１５を形成する（配線パターン形成工程）。次いで、図４７に示す工程では、レジスト膜７８を除去する。

30

【０１２１】

次いで、図４８に示す工程では、図４７に示した構造体の上面側を覆うように封止樹脂７２を形成する。封止樹脂７２は、例えば、トランスファーモールド法やコンプレッションモールド法により形成することができる。封止樹脂７２としては、例えば、エポキシ樹脂を用いることができる。

【０１２２】

次いで、図４９に示す工程では、メタルポスト７１の上面７１Ａと封止樹脂７２の上面７２Ａとが略面一となるように、不要な封止樹脂７２を除去する。具体的には、例えば、プラズマアッシングにより、不要な封止樹脂７２を除去する。

40

【０１２３】

その後、第１の実施の形態で説明した図２０～図２２に示す工程と同様な処理を行うことにより、複数の半導体装置７０が製造される。

【０１２４】

本実施の形態の半導体装置の製造方法によれば、複数の内部接続端子１２が設けられた側の複数の半導体チップ１１と複数の内部接続端子１２とを覆うように絶縁樹脂１３を形成後、絶縁樹脂１３上に配線パターン１４，１５となる第１の金属層５４と、第２の金属層５５と、第３の金属層７４とを順次形成し、第３の金属層７４を押圧して、第１の金属層５４と複数の内部接続端子１２とを圧着させることにより、複数の内部接続端子１２の高さを揃える工程、及び複数の内部接続端子１２の一部を絶縁樹脂１３から露出させるた

50

めの絶縁樹脂 13 を研磨する工程が不要となるため、工程数を削減することが可能となり、半導体装置 70 の製造コストの低減を図ることができる。

【0125】

また、外部接続端子 17 と接続パッド 51 との間にメタルポスト 71 を形成することにより、外部接続端子 17 が受けるストレス（応力）を緩和することができる。

【0126】

なお、本実施の形態の半導体装置 70 では、配線パターン 14、15 と半導体チップ 11 の間に絶縁樹脂 13 を設けた場合を例に挙げて説明したが、絶縁樹脂 13 の代わりに第 2 の実施の形態で説明した異方性導電樹脂 41 を設けてもよい。この場合、第 2 の実施の形態の半導体装置 40 の製造方法と同様な効果を得ることができる。

10

【0127】

以上、本発明の好ましい実施の形態について詳述したが、本発明はかかる特定の実施の形態に限定されるものではなく、特許請求の範囲内に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【産業上の利用可能性】

【0128】

本発明は、平面視した状態で半導体チップと略同じ大きさであり、半導体チップが配線パターンにフリップチップ接続された半導体装置の製造方法に適用できる。

【図面の簡単な説明】

【0129】

20

【図 1】従来の半導体装置の断面図である。

【図 2】従来の半導体装置の製造工程を示す図（その 1）である。

【図 3】従来の半導体装置の製造工程を示す図（その 2）である。

【図 4】従来の半導体装置の製造工程を示す図（その 3）である。

【図 5】従来の半導体装置の製造工程を示す図（その 4）である。

【図 6】従来の半導体装置の製造工程を示す図（その 5）である。

【図 7】従来の半導体装置の製造工程を示す図（その 6）である。

【図 8】従来の半導体装置の製造工程を示す図（その 7）である。

【図 9】従来の半導体装置の製造工程を示す図（その 8）である。

【図 10】従来の半導体装置の製造工程を示す図（その 9）である。

30

【図 11】本発明の第 1 の実施の形態に係る半導体装置の断面図である。

【図 12】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 1）である。

【図 13】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 2）である。

【図 14】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 3）である。

【図 15】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 4）である。

【図 16】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 5）である。

40

【図 17】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 6）である。

【図 18】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 7）である。

【図 19】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 8）である。

【図 20】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 9）である。

【図 21】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 10）

50

である。

【図 2 2】本発明の第 1 の実施の形態に係る半導体装置の製造工程を示す図（その 1 1）である。

【図 2 3】半導体基板の平面図である。

【図 2 4】本発明の第 2 の実施の形態に係る半導体装置の断面図である。

【図 2 5】本発明の第 2 の実施の形態に係る半導体装置の製造工程を示す図（その 1）である。

【図 2 6】本発明の第 2 の実施の形態に係る半導体装置の製造工程を示す図（その 2）である。

【図 2 7】本発明の第 2 の実施の形態に係る半導体装置の製造工程を示す図（その 3）である。 10

【図 2 8】本発明の第 3 の実施の形態に係る半導体装置の断面図である。

【図 2 9】本発明の第 3 の実施の形態に係る半導体装置の製造工程を示す図（その 1）である。

【図 3 0】本発明の第 3 の実施の形態に係る半導体装置の製造工程を示す図（その 2）である。

【図 3 1】本発明の第 3 の実施の形態に係る半導体装置の製造工程を示す図（その 3）である。

【図 3 2】本発明の第 3 の実施の形態に係る半導体装置の製造工程を示す図（その 4）である。 20

【図 3 3】本発明の第 3 の実施の形態に係る半導体装置の製造工程を示す図（その 5）である。

【図 3 4】本発明の第 3 の実施の形態に係る半導体装置の製造工程を示す図（その 6）である。

【図 3 5】本発明の第 3 の実施の形態に係る半導体装置の製造工程の変形例を示す図（その 1）である。

【図 3 6】本発明の第 3 の実施の形態に係る半導体装置の製造工程の変形例を示す図（その 2）である。

【図 3 7】本発明の第 3 の実施の形態に係る半導体装置の製造工程の変形例を示す図（その 3）である。 30

【図 3 8】本発明の第 4 の実施の形態に係る半導体装置の断面図である。

【図 3 9】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 1）である。

【図 4 0】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 2）である。

【図 4 1】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 3）である。

【図 4 2】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 4）である。

【図 4 3】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 5）である。 40

【図 4 4】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 6）である。

【図 4 5】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 7）である。

【図 4 6】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 8）である。

【図 4 7】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 9）である。

【図 4 8】本発明の第 4 の実施の形態に係る半導体装置の製造工程を示す図（その 1 0） 50

である。

【図４９】本発明の第４の実施の形態に係る半導体装置の製造工程を示す図（その１１）である。

【符号の説明】

【０１３０】

１０，４０，５０，７０ 半導体装置

１１ 半導体チップ

１２ 内部接続端子

１２Ａ，１３Ａ，３３Ａ，４１Ａ，７１Ａ，７２Ａ 上面

１３ 絶縁樹脂

10

１４，１５ 配線パターン

１４Ａ，１５Ａ 外部接続端子配設領域

１６ ソルダレジスト

１６Ａ，１６Ｂ 開口部

１７ 外部接続端子

２１，３１ 半導体基板

２２ 半導体集積回路

２３ 電極パッド

２４ 保護膜

３３ 金属層

20

３３Ｂ，５４Ａ 下面

４１ 異方性導電樹脂

５１ 接続パッド

５４ 第１の金属層

５５ 第２の金属層

５７，７６，７８ レジスト膜

６１ 保護層

７１ メタルポスト

７２ 封止樹脂

７４ 第３の金属層

30

A 半導体装置形成領域

B スクライブ領域

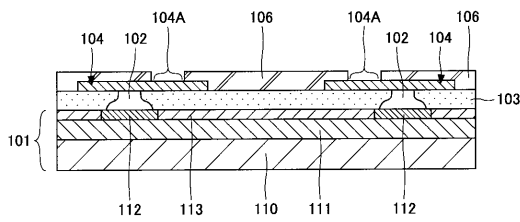
C 切断位置

$T_1 \sim T_{12}$ 厚さ

H_1, H_2 高さ

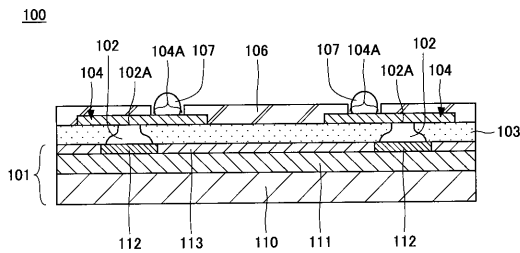
【図 9】

従来の半導体装置の製造工程を示す図(その8)



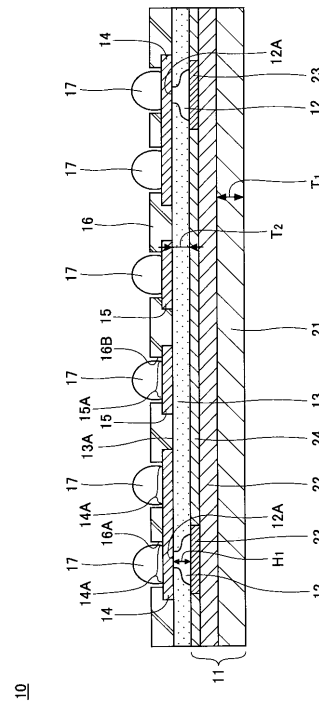
【図 10】

従来の半導体装置の製造工程を示す図(その9)



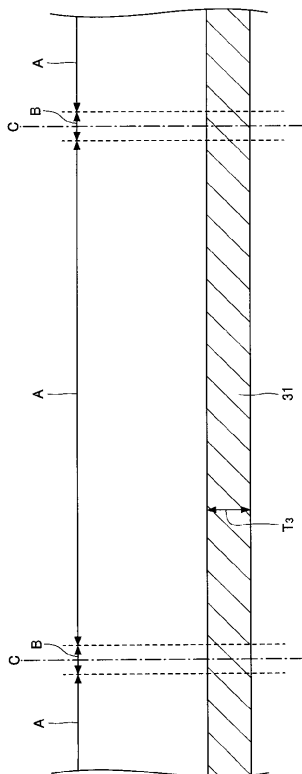
【図 11】

本発明の第1の実施の形態に係る半導体装置の断面図



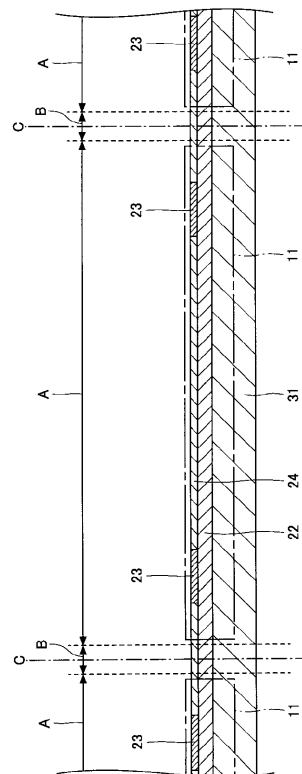
【図 12】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その1)



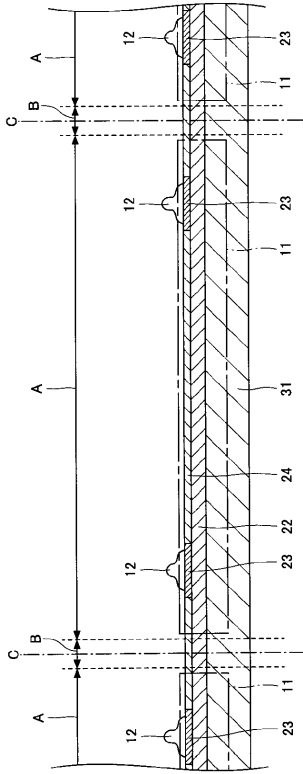
【図 13】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その2)



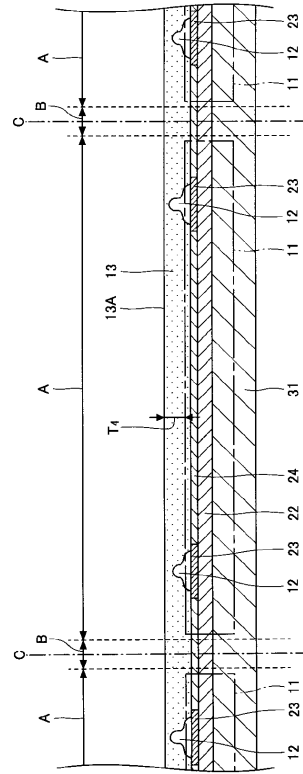
【図 14】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その3)



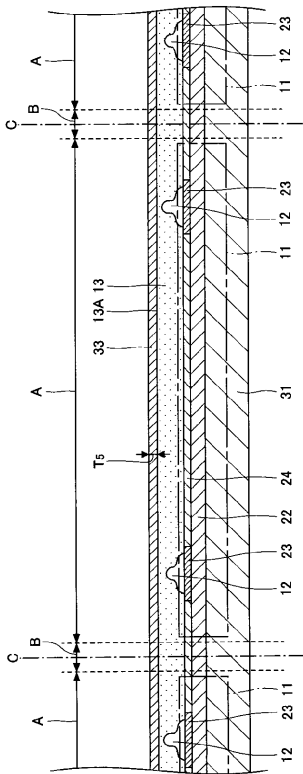
【図 15】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その4)



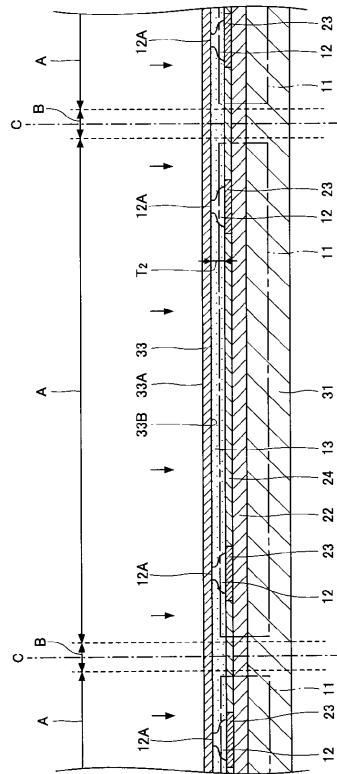
【図 16】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その5)



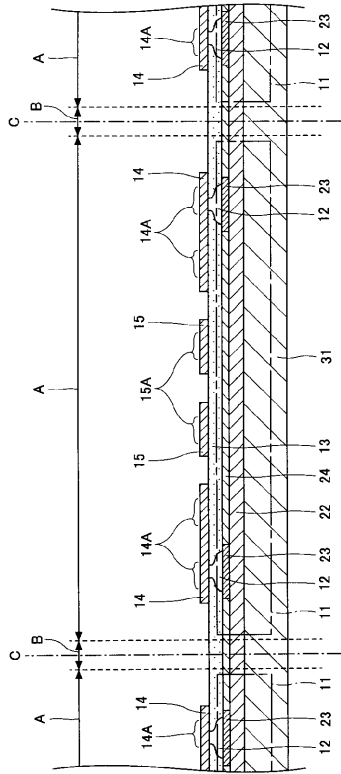
【図 17】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その6)



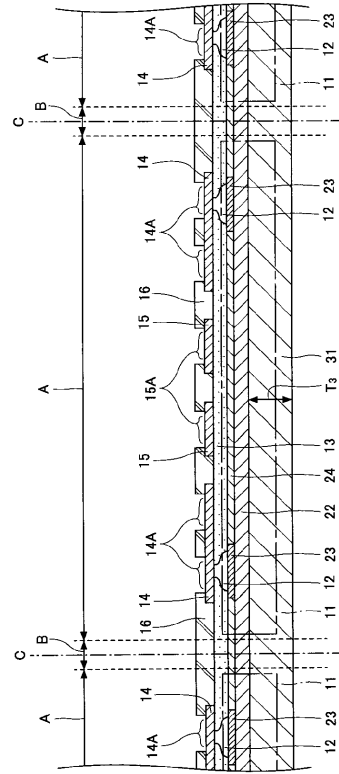
【図 18】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その7)



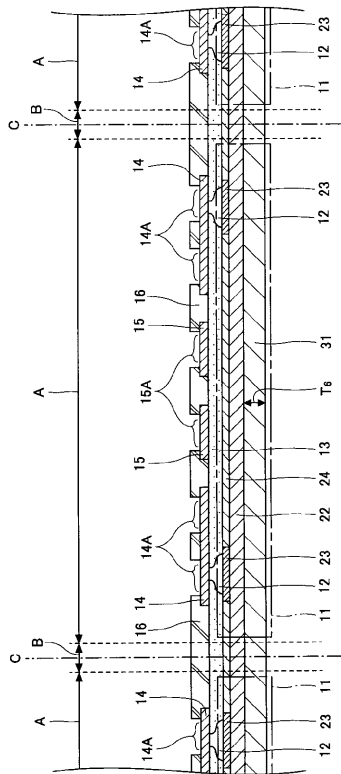
【図 19】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その8)



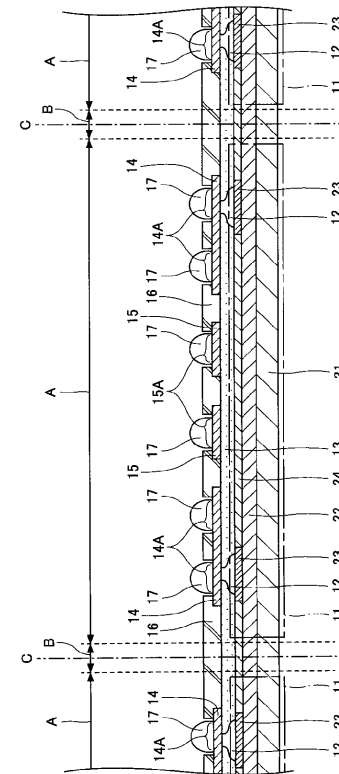
【図 20】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その9)



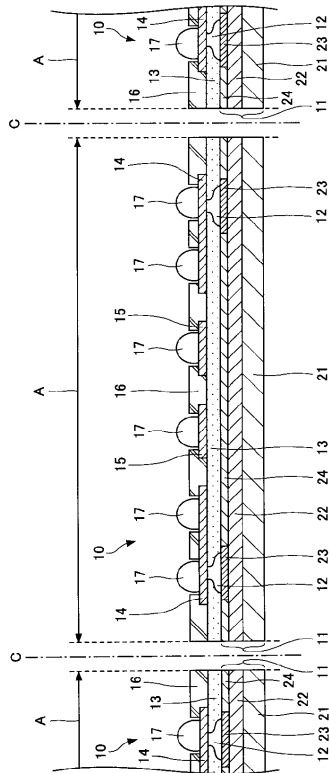
【図 21】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その10)



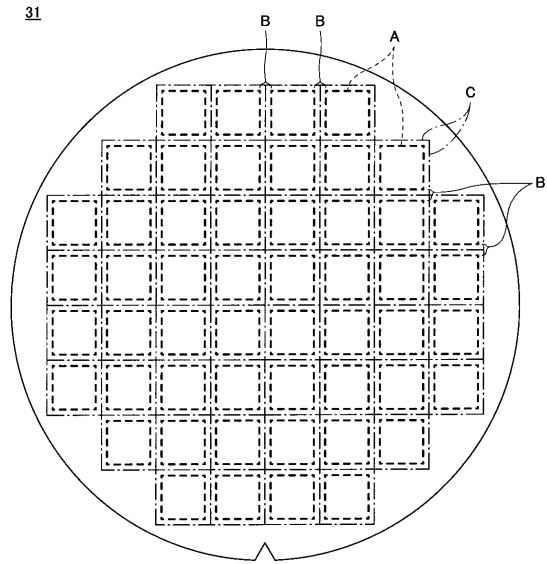
【図 2 2】

本発明の第1の実施の形態に係る半導体装置の製造工程を示す図(その11)



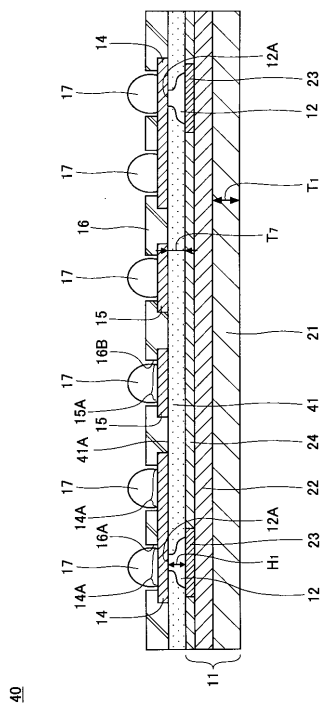
【図 2 3】

半導体基板の平面図



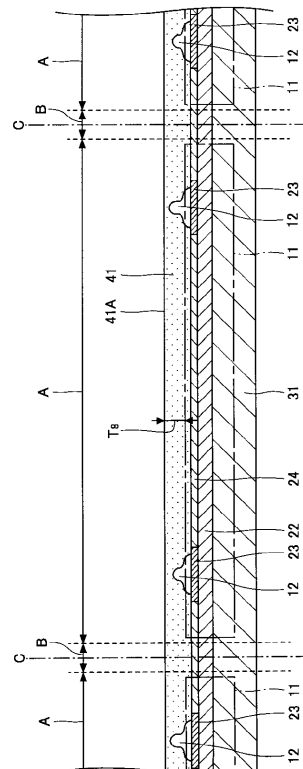
【図 2 4】

本発明の第2の実施の形態に係る半導体装置の断面図



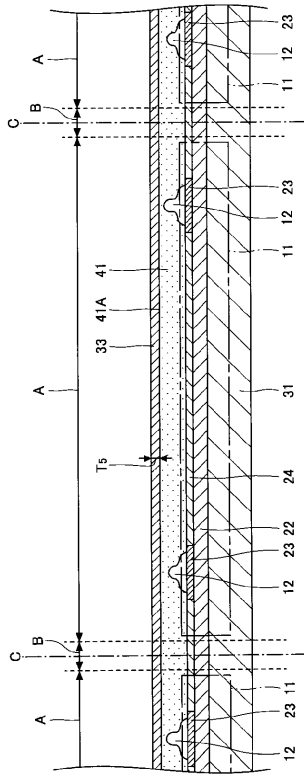
【図 2 5】

本発明の第2の実施の形態に係る半導体装置の製造工程を示す図(その1)



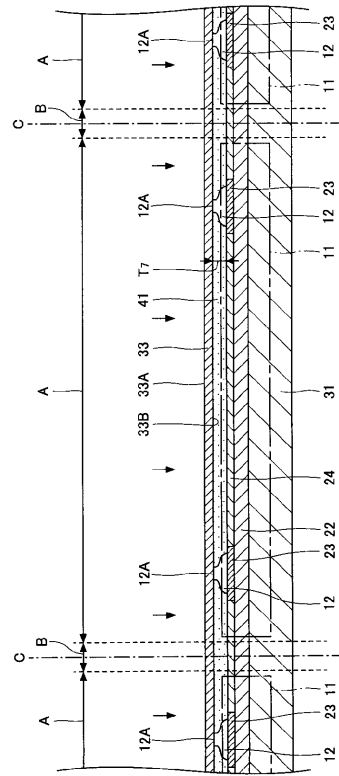
【図 26】

本発明の第2の実施の形態に係る半導体装置の製造工程を示す図(その2)



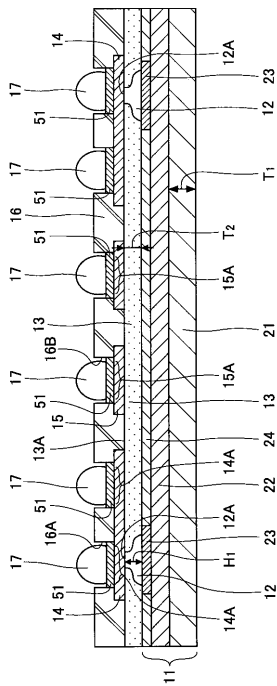
【図 27】

本発明の第2の実施の形態に係る半導体装置の製造工程を示す図(その3)



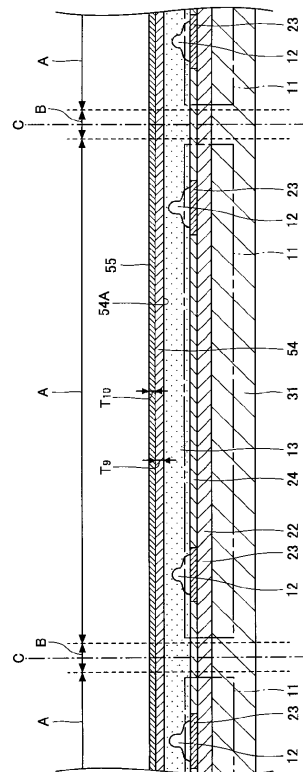
【図 28】

本発明の第3の実施の形態に係る半導体装置の断面図



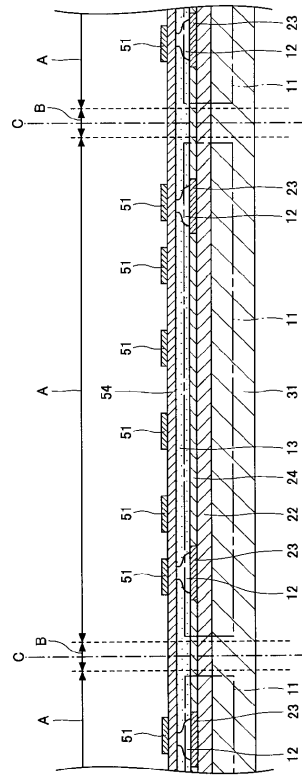
【図 29】

本発明の第3の実施の形態に係る半導体装置の製造工程を示す図(その1)



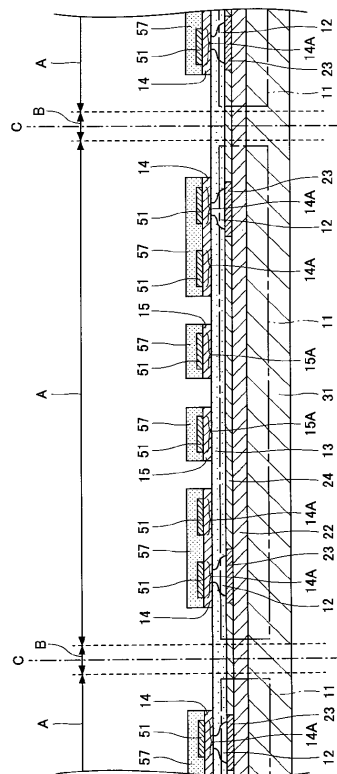
【図 3 1】

本発明の第3の実施の形態に係る半導体装置の製造工程を示す図(その3)



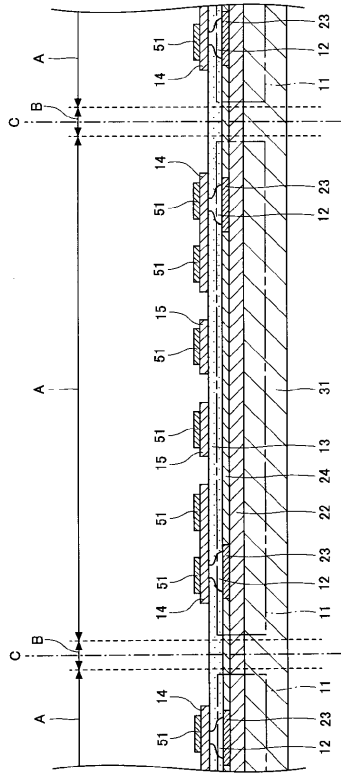
【图 3-3】

本発明の第3の実施の形態に係る半導体装置の製造工程を示す図(その5)



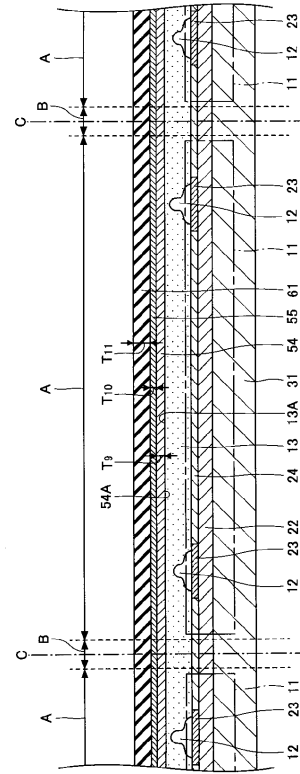
【図 3 4】

本発明の第3の実施の形態に係る半導体装置の製造工程を示す図(その6)



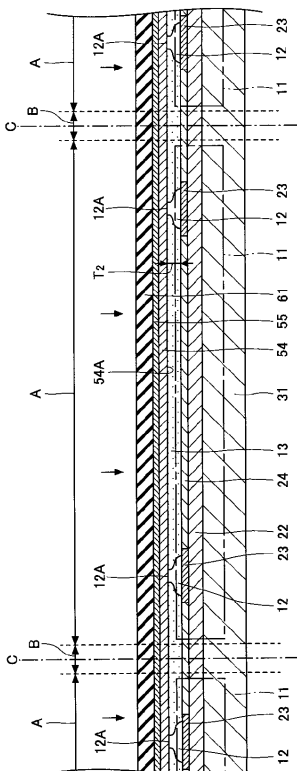
【図 3 5】

本発明の第3の実施の形態に係る半導体装置の製造工程の変形例を示す図(その1)



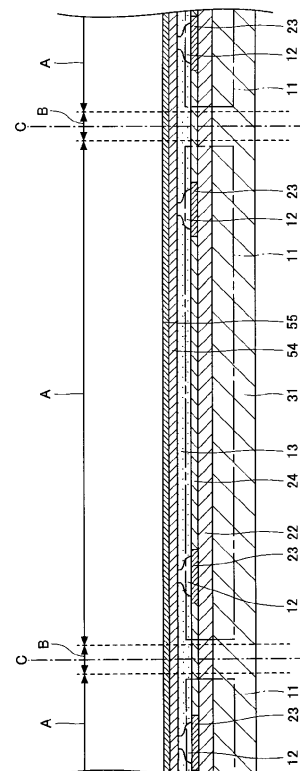
【図 3 6】

本発明の第3の実施の形態に係る半導体装置の製造工程の変形例を示す図(その2)



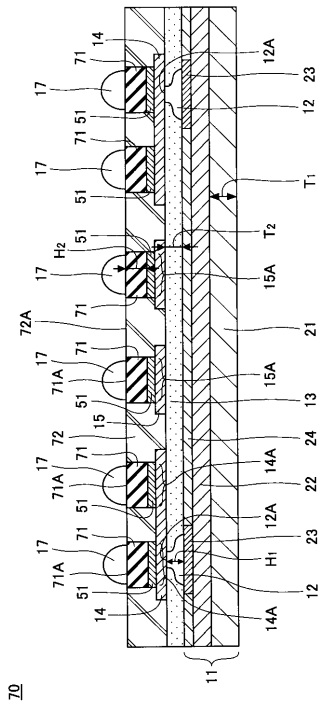
【図 3 7】

本発明の第3の実施の形態に係る半導体装置の製造工程の変形例を示す図(その3)



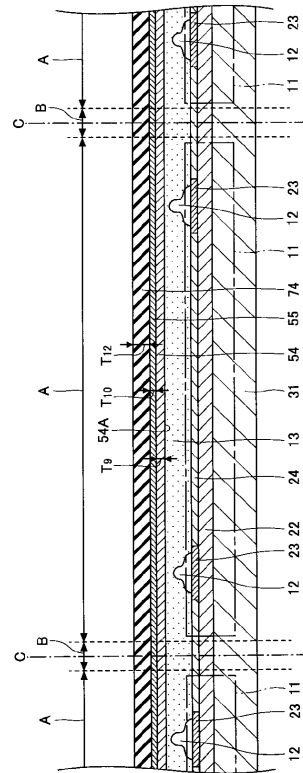
【図 38】

本発明の第4の実施の形態に係る半導体装置の断面図



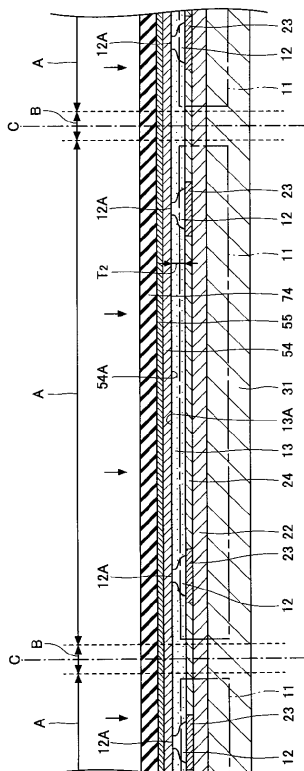
【図 39】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その1)



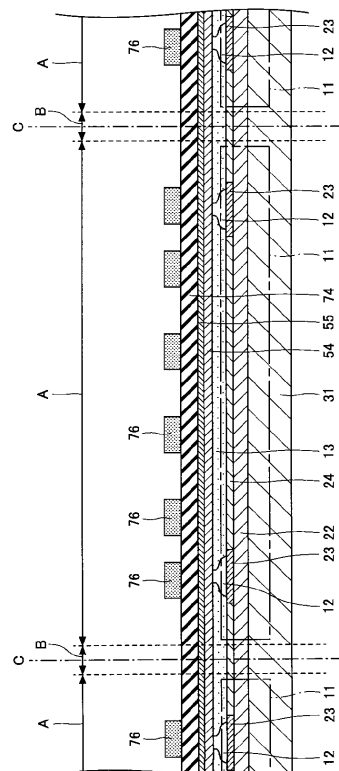
【図 40】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その2)



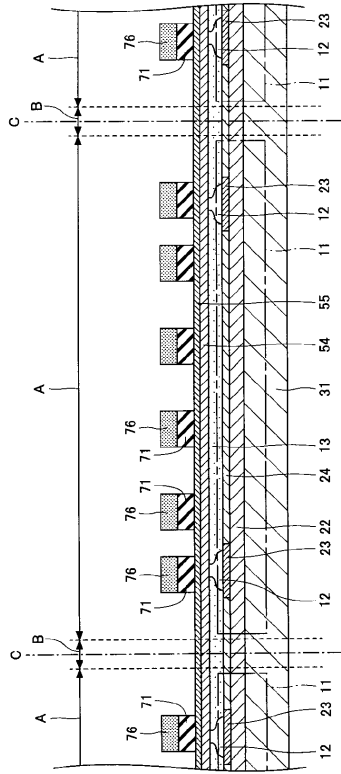
【図 41】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その3)



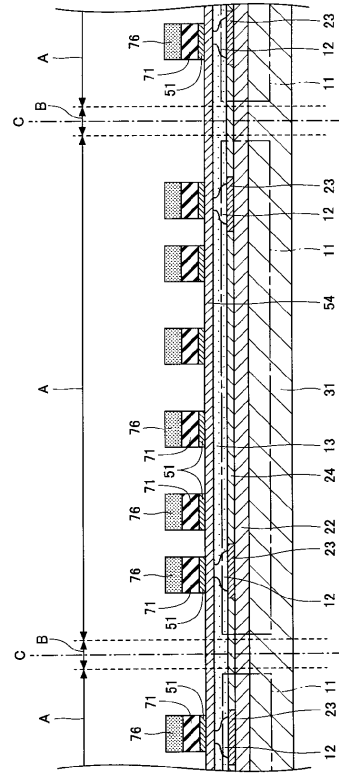
【図 4 2】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その4)



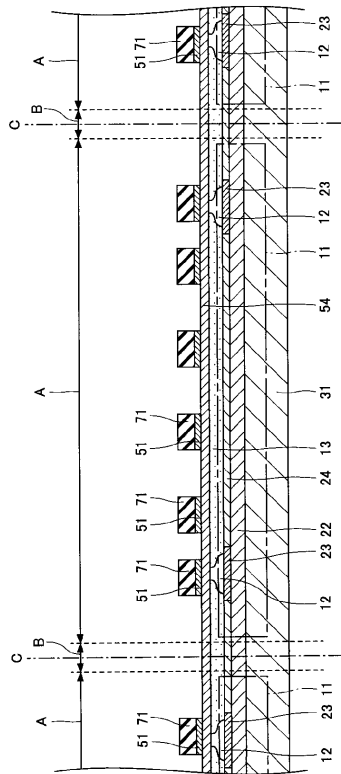
【図 4 3】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その5)



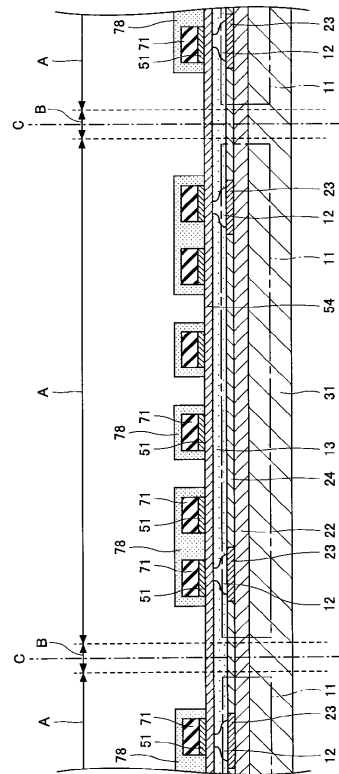
【図 4 4】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その6)



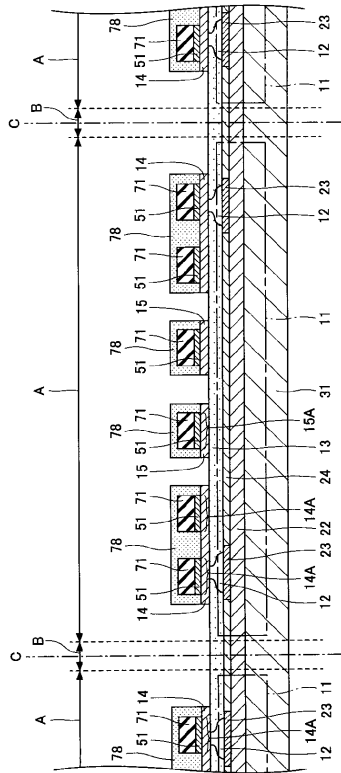
【図 4 5】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その7)



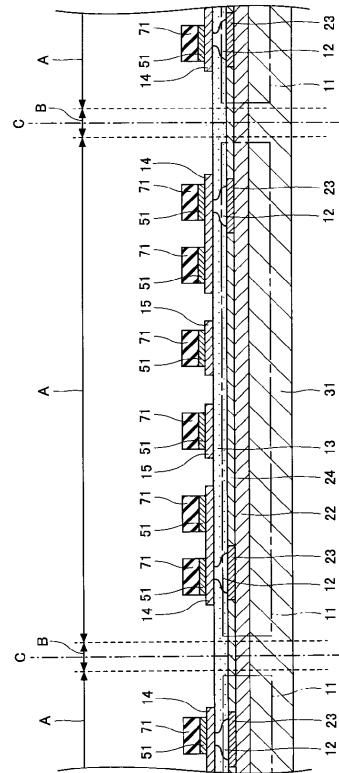
【図 4 6】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その8)



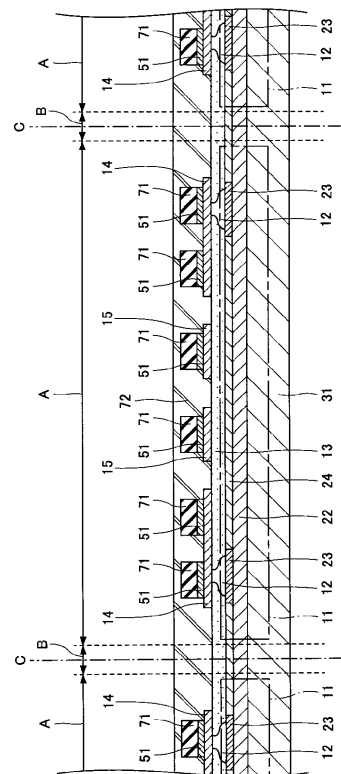
【図 4 7】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その9)



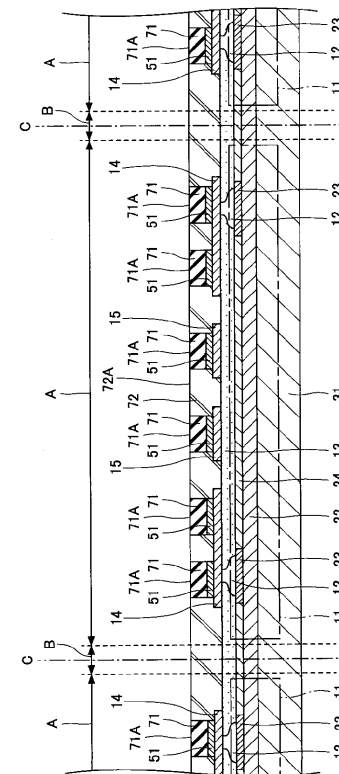
【図 4 8】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その10)



【図 4 9】

本発明の第4の実施の形態に係る半導体装置の製造工程を示す図(その11)



フロントページの続き

(56)参考文献 特開2004-193497 (JP, A)
特開2002-110854 (JP, A)
特開2004-193297 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01L 23/12
H01L 21/60