



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월02일  
(11) 등록번호 10-1292249  
(24) 등록일자 2013년07월26일

(51) 국제특허분류(Int. Cl.)

G06F 3/044 (2006.01) G02F 1/1333 (2006.01)

H04N 13/00 (2006.01)

(21) 출원번호 10-2011-0046790

(22) 출원일자 2011년05월18일

심사청구일자 2011년05월18일

(65) 공개번호 10-2012-0128874

(43) 공개일자 2012년11월28일

(56) 선행기술조사문헌

KR1020090080487 A

KR1020070044479 A

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 95 (농서동)

(72) 발명자

양지연

충청남도 천안시 서북구 검은들2길 14, 아이파크  
110동 1504호 (불당동)

박종웅

경기도 용인시 수지구 현암로 54, 현대홈타운2차  
아파트 203동 1505호 (죽전동)

(뒷면에 계속)

(74) 대리인

오세준, 권혁수, 송윤희

전체 청구항 수 : 총 31 항

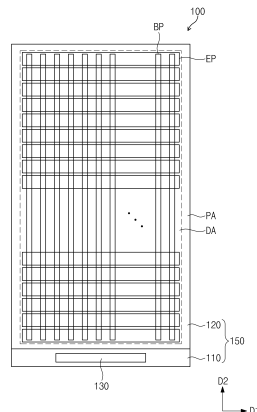
심사관 : 김용웅

(54) 발명의 명칭 표시장치

(57) 요약

표시 장치는 표시패널, 복수의 전극 패턴, 및 복수의 배리어 패턴을 포함한다. 표시패널은 제1 기판, 제1 기판과 마주하여 구비된 제2 기판, 및 복수의 화소를 포함하고, 전극 패턴들은 제2 기판에 구비되고 제1 방향으로 연장되며, 배리어 패턴들은 전극 패턴들과 절연되게 제2 기판에 구비되고 제1 방향과 다른 제2 방향으로 연장된다. 각 화소는 제1 방향으로 연장된 게이트 라인, 제2 방향으로 연장된 데이터 라인, 및 화소 전극을 포함한다. 화소 전극은 게이트 라인 및 데이터 라인에 전기적으로 연결되고, 전극 패턴들 중 대응하는 전극 패턴과 전계를 형성하여 계조를 표시한다.

대표도 - 도1



(72) 발명자

**정근영**

부산광역시 금정구 금강로 503, 롯데캐슬 501동  
803호 (구서동)

**이주형**

경기도 과천시 별양동 주공아파트

---

## 특허청구의 범위

### 청구항 1

제1 기관, 상기 제1 기관과 마주하여 구비된 제2 기관, 및 복수의 화소를 포함하는 표시패널;

상기 제2 기관에 구비되고 제1 방향으로 연장된 복수의 전극 패턴; 및

상기 전극 패턴들과 절연되게 상기 제2 기관에 구비되고 상기 제1 방향과 다른 제2 방향으로 연장된 복수의 배리어 패턴을 포함하고,

각 화소는,

상기 제1 방향으로 연장된 게이트 라인;

상기 제2 방향으로 연장된 데이터 라인; 및

상기 게이트 라인 및 상기 데이터 라인에 전기적으로 연결되고, 상기 전극 패턴들 중 대응하는 전극 패턴과 전계를 형성하여 계조를 표시하는 화소 전극을 포함하는 것을 특징으로 하는 표시장치.

### 청구항 2

제1항에 있어서, 상기 각 화소는 상기 게이트 라인과 이격되어 구비되고 상기 제1 방향으로 연장된 스토리지 라인을 더 포함하는 것을 특징으로 하는 표시장치.

### 청구항 3

제2항에 있어서, 상기 스토리지 라인은 상기 전극 패턴들 중 대응하는 전극 패턴에 연결되는 것을 특징으로 하는 표시장치.

### 청구항 4

제3항에 있어서, 상기 각 화소는 상기 스토리지 라인에서 분기되고 상기 화소 전극의 적어도 일부와 마주하여 구비된 스토리지 전극을 더 포함하는 것을 특징으로 하는 표시장치.

### 청구항 5

제2항에 있어서, 상기 각 화소는 상기 화소 전극과 마주하여 구비되고 적색, 녹색, 및 청색 중 어느 하나의 색을 나타내는 컬러 필터를 더 포함하는 것을 특징으로 하는 표시장치.

### 청구항 6

제5항에 있어서, 상기 화소들은 적어도 적색을 표시하는 적색 화소, 녹색을 표시하는 녹색 화소, 및 청색을 표시하는 청색 화소로 구분되고, 상기 화소들 중 상기 제2 방향으로 서로 인접한 두 화소는 서로 다른 색을 표시하는 것을 특징으로 하는 표시장치.

### 청구항 7

제6항에 있어서, 상기 화소들 중 상기 제1 방향으로 서로 인접한 두 화소는 서로 동일한 색을 표시하는 것을 특징으로 하는 표시장치.

### 청구항 8

제2항에 있어서, 상기 배리어 패턴들은 상기 화소들 중 일 그룹의 화소들에서 발생된 영상을 외부의 제1 지점으로 제공하고, 상기 화소들 중 다른 그룹의 화소들에서 발생된 영상을 외부의 제2 지점으로 제공하도록 배치되어 입체영상을 구현하는 것을 특징으로 하는 표시장치.

### 청구항 9

제2항에 있어서, 상기 게이트 라인, 상기 데이터 라인, 및 상기 전극 패턴들에 구동 신호를 제공하는 구동 회로

를 더 포함하고, 상기 표시패널은 상기 화소들이 구비되는 표시 영역 및 상기 표시 영역 외의 비표시 영역으로 구분되며, 상기 구동 회로는 상기 표시 영역에 상기 제2 방향으로 인접한 비표시 영역에 구비되는 것을 특징으로 하는 표시장치.

#### 청구항 10

제2항에 있어서, 상기 게이트 라인, 상기 데이터 라인, 및 상기 전극 패턴들에 구동 신호를 제공하는 구동 회로를 더 포함하고, 상기 표시패널은 상기 화소들이 구비되는 표시 영역 및 상기 표시 영역 외의 비표시 영역으로 구분되며, 상기 구동 회로는 상기 표시 영역에 상기 제1 방향으로 인접한 비표시 영역에 구비되는 것을 특징으로 하는 표시장치.

#### 청구항 11

제2항에 있어서, 상기 전극 패턴들은 상기 제1 기판 및 상기 제2 기판 사이에서 상기 제2 기판 상에 구비되고, 상기 배리어 패턴들은 상기 제2 기판을 사이에 두고 상기 제1 기판과 마주하며 상기 제2 기판 상에 구비되는 것을 특징으로 하는 표시장치.

#### 청구항 12

제2항에 있어서, 상기 화소들 각각은 상기 제1 방향으로의 폭이 상기 제2 방향으로의 폭보다 더 넓은 것을 특징으로 하는 표시장치.

#### 청구항 13

제1항에 있어서, 상기 제1 기판 및 상기 제2 기판 사이에 구비된 액정층을 더 포함하는 것을 특징으로 하는 표시장치.

#### 청구항 14

제1항에 있어서, 상기 각 화소는 상기 게이트 라인에서 분기된 게이트 전극, 상기 데이터 라인에서 분기된 소스 전극, 및 상기 화소 전극에 연결된 드레인 전극을 포함하는 스위칭 소자를 더 포함하는 것을 특징으로 하는 표시장치.

#### 청구항 15

제1항에 있어서, 상기 배리어 패턴들은 도전성을 갖고 입사된 광을 흡수 또는 차단하는 것을 특징으로 하는 표시장치.

#### 청구항 16

제1 기판, 상기 제1 기판과 마주하여 구비된 제2 기판, 및 복수의 화소를 포함하는 표시패널;

제1 방향으로 연장되어 상기 제2 기판에 구비된 복수의 배리어 패턴; 및

상기 배리어 패턴들과 절연되게 상기 제2 기판에 구비되고 상기 제1 방향과 다른 제2 방향으로 연장된 복수의 전극 패턴을 포함하고,

각 화소는,

상기 제1 방향으로 연장된 게이트 라인;

상기 제2 방향으로 연장된 데이터 라인; 및

상기 게이트 라인 및 상기 데이터 라인에 전기적으로 연결되고, 상기 전극 패턴들 중 대응하는 전극 패턴과 전계를 형성하여 계조를 표시하는 화소 전극을 포함하는 것을 특징으로 하는 표시장치.

#### 청구항 17

제16항에 있어서, 상기 데이터 라인과 이격되어 구비되고 상기 제2 방향으로 연장된 스토리지 라인을 더 포함하는 것을 특징으로 하는 표시장치.

**청구항 18**

제17항에 있어서, 상기 스토리지 라인은 상기 전극 패턴들 중 대응하는 전극 패턴에 연결되는 것을 특징으로 하는 표시장치.

**청구항 19**

제17항에 있어서, 상기 각 화소는 상기 화소 전극과 마주하여 구비되고 적색, 녹색, 및 청색 중 어느 하나의 색을 나타내는 컬러 필터를 더 포함하는 것을 특징으로 하는 표시장치.

**청구항 20**

제19항에 있어서, 상기 화소들은 적어도 적색을 표시하는 적색 화소, 녹색을 표시하는 녹색 화소, 및 청색을 표시하는 청색 화소로 구분되고, 상기 화소들 중 상기 제1 방향으로 서로 인접한 두 화소는 서로 다른 색을 표시하는 것을 특징으로 하는 표시장치.

**청구항 21**

제20항에 있어서, 상기 화소들 중 상기 제2 방향으로 서로 인접한 두 화소는 서로 동일한 색을 표시하는 것을 특징으로 하는 표시장치.

**청구항 22**

제17항에 있어서, 상기 배리어 패턴들은 상기 화소들 중 일 그룹의 화소들에서 발생된 영상을 외부의 제1 지점으로 제공하고, 상기 화소들 중 다른 그룹의 화소들에서 발생된 영상을 외부의 제2 지점으로 제공하도록 배치되어 입체영상을 구현하는 것을 특징으로 하는 표시장치.

**청구항 23**

제17항에 있어서, 상기 게이트 라인, 상기 데이터 라인, 및 상기 전극 패턴들에 구동 신호를 제공하는 구동 회로를 더 포함하고, 상기 표시패널은 상기 화소들이 구비되는 표시 영역 및 상기 표시 영역 외의 비표시 영역으로 구분되며, 상기 구동 회로는 상기 표시 영역에 상기 제1 방향으로 인접한 비표시 영역에 구비되는 것을 특징으로 하는 표시장치.

**청구항 24**

제17항에 있어서, 상기 게이트 라인, 상기 데이터 라인, 및 상기 전극 패턴들에 구동 신호를 제공하는 구동 회로를 더 포함하고, 상기 표시패널은 상기 화소들이 구비되는 표시 영역 및 상기 표시 영역 외의 비표시 영역으로 구분되며, 상기 구동 회로는 상기 표시 영역에 상기 제2 방향으로 인접한 비표시 영역에 구비되는 것을 특징으로 하는 표시장치.

**청구항 25**

제17항에 있어서, 상기 전극 패턴들은 상기 제1 기판 및 상기 제2 기판 사이에서 상기 제2 기판 상에 구비되고, 상기 배리어 패턴들은 상기 제2 기판을 사이에 두고 상기 제1 기판과 마주하며 상기 제2 기판 상에 구비되는 것을 특징으로 하는 표시장치.

**청구항 26**

제17항에 있어서, 상기 화소들 각각은 상기 제2 방향으로의 폭이 상기 제1 방향으로의 폭보다 더 넓은 것을 특징으로 하는 표시장치.

**청구항 27**

제16항에 있어서, 상기 제1 기판 및 상기 제2 기판 사이에 구비된 액정층을 더 포함하는 것을 특징으로 하는 표시장치.

**청구항 28**

제17항에 있어서, 상기 각 화소는 상기 게이트 라인에서 분기된 게이트 전극, 상기 데이터 라인에서 분기된 소

스 전극, 및 상기 화소 전극에 연결된 드레인 전극을 포함하는 스위칭 소자를 더 포함하는 것을 특징으로 하는 표시장치.

#### 청구항 29

제28항에 있어서, 상기 제1 기판은 제1 베이스 기판을 포함하고, 상기 게이트 라인은 상기 제1 베이스 기판 상에 구비되고, 상기 데이터 라인 및 상기 스토리지 라인은 상기 게이트 라인과 절연되게 상기 제1 베이스 기판 및 상기 게이트 라인 상에 구비되는 것을 특징으로 하는 표시장치.

#### 청구항 30

제29항에 있어서, 상기 각 화소는 상기 스토리지 라인에서 분기되고 상기 화소 전극의 적어도 일부와 마주하여 구비된 스토리지 전극을 더 포함하는 것을 특징으로 하는 표시장치.

#### 청구항 31

제16항에 있어서, 상기 배리어 패턴들은 도전성을 갖고 입사된 광을 흡수 또는 차단하는 것을 특징으로 하는 표시장치.

### 명세서

#### 기술분야

[0001] 본 발명은 표시장치에 관한 것으로, 더욱 상세하게는 배리어 패턴들을 포함하여 입체영상을 표시할 수 있고, 상기 배리어 패턴들을 이용하여 외부의 터치를 인식할 수 있는 표시장치에 관한 것이다.

#### 배경기술

[0002] 터치 패널을 포함하는 표시장치는 화면에 표시된 지시 내용을 사람의 손 또는 물체로 선택하여 사용자의 명령을 입력할 수 있도록 한 표시장치이다. 이와 같은 터치 패널을 포함하는 표시장치는 키보드 및 마우스와 같이 표시장치에 연결되어 동작하는 별도의 입력장치를 필요로 하지 않기 때문에 그 이용범위가 점차 확대되고 있다.

[0003] 터치 패널을 구현하는 방식으로는 저항막 방식, 광감지 방식, 및 정전용량 방식 등이 있으며, 이 중 정전용량 방식의 터치 패널은, 사람의 손 또는 물체가 상기 터치 패널에 접촉할 때 도전성 감지패턴에 형성된 정전용량의 변화를 감지하여 터치에 관한 정보를 얻는다.

[0004] 한편, 최근 3차원인 입체영상을 구현하는 입체영상 표시장치에 대한 수요가 증가하고 있다. 일반적으로, 입체영상 표시장치는 두 눈 사이의 간격에 의한 양안시차를 이용하여 입체영상을 구현한다.

[0005] 일반적으로, 외부의 터치를 센싱하고 입체 영상을 표시하기 위해, 입체영상을 표시하는 표시패널 상에 터치 패널을 배치하고, 터치 패널과 표시패널 사이에 접촉층을 사용하여, 터치 패널과 표시패널을 결합시킨다. 그런데, 이와 같이 표시패널과 별개의 터치 패널을 사용할 경우, 표시장치의 제조 시간 및 제조 비용이 증가하고, 표시장치 전체의 두께가 상대적으로 두꺼워진다.

#### 발명의 내용

##### 해결하려는 과제

[0006] 따라서, 본 발명의 목적은 배리어 패턴들을 포함하여 입체영상을 표시할 수 있고, 상기 배리어 패턴들을 이용하여 외부의 터치를 인식할 수 있는 표시장치를 제공하는 것이다.

##### 과제의 해결 수단

[0007] 본 발명의 일 실시예에 따른 표시 장치는 표시패널, 복수의 전극 패턴, 및 복수의 배리어 패턴을 포함한다.

[0008] 상기 표시패널은 제1 기판, 상기 제1 기판과 마주하여 구비된 제2 기판, 및 복수의 화소를 포함하고, 상기 전극 패턴들은 상기 제2 기판에 구비되고 제1 방향으로 연장되며, 상기 배리어 패턴들은 상기 전극 패턴들과 절연되게 상기 제2 기판에 구비되고 상기 제1 방향과 다른 제2 방향으로 연장된다.

[0009] 각 화소는 상기 제1 방향으로 연장된 게이트 라인, 상기 제2 방향으로 연장된 데이터 라인, 및 화소 전극을 포

함한다. 상기 화소 전극은 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 연결되고, 상기 전극 패턴들 중 대응하는 전극 패턴과 전계를 형성하여 계조를 표시한다.

[0010] 본 발명의 다른 실시예에 따른 표시 장치는 표시패널, 복수의 전극 패턴, 및 복수의 배리어 패턴을 포함한다.

[0011] 제1 기관, 상기 제1 기관과 마주하여 구비된 제2 기관, 및 복수의 화소를 포함하고, 상기 배리어 패턴들은 제1 방향으로 연장되어 상기 제2 기관에 구비되며, 상기 전극 패턴들은 상기 배리어 패턴들과 절연되게 상기 제2 기관에 구비되고 상기 제1 방향과 다른 제2 방향으로 연장된다.

[0012] 각 화소는 상기 제1 방향으로 연장된 게이트 라인, 상기 제2 방향으로 연장된 데이터 라인, 스토리지 라인, 및 화소 전극을 포함한다. 상기 스토리지 라인은 상기 데이터 라인과 이격되어 구비되고 상기 제2 방향으로 연장된다. 상기 화소 전극은 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 연결되고, 상기 전극 패턴들 중 대응하는 전극 패턴과 전계를 형성하여 계조를 표시한다.

### 발명의 효과

[0013] 이와 같은 표시장치에 따르면, 표시장치는 배리어 패턴들을 이용하여 입체영상을 구현할 수 있고, 배리어 패턴들 및 전극 패턴들을 이용하여 외부의 터치 정보를 인식할 수 있다. 따라서, 터치 인식이 가능한 입체영상 표시장치의 제조시 표시장치의 제조 비용 및 제조 시간을 감소시킬 수 있고, 표시장치의 두께도 감소시킬 수 있다.

### 도면의 간단한 설명

[0014] 도 1은 본 발명의 일 실시예에 따른 표시장치의 평면도이다.

도 2는 도 1의 표시장치의 확대 평면도이다.

도 3은 도 2의 I-I' 선을 따라 자른 단면도이다.

도 4a는 도 3의 제2 기관의 일부분의 확대 단면도이다.

도 4b는 도 1의 배리어 패턴들과 전극 패턴들의 평면도이다.

도 5a는 외부 물체의 터치가 있는 경우의 도 4a에 대응하는 확대 단면도이다.

도 5b는 외부 물체의 터치가 있는 경우의 도 4b에 대응하는 배리어 패턴들과 전극 패턴들의 평면도이다.

도 6은 도 1의 배리어 패턴들 및 전극 패턴들의 다른 실시예에 따른 평면도이다.

도 7은 도 1의 배리어 패턴들 및 전극 패턴들의 또 다른 실시예에 따른 평면도이다.

도 8은 본 발명의 다른 실시예에 따른 표시장치의 평면도이다.

도 9는 도 8의 표시장치의 일 실시예에 따른 확대 평면도이다.

도 10은 도 9의 I-I' 선을 따라 자른 단면도이다.

도 11는 도 8의 표시장치의 다른 실시예에 따른 확대 평면도이다.

도 12는 도 11의 I-I' 선을 따라 자른 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0015] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0016] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0017] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소,

부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0018] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명한다.

[0019] 도 1은 본 발명의 일 실시예에 따른 표시장치의 평면도이다.

[0020] 도 1을 참조하면, 표시장치(100)는 제1 기관(110) 및 상기 제1 기관(110)과 마주하여 구비된 제2 기관(120)을 포함하는 표시패널(150) 및 상기 표시패널(150)에 구동 신호를 제공하는 구동 회로(130)를 포함한다. 도 1에 도시되지 않았지만, 상기 제1 기관(110) 및 상기 제2 기관(120) 사이에는 액정층이 구비된다.

[0021] 상기 제1 기관(110)은 복수의 화소(도 1에 미도시)가 구비되어 영상을 표시하는 표시 영역(DA) 및 상기 구동 회로(130) 또는 신호 라인들(도 1에 미도시) 등이 구비되는 상기 표시 영역(DA) 외의 비표시 영역(PA)으로 구분된다. 도 1에서와 같이, 상기 제1 기관(110)은 상기 구동 회로(130) 등을 실장하기 위해 상기 제2 기관(120)보다 큰 면적으로 구비될 수 있다.

[0022] 도 1에 도시되지 않았으나, 상기 제1 기관(110) 상에는 제1 방향(D1)으로 연장된 복수의 게이트 라인, 상기 게이트 라인과 교차하는 제2 방향(D2)으로 연장된 복수의 데이터 라인, 상기 게이트 라인들 및 상기 데이터 라인들에 연결된 복수의 스위칭 소자, 및 상기 스위칭 소자들에 연결되는 복수의 화소 전극이 구비된다. 상기 제1 기관(110)의 구성과 관련하여, 아래 첨부된 도 2 및 도 3을 참조하여 자세히 설명한다.

[0023] 상기 제2 기관(120) 상에는 상기 제1 방향(D1)으로 연장되고 상기 제2 방향(D2)으로 배열된 복수의 전극 패턴(EP) 및 상기 전극 패턴들(EP)과 절연되게 교차하고 상기 제2 방향(D2)으로 연장되며 상기 제1 방향(D1)으로 배열된 복수의 배리어 패턴(BP)이 구비된다. 상기 배리어 패턴들(BP)은 상기 화소들 중 일 그룹의 화소들에서 발생된 광은 외부의 특정 위치에 있는 시청자의 좌안에 제공되도록 구성되고, 상기 화소들 중 다른 그룹의 화소들에서 발생된 광은 시청자의 우안에 제공되도록 구성되어, 상기 표시장치(100)는 상기 배리어 패턴들(BP)을 이용하여 시청자에 입체영상을 제공할 수 있다.

[0024] 또한, 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)은 상기 표시 영역(DA)에 대한 외부의 터치를 감지하는 기능을 수행한다. 이를 위해, 상기 배리어 패턴들(BP)은 입사된 광을 흡수 또는 차단하는 물질을 포함하고, 도전성 물질을 포함한다.

[0025] 이에 관한 내용은 아래 도 4A 내지 도 7을 참조하여 자세히 설명한다. 도 1에 도시되지 않았으나, 상기 제2 기관(120) 상에는 컬러 필터 또는 블랙 매트릭스 등이 더 구비될 수 있다.

[0026] 상기 제1 기관(110)의 상기 비표시 영역(PA) 중 상기 제2 기관(120)과 마주하는 영역에는 상기 구동 회로(130)가 구비된다. 상기 구동 회로(130)는 상기 제1 기관(110)에 박막 공정을 통해 직접 형성될 수도 있고, 칩 온 글라스(Chip On Glass) 형태로 구비될 수도 있다.

[0027] 상기 구동 회로(130)는 상기 게이트 라인들에 게이트 신호를 제공하는 게이트 드라이버 및 상기 데이터 라인들에 데이터 신호를 제공하는 데이터 드라이버를 포함할 수 있다. 또한, 상기 구동 회로(130)는 상기 전극 패턴들(EP)에 기준 전압 또는 센싱 신호들을 인가하고, 상기 배리어 패턴들(BP)의 전압을 측정할 수 있다.

[0028] 도 1에 도시된 바와 같이, 상기 표시 영역(DA)의 4개의 변 중 상기 제2 방향(D2)과 나란한 변의 길이는 상기 제1 방향(D1)과 나란한 변의 길이보다 길다. 또한, 상기 구동 회로(130)는 상기 표시 영역(DA)에 대해 상기 제2 방향(D2)으로 인접한 비표시 영역에 구비되는 것을 예로서 도시하였다. 이와 같은 배치는 핸드폰 또는 스마트폰과 같은 소형 디스플레이 제품 또는 특정 대형 디스플레이 제품에 유용하나, 이에 한정되는 것은 아니다. 따라서, 실시 형태에 따라 상기 구동 회로(130)는 상기 표시 영역(DA)에 대해 상기 제1 방향(D1)으로 인접한 비표시 영역에 구비될 수 있다.

[0029] 도 2는 도 1의 표시장치의 확대 평면도이고, 도 3은 도 2의 I-I' 선을 따라 자른 단면도이다. 구체적으로, 도 1의 화소 구성을 설명하기 위해, 도 2에는 6개의 화소 영역을 확대하여 도시하였다.

[0030] 도 2를 참고하면, 상기 표시장치(100)는 상기 제1 방향(D1)으로 연장되고 서로 이격되는 구비된 제1 내지 제3



게이트 라인(GL1~GL3), 상기 제1 내지 제3 게이트 라인(GL1~GL3)과 교차하는 상기 제2 방향(D2)으로 연장되고 서로 이격되어 구비된 제1 내지 제3 데이터 라인(DL1~DL3), 및 상기 제1 내지 제3 게이트 라인(GL1~GL3) 및 상기 제1 내지 제3 데이터 라인(DL1~DL3)에 연결되고 스위칭 소자로서 기능하는 제1 내지 제6 박막 트랜지스터(TR1~TR6)를 포함한다.

[0031] 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6) 각각은 상기 제1 내지 제3 게이트 라인(GL1~GL3) 중 대응하는 게이트 라인 및 상기 제1 내지 제3 데이터 라인(DL1~DL3) 중 대응하는 데이터 라인에 연결된다. 구체적으로, 상기 제1 박막 트랜지스터(TR1)는 상기 제1 게이트 라인(GL1) 및 상기 제1 데이터 라인(DL1)에 연결되고, 상기 제2 박막 트랜지스터(TR2)는 상기 제2 게이트 라인(GL2) 및 상기 제1 데이터 라인(DL1)에 연결되며, 상기 제3 박막 트랜지스터(TR3)는 상기 제3 게이트 라인(GL3) 및 상기 제1 데이터 라인(DL1)에 연결되고, 상기 제4 박막 트랜지스터(TR4)는 상기 제1 게이트 라인(GL1) 및 상기 제2 데이터 라인(DL2)에 연결되며, 상기 제5 박막 트랜지스터(TR5)는 상기 제2 게이트 라인(GL2) 및 상기 제2 데이터 라인(DL2)에 연결되고, 상기 제6 박막 트랜지스터(TR6)는 상기 제3 게이트 라인(GL3) 및 상기 제2 데이터 라인(DL2)에 연결된다. 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6) 각각은 상기 대응하는 게이트 라인에서 분기된 게이트 전극(GE), 상기 대응하는 데이터 라인에서 분기된 소스 전극(SE), 및 상기 소스 전극(SE)과 이격되어 구비된 드레인 전극(DE)을 포함한다.

[0032] 또한, 상기 표시장치(100)는 콘택홀(CH)을 통해 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6)의 드레인 전극들(DE)에 각각 연결되는 제1 내지 제6 화소 전극(PE1~PE6)을 포함한다.

[0033] 상기 표시장치(100)는 상기 제1 내지 제3 게이트 라인(GL1~GL3)과 이격되게 상기 제1 방향(D1)으로 연장되어 구비된 제1 내지 제3 스토리지 라인(SL1~SL3)을 더 포함한다. 또한, 상기 표시장치(100)는 상기 제1 스토리지 라인(SL1)에서 분기된 제1 스토리지 전극(ST1) 및 제4 스토리지 전극(ST4), 상기 제2 스토리지 라인(SL2)에서 분기된 제2 스토리지 전극(ST2) 및 제5 스토리지 전극(ST5), 및 상기 제3 스토리지 라인(SL3)에서 분기된 제3 스토리지 전극(ST3) 및 제6 스토리지 전극(ST6)을 포함한다.

[0034] 상기 제1 내지 제6 스토리지 전극(ST1~ST6)은 상기 제1 내지 제6 화소 전극(PE1~PE6)과 각각 마주하여 구비되어 스토리지 커패시터를 각각 형성한다.

[0035] 도 2 및 도 3을 참조하면, 상기 표시장치(100)는 상기 제1 기판(110), 상기 제2 기판(120), 및 상기 제1 및 제2 기판(110, 120) 사이에 구비된 액정층(LC)을 포함한다.

[0036] 상기 제1 기판(110)은 제1 베이스 기판(111), 상기 제1 베이스 기판(111) 상에 구비된 게이트 전극(GE), 및 상기 게이트 전극(GE) 및 상기 제1 베이스 기판(111) 상에 구비된 제1 절연막(112)을 포함한다. 상기 제1 베이스 기판(111)은 투명한 유기 기판 또는 플라스틱 기판일 수 있고, 상기 제1 절연막(112)은 투명한 절연성 물질, 예를 들어, 실리콘 질화막(SiNx) 또는 실리콘 산화막(SiOx)으로 이루어질 수 있다.

[0037] 상기 제1 절연막(112) 상에는 상기 게이트 전극(GE)이 형성된 영역에 대응하여 액티브층(ACL) 및 오믹 콘택층(OCL)이 구비된다. 상기 오믹 콘택층(OCL) 및 상기 제1 절연막(112) 상에는 서로 이격되어 소스 전극(SE) 및 드레인 전극(DE)이 구비된다. 또한, 상기 제1 절연막(112) 상에는 상기 제1 내지 제3 데이터 라인(DL1~DL3)이 구비된다.

[0038] 상기 소스 전극(SE), 상기 드레인 전극(DE), 및 상기 제1 내지 제3 데이터 라인(DL1~DL3) 상에는 제2 절연막(113)이 구비된다. 또한, 상기 제2 절연막(113) 상에는 상기 제1 내지 제6 화소 전극(PE1~PE6)이 구비된다. 상기 제2 절연막(113)에는 상기 드레인 전극(DE)의 적어도 일부를 노출시키는 콘택홀(CH)이 형성되고, 상기 제1 화소 전극(PE1)은 상기 콘택홀(CH)을 통해 상기 제1 박막 트랜지스터(TR1)의 상기 드레인 전극(DE)에 연결된다.

[0039] 상기 제2 기판(120)은 제2 베이스 기판(121), 상기 제2 베이스 기판(121) 상에 구비된 블랙 매트릭스(BM), 상기 블랙 매트릭스(BM) 및 상기 제2 베이스 기판(121) 상에 구비된 컬러 필터층(122)을 포함한다.

[0040] 상기 컬러 필터층(122)은 적색을 나타내는 적색 컬러 필터(CFR), 녹색을 나타내는 녹색 컬러 필터, 및 청색을 나타내는 청색 컬러 필터를 포함할 수 있다. 또한, 상기 컬러 필터층(122) 상에는 상기 전극 패턴들(EP)이 구비된다.

[0041] 상기 제2 기판(120)은 상기 제2 베이스 기판(121)을 사이에 두고 상기 전극 패턴들(EP)과 마주하여 구비된 상기 배리어 패턴들(BP)을 더 포함한다. 또한, 상기 배리어 패턴들(BP) 상에는 편광 필름(123)이 더 구비될 수 있다. 상기 편광 필름(123)은 일 방향으로 진동하는 광을 투과시키고, 상기 일 방향과 실질적으로 수직인 방향으로 진동하는 광을 흡수한다.

- [0042] 도 3에 도시되지 않았으나, 상기 제1 및 제4 화소 전극(PE1, PE4) 및 상기 전극 패턴들(EP) 상에는 상기 액정층(LC)의 액정들을 배향하는 배향막이 구비될 수 있다.
- [0043] 다시 도 2를 참고하면, 상기 제1 데이터 라인(DL1), 상기 제1 게이트 라인(GL1), 상기 제1 박막 트랜지스터(TR1), 및 상기 제1 화소 전극(PE1)에 의해 정의되는 제1 화소(LR)는 적색 광을 표시하는 적색 화소이고, 상기 제1 데이터 라인(DL1), 상기 제2 게이트 라인(GL2), 상기 제2 박막 트랜지스터(TR2), 및 상기 제2 화소 전극(PE2)에 의해 정의되는 제2 화소(LG)는 녹색 광을 표시하는 녹색 화소이며, 상기 제1 데이터 라인(DL1), 상기 제3 게이트 라인(GL3), 상기 제3 박막 트랜지스터(TR3), 및 상기 제3 화소 전극(PE3)에 의해 정의되는 제3 화소(LB)는 청색 광을 표시하는 청색 화소이다.
- [0044] 또한, 상기 제2 데이터 라인(DL2), 상기 제1 게이트 라인(GL1), 상기 제4 박막 트랜지스터(TR4), 및 상기 제4 화소 전극(PE4)에 의해 정의되는 제4 화소(RR)는 적색 광을 표시하는 적색 화소이고, 상기 제2 데이터 라인(DL2), 상기 제2 게이트 라인(GL2), 상기 제5 박막 트랜지스터(TR5), 및 상기 제5 화소 전극(PE5)에 의해 정의되는 제5 화소(RG)는 녹색 광을 표시하는 녹색 화소이며, 상기 제2 데이터 라인(DL2), 상기 제3 게이트 라인(GL3), 상기 제6 박막 트랜지스터(TR6), 및 상기 제6 화소 전극(PE6)에 의해 정의되는 제6 화소(RB)는 청색 광을 표시하는 청색 화소이다.
- [0045] 상기 배리어 패턴들(BP)의 위치에 따라, 상기 제1 내지 제3 화소(LR, LG, LB)에서 발생된 광은 상기 표시장치(100) 외부의 제1 지점으로 제공될 수 있고, 상기 제4 내지 제6 화소(RR, RG, RB)에서 발생된 광은 상기 표시장치(100) 외부의 제2 지점으로 제공될 수 있다. 구체적으로, 상기 제1 내지 제3 화소(LR, LG, LB)에서 발생된 광은 상기 표시장치(100) 외부의 특정 위치에 있는 시청자의 좌안에 제공될 수 있고, 상기 제4 내지 제6 화소(RR, RG, RB)에서 발생된 광은 상기 시청자의 우안에 제공될 수 있다. 이러한 방식으로, 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB)를 포함하는 상기 표시장치(100)는 시청자에 입체영상을 제공할 수 있다.
- [0046] 상기 제1 기판(110)에 구비된 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB)와 상기 제2 기판(120)에 구비된 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)의 배치 관계를 설명하기 위하여, 도 2에 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)을 예로서 확대하여 도시하였다. 도 2를 참고하면, 상기 전극 패턴들(EP)은 상기 제1 내지 제6 화소 전극(PE1~PE6)과 마주하여 구비되어 전계를 형성하고, 상기 배리어 패턴들(BP) 각각은 상기 제1 방향(D1)으로 서로 인접한 두 화소 사이에 구비되어 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB)에서 발생된 광의 제공 방향을 제한한다.
- [0047] 다시 도 2에서, 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB) 중 상기 제2 방향(D2)으로 서로 인접한 두 화소는 서로 다른 색을 표시하고, 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB) 중 상기 제1 방향(D1)으로 서로 인접한 두 화소는 서로 동일한 색을 표시하는 것을 예로써 도시하였으나, 이에 한정되는 것은 아니다.
- [0048] 또한, 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB) 각각은 상기 제1 방향(D1)과 나란한 변이 상기 제2 방향(D2)과 나란한 변보다 더 길게 형성된다. 다시 말해, 상기 제1 내지 제6 화소(LR, LG, LB, RR, RG, RB)의 상기 제2 방향(D2)으로의 폭보다 상기 제1 방향(D1)으로의 폭이 더 넓다. 이와 같은 화소 구성에서, 상기 표시장치(100)가 입체영상을 표시하는데, 상기 배리어 패턴들(BP)은 도 2에서와 같이 상기 제2 방향(D2)으로 연장되어 구비되는 것이 더 적절하다.
- [0049] 도면에 도시되지 않았지만, 상기 전극 패턴들(EP)은 상기 비표시 영역(PA)에서 상기 제1 내지 제3 스토리지 라인(SL1~SL3)과 연결될 수 있다. 구체적으로, 상기 제1 내지 제3 스토리지 라인(SL1~SL3)은 상기 전극 패턴들(EP) 중 대응하는 전극 패턴과 연결되어, 서로 연결된 스토리지 라인과 전극 패턴에는 동일한 신호가 공급될 수 있다. 따라서, 상기 제1 내지 제3 스토리지 라인(SL1~SL3)과 상기 전극 패턴들(EP)은 서로 나란하게 구비되는 것이 바람직하다.
- [0050] 이하, 도 4a, 도 4b, 도 5a, 및 도 5b를 참고하여, 도 1의 표시장치가 외부의 터치를 디텍팅하는 방법을 설명한다.
- [0051] 도 4a는 도 3의 제2 기판(120)의 일부분의 확대 단면도이고, 도 4b는 배리어 패턴들과 전극 패턴들의 평면도이다.
- [0052] 구체적으로, 도 4a에는 상기 제2 기판(120)에 대한 외부 물체의 터치가 없는 상태에서 상기 전극 패턴들 중 하나의 전극 패턴(EP)과 상기 배리어 패턴들 중 하나의 배리어 패턴(BP) 사이에 형성된 전기장(EF)을 일 예로 간략하게 도시하였다.

- [0053] 도 4a를 참조하면, 상기 전극 패턴(EP)에 센싱 신호가 인가되면, 상기 센싱 신호에 의해 형성된 상기 전기장(EF)은 상기 배리어 패턴(BP)에 영향을 주어 상기 배리어 패턴(BP)에 유도 전압을 생성한다. 구체적으로, 상기 제2 기판(120)에 대한 외부 물체의 터치가 없는 상태에서 상기 전극 패턴(EP)에 상기 센싱 신호로서, 예를 들어 3V인 전압과 0V인 전압을 다수회 교번적으로 입력하면, 상기 전극 패턴(EP)에 의해 형성되는 상기 전기장(EF)의 변화는 상기 배리어 패턴(BP)에 유도 전압, 예를 들어 0.3V인 전압을 생성한다.
- [0054] 도 4b를 참조하면, 상기 전극 패턴들(EP)은 상기 제1 방향(D1)으로 연장되고 상기 제2 방향(D2)으로 배열된 제1 내지 제n 전극 패턴(EP1~EPn)(이때, n은 1이상의 정수이다)을 포함하고, 상기 배리어 패턴들(BP)은 상기 제2 방향(D2)으로 연장되고 상기 제1 방향(D1)으로 배열된 제1 내지 제m 배리어 패턴(BP1~BPm)(이때, m은 1이상의 정수이다)을 포함한다.
- [0055] 상기 표시장치(100)에는 상기 비표시 영역(도 1의 PA)에서 상기 제1 내지 제n 전극 패턴(EP1~EPn)과 연결되어 상기 센싱 신호들을 수신하는 제1 내지 제n 전극 패턴 패드(EPP1~EPPn)가 구비되고, 상기 비표시 영역(도 1의 PA)에서 상기 제1 내지 제m 배리어 패턴(BP1~BPm)과 연결되어 상기 제1 내지 제m 배리어 패턴(BP1~BPm)의 전압을 검출하는 제1 내지 제m 배리어 패턴 패드(BPP1~BPPm)가 구비된다.
- [0056] 상기 센싱 신호들은 상기 제1 내지 제n 전극 패턴(EP1~EPn)에 순차적으로 제공되고, 상기 센싱 신호들의 입력 시간에 동기하여 상기 제1 내지 제m 배리어 패턴(BP1~BPm)의 전압을 측정함으로써, 상기 제2 기판(120)에 대한 외부 물체의 터치를 감지할 수 있다.
- [0057] 도 4a 및 도 4b에서는 상기 제2 기판(120)에 대한 외부 물체의 터치가 없는 경우를 도시하였으므로, 상기 제1 내지 제m 배리어 패턴(BP1~BPm)의 전압은 모두 0.3V로 나타난다.
- [0058] 도 5a는 외부 물체의 터치가 있는 경우의 도 4a에 대응하는 확대 단면도이고, 도 5b는 외부 물체의 터치가 있는 경우의 도 4b에 대응하는 배리어 패턴들과 전극 패턴들의 평면도이다.
- [0059] 구체적으로, 도 5a에는 상기 제2 기판(120)에 대한 외부 물체의 터치가 있는 상태에서 상기 전극 패턴들 중 하나의 전극 패턴(EP)과 상기 배리어 패턴들 중 하나의 배리어 패턴(BP) 사이에 형성된 전기장을 일 예로 간략하게 도시하였다.
- [0060] 도 5a를 참조하면, 상기 제2 기판(120)에 대한 외부 물체, 예를 들어 손가락(FG)의 터치가 있는 상태에서 상기 전극 패턴(EP)에 센싱 신호가 인가되면, 상기 센싱 신호에 의해 형성된 전기장은 상기 배리어 패턴(BP)에 영향을 주나, 그 정도는 도 4a의 상기 손가락(FG)의 터치가 없는 경우와 다르다. 구체적으로, 도 4a와 도 5a를 비교하면, 도 5a에서 상기 전극 패턴(EP)에 의해 발생된 전기장(EF)은 접지로서 작용하는 상기 손가락(FG)으로 인해 상기 배리어 패턴(BP) 부근에서 도 4a와 다른 모양으로 형성된다. 따라서, 상기 센싱 신호에 의해 발생된 전기장은 상기 손가락(FG)의 터치가 없을 때와 다른 크기의 유도 전압을 상기 배리어 패턴(BP)에 생성한다.
- [0061] 상기 제2 기판(120)에 대한 상기 손가락(FG)의 터치가 있는 상태에서, 상기 전극 패턴(EP)에 상기 센싱 신호로서, 예를 들어 3V인 전압과 0V인 전압을 다수회 교번적으로 입력하면, 상기 전극 패턴(EP)에 의해 발생하는 전기장의 변화는 상기 배리어 패턴(BP)에 유도 전압, 예를 들어 0.2V인 전압을 생성한다.
- [0062] 도 5b를 참조하면, 상기 제2 전극 패턴(EP2)과 상기 제2 배리어 패턴(BP2)이 교차하는 제1 영역(A1) 및 상기 제2 전극 패턴(EP2)과 상기 제m-1 배리어 패턴(BPm-1)이 교차하는 제2 영역(A2)에 상기 제2 기판(120)에 대한 상기 손가락(도 5a의 FG)의 터치가 있을 경우, 상기 제2 전극 패턴(EP2)에 센싱 신호가 입력되는 시간에 대응하여 상기 제2 배리어 패턴(BP2) 및 상기 제m-1 배리어 패턴(BPm-1)에는 0.2V의 전압이 검출되고, 상기 제2 배리어 패턴(BP2) 및 상기 제m-1 배리어 패턴(BPm-1) 외의 배리어 패턴들에는 0.3V인 전압이 검출된다. 이러한 방식으로, 상기 표시장치(100)는 상기 제2 기판(120)에 대한 하나 이상의 지점에서의 외부 물체에 의한 터치를 감지할 수 있다.
- [0063] 도 6은 도 1의 배리어 패턴들 및 전극 패턴들의 다른 실시예에 따른 확대 평면도이다.
- [0064] 도 6을 참조하면, 상기 전극 패턴들(EP)은 상기 제1 방향(D1)으로 연장되고 상기 제2 방향(D2)으로 배열된 제1 내지 제n 전극 패턴(EP1~EPn)을 포함하고, 상기 배리어 패턴들(BP)은 상기 제2 방향(D2)으로 연장되고 상기 제1 방향(D1)으로 배열된 제1 내지 제m 배리어 패턴(BP1~BPm)을 포함한다.
- [0065] 상기 표시장치(100)에는 상기 비표시 영역(도 1의 PA)에서 상기 제1 내지 제n 전극 패턴(EP1~EPn)과 연결되어 상기 센싱 신호들을 수신하는 제1 내지 제n 전극 패턴 패드(EPP1~EPPn)가 구비되고, 상기 비표시 영역(도 1의 PA)에서 상기 제1 내지 제m 배리어 패턴(BP1~BPm) 중 일부와 연결되어 상기 제1 내지 제m 배리어 패턴(BP1~BPm)

중 일부의 전압을 검출하는 제1 내지 제 $i$  배리어 패턴 패드(BPP1~BPP $i$ )(이때,  $i$ 는 1이상의 정수이다)가 구비된다. 예를 들어, 도 6에서와 같이, 상기 제1, 제3, 제 $m-2$ , 및 제 $m$  배리어 패턴(BP1, BP3, BP $m-2$ , BP $m$ )에는 상기 제1, 제3, 제 $m-2$ , 및 제 $m$  배리어 패턴(BP1, BP3, BP $m-2$ , BP $m$ )의 전압을 검출할 수 있는 배리어 패턴 패드들이 구비되지 않고, 상기 제2 및 제 $m-1$  배리어 패턴(BP2, BP $m-1$ )에는 상기 제2 및 제 $m-1$  배리어 패턴(BP2, BP $m-1$ )의 전압을 각각 검출할 수 있는 상기 제1 내지 제 $i$  배리어 패턴 패드(BPP1~BPP $i$ )가 구비될 수 있다.

[0066] 상기 제1 내지 제 $m$  배리어 패턴(BP1~BP $m$ )은 입체 영상을 구현하기 위해 실질적으로 서로 인접한 두 화소 사이마다 구비되는데, 상기 제2 기관(120)에 대한 외부 물체의 터치를 인식하는데 있어서, 상기 제1 내지 제 $m$  배리어 패턴(BP1~BP $m$ ) 중 일부만 이용할 수 있다. 따라서, 도 6에서는 외부 물체의 터치를 인식하는데 사용되는 배리어 패턴들에만 배리어 패턴 패드들을 배치하는 것을 예로서 도시하였다.

[0067] 도 6에서, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )이 상기 제1 내지 제 $i$  배리어 패턴 패드(BPP1~BPP $i$ )가 연결된 배리어 패턴들과 교차하지 않는 영역에서, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )은 제1 폭(W1)을 갖고, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )이 상기 제1 내지 제 $i$  배리어 패턴 패드(BPP1~BPP $i$ )가 연결된 배리어 패턴들과 교차하는 영역에서, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )은 상기 제1 폭(W1)보다 좁은 제2 폭(W2)을 가질 수 있다.

[0068] 도 6에서와 같이, 상기 제1 내지 제 $i$  배리어 패턴 패드(BPP1~BPP $i$ )가 연결된 배리어 패턴들과 교차하는 영역에서 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )의 폭을 다른 영역보다 좁게 하면, 상기 교차 영역 부근에서 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )에 의해 형성되는 전기장의 범위가 좁게 되어, 상기 표시장치(100)가 외부 물체의 터치를 인식하는 감도를 향상시킬 수 있다.

[0069] 도 7은 도 1의 배리어 패턴들 및 전극 패턴들의 또 다른 실시예에 따른 확대 평면도이다.

[0070] 도 7을 참조하면, 상기 전극 패턴들(EP)은 상기 제1 방향(D1)으로 연장되고 상기 제2 방향(D2)으로 배열된 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )을 포함하고, 상기 배리어 패턴들(BP)은 상기 제2 방향(D2)으로 연장되고 상기 제1 방향(D1)으로 배열된 제1 내지 제 $m$  배리어 패턴(BP1~BP $m$ )을 포함한다.

[0071] 상기 표시장치(100)에는 상기 비표시 영역(도 1의 PA)에서 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )과 연결되어 상기 센싱 신호들을 수신하는 제1 내지 제 $n$  전극 패턴 패드(EPP1~EPP $n$ )가 구비되고, 상기 비표시 영역(도 1의 PA)에서 상기 제1 내지 제 $m$  배리어 패턴(BP1~BP $m$ ) 중 적어도 둘 이상의 배리어 패턴들과 연결되어 상기 연결된 배리어 패턴들의 전압을 검출하는 제1 내지 제 $j$  배리어 패턴 패드(BPP1~BPP $j$ )(이때,  $j$ 는 1이상의 정수이다)가 구비된다. 예를 들어, 도 7에서와 같이, 상기 제1 및 제 $m$  배리어 패턴(BP1, BP $m$ )에는 상기 제1 및 제 $m$  배리어 패턴(BP1, BP $m$ )의 전압을 검출할 수 있는 배리어 패턴 패드들이 구비되지 않고, 상기 제2 및 제3 배리어 패턴(BP2, BP3)에는 상기 제2 및 제3 배리어 패턴(BP2, BP3)을 서로 연결하여 상기 제2 및 제3 배리어 패턴(BP2, BP3)의 전압을 검출할 수 있는 하나의 제1 배리어 패턴 패드(BPP1)가 구비될 수 있고, 상기 제 $m-2$  및 제 $m-1$  배리어 패턴(BP $m-2$ , BP $m-1$ )에는 상기 제 $m-2$  및 제 $m-1$  배리어 패턴(BP $m-2$ , BP $m-1$ )을 서로 연결하여 상기 제 $m-2$  및 제 $m-1$  배리어 패턴(BP $m-2$ , BP $m-1$ )의 전압을 검출할 수 있는 하나의 제 $j$  배리어 패턴 패드(BPP $j$ )가 구비될 수 있다.

[0072] 도 6에서와 유사하게 도 7에서, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )이 상기 제1 내지 제 $j$  배리어 패턴 패드(BPP1~BPP $j$ )가 연결된 배리어 패턴들과 교차하지 않는 영역에서, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )은 제1 폭(W1)을 갖고, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )이 상기 제1 내지 제 $j$  배리어 패턴 패드(BPP1~BPP $j$ )가 연결된 배리어 패턴들과 교차하는 영역에서, 상기 제1 내지 제 $n$  전극 패턴(EP1~EP $n$ )은 상기 제1 폭(W1)보다 좁은 제2 폭(W2)을 가질 수 있다.

[0073] 도 8은 본 발명의 다른 실시예에 따른 표시장치의 평면도이다.

[0074] 도 8을 참조하면, 표시장치(300)는 제1 기관(310) 및 상기 제1 기관(310)과 마주하여 구비된 제2 기관(320)을 포함하는 표시패널(350) 및 상기 표시패널(350)에 구동 신호를 제공하는 구동 회로(330)를 포함한다. 도 8에 도시되지 않았지만, 상기 제1 기관(310) 및 상기 제2 기관(320) 사이에는 액정층이 구비된다.

[0075] 상기 제1 기관(310)은 복수의 화소(도 8에 미도시)가 구비되어 영상을 표시하는 표시 영역(DA) 및 상기 구동 회로(130) 또는 신호 라인들(도 8에 미도시) 등이 구비되는 상기 표시 영역(DA) 외의 비표시 영역(PA)으로 구분된다. 도 8에서와 같이, 상기 제1 기관(310)은 상기 구동 회로(330) 등을 실장하기 위해 상기 제2 기관(320)보다 큰 면적으로 구비될 수 있다.



- [0076] 상기 제2 기관(320) 상에는 상기 제1 방향(D1)으로 연장되고 제2 방향(D2)으로 배열된 복수의 배리어 패턴(BP) 및 상기 배리어 패턴들(BP)과 절연되게 교차하고 상기 제2 방향(D2)으로 연장되며 상기 제1 방향(D1)으로 배열된 복수의 전극 패턴(EP)이 구비된다. 상기 배리어 패턴들(BP)은 상기 화소들 중 일 그룹의 화소들에서 발생된 광은 외부의 특정 위치에 있는 시청자의 좌안에 제공되도록 구성되고, 상기 화소들 중 다른 그룹의 화소들에서 발생된 광은 시청자의 우안에 제공되도록 구성되어, 상기 표시장치(300)는 상기 배리어 패턴들(BP)을 이용하여 시청자에 입체영상을 제공할 수 있다.
- [0077] 또한, 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)은 상기 표시 영역(DA)에 대한 외부의 터치를 감지하는 기능을 수행한다. 이를 위해, 상기 배리어 패턴들(BP)은 입사된 광을 흡수 또는 차단하는 물질을 포함하고, 도전성 물질을 포함한다.
- [0078] 상기 제1 기관(310)의 상기 비표시 영역(PA) 중 상기 제2 기관(320)과 마주하는 양의 영역에는 상기 구동 회로(330)가 구비된다. 상기 구동 회로(330)는 상기 제1 기관(310)에 박막 공정을 통해 직접 형성될 수도 있고, 칩온글라스(Chip On Glass) 형태로 구비될 수도 있다.
- [0079] 도 8에 도시되지 않았으나, 상기 구동 회로(330)는 게이트 라인들에 게이트 신호를 제공하는 게이트 드라이버 및 데이터 라인들에 데이터 신호를 제공하는 데이터 드라이버를 포함할 수 있다. 또한, 상기 구동 회로(330)는 상기 전극 패턴들(EP)에 기준 전압 또는 센싱 신호들을 인가하고, 상기 배리어 패턴들(BP)의 전압을 측정할 수 있다.
- [0080] 도 9는 도 8의 표시장치의 일 실시예에 따른 확대 평면도이고, 도 10은 도 9의 I-I' 선을 따라 자른 단면도이다. 구체적으로, 도 8의 화소 구성을 설명하기 위해, 도 9에는 6개의 화소 영역을 확대하여 도시하였다.
- [0081] 도 9를 참고하면, 상기 표시장치(300)는 상기 제1 방향(D1)으로 연장되고 서로 이격되는 구비된 제1 및 제2 데이터 라인(DL1, DL2), 상기 제1 및 제2 데이터 라인(DL1, DL2)과 교차하는 상기 제2 방향(D2)으로 연장되고 서로 이격되어 구비된 제1 내지 제3 게이트 라인(GL1~GL3), 및 상기 제1 및 제2 데이터 라인(DL1, DL2) 및 상기 제1 내지 제3 게이트 라인(GL1~GL3)에 연결되고 스위칭 소자로서 기능하는 제1 내지 제6 박막 트랜지스터(TR1~TR6)를 포함한다.
- [0082] 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6) 각각은 상기 제1 내지 제3 게이트 라인(GL1~GL3) 중 대응하는 게이트 라인 및 상기 제1 및 제2 데이터 라인(DL1, DL2) 중 대응하는 데이터 라인에 연결된다. 구체적으로, 상기 제1 박막 트랜지스터(TR1)는 상기 제1 게이트 라인(GL1) 및 상기 제1 데이터 라인(DL1)에 연결되고, 상기 제2 박막 트랜지스터(TR2)는 상기 제2 게이트 라인(GL2) 및 상기 제1 데이터 라인(DL1)에 연결되며, 상기 제3 박막 트랜지스터(TR3)는 상기 제3 게이트 라인(GL3) 및 상기 제1 데이터 라인(DL1)에 연결되고, 상기 제4 박막 트랜지스터(TR4)는 상기 제1 게이트 라인(GL1) 및 상기 제2 데이터 라인(DL2)에 연결되며, 상기 제5 박막 트랜지스터(TR5)는 상기 제2 게이트 라인(GL2) 및 상기 제2 데이터 라인(DL2)에 연결되고, 상기 제6 박막 트랜지스터(TR6)는 상기 제3 게이트 라인(GL3) 및 상기 제2 데이터 라인(DL2)에 연결된다. 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6) 각각은 상기 대응하는 게이트 라인에서 분기된 게이트 전극(GE), 상기 대응하는 데이터 라인에서 분기된 소스 전극(SE), 및 상기 소스 전극(SE)과 이격되어 구비된 드레인 전극(DE)을 포함한다.
- [0083] 또한, 상기 표시장치(300)는 콘택홀(CH)을 통해 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6)의 드레인 전극들(DE)에 각각 연결되는 제1 내지 제6 화소 전극(PE1~PE6)을 포함한다.
- [0084] 상기 표시장치(300)는 상기 제1 내지 제3 게이트 라인(GL1~GL3)과 이격되게 상기 제2 방향(D2)으로 연장되어 구비된 제1 내지 제3 스토리지 라인(SL1~SL3)을 더 포함한다. 또한, 상기 표시장치(300)는 상기 제1 스토리지 라인(SL1)에서 분기된 제1 스토리지 전극(ST1) 및 제4 스토리지 전극(ST4), 상기 제2 스토리지 라인(SL2)에서 분기된 제2 스토리지 전극(ST2) 및 제5 스토리지 전극(ST5), 및 상기 제3 스토리지 라인(SL3)에서 분기된 제3 스토리지 전극(ST3) 및 제6 스토리지 전극(ST6)을 포함한다.
- [0085] 상기 제1 내지 제6 스토리지 전극(ST1~ST6)은 상기 제1 내지 제6 화소 전극(PE1~PE6)과 각각 마주하여 구비되어 스토리지 커패시터를 각각 형성한다.
- [0086] 도 9 및 도 10을 참조하면, 상기 표시장치(300)는 상기 제1 기관(310), 상기 제2 기관(320), 및 상기 제1 및 제2 기관(310, 320) 사이에 구비된 액정층(LC)을 포함한다.
- [0087] 상기 제1 기관(310)은 제1 베이스 기관(311), 상기 제1 베이스 기관(311) 상에 구비된 게이트 전극(GE), 제2 및

제3 게이트 라인(GL2, GL3), 및 상기 제1 내지 제2 스토리지 라인(SL1~SL3)을 포함한다. 또한, 상기 게이트 전극(GE), 상기 제2 및 제3 게이트 라인(GL2, GL3), 상기 제1 내지 제2 스토리지 라인(SL1~SL3), 및 상기 제1 베이스 기판(311) 상에는 제1 절연막(312)이 구비된다.

[0088] 상기 제1 절연막(312) 상에는 상기 게이트 전극(GE)에 대응하여 액티브층(ACL) 및 오믹 콘택층(OCL)이 구비된다. 상기 오믹 콘택층(OCL) 및 상기 제1 절연막(312) 상에는 서로 이격되어 소스 전극(SE) 및 드레인 전극(DE)이 구비된다.

[0089] 상기 소스 전극(SE), 상기 드레인 전극(DE), 및 상기 제1 절연막(312) 상에는 제2 절연막(313)이 구비된다. 또한, 상기 제2 절연막(313) 상에는 상기 제1 내지 제6 화소 전극(PE1~PE6)이 구비된다. 상기 제2 절연막(313)에는 상기 드레인 전극(DE)의 적어도 일부를 노출시키는 콘택홀(CH)이 형성되고, 상기 제1 화소 전극(PE1)은 상기 콘택홀(CH)을 통해 상기 제1 박막 트랜지스터(TR1)의 상기 드레인 전극(DE)에 연결된다.

[0090] 상기 제2 기판(320)은 제2 베이스 기판(321), 상기 제2 베이스 기판(321) 상에 구비된 블랙 매트릭스(BM), 상기 블랙 매트릭스(BM) 및 상기 제2 베이스 기판(321) 상에 구비된 컬러 필터층(322)을 포함한다.

[0091] 상기 컬러 필터층(322)은 적색을 나타내는 적색 컬러 필터(CFR), 녹색을 나타내는 녹색 컬러 필터(CFG), 및 청색을 나타내는 청색 컬러 필터(CFB)를 포함한다. 또한, 상기 컬러 필터층(322) 상에는 상기 전극 패턴들(EP)이 구비된다.

[0092] 상기 제2 기판(320)은 상기 제2 베이스 기판(321)을 사이에 두고 상기 전극 패턴들(EP)과 마주하여 구비된 상기 배리어 패턴들(BP)을 포함한다. 또한, 상기 배리어 패턴들(BP) 상에는 편광판(323)이 더 구비될 수 있다.

[0093] 다시 도 9를 참고하면, 상기 제1 데이터 라인(DL1), 상기 제1 게이트 라인(GL1), 상기 제1 박막 트랜지스터(TR1), 및 상기 제1 화소 전극(PE1)에 의해 정의되는 제1 화소(RR)는 적색 광을 표시하는 적색 화소이고, 상기 제1 데이터 라인(DL1), 상기 제2 게이트 라인(GL2), 상기 제2 박막 트랜지스터(TR2), 및 상기 제2 화소 전극(PE2)에 의해 정의되는 제2 화소(RG)는 녹색 광을 표시하는 적색 화소이며, 상기 제1 데이터 라인(DL1), 상기 제3 게이트 라인(GL3), 상기 제3 박막 트랜지스터(TR3), 및 상기 제3 화소 전극(PE3)에 의해 정의되는 제3 화소(RB)는 청색 광을 표시하는 청색 화소이다.

[0094] 또한, 상기 제2 데이터 라인(DL2), 상기 제1 게이트 라인(GL1), 상기 제4 박막 트랜지스터(TR4), 및 상기 제4 화소 전극(PE4)에 의해 정의되는 제4 화소(LR)는 적색 광을 표시하는 적색 화소이고, 상기 제2 데이터 라인(DL2), 상기 제2 게이트 라인(GL2), 상기 제5 박막 트랜지스터(TR5), 및 상기 제5 화소 전극(PE5)에 의해 정의되는 제5 화소(LG)는 녹색 광을 표시하는 녹색 화소이며, 상기 제2 데이터 라인(DL2), 상기 제3 게이트 라인(GL3), 상기 제6 박막 트랜지스터(TR6), 및 상기 제6 화소 전극(PE6)에 의해 정의되는 제6 화소(LB)는 청색 광을 표시하는 청색 화소이다.

[0095] 상기 배리어 패턴들(BP)의 위치에 따라, 상기 제1 내지 제3 화소(RR, RG, RB)에서 발생된 광은 상기 표시장치(300) 외부의 제1 지점으로 제공될 수 있고, 상기 제4 내지 제6 화소(LR, LG, LB)에서 발생된 광은 상기 표시장치(300) 외부의 제2 지점으로 제공될 수 있다. 구체적으로, 상기 제1 내지 제3 화소(RR, RG, RB)에서 발생된 광은 상기 표시장치(300) 외부의 특정 위치에 있는 시청자의 우안에 제공될 수 있고, 상기 제4 내지 제6 화소(LR, LG, LB)에서 발생된 광은 상기 시청자의 좌안에 제공될 수 있다. 이러한 방식으로, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)를 포함하는 상기 표시장치(300)는 시청자에 입체영상을 제공할 수 있다.

[0096] 상기 제1 기판(310)에 구비된 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)와 상기 제2 기판(320)에 구비된 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)의 배치 관계를 설명하기 위하여, 도 9에 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)을 예로서 확대하여 도시하였다. 도 9를 참고하면, 상기 전극 패턴들(EP)은 상기 제1 내지 제6 화소 전극(PE1~PE6)과 마주하여 구비되어 전계를 형성하고, 상기 배리어 패턴들(BP) 각각은 상기 제2 방향(D2)으로 서로 인접한 두 화소 사이에 구비되어 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)에서 발생된 광의 제공 방향을 제한한다.

[0097] 다시 도 9에서, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB) 중 상기 제1 방향(D1)으로 서로 인접한 두 화소는 서로 다른 색을 표시하고, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB) 중 상기 제2 방향(D2)으로 서로 인접한 두 화소는 서로 동일한 색을 표시하는 것을 예로써 도시하였으나, 이에 한정되는 것은 아니다.

[0098] 또한, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB) 각각은 상기 제2 방향(D2)과 나란한 변이 상기 제1 방향(D1)과 나란한 변보다 더 길게 형성된다. 다시 말해, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)의 상

기 제1 방향(D1)으로의 폭보다 상기 제2 방향(D2)으로의 폭이 더 넓다. 이와 같은 화소 구성에서, 상기 표시장치(300)가 입체영상을 표시하는데, 상기 배리어 패턴들(BP)은 도 9에서와 같이 상기 제1 방향(D1)으로 연장되어 구비되는 것이 더 적절하다.

[0099] 도면에 도시되지 않았지만, 상기 전극 패턴들(EP)은 상기 비표시 영역(PA)에서 상기 제1 내지 제3 스토리지 라인(SL1~SL3)과 연결될 수 있다. 구체적으로, 상기 제1 내지 제3 스토리지 라인(SL1~SL3)은 상기 전극 패턴들(EP) 중 대응하는 전극 패턴과 연결되어, 서로 연결된 스토리지 라인과 전극 패턴에는 동일한 신호가 공급될 수 있다. 따라서, 상기 제1 내지 제3 스토리지 라인(SL1~SL3)과 상기 전극 패턴들(EP)은 서로 나란하게 구비되는 것이 바람직하다.

[0100] 도 11은 도 8의 표시장치의 다른 실시예에 따른 확대 평면도이고, 도 12는 도 11의 I-I' 선을 따라 자른 단면도이다.

[0101] 도 11을 참고하면, 상기 표시장치(300)는 상기 제1 방향(D1)으로 연장되고 서로 이격되는 구비된 제1 및 제2 게이트 라인(GL1, GL2), 상기 제1 및 제2 게이트 라인(GL1, GL2)과 교차하는 상기 제2 방향(D2)으로 연장되고 서로 이격되어 구비된 제1 내지 제3 데이터 라인(DL1~DL3), 및 상기 제1 및 제2 게이트 라인(GL1, GL2) 및 상기 제1 내지 제3 데이터 라인(DL1~DL3)에 연결되고 스위칭 소자로서 기능하는 제1 내지 제6 박막 트랜지스터(TR1~TR6)를 포함한다.

[0102] 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6) 각각은 상기 제1 및 제2 게이트 라인(GL1, GL2) 중 대응하는 게이트 라인 및 상기 제1 내지 제3 데이터 라인(DL1~DL3) 중 대응하는 데이터 라인에 연결된다. 구체적으로, 상기 제1 박막 트랜지스터(TR1)는 상기 제1 게이트 라인(GL1) 및 상기 제1 데이터 라인(DL1)에 연결되고, 상기 제2 박막 트랜지스터(TR2)는 상기 제1 게이트 라인(GL1) 및 상기 제2 데이터 라인(DL2)에 연결되며, 상기 제3 박막 트랜지스터(TR3)는 상기 제1 게이트 라인(GL1) 및 상기 제3 데이터 라인(DL3)에 연결되고, 상기 제4 박막 트랜지스터(TR4)는 상기 제2 게이트 라인(GL2) 및 상기 제1 데이터 라인(DL1)에 연결되며, 상기 제5 박막 트랜지스터(TR5)는 상기 제2 게이트 라인(GL2) 및 상기 제2 데이터 라인(DL2)에 연결되고, 상기 제6 박막 트랜지스터(TR6)는 상기 제2 게이트 라인(GL2) 및 상기 제3 데이터 라인(DL3)에 연결된다. 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6) 각각은 상기 대응하는 게이트 라인에서 분기된 게이트 전극(GE), 상기 대응하는 데이터 라인에서 분기된 소스 전극(SE), 및 상기 소스 전극(SE)과 이격되어 구비된 드레인 전극(DE)을 포함한다.

[0103] 또한, 상기 표시장치(300)는 콘택홀(CH)을 통해 상기 제1 내지 제6 박막 트랜지스터(TR1~TR6)의 드레인 전극들(DE)에 각각 연결되는 제1 내지 제6 화소 전극(PE1~PE6)을 포함한다.

[0104] 상기 표시장치(300)는 상기 제1 내지 제3 데이터 라인(DL1~DL3)과 이격되게 상기 제2 방향(D2)으로 연장되어 구비된 제1 내지 제3 스토리지 라인(SL1~SL3)을 더 포함한다. 또한, 상기 표시장치(300)는 상기 제1 스토리지 라인(SL1)에서 분기된 제1 스토리지 전극(ST1) 및 제4 스토리지 전극(ST4), 상기 제2 스토리지 라인(SL2)에서 분기된 제2 스토리지 전극(ST2) 및 제5 스토리지 전극(ST5), 및 상기 제3 스토리지 라인(SL3)에서 분기된 제3 스토리지 전극(ST3) 및 제6 스토리지 전극(ST6)을 포함한다.

[0105] 상기 제1 내지 제6 스토리지 전극(ST1~ST6)은 상기 제1 내지 제6 화소 전극(PE1~PE6)과 각각 마주하여 구비되어 스토리지 커패시터를 각각 형성한다.

[0106] 도 11 및 도 12를 참조하면, 상기 표시장치(300)는 상기 제1 기판(310), 상기 제2 기판(320), 및 상기 제1 및 제2 기판(310, 320) 사이에 구비된 액정층(LC)을 포함한다.

[0107] 상기 제1 기판(310)은 제1 베이스 기판(311), 상기 제1 베이스 기판(311) 상에 구비된 게이트 전극(GE), 및 제1 내지 제3 게이트 라인(GL1~GL3)을 포함한다. 또한, 상기 게이트 전극(GE), 상기 제1 내지 제3 게이트 라인(GL1~GL3), 및 상기 제1 베이스 기판(311) 상에는 제1 절연막(312)이 구비된다.

[0108] 상기 제1 절연막(312) 상에는 상기 게이트 전극(GE)에 대응하여 액티브층(ACL) 및 오믹 콘택층(OCL)이 구비된다. 상기 오믹 콘택층(OCL) 및 상기 제1 절연막(312) 상에는 서로 이격되어 소스 전극(SE) 및 드레인 전극(DE)이 구비된다. 또한, 상기 제1 절연막(312) 상에는 서로 이격되어 상기 제1 내지 제3 데이터 라인(DL1~DL3) 및 상기 제1 내지 제3 스토리지 라인(SL1~SL3)이 구비된다.

[0109] 상기 소스 전극(SE), 상기 드레인 전극(DE), 상기 제1 내지 제3 스토리지 라인(SL1~SL3) 및 상기 제1 내지 제3 데이터 라인(DL1~DL3) 상에는 제2 절연막(313)이 구비된다. 상기 제2 절연막(313)에는 상기 드레인 전극(DE)의 적어도 일부를 노출시키는 콘택홀(CH)이 형성되고, 상기 제1 화소 전극(PE1)은 상기 콘택홀(CH)을 통해 상기 제

1 박막 트랜지스터(TR1)의 상기 드레인 전극(DE)에 연결된다.

- [0110] 상기 제2 기관(320)은 제2 베이스 기관(321), 상기 제2 베이스 기관(321) 상에 구비된 블랙 매트릭스(BM), 상기 블랙 매트릭스(BM) 및 상기 제2 베이스 기관(321) 상에 구비된 컬러 필터층(322)을 포함한다.
- [0111] 상기 컬러 필터층(322)은 적색을 나타내는 적색 컬러 필터(CFR), 녹색을 나타내는 녹색 컬러 필터(CFG), 및 청색을 나타내는 청색 컬러 필터(CFB)를 포함한다. 또한, 상기 컬러 필터층(322) 상에는 상기 전극 패턴들(EP)이 구비된다.
- [0112] 상기 제2 기관(320)은 상기 제2 베이스 기관(321)을 사이에 두고 상기 전극 패턴들(EP)과 마주하여 구비된 상기 배리어 패턴들(BP)을 포함한다. 또한, 상기 배리어 패턴들(BP) 상에는 편광판(323)이 더 구비될 수 있다.
- [0113] 다시 도 11을 참고하면, 상기 제1 데이터 라인(DL1), 상기 제1 게이트 라인(GL1), 상기 제1 박막 트랜지스터(TR1), 및 상기 제1 화소 전극(PE1)에 의해 정의되는 제1 화소(RR)는 적색 광을 표시하는 적색 화소이고, 상기 제2 데이터 라인(DL2), 상기 제1 게이트 라인(GL1), 상기 제2 박막 트랜지스터(TR2), 및 상기 제2 화소 전극(PE2)에 의해 정의되는 제2 화소(RG)는 녹색 광을 표시하는 적색 화소이며, 상기 제3 데이터 라인(DL3), 상기 제1 게이트 라인(GL1), 상기 제3 박막 트랜지스터(TR3), 및 상기 제3 화소 전극(PE3)에 의해 정의되는 제3 화소(RB)는 청색 광을 표시하는 청색 화소이다.
- [0114] 또한, 상기 제1 데이터 라인(DL1), 상기 제2 게이트 라인(GL2), 상기 제4 박막 트랜지스터(TR4), 및 상기 제4 화소 전극(PE4)에 의해 정의되는 제4 화소(LR)는 적색 광을 표시하는 적색 화소이고, 상기 제2 데이터 라인(DL2), 상기 제2 게이트 라인(GL2), 상기 제5 박막 트랜지스터(TR5), 및 상기 제5 화소 전극(PE5)에 의해 정의되는 제5 화소(LG)는 녹색 광을 표시하는 녹색 화소이며, 상기 제3 데이터 라인(DL3), 상기 제2 게이트 라인(GL2), 상기 제6 박막 트랜지스터(TR6), 및 상기 제6 화소 전극(PE6)에 의해 정의되는 제6 화소(LB)는 청색 광을 표시하는 청색 화소이다.
- [0115] 상기 배리어 패턴들(BP)의 위치에 따라, 상기 제1 내지 제3 화소(RR, RG, RB)에서 발생된 광은 상기 표시장치(300) 외부의 제1 지점으로 제공될 수 있고, 상기 제4 내지 제6 화소(LR, LG, LB)에서 발생된 광은 상기 표시장치(300) 외부의 제2 지점으로 제공될 수 있다. 구체적으로, 상기 제1 내지 제3 화소(RR, RG, RB)에서 발생된 광은 상기 표시장치(300) 외부의 특정 위치에 있는 시청자의 우안에 제공될 수 있고, 상기 제4 내지 제6 화소(LR, LG, LB)에서 발생된 광은 상기 시청자의 좌안에 제공될 수 있다. 이러한 방식으로, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)를 포함하는 상기 표시장치(300)는 시청자에 입체영상을 제공할 수 있다.
- [0116] 상기 제1 기관(310)에 구비된 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)와 상기 제2 기관(320)에 구비된 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)의 배치 관계를 설명하기 위하여, 도 11에 상기 전극 패턴들(EP) 및 상기 배리어 패턴들(BP)을 예로서 확대하여 도시하였다. 도 11을 참고하면, 상기 전극 패턴들(EP)은 상기 제1 내지 제6 화소 전극(PE1~PE6)과 마주하여 구비되어 전계를 형성하고, 상기 배리어 패턴들(BP) 각각은 상기 제2 방향(D2)으로 서로 인접한 두 화소 사이에 구비되어 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)에서 발생된 광의 제공 방향을 제한한다.
- [0117] 다시 도 9에서, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB) 중 상기 제1 방향(D1)으로 서로 인접한 두 화소는 서로 다른 색을 표시하고, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB) 중 상기 제2 방향(D2)으로 서로 인접한 두 화소는 서로 동일한 색을 표시하는 것을 예로써 도시하였으나, 이에 한정되는 것은 아니다.
- [0118] 또한, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB) 각각은 상기 제2 방향(D2)과 나란한 변이 상기 제1 방향(D1)과 나란한 변보다 더 길게 형성된다. 다시 말해, 상기 제1 내지 제6 화소(RR, RG, RB, LR, LG, LB)의 상기 제1 방향(D1)으로의 폭보다 상기 제2 방향(D2)으로의 폭이 더 넓다. 이와 같은 화소 구성에서, 상기 표시장치(300)가 입체영상을 표시하는데, 상기 배리어 패턴들(BP)은 도 9에서와 같이 상기 제1 방향(D1)으로 연장되어 구비되는 것이 더 적절하다.
- [0119] 도면에 도시되지 않았지만, 상기 전극 패턴들(EP)은 상기 비표시 영역(PA)에서 상기 제1 내지 제3 스토리지 라인(SL1~SL3)과 연결될 수 있다. 구체적으로, 상기 제1 내지 제3 스토리지 라인(SL1~SL3)은 상기 전극 패턴들(EP) 중 대응하는 전극 패턴과 연결되어, 서로 연결된 스토리지 라인과 전극 패턴에는 동일한 신호가 공급될 수 있다. 이를 위하여, 상기 제1 내지 제3 스토리지 라인(SL1~SL3)은 상기 전극 패턴들(EP)과 나란하도록 도 12에서와 같이 상기 제1 내지 제3 데이터 라인(DL1~DL3)과 동일한 층에 구비될 수 있다.
- [0120] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된



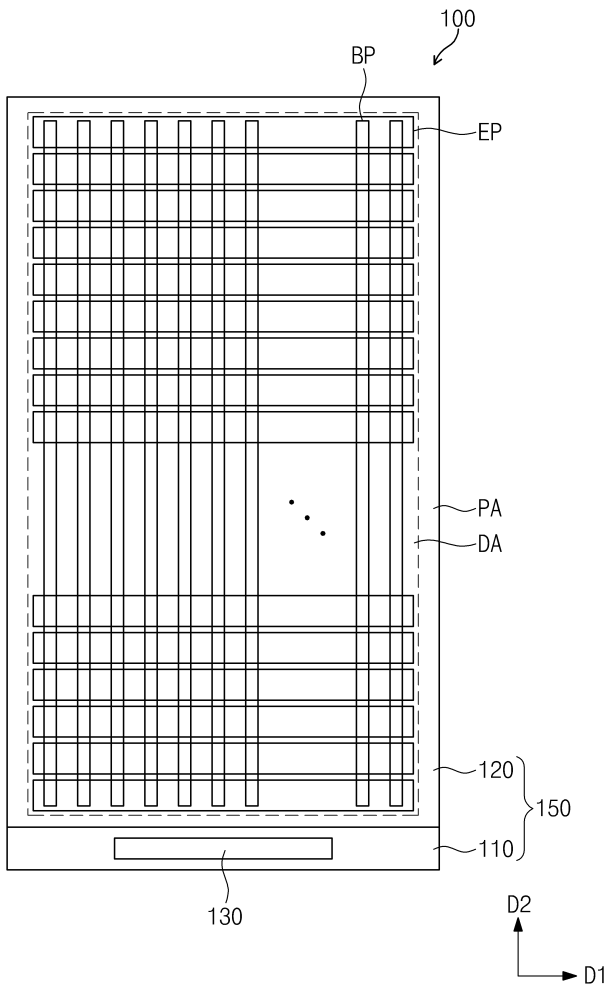
본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 또한 본 발명에 개시된 실시예는 본 발명의 기술 사상을 한정하기 위한 것이 아니고, 하기의 특허 청구의 범위 및 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

### 부호의 설명

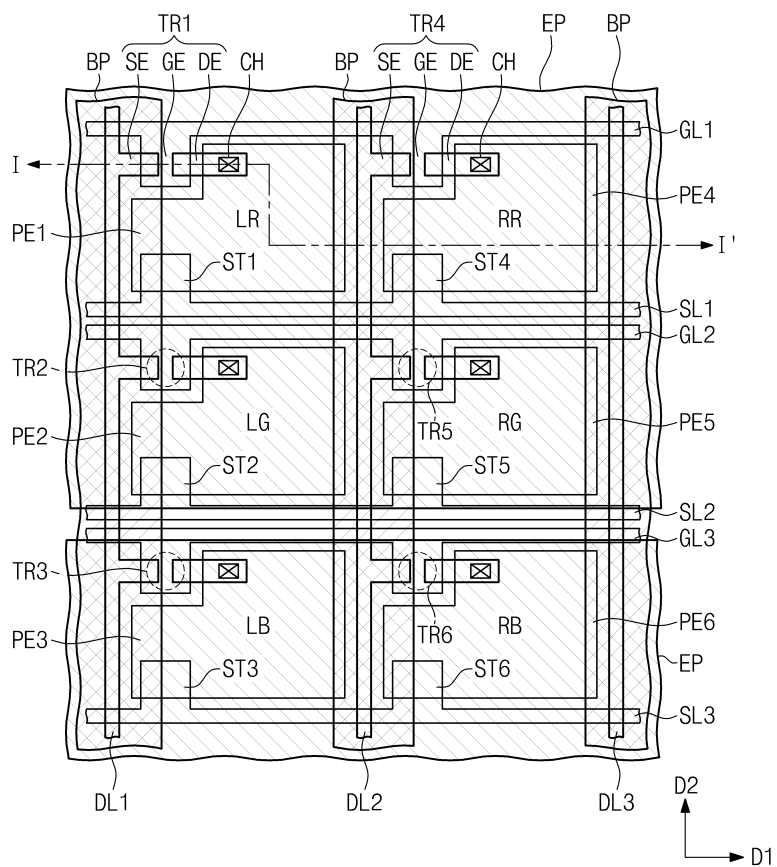
100: 표시장치	110: 제1 기판
111: 제1 베이스 기판	112: 제1 절연막
113: 제2 절연막	120: 제2 기판
121: 제2 베이스 기판	122: 컬러 필터층
123: 편광 필름	130: 구동 회로
DA: 표시 영역	PA: 비표시 영역
PE: 화소 전극	EP: 전극 패턴
BP: 배리어 패턴	LC: 액정층

### 도면

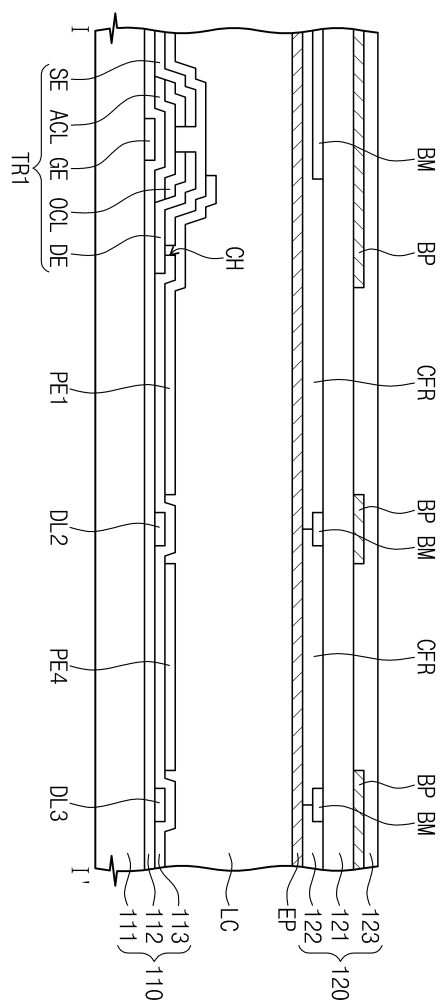
#### 도면1



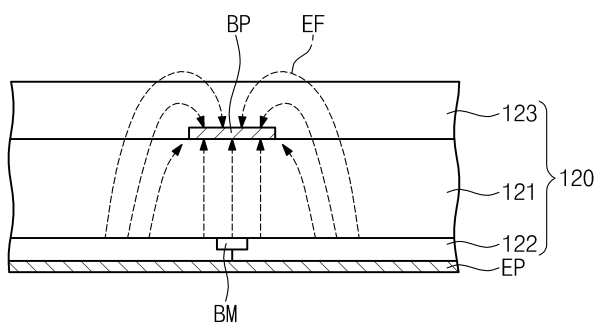
도면2



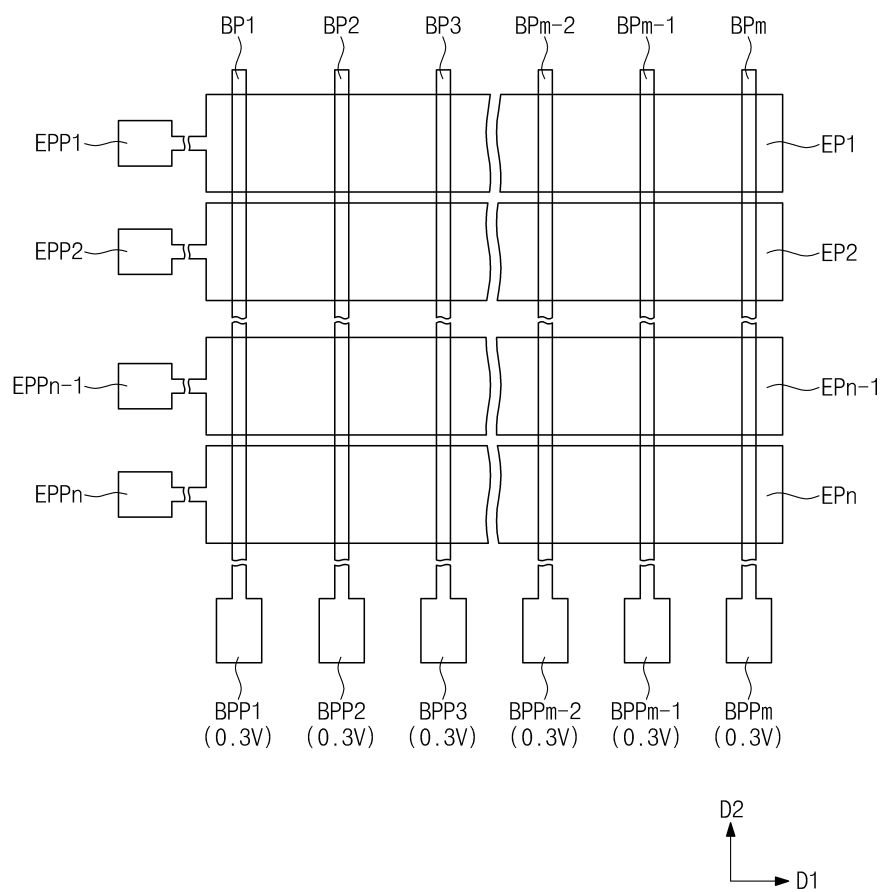
도면3



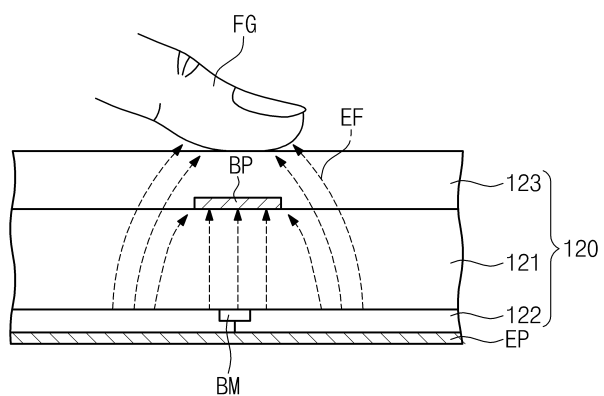
도면4a



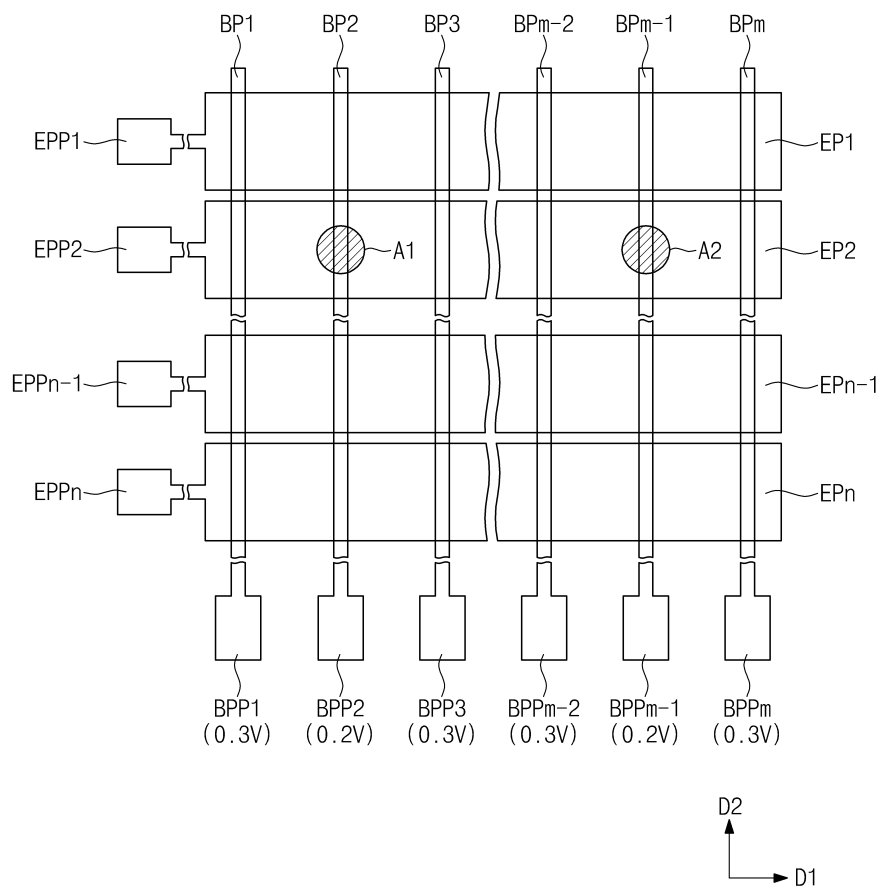
도면4b



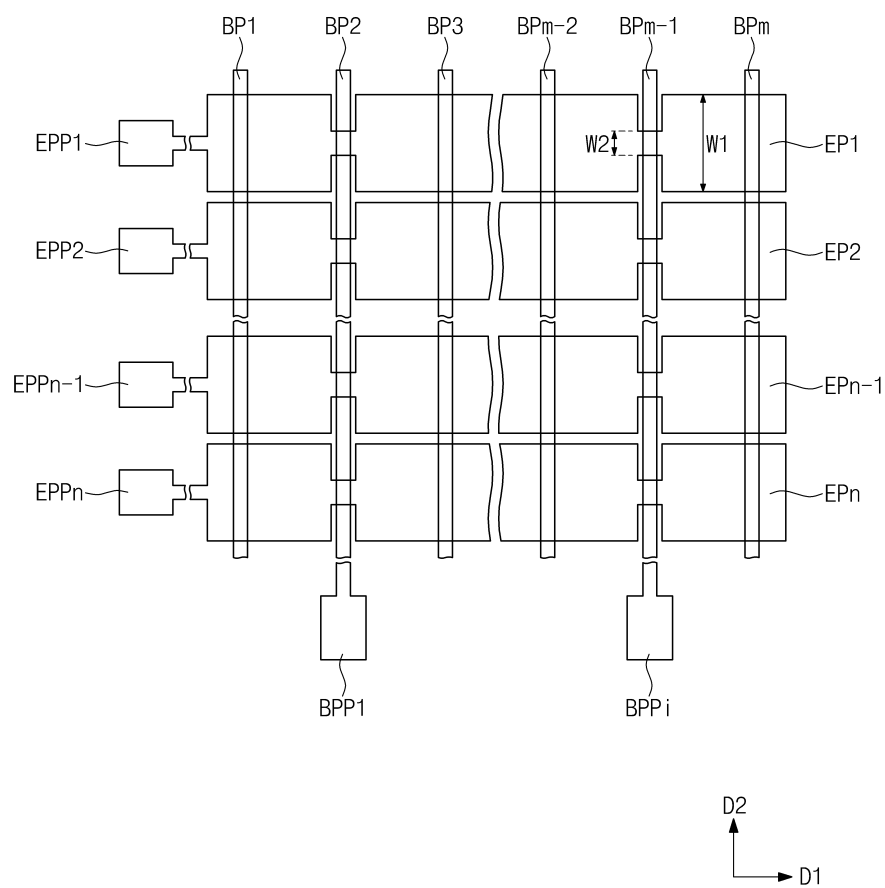
도면5a



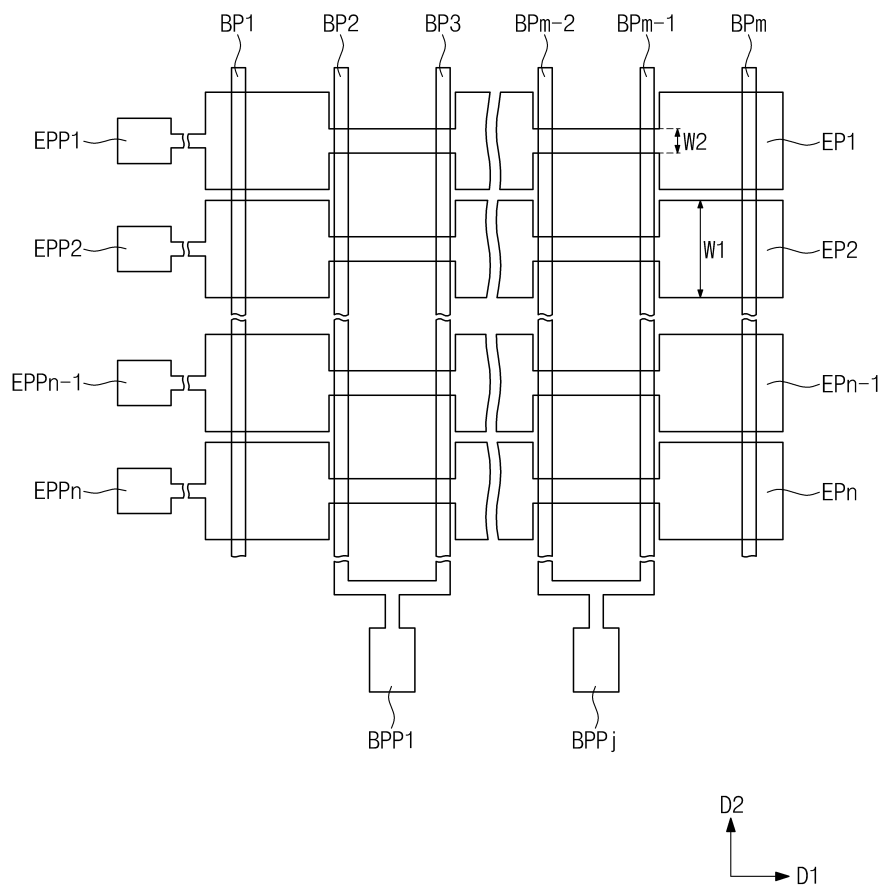
도면5b



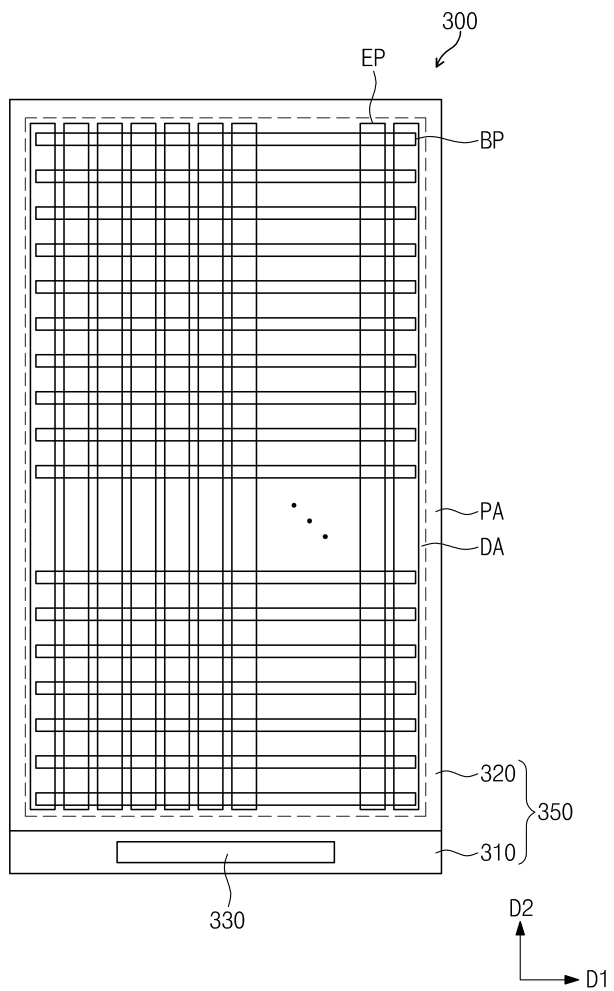
도면6



도면7

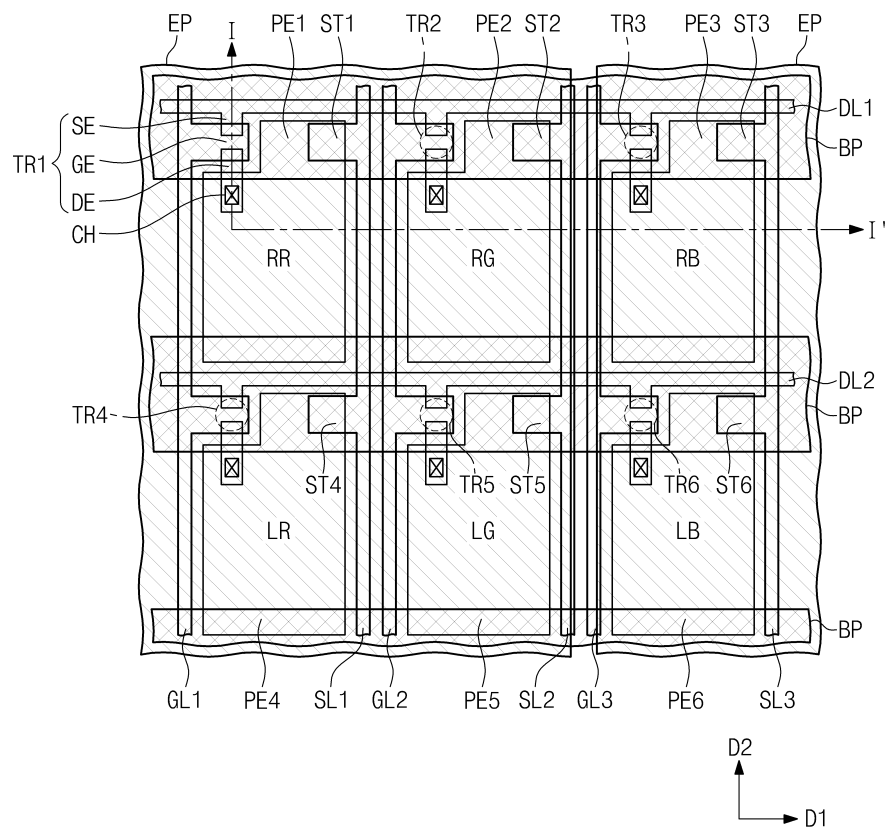


도면8

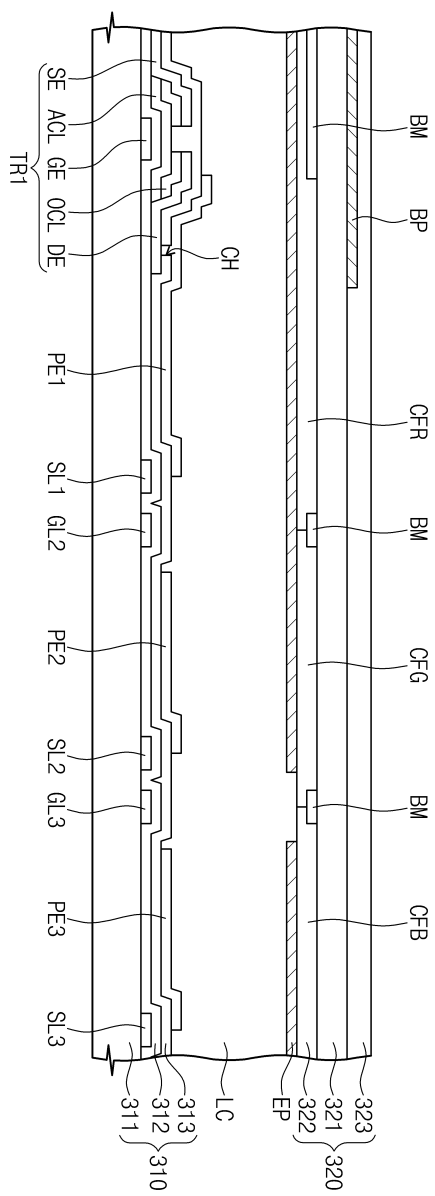




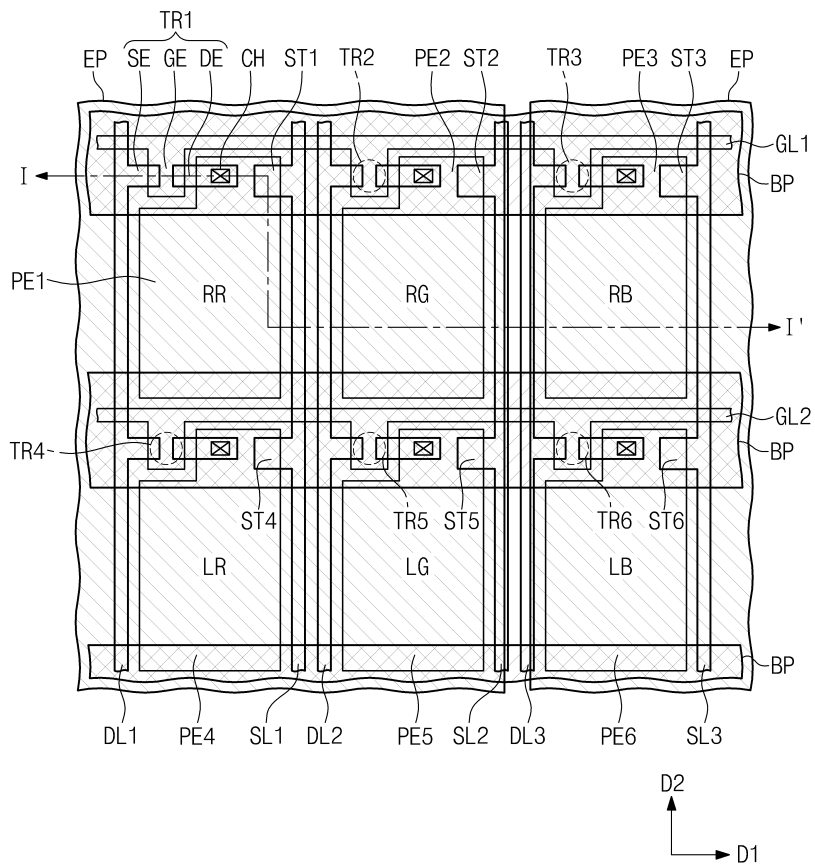
도면9



도면10



도면11



도면12

