



(12) 发明专利申请

(10) 申请公布号 CN 117941065 A

(43) 申请公布日 2024.04.26

(21) 申请号 202280061746.6

(22) 申请日 2022.08.23

(30) 优先权数据

17/482,294 2021.09.22 US

(85) PCT国际申请进入国家阶段日

2024.03.12

(86) PCT国际申请的申请数据

PCT/US2022/041235 2022.08.23

(87) PCT国际申请的公布数据

W02023/048882 EN 2023.03.30

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 C-T·冯 殷文 J·S·萨蒙

(74) 专利代理机构 北京市金杜律师事务所

11256

专利代理师 张宁 姚宗妮

(51) Int.Cl.

H01L 25/16 (2023.01)

H01L 23/36 (2006.01)

H01L 23/552 (2006.01)

H01L 23/00 (2006.01)

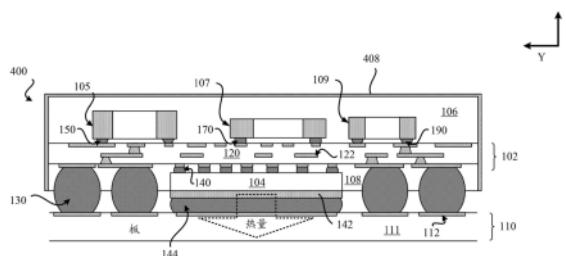
权利要求书3页 说明书13页 附图16页

(54) 发明名称

包括具有背侧金属层的集成器件的封装

(57) 摘要

一种设备包括封装和板。该封装包括：包括第一表面和第二表面的基板；耦合到该基板的该第一表面的无源组件；耦合到该基板的该第二表面的集成器件；耦合到该集成器件的背侧的背侧金属层；耦合到该背侧金属层的第一焊料互连件；和耦合到该基板的该第二表面的多个焊料互连件。该板通过该多个焊料互连件耦合到该封装。第一焊料互连件耦合到板。



横截面剖面视图

1. 一种设备, 包括:
封装, 所述封装包括:
基板, 所述基板包括第一表面和第二表面;
无源组件, 所述无源组件耦合到所述基板的所述第一表面;
集成器件, 所述集成器件耦合到所述基板的所述第二表面;
背侧金属层, 所述背侧金属层耦合到所述集成器件的背侧;
第一焊料互连件, 所述第一焊料互连件耦合到所述背侧金属层; 和
多个焊料互连件, 所述多个焊料互连件耦合到所述基板的所述第二表面; 和
板, 所述板通过所述多个焊料互连件耦合到所述封装, 其中所述第一焊料互连件耦合到所述板。

2. 根据权利要求1所述的设备, 其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和所述板耗散来自所述集成器件的热量。

3. 根据权利要求2所述的设备,
其中所述板包括多个板互连件, 并且
其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和所述多个板互连件中的至少一个板互连件耗散来自所述集成器件的热量。

4. 根据权利要求1所述的设备,
其中所述背侧金属层和所述第一焊料互连件被配置成耦合到地, 并且
其中所述背侧金属层被配置为电磁干扰 (EMI) 屏蔽件。

5. 根据权利要求1所述的设备, 其中所述集成器件的所述背侧面向所述板。

6. 根据权利要求1所述的设备, 其中所述封装还包括:
位于所述基板的所述第一表面之上的第一包封层; 和
位于所述基板的所述第二表面之上的第二包封层。

7. 根据权利要求6所述的设备, 其中所述封装还包括位于所述第一包封层的表面之上的金属层。

8. 根据权利要求7所述的设备,
其中所述金属层被配置成耦合到地, 并且
其中所述金属层被配置为电磁干扰 (EMI) 屏蔽件。

9. 根据权利要求1所述的设备,
其中所述集成器件包括耦合到所述背侧金属层的至少一个管芯基板过孔, 并且
其中所述封装和所述板被配置成通过所述至少一个管芯基板过孔、所述背侧金属层、所述第一焊料互连件和所述板耗散来自所述集成器件的热量。

10. 根据权利要求1所述的设备, 其中所述设备包括选自由以下项组成的组的特定设备: 音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、计算机、可穿戴设备、膝上型计算机、服务器、物联网 (IoT) 设备、以及机动车辆工具中的设备。

11. 一种封装, 包括:
基板, 所述基板包括第一表面和第二表面;
无源组件, 所述无源组件耦合到所述基板的所述第一表面;

集成器件,所述集成器件耦合到所述基板的所述第二表面;
背侧金属层,所述背侧金属层耦合到所述集成器件的背侧;
第一焊料互连件,所述第一焊料互连件耦合到所述背侧金属层;和
多个焊料互连件,所述多个焊料互连件耦合到所述基板的所述第二表面。

12.根据权利要求11所述的封装,其中所述封装被配置成通过所述背侧金属层和所述第一焊料互连件耗散来自所述集成器件的热量。

13.根据权利要求11所述的封装,
其中所述背侧金属层和所述第一焊料互连件被配置成耦合到地,并且
其中所述背侧金属层被配置为电磁干扰(EMI)屏蔽件。

14.根据权利要求11所述的封装,其中所述第一集成器件的所述背侧背离所述基板。

15.根据权利要求11所述的封装,其中所述封装还包括:
位于所述基板的所述第一表面之上的第一包封层;和
位于所述基板的所述第二表面之上的第二包封层。

16.根据权利要求15所述的封装,还包括位于所述第一包封层的表面之上的金属层。

17.根据权利要求16所述的封装,
其中所述金属层被配置成耦合到地,并且
其中所述金属层被配置为电磁干扰(EMI)屏蔽件。

18.根据权利要求11所述的封装,其中所述集成器件包括耦合到所述背侧金属层的至少一个管芯基板过孔。

19.一种方法,包括:
提供封装,所述封装包括:
基板,所述基板包括第一表面和第二表面;
无源组件,所述无源组件耦合到所述基板的所述第一表面;
集成器件,所述集成器件耦合到所述基板的所述第二表面;
背侧金属层,所述背侧金属层耦合到所述集成器件的背侧;
第一焊料互连件,所述第一焊料互连件耦合到所述背侧金属层;和
多个焊料互连件,所述多个焊料互连件耦合到所述基板的所述第二表面;以及
将所述封装耦合到通过所述多个焊料互连件耦合的板,其中所述第一焊料互连件耦合到所述板。

20.根据权利要求19所述的方法,其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和所述板耗散来自所述集成器件的热量。

21.根据权利要求20所述的方法,
其中所述板包括多个板互连件,并且
其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和所述多个板互连件中的至少一个板互连件耗散来自所述集成器件的热量。

22.根据权利要求19所述的方法,其中所述背侧金属层和所述第一焊料互连件被配置成耦合到地。

23.根据权利要求19所述的方法,其中所述集成器件的所述背侧面向所述板。

24.根据权利要求19所述的方法,其中所述封装还包括:

位于所述基板的所述第一表面之上的第一包封层;和
位于所述基板的所述第二表面之上的第二包封层。

25.根据权利要求24所述的方法,其中所述封装还包括位于所述第一包封层的表面之上的金属层。

包括具有背侧金属层的集成器件的封装

[0001] 相关申请的交叉引用

[0002] 本申请要求于2021年9月22日在美国专利局提交的非临时申请序列17/482,294号的优先权和权益,该申请的全部内容以引用方式如同整体在下文全面阐述那样并且出于所有适用目的并入本文。

技术领域

[0003] 各种特征涉及具有集成器件的封装。

背景技术

[0004] 封装可包括基板和集成器件。集成器件在操作期间可产生大量热量,这可能影响集成器件和/或封装的性能。一直存在提供具有改善的热耗散性能的集成器件和封装的需求。

发明内容

[0005] 各种特征涉及具有集成器件的封装。

[0006] 一个示例提供了一种包括封装和板的设备。该封装包括:包括第一表面和第二表面的基板;耦合到该基板的该第一表面的无源组件;耦合到该基板的该第二表面的集成器件;耦合到该集成器件的背侧的背侧金属层;耦合到该背侧金属层的第一焊料互连件;和耦合到该基板的该第二表面的多个焊料互连件。该板通过该多个焊料互连件耦合到该封装。第一焊料互连件耦合到板。

[0007] 另一示例提供一种封装,该封装包括:包括第一表面和第二表面的基板;耦合到该基板的该第一表面的无源组件;耦合到该基板的该第二表面的集成器件;耦合到该集成器件的背侧的背侧金属层;耦合到该背侧金属层的第一焊料互连件;和耦合到该基板的该第二表面的多个焊料互连件。

[0008] 另一示例提供了一种提供封装的方法。该封装包括:包括第一表面和第二表面的基板;耦合到该基板的该第一表面的无源组件;耦合到该基板的该第二表面的集成器件;耦合到该集成器件的背侧的背侧金属层;耦合到该背侧金属层的第一焊料互连件;和耦合到基板的第二表面的多个焊料互连件。该方法将封装耦合到通过多个焊料互连件耦合的板。第一焊料互连件耦合到板。

附图说明

[0009] 在结合附图理解下面阐述的详细描述时,各种特征、本质和优点会变得明显,在附图中,相像的附图标记贯穿始终作相应标识。

[0010] 图1例示了包括具有背侧金属层的集成器件的封装的示例性横截面剖面视图。

[0011] 图2例示了包括具有背侧金属层的集成器件的封装的示例性特写视图。

[0012] 图3例示了包括具有背侧金属层的集成器件的封装的示例性特写视图。

[0013] 图4例示了包括具有背侧金属层的集成器件的封装的示例性横截面剖面视图。

[0014] 图5A-图5E例示了用于制造包括具有背侧金属层的集成器件的封装、以及将该封装组装到板的示例性工序。

[0015] 图6A-图6B例示了用于制造包括具有背侧金属层的集成器件的封装、以及将该封装组装到板的示例性工序。

[0016] 图7例示了用于制造包括具有背侧金属层的集成器件的封装、以及将该封装组装到板的方法的示例性流程图。

[0017] 图8A-图8B例示了用于制造基板的示例性工序。

[0018] 图9例示了用于制造基板的方法的示例性流程图。

[0019] 图10例示了可集成本文所述的管芯、电子电路、集成器件、集成无源器件 (IPD)、无源组件、封装、和/或器件封装的各种电子设备。

具体实施方式

[0020] 在以下描述中,给出了具体细节以提供对本公开的各个方面的透彻理解。然而,本领域普通技术人员将理解,没有这些具体细节也可以实践这些方面。例如,电路可能用框图示出以避免使这些方面湮没在不必要的细节中。在其他实例中,公知的电路、结构和技术可能不被详细示出以免湮没本公开的这些方面。

[0021] 本公开描述了一种设备,该设备包括封装和板。该封装包括:包括第一表面和第二表面的基板;耦合到该基板的该第一表面的无源组件;耦合到该基板的该第二表面的集成器件;耦合到该集成器件的背侧的背侧金属层;耦合到该背侧金属层的第一焊料互连件;和耦合到该基板的该第二表面的多个焊料互连件。该板通过该多个焊料互连件耦合到该封装。第一焊料互连件耦合到板。封装和板被配置成通过背侧金属层、第一焊料互连件和板耗散来自集成器件的热量。背侧金属层可被配置为用于集成器件和/或封装的电磁干扰 (EMI) 屏蔽件。因此,背侧金属层可以为封装提供多种功能性。背侧金属层通过高效地耗散掉来自集成器件的热量以及通过帮助集成器件屏蔽其他信号和/或电流,从而有助于提高该集成器件和/或封装的性能。

[0022] 包括具有背侧金属层的集成器件的示例性封装

[0023] 图1例示了包括具有背侧金属层的集成器件的封装100的横截面剖面视图。背侧金属层可被配置成耗散来自集成器件的热量和/或被配置为该集成器件和/或封装的电磁干扰 (EMI) 屏蔽件。

[0024] 封装100包括基板102、集成器件104、无源组件105、无源组件107、无源组件109、包封层106和包封层108。封装100还可包括多个焊料互连件130。

[0025] 基板102包括至少一个电介质层120、多个互连件122。基板102可以是无芯基板(例如,嵌入式迹线基板(ETS))。基板102可包括第一表面(例如,顶表面)和第二表面(例如,底表面)。不同的封装可以使用不同的基板。在一些具体实施中,封装100可包括有芯基板。

[0026] 无源组件105通过多个焊料互连件150耦合到基板102的第一表面。无源组件107通过多个焊料互连件170耦合到基板102的第一表面。无源组件109通过多个焊料互连件190耦合到基板102的第一表面。无源组件(例如,105、107、109)可包括电容器和/或电感器。

[0027] 在基板102的第一表面之上提供(例如,形成)包封层106。包封层106可包封无源组

件(例如,105、107、109)。包封层106可包括模制件、树脂和/或环氧树脂。可使用压缩模制工艺、转移模制工艺或液态模制工艺来形成包封层106。包封层106可以是可光蚀刻的。包封层106可以是第一包封层。包封层106可以是第一包封构件。

[0028] 集成器件104通过多个焊料互连件140耦合到基板102的第二表面(例如,底表面)。例如,集成器件104通过该多个焊料互连件140耦合到基板102的该多个互连件122。集成器件104包括前侧和背侧。集成器件104的前侧可面向基板102,而集成器件104的背侧背离基板102。集成器件104的背侧可以面向板110。该多个焊料互连件130耦合到基板102的第二表面。多个焊料互连件130可耦合到基板102的多个互连件122。

[0029] 在基板102的第二表面(例如,底表面)之上提供(例如,形成)包封层108。包封层108可至少部分地包封集成器件104和多个焊料互连件130。包封层108可包括模制件、树脂和/或环氧树脂。可使用压缩模制工艺、转移模制工艺或液态模制工艺来形成包封层108。包封层108可以是可光蚀刻的。包封层108可以是第二包封层。包封层108可以是第二包封构件。

[0030] 背侧金属层142耦合到集成器件104的背侧。如下文将至少在图2中进一步描述的,背侧金属层142可位于集成器件104的管芯基板之上并耦合到该管芯基板。在一些具体实施中,背侧金属层142可被认为是集成器件104的一部分。在一些具体实施中,背侧金属层142可被认为是集成器件104的背侧的一部分。不同具体实施可将不同材料用于背侧金属层142。例如,背侧金属层142可包括不锈钢(SUS)、铜(Cu)、钯(Pd)和/或金(Au)。第一焊料互连件144耦合到背侧金属层142。

[0031] 封装100可以通过多个焊料互连件130和第一焊料互连件144耦合到板110。板110可包括印刷电路板(PCB)。板110包括至少一个电介质层111和多个板互连件112。封装100可以通过多个焊料互连件130和第一焊料互连件144耦合到多个板互连件112。封装100和板110可以是组装件和/或设备的一部分。

[0032] 封装100耦合到板110以使得集成器件104的背侧面向板110。集成器件104的背侧和背侧金属层142可以通过第一焊料互连件144耦合到板110。背侧金属层142可不与集成器件104的有源器件(例如,晶体管)电连接。背侧金属层142和第一焊料互连件144可被配置成耦合到地。背侧金属层142可被配置为集成器件104和/或封装100的电磁干扰(EMI)屏蔽件。背侧金属层142可被配置成用于封装100的底侧EMI屏蔽件。

[0033] 封装100和板110彼此耦合,以使得封装100和板110可被配置成通过背侧金属层142、第一焊料互连件144和板110耗散来自集成器件104的热量。例如,封装100和板110彼此耦合,以使得封装100和板110可被配置成通过背侧金属层142、第一焊料互连件144和该多个板互连件112中的至少一个板互连件耗散来自集成器件104的热量。通过背侧金属层142、第一焊料互连件144和该多个板互连件112中的至少一个板互连件所耗散的热量通过热传导来耗散,这比通过对流所耗散的热量要高效和有效得多。由于板110和该多个板互连件112是相对大的组件,因此它们对于可产生于和/或位于集成器件104处或附近的热量而言可以是有效的散热器。

[0034] 背侧金属层142被配置为EMI屏蔽件和散热器两者的能力使得背侧金属层142能够帮助提高集成器件104和/或封装100的性能。

[0035] 图2例示了图1的特写视图。具体地,图2例示了可如何将集成器件104的背侧耦合

到板110的示例。如图2所示,集成器件104包括管芯基板204、电路层206和管芯互连件部分208。电路层206可位于管芯基板204之上。电路层206可包括形成在管芯基板204中和/或之上的晶体管。管芯互连件部分208耦合到管芯基板204和电路层206。管芯互连件部分208可以位于管芯基板204和电路层206之上。管芯互连件部分208包括至少一个管芯电介质层和多个管芯互连件(两者均未示出)。该多个管芯互连件可耦合到电路层206。例如,该多个管芯互连件可耦合到电路层206的晶体管。管芯基板204可包括硅(Si)。集成器件104的包括管芯基板204的部分可被认为是集成器件104的背侧。背侧金属层142耦合到集成器件104的管芯基板204。如上所述,背侧金属层142可被认为是集成器件104的一部分。第一焊料互连件144耦合到背侧金属层142和板110的板互连件112a。集成器件104和板110彼此耦合,以使得集成器件104和板110可被配置成通过背侧金属层142、第一焊料互连件144和板互连件112a耗散来自集成器件104的热量。

[0036] 图3例示了图1的特写视图。具体地,图3例示了可如何将集成器件104的背侧耦合到板110的另一示例。如图3中所示,集成器件104包括管芯基板204和多个管芯基板过孔242。多个管芯基板过孔242可部分地和/或完全地延伸穿过管芯基板204的厚度。多个管芯基板过孔242可被配置成不电耦合到集成器件104的任何晶体管。该多个管芯基板过孔242耦合到背侧金属层142。多个管芯基板过孔242可包括导热材料(例如,金属)。多个管芯基板过孔242可帮助提供更好的热耗散,因为多个管芯基板过孔242可以是比管芯基板204更好的热导体。集成器件104和板110彼此耦合,以使得集成器件104和板110可被配置成通过该多个管芯基板过孔242、背侧金属层142、第一焊料互连件144和板互连件112a耗散来自集成器件104的热量。该多个管芯基板过孔242、背侧金属层142、第一焊料互连件144和板互连件112a可被配置成耦合到地。多个管芯基板过孔242、背侧金属层142、第一焊料互连件144和板互连件112a可被配置成用于集成器件104和/或封装100的EMI屏蔽件。

[0037] 在一些具体实施中,封装可以包括附加组件以获得增加的性能改进。

[0038] 图4例示了耦合到板110的封装400。封装400与封装100相似,并且包括与封装100相似的组件和/或布置。因此,对封装100的描述可以适用于封装400。封装400可以用封装400和/或集成器件104的附加EMI屏蔽来改进封装100。封装400包括形成并且位于包封层106的表面、基板102的侧表面和/或包封层108的表面之上的金属层408。金属层408可被配置成耦合到地。金属层408可被配置为无源器件(例如,105、107、109)、集成器件104和/或封装400的EMI屏蔽件。金属层408可耦合到该多个互连件122中的互连件。金属层408可形成和位于封装400的外表面之上。

[0039] 本公开将封装100和封装400描述为耦合到板。然而,封装100和封装400可以按类似的方式耦合到基板和/或中介体。在一些具体实施中,封装100和/或封装400可以在层叠封装(PoP)中实现。

[0040] 集成器件(例如,104)可包括管芯(例如,半导体裸管芯)。集成器件可包括功率管理集成电路(PMIC)。集成器件可包括应用处理器。集成器件可包括调制解调器。集成器件可以包括射频(RF)器件、无源器件、滤波器、电容器、电感器、天线、发射器、接收器、基于砷化镓(GaAs)的集成器件、表面声波(SAW)滤波器、体声波(BAW)滤波器、发光二极管(LED)集成器件、基于硅(Si)的集成器件、基于碳化硅(SiC)的集成器件、存储器、功率管理处理器、和/或其组合。集成器件(例如,104)可包括至少一个电子电路(例如,第一电子电路、第二电子

电路等)。集成器件可包括晶体管。集成器件可以是电组件和/或电器件的示例。

[0041] 封装(例如,100、400)可以实现在射频(RF)封装中。RF封装可以是射频前端(RFFE)封装。封装(例如,100、400)可被配置成提供无线保真(WiFi)通信和/或蜂窝通信(例如,2G、3G、4G、5G)。封装(例如,100、400)可被配置成支持全球移动通信系统(GSM)、通用移动通信系统(UMTS)和/或长期演进(LTE)。封装(例如,100、400)可被配置成传送和接收具有不同频率和/或通信协议的信号。

[0042] 已经描述了各种封装,现在将在下文描述用于制造封装的工序。

[0043] 用于制造包括具有背侧金属层的集成器件的封装的示例性工序

[0044] 在一些具体实施中,制造封装包括若干工艺。图5A-图5E例示了用于提供或制造包括具有背侧金属层的集成器件的封装的示例性工序。在一些具体实施中,可使用图5A-图5E的工序来提供或制造封装400。然而,图5A-图5E的工艺可被用来制造本公开中所描述的任何封装(例如,100)。

[0045] 应当指出的是,图5A-图5E的工序可组合一个或多个阶段以便简化和/或阐明用于提供或制造封装的工序。在一些具体实施中,各工艺的次序可被改变或修改。在一些具体实施中,一个或多个工艺可被替代或置换,而不会脱离本公开的范围。

[0046] 如图5A中所示,阶段1例示了在提供基板102之后的状态。基板102包括至少一个电介质层120和多个互连件122。基板102可包括第一表面(例如,顶表面)和第二表面(例如,底表面)。基板102可使用如图7A-图7B所描述的方法来制造。在一些具体实施中,提供有芯基板(例如,包括芯层的基板)。

[0047] 阶段2例示了在多个无源组件(例如,105、107、109)耦合到基板102的第一表面(例如,顶表面)之后的状态。可使用拾放工艺来将无源组件(例如,105、107、109)耦合到基板102。无源组件105可通过多个焊料互连件150耦合到基板102。无源组件107可通过多个焊料互连件170耦合到基板102。无源组件109可通过多个焊料互连件190耦合到基板102。

[0048] 阶段3例示了在基板102的第一表面之上提供(例如,形成)包封层106之后的状态。包封层106可包封无源组件(例如,105、107、109)。包封层106可包括模制件、树脂和/或环氧树脂。可使用压缩模制工艺、转移模制工艺或液态模制工艺来形成包封层106。包封层106可以是可光蚀刻的。包封层106可以是用于包封的构件。

[0049] 如图5B所示,阶段4例示了集成器件104通过多个焊料互连件140耦合到基板102的第二表面(例如,底表面)之后的状态。可以使用焊料回流工艺来将集成器件104耦合到基板102。图2例示了如何将集成器件104耦合到基板102的示例。不同具体实施可以将不同的组件和/或器件耦合到基板102。阶段4还例示了耦合到基板102的第二表面的多个焊料互连件130。可使用焊料回流工艺来将多个焊料互连件130耦合到基板102。

[0050] 阶段5例示了在基板102的第二表面(例如,底表面)之上提供(例如,形成)包封层108之后的状态。包封层108可包封集成器件104和多个焊料互连件130。包封层108可包括模制件、树脂和/或环氧树脂。可使用压缩模制工艺、转移模制工艺或液态模制工艺来形成包封层108。包封层108可以是可光蚀刻的。包封层108可以是用于包封的构件。

[0051] 如图5C所示,阶段6例示了移除封装的背侧之后的状态。例如,可通过研磨工艺移除包封层108的部分,并且可通过研磨工艺移除多个焊料互连件130的部分。移除包封层108的各部分可以暴露集成器件104的背侧。在一些具体实施中,也可移除集成器件104的背侧

的部分。例如,可以移除集成器件104的管芯基板204的各部分。包封层108的表面可以在研磨工艺之后与集成器件104的背侧表面平齐。

[0052] 阶段7例示了在包封层106的表面、基板102的侧表面和包封层108的侧表面之上形成金属层408之后的状态。可使用溅射工艺或镀敷工艺来形成金属层408。金属层408可以包括不锈钢(SUS)和/或铜(Cu)。然而,金属层408可以包括任何类型的导电材料。金属层408可被配置成EMI屏蔽件。

[0053] 阶段8例示了在集成器件104的背侧之上形成背侧金属层142之后的状态。可使用溅射工艺和/或镀敷工艺来形成背侧金属层142。在一些具体实施中,如下文将在图6A-图6B中进一步描述的,可使用掩模来形成背侧金属层142。背侧金属层142也可以形成在包封层108之上。背侧金属层142可以包括不锈钢(SUS)、铜(Cu)、钯(Pd)和/或金(Au)。然而,背侧金属层142可以包括任何类型的导电材料和/或导热材料。在一些具体实施中,背侧金属层142可通过选择性镀敷(诸如化学镀)来形成。

[0054] 如图5D所示,阶段9例示了移除背侧金属层142的各部分之后的状态。在一些具体实施中,可移除背侧金属层142的各部分以确保背侧金属层142不与作为封装和/或集成器件的电路的一部分的互连件接触。在一些具体实施中,在溅射工艺期间背侧金属层142的各部分可能溢出到附近的焊料互连件,从而导致非预期连接。可使用激光工艺来将背侧金属层142与任何非预期连接分离。还可使用激光工艺(例如,激光烧蚀)来形成多个焊料互连件130中的腔。

[0055] 阶段10例示了可添加附加焊料互连件以重新形成多个焊料互连件130之后的状态。可以在阶段9处所形成的焊料互连件的腔中形成附加焊料互连件的各部分。可使用焊料回流工艺来形成附加焊料互连件。

[0056] 如图5E所示,阶段11例示了第一焊料互连件144耦合到背侧金属层142的状态。可使用焊料回流工艺来形成第一焊料互连件144并将第一焊料互连件144耦合到背侧金属层142。阶段11可例示的封装400,该封装包括集成器件104、耦合到集成器件104的背侧的背侧金属层142、以及耦合到背侧金属层142的第一焊料互连件144。

[0057] 一旦制造了封装400,就可以将封装400与其他组件组装在一起。例如,封装400可耦合到板110。封装400到板110的耦合可以与封装400的制造分开完成。封装400到板110的组装可由制造封装400的同一实体完成,或由与制造封装400的实体不同的实体完成。

[0058] 阶段12例示了封装400通过多个焊料互连件130和第一焊料互连件144耦合到板110之后的状态。该多个焊料互连件130和第一焊料互连件144耦合到板110的多个板互连件112。封装400和板110被耦合在一起,以使得封装400和板110被配置成通过背侧金属层142、第一焊料互连件144以及多个板互连件112中的至少一个板互连件耗散来自集成器件104的热量。如果集成器件104包括管芯基板过孔242,如图3中所例示和描述的,则封装400和板110被配置成通过管芯基板过孔242、背侧金属层142、第一焊料互连件144和该多个板互连件112的至少一个板互连件耗散来自集成器件104的热量。

[0059] 本公开中所描述的封装(例如,100、400)可以一次制造一个,或者可以一起制造(作为一个或多个晶片的一部分)并且随后被切单成个体封装。

[0060] 在一些具体实施中,背侧金属层142可以不同于图5A-图5E中所描述的方式来形成。图6A-图6B例示了用于提供或制造包括具有背侧金属层的集成器件的封装的示例性工

序的一部分。图6A-图6B中所示的工序可以代替图5C-图5D的阶段7-10的工序。

[0061] 图6A的阶段1例示了在包封层106的表面、基板102的侧表面和包封层108的侧表面之上形成金属层408之后的状态。可使用溅射工艺或镀敷工艺来形成金属层408。金属层408可以包括不锈钢(SUS)和/或铜(Cu)。然而,金属层408可以包括任何类型的导电材料。金属层408可被配置成EMI屏蔽件。图6A的阶段1可与图5C的阶段7相似。

[0062] 阶段2例示了在集成器件104的背侧之上形成掩模640之后的状态。可使用沉积工艺来形成掩模640。掩模640可被蚀刻和/或图案化。可在包封层108之上形成掩模640。

[0063] 阶段3例示了在集成器件104的背侧之上形成背侧金属层142之后的状态。可使用溅射工艺和/或镀敷工艺来形成背侧金属层142。背侧金属层142可通过掩模640中的一个或多个开口来形成。背侧金属层142可以包括不锈钢(SUS)、铜(Cu)、钯(Pd)和/或金(Au)。然而,背侧金属层142可以包括任何类型的导电材料和/或导热材料。

[0064] 图6B的阶段4例示了在掩模640已被移除之后的状态。可使用研磨工艺来移除掩模640。图6A-图6B中阶段2-4可以替代图5C-图5D的阶段8-9。

[0065] 阶段5例示了可以添加附加焊料互连件以重新形成多个焊料互连件130之后的状态。可以在阶段9处所形成的焊料互连件的腔中形成附加焊料互连件的各部分。可使用焊料回流工艺来形成附加焊料互连件。图6B的阶段5可与图5D的阶段10相似。在一些具体实施中,可以在如作为示例在图5D的阶段9中所描述多个焊料互连件130之前在焊料互连件中形成腔。

[0066] 用于制造包括具有背侧金属层的集成器件的封装的方法的示例性流程图

[0067] 在一些具体实施中,制造封装包括若干工艺。图7例示了用于提供或制造包括具有背侧金属层的集成器件的封装的方法700的示例性流程图。在一些具体实施中,可使用图7的方法700来提供或制造本公开中所描述的封装400。然而,可使用方法700来提供或制造本公开中所描述的任何封装(例如,100)。

[0068] 应当指出的是,图7的方法可组合一个或多个工艺以便简化和/或阐明用于提供或制造封装的方法。在一些具体实施中,各工艺的次序可被改变或修改。

[0069] 该方法(在705)提供封装(例如,400、100),该封装包括基板(例如,102)、无源组件(例如,105、107、109)、集成器件104、包封层106、封装层108和多个焊料互连件130。该封装可以是双侧模制封装。封装可由供应商提供或被制造。图5A-图5B的阶段1-5例示和描述了可如何提供或制造封装的示例。

[0070] 该方法(在710)移除该多个焊料互连件130的各部分和包封层108的各部分。可使用研磨工艺来移除该多个焊料互连件130的各部分和包封层108的各部分。移除包封层108的各部分可以暴露集成器件104的背侧。包封层108的表面可以在研磨工艺之后与集成器件104的背侧表面平齐。图5C的阶段6例示和描述了移除焊料互连件的各部分和包封层的各部分的示例。

[0071] 该方法(在715)在包封层106的表面、基板102的侧表面和包封层108的侧表面之上形成金属层(例如,408)。可使用溅射工艺或镀敷工艺来形成金属层408。金属层408可以包括不锈钢(SUS)和/或铜(Cu)。然而,金属层408可以包括任何类型的导电材料。金属层408可被配置成EMI屏蔽件。图5C的阶段7例示和描述了在包封层的表面、基板的侧表面和包封层的侧表面之上所形成的金属层的示例。

[0072] 该方法(在720)在集成器件104的背侧之上形成背侧金属层(例如,142)。可使用溅射工艺和/或镀敷工艺来形成背侧金属层142。在一些具体实施中,可使用掩模(未示出)来形成背侧金属层142。背侧金属层142也可以形成在包封层108之上。背侧金属层142可以包括不锈钢(SUS)、铜(Cu)、钯(Pd)和/或金(Au)。然而,背侧金属层142可以包括任何类型的导电材料和/或导热材料。图5C的阶段8例示和描述了形成在集成器件的背侧之上的背侧金属层的示例。在一些具体实施中,在形成背侧金属层之后,可移除背侧金属层142的各部分以确保背侧金属层142不与作为封装和/或集成器件的电路的一部分的互连件接触。在处于溅射工艺期间时这可能是必要的,在溅射工艺期间背侧金属层142的各部分可能溢出到附近的焊料互连件,从而导致非预期连接。可使用激光工艺来移除背侧金属层142的各部分。在一些具体实施中,还可使用激光工艺来形成多个焊料互连件130中的腔。图5D的阶段9例示和描述了移除背侧金属层的各部分以及在焊料互连件中形成腔的示例。

[0073] 该方法(在725)将焊料互连件(例如,130)耦合到基板102。例如,可添加附加焊料互连件130以重新形成多个焊料互连件130。可以在(在720)所形成的焊料互连件的腔中形成附加焊料互连件的各部分。可使用焊料回流工艺来形成附加焊料互连件。图5D的阶段10例示和描述了将焊料互连件添加和耦合到基板的示例。

[0074] 该方法(在730)将第一焊料互连件(例如,144)耦合到背侧金属层142。可使用焊料回流工艺来形成第一焊料互连件144并将第一焊料互连件144耦合到背侧金属层142。图5E的阶段11例示和描述了耦合到背侧金属层的第一焊料互连件的示例。

[0075] 本公开中所描述的封装(例如,100、400)可以一次制造一个,或者可以一起制造(作为一个或多个晶片的一部分)并且随后被切单成个体封装。

[0076] 用于制造基板的示例性工序

[0077] 在一些具体实施中,制造基板包括若干工艺。图8A-图8B例示了用于提供或制造基板的示例性工序。在一些具体实施中,可使用图8A-图8B的工序来提供或制造基板102。然而,图8A-图8B的工艺可被用来制造本公开中所描述的任何基板。

[0078] 应当注意,图8A-图8B的工序可以组合一个或多个阶段以便简化和/或阐明用于提供或制造基板的工序。在一些具体实施中,各工艺的次序可被改变或修改。在一些具体实施中,一个或多个工艺可被替代或置换,而不会脱离本公开的范围。

[0079] 如图8A所示,阶段1例示了提供载体800之后的状态。晶种层801和互连件802可位于载体800之上。互连件802可位于晶种层801之上。可使用镀敷工艺和蚀刻工艺来形成互连件802。在一些具体实施中,载体800可提供有晶种层801和金属层,该金属层被图案化以形成互连件802。互连件802可表示该多个互连件122中的至少一些互连件。

[0080] 阶段2例示了在载体800、晶种层801和互连件802之上形成电介质层820之后的状态。可使用沉积和/或层压工艺来形成电介质层820。电介质层820可包括预浸料和/或聚酰亚胺。电介质层820可包括光可成像电介质。然而,不同具体实施可以将不同材料用于电介质层。

[0081] 阶段3例示了在电介质层820中形成多个腔810之后的状态。可使用蚀刻工艺(例如,光刻工艺)或激光工艺来形成多个腔810。

[0082] 阶段4例示了在电介质层820中和之上(包括在多个腔810中和之上)形成互连件812之后的状态。例如,可以形成过孔、焊盘和/或迹线。可使用镀敷工艺来形成互连件。

[0083] 阶段5例示了在电介质层820和互连件812之上形成电介质层822之后的状态。可使用沉积和/或层压工艺来形成电介质层822。电介质层822可包括预浸料和/或聚酰亚胺。电介质层822可包括光可成像电介质。然而,不同具体实施可以将不同材料用于电介质层。

[0084] 如图8B所示,阶段6例示了在电介质层822中形成多个腔830之后的状态。可使用蚀刻工艺(例如,光刻工艺)或激光工艺来形成多个腔830。

[0085] 阶段7例示了在电介质层822中和之上(包括在多个腔830中和之上)形成互连件814之后的状态。例如,可以形成过孔、焊盘和/或迹线。可使用镀敷工艺来形成互连件。多个互连件802、多个互连件812和/或多个互连件814可由多个互连件122来表示。电介质层820和/或电介质层822可由该至少一个电介质层120来表示。该至少一个电介质层120可包括光可成像电介质。该至少一个电介质层120可包括预浸料和/或聚酰亚胺。

[0086] 阶段8例示了将载体800与至少一个电介质层120和晶种层801解耦(例如,分离、移除、磨掉)、移除(例如,蚀刻掉)晶种层801的各部分,从而留下包括至少一个电介质层120和多个互连件122的基板102之后的状态。

[0087] 在一些具体实施中,基板可包括阻焊层。阶段9例示了在基板102之上形成阻焊层124和阻焊层126之后的状态。可使用沉积工艺来形成阻焊层124和阻焊层126。在一些具体实施中,在至少一个电介质层120之上可不形成或形成一个阻焊层。

[0088] 不同具体实施可使用不同工艺来形成(诸)金属层和/或互连件。在一些具体实施中,可使用化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂工艺、和/或镀敷工艺来形成(诸)金属层。

[0089] 用于制造基板的方法的示例性流程图

[0090] 在一些具体实施中,制造基板包括若干工艺。图9例示了用于提供或制造基板的方法900的示例性流程图。在一些具体实施中,可使用图9的方法900来提供或制造图1-图4中的基板。例如,可使用图9的方法900来制造基板102。

[0091] 应当指出的是,图9的方法900可组合一个或多个工艺以便简化和/或阐明用于提供或制造基板的方法。在一些具体实施中,各工艺的次序可被改变或修改。

[0092] 该方法(在905处)提供载体(例如,800)。不同具体实施可将不同材料用于载体800。载体800可包括晶种层(例如,801)。晶种层801可包括金属(例如,铜)。载体可包括基板、玻璃、石英和/或载体带。图8A的阶段1例示和描述了所提供的具有晶种层的载体的示例。

[0093] 该方法(在910处)在载体800和晶种层801之上形成互连件并对其进行图案化。金属层可被图案化以形成互连件。可使用镀敷工艺来形成金属层和互连件。在一些具体实施中,载体和晶种层可包括金属层。金属层位于晶种层之上,并且金属层可被图案化以形成互连件(例如,402)。图8A的阶段1例示和描述了在晶种层和载体之上形成互连件并对其进行图案化的示例。

[0094] 该方法(在915处)在晶种层801、载体800和互连件802之上形成电介质层820。可使用沉积和/或层压工艺来形成电介质层820。电介质层820可包括预浸料和/或聚酰亚胺。电介质层820可包括光可成像电介质。形成电介质层820还可包括在电介质层820中形成多个腔(例如,810)。可使用蚀刻工艺(例如,光刻)或激光工艺来形成该多个腔。图8A的阶段2-3例示和描述了形成电介质层并且在该电介质层中形成腔的示例。

[0095] 该方法(在920处)在该电介质层之中和之上形成互连件。例如,可在电介质层820之中和之上形成互连件812。可使用镀敷工艺来形成互连件。形成互连件可包括在电介质层之上和/或电介质层之中提供图案化金属层。形成互连件还可包括在电介质层的腔中形成互连件。图8A的阶段4例示和描述了在电介质层之中和之上形成互连件的示例。

[0096] 该方法(在925)在电介质层820和互连件812之上形成电介质层822。可使用沉积和/或层压工艺来形成电介质层822。电介质层822可包括预浸料和/或聚酰亚胺。电介质层822可包括光可成像电介质。形成电介质层822还可包括在电介质层822中形成多个腔(例如,830)。可使用蚀刻工艺(例如,光刻)或激光工艺来形成该多个腔。图8A-图8B的阶段5-6例示和描述了形成电介质层并在该电介质层中形成腔的示例。

[0097] 该方法(在930处)在该电介质层之中和之上形成互连件。例如,可在电介质层822之中和之上形成互连件814。可使用镀敷工艺来形成互连件。形成互连件可包括在电介质层之上和/或电介质层之中提供图案化金属层。形成互连件还可包括在电介质层的腔中形成互连件。图8B的阶段8例示和描述了在电介质层之中和之上形成互连件的示例。

[0098] 该方法(在935处)将载体(例如,800)与晶种层(例如,801)解耦。载体800可被分离和/或磨掉。该方法还可(在935处)移除晶种层(例如,801)的各部分。可使用蚀刻工艺来移除晶种层801的各部分。图8B的阶段8例示和描述了将载体解耦以及晶种层移除的示例。

[0099] 不同具体实施可使用不同工艺来形成金属层。在一些具体实施中,可使用化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂工艺、和/或镀敷工艺来形成(诸)金属层。

[0100] 示例性电子设备

[0101] 图10例示了可集成有前述器件、集成器件、集成电路(IC)封装、集成电路(IC)器件、半导体器件、集成电路、管芯、中介体、封装、层叠封装(PoP)、系统级封装(SiP)或片上系统(SoC)中的任一者的各种电子设备。例如,移动电话设备1002、膝上型计算机设备1004、固定位置终端设备1006、可穿戴设备1008或机动车辆工具1010可包括如本文所述的设备1000。设备1000可以是例如如本文所述的设备和/或集成电路(IC)封装中的任一者。图10所示的设备1002、1004、1006和1008、以及交通工具1010仅仅是示例性的。其他电子设备也可以设备1000为特征,这些其他电子设备包括但不限于包括以下各项的一组设备(例如,电子设备):移动设备、手持式个人通信系统(PCS)单元、便携式数据单元(诸如个人数字助理)、启用全球定位系统(GPS)的设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单元(诸如仪表读取装备)、通信设备、智能电话、平板计算机、计算机、可穿戴设备(例如,手表、眼镜)、物联网(IoT)设备、服务器、路由器、机动车辆工具(例如,自主交通工具)中实现的电子设备、或存储或检索数据或计算机指令的任何其他设备、或它们的任何组合。

[0102] 图1-图4、图5A-图5E、图6A-图6B、图7、图8A-图8B和/或图9-图10所示的各组件、工艺、特征和/或功能中的一者或多者可被重新安排和/或组合成单个组件、工艺、特征或功能,或者在若干组件、工艺或功能中实施。也可添加附加元件、组件、工艺、和/或功能而不会脱离本公开。还应当注意,图1-图4、图5A-图5E、图6A-图6B、图7、图8A-图8B和/或图9-图10和其在在本公开中的对应描述不限于管芯和/或IC。在一些具体实施中,可使用图1-图4、图5A-图5E、图6A-图6B、图7、图8A-图8B和/或图9-图10和其对应描述来制造、创建、提供和/或

生产器件和/或集成器件。在一些具体实施中,器件可包括管芯、集成器件、集成无源器件(IPD)、管芯封装、集成电路(IC)器件、器件封装、集成电路(IC)封装、晶片、半导体器件、层叠封装(PoP)器件、散热器件和/或中介体。

[0103] 注意,本公开中的附图可以表示各种部件、组件、对象、器件、封装、集成器件、集成电路、和/或晶体管的实际表示和/或概念表示。在一些实例中,附图可以不是按比例。在一些实例中,为了清楚起见,并未示出所有组件和/或部件。在一些实例中,附图中的各个部件和/或组件的定位、位置、大小、和/或形状可以是示例性的。在一些具体实施中,附图中的各个组件和/或部件可以是可任选的。

[0104] 措辞“示例性”在本文中用于意指“用作示例、实例、或例示”。在本文中被描述为“示例性”的任何具体实施或方面不必被解释为优于或胜过本公开的其他方面。同样,术语“方面”不要求本公开内容的全部方面都包括所论述的特征、优点或者操作模式。术语“耦合”在本文中用于指两个对象之间的直接或间接耦合(例如,机械耦合)。例如,如果对象A物理地接触对象B,并且对象B接触对象C,则对象A和C仍然可以被认为是相互耦合的,即使它们相互并没有直接地物理接触。耦合到对象B的对象A可耦合到对象B的至少一部分。术语“电耦合”可意指两个对象直接或间接耦合在一起,以使得电流(例如,信号、功率、地)可以在两个对象之间传递。电耦合的两个对象在这两个对象之间可以有或者可以没有电流传递。术语“第一”、“第二”、“第三”和“第四”(和/或高于第四的任何事物)的使用是任意的。所描述的任何组件可以是第一组件、第二组件、第三组件或第四组件。例如,被称为第二组件的组件可以是第一组件、第二组件、第三组件或第四组件。术语“包封”、“进行包封”和/或任何派生意指对象可以部分地包封或完全包封另一对象。术语“顶部”和“底部”是任意的。位于顶部的组件可以处在位于底部的组件之上。顶部组件可被视为底部组件,反之亦然。如本公开所描述的,位于第二组件“之上”的第一组件可意味着第一组件位于第二组件上方或下方,这取决于底部或顶部被如何任意定义。在另一示例中,第一组件可位于第二组件的第一表面之上(例如,上方),而第三组件可位于第二组件的第二表面之上(例如,下方),其中第二表面与第一表面相对。进一步注意,如在本申请中在一个组件位于另一组件之上的上下文中所使用的术语“之上”可被用来表示组件在另一组件上和/或在另一组件中(例如,在组件的表面上或被嵌入在组件中)。由此,例如,第一组件在第二组件之上可表示:(1)第一组件在第二组件之上,但是不直接接触第二组件;(2)第一组件在第二组件上(例如,在第二组件的表面上);和/或(3)第一组件在第二组件中(例如,嵌入在第二组件中)。位于第二组件“中”的第一组件可以部分地位于第二组件中或者完全位于第二组件中。约X-XX的值可以意味介于X和XX之间的值(包括X和XX)。X和XX之间的(诸)值可以是离散的或连续的。如本公开中所使用的术语“约‘值X’”或“大致为值X”意味着在‘值X’的百分之10以内。例如,约1或大致为1的值将意味着在0.9-1.1范围中的值。

[0105] 在一些具体实施中,互连件是器件或封装中允许或促成两个点、元件和/或组件之间的电连接的元件或组件。在一些具体实施中,互连件可包括迹线(例如,迹线互连件)、过孔(例如,过孔互连件)、焊盘(例如,焊盘互连件)、焊柱、金属化层、重分布层、和/或凸块下金属化(UBM)层/互连件。在一些具体实施中,互连件可包括可被配置成为信号(例如,数据信号)、地和/或功率提供电路的导电材料。互连件可包括不止一个元件或组件。互连件可以由一个或多个互连件来定义。互连件可包括一个或多个金属层。互连件可以是电路的一

部分。不同具体实施可使用不同工艺和/或工序来形成互连件。在一些具体实施中,可使用化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂、和/或镀覆工艺来形成互连件。

[0106] 此外,还应注意,本文中所包含的各种公开可以作为被描绘为流程图、流图、结构图或框图的过程来进行描述。尽管流程图可以将操作描述为顺序过程,但是操作中的许多操作可以被并行或同时执行。另外,可以重新排列操作的次序。过程在其操作完成时中止。

[0107] 下文中描述了进一步示例以促进对本发明的理解。

[0108] 方面1:一种设备,包括封装和耦合到所述板的板。所述封装包括基板,所述基板包括第一表面和第二表面;耦合到基板的第一表面的无源组件;耦合到基板的第二表面的集成器件;耦合到集成器件的背侧的背侧金属层;耦合到所述背侧金属层的第一焊料互连件;和耦合到所述基板的所述第二表面的多个焊料互连件。板通过该多个焊料互连件耦合到封装,其中第一焊料互连件耦合到板。

[0109] 方面2:根据方面1所述的设备,其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和所述板耗散来自所述集成器件的热量。

[0110] 方面3:根据方面1至2所述的设备,其中所述板包括多个板互连件,并且其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和来自所述多个板互连件的至少一个板互连件耗散来自所述集成器件的热量。

[0111] 方面4:根据方面1至3所述的设备,其中所述背侧金属层和所述第一焊料互连件被配置成耦合到地,并且其中所述背侧金属层被配置成电磁干扰(EMI)屏蔽件。

[0112] 方面5:根据方面1至4所述的设备,其中所述集成器件的所述背侧面向所述板。

[0113] 方面6:根据方面1至5所述的设备,其中所述封装还包括:位于所述基板的所述第一表面之上的第一包封层;和位于所述基板的所述第二表面之上的第二包封层。

[0114] 方面7:根据方面6所述的设备,其中所述封装还包括位于所述第一包封层的表面之上的金属层。

[0115] 方面8:根据方面7所述的设备,其中所述金属层被配置成耦合到地,并且其中所述金属层被配置成电磁干扰(EMI)屏蔽件。

[0116] 方面9:根据方面1至8所述的设备,其中所述集成器件包括耦合到所述背侧金属层的至少一个管芯基板过孔,并且其中所述封装和所述板被配置成通过所述至少一个管芯基板过孔、所述背侧金属层、所述第一焊料互连件和所述板耗散来自所述集成器件的热量。

[0117] 方面10:根据方面1至9所述的设备,其中所述设备包括选自由以下项组成的组的特定设备:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、计算机、可穿戴设备、膝上型计算机、服务器、物联网(IoT)设备、以及机动车辆工具中的设备。

[0118] 方面11:一种封装,包括基板,所述基板包括第一表面和第二表面;耦合到基板的第一表面的无源组件;耦合到基板的第二表面的集成器件;耦合到集成器件的背侧的背侧金属层;耦合到所述背侧金属层的第一焊料互连件;和耦合到所述基板的所述第二表面的多个焊料互连件。

[0119] 方面12:根据方面11所述的封装,其中所述封装被配置成通过所述背侧金属层和所述第一焊料互连件耗散来自所述集成器件的热量。

[0120] 方面13:根据方面11至12所述的封装,其中所述背侧金属层和所述第一焊料互连件被配置成耦合到地,并且其中所述背侧金属层被配置成电磁干扰(EMI)屏蔽件。

[0121] 方面14:根据方面11至13所述的封装,其中所述第一集成器件的所述背侧背离所述基板。

[0122] 方面15:根据方面11至14所述的封装,其中所述封装还包括位于所述基板的所述第一表面之上的第一包封层;和位于所述基板的所述第二表面之上的第二包封层。

[0123] 方面16:根据方面15所述的封装,还包括位于所述第一包封层的表面之上的金属层。

[0124] 方面17:根据方面16所述的封装,其中所述金属层被配置成耦合到地,并且其中所述金属层被配置成电磁干扰(EMI)屏蔽件。

[0125] 方面18:根据方面11至17所述的封装,其中所述集成器件包括耦合到所述背侧金属层的至少一个管芯基板过孔。

[0126] 方面19:一种方法,包括提供封装。所述封装包括基板,所述基板包括第一表面和第二表面;耦合到基板的第一表面的无源组件;耦合到基板的第二表面的集成器件;耦合到集成器件的背侧的背侧金属层;耦合到所述背侧金属层的第一焊料互连件;和耦合到所述基板的所述第二表面的多个焊料互连件。所述方法将所述封装耦合到通过所述多个焊料互连件耦合的板,其中所述第一焊料互连件耦合到所述板。

[0127] 方面20:根据方面19所述的方法,其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和所述板耗散来自所述集成器件的热量。

[0128] 方面21:根据方面19至20所述的方法,其中所述板包括多个板互连件,并且其中所述封装和所述板被配置成通过所述背侧金属层、所述第一焊料互连件和来自所述多个板互连件的至少一个板互连件耗散来自所述集成器件的热量。

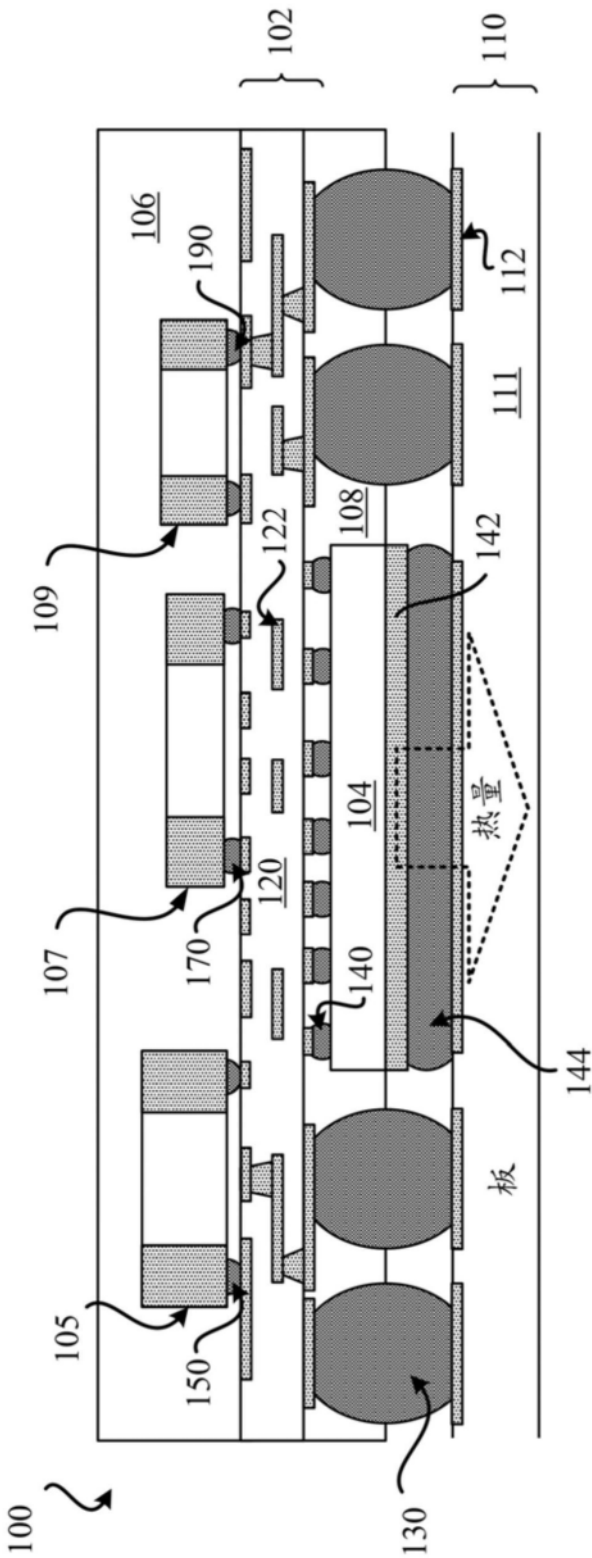
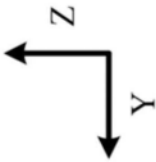
[0129] 方面22:根据方面19至21所述的方法,其中所述背侧金属层和所述第一焊料互连件被配置成耦合到地。

[0130] 方面23:根据方面19至22所述的方法,其中所述集成器件的所述背侧面向所述板。

[0131] 方面24:根据方面19至23所述的方法,其中所述封装还包括位于所述基板的所述第一表面之上的第一包封层;和位于所述基板的所述第二表面之上的第二包封层。

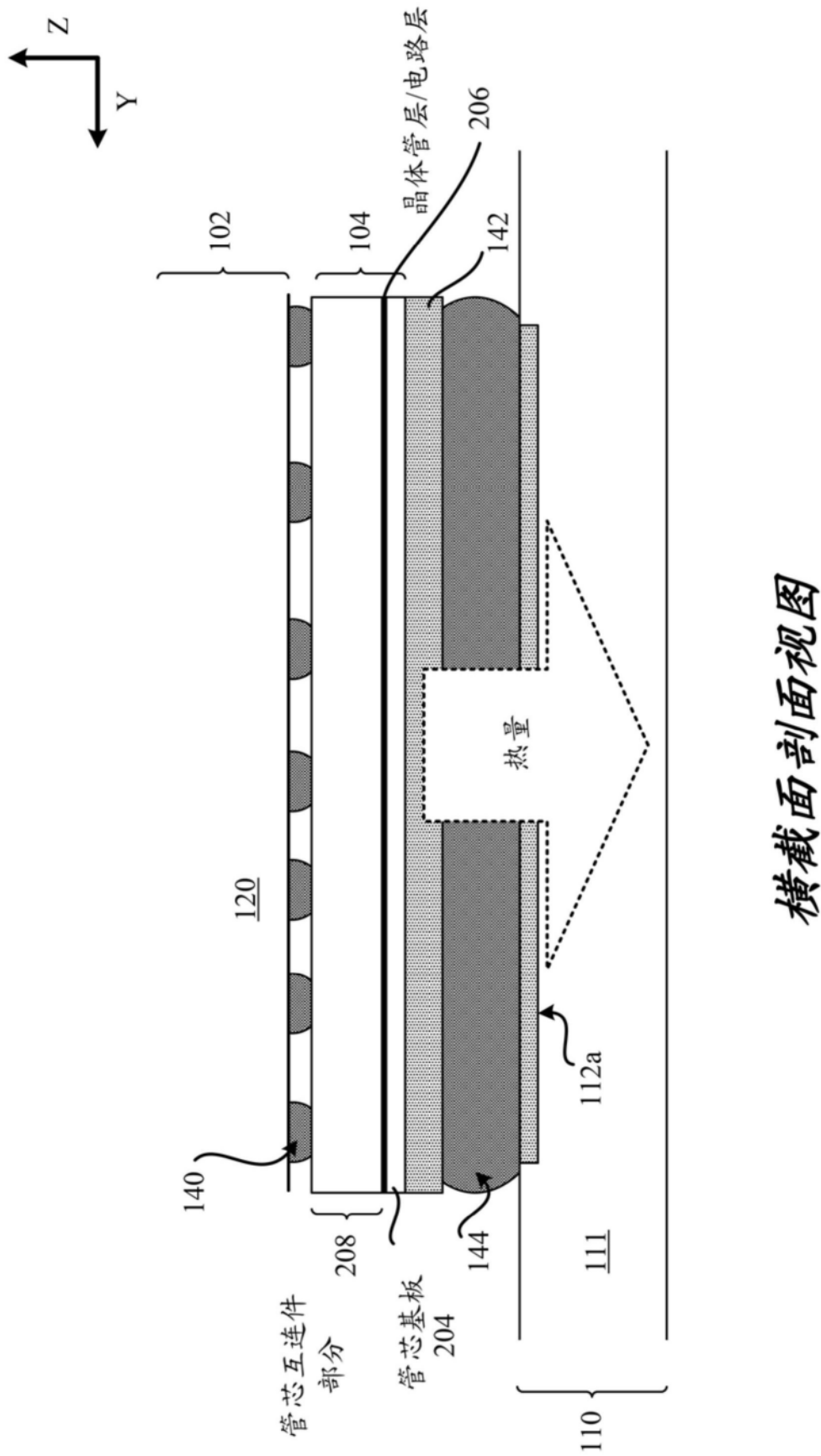
[0132] 方面25:根据方面24所述的方法,其中所述封装还包括位于所述第一包封层的表面之上的金属层。

[0133] 本文中所描述的本公开的各种特征可实施于不同系统中而不会脱离本公开。应当注意,本公开的以上各方面仅是示例,且不应被解释成限定本公开。对本公开的各方面的描述旨在是说明性的,而非限定所附权利要求的范围。由此,本公开的教导可以现成地应用于其他类型的装置,并且许多替换、修改和变形对于本领域技术人员将是显而易见的。



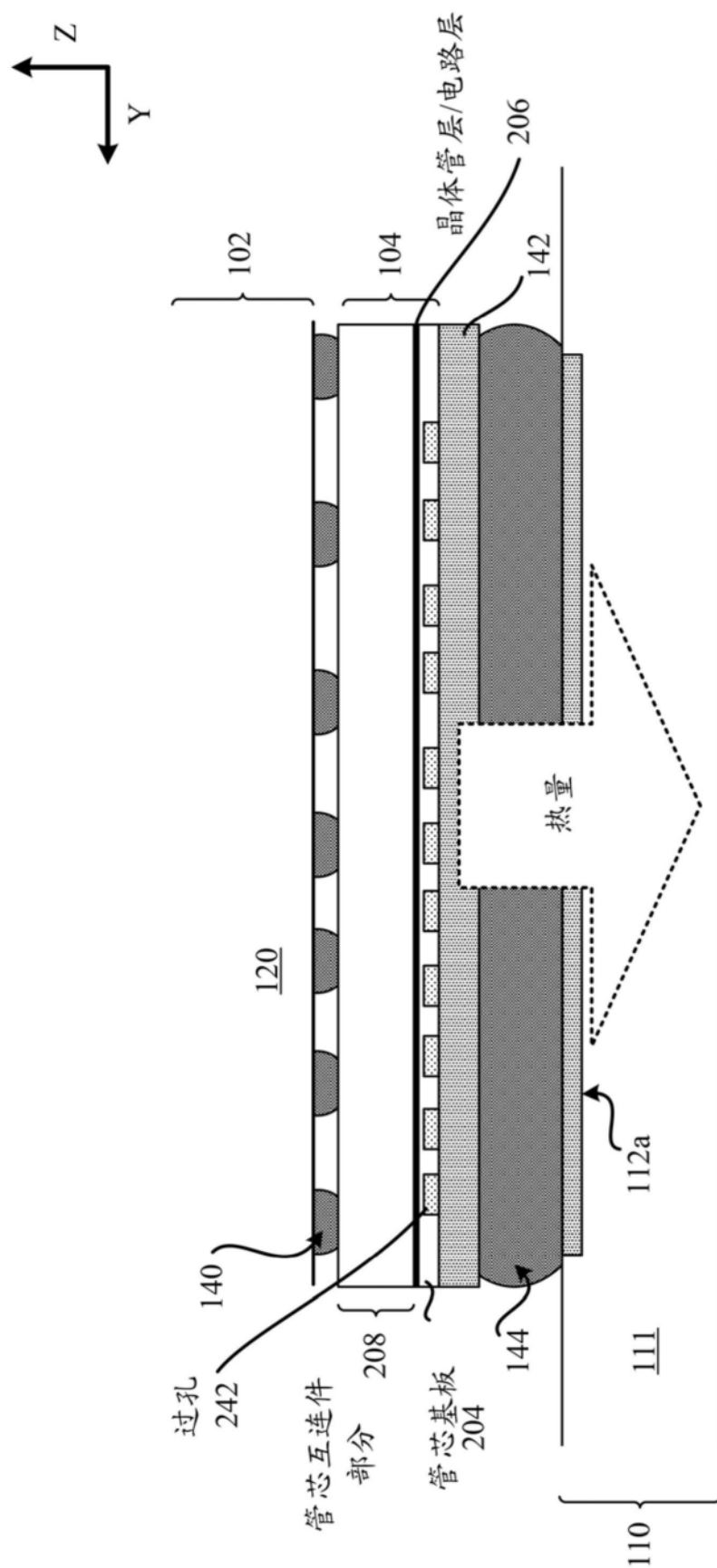
横截面剖面视图

图1



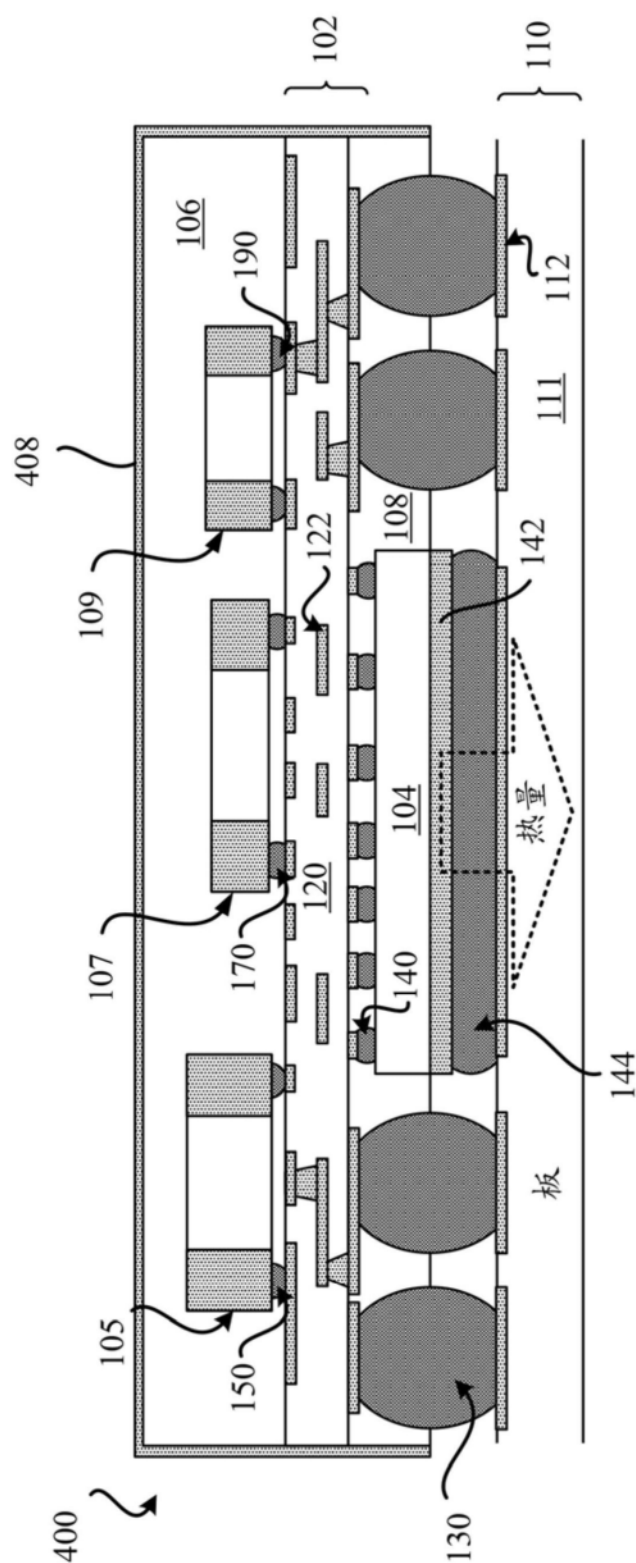
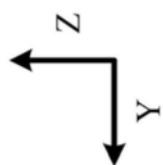
横截面剖面视图

图2



横截面剖面视图

图3



横截面剖面视图

图4

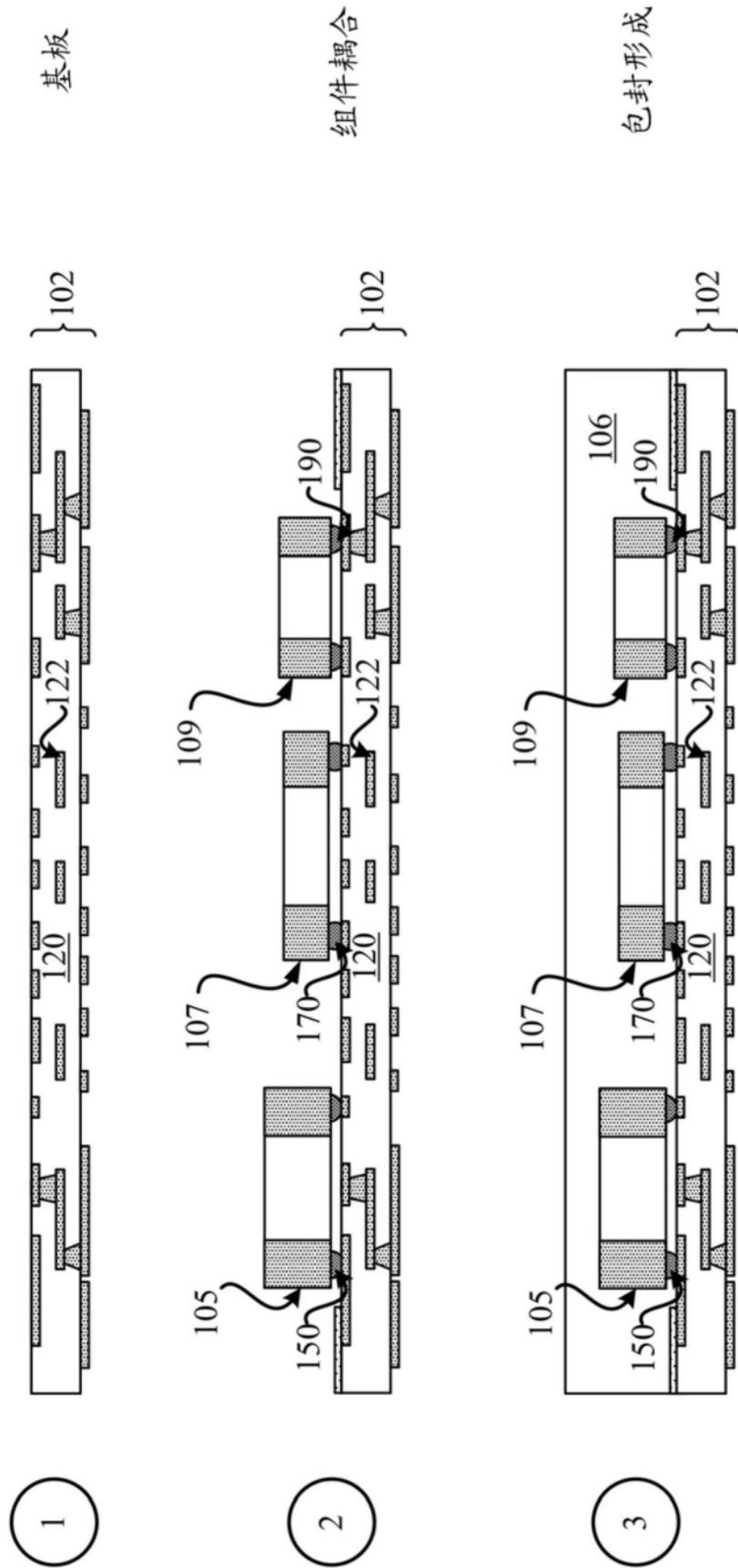


图5A

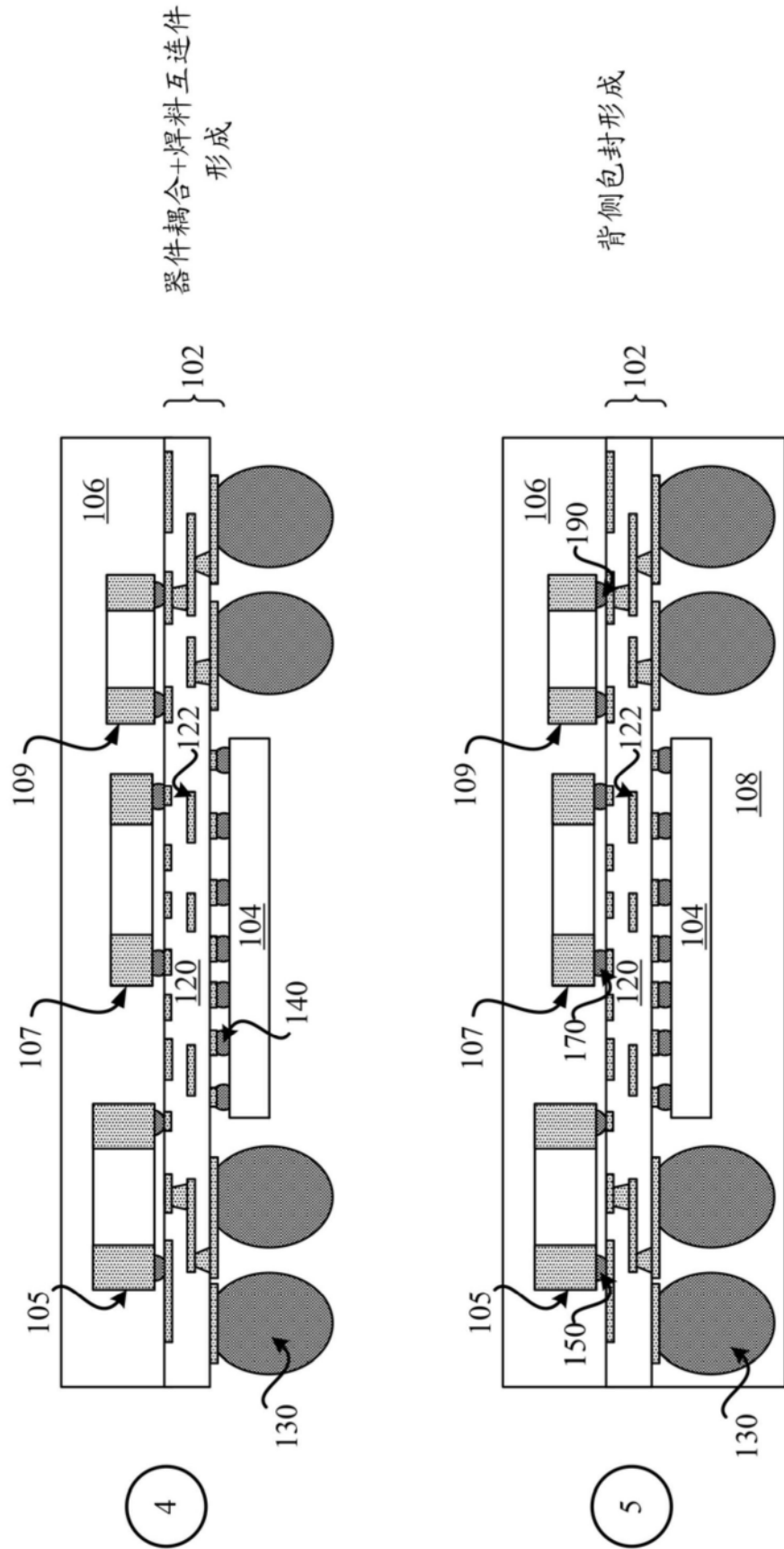


图5B

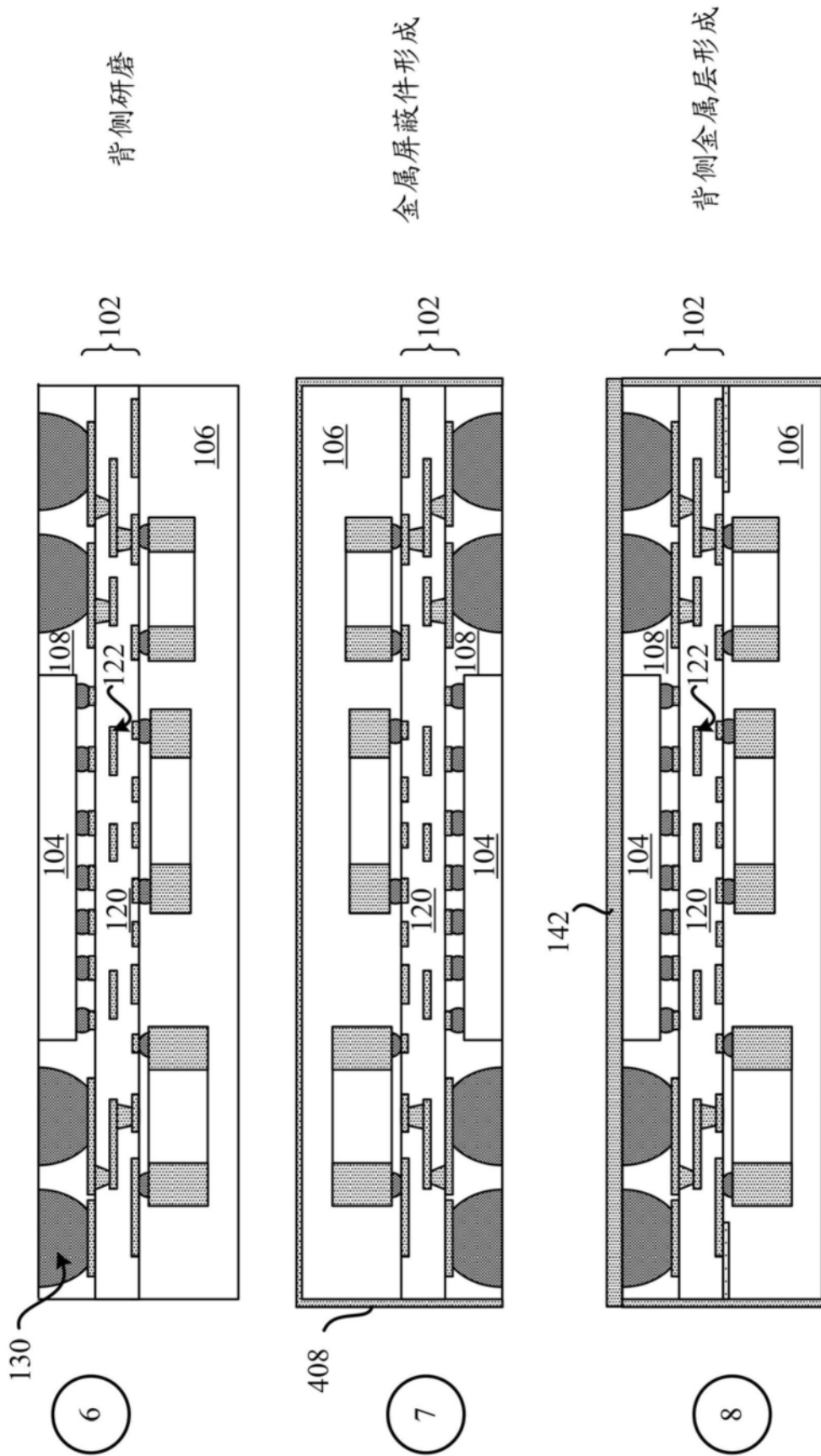


图5C

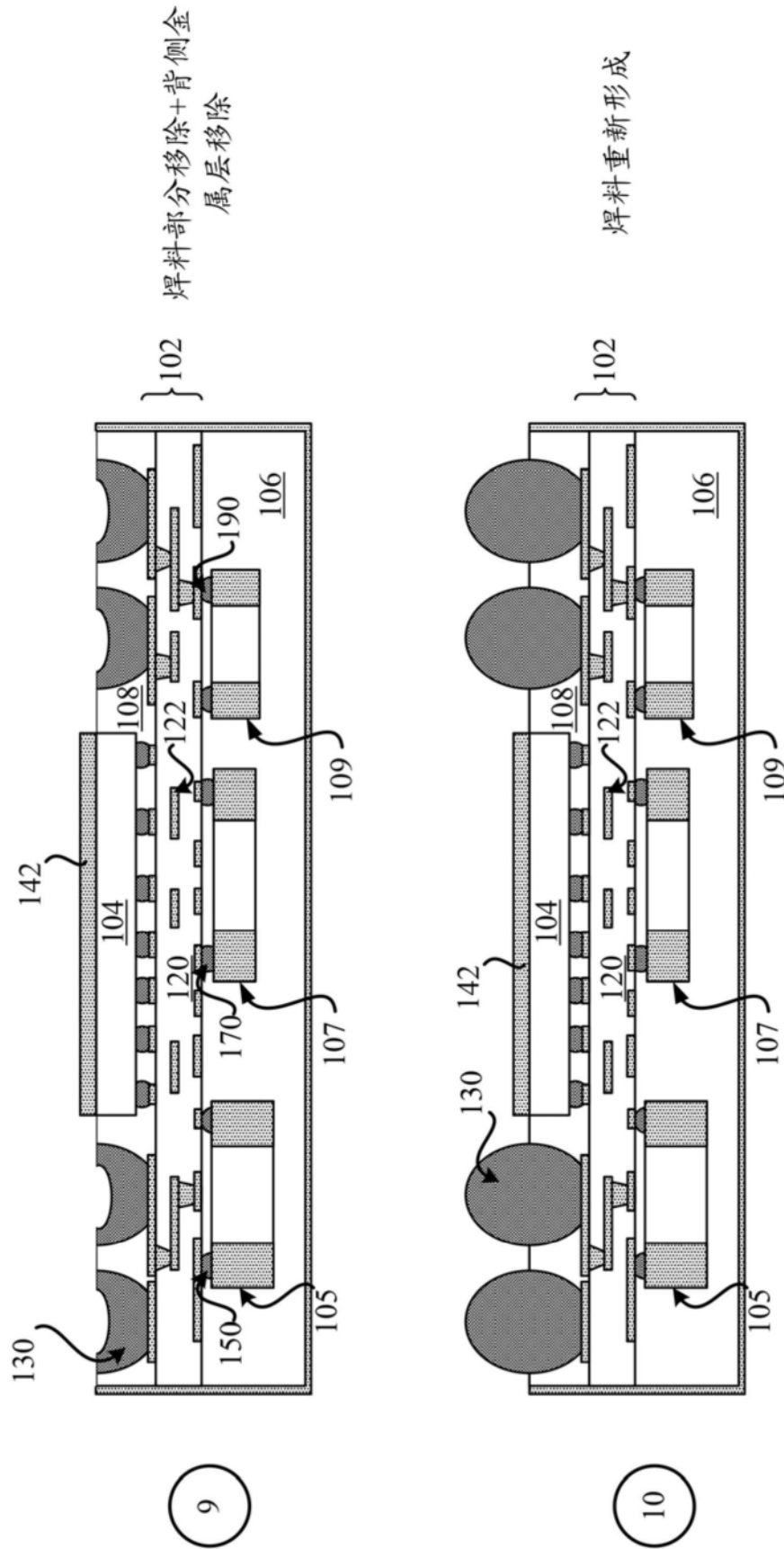


图5D

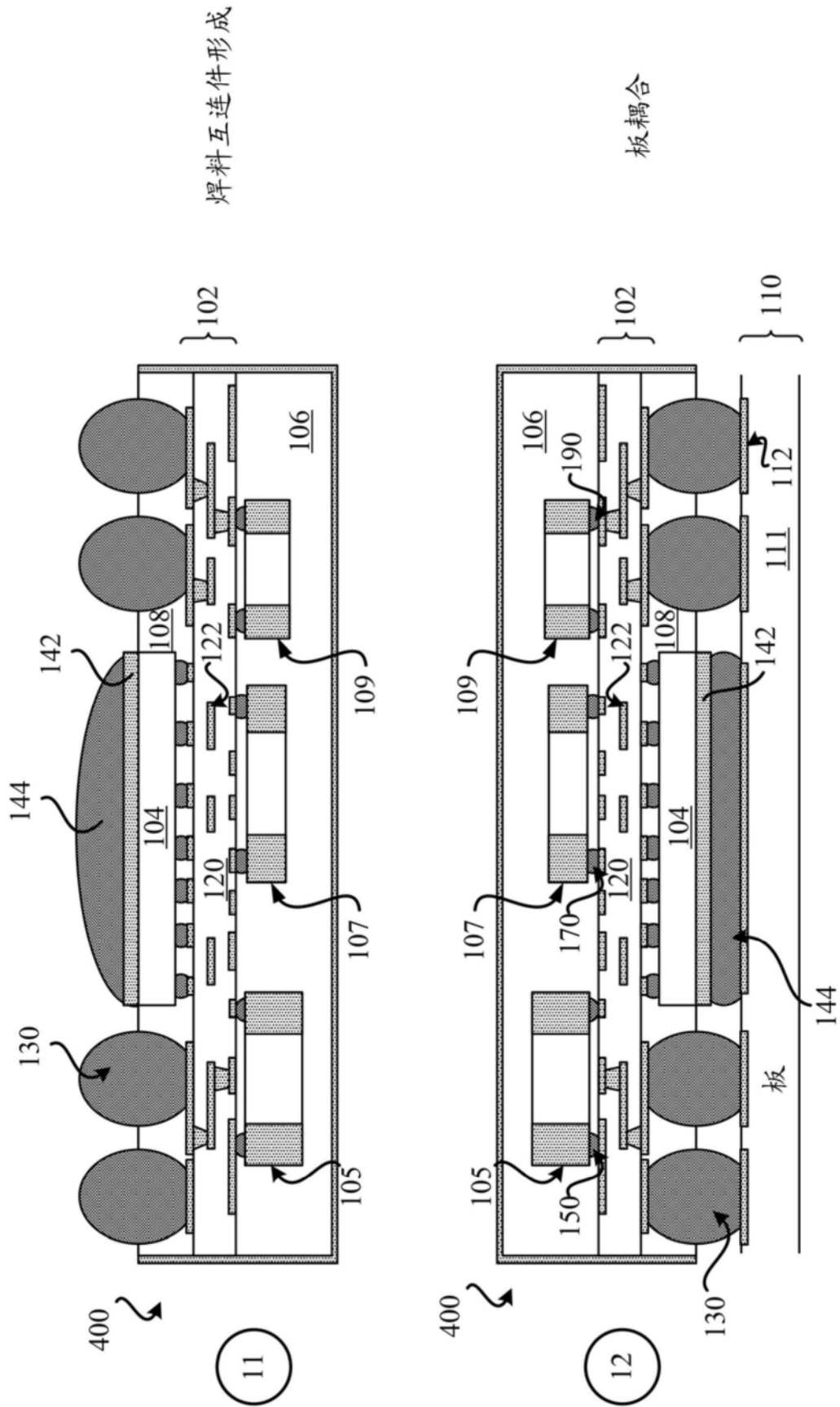


图5E

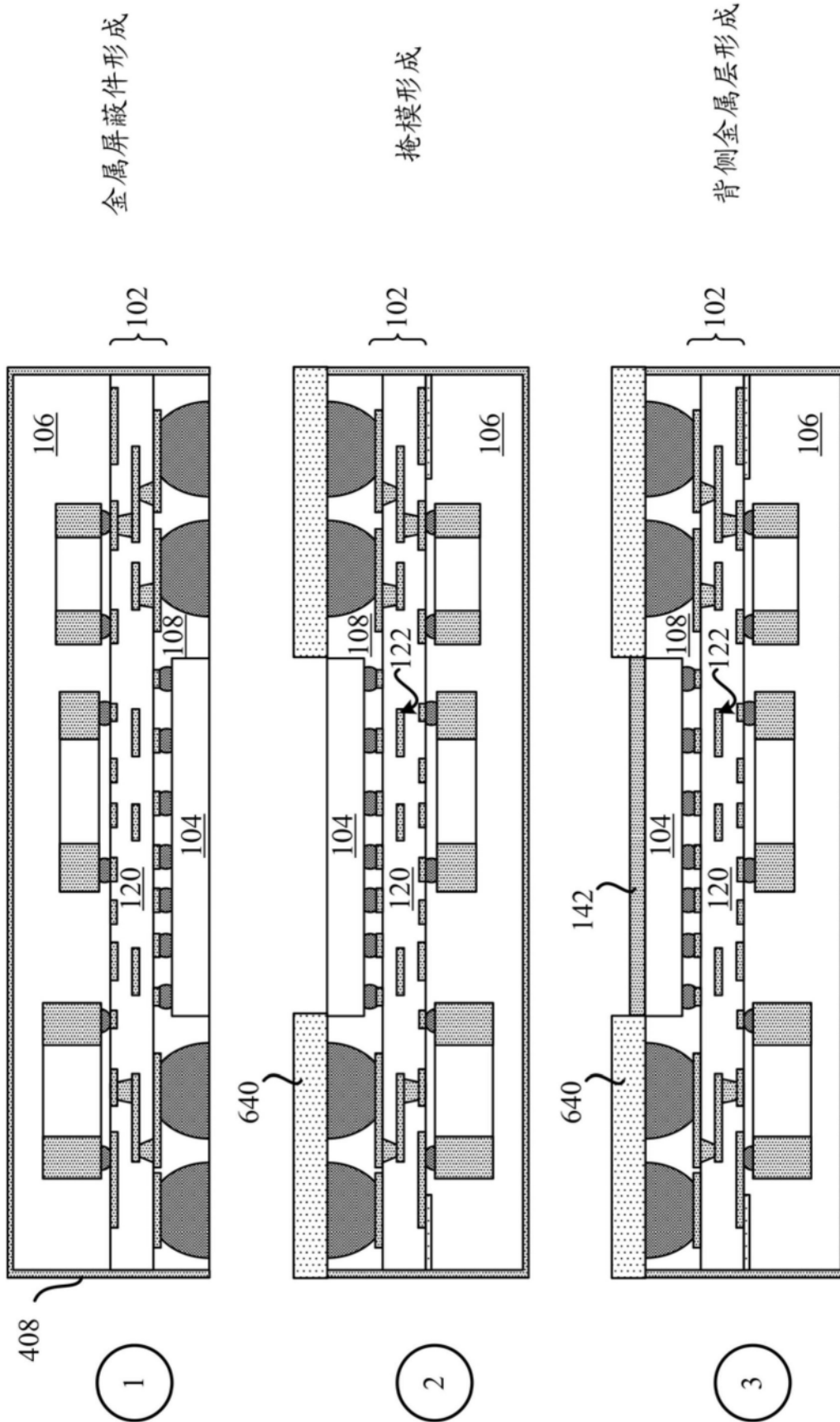


图6A

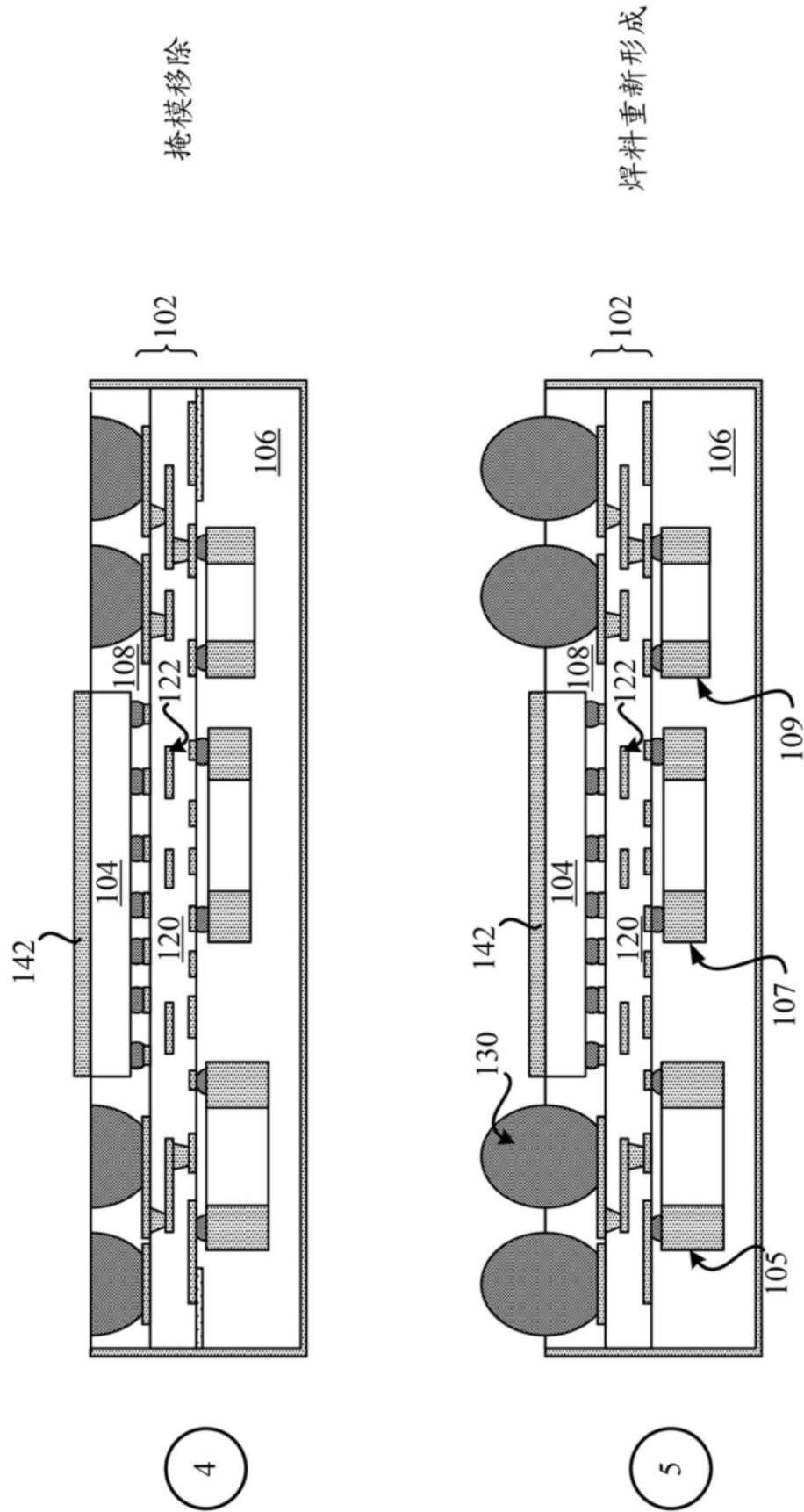


图6B

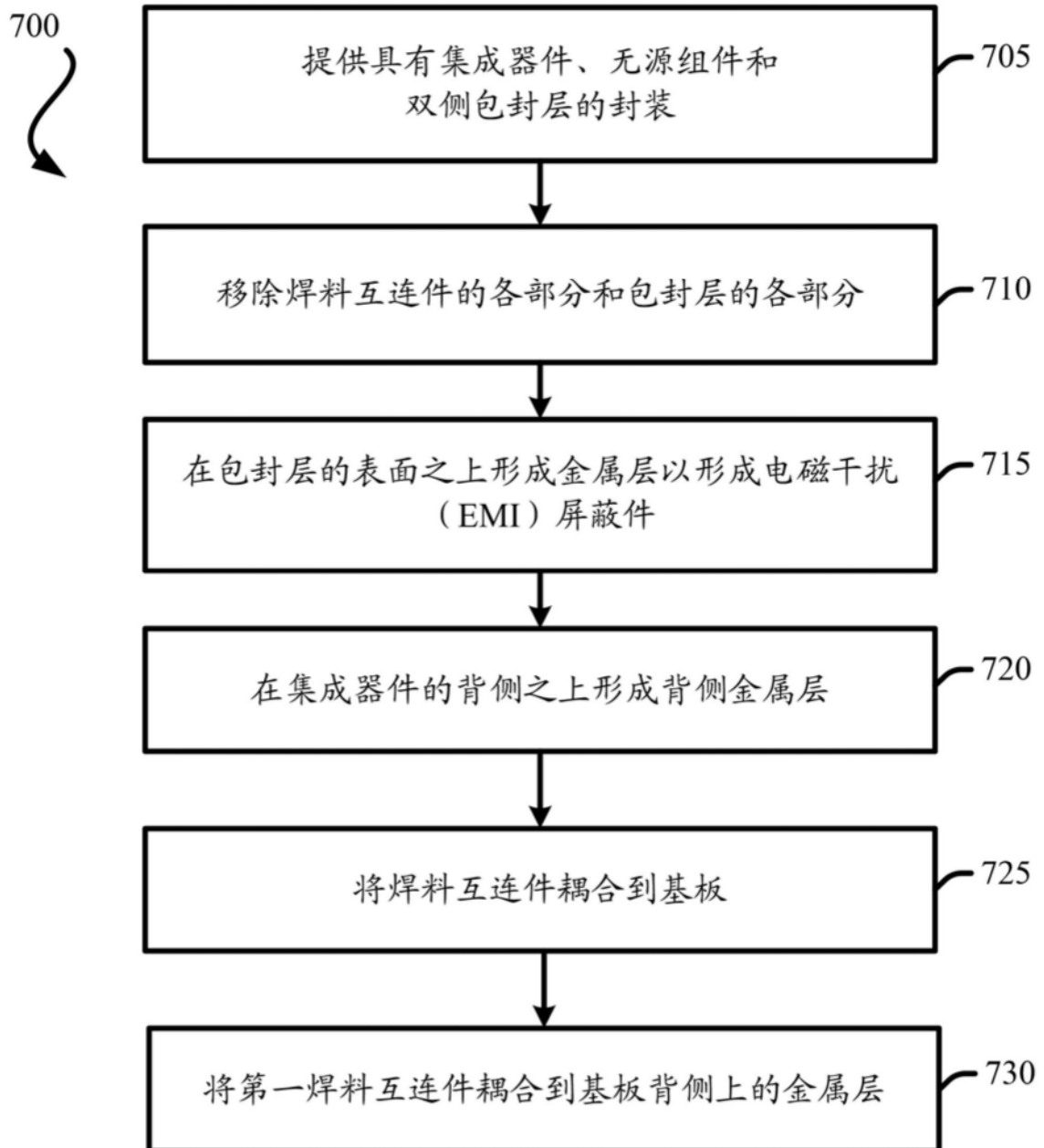


图7

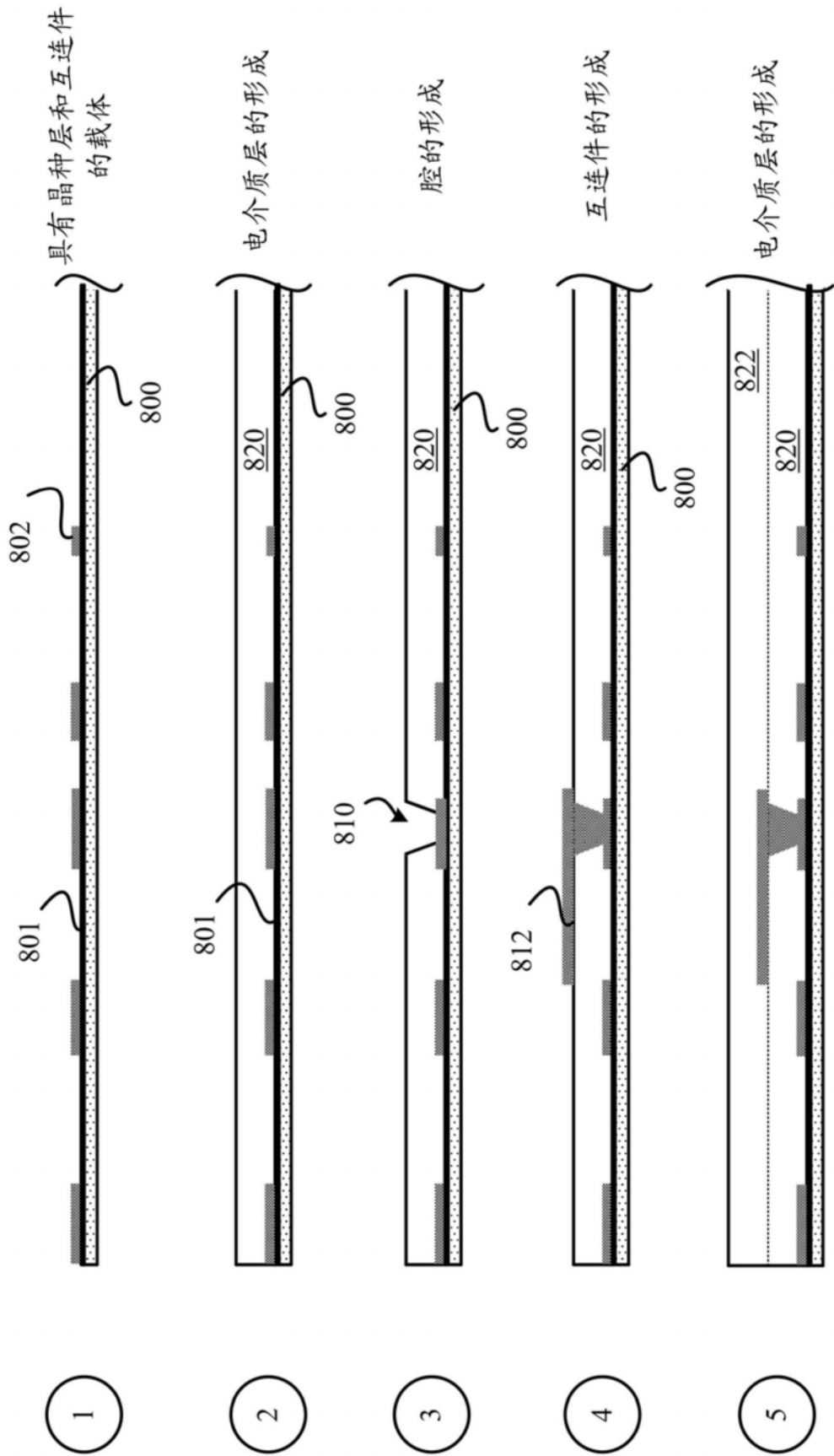


图8A

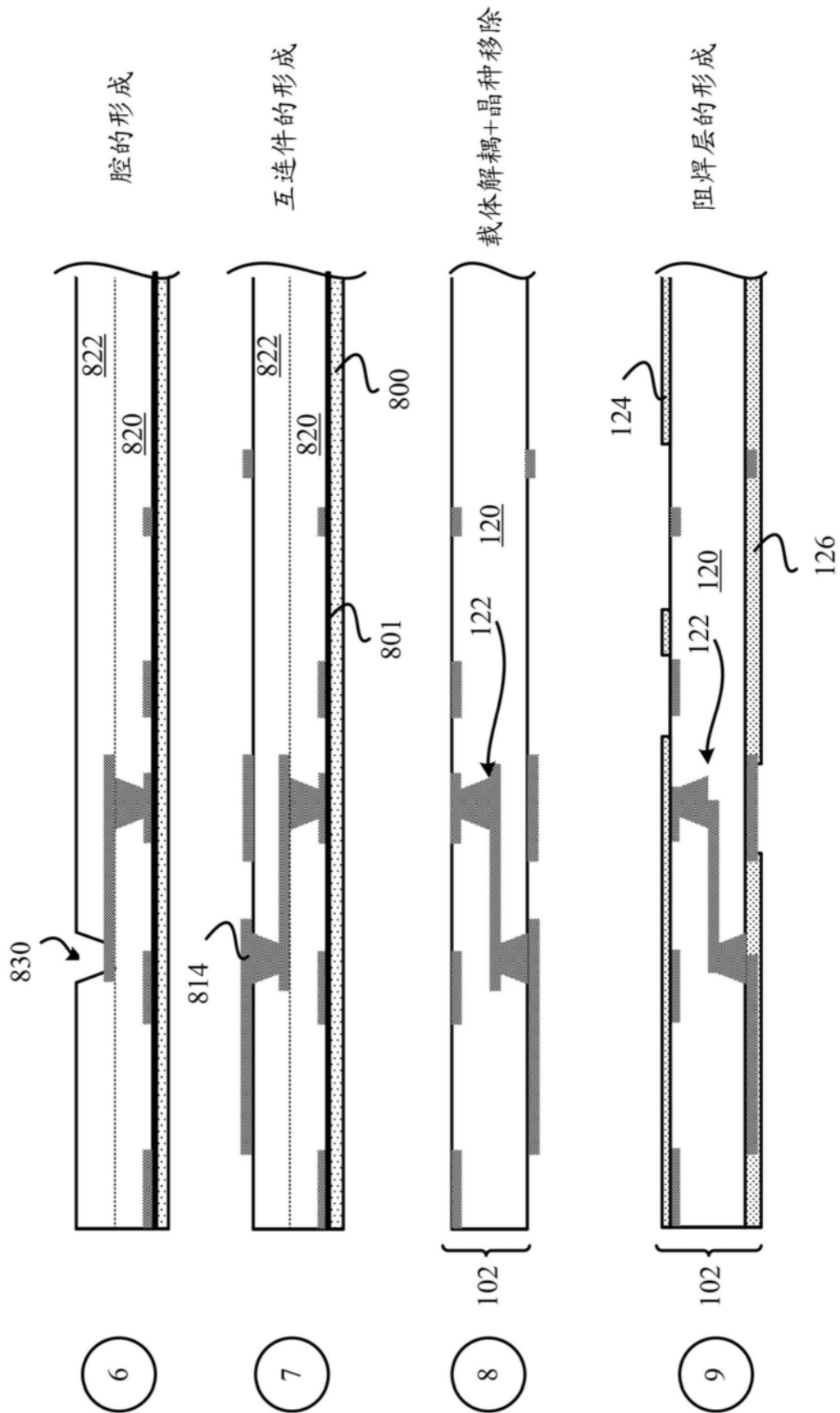


图8B

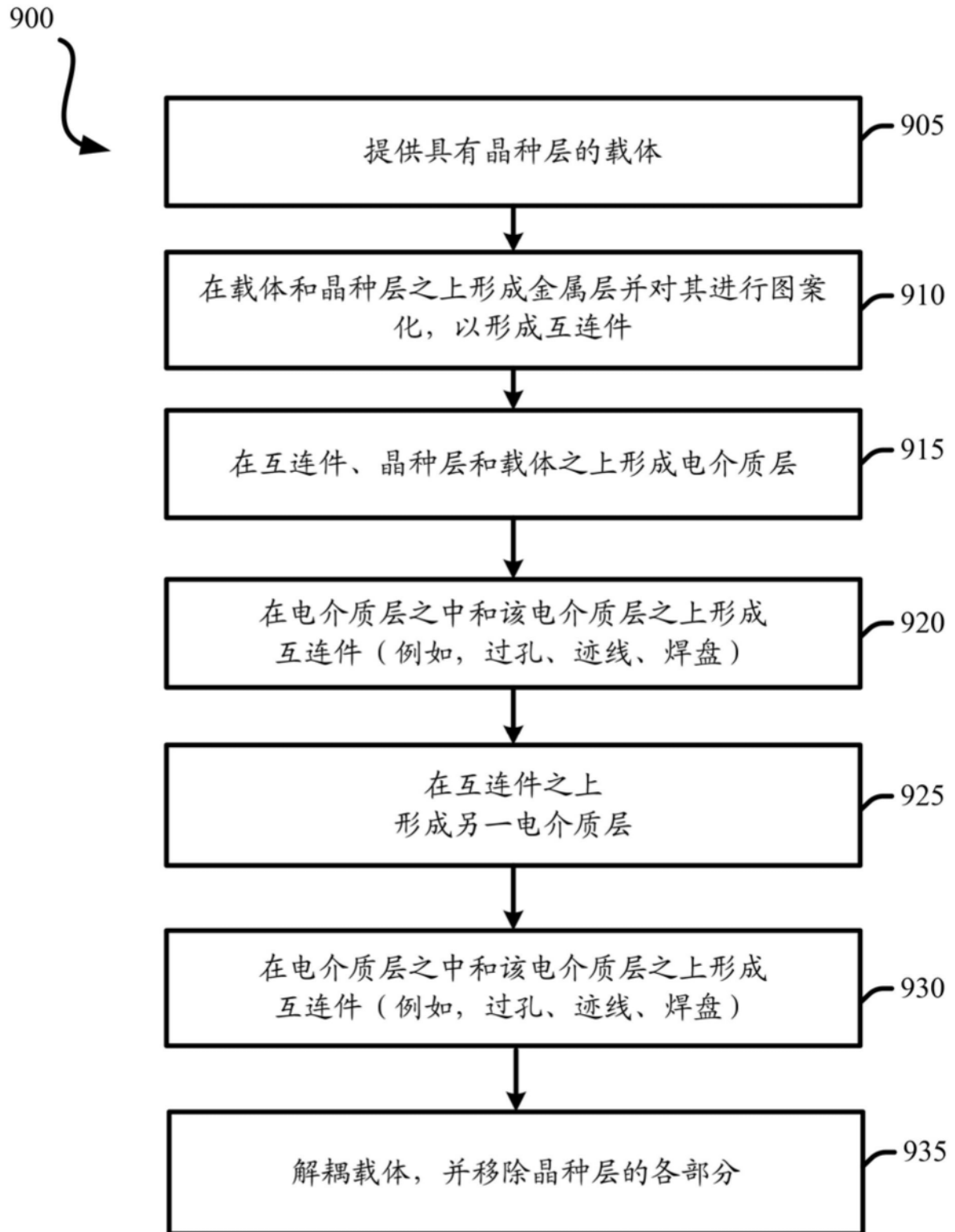


图9

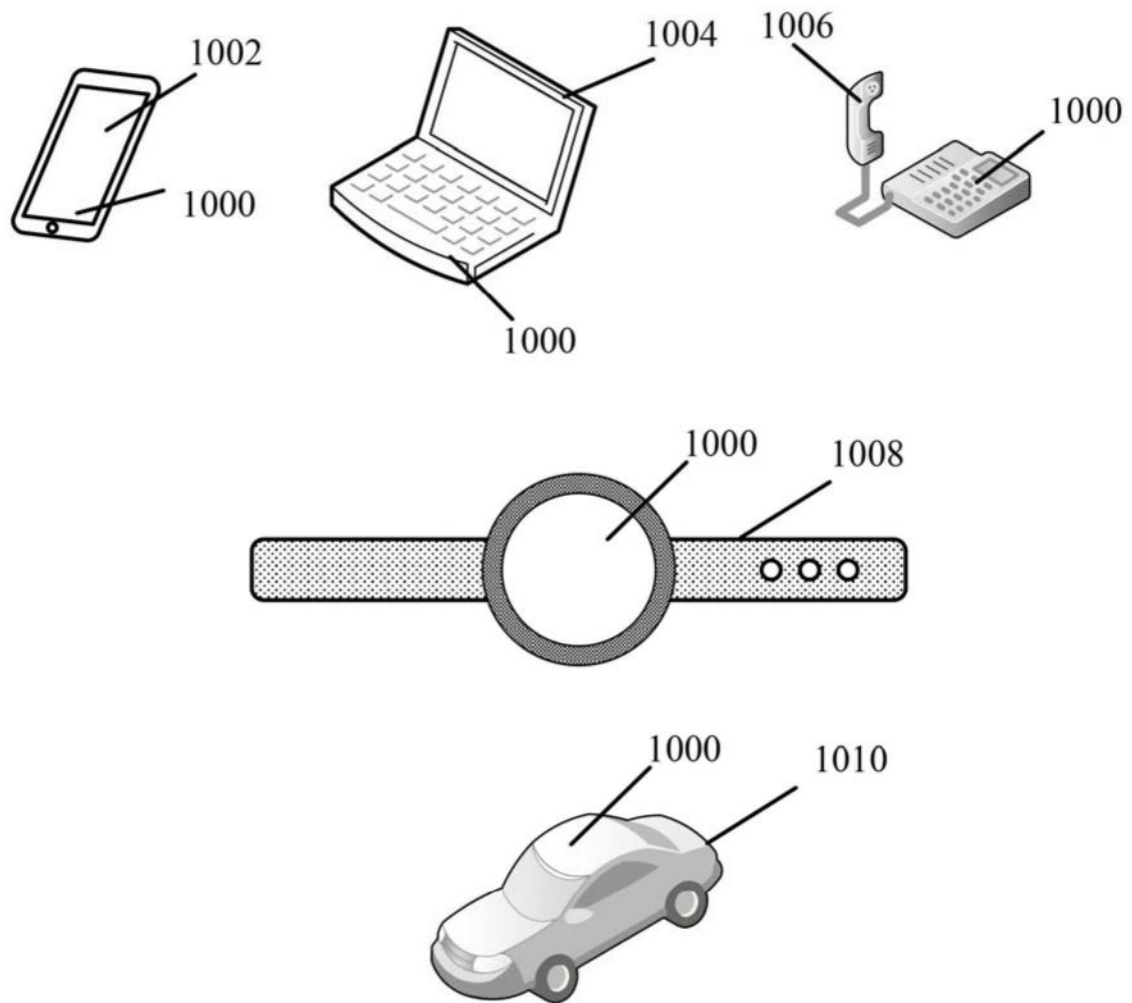


图10