

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-45085

(P2010-45085A)

(43) 公開日 平成22年2月25日(2010.2.25)

|                            |             |             |
|----------------------------|-------------|-------------|
| (51) Int.Cl.               | F I         | テーマコード (参考) |
| <b>H05K 1/18 (2006.01)</b> | H05K 1/18 S | 5E336       |
|                            | H05K 1/18 K |             |

審査請求 未請求 請求項の数 11 O L (全 11 頁)

(21) 出願番号 特願2008-206521 (P2008-206521)  
 (22) 出願日 平成20年8月11日 (2008.8.11)

(71) 出願人 505205731  
 レノボ・シンガポール・プライベート・リミテッド  
 シンガポール 556741、ニューテックパーク、#02-01、ローロンチュアン 151  
 (74) 復代理人 100106699  
 弁理士 渡部 弘道  
 (74) 復代理人 100077584  
 弁理士 守谷 一雄  
 (74) 代理人 100132595  
 弁理士 袴田 眞志

最終頁に続く

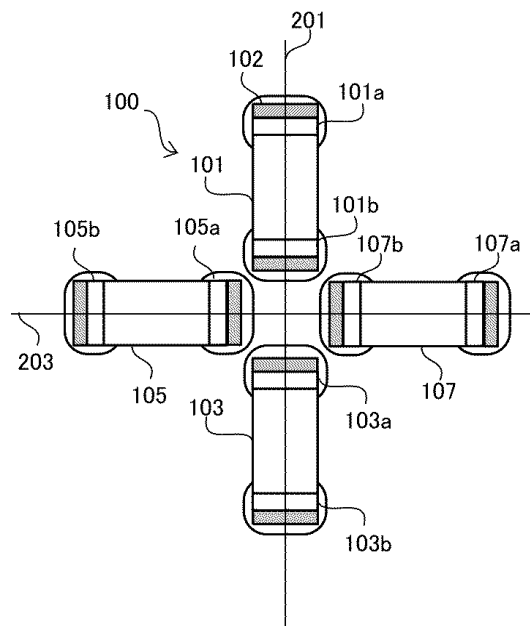
(54) 【発明の名称】 積層セラミック・コンデンサのプリント配線基板における配置構造

(57) 【要約】

【課題】 プリント配線基板に実装された積層セラミック・コンデンサによる騒音を低減する配置構造を提供する。

【解決手段】 単位配置構造100は、4個の積層セラミック・コンデンサ101、103、105、107で構成される。4個の積層セラミック・コンデンサの中で、2個の積層セラミック・コンデンサ101、103は軸201にコンデンサ軸が沿うように配置され、他の2個の積層セラミック・コンデンサ105、107は軸201と交差する軸203にコンデンサ軸が沿うように配置される。このような配置構造によれば片面実装でも効果的に騒音を抑制することができる。

【選択図】 図4



**【特許請求の範囲】****【請求項 1】**

プリント配線基板に実装された積層セラミック・コンデンサの単位配置構造であって、  
第 1 の軸にコンデンサ軸が沿うように配置された第 1 の積層セラミック・コンデンサと

、  
前記第 1 の軸にコンデンサ軸が沿うように配置された第 2 の積層セラミック・コンデンサと、

前記第 1 の軸と交差する第 2 の軸にコンデンサ軸が沿うように配置された第 3 の積層セラミック・コンデンサと、

前記第 2 の軸にコンデンサ軸が沿うように配置された第 4 の積層セラミック・コンデンサとを有し、

前記第 1 の軸と前記第 2 の軸が交差する位置の近辺で、前記第 1 の積層セラミック・コンデンサと前記第 3 の積層セラミック・コンデンサの外部端子同士が前記プリント配線基板のパターンを経由して接続され前記第 2 の積層セラミック・コンデンサと前記第 4 の積層セラミック・コンデンサの外部端子同士が前記プリント配線基板のパターンを経由して接続された単位配置構造。

**【請求項 2】**

前記第 1 の軸と前記第 2 の軸が直交している請求項 1 に記載の単位配置構造。

**【請求項 3】**

前記第 1 の積層セラミック・コンデンサ、前記第 2 の積層セラミック・コンデンサ、前記第 3 の積層セラミック・コンデンサおよび前記第 4 の積層セラミック・コンデンサの外形寸法がほぼ同一であり、前記第 1 の積層セラミック・コンデンサと前記第 2 の積層セラミック・コンデンサの間隔および前記第 3 の積層セラミック・コンデンサと前記第 4 の積層セラミック・コンデンサの間隔がそれぞれ各積層セラミック・コンデンサのコンデンサ軸方向の長さより短い請求項 1 または請求項 2 に記載の単位配置構造。

**【請求項 4】**

前記第 1 の積層セラミック・コンデンサ、前記第 2 の積層セラミック・コンデンサ、前記第 3 の積層セラミック・コンデンサ、および前記第 4 の積層セラミック・コンデンサが前記プリント配線基板の表面と裏面に配置されている請求項 1 ないし請求項 3 のいずれかに記載の単位配置構造。

**【請求項 5】**

請求項 1 ないし請求項 3 のいずれかに記載された前記単位配置構造の前記第 1 の軸または前記第 2 の軸が配列軸に沿うようにプリント配線基板に複数の前記単位配置構造が配置された積層セラミック・コンデンサの全体配置構造。

**【請求項 6】**

前記単位配置構造がほぼ等間隔で配置されている請求項 5 に記載の全体配置構造。

**【請求項 7】**

前記全体配置構造が前記プリント配線基板の表面と裏面に配置されている請求項 5 または請求項 6 に記載の全体配置構造。

**【請求項 8】**

請求項 1 ないし請求項 3 のいずれかに記載された前記単位配置構造の前記第 1 の軸と前記第 2 の軸の 2 等分線が配列軸に沿うようにプリント配線基板に複数の前記単位配置構造が配置された積層セラミック・コンデンサの全体配置構造。

**【請求項 9】**

前記単位配置構造がほぼ等間隔で配置されている請求項 8 に記載の全体配置構造。

**【請求項 10】**

前記全体配置構造が前記プリント配線基板の表面と裏面に配置されている請求項 8 または請求項 9 に記載の全体配置構造。

**【請求項 11】**

請求項 5 ないし請求項 10 のいずれかに記載された全体配置構造で複数の積層セラミッ

10

20

30

40

50

ク・コンデンサが実装されたプリント配線基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はセラミック・コンデンサが実装されたプリント配線基板から発生する騒音を低減する技術に関する。

【背景技術】

【0002】

電子機器で使用されているコンデンサには、セラミック・コンデンサ、タンタル電解コンデンサ、アルミ電解コンデンサ、およびフィルムコンデンサなどがある。セラミック・コンデンサには1対の電極で構成された単層型もあるが、多くは複数の電極対を積層した構造の積層セラミック・コンデンサとして構成されている。セラミック・コンデンサは誘電体の誘電率が大きいため小型に製作することができ、また、経年的な容量変化が少ないので近年の電子機器には多数使用されている。セラミック・コンデンサに使用されるセラミック材料は強誘電性を示し、その両端に電圧を加えると力学的な歪みが生ずるといいうゆる圧電現象または電歪現象が発生する。

【0003】

セラミック・コンデンサには、一般にチタン酸バリウム( $\text{BaTiO}_3$ )を主原料とした高誘電率の強誘電体を使用されている。この誘電体はペロブスカイト型結晶構造をしており、焼結した状態では内部で自発分極が発生して結晶粒がランダムな方向を向いている。この状態の強誘電体に外部から電界を加えても、各結晶粒の圧電効果が相殺されてしまい、強誘電体全体としては圧電性を示さない。しかし、この強誘電体に直流の高電圧を加えると各結晶粒が電界方向に分極し圧電性を示すようになる。

【0004】

コンピュータに搭載されたDC/DCコンバータは、直流電圧を各電子デバイスに適した所定の直流電圧に変換して電力を供給する。DC/DCコンバータの入出力回路には、スイッチング動作により直流電圧に重畳されて可聴周波数域のリプル電圧が発生する。また、DC/DCコンバータの負荷にはCPUも含まれる。コンピュータがUHCI/USBマスタを備えている場合は、CPUが省電力動作をするために1msごとにC2ステートとC4ステートの間を遷移し、これがDC/DCコンバータの入出力回路に1kHzのリプル電圧として表れる。

【0005】

DC/DCコンバータやICチップの入出力回路には、スイッチング動作に基づくノイズを軽減するために、ディカップリング・コンデンサが接続される。このディカップリング・コンデンサに、直流電圧に重畳された可聴周波数領域の電圧が印加されると、電界の交流成分に応じた逆圧電効果が発生してコンデンサのボディがその固有振動数で共振して振動する。したがって、プリント配線基板(PCB: printed circuit board)に積層セラミック・コンデンサがディカップリング・コンデンサとして実装されるとコンデンサの振動がPCBに伝達されて騒音が発生する。

【0006】

特許文献1は、充放電に基づくリプル成分により発生する第1と第2のセラミック・コンデンサの振動が回路基板に伝達され、回路基板が励振されることにより発生する振動音を低減する技術を開示する。第1と第2のセラミック・コンデンサは、回路基板の一面側に並ぶようにして配置され、回路基板に伝達される振動波の振幅動作が回路基板の一面側においてほぼ逆相等振幅関係となっている。

【0007】

特許文献2は、回路基板への振動の伝達を抑止する構造を備えるセラミック・コンデンサを開示する。セラミック・コンデンサ素子は、誘電体基体と、一対の端子電極と、複数の内部電極とを有する。一対の端子電極は、誘電体基体の相対する両側端部に設けられており、複数の内部電極のそれぞれは一端が端子電極に接続され他端が開放端になっている

。一对の金属端子はそれぞれ基板取付部を有し対応する端子電極に接続されている。基板取付部は、1つの取付面上にあり取付面は内部電極の電極面とほぼ垂直に交わる。このような構成によりセラミック・コンデンサ素子が電歪現象により振動したとしても金属端子を通じて基板に伝わる振動を低減することができる。

【0008】

特許文献3は、圧電現象により生ずる音を低減できる積層セラミック・コンデンサの回路基板実装方式を開示する。この方式では、回路基板の表面と裏面の面对称となる位置に直列接続される2個の積層セラミック・コンデンサを実装する。この方式では2個のコンデンサが直列接続されているため、各コンデンサが回路基板に伝える振動が相互に打ち消し合い回路基板の共鳴を防ぐことができる。

10

【特許文献1】特開2002-232110号公報

【特許文献2】特開2004-273935号公報

【特許文献3】特開2003-324030号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

特許文献1および特許文献3の発明は、2つのコンデンサの配置および電流の位相を調整してそれぞれが回路基板に与える振動を相殺するものであるが、振動を相殺するためにコンデンサの配置および電流の位相を厳格に調整する必要がある。また、携帯式コンピュータのような回路基板の実装空間が狭い場合には回路基板の両面にコンデンサを実装することはできないので適用範囲が限定される。特許文献2の発明では、コンデンサのサイズが大きくなりかつ製造コストが増大する。そこで本発明の目的は、効果的に騒音の低減を図ることが可能な回路基板に対する積層セラミック・コンデンサの配置構造を提供することにある。さらに本発明の目的は、騒音の軽減を図るための制約条件が少ない配置構造を提供することにある。さらに本発明の目的は、プリント配線基板に片面実装して騒音の軽減を図ることができる配置構造を提供することにある。さらに本発明の目的は、そのような配置構造で複数の積層セラミック・コンデンサが実装されたプリント配線基板を提供することにある。

20

【課題を解決するための手段】

【0010】

本発明はプリント配線基板に複数の積層セラミック・コンデンサを実装する際の単位配置構造と単位配置構造を複数配置した全体配置構造を提供する。単位配置構造は4つの積層セラミック・コンデンサで構成される。4つの積層セラミック・コンデンサの中で、2つの積層セラミック・コンデンサは第1の軸にコンデンサ軸が沿うように配置され、他の2つの積層セラミック・コンデンサは第1の軸と交差する第2の軸にコンデンサ軸が沿うように配置される。

30

【0011】

この単位配置構造によれば、プリント配線基板の片面に実装する場合でも騒音の抑制を図ることができる。4つの積層セラミック・コンデンサは、直列接続された2組の積層セラミック・コンデンサとなるように第1の軸と第2の軸が交差する位置の近辺で外部端子が接続される。第1の軸と第2の軸は直交していることが望ましい。また、4つの積層セラミック・コンデンサの外形寸法をほぼ同一にする場合は、外部端子が対向する2つの積層セラミック・コンデンサ間の間隔は、各積層セラミック・コンデンサのコンデンサ軸方向の長さより短くすることが望ましい。

40

【0012】

本発明は2つの単位配置構造を、それぞれプリント配線基板の表面と裏面に配置するものであってもよい。単位配置構造を利用した全体配置構造の第1の態様としては、第1の軸または第2の軸が配列軸に沿うようにプリント配線基板に複数の単位配置構造を配置することができる。全体配置構造の第2の態様としては、第1の軸と第2の軸の2等分線が配列軸に沿うようにプリント配線基板に複数の単位配置構造を配置することができる。こ

50

の場合単位配置構造をほぼ等間隔で配置したり、全体配置構造をプリント配線基板の表面と裏面に配置したりすることが望ましい。

【発明の効果】

【0013】

本発明により、効果的に騒音の低減を図ることが可能な回路基板に対する積層セラミック・コンデンサの配置構造を提供することができた。さらに本発明により、騒音の軽減を図るための制約条件が少ない配置構造を提供することができた。さらに本発明により、プリント配線基板に片面実装して騒音の軽減を図ることができる配置構造を提供することができた。さらに本発明により、そのような配置構造で複数の積層セラミック・コンデンサが実装されたプリント配線基板を提供することができた。

10

【発明を実施するための最良の形態】

【0014】

図1は、ノートブック型パーソナル・コンピュータ(以下、ノートPCという。)に搭載されるDC-DCコンバータとディカップリング・コンデンサの接続状態を説明する図である。DC-DCコンバータ15は、たとえばAC/DCアダプタから供給されるDC20Vの電圧をDC5Vに変換するためにスイッチング動作をする。DC-DCコンバータ15の2次側からは、直接または他のDC-DCコンバータを経由してプロセッサ、LCD、およびマザー・ボードに搭載された各種電子デバイスなどに電力が供給される。

【0015】

DC-DCコンバータ15の1次側には複数の積層セラミック・コンデンサで構成されたディカップリング・コンデンサ群11が接続されている。ディカップリング・コンデンサはバイパス・コンデンサともいわれ、高周波電圧に対する線路のインピーダンスを低下させて、DC-DCコンバータ15のスイッチング動作に伴う線路の電荷の移動を局部的な範囲に制限する役割を果たす。同様にDC-DCコンバータ15の2次側にも複数の積層セラミック・コンデンサで構成されたディカップリング・コンデンサ群13が接続されている。ディカップリング・コンデンサ群11、13はPCBに表面実装される。

20

【0016】

ノートPCはUHCI\_\_USBマスタを備えており、DC-DCコンバータ15から1KHzに相当する周期で発生したリップル電圧がベース電圧である直流の20Vまたは5Vに重畳されている。したがって、ディカップリング・コンデンサ群11、13には1KHzのリップル電流が流れ、マイクロフォンを使用するとディカップリング・コンデンサ群11、13の周囲から1KHzの騒音が観測される。

30

【0017】

図2(A)は積層セラミック・コンデンサ(以下、単にコンデンサという。)20の外形を示す斜視図で、図2(B)はPCB50に対するコンデンサ20の実装構造を示す図である。コンデンサ20は、外形形状がほぼ直方体になっており、1対の外部端子51a、51bと各外部端子に接続された複数の内部電極53a、53bとチタン酸バリウム(BaTiO<sub>3</sub>)からなる誘電体55で構成されている。外部端子51a、51bには極性がなく、電源側の配線およびグランド側の配線をいずれの外部端子にでも接続することができる。外部端子51a、51bにはそれぞれ接続面52a、52bが設けられている。

40

【0018】

コンデンサ20の2つの接続面52a、52bの中心同士を結ぶ軸を本明細書においてはコンデンサ軸60ということにする。コンデンサ20をPCB50に実装する際には、配線パターンの一部としてPCB50の表面に形成されたランド59a、59bに、鉛フリー・ハンダを使ったこてハンダ付けやリフロー・ハンダ付けなどの方法により形成されたハンダ・フィレット57a、57bで外部端子51a、51bの接続面を電氣的に結合する。したがって、コンデンサ20に生じた振動は、外部端子51a、51b、ハンダ・フィレット57a、57b、ランド59a、59bを通じてPCB50に伝達される。

【0019】

PCB50は、10層の導電層が積層されたリジッド・タイプの多層基板である。PC

50

B 5 0 は通常複数の位置でノート P C のハウジングまたは金属フレームに固定されるが、固定点以外は P C B 5 0 の面に垂直な方向に振動できる構造になっている。コンデンサ 2 0 は、可聴周波数領域で振動するときは振動モードが屈曲振動となり、これに P C B 5 0 が共鳴すると騒音が発生する。P C B 5 0 にコンデンサ 2 0 が複数実装されるときには、個々のコンデンサから伝わった振動が P C B 5 0 で合成されて P C B 5 0 は複雑な振動モードで振動する。

#### 【 0 0 2 0 】

本発明では、P C B 5 0 の振動を実装する複数のコンデンサの特徴的な配置構造により抑制する。図 1 で説明したディカップリング・コンデンサ群 1 1、1 3 を、それぞれたとえば 4 0 個程度の単体のコンデンサ 2 0 で構成する場合がある。通常は、4 0 個のコンデンサ 2 0 を 1 本の直線上にコンデンサ軸 6 0 が直交するように一定の間隔を空けて配置したり、平行な 2 本の直線上に 2 0 個ずつコンデンサ軸 6 0 が直交するように配置したりして P C B 5 0 に実装する。本発明の創作過程で発明者達は、この配置構造を工夫することで騒音の抑制ができるという仮説のもとに、P C B 5 0 に発生する可聴周波数領域の振動の配置構造に対する依存性を実験により検証した。

#### 【 0 0 2 1 】

図 3 は、実験した複数の配置構造の基本パターンを説明する図である。図 3 に示す各基本パターンの形成において、各コンデンサ 2 0 の電氣的な定格、製造メーカ、外形寸法、印加する電圧、接続する負荷、および P C B 5 0 の構造は同一にしている。また P C B 5 0 への半田接続の方法もすべて図 2 ( B ) のように統一している。さらに、内部電極 5 3 a、5 3 b の P C B 5 0 の面に対する方向はランダムになるように選定している。実験は、図 3 ( A ) ないし図 3 ( K ) に示した各基本パターンを配列軸 6 1、6 3 の方向に規則的に繰り返すことにより全体で 4 0 個のコンデンサを P C B 5 0 の両面または片面に実装して行った。図 3 において、コンデンサの黒く塗りつぶした外部端子はグランド側に接続し、白抜きの外部端子は電源側に接続したことを示している。

#### 【 0 0 2 2 】

図 3 ( A ) は、従来から採用していた基本的な配置構造で、P C B 5 0 の表面において配列軸 6 1、6 3 上に等間隔で 2 0 個ずつのコンデンサを配置したときの基本パターンを示す。配列軸 6 1、6 3 は、各コンデンサ 2 0 のコンデンサ軸方向の中心を通過している。配列軸 6 1 に沿う各コンデンサ 2 0 と配列軸 6 3 に沿う各コンデンサ 2 0 は外部端子が対向し、電源側に接続される外部端子とグランド側に接続される外部端子の方向が一致している。なお、図 3 ( B ) 以降では、図の煩雑さを避けるため配列軸 6 1、6 3 の記載は省略している。図 3 ( B ) は図 3 ( A ) の基本パターンに対して、配列軸 6 3 上のコンデンサ 2 0 を P C B 5 0 の裏面に配列軸 6 1 上のコンデンサ 2 0 と P C B 5 0 に対してほぼ面対称の関係になるように配置したときの基本パターンを示す。

#### 【 0 0 2 3 】

図 3 ( C ) は図 3 ( A ) の基本パターンに対して、配列軸 6 1 上のコンデンサ 2 0 と配列軸 6 3 上のコンデンサ 2 0 をグランド側に接続する外部端子同士が対向するように配置したときの基本パターンを示す。図 3 ( D ) は、図 3 ( A ) の基本パターンに対して配列軸 6 1 上および配列軸 6 3 上のそれぞれのコンデンサを、グランド側に接続する外部端子と電源側に接続する外部端子の向きが 1 個おきに入れ替え、電源側に接続する外部端子とグランド側に接続する外部端子が対向するように配置したときの基本パターンを示す。図 3 ( E ) は図 3 ( A ) の基本パターンに対して、配列軸 6 1 上および配列軸 6 3 上のそれぞれのコンデンサ 2 0 を 1 個おきにコンデンサ軸方向にコンデンサ軸方向の長さの半分だけシフトさせて配置したときの基本パターンを示す。

#### 【 0 0 2 4 】

図 3 ( F ) は図 3 ( A ) の基本パターンに対して、配列軸 6 1 上および配列軸 6 3 上のそれぞれのコンデンサ 2 0 をコンデンサ軸方向にコンデンサ軸方向の長さの 1 / 3 だけシフトさせて配置したときの基本パターンを示す。図 3 ( G ) は図 3 ( A ) の基本パターンに対して、配列軸 6 1 上のコンデンサ 2 0 を左に 45 度回転させ、配列軸 6 3 上のコンデ

ンサ 20 を右に 45 度回転させて配置したときの基本パターンを示す。

【0025】

図 3 (H) は 4 個のコンデンサ 20 が X 字を描くように配置したときの基本パターンを示す。図 3 (I) は、4 個のコンデンサ 20 が十字を描くように配置したときの基本パターンを示す。なお、図 3 (H) および図 3 (I) の配置の詳細は後に説明する。図 3 (J) は図 3 (A) の基本パターンに対して、隣接するコンデンサ間において PCB 50 に開口 65 を形成したときの基本パターンを示す。図 3 (K) は図 3 (A) の基本パターンに対して配列軸 63 上の各コンデンサ 20 を配列軸 63 の方向にシフトさせて、コンデンサ軸 60 が配列軸 61 上のコンデンサ 20 間の中心に位置するように配置したときの基本パターンを示す。なお、図 3 (B) を除く各基本パターンについては、PCB 50 の表面と裏面の両面に配置した場合も試験した。両面に配置するときは、片面に 20 個ずつ各基本パターンでコンデンサを配置した。

10

【0026】

図 3 (A) ~ 図 3 (K) の基本パターンで配置した 40 個のコンデンサ 20 が接続された、可聴周波数成分のリップル電圧を生成する負荷に直流電圧を印可して、3 人の試験者がそれぞれ騒音の発生状況を 4 段階で官能評価した。その結果、いずれの基本パターンであっても PCB 50 の両面にコンデンサ 20 を実装した場合の騒音が最も低く、つぎに、図 3 (H)、図 3 (I) の基本パターンを片面に実装した場合の騒音が低いことがわかった。したがって、PCB 50 の両面にコンデンサを実装することが騒音の軽減に有効なことがわかった。

20

【0027】

この実験では、引用文献 3 のように電流の位相が逆になるように設定してはいないので、両面実装による騒音低減の効果は特許文献 3 のような逆位相にすることによる振動の相殺とは原理が異なるものであると考えられる。PCB 50 に対する実装空間が確保できる場合は、両面実装により振動および騒音を軽減できるが、ノート PC では、筐体内部の厚さ方向の寸法の制約が大きいためコンデンサの両面実装が困難な場合が多い。本発明では片面実装であっても、図 3 (H)、図 3 (I) の基本パターンの配置構造で複数のコンデンサ 20 を実装することにより効果的に騒音を抑制することができる。

【0028】

図 4 は、図 3 (H)、図 3 (I) に示した基本パターンの単位配置構造を説明する図である。単位配置構造 100 は、コンデンサ 20 と同一構造の 4 個のコンデンサ 101、103、105、107 で構成される。同一構造とは、型式、材料、電気的な定格および外形寸法がほぼ同一であることを意味している。ただし、本発明の範囲は、4 個のコンデンサが同一構造の場合に限定されない。コンデンサ 101 とコンデンサ 103 は軸 201 にコンデンサ軸が沿うように配置され、コンデンサ 105 とコンデンサ 107 は軸 203 にコンデンサ軸が沿うように配置される。軸 201 と軸 203 とは直交している。ただし、本発明は軸 201 と軸 203 が厳密に直交している場合に限定されるものではない。

30

【0029】

外部端子 101b の接続面と外部端子 103a の接続面とは所定の間隔で対向し、外部端子 105a の接続面と外部端子 107b の接続面とは同一の間隔で対向している。この間隔は、コンデンサ軸方向のコンデンサ 20 の長さより短いことが望ましい。外部端子 101a、101b、103a、103b、105a、105b、107a、107b はそれぞれハンダ・フィレット 102 で図 2 に示したように PCB 50 に形成されたランドに接続されている。そして、外部端子 101b と外部端子 105a が PCB 50 の配線パターンを通じて接続され、外部端子 103a と外部端子 107b が PCB 50 の配線パターンを通じて接続される。

40

【0030】

この単位配置構造 100 では、コンデンサ 101 と 105 の組が直列接続され、コンデンサ 103 と 107 の組が直列接続されている。DC / DC コンバータ 15 の入出力回路に接続するときには、たとえば外部端子 101a と 107a を電源側に接続し、外部端子

50

105bと103bをグランド側に接続する。なお、各コンデンサの組において、電源側に接続する外部端子とグランド側に接続する外部端子は他の組の影響を受けることなく任意に入れ替えてもよい。

#### 【0031】

図5、図6は、単位配置構造100を使用してPCB50の片面に40個のコンデンサを実装するときのパターンを説明する図である。図5において、配列軸71に沿って、5個の単位配置構造100が等間隔で配列されている。配列軸71に平行な配列軸73に沿って同様に5個の単位配置構造100が等間隔で配列されている。単位配置構造の軸201は、それぞれ配列軸71、73に沿っている。なお、配列軸は1つでも3つ以上でもよく、また、各配列軸に沿って配置される単位配置構造100の上限の個数には特に制限はない。

10

#### 【0032】

図6においては、平行な2本の配列軸75、77上に沿って5個の単位配置構造100が等間隔で配置されている。各単位配置構造100は、単位配置構造の軸201、203が図5のパターンに対して45度回転している。すなわち、単位配置構造の軸201と203の2等分線が配列軸75または77に沿っている。図5、図6に示した配置構造は、PCB50の片面に実装しても図3に示した他の基本パターンを採用した配置構造よりもPCB50から発生する騒音が小さい。また、図5、図6に示した配置構造で複数のコンデンサをPCB50の両面に実装すればより騒音の抑制効果を増大することができる。

#### 【0033】

20

本発明では、内部電極53a、53bのPCB50の表面に対する方向および直列接続された1対のコンデンサに対して印加する電圧の極性を限定する必要がなく、さらに、両面実装をする場合でも、厳密に面对称にしたり表面のコンデンサと裏面のコンデンサを直列接続したりする必要がないので実装上の条件が緩和され適用範囲が広い。また、コンデンサ自体には振動対策を施していなくてもよいので安価なコンデンサを使用できる。

#### 【0034】

これまで本発明について図面に示した特定の実施の形態をもって説明してきたが、本発明は図面に示した実施の形態に限定されるものではなく、本発明の効果を奏する限り、これまで知られたいかなる構成であっても採用することができることはいうまでもないことである。

30

#### 【産業上の利用可能性】

#### 【0035】

複数のコンデンサを実装したプリント配線基板に使用できる。

#### 【図面の簡単な説明】

#### 【0036】

【図1】ノートPCに搭載されるDC-DCコンバータとディカップリング・コンデンサの接続状態を説明する図である。

【図2】プリント配線基板に対するコンデンサの実装構造を示す図である。

【図3】実験した配置構造の基本パターンを説明する図である。

【図4】図3(H)、図3(I)に示した基本パターンの単位配置構造を説明する図である。

40

【図5】単位配置構造を使用してPCBに複数のコンデンサを実装するときのパターンを説明する図である。

【図6】単位配置構造を使用してPCBに複数のコンデンサを実装するときのパターンを説明する図である。

#### 【符号の説明】

#### 【0037】

20...積層セラミック・コンデンサ

50...プリント配線基板

51a、51b...外部端子

50

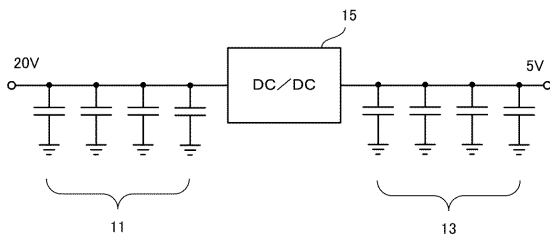
6 0 ... コンデンサ軸

6 1、6 3、7 1、7 3、7 5、7 7 ... 配列軸

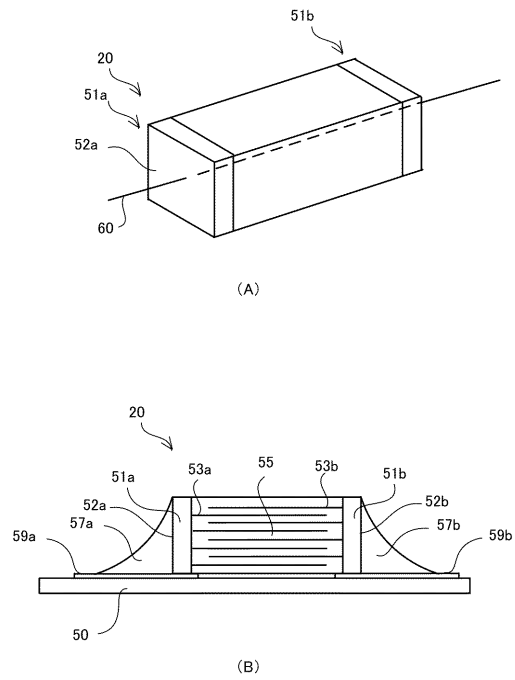
1 0 0 ... 単位配置構造

2 0 1、2 0 3 ... 単位配置構造の軸

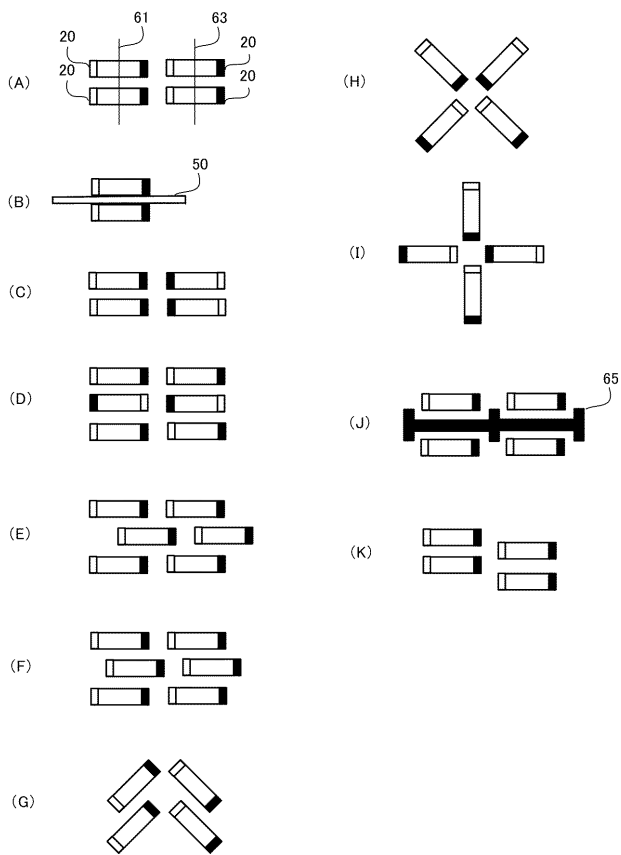
【図 1】



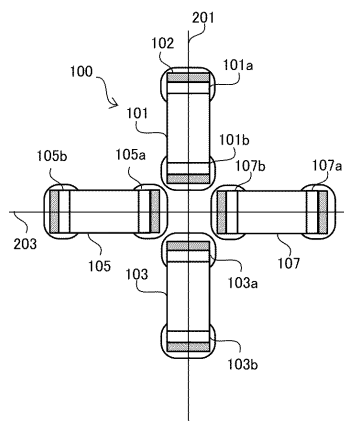
【図 2】



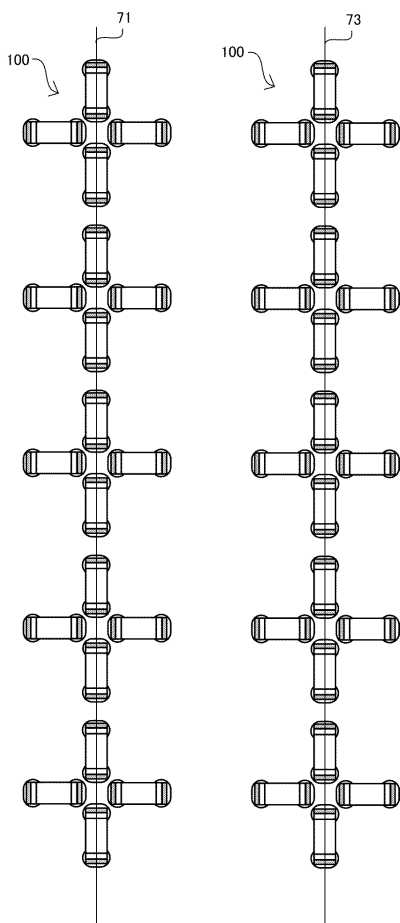
【図 3】



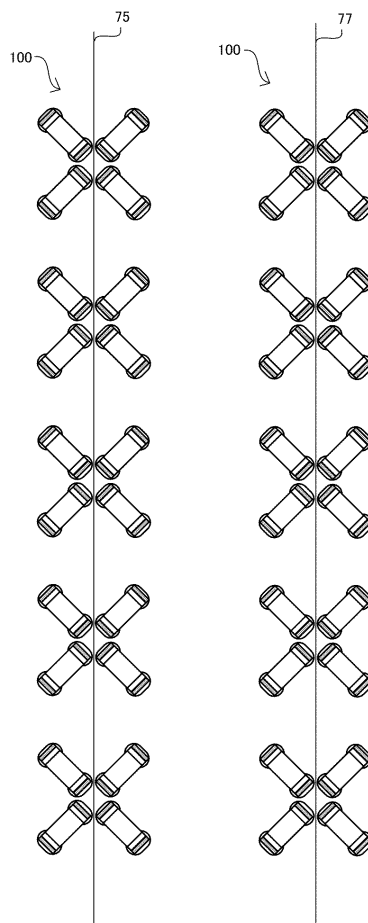
【図 4】



【図 5】



【図 6】



---

フロントページの続き

(72)発明者 北川 亘

神奈川県大和市下鶴間 1 6 2 3 番地 1 4 レノボ・ジャパン株式会社 先端技術研究所内

(72)発明者 湯沢 茂

神奈川県大和市下鶴間 1 6 2 3 番地 1 4 レノボ・ジャパン株式会社 製品開発研究所内

F ターム(参考) 5E336 AA04 AA14 BB02 CC32 CC42 CC53 EE03 GG05 GG15 GG30