

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4436782号  
(P4436782)

(45) 発行日 平成22年3月24日 (2010. 3. 24)

(24) 登録日 平成22年1月8日 (2010. 1. 8)

(51) Int. Cl.

H04N 7/32 (2006.01)

F I

H04N 7/137

Z

請求項の数 9 (全 30 頁)

(21) 出願番号	特願2005-138723 (P2005-138723)	(73) 特許権者	000005821
(22) 出願日	平成17年5月11日 (2005. 5. 11)		パナソニック株式会社
(65) 公開番号	特開2005-354673 (P2005-354673A)		大阪府門真市大字門真1006番地
(43) 公開日	平成17年12月22日 (2005. 12. 22)	(74) 代理人	100109210
審査請求日	平成20年4月3日 (2008. 4. 3)		弁理士 新居 広守
(31) 優先権主張番号	特願2004-145585 (P2004-145585)	(72) 発明者	井口 雅保
(32) 優先日	平成16年5月14日 (2004. 5. 14)		大阪府門真市大字門真1006番地 松下
(33) 優先権主張国	日本国 (JP)		電器産業株式会社内
早期審査対象出願		(72) 発明者	樋田 博明
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	杉尾 敏康
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 動き補償装置

(57) 【特許請求の範囲】

【請求項 1】

動画像を構成するピクチャ間で動き補償をブロック単位で行う動き補償装置であって、  
参照ピクチャを記憶するピクチャメモリから独立して存在し、前記ピクチャメモリから  
転送される、前記参照ピクチャのうちの一部の領域の参照画素データを記憶する局所メモ  
リと、

前記ピクチャメモリに記憶されている前記参照ピクチャの中から、複数の前記ブロック  
の動き補償で必要とされる参照領域を含む転送領域を、前記一部の領域として特定する領  
域特定手段と、

前記ピクチャメモリに記憶されている前記参照ピクチャのうち、前記領域特定手段によ  
って特定された前記転送領域の参照画素データを前記ピクチャメモリから前記局所メモリ  
へ転送する参照画素転送手段と、

前記局所メモリに記憶されている前記転送領域に含まれる前記参照領域の参照画素デー  
タを用いて、複数の前記ブロックの動き補償を行う動き補償手段と

を備え、

前記参照画素転送手段は、

複数の前記ブロックが同じ参照ピクチャを参照するか否かを判定し、

複数の前記ブロックが同じ参照ピクチャを参照し、前記転送領域の画素数が所定の閾  
値を超えない場合には、前記転送領域の参照画素データを一括で転送し、

複数の前記ブロックが同じ参照ピクチャを参照し、前記転送領域の画素数が所定の閾

10

20

値を超える場合、及び複数の前記ブロックが同じ参照ピクチャを参照しない場合には、前記転送領域の参照画素データを前記ブロック毎に転送する

ことを特徴とする動き補償装置。

【請求項 2】

前記所定の閾値は、前記ブロックの一つにおいて動き補償で必要とされる参照領域に、前記ピクチャメモリと前記局所メモリとの間の転送単位の制限によって動き補償では必要ないが同時に転送される不要領域を加えた領域の画素数を、一括で処理する候補となっている複数の前記ブロックについて総和した値である

ことを特徴とする請求項 1 記載の動き補償装置。

【請求項 3】

前記所定の閾値は、前記局所メモリに格納できる画素数である

ことを特徴とする請求項 1 記載の動き補償装置。

【請求項 4】

前記参照画素転送手段は、複数の前記ブロックのブロックサイズがサブマクロブロックパーティションタイプである場合には、複数の前記ブロックが同じ参照ピクチャを参照すると判定する

ことを特徴とする請求項 1 記載の動き補償装置。

【請求項 5】

前記領域特定手段は、前記転送領域を少なくとも 1 つの矩形領域として特定する

ことを特徴とする請求項 1 記載の動き補償装置。

【請求項 6】

前記局所メモリは、前記ピクチャメモリから転送された前記転送領域に含まれる前記参照領域の参照画素データのみを記憶する

ことを特徴とする請求項 1 記載の動き補償装置。

【請求項 7】

前記参照画素転送手段は、前記転送領域の参照画素データを、前記ピクチャメモリと前記局所メモリとの間の転送単位で転送する

ことを特徴とする請求項 1 記載の動き補償装置。

【請求項 8】

動画像を構成するピクチャ間で動き補償をブロック単位で行う動き補償方法であって、ピクチャメモリに記憶されている参照ピクチャの中から、複数の前記ブロックの動き補償で必要とされる参照領域を含む転送領域を、前記参照ピクチャの一部の領域として特定する領域特定ステップと、

前記ピクチャメモリに記憶されている前記参照ピクチャのうちの前記一部の領域である、前記領域特定ステップにおいて特定された前記転送領域の参照画素データを、前記ピクチャメモリから、前記ピクチャメモリから独立して存在する局所メモリへ転送する参照画素転送ステップと、

前記局所メモリに記憶されている前記転送領域に含まれる前記参照領域の参照画素データを用いて、複数の前記ブロックの動き補償を行う動き補償ステップと

を含み、

前記参照画素転送ステップでは、

複数の前記ブロックが同じ参照ピクチャを参照するか否かを判定し、

複数の前記ブロックが同じ参照ピクチャを参照し、前記転送領域の画素数が所定の閾値を超えない場合には、前記転送領域の参照画素データを一括で転送し、

複数の前記ブロックが同じ参照ピクチャを参照し、前記転送領域の画素数が所定の閾値を超える場合、及び複数の前記ブロックが同じ参照ピクチャを参照しない場合には、前記転送領域の参照画素データを前記ブロック毎に転送する

ことを特徴とする動き補償方法。

【請求項 9】

動画像を構成するピクチャ間で動き補償をブロック単位で行うための集積回路であって

10

20

30

40

50

参照ピクチャを記憶するピクチャメモリから独立して存在し、前記ピクチャメモリから転送される、前記参照ピクチャのうちの一部の領域の参照画素データを記憶する局所メモリと、

前記ピクチャメモリに記憶されている前記参照ピクチャの中から、複数の前記ブロックの動き補償で必要とされる参照領域を含む転送領域を、前記一部の領域として特定する領域特定手段と、

前記ピクチャメモリに記憶されている前記参照ピクチャのうち、前記領域特定手段によって特定された前記転送領域の参照画素データを前記ピクチャメモリから前記局所メモリへ転送する参照画素転送手段と、

前記局所メモリに記憶されている前記転送領域に含まれる前記参照領域の参照画素データを用いて、複数の前記ブロックの動き補償を行う動き補償手段と

を備え、

前記参照画素転送手段は、

複数の前記ブロックが同じ参照ピクチャを参照するか否かを判定し、

複数の前記ブロックが同じ参照ピクチャを参照し、前記転送領域の画素数が所定の閾値を超えない場合には、前記転送領域の参照画素データを一括で転送し、

複数の前記ブロックが同じ参照ピクチャを参照し、前記転送領域の画素数が所定の閾値を超える場合、及び複数の前記ブロックが同じ参照ピクチャを参照しない場合には、前記転送領域の参照画素データを前記ブロック毎に転送する

ことを特徴とする集積回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ピクチャ間で動き補償予測を行う動き補償装置に関する。

【背景技術】

【0002】

近年、マルチメディアアプリケーションの発展に伴い、画像・音声・テキストなど、あらゆるメディアの情報を統一的に扱うことが一般的になってきた。この時、全てのメディアをデジタル化することにより、統一的にメディアを扱うことが可能になる。しかしながら、デジタル化された画像は膨大なデータ量を持つため、蓄積・伝送のためには、画像の情報圧縮技術が不可欠である。

【0003】

その一方で、圧縮した画像データを相互運用するためには、圧縮技術の標準化も重要である。画像圧縮技術の標準規格としては、例えば、ITU-T（国際電気通信連合 電気通信標準化部門）のH.261、H.263や、ISO/IEC（国際標準化機構 国際電気標準会議）のMPEG(Moving Picture Experts Group)-1、MPEG-2、MPEG-4など、また、ITU-TとMPEGの合同であるJVT(Joint Video Team)により現在標準化が進められているH.264(MPEG-4 AVC)がある。

【0004】

一般に動画の符号化では、時間方向および空間方向の冗長性を削減することによって情報量の圧縮を行う。そこで、時間的な冗長性の削減を目的とする画面間予測符号化では、前方または後方のピクチャを参照してブロック単位で動きの検出および予測画像の作成を行い、得られた予測画像と符号化対象ピクチャとの差分値に対して符号化を行う。ここで、ピクチャとは1枚の画面を表す用語であり、プログレッシブ画像ではフレームを意味し、インタレース画像ではフレームもしくはフィールドを意味する。ここで、インタレース画像とは、1つのフレームが時刻の異なる2つのフィールドから構成される画像である。インタレース画像の符号化や復号化処理においては、1つのフレームをフレームのまま処理したり、2つのフィールドとして処理したり、フレーム内のブロック毎にフレーム構造またはフィールド構造として処理したりすることができる。

## 【 0 0 0 5 】

参照画像を持たず画面内予測符号化を行うものをIピクチャと呼ぶ。また、1枚の参照画像のみを参照し画面間予測符号化を行うものをPピクチャと呼ぶ。また、同時に2枚の参照画像を参照して画面間予測符号化を行うことができるものをBピクチャと呼ぶ。Bピクチャは表示時間が前方もしくは後方から任意の組み合わせとして2枚のピクチャを参照することが可能である。参照画像(参照ピクチャ)は符号化の基本単位であるマクロブロックごとに指定することができるが、符号化を行ったビットストリーム中に先に記述される方の参照ピクチャを第1参照ピクチャ、後に記述される方を第2参照ピクチャとして区別する。ただし、これらのピクチャを符号化する場合の条件として、参照するピクチャが既に符号化されている必要がある。

10

## 【 0 0 0 6 】

Pピクチャ又はBピクチャの符号化には、動き補償画面間予測符号化が用いられている。動き補償画面間予測符号化とは、画面間予測符号化に動き補償を適用した符号化方式である。動き補償とは、単純に参照フレームの画素値から予測するのではなく、ピクチャ内の各部の動き量(以下、これを「動きベクトル」と呼ぶ。)を検出し、当該動き量を考慮した予測を行うことにより予測精度を向上すると共に、データ量を減らす方式である。例えば、符号化対象ピクチャの動きベクトルを検出し、その動きベクトルの分だけシフトした予測値と符号化対象ピクチャとの予測残差を符号化することによりデータ量を減している。この方式の場合には、復号化の際に動きベクトルの情報が必要になるため、動きベクトルも符号化されて記録又は伝送される。

20

## 【 0 0 0 7 】

動きベクトルはマクロブロック単位で検出されており、具体的には、符号化対象ピクチャ側のマクロブロックを固定しておき、参照ピクチャ側のマクロブロックを探索範囲内で移動させ、基準ブロックと最も似通った参照ブロックの位置を見つけることにより、動きベクトルが検出される。

## 【 0 0 0 8 】

図17は従来の画面間予測符号化装置の構成を示すブロック図である。

この画面間予測符号化装置は、動き検出部401、マルチフレームメモリ402、減算部403、減算部404、動き補償部405、符号化部406、加算部407、動きベクトルメモリ408、および動きベクトル予測部409を備えている。

30

## 【 0 0 0 9 】

動き検出部401は、マルチフレームメモリ402から出力される動き検出参照画素M<sub>Epel</sub>と画面信号V<sub>in</sub>とを比較し、動きベクトルMVと参照ピクチャ番号RefNoを出力する。参照ピクチャ番号RefNoは、複数の参照画像の中から選択された、対象画像で参照する参照画像を特定する識別信号である。動きベクトルMVは、動きベクトルメモリ408に一時的に記憶されたのち近傍動きベクトルPrevMVとして動きベクトル予測部409へ出力される。動きベクトル予測部409は、入力された近傍動きベクトルPrevMVを参照して予測動きベクトルPredMVを予測する。減算部404は動きベクトルMVから予測動きベクトルPredMVを減算し、その差を動きベクトル予測差分DiffMVとして出力する。

40

## 【 0 0 1 0 】

一方、マルチフレームメモリ402は、参照ピクチャ番号RefNoおよび動きベクトルMVで示される画素を動き補償参照画素MC<sub>pel1</sub>として出力する。動き補償部405は、小数画素精度の参照画素を生成し、参照画面画素MC<sub>pel2</sub>として出力する。減算部403は、画面信号V<sub>in</sub>から参照画面画素MC<sub>pel2</sub>を減算し、画面予測誤差DiffPelを出力する。

## 【 0 0 1 1 】

符号化部406は、画面予測誤差DiffPelと動きベクトル予測差分DiffMVと参照ピクチャ番号RefNoを可変長符号化し、符号化信号Strを出力する。なお、符号化時に画面予測誤差の復号化結果である復号画面予測誤差RecDiffPelも同時に

50

力する。復号画面予測誤差  $RecDiffPel$  は、画面予測誤差  $DiffPel$  に符号化誤差が重畳されたものであり、画面間予測復号化装置で符号化信号  $Str$  を復号化して得られる画面間予測誤差と一致する。

#### 【0012】

加算部 407 は、参照画面画素  $MCpel2$  に復号画面予測誤差  $RecDiffPel$  を加算し、復号画面  $RecPel$  としてマルチフレームメモリ 402 に記憶される。但し、マルチフレームメモリ 402 の容量を有効に利用するため、マルチフレームメモリ 402 に記憶されている画面の領域は不要な場合は開放され、またマルチフレームメモリ 402 に記憶する必要が無い画面の復号画面  $RecPel$  はマルチフレームメモリ 402 に記憶されない。

10

#### 【0013】

なお、符号化の処理は  $16 \times 16$  画素のマクロブロックと呼ばれる単位で行われ、 $H.264$  では、動き補償のブロックは、 $4 \times 4$ 、 $4 \times 8$ 、 $8 \times 4$ 、 $8 \times 8$ 、 $8 \times 16$ 、 $16 \times 8$ 、 $16 \times 16$  の 7 通りの動き補償のブロック（以下、簡単のため小ブロックと記載することもある。）サイズからマクロブロック単位で適切なブロックサイズを選択して符号化に使用する。ここで、マクロブロックは、まずマクロブロックパーティション（ $8 \times 8$  のサイズが 4 つ、 $8 \times 16$  のサイズが 2 つ、 $16 \times 8$  のサイズが 2 つ、もしくは  $16 \times 16$ ）のサイズの分割、また、 $8 \times 8$  のマクロブロックパーティションに関してはさらに、サブマクロブロックパーティション（ $4 \times 4$  のサイズが 4 つ、 $4 \times 8$  のサイズが 2 つ、 $8 \times 4$  のサイズが 2 つ、もしくは  $8 \times 8$ ）のサイズに 2 段階で小ブロックに分割することができる。

20

#### 【0014】

図 18 は従来の画面間予測復号化装置の構成を示すブロック図である。なお、同図において、図 17 に示す画面間予測符号化装置と同様の部分については同じ符号を付し、その説明を省略する。

#### 【0015】

図 18 に示す従来の画面間予測復号化装置は、図 17 に示す従来の画面間予測符号化装置で符号化された符号化信号  $Str$  を復号化して復号画面信号  $Vout$  を出力する装置であり、マルチフレームメモリ 402、動き補償部 405、加算部 407、加算部 501、動きベクトルメモリ 408、動きベクトル予測部 409、および復号化部 502 を備えている。

30

#### 【0016】

復号化部 502 は、符号化信号  $Str$  を復号化し、復号画面予測誤差  $RecDiffPel$ 、動きベクトル予測差分  $DiffMV$ 、および参照ピクチャ番号  $RefNo$  を出力する。加算部 501 は、動きベクトル予測部 409 から出力される予測動きベクトル  $PredMV$  と動きベクトル予測差分  $DiffMV$  を加算し、動きベクトル  $MV$  を復号する。

#### 【0017】

マルチフレームメモリ 402 は、参照ピクチャ番号  $RefNo$  および動きベクトル  $MV$  で示される画素を動き補償参照画素  $MCpel1$  として出力する。動き補償部 405 は、小数画素精度の参照画素を生成し、参照画面画素  $MCpel2$  として出力する。加算部 407 は、参照画面画素  $MCpel2$  に復号画面予測誤差  $RecDiffPel$  を加算し、復号画面  $RecPel$  としてマルチフレームメモリ 402 へ記憶する。但し、マルチフレームメモリ 402 の容量を有効に利用するため、マルチフレームメモリ 402 に記憶されている画面の領域は不要な場合は開放され、またマルチフレームメモリ 402 に記憶する必要が無い画面の復号画面  $RecPel$  はマルチフレームメモリ 402 に記憶されない。以上のようにして、復号画面信号  $Vout$ 、すなわち復号画面  $RecPel$  を符号化信号  $Str$  から正しく復号化することができる。

40

#### 【0018】

ところで、 $H.264$  規格では  $1/4$  画素までの単位で動き補償を行うことが許可されている（ $MPEG-4 Simple Profile$  では  $1/2$  画素まで）。この際、

50

H. 264規格ではその線形フィルタ画素補間の方法として6タップフィルタが採用されており、1/2精度画素を周辺の6画素から求めることが決められている。この6タップフィルタによる画素補間の方法について、図19を用いて説明する。

#### 【0019】

図19はH. 264における輝度成分の画素補間方法を説明するための概略図である。

画素F00、F01、F02、F03、F04、F05、F10、F11、F12、F13、F14、F15、F20、F21、F22、F23、F24、F25、F30、F31、F32、F33、F34、F35、F40、F41、F42、F43、F44、F45、F50、F51、F52、F53、F54、及びF55は整数精度画素位置の画素であり、斜線をつけた四角形で表している。ここで、画素A、B、C、D、E、F、G、H、I、J、K、L、M、N、P、Q、R、S、T、及びUは、それぞれの位置及びその画素値を表している。

10

#### 【0020】

また、小数精度画素位置の画素に関しては、白抜きの四角で表している。画素a a、b b、b、s、g g、及びh hは水平方向に、c c、d d、h、m、e e及びf fは垂直方向に6タップフィルタを行った中間計算画素値及びその位置を示している。

#### 【0021】

画素a、c、d、e、f、g、i、j、k、n、p、q及びrは各小数精度画素位置における2回目の6タップフィルタと線形補間を行った画素値及びその位置を表している。

#### 【0022】

従って、整数精度画素の画素G、H、M及びNで囲まれる小数精度画素位置の値を求めるには、周囲6×6の画素が必要である。

20

#### 【0023】

また、動き補償を行うブロック単位では、図20に示すように動き補償を行うブロックの画素が位置する領域901に対して、H. 264の輝度成分では6タップフィルタを用いるため、対象のブロックを上2画素、下に3画素、左に2画素及び右に3画素分の水平垂直両方向に計5画素分広くした領域902の画素が必要となる。従って、4×4、4×8、8×4、8×8、8×16、16×8及び16×16の各ブロックサイズに対して小数画素精度の動き補償を行う場合は、それぞれ9×9、9×13、13×9、13×13、13×21、21×13、21×21の画素領域が必要となる。

30

#### 【0024】

一方、色差成分に関しては、小数精度画素の周囲4つの整数精度画素から線形補間で生成する。色差成分の場合の動き補償ブロックサイズは、2×2、2×4、4×2、4×4、4×8、8×4及び8×8であり、それぞれの参照画素領域は、3×3、3×5、5×3、5×4、5×9、9×5及び9×9である(例えば、非特許文献1参照)。

#### 【0025】

ところで、上述のように復号化処理にはマルチフレームメモリ402からの参照画素の読出しが必要であり、さらに入力される符号化データのピクチャ順序と復元されたフレーム順序とは異なることがあるので、復号画面RecPe1は表示タイミングまでマルチフレームメモリ402に一旦保持させる必要がある。これらの参照画素の読出し、復号画面RecPe1の格納及びその表示などのアクセスによりマルチフレームメモリ402へのバス占有率は一般的に極めて高くなっている。

40

#### 【0026】

そのため、復号化処理に必要なメモリ容量を低減するために、マルチフレームメモリを他の機能、例えばOSD(On Screen Display)等に用いるメモリとして利用しようとしても、バス占有率が高いことから兼用することが困難であるという問題がある。

#### 【0027】

このような課題に対しては、従来の画像復号化方法として、マルチフレームメモリ402へのアクセス回数を低減する手法が提案されている。例えば、特許文献1には、処理対象ブロックが必要とする動き補償の参照画素領域と一つ前のブロックが必要とする参照画

50

素領域で、共通領域を判定し共通領域以外の画素のみを更新することによりマルチフレームメモリ402へのアクセス回数を低減することが記載されている。

【特許文献1】特開平10-215457号公報

【非特許文献1】"Draft ITU-T Recommendation and Final Standard of Joint Video Specification", Joint Video Team (JVT) of ISO/IEC MPEG & ITU-T VCEG, JVT-I050, Sep. 2003 pp. 122 - 125

【発明の開示】

【発明が解決しようとする課題】

10

【0028】

しかしながら、圧縮効率の向上のために動き補償予測の方式が増加しているH.264規格などでは、動き補償を行うブロック単位が輝度成分では $4 \times 4$ 、 $4 \times 8$ 、 $8 \times 4$ 、色差成分では $2 \times 2$ 、 $2 \times 4$ 、 $4 \times 2$ など、極めて小さい範囲で実施することが可能となっているため共通部分が殆ど無い場合も多く生じる。

【0029】

図21は、復号対象のブロックと直前に復号するブロックが参照する画素領域の一例を示す概略図である。図21(a)は $8 \times 8$ のブロック、また図21(b)は $2 \times 2$ のブロックの状態を表している。

【0030】

20

例えば図21(a)に示すように $8 \times 8$ のブロックサイズで復号対象のブロックが参照する領域911と、直前に復号するブロックが参照する領域912との重なり部分が領域913であり、この領域913が、動き補償部405の有する局所参照メモリの中の非更新領域となる。ここで、参照画面上における領域911と領域912との絶対座標の差が(4, 3)であって、bi-linearによる線形補間などによりフィルタタップ数が2タップである場合、水平方向の重なりが5画素、垂直方向の重なりが6画素となるため、非更新領域の画素数は30(=5×6)画素となる。

【0031】

一方、図21(b)においては、 $2 \times 2$ のブロックサイズで復号対象のブロックが参照する領域914と、直前に復号するブロックが参照する領域915との、参照画面上における絶対座標の差が図21(a)の場合と同じく(4, 3)であり、フィルタタップ数が2である場合、非更新領域として重なる画素は一つも存在しない状態となる。

30

【0032】

また、マルチフレームメモリ402のアクセスバス幅によっては、うまく非共通部分だけを転送することが出来ず、共通部分に関しても結局転送してしまいアクセス回数を低減することができないなどの可能性もある。図22は、復号画面921の一部を示した一例であり、水平方向に4画素で1アクセス単位、つまり1画素は1バイトで構成されるので、4バイトバス幅のメモリで構成されている場合を示した図である。

【0033】

例えば、図22に示すように $2 \times 2$ のブロックサイズで復号対象のブロックの直前に復号するブロックが参照する斜線の領域で表した領域923が、4バイト境界の先頭から配置されており、太線で囲んだ復号対象のブロックが参照する領域922との絶対座標の差が(1, 0)であるとすれば、9画素中6画素が共通領域となり、本来は点の領域として示した領域924の3画素のみを更新すればよいことになる。しかしながら、4バイトバス幅のメモリ構成となっていることを想定しているため、領域922の転送には領域923も含めた4バイト×3行のメモリ転送を行う必要があり、結局全画素を再送することになる。

40

【0034】

さらに、輝度の $8 \times 8$ 、 $8 \times 16$ 、 $16 \times 8$ 及び $16 \times 16$ 、色差の $4 \times 4$ 、 $4 \times 8$ 、 $8 \times 4$ 及び $8 \times 8$ のブロック(以下、「マクロブロックパーティションタイプ」と略す。

50

）サイズでは、たとえ同じマクロブロック内の隣り合う小ブロックであったとしても、別の参照画像を用いた動き補償が可能となっているため、もともと共通部分が存在しないことも予想される。ただし、輝度の $4 \times 4$ 、 $4 \times 8$ 、 $8 \times 4$ 及び $8 \times 8$ のブロック、色差の $2 \times 2$ 、 $2 \times 4$ 、 $4 \times 2$ 及び $4 \times 4$ のブロック（以下、「サブマクロブロックパーティションタイプ」と略す。）サイズでは、同じマクロブロックパーティション内のものであれば同じ参照画像を用いる。

#### 【0035】

つまり、圧縮効率の向上のために動き補償予測で選択できる参照画像枚数やブロック形状の種類を増やしており、また高次タップのフィルタ補間を用いるH.264規格などにおいては、従来技術にある共通領域の判定による参照メモリの更新領域制限では、マルチフレームメモリ402へのアクセス回数の低減ができない可能性が大きい。

10

#### 【0036】

本発明は、このような課題に鑑みてなされたものであり、効率的な動き補償画素生成のために、マルチフレームメモリからの画素データの読み出し画素数を削減し、転送処理及び小数精度画素生成動き補償処理の削減を実現することができる動き補償装置を提供することを目的とする。

#### 【課題を解決するための手段】

#### 【0037】

上記目的を達成するため、本発明に係る動き補償装置は、動画像を構成するピクチャ間で動き補償をブロック単位で行う動き補償装置であって、参照ピクチャを記憶するピクチャメモリと、前記ピクチャメモリから転送される前記参照ピクチャの参照画素データを記憶する局所メモリと、複数の前記ブロックの動き補償が必要とされる参照領域を含む転送領域を特定する領域特定手段と、前記領域特定手段によって特定された前記転送領域の参照画素データを前記ピクチャメモリから前記局所メモリへ転送する参照画素転送手段と、前記局所メモリに記憶されている前記参照画素データを用いて動き補償を行う動き補償手段とを備えることを特徴とする。

20

#### 【0038】

これによって、ピクチャ間の動き補償予測を行う場合に、ピクチャメモリからブロックで必要となる参照画素データを複数分まとめて転送した方が効率的な場合には、参照画素データを一括転送することによって複数のブロック間で重複している参照領域をブロック処理ごとに重複して転送する必要がなくなるため、ピクチャメモリへのアクセス数を減少させることによってバス占有率の削減と、処理サイクルの削減が実現できる。

30

#### 【0039】

また、前記領域特定手段は、前記転送領域を少なくとも1つの矩形領域として特定してもよい。これによって、転送領域のアドレス生成を比較的容易にし、領域特定手段および参照画素転送手段等の実装面積を削減することが可能となる。

#### 【0040】

また、前記局所メモリは、前記ピクチャメモリから転送された前記転送領域に含まれる前記参照領域の参照画素データのみを記憶してもよい。これによって、不要な画素データを局所メモリに格納しないようにすることで、その実装容量を削減し、同時に無駄な書き込み処理動作の削減を図ることが可能となる。

40

#### 【0041】

また、前記参照画素転送手段は、前記転送領域の中で前記参照領域を含む、前記ピクチャメモリと前記局所メモリとの間の転送単位のみを実転送してもよい。これによって、ピクチャメモリへの不要なメモリアクセスも削減するため、バス占有率の削減と処理サイクルの削減が実現できる。

#### 【0042】

また、前記動き補償手段は、さらに、前記局所メモリに記憶されている前記参照画素データを用いて小数精度画素データ生成のためのフィルタ演算を行ってもよい。ここで、前記動き補償手段は、前記局所メモリに記憶されている前記参照画素データに対して、前記

50



転送領域毎に一括で前記フィルタ演算を行ってもよい。これによって、小数精度画素データの生成をブロック毎に行うことで同じ画素位置に対して重複して実施していたフィルタ処理を、一括でフィルタ処理を行う場合には一回の処理で済ますことができるため、処理量の削減を行うことが可能となる。

【0043】

また、前記動き補償手段は、前記局所メモリに記憶されている前記参照画素データに対して、いずれかの前記ブロックで小数画素精度の動き補償が必要とされるフィルタ必要領域に関してのみフィルタ演算を行ってもよい。これによって、小数精度画素データの生成において、重複して実施していたフィルタ処理を一回の処理で済ますだけでなく、不要なフィルタ箇所を判断し積極的に処理を行わないことにより、さらなる処理量の削減を行うことが可能となる。

10

【0044】

また、前記動き補償装置は、さらに、前記ピクチャメモリと前記局所メモリとの間に小数精度画素データ生成のためのフィルタ演算の一部を行う第1フィルタ演算手段を備え、前記動き補償手段は、前記第1フィルタ演算手段でフィルタ演算を行わない残りのフィルタ演算を行ってもよい。これによって、局所メモリへの読み込み時にフィルタ処理の一部または小数画素精度の動き補償位置によっては全部を同時実施することができるため、処理サイクルの削減を図ることが可能となる。

【0045】

さらに、本発明は、このような動き補償装置として実現することができただけでなく、このような動き補償装置が含む特徴的な手段をステップとして含む動き補償方法として実現したり、それらのステップをコンピュータに実行させるプログラムとして実現したりすることもできる。そして、そのようなプログラムは、CD-ROM等の記録媒体やインターネット等の伝送媒体を介して配信することができるのは言うまでもない。

20

【発明の効果】

【0046】

以上の説明から明らかなように、本発明に係る動き補償装置によれば、ピクチャ間の動き補償予測を行う場合に、ピクチャメモリからブロックで必要となる参照画素データを複数分まとめて転送した方が効率的な場合には、参照画素データを一括転送することによって複数のブロック間で重複している参照領域をブロック処理ごとに重複して転送する必要がなくなるため、ピクチャメモリへのアクセス数を減少させることによってバス占有率の削減と、処理サイクルの削減が実現できる。

30

【発明を実施するための最良の形態】

【0047】

以下、本発明の各実施の形態について、それぞれ図面を参照しながら説明する。

(実施の形態1)

図1は、本発明の実施の形態1に係る動き補償装置が用いられる画面間予測復号化装置の構成を示すブロック図である。なお、図18に示す従来の画面間予測復号化装置と同様の部分については同じ符号を付し、その説明を省略する。

【0048】

40

本発明の実施の形態1による画面間予測復号化装置は、図1に示すようにフレームメモリ転送制御部101、局所参照メモリ102、局所メモリ転送制御部103、マルチフレームメモリ104、動き補償部105、加算部407、加算部501、動きベクトルメモリ408、動きベクトル予測部409、および復号化部502を備えている。

【0049】

マルチフレームメモリ(ピクチャメモリ)104は、加算部407より出力された復号画面RecPelを記憶する。動き補償部105は、小数画素精度の参照画素を生成し、参照画面画素MCpel2として出力する。

【0050】

局所参照メモリ102は、マルチフレームメモリ104と動き補償部105との間に位

50

置するメモリであり、動き補償部105のみが参照し、マルチフレームメモリ104から動き補償参照画素MCpe11が入力される。局所参照メモリ102からは画素MCpe13が出力され、動き補償部105に入力される。

#### 【0051】

フレームメモリ転送制御部101は、参照ピクチャ番号RefNoおよび動きベクトルMVに基づいて動き補償に必要な参照画素を特定し、マルチフレームメモリ104の画素読み出しを制御する制御回路（領域特定手段および参照画素転送手段を構成）であり、制御信号FrmCtrSndによりマルチフレームメモリ104の送信制御を行い、制御信号FrmCtrRcvにより局所参照メモリ102の受信制御を行い、さらに制御信号FrmCtrLclによって局所参照メモリ102と動き補償部105の動作制御を行う局所メモリ転送制御部103の制御を行う。

10

#### 【0052】

局所メモリ転送制御部103は、入力された制御信号FrmCtrLclにより、マルチフレームメモリ104から局所参照メモリ102にどのような状態で画素転送されたかを判断し、制御信号LclCtrSndにより局所参照メモリ102の送信制御を行い、制御信号LclCtrRcvにより受信制御を行う。

#### 【0053】

以下、本実施の形態1の画面間予測復号化装置について詳細な動作を説明する。マルチフレームメモリ104から動き補償部105への画素転送及び動き補償予測画像生成以外の動作は、従来構成における復号化処理と同じである。従来構成における復号化の動作と異なるのは、動き補償を行う小ブロック単位の大きさや位置など状態によって、整数精度画素データの転送領域を一括もしくは個別に切り替えてマルチフレームメモリ104から動き補償参照画素MCpe11を読み出し、局所参照メモリ102に蓄える動作になる部分である。さらに、局所参照メモリ102に蓄えられた整数画素精度の動き補償参照画素MCpe11に対して、対象の小ブロックに必要な小数画素精度の動き補償位置や、一括もしくは個別で送られる転送領域単位などの状態によって、小数画素精度動き補償のためのフィルタの実施を一括もしくは個別に切り替えて動き補償参照画素MCpe13として読み出し、動き補償部105でフィルタ処理を行い参照画面画素Mcpel2として出力する動作である。

20

#### 【0054】

ここでは、H.264規格を一例として処理制御動作を説明する。H.264では、16画素×16画素のマクロブロックよりも小さなブロックで動き補償を行うことが可能となっている。つまり、輝度成分では上記した背景技術で説明したように、16×16のマクロブロックサイズの他に、16×8、8×16、8×8、8×4、4×8及び4×4の小ブロック単位での動き補償予測が可能である。一方、色差成分では、小ブロックサイズの8×8、8×4、4×8、4×2、2×4、及び2×2の動き補償予測が可能となっているが、全体的に輝度成分の縦と横が半分となったマクロブロック及び小ブロックであるため、以後輝度成分を中心として説明する。

30

#### 【0055】

また、同じ8×8のマクロブロックパーティションに属する複数のサブマクロブロックパーティションは必ず同じ参照ピクチャを参照画像として用いるが、同じマクロブロックであったとしても、マクロブロックパーティション毎に異なる参照ピクチャを参照画像として用いることができるため、ひとまずここでは小ブロックは、8×4、4×8及び4×4のサブマクロブロックパーティションであるものと想定して説明を続ける。

40

#### 【0056】

まず、図2から図11を用いて、フレームメモリ転送制御部101の詳細な動作説明を行う。図2は、フレームメモリ転送制御部101が行う概略制御の流れを示すフローチャートである。

#### 【0057】

ステップS200は、マクロブロックパーティション毎に行う動き補償参照画素Mcp

50

e 1 1 の転送処理の開始を示している。

【 0 0 5 8 】

まず、フレームメモリ転送制御部 1 0 1 は、まとめて転送する候補となる小ブロックの領域和を計算する（ステップ S 2 0 1 ）。

【 0 0 5 9 】

フレームメモリ転送制御部 1 0 1 は、ステップ S 2 0 1 で求めた領域和が、一括転送を行った方が有利か小ブロック毎に転送を行った方が有利かを条件分けするための閾値を超えているかどうかを判定する（ステップ S 2 0 2 ）。

【 0 0 6 0 】

ステップ S 2 0 2 の判定で閾値を超えている場合（ステップ S 2 0 2 で Y e s ）は、小ブロック毎に転送する（ステップ S 2 0 3 ）。

10

【 0 0 6 1 】

ステップ S 2 0 2 の判定で閾値を超えていない場合（ステップ S 2 0 2 で N o ）は、参照領域を一括で転送する（ステップ S 2 0 4 ）。

【 0 0 6 2 】

ステップ S 2 0 5 は、動き補償参照画素 M C p e 1 1 の転送処理の終了を示している。

以上の手順で小ブロックの転送を一括で行うか小ブロック毎に行うか判断して、転送を制御する。以下、ステップ S 2 0 1 の小ブロックにおける和領域の導出方法の詳細とステップ S 2 0 2 の閾値の導出方法を説明するが、まずは準備として小ブロックの参照画素の領域計算について詳細を述べ、続いて和領域の導出方法と閾値の導出方法をそれぞれ説明する。

20

【 0 0 6 3 】

図 3 と図 4 を用いて小ブロックの参照画素の領域計算について詳細な動作説明を行う。

図 3 は、参照画像上の小ブロック領域及び小ブロックの周辺画素を含んだ参照画像領域を示す模式図である。図 3（a）は参照画像として必要な領域を表しており、図 3（b）から（e）を代表する模式図である。図 3（b）は、小数画素精度の動き補償を必要としない場合に参照される領域を表しており、小ブロックの大きさと同じ領域サイズとなっている。図 3（c）は、水平方向のみの小数画素精度の動き補償を必要とする場合の参照領域を示しており、図 3（d）は、垂直方向のみの小数画素精度の動き補償を必要とする場合の参照領域を示している。また、図 3（e）は、水平垂直の両方向の小数画素精度動き補償を必要とする場合の参照領域を示している。

30

【 0 0 6 4 】

図 3 の各図において丸印の一つ一つが参照画素を示しているが、中でも画素 P 3 0 0、P 3 0 1、P 3 0 2、P 3 0 3、P 3 1 0、P 3 1 1、P 3 1 2、P 3 1 3、P 3 2 0、P 3 2 2、P 3 3 0、P 3 3 2、P 3 4 0 及び P 3 4 2 の太線の丸印は参照領域の角に位置する画素を示している。

【 0 0 6 5 】

画素 P 3 0 0、P 3 0 1、P 3 0 2 及び P 3 0 3 は、図 3（a）で示した参照画素領域の四隅であり、それぞれの座標は、 $(x_{Ln}, y_{Tn})$ 、 $(x_{Rn}, y_{Tn})$ 、 $(x_{Rn}, y_{Bn})$ 、 $(x_{Ln}, y_{Bn})$  であるとする。

40

【 0 0 6 6 】

また、画素 P 3 1 0、P 3 1 1、P 3 1 2 及び P 3 1 3 は、図 3（b）で示した参照画素領域の四隅であり、左上の画素の位置を  $(x_{On}, y_{On})$  とし、小ブロックの水平画素数を  $bWn - 1$ 、垂直画素数を  $bHn - 1$  とした場合のそれぞれの画素位置が、それぞれ  $(x_{On}, y_{On})$ 、 $(x_{On} + bWn - 1, y_{On})$ 、 $(x_{On}, y_{On} + bHn - 1)$ 、 $(x_{On} + bWn - 1, y_{On} + bHn - 1)$  となっていることを示している。

【 0 0 6 7 】

さらに、画素 P 3 2 0 と P 3 2 2 は、図 3（c）で示した参照画素領域の左上と右下の対角の二隅を、画素 P 3 3 0 と P 3 3 2 は、図 3（d）で示した参照画素領域の左上と右下の対角の二隅を、画素 P 3 4 0 と P 3 4 2 は、図 3（e）で示した参照画素領域の左上

50

と右下の対角の二隅をそれぞれ表している。

【 0 0 6 8 】

図 4 は、各小ブロックが参照画像として必要とする画素領域を計算するフローチャートを示している。図 4 のフローチャートに従って処理を進めていくと、図 3 ( a ) で示した参照画素の四隅の位置が求まり、図 3 ( b )、図 3 ( c )、図 3 ( d ) もしくは図 3 ( e ) のいずれかの領域に定まる。ここで、小数精度画素生成のためのフィルタタップ数を  $T$  とし、マルチフレームメモリ 1 0 4 からの転送においてバス幅等によって制限される転送単位を  $A l i g n$  とする。

【 0 0 6 9 】

ステップ S 4 0 0 は、小ブロックにおける参照画素の領域計算の開始を示している。

10

まず、対象とする小ブロックの水平方向の小数画素精度動き補償が必要かどうかを判定する ( ステップ S 4 0 1 ) 。

【 0 0 7 0 】

ステップ S 4 0 1 の判定で水平方向の小数画素精度動き補償が不要な場合 ( ステップ S 4 0 1 で  $N o$  ) は、 $x L n = x O n$ 、 $x R n = x O n + b W n - 1$  とする ( ステップ S 4 0 2 ) 。ここで、水平方向の小数画素精度動き補償が不要となるのは、動きベクトル  $M V$  で示される水平方向の動き補償位置が整数精度画素位置となる場合である。

【 0 0 7 1 】

ステップ S 4 0 1 の判定で水平方向の小数画素精度動き補償が必要な場合 ( ステップ S 4 0 1 で  $Y e s$  ) は、 $x L n = x O n - T / 2 + 1$ 、 $x R n = x O n + b W n - 1 + T / 2$  とする ( ステップ S 4 0 3 ) 。

20

【 0 0 7 2 】

ステップ S 4 0 2 もしくはステップ S 4 0 3 の処理の後、対象とする小ブロックの垂直方向の小数画素精度動き補償が必要かどうかを判定する ( ステップ S 4 0 4 ) 。

【 0 0 7 3 】

ステップ S 4 0 4 の判定で垂直方向の小数画素精度動き補償が不要な場合 ( ステップ S 4 0 4 で  $N o$  ) は、 $y T n = y O n$ 、 $y B n = y O n + b H n - 1$  とする ( ステップ S 4 0 5 ) 。ここで、垂直方向の小数画素精度動き補償が不要となるのは、動きベクトル  $M V$  で示される垂直方向の動き補償位置が整数精度画素位置となる場合である。

【 0 0 7 4 】

30

ステップ S 4 0 4 の判定で垂直方向の小数画素精度動き補償が必要な場合 ( ステップ S 4 0 4 で  $Y e s$  ) は、 $y T n = y T n - T / 2 + 1$ 、 $y B n = y O n + b H n - 1 + T / 2$  とする ( ステップ S 4 0 6 ) 。

【 0 0 7 5 】

ステップ S 4 0 5 もしくはステップ S 4 0 6 の処理の後、さらにマルチフレームメモリ 1 0 4 からの転送で転送画素数単位の制限がある場合は、 $x L n = ( x L n / A l i g n ) * A l i g n$ 、 $x R n = ( x R n / A l i g n ) * ( A l i g n + 1 ) - 1$  とする ( ステップ S 4 0 7 ) 。

【 0 0 7 6 】

ステップ S 4 0 8 は、小ブロックにおける参照画素の領域計算の終了を示している。

40

図 4 のフローチャートで示した処理を行うことにより、参照画素の転送に必要な画素領域が求まる。また、マルチフレームメモリ 1 0 4 からの転送で転送画素数単位の制限が無い場合は、ステップ S 4 0 7 の処理は不要である。ここで、参照画素の転送に必要な画素領域は、ステップ S 4 0 2 とステップ S 4 0 5 を通る処理を行った場合、図 3 ( b ) の領域となる。同様に、ステップ S 4 0 3 とステップ S 4 0 5 の場合は図 3 ( c )、ステップ S 4 0 2 とステップ S 4 0 6 の場合は図 3 ( d )、ステップ S 4 0 3 とステップ S 4 0 6 の場合は図 3 ( e ) の各領域となり、参照画素領域が決定される。

【 0 0 7 7 】

ただし、処理の簡略化のために、図 4 に示したフローチャートに従って算出するのではなく、不要な参照画素を含む可能性はあるが、単に最大の参照領域である図 3 ( e ) の領

50

域を用いることも可能である。

【0078】

次に、図5から図11を用いて複数の小ブロック参照画素が集まった和の領域計算について詳細な動作説明を行う。

【0079】

図5は、参照画面上に4つの小ブロックの参照領域が存在する場合の一例を示す模式図である。

【0080】

図5において、画素P500、P501、P502及びP503は参照画面RefPicの四隅を示しており、画面の横と縦の画素数をmaxWidthとmaxHeightとした時に、それぞれ、(0, 0)、(maxWidth - 1, 0)、(maxWidth - 1, maxHeight - 1)及び(0, maxHeight - 1)の画素位置であることを示している。また、画素P510、P511、P512及びP513は4つの小ブロックに対する参照画素領域の左上の画素位置を示しており、それぞれ、(xL0, yL0)、(xL1, yL1)、(xL2, yL2)及び(xL3, yL3)の座標であるものとする。

【0081】

また、ここでは、複雑になるため図示しないが、以降それぞれの参照画素領域でフィルタに必要な周辺画素を伴わない小ブロックのサイズと同じ領域の左上画素位置をそれぞれ、(x00, y00)、(x01, y01)、(x02, y02)及び(x03, y03)とした時、(x00, y00)から(x01, y01)、(x02, y02)及び(x03, y03)までの差分位置をここではそれぞれ、(+2, +2)、(+6, -3)及び(+9, +3)であるものとする。

【0082】

図6は、図5で示した左上画素P510、P511、P512及びP513を持つ4つの小ブロックの参照画素からなる和領域を示す模式図であり、図6(a)は任意の形状の画素領域を転送する場合の和領域、図6(b)は参照領域を全て含む矩形部分を和領域としていることを示したものである。ここで、太枠線B6aとB6bが和領域を表す境界線となっており、この太枠線B6aとB6bの内側の画素をマルチフレームメモリ104から局所参照メモリ102に動き補償画素MCpel1として転送することになる。図6(b)において、画素P600及びP602の白丸印はそれぞれ、矩形領域における左上と右下の画素位置を示しており、それぞれ(xMin, yMin)、(xMax, yMax)の座標となっているとする。また、図6の例では各小ブロックが4x4のサブマクロブロックパーティションの形状となっており、ここでは各小ブロックの参照画素領域は最大の領域となる図3(e)の領域を用いており、マルチフレームメモリ104からの転送で転送画素数単位の制限が無い場合であるものとする。また、図6(a)に示す任意の形状の画素領域を転送する場合の和領域は、複数の矩形領域の組み合わせとして表すことも可能である。

【0083】

和領域の導出方法は複数存在するが、ここでは、図6(a)と図6(b)の領域を求めるマーキングによる方法と単矩形座標算出による方法の2つの手法を例として挙げ説明を続ける。

【0084】

まず、転送領域のマーキングによる和領域の導出について説明する。

図7は、転送領域のマーキングによる和領域導出のフローチャートを示している。この手法を用いると任意の形状の和領域を求めることが可能である。ステップS700は、マーキングによる和領域の導出処理の開始を示している。

【0085】

まず、転送領域を示す転送マップの各画素位置の初期化を行う(ステップS701)。

マーキング処理対象を転送候補の小ブロックの一つ目に設定する(ステップS702)

。

【0086】

処理対象の小ブロックが存在する画素位置を転送マップにフラグを立てる（ステップS703）。

【0087】

一括転送を行う候補の小ブロック、すなわち一つのマクロブロックパーティションに含まれる全てのサブマクロブロックパーティションの処理を行ったかどうか判定する（ステップS704）。

【0088】

ステップS704の判定結果で全ての小ブロックに対して処理が出来ていない場合（ステップS704でNo）は、次の小ブロックを処理対象に設定し（ステップS705）、再びステップS703の処理に戻る。

10

【0089】

ステップS704の判定結果で全ての小ブロックに対して処理が出来ている場合（ステップS704でYes）は、最終処理として必要であればマルチフレームメモリからの転送単位の制限に対応するためのアライメント処理を行う（ステップS706）。なお、ステップS706は、各小ブロックの参照領域が既に転送単位の制限を考慮した領域になっている場合は不要な処理である。

【0090】

ステップS707は、マーキングによる和領域の導出処理の終了を示しており、図7で示したフローチャートに従って処理した結果、図6（a）の丸印を含む太枠線B6aのマーキング領域ができ上がり、転送領域として導出できる。

20

【0091】

続いて、単矩形座標算出による和領域の導出について説明する。

図8は単矩形座標算出による和領域導出のフローチャートを示している。この手法を用いると、複数の参照画素の転送領域を一つの矩形領域で包含した和領域を求めることが可能である。ステップS800は、単矩形座標算出による和領域の導出処理の開始を示している。

【0092】

まず、転送領域を示す対角画素の画素位置の初期化（ $xMin = maxWidth$ 、 $xMax = 0$ 、 $yMin = maxHeight$ 、 $yMax = 0$ ）を行う（ステップS801）。ここで、 $maxWidth$ は、画面サイズの横の最大値であり、 $maxHeight$ は、画面サイズの縦の最大値であるとする。

30

【0093】

処理対象の候補の小ブロックを一つ目に設定する（ステップS802）。

処理対象の小ブロックの左端の水平画素位置が矩形領域の左端の水平画素位置よりも小さい座標となっているかどうか、つまり $xMin > xLn$ となっているかどうかを判定する（ステップS803）。

【0094】

ここで、ステップS803の判定が正しい場合（ステップS803でYes）は、矩形領域の左端の座標に処理対象の左端の座標を代入（ $xMin = xLn$ ）する（ステップS804）。

40

【0095】

次に、処理対象の小ブロックの右端の水平画素位置が矩形領域の右端の水平画素位置よりも大きい座標となっているかどうか、つまり $xMax < xRn$ となっているかどうかを判定する（ステップS805）。

【0096】

ここで、ステップS805の判定が正しい場合（ステップS805でYes）は、矩形領域の右端の座標に処理対象の右端の座標を代入（ $xMax = xRn$ ）する（ステップS806）。

50

## 【 0 0 9 7 】

次に、処理対象の小ブロックの上端の垂直画素位置が矩形領域の上端の垂直画素位置よりも小さい座標となっているかどうか、つまり  $y_{Min} > y_{Tn}$  となっているかどうかを判定する（ステップ S 8 0 7）。

## 【 0 0 9 8 】

ここで、ステップ S 8 0 7 の判定が正しい場合（ステップ S 8 0 7 で Y e s ）は、矩形領域の上端の座標に処理対象の上端の座標を代入（ $y_{Min} = y_{Tn}$ ）する（ステップ S 8 0 8）。

## 【 0 0 9 9 】

次に、処理対象の小ブロックの下端の垂直画素位置が矩形領域の下端の垂直画素位置よりも大きい座標となっているかどうか、つまり  $y_{Max} < y_{Bn}$  となっているかどうかを判定する（ステップ S 8 0 9）。

## 【 0 1 0 0 】

ここで、ステップ S 8 0 9 の判定が正しい場合（ステップ S 8 0 9 で Y e s ）は、矩形領域の上端の座標に処理対象の上端の座標を代入（ $y_{Max} = y_{Bn}$ ）する（ステップ S 8 1 0）。

## 【 0 1 0 1 】

一括転送を行う候補の小ブロック、すなわち一つのマクロブロックパーティションに含まれる全てのサブマクロブロックパーティションの処理を行ったかどうか判定する（ステップ S 8 1 1）。

## 【 0 1 0 2 】

ステップ S 8 1 1 の判定結果で全ての小ブロックに対して処理が出来ていない場合（ステップ S 8 1 1 で N o ）は、次の小ブロックを処理対象に設定し（ステップ S 8 1 2）、再びステップ S 8 0 3 の処理に戻る。

## 【 0 1 0 3 】

ステップ S 8 1 1 の判定結果で全ての小ブロックに対して処理が出来ている場合（ステップ S 8 1 1 で Y e s ）は、最終処理として必要であればマルチフレームメモリからの転送単位の制限に対応するためのアライメント処理を行う（ステップ S 8 1 3）。なお、ステップ S 8 1 3 は、各小ブロックの参照領域が既に転送単位の制限を考慮した領域になっている場合は不要な処理である。

## 【 0 1 0 4 】

ステップ S 8 1 4 は、単矩形座標算出による和領域導出処理の終了を示しており、図 8 で示したフローチャートに従って処理した結果、図 6（b）の丸印を含む太枠線 B 6 b の領域を転送領域として導出する。図 6（a）の例では 2 2 1 画素、図 6（b）の例では 2 7 0 画素が参照領域として導出できる。

## 【 0 1 0 5 】

以上、マーキングによる方法と単矩形座標算出による方法の 2 つの和領域導出手法に関して説明を行った。

## 【 0 1 0 6 】

ところで、各小ブロックのフィルタ方向を考慮した場合には、転送領域を削減することができる。図 9 は、図 6 からフィルタ方向を考慮し転送領域を削減した結果の状態を表した模式図であり、図 9（a）はマーキングによる和領域の導出を行った場合、図 9（b）は単矩形座標算出による和領域の導出を行った場合を示している。

## 【 0 1 0 7 】

図 9 において点線で囲んだ領域 N 9 a 0、N 9 a 1、N 9 a 2、N 9 b 0、及び N 9 b 1 は、図 6（a）及び（b）と比べて転送が削減できる領域を示している。同様に点線で囲んだ領域 N 9 b 2 は、本来転送不要ではあるが矩形領域で転送するためダミーデータとして転送することとなる領域である。また、太枠線 B 9 a と B 9 b は和領域を表す境界線である。以下、転送領域の削減について詳細を説明する。

## 【 0 1 0 8 】

図 9 では、図 5 において左上画素 P 5 1 2 を含む小ブロックの参照領域は垂直方向のフィルタが不要であり、左上画素 P 5 1 3 を含む小ブロックの参照領域は水平方向のフィルタが不要であった場合の一例を示している。垂直方向のフィルタが不要な場合は、上 2 画素行と下 3 画素行が不要な図 3 ( c ) で示す横長の領域が転送領域として必要となる。また、水平方向のフィルタが不要な場合は、左 2 画素列と右 3 画素列が不要な図 3 ( d ) で示す縦長の領域が転送領域として必要となる。

#### 【 0 1 0 9 】

従って、図 9 ( a ) 及び図 9 ( b ) の領域から、領域 N 9 a 0、N 9 a 1、N 9 a 2、N 9 b 0、及び N 9 b 1 を除いた領域が転送領域となり、太枠線 B 9 a と B 9 b の内側の画素を転送する。一例では、領域 N 9 a 0、N 9 a 1、及び N 9 a 2 の画素数がそれぞれ 1 8、2 7 及び 2 であり、領域 N 9 a 0、N 9 a 1、N 9 a 2、N 9 b 0、及び N 9 b 1 も 1 8、2 7 及び 2 であるので、図 9 ( a ) の例では 1 7 4 画素、図 9 ( b ) の例では 1 9 5 画素が転送領域として導出できる。

10

#### 【 0 1 1 0 】

図 1 0 は、図 9 に対してマルチフレームメモリ 1 0 4 からの転送で転送画素数単位の制限がある場合の状態を表した模式図である。図 1 0 ( a ) はマーキングによる和領域の導出を行った場合、図 1 0 ( b ) は単矩形座標算出による和領域の導出を行った場合を示している。

#### 【 0 1 1 1 】

点線 a 1 1 0 a と a 1 1 0 b は、転送画素数単位の制限がある場合の転送単位の切れ目を表している。この一例では、水平方向の 4 画素が 1 転送単位となった場合を表している。

20

#### 【 0 1 1 2 】

また、太枠線 B 1 0 a と B 1 0 b は和領域を表す境界線である。この時、図 1 0 ( a ) の例では 1 9 6 画素、図 1 0 ( b ) の例では 2 0 8 画素が転送領域として導出できる。

#### 【 0 1 1 3 】

図 9 ( a )、図 9 ( b )、図 1 0 ( a ) 及び図 1 0 ( b ) のいずれの場合も、図 4、図 7 及び図 8 で示したフローチャートで導出することが可能である。

#### 【 0 1 1 4 】

複数の小ブロック参照画素が集まった和の領域計算についての詳細な動作説明は、以上である。

30

#### 【 0 1 1 5 】

次に、フレームメモリ転送制御部 1 0 1 で使用する閾値について説明する。

まず、図 4 で示した小ブロックの参照画像の領域計算により、小ブロック毎の画素数を  $(xRn - xLn + 1) \times (yBn - yTn + 1)$  の計算で算出する。次に小ブロック全ての計算結果の総和を計算し、それを閾値とする。この閾値によって、複数の小ブロック参照画素が集まった和の領域を一括で転送する場合と、それぞれの小ブロックごとに参照領域を転送する場合とでどちらが転送量が少なく済むかを判定することが可能となる。なお、この閾値はマルチフレームメモリ 1 0 4 のアクセスで分割するために発生する例えばバイトのアライメントにおけるペナルティなどの変数を加えても良い。

40

#### 【 0 1 1 6 】

また、この他、閾値は実装している局所参照メモリ 1 0 2 そのものの値とすることも可能である。例えば局所参照メモリ 1 0 2 は、 $16 \times 16$  のブロックサイズの動き補償に対応するために、 $(16 + 6 - 1) \times (16 + 6 - 1) = 441$  画素分を実装していることが考えられるので、この 441 画素などを閾値として用いてもよい。

#### 【 0 1 1 7 】

次に、マルチフレームメモリ 1 0 4 から読み出した動き補償参照画素 M c p e l 1 の局所参照メモリ 1 0 2 への格納について説明する。

#### 【 0 1 1 8 】

図 1 1 は、図 1 0 ( b ) に示す画素領域を転送する場合に、局所参照メモリ 1 0 2 への

50



格納方法を説明するための模式図である。図 11 ( a ) は、参照領域を一括で格納する場合を説明するための模式図である。点線で囲んだ領域 B 11 a は、動き補償予測のために実際に必要となる画素を表しており、図 7 で示したマーキングによる転送領域計算のフローを用いると同様に決定することが可能である。

#### 【 0119 】

図 11 ( b )、図 11 ( c )、図 11 ( d ) 及び図 11 ( e ) は、参照領域を小ブロック毎に格納する場合を説明するための模式図である。画素 P 11 b 0 と P 11 b 2、画素 P 11 c 0 と P 11 c 2、画素 P 11 d 0 と P 11 d 2 及び画素 P 11 e 0 と P 11 e 2 は小ブロックの参照領域の左上と右下の画素位置を示しており、左上の参照画素位置は図 5 で示した ( x L 0 , y L 0 )、( x L 1 , y L 1 )、( x L 2 , y L 2 ) 及び ( x L 3 , y L 3 ) になっている。

10

#### 【 0120 】

領域 B 11 b、B 11 c、B 11 d 及び B 11 e は、動き補償予測のために実際に必要となる画素を表しており、領域 B 11 d z 及び B 11 e z は垂直水平両方向の小数画素精度動き補償のフィルタ処理が必要になる場合に必要な画素領域を示している。

#### 【 0121 】

図 2 で示したフローチャートに従ってマルチフレームメモリ 104 から読み出した動き補償参照画素 M C p e l 1 は、小ブロック毎の転送の場合は無条件に図 11 ( b )、図 11 ( c )、図 11 ( d ) 及び図 11 ( e ) に示す状態で局所参照メモリ 102 に格納する。

20

#### 【 0122 】

また、同様に読み出した動き補償参照画素 M C p e l 1 が、複数の小ブロックで一括に転送される場合、図 11 ( a ) のまとめた状態で格納する方法と、小ブロック毎に個別で転送した場合と同様に図 11 ( b )、図 11 ( c )、図 11 ( d ) 及び図 11 ( e ) に示す状態に画素を展開して格納する方法がある。

#### 【 0123 】

参照領域を小ブロック毎に展開してメモリに格納する利点は、局所参照メモリ 102 から参照画素 M C p e l 3 を読み出し、小数精度画素を作り出すためのフィルタ処理の制御が従来と同じように行えばよいということである。一方、一括のまとめた状態で格納する場合には、続くフィルタ操作もさらに一括で処理することによって、さらなる処理削減が可能となる利点がある。この時、いずれにしても動き補償参照画素 M C p e l 1 を全て格納するのではなく、参照に必要な画素についてのみ格納するようにすることによって、無駄なメモリアクセスを削減することが可能である。

30

#### 【 0124 】

以上説明したように、本実施の形態 1 に係る画面間予測復号化装置によれば、マルチフレームメモリ転送制御部 101 において、小ブロックを一括で転送する場合の和領域を算出し、この和領域の画素数と閾値とを比較した結果によって、一括で転送するか個別の小ブロックとして転送するかを制御する。これによって、マクロブロック単位で見た場合に、転送画素数の最悪値は減少しないが、全体としての平均の転送量を大幅に下げることが可能となる。

40

#### 【 0125 】

上記例では、6 タップフィルタが必要な  $4 \times 4$  の小ブロックサイズが 4 つの転送を想定しているので、4 バイトの転送単位制限がある場合、 $((c e i l((4 + 6 - 1) / 4) \times 4) \times 4) \times 4 = 768$  画素の参照画素転送量が、図 10 ( b ) の状態では  $16 \times 13 = 208$  画素の転送量まで削減可能となる。

#### 【 0126 】

また、併せて、マルチフレームメモリ 104 から転送した動き補償参照画素 M C p e l 1 のデータは必要な画素データのみを局所参照メモリ 102 に格納するので、動き補償の動作処理全体の処理量を削減することが可能となる。

#### 【 0127 】

50

(実施の形態 2)

続いて、本発明の実施の形態 2 に係る動き補償装置が用いられる画面間予測復号化装置について説明する。

【0128】

図 12 は本発明の実施の形態 2 に係る動き補償装置が用いられる画面間予測復号化装置の構成を示すブロック図である。なお、図 1 に示す画面間予測復号化装置と同様の部分については同じ符号を付し、その説明を省略する。

【0129】

本発明の実施の形態 2 による画面間予測復号化装置は、実施の形態 1 で示した画面間予測符号化装置の構成に加えて、小数画素生成部 201 を有している。

10

【0130】

小数画素生成部 201 は、マルチフレームメモリ 104 と局所参照メモリ 102 との間に位置する小数画素精度の動き補償画像を生成するフィルタである。小数画素生成部 201 では、マルチフレームメモリ 104 から送られる動き補償参照画素 M C p e l 1 の並びの方向、すなわち小ブロックにおける垂直方向もしくは水平方向の片方向で画素が連続で送られてくる方向のフィルタ処理を行う。小数画素生成部 201 の動作タイミングは、フレームメモリ転送制御部 203 から F r m C t r F l t 信号により制御される。

【0131】

小数画素生成部 201 は、フィルタ処理を行った小数画素精度の動き補償画素及び元の動き補償参照画素 M C p e l 1 を、画素 M C p e l 4 として局所参照メモリ 102 へ出力する。また、動き補償部 202 は、小数画素生成部 201 で行った方向のフィルタ処理以外の動き補償画像生成処理を行う。

20

【0132】

以下、本実施の形態 2 の画面間予測復号化装置に関する詳細な動作として、主に局所メモリ転送制御部 103 の動作について説明する。小数画素生成部 201、局所参照メモリ 102、フレームメモリ転送制御部 203、局所メモリ転送制御部 204 及び動き補償部 202 以外の動作は、本実施の形態 1 と同じである。本実施の形態 2 において、動き補償参照画素 M C p e l 1 は、小ブロックの参照領域を含む転送領域が一括で転送されてきている場合を想定する。

【0133】

図 13 は、小数画素精度動き補償画素生成の処理の動作の流れを示すフローチャートである。図 13 のフローチャートでは、マルチフレームメモリ 104 からの動き補償参照画素 M C p e l 1 の転送単位が、小ブロック毎かそれとも連結した和領域として転送されているかで処理を切り換えて効率的に小数画素精度動き補償を行う手順を示している。

30

【0134】

ステップ S 1300 は小数画素精度動き補償画素生成の処理の開始を表している。

まず、フレームメモリ転送制御部 203 は、転送領域の中で、実際に参照に必要な画素を判定する(ステップ S 1301)。これは、図 7 に示したマーキングによる和領域の導出処理のフローチャートと同様の方法で行う。

【0135】

次に、フレームメモリ転送制御部 203 は、水平及び垂直のフィルタ処理を行う領域の導出を水平方向と垂直方向のそれぞれについて行う(ステップ S 1302)。ここでは、それぞれ結果を水平フィルタマップ及び垂直フィルタマップと呼ぶことにする。

40

【0136】

次に、小数画素生成部 201 は、マルチフレームメモリ 104 から入力された動き補償参照画素 M C p e l 1 に対して、転送方向の画素の並びに、水平フィルタマップもしくは垂直フィルタマップに従って、いずれかの小ブロックの動き補償画像の生成に必要な部分についてのみフィルタ処理を実行する(ステップ S 1303)。

【0137】

小数画素生成部 201 によってフィルタ処理が行われた画素及び動き補償参照画素 M C

50

p e l 1 は併せて画素 M C p e l 4 として局所参照メモリ 1 0 2 へ出力され、局所参照メモリ 1 0 2 に格納される（ステップ S 1 3 0 4 ）。

【 0 1 3 8 】

次に、動き補償部 2 0 2 は、局所参照メモリ 1 0 2 から入力された参照画素 M C p e l 3 に対して、ステップ S 1 3 0 3 で実行したフィルタ方向と垂直となる方向のフィルタ処理を垂直フィルタマップもしくは水平フィルタマップに従って実行し、1 / 2 小数画素精度参照画素生成を行う（ステップ S 1 3 0 5 ）。

【 0 1 3 9 】

最後に、動き補償部 2 0 2 は、線形補間による 1 / 4 小数画素精度参照画素生成を行い、参照画面画素 M C p e l 2 として出力する（ステップ S 1 3 0 6 ）。フィルタ処理は、小ブロック毎に必要であれば行う。1 / 2 小数画素精度画素生成を含め、整数画素精度の動き補償しか必要としない場合は、フィルタ処理は行わない。

【 0 1 4 0 】

ステップ S 1 3 0 7 は、小数画素精度動き補償画素生成の処理を表している。小ブロック毎の個別の画素転送がマルチフレームメモリ 1 0 4 から行われている場合であっても、図 1 3 のフローチャートに従って小数画素精度動き補償画素生成の処理を行うことが可能である。

【 0 1 4 1 】

次に、図 1 4 及び図 1 5 を用いて、水平及び垂直のフィルタ処理を行う領域の導出に関して詳細に説明する。図 1 4 は、フィルタを実行する画素に対するマーキング処理を説明するための模式図であり、図 1 5 は、そのマーキング処理のフローチャートを示している。

【 0 1 4 2 】

図 1 4 において、図 1 4 ( a ) は、図 1 0 ( b ) と同じ状態を表しており、画素 P 1 4 2 0 と P 1 4 3 0 はそれぞれ、( x L 2 , y T 2 ) と ( x L 3 , y T 3 ) の画素位置であり、それぞれを左上の角画素とする参照領域を縦横の線を付けた丸印の画素と、黒丸の丸印の画素で構成している。

【 0 1 4 3 】

また、図 1 4 ( b ) と図 1 4 ( c ) は、垂直フィルタマップと水平フィルタマップであり、それぞれ太枠点線 B 1 4 b と太枠点線 B 1 4 c で囲んだ斜線領域がフィルタを実行する領域を表している。

【 0 1 4 4 】

図 1 5 を用いてフレームメモリ転送制御部 2 0 3 が行うフィルタ処理領域のマーキングの手順を説明する。ステップ S 1 5 0 0 は、マーキング処理の開始を表している。

【 0 1 4 5 】

まず、水平フィルタマップと垂直フィルタマップを初期化する（ステップ S 1 5 0 1 ）。例えば全ての画素位置のフラグを 0 に設定する。

【 0 1 4 6 】

処理対象を一つ目の小ブロックに設定する（ステップ S 1 5 0 2 ）。

対象の小ブロックが水平方向のフィルタを必要とするかどうかを判定する（ステップ S 1 5 0 3 ）。水平方向のフィルタ処理を必要としない場合（ステップ S 1 5 0 3 で N o ）は、ステップ S 1 5 0 5 に移る。

【 0 1 4 7 】

一方、ステップ S 1 5 0 3 において、水平方向のフィルタ処理を必要とする場合（ステップ S 1 5 0 3 で Y e s ）は、水平フィルタマップにおいて対象の小ブロックが参照する画素位置にフラグを立てる（ステップ S 1 5 0 4 ）。例えば、図 1 4 ( c ) に示したように「H」のフラグを立てる。

【 0 1 4 8 】

次に、対象の小ブロックが垂直方向のフィルタを必要とするかどうかを判定する（ステップ S 1 5 0 5 ）。垂直方向のフィルタ処理を必要としない場合（ステップ S 1 5 0 5 で

10

20

30

40

50

No) は、ステップ S 1 5 0 7 に移る。

【 0 1 4 9 】

一方、ステップ S 1 5 0 5 において、垂直方向のフィルタ処理を必要とする場合（ステップ S 1 5 0 5 で Yes）は、垂直フィルタマップにおいて対象の小ブロックが参照する画素位置にフラグを立てる（ステップ S 1 5 0 6）。例えば、図 1 4（b）に示したように「V」のフラグを立てる。

【 0 1 5 0 】

一括転送を行った全ての小ブロックに対してマーキングの処理を行ったかどうかを判定する（ステップ S 1 5 0 7）。全ての小ブロックに対する処理を行っている場合（ステップ S 1 5 0 7 で Yes）には、水平垂直フィルタのマーキング処理を終了する（ステップ S 1 5 0 9）。

10

【 0 1 5 1 】

一方、ステップ S 1 5 0 7 において、全ての小ブロックに対する処理が出来ていない場合（ステップ S 1 5 0 7 で No）には、処理対象を次の小ブロックに設定する（ステップ S 1 5 0 8）。

【 0 1 5 2 】

以上の処理を行うことによって、水平垂直のフィルタを複数の小ブロックでまとめて行う場合の領域を導出することが出来る。図 1 4 で示している例では、画素 P 1 4 2 0 を左上の画素とする参照領域は、垂直方向のフィルタが不要であると仮定しているので、縦横の線を付けた丸印領域の画素の部分が垂直フィルタの不要部分となり、図 1 4（b）の太点線枠 B 1 4 b で囲んだ斜線領域に垂直フィルタを実行すればよいことが分かる。また、画素 P 1 4 3 0 を左上の画素とする参照領域は、垂直方向のフィルタが不要であると仮定しているので、黒丸印領域の画素の部分が水平フィルタの不要部分となり、図 1 4（c）の太点線枠 B 1 4 c で囲んだ斜線領域に水平フィルタを実行すればよいことが分かる。

20

【 0 1 5 3 】

この実施の形態 2 に示した構成をとることにより、小数画素精度の動き補償予測のためのフィルタ処理を小ブロック毎に実行するのではなく、複数の小ブロックについてまとめて実行し、しかも必要な箇所のみ選択的にフィルタ処理を実施するので、処理サイクル及び処理量を削減できる。また、併せて、マルチフレームメモリ 1 0 4 からの転送途中で片方向のフィルタを実行するので、さらに処理サイクルが削減できる。

30

【 0 1 5 4 】

（実施の形態 3）

さらに続いて、本発明の実施の形態 3 について説明する。

【 0 1 5 5 】

図 1 6 は、本発明の実施の形態 3 に係る動き補償装置が用いられる画面間予測復号化装置の動作の流れを示すフローチャートである。本実施の形態 3 では、H. 2 6 4 規格におけるマクロブロックレベルでの適応に関する一例の処理手順を説明する。

【 0 1 5 6 】

ブロックサイズが  $16 \times 16$ 、 $16 \times 8$ 、 $8 \times 16$  及び  $8 \times 8$  のマクロブロックパーティションタイプの場合、パーティション毎に異なるピクチャを参照画面とすることが H. 2 6 4 規格では可能である。従って同じピクチャを参照するパーティションを判定し、マクロブロックパーティションの参照ピクチャが同じ場合には、サブマクロブロックレベルでの処理と同様にすればよい。つまり、実施の形態 1 もしくは実施の形態 2 と同様の処理でマルチフレームメモリ 1 0 4 へのアクセスの削減と、動き補償画像の生成処理の削減がマクロブロックレベルでも可能となる。

40

【 0 1 5 7 】

以下、図 1 6 を用いてマクロブロックにおける参照画素転送及び動き補償処理の制御フローについて説明する。ステップ S 1 6 0 0 は、制御の開始を示している。

【 0 1 5 8 】

まず、マクロブロックを構成する小ブロックが  $16 \times 16$ 、 $16 \times 8$ 、 $8 \times 16$  もしく

50

は  $8 \times 8$  のパーティションタイプのみで構成されているかどうか判定する（ステップ S 1 6 0 1）。

【 0 1 5 9 】

ステップ S 1 6 0 1 の判定結果において  $16 \times 16$ 、 $16 \times 8$ 、 $8 \times 16$  もしくは  $8 \times 8$  のパーティションタイプのみで構成されていると判定された場合（ステップ S 1 6 0 1 で Yes）、全ての小ブロックが同じフレームを参照しているかどうか判定する（ステップ S 1 6 0 2）。

【 0 1 6 0 】

ステップ S 1 6 0 2 で判定した結果、全てが同じ参照フレームであった場合（ステップ S 1 6 0 2 で Yes）は、マクロブロックレベルで一括か個別かを判定し参照画素転送及び動き補償画素生成を行う（ステップ S 1 6 0 3）。

10

【 0 1 6 1 】

また、ステップ S 1 6 0 2 で判定した結果、各小ブロックの参照フレームと異なっている場合（ステップ S 1 6 0 2 で No）は、従来どおりの個別の参照画素転送と個別の動き補償画素生成を行う（ステップ S 1 6 0 4）。

【 0 1 6 2 】

一方、ステップ S 1 6 0 1 の判定結果において  $16 \times 16$ 、 $16 \times 8$ 、 $8 \times 16$  もしくは  $8 \times 8$  のパーティションタイプのみで構成されていないと判定された場合（ステップ S 1 6 0 1 で No）、マクロブロックパーティション毎に処理を行うため、まず、処理対象を最初のマクロブロックパーティションに設定する（ステップ S 1 6 0 5）。

20

【 0 1 6 3 】

設定されたマクロブロックパーティションにおいて、サブマクロブロックパーティションレベルで一括か個別かを判定し参照画素転送及び動き補償画素生成を行う（ステップ S 1 6 0 6）。

【 0 1 6 4 】

次に、全てのマクロブロックパーティションについて処理を実行したかを判定する（ステップ S 1 6 0 7）。

【 0 1 6 5 】

ステップ S 1 6 0 7 の判定で全てのマクロブロックパーティションについて処理が終了していない時（ステップ S 1 6 0 7 で No）は、処理対象を次のマクロブロックパーティションに設定し、ステップ S 1 6 0 6、ステップ S 1 6 0 7 を繰り返す（ステップ S 1 6 0 8）。

30

【 0 1 6 6 】

ステップ S 1 6 0 9 は、マクロブロックでの参照画素転送及び動き補償画素生成の処理の終了を表している。

【 0 1 6 7 】

上述した手順に従って処理を行うことで、マルチフレームメモリ 1 0 4 へのアクセスの削減と、参照画素転送及び動き補償画素生成のフィルタ処理量の削減を、マクロブロックレベルの処理に対しても適応が可能となる。

【 0 1 6 8 】

40

以上、本発明に係る画面間予測復号化装置について各実施の形態に基づき説明したが、本発明は、これらの実施の形態に限定されるものではなく、本発明の範囲内において種々の設計変更などを施すとしてもよい。

【 0 1 6 9 】

例えば、実施の形態 1 から実施の形態 3 に示した装置及び手法は、一括で転送を行う場合の小ブロックは、動き補償単位に分割した全てで必ずしも行う必要はなく、例えば  $4 \times 4$  のサブマクロブロックパーティションタイプの場合、4 つが集まって一つのマクロブロックパーティションを構成するが、2 つだけを一括で転送及びフィルタの処理を行っても良い。

【 0 1 7 0 】

50

また、実施の形態 1 から実施の形態 3 に示した装置及び手法は、一括で転送を行う場合の小ブロックは、複数のマクロブロックパーティションやマクロブロックから選んだ任意のものでも良い。

【0171】

さらに、実施の形態 1 から実施の形態 3 に示した装置及び手法は、画像符号化装置及び手法にも応用が可能である。

【0172】

また、図 1 および図 12 に示したブロック図の各機能ブロックは典型的には集積回路である LSI として実現される。この LSI は 1 チップ化されても良いし、複数チップ化されても良い。(例えばメモリ以外の機能ブロックが 1 チップ化されていても良い。)ここでは、LSI としたが、集積度の違いにより、IC、システム LSI、スーパー LSI、ウルトラ LSI と呼称されることもある。

【0173】

また、集積回路化の手法は LSI に限るものではなく、専用回路又は汎用プロセッサで実現してもよい。LSI 製造後に、プログラムすることが可能な FPG A (Field Programmable Gate Array) や、LSI 内部の回路セルの接続や設定を再構成可能なリコンフィギュラブル・プロセッサを利用しても良い。

【0174】

さらには、半導体技術の進歩又は派生する別技術により LSI に置き換わる集積回路化の技術が登場すれば、当然、その技術を用いて機能ブロックの集積化を行ってもよい。バイオ技術の適応等が可能性としてありえる。

【0175】

また、各機能ブロックのうち、例えばマルチフレームメモリ 104 のような符号化時または復号化時の参照対象となるデータを格納する手段だけ 1 チップ化せずに別構成としても良い。

【産業上の利用可能性】

【0176】

本発明に係る動き補償装置は、例えばコンテンツ配信装置やデジタル放送装置、携帯電話、DVD 装置、及びパーソナルコンピュータ等で、効率的に動き補償画素を生成したり、動画像を構成する各ピクチャを符号化して符号列を生成したり、また生成された符号化列を復号化したりする等に有用である。

【図面の簡単な説明】

【0177】

【図 1】本発明の実施の形態 1 に係る動き補償装置が用いられる画面間予測復号化装置の構成を示すブロック図である。

【図 2】フレームメモリ転送制御部の制御の流れを示すフローチャートである。

【図 3】(a) 参照画素領域の画素を示す図であり、(b) 水平及び垂直フィルタが不要な場合の参照画素領域の画素を示す図であり、(c) 水平フィルタが必要な場合の参照画素領域の画素を示す図であり、(d) 垂直フィルタが必要な場合の参照画素領域の画素を示す図であり、(e) 水平及び垂直フィルタの双方が必要な場合の参照画素領域の画素を示す図である。

【図 4】参照画素領域の画素の座標を求める処理の流れを示すフローチャートである。

【図 5】参照画面と参照領域を示す図である。

【図 6】(a) 転送する複数小ブロックの任意形状の和領域を示す図であり、(b) 転送する複数小ブロックの単矩形形状の和領域を示す図である。

【図 7】転送する複数小ブロックの任意形状の和領域を導出する処理の流れを示すフローチャートである。

【図 8】転送する複数小ブロックの単矩形形状の和領域を導出する処理の流れを示すフローチャートである。

【図 9】(a) フィルタ処理の参照不要部分を考慮して転送する複数小ブロックの任意形

10

20

30

40

50

状の和領域を示す図であり、(b)フィルタ処理の参照不要部分を考慮して転送する複数小ブロックの単矩形形状の和領域を示す図である。

【図10】(a)4バイト単位転送による制限を考慮して転送する複数小ブロックの任意形状の和領域を示す図であり、(b)4バイト単位転送による制限を考慮して転送する複数小ブロックの単矩形形状の和領域を示す図である。

【図11】(a)転送した参照画素の有効画素領域を示す図であり、(b)(xL0, yT0)を左上画素とする参照画素を示す図であり、(c)(xL1, yT1)を左上画素とする参照画素を示す図であり、(d)(xL2, yT2)を左上画素とする参照画素を示す図であり、(e)(xL3, yT3)を左上画素とする参照画素を示す図である。

【図12】本発明の実施の形態2に係る動き補償装置が用いられる画面間予測復号化装置の概略構成を示すブロック図である。

10

【図13】小数画素精度動き補償画素生成の処理の動作の流れを示すフローチャートである。

【図14】(a)転送した参照画素の有効画素領域を示す図であり、(b)垂直方向フィルタの有効画素領域を示す図であり、(c)水平方向フィルタの有効画素領域を示す図である。

【図15】垂直方向フィルタ及び水平方向フィルタの有効画素領域を導出するためのフローチャートである。

【図16】本発明の実施の形態3に係る動き補償装置が用いられる画面間予測復号化装置の動作の流れを示すフローチャートである。

20

【図17】従来の画面間予測符号化装置の構成を示すブロック図である。

【図18】従来の画面間予測復号化装置の構成を示すブロック図である。

【図19】6タップフィルタをかける整数精度画素の並びを示す図である。

【図20】6タップフィルタをかける参照画素領域を示す図である。

【図21】(a)対象ブロックの参照画素領域と一つ前のブロックの参照画素領域との重なりを示す図であり、(b)対象ブロックの参照画素領域と一つ前のブロックの参照画素領域との重なりが無い状態を示す図である。

【図22】対象ブロックの参照画素領域と一つ前のブロックの参照画素領域が転送単位境界内に両方とも含まれる状態を示す図である。

【符号の説明】

30

【0178】

101	フレームメモリ転送制御部
102	局所参照メモリ
103	局所メモリ転送制御部
104、402	マルチフレームメモリ
105、405	動き補償部
201	小数画素生成部
401	動き検出部
403、404	減算部
406	符号化部
407、501	加算部
408	動きベクトルメモリ
409	動きベクトル予測部
502	復号化部
Str	符号化信号
DiffMV	動きベクトル予測差分
PredMV	予測動きベクトル
PrevMV	近傍動きベクトル
RefNo	参照ピクチャ番号
RecDiffPel	復号画面予測誤差

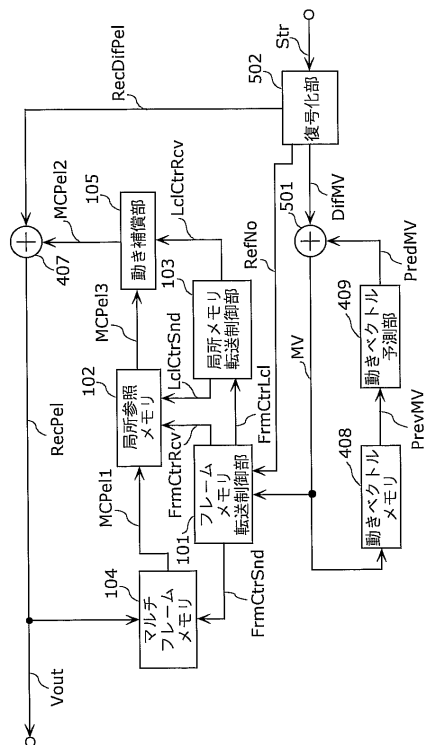
40

50

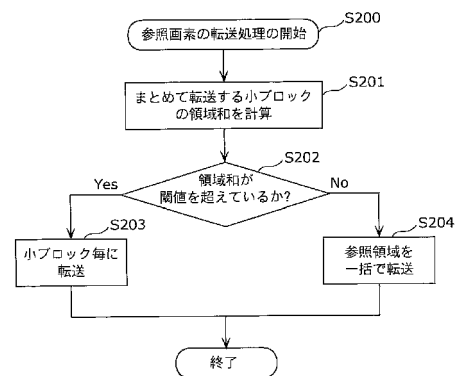
RecPel1	復号画面
Vout	復号画面信号
MCpel11	動き補償参照画素
MCpel12	参照画面画素
MCpel13	画素
FrmCtrSnd	制御信号
FrmCtrRcv	制御信号
FrmCtrLcl	制御信号
LclCtrSnd	制御信号
LclCtrRcv	制御信号

10

【図1】

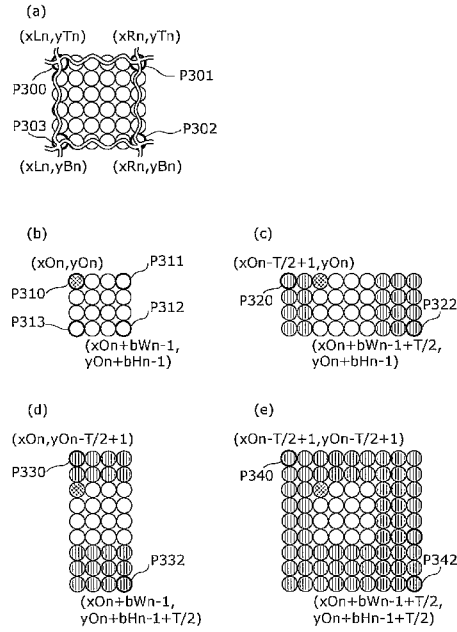


【図2】

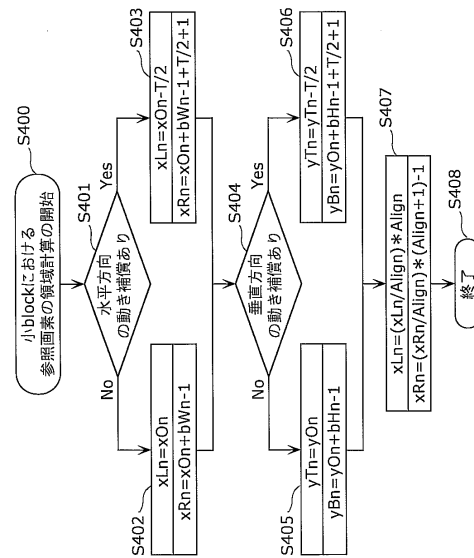




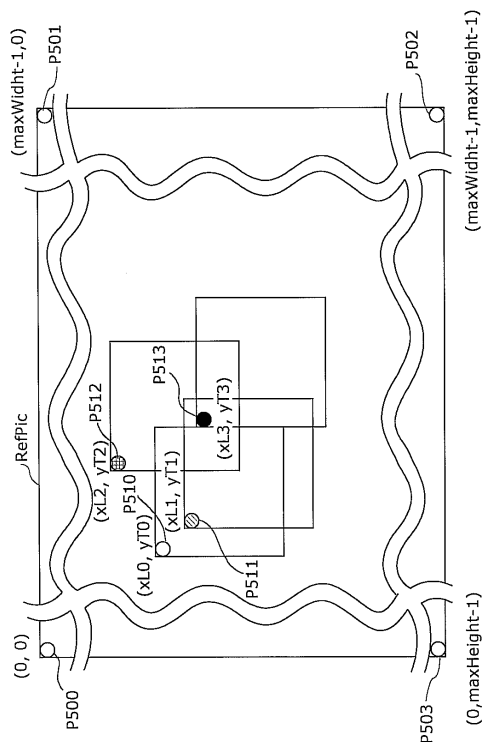
【図 3】



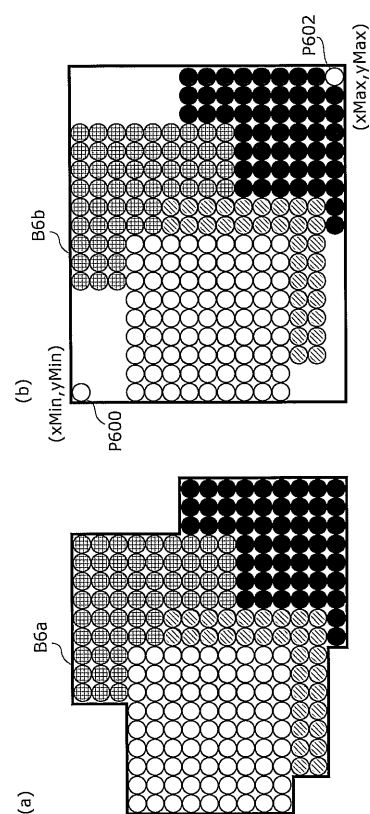
【図 4】



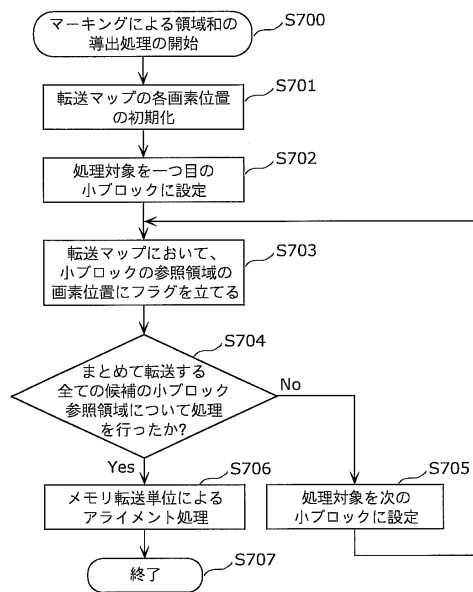
【図 5】



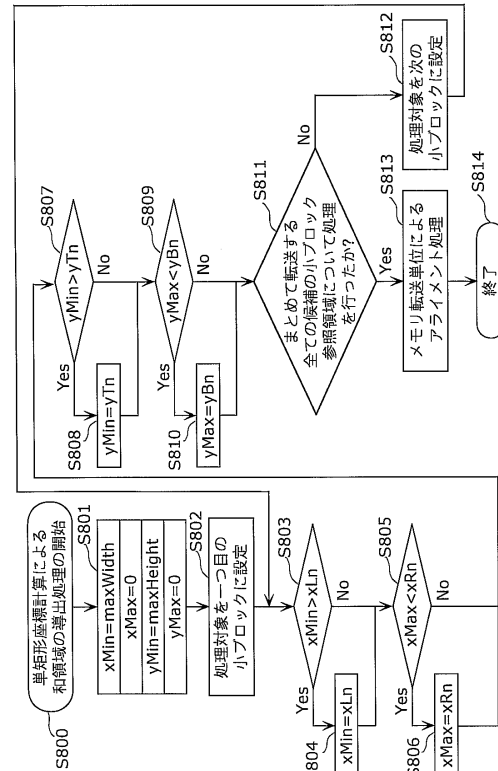
【図 6】



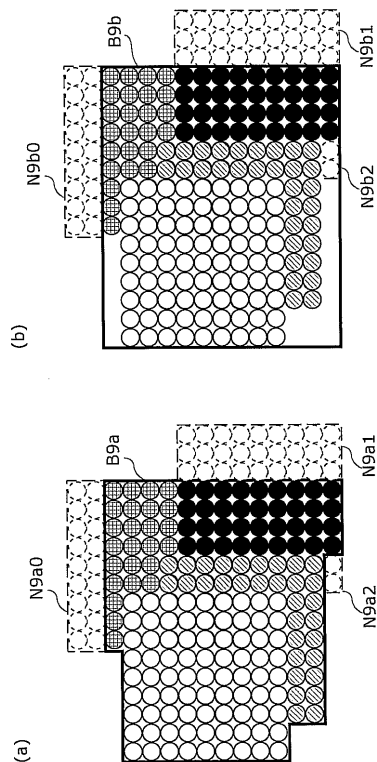
【図 7】



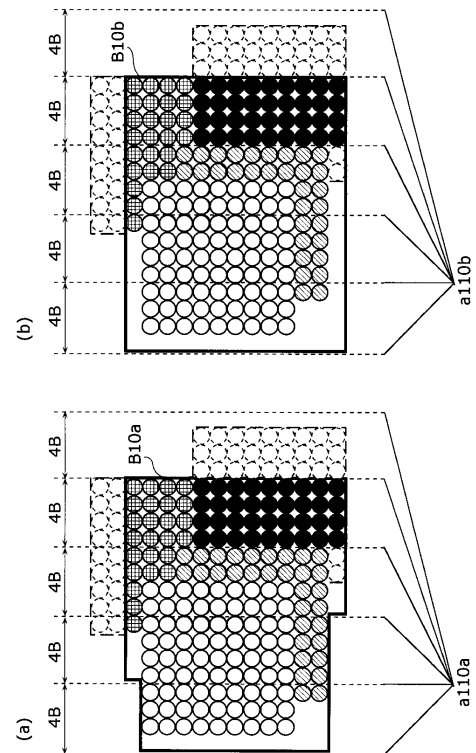
【図 8】



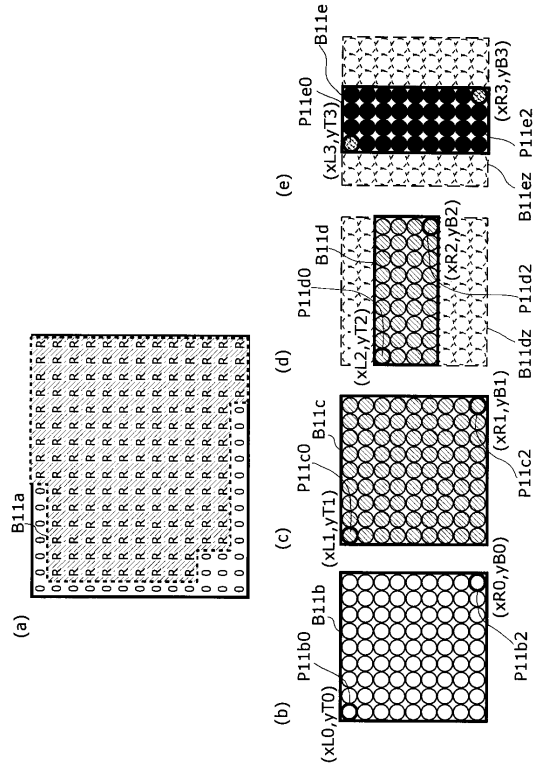
【図 9】



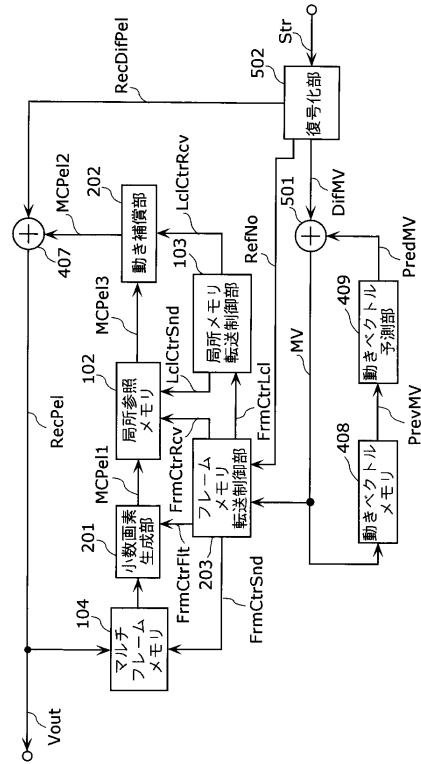
【図 10】



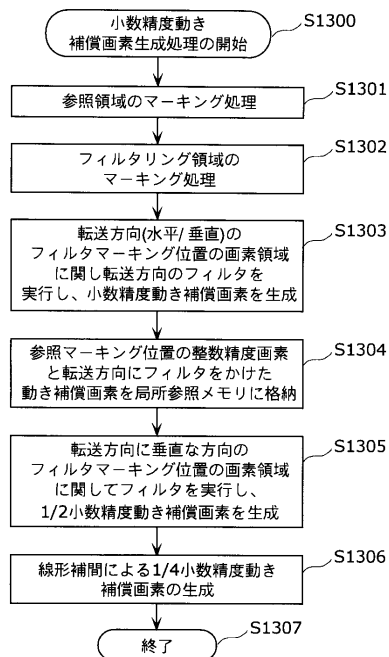
【図 1 1】



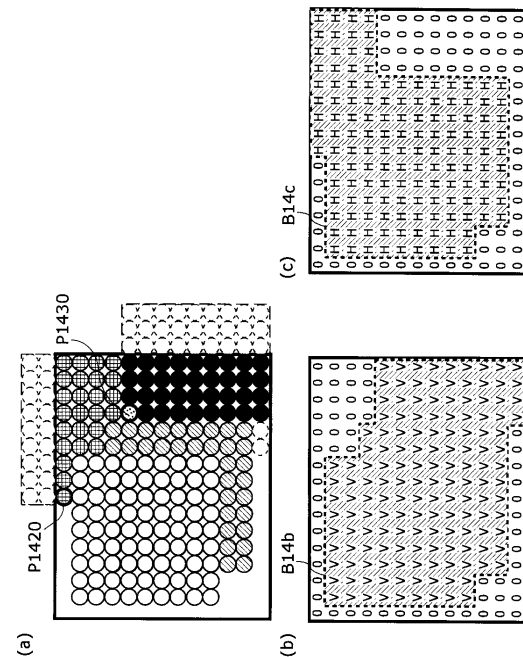
【図 1 2】



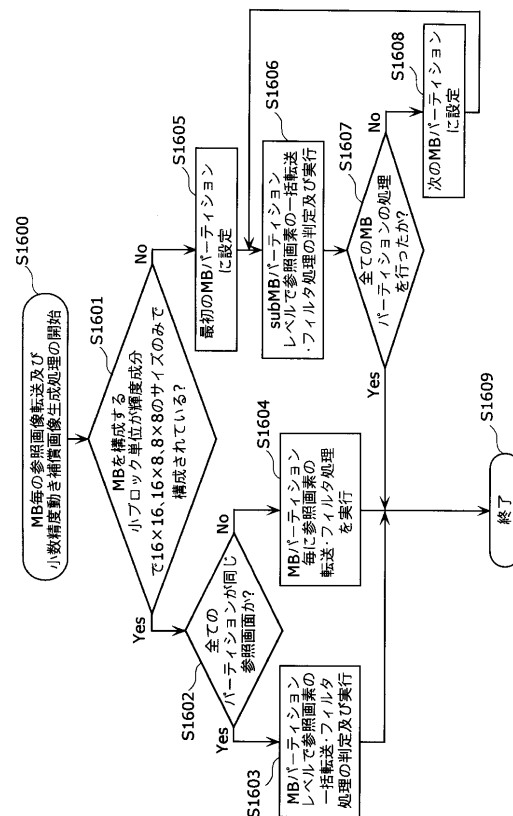
【図 1 3】



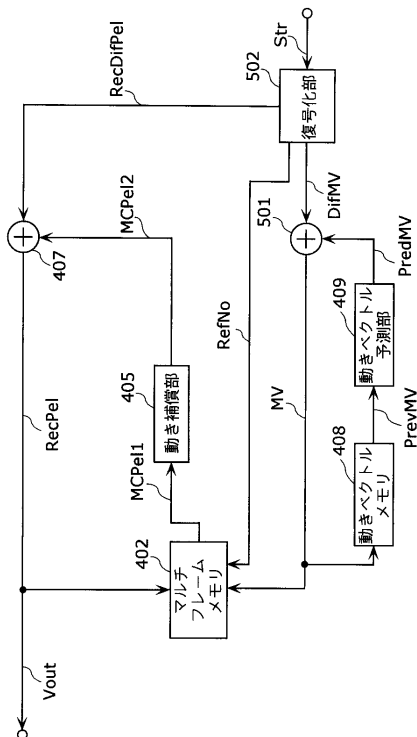
【図 1 4】



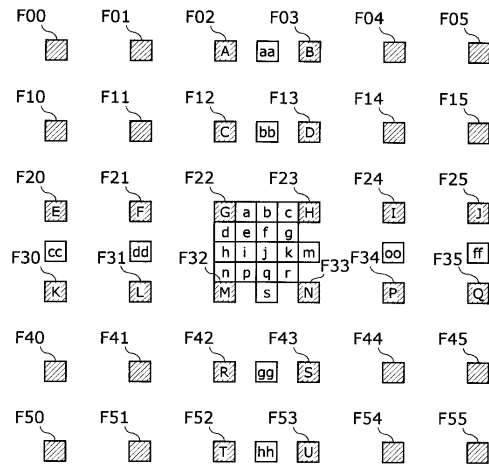
【 ㊦ 1 6 】



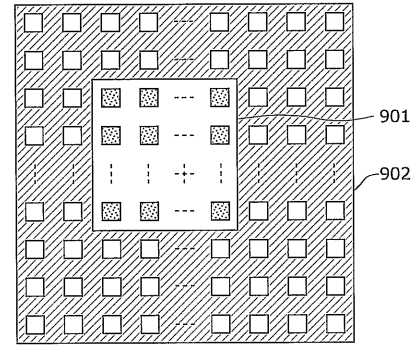
【 図 1 8 】



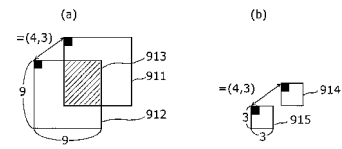
【図 19】



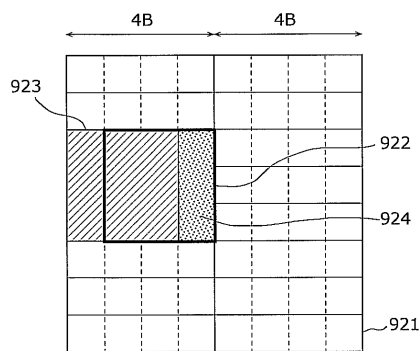
【図 20】



【図 21】



【図 22】



---

フロントページの続き

審査官 坂本 聡生

(56)参考文献 特開平10-215457(JP,A)  
特開平11-298903(JP,A)  
国際公開第2004/079916(WO,A1)

(58)調査した分野(Int.Cl.,DB名)  
H04N7/24-7/68