

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成 28 年 1 月 14 日 (2016.1.14)

【公開番号】特開 2015-22553 (P2015-22553A)

【公開日】平成 27 年 2 月 2 日 (2015.2.2)

【年通号数】公開・登録公報 2015-007

【出願番号】特願 2013-150629 (P2013-150629)

【国際特許分類】

G 0 6 F 9/48 (2006.01)

G 0 6 F 9/46 (2006.01)

【 F I 】

G 0 6 F 9/46 3 1 1 B

G 0 6 F 9/46 3 5 0

【手続補正書】

【提出日】平成 27 年 11 月 20 日 (2015.11.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

仮想化支援機能を有する複数の物理プロセッサと、メモリとを含む計算機の制御方法であって、

前記計算機は、

前記物理プロセッサのうち仮想化支援機能を無効にした第 1 のプロセッサグループと、前記物理プロセッサのうち仮想化支援機能を有効にした第 2 のプロセッサグループと、を含み、

第 1 の OS に前記第 1 のプロセッサグループを割り当てて、前記第 1 の OS を起動させる第 1 のステップと、

仮想マシンを稼働させる仮想化部に前記第 2 のプロセッサグループを割り当て、前記仮想化部を起動させる第 2 のステップと、

前記仮想化部が、前記メモリのうちの所定の領域と、前記第 2 のプロセッサグループのうちの所定の物理プロセッサと、を前記仮想マシンとしての第 2 の OS に割り当てて、当該第 2 の OS を起動させる第 3 のステップと、

前記仮想化部が、前記メモリに前記第 1 の OS と仮想化部が相互に読み書き可能な共有領域を設定する第 4 のステップと、

前記仮想化部が、前記第 2 の OS への論理割込みと物理割込みの対応関係を含む割込みパス情報を前記共有領域に設定する第 5 のステップと、

前記第 1 の OS が、前記共有領域から前記割込みパス情報を取得する第 6 のステップと、

前記第 1 の OS が、前記割込みパス情報の前記第 2 の OS への論理割込みと物理割込みの対応関係に基づいて、前記第 1 のプロセッサグループの第 1 の物理プロセッサに物理割込みを生成させ、前記割込みパス情報に基づいて、前記第 1 の物理プロセッサが、前記第 2 のプロセッサグループの第 2 の物理プロセッサに前記物理割込みを発行する第 7 のステップと、

前記第 2 の物理プロセッサが、前記第 1 の物理プロセッサから前記物理割込みを受信すると、前記割込みパス情報に基づいて、前記第 2 の OS へ論理割込みを発行する第 8 のス

テップと、
を含むことを特徴とする計算機の制御方法。

【請求項 2】

請求項 1 に記載の計算機の制御方法であって、
前記第 3 のステップは、
前記仮想化部が、前記第 2 のプロセッサグループの第 2 の物理プロセッサを仮想プロセッサとして前記第 2 の OS に割り当て、
前記仮想化部が、前記第 2 の OS が利用する仮想プロセッサ情報を前記仮想化部の仮想マシン管理情報の一部として設定し、
前記第 5 のステップは、
前記仮想化部が、割り込み受信対象の前記第 2 の OS に割り当てられた前記仮想プロセッサの割り込み制御部の識別子に対応する物理プロセッサコアの割り込み制御部の識別子と、割り込み受信対象の前記第 2 の OS の割り込みハンドラを特定するゲストベクタと、を前記割り込みパス情報に設定し、
前記第 6 のステップは、
前記第 1 の OS が、前記割り込みパス情報のうち、前記割り込み受信対象の前記第 2 の OS に割り当てられた前記仮想プロセッサの割り込み制御部の識別子に対応する物理プロセッサコアの割り込み制御部の識別子と、割り込み受信対象の前記第 2 の OS の割り込みハンドラを特定するゲストベクタと、を取得することを特徴とする計算機の制御方法。

【請求項 3】

請求項 2 に記載の計算機の制御方法であって、
前記第 5 のステップは、
前記仮想化部が、前記第 1 の物理プロセッサで生成する物理割り込みに付加する通知ベクタと、前記ゲストベクタに対応する割り込み要求ビットマップと、を前記割り込みパス情報に設定し、
前記第 7 のステップは、
前記第 1 の OS が、前記割り込みパス情報に、物理割り込みを発行したことを示す発行済み通知ビットを有効化することを特徴とする計算機の制御方法。

【請求項 4】

請求項 3 に記載の計算機の制御方法であって、
前記第 5 のステップは、
前記第 2 の OS に割り当てられた前記仮想プロセッサの割り込み制御部の識別子に対応する物理プロセッサコアに前記第 8 のステップを実施させるため、前記通知ベクタと、前記割り込み要求ビットマップおよび前記発行済み通知ビットとを保持するメモリ領域のメモリアドレスと、を前記仮想化部の仮想マシン管理情報へ設定し、
前記第 7 のステップは、
前記第 1 の OS が、前記取得した前記通知ベクタを設定した前記物理割り込みを前記第 1 の物理プロセッサに生成させ、
前記第 1 の物理プロセッサが、前記割り込み受信対象の前記第 2 の OS に割り当てられた前記仮想プロセッサの割り込み制御部の識別子に対応する物理プロセッサコアの割り込み制御部の識別子に対応する前記第 2 の物理プロセッサへ前記生成した物理割り込みを発行することを特徴とする計算機の制御方法。

【請求項 5】

請求項 3 または請求項 4 に記載の計算機の制御方法であって、
前記物理プロセッサは、割り込み支援機能として、論理割り込み発生に仮想化ソフトウェアの処理を省く機能を有することを特徴とする計算機の制御方法。

【請求項 6】

請求項 1 に記載の計算機の制御方法であって、
前記仮想化部が、前記第 2 のプロセッサグループの物理プロセッサと前記第 2 の OS の関係を変更する第 9 のステップと、

前記仮想化部が、前記変更された前記第 2 のプロセッサグループの物理プロセッサと前記第 2 の OS の関係に基づいて、前記第 2 の OS への論理割り込みと物理割り込みの対応関係を含む割り込みパス情報を更新する第 10 のステップと、
をさらに含むことを特徴とする計算機の制御方法。

【請求項 7】

請求項 1 に記載の計算機の制御方法であって、

前記割り込みパス情報に含まれる、前記第 2 の OS への論理割り込みと物理割り込みの対応関係は、

前記第 2 の OS が、MSI-X 領域に設定する仮想プロセッサの割り込み制御部の識別子と、

前記仮想プロセッサの割り込み制御部の識別子に対応する物理プロセッサコアの割り込み制御部の識別子と、

から構成され、

かつ、前記 MSI-X 領域を前記第 2 の OS に割り当てられたメモリ領域に配置し、

前記仮想化部が、前記 MSI-X 領域へのアクセスをトラップして前記対応関係の変更を検知することを特徴とする計算機の制御方法。

【請求項 8】

仮想化支援機能を有する複数の物理プロセッサと、メモリとを含む計算機であって、

前記物理プロセッサのうち仮想化支援機能を無効にした第 1 のプロセッサグループと、

前記物理プロセッサのうち仮想化支援機能を有効にした第 2 のプロセッサグループと、

前記第 1 のプロセッサグループを割り当てる第 1 の OS と、

前記第 2 のプロセッサグループを割り当てて、仮想マシンを稼働させる仮想化部と、を有し、

前記仮想化部は、

第 2 の OS が利用する仮想プロセッサ情報を前記仮想化部の仮想マシン管理情報の一部として設定し、

前記メモリのうちの所定の領域と、前記第 2 のプロセッサグループのうちの所定の物理プロセッサとを第 2 の OS に仮想プロセッサとして割り当てて、当該第 2 の OS を起動して仮想マシンとして提供し、

前記メモリに前記第 1 の OS と仮想化部が相互に読み書き可能な共有領域を設定し、当該共有領域には、前記第 2 の OS への論理割り込みと物理割り込みの対応関係を含む割り込みパス情報を設定し、

前記第 1 の OS が、

前記共有領域から前記割り込みパス情報を取得して、前記割り込みパス情報の前記第 2 の OS への論理割り込みと物理割り込みの対応関係に基づいて、前記第 1 のプロセッサグループの第 1 の物理プロセッサに物理割り込みを生成させ、前記割り込みパス情報に基づいて、前記第 1 の物理プロセッサが、前記第 2 のプロセッサグループの第 2 の物理プロセッサに前記物理割り込みを発行し、

前記第 2 の物理プロセッサが、前記第 1 の物理プロセッサから前記物理割り込みを受信すると、前記割り込みパス情報に基づいて、前記第 2 の OS へ論理割り込みを発行することを特徴とする計算機。

【請求項 9】

請求項 8 に記載の計算機であって、

前記仮想化部は、

前記第 2 のプロセッサグループの第 2 の物理プロセッサを仮想プロセッサとして前記第 2 の OS に割り当て、割り込み受信対象の前記第 2 の OS に割り当てられた前記仮想プロセッサの割り込み制御部の識別子に対応する物理プロセッサコアの割り込み制御部の識別子と、割り込み受信対象の前記第 2 の OS の割り込みハンドラを特定するゲストベクタと、を前記割り込みパス情報に設定し、

前記第 1 の OS は、

前記割込みパス情報のうち、前記割込み受信対象の前記第２のＯＳに割り当てられた前記仮想プロセッサの割込み制御部の識別子に対応する物理プロセッサコアの割込み制御部の識別子と、割込み受信対象の前記第２のＯＳの割込みハンドラを特定するゲストベクタと、を取得することを特徴とする計算機。

【請求項１０】

請求項９に記載の計算機であって、

前記仮想化部は、

前記第１の物理プロセッサで生成する物理割込みに付加する通知ベクタと、当該ゲストベクタに対応する割込み要求ビットマップと、を前記割込みパス情報に設定し、

前記第１のＯＳは、

前記割込みパス情報に、物理割込みを発行したことを示す発行済み通知ビットを有効化することを特徴とする計算機。

【請求項１１】

請求項１０に記載の計算機であって、

前記仮想化部は、

前記通知ベクタと、前記割り込み要求ビットマップおよび前記発行済み通知ビットとを保持するメモリ領域のメモリアドレスと、を前記仮想化部の仮想マシン管理情報へ設定し、

前記第１のＯＳは、

前記取得した前記通知ベクタを設定した前記物理割込みを前記第１の物理プロセッサに生成させ、

前記第１の物理プロセッサは、

前記割込み受信対象の前記第２のＯＳに割り当てられた前記仮想プロセッサの割込み制御部の識別子に対応する物理プロセッサコアの割込み制御部の識別子に対応する前記第２の物理プロセッサへ前記生成した物理割込みを発行することを特徴とする計算機。

【請求項１２】

請求項１０または請求項１１に記載の計算機であって、

前記物理プロセッサは、割り込み支援機能として、論理割込み発生に仮想化ソフトウェアの処理を省く機能を有することを特徴とする計算機。

【請求項１３】

請求項８に記載の計算機であって、

前記仮想化部が、

前記第２のプロセッサグループの物理プロセッサと前記第２のＯＳの関係を変更し、前記変更された前記第２のプロセッサグループの物理プロセッサと前記第２のＯＳの関係に基づいて、前記第２のＯＳへの論理割込みと物理割込みの対応関係を含む割込みパス情報を更新することを特徴とする計算機。