

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4652494号  
(P4652494)

(45) 発行日 平成23年3月16日(2011.3.16)

(24) 登録日 平成22年12月24日(2010.12.24)

(51) Int.Cl.		F I
HO4L 1/22	(2006.01)	HO4L 1/22
HO4L 12/28	(2006.01)	HO4L 12/28
HO4Q 3/00	(2006.01)	HO4Q 3/00

請求項の数 8 外国語出願 (全 19 頁)

(21) 出願番号	特願平10-333325	(73) 特許権者	507347912
(22) 出願日	平成10年10月20日(1998.10.20)		リモート アクセス, エルエルシー
(65) 公開番号	特開平11-239158		アメリカ合衆国 ネバダ 89119,
(43) 公開日	平成11年8月31日(1999.8.31)		ラスベガス, ルネッサンス ドライブ
審査請求日	平成17年9月14日(2005.9.14)	(74) 代理人	100070150
審査番号	不服2008-28043(P2008-28043/J1)		弁理士 伊東 忠彦
審査請求日	平成20年11月4日(2008.11.4)	(72) 発明者	ミシェル デラトル
(31) 優先権主張番号	9713100		フランス国, 92100 プーローニュ
(32) 優先日	平成9年10月20日(1997.10.20)	(72) 発明者	マルク バヴァン
(33) 優先権主張国	フランス(FR)		フランス国, 75019 パリ, リュ
			クラヴェル, 21番地

最終頁に続く

(54) 【発明の名称】 分散構成のATMスイッチでのフロー制御方法

(57) 【特許請求の範囲】

【請求項1】

分散アーキテクチャであり、入力部に記憶部を備えたATMスイッチ内でのフロー制御方法であって、

各入力回線カードに、VBRnrt(非実時間可変伝送速度)カテゴリ・フロー専用で、合計平均伝送速度の関数として調整された1個のシェーパと、ABRおよびUBRカテゴリ・フロー専用のn-1個のシェーパを分散し、それぞれのABRまたはUBR接続に、根がその入力回線カードで構成され葉が出力ポートで構成される木を対応させ、この木をその葉の公称伝送速度の関数として選択されたシェーパに割り当て、シェーパがこのシェーパに割り当てられたすべての木の葉の利用可能伝送速度の関数として調整されることを特徴とする方法。

10

【請求項2】

それぞれのシェーパにPDUアプリケーション・フレーム・モードで動作する第1の待ち行列P<sub>1</sub>とセル・モードで動作する第2の待ち行列P<sub>2</sub>を割り当てる請求項1に記載の方法。

【請求項3】

第1の待ち行列P<sub>1</sub>を多地点-地点間および多地点-地点間接続に予約する請求項2に記載の方法。

【請求項4】

それぞれのシェーパを動作範囲によって定義されたクラスに割り当て、それぞれのシェー

20

パに関連付けられたそれぞれの木が少なくとも1つの共通の葉を備えている場合、この範囲のシェーパが別のシェーパと同じクラスに属する請求項1から3のいずれか一項に記載の方法。

【請求項5】

1つの同じクラスのシェーパに オーダ・オブ・スピーキング (order of speaking) を割り当て、ライト・トゥ・スピーク (right to speak) を、 $T = T_1 + T_2 + T_3$  になるように3つの基本時間間隔  $T_1$ 、 $T_2$ 、 $T_3$  に分割される、指定された時間間隔  $T$  に制限し、送信の先頭が間隔  $T_1$  から開始し送信の最後が間隔  $T_1 + T_2$  に実行され、次の間隔  $T$  のターン・トゥ・スピーク (turn to speak) が間隔  $T_3$  でそれぞれのシェーパが表明した希望の関数として PDU アプリケーション・フレームの送信を中断したシェーパのために決定される請求項4に記載の方法。

10

【請求項6】

周期性  $T$  を備えた SYNC SIGNAL トークン を一般同報通信でランク  $i$  のシェーパが少なくともそれに関連付けられた1つの木を所有するすべての回線カードへ送信するための マスタ 回線カードを指定し、ランク  $i$  のシェーパが考慮されるクラスのターン・トゥ・スピーク (turn to speak) で  $T_1 + T_2$  間隔の終了前に次の回線カードへの送信を完了した回線カードの1つによって speech トークンを送信し、時間間隔  $T_3$  の周期  $T$  の最後に SYNC SIGNAL トークンを受信した回線カードによって、後続の時間間隔  $T$  に送信を続行する必要があることを示す標識を内部に記録するマスタ回線カードに向けて collection トークンを送信する請求項5に記載の方法。

20

【請求項7】

$VLA_i$  ( $VLA'_i$ 、 $LG$ ) から  $VLA_i$  ( $VLM$ 、 $L1$ 、 $L2$ 、 $L3$ 、 $\dots$ 、 $Lq$ ) への二地点間接続 ( $A_i$ )、ただし  $VLA_i$  は入力幹線の  $A_i$  に関連付けられた論理チャンネル識別子、 $VLA'_i$  は管理モジュール内のこの同じ接続に関連付けられた論理チャンネル識別子、 $LG$  は管理モジュールのスイッチ・ファブリック・ジャンクションの識別、 $VLM$  は一地点多地点間接続  $M$  の同報通信インデックス、 $L1$ 、 $L2$ 、 $\dots$ 、 $Lq$  は接続  $M$  が関連するすべてのスイッチ・ファブリック機能の識別を指定する、二地点間接続 ( $A_i$ ) の入力翻訳を変更することでブロードキャスト・サーバのフレーム中継機能を回線カードの ATM レイヤ内に移行して多地点間モードでの通信を実行する請求項6に記載の方法。

30

【請求項8】

そこから宛先の IP アドレスを抽出するためにそれぞれの PDU フレームの最初のセルを検査し、キャッシュ・テーブルを検索して論理チャンネルと送信方向で構成されるペアを関連する IP アドレスの前に見つけ、PDU フレーム内のすべてのセルで得られる翻訳を用い、管理モジュール内に常駐するルーティング・エミュレーション機能から受信したルーティング情報によってキャッシュ・テーブルを更新して、ルーティング・エミュレーション装置のフレーム中継機能を回線カードの ATM レイヤ内に移行して多地点間モードでの通信を実行し、所望の IP アドレスが見つからない場合にキャッシュの更新要求を管理モジュールへ送信する請求項6に記載の方法。

40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、分散アーキテクチャおよび入力時の記憶を備えた ATM スイッチ内の二地点間、一地点多地点間、多地点一地点間および多地点間の非リアルタイム接続のフロー制御の方法に関する。

【0002】

【従来の技術】

ATM すなわち非同期転送モード・ネットワークとして知られる通信ネットワークを用いて5バイトのヘッダと48バイトの本文からなる ATM セルとして知られる固定長パケッ

50

トの循環が可能になる。より詳細に言えば、ヘッダは送信元ユーザと宛先ユーザの間の経路上で検出するスイッチ内のセルのルーティングを可能にするVPI/VCI(すなわち仮想経路識別および仮想チャンネル識別子)フィールドとして知られる論理チャンネル識別子を含む。

#### 【0003】

独自のデータの通信のためのATMネットワークを用いることができるアプリケーションは極めて多岐にわたる。ATMネットワークを用いることができるアプリケーションの大半はそのデータ要素の独自のフォーマットを備える。これらは例えばインターネット・プロトコルのIPフォーマット・フレームまたはMPEG(moving picture export group)フォーマットを用いるフレームである。これらのアプリケーション・フレームのフォーマットとATMセルのフォーマットの間はATMアダプテーション・レイヤすなわちAALと呼ばれるレイヤで実行される。より詳細に言えば、このレイヤはフレームをセルに分割し、その逆にネットワークから受信したセルをフレームに再組み立てする処理を担当する。

10

#### 【0004】

「実時間フロー」として知られる伝送されるデータ・フローの一部はネットワークがセルを提示する送信時間とジッタが最小になることを要求する。このケースは例えば電話データに関連する。電子メールなどのその他のデータ・フロー、以下、非実時間フローにはこれらの制約がない。実時間フローはネットワーク内の一定程度の優先度を利用する必要があり、このためにフローはリソースの予約による輻輳予防制御機構に支配される。

20

#### 【0005】

「サービス・カテゴリ」として知られるいくつかの主要フロー・クラスが、セル損失率、転送時間、ジッタ、最小伝送速度などのサービス品質パラメータが定義する、ユーザが所望のフローに関して追求するサービス品質に関してユーザが出す異なる要求を考慮し、ピーク伝送速度、平均伝送速度、バーストの最大サイズなどのトラフィック・パラメータが形成するこのフローの伝送速度の異なる特性を考慮する規格([UIT-T. I. 371]、[AF TM4.0])で定義されている。

#### 【0006】

実時間フローはCBR(固定伝送速度)またはVBRrt(実時間可変伝送速度)として知られる以下のカテゴリの1つに属する。非実時間フローはサービス品質がユーザ側のいかなる要求条件の目的でもないUBR(無指定伝送速度)、統計的特性が十分な精度で損失率に関する保証が可能なVBRnrt(非実時間可変伝送速度)または最小伝送速度もしくはネットワークの表示によるエンドツーエンドのフロー制御の交換条件としての低損失率が保証される利用可能伝送速度(ABR)として知られる以下のカテゴリの1つに属する。

30

#### 【0007】

すべてのATMスイッチは、図1aに示す方法で4つの主要な機能セット、ATMスイッチの各ポートへのアクセス機能1、ATMレイヤ機能2、スイッチ・ファブリック機能3および管理機能4を実施する。

#### 【0008】

アクセス機能1は前記ポートに接続された伝送媒体に適したフォーマットへのATMセルの変換およびその逆の処理に備える。この機能によって、伝送速度および着信セルを送信する伝送媒体が光、電気、無線、またはその他のタイプであるかどうかにかかわらず、着信セルを単一のフォーマットでATMレイヤへ向けることができる。スイッチのポートによっていくつかのスイッチを接続できるがまたATMサービスのユーザをスイッチに接続することもできる。

40

#### 【0009】

アクセス機能において実施すべき処理動作はANSIとUITおよびATMフォーラム・システムに関する大量の標準設定の文献に記載されている。これらのドキュメントに記載されたインタフェースの主要クラスは次の通りである。

50

ドキュメントUIT-T G.804、G.703に規定されたPDH（独立同期デジタル・ハイラーキ）インタフェース

ドキュメントUIT-T G.708等に規定されたSDH（同期デジタル・ハイラーキ）インタフェース

ドキュメントANSI-T 1.105等に規定されたSONET（光同期ネットワーク）インタフェース

ドキュメントaf-phy-0040.000に規定された25.6Mビット/s IBMインタフェース

【0010】

ATMレイヤ機能2はいくつかの機能、特にセル・ヘッダの管理、VPI/VCI（仮想経路識別および仮想チャネル識別子）論理チャネルの翻訳、OAM（動作、運用および保守）管理セルの処理、UPC（使用パラメータ制御）、SCD（選択的セル廃棄）、EPD（早期PDU廃棄）、RM（リソース管理）セルとして知られるサブ機能を含むトラフィック管理として知られるトラフィック管理の主要部分を組み合わせる。

10

【0011】

ATMレイヤ機能において実施すべき処理動作はUITおよびATMフォーラムの以下の標準ドキュメントに記載されている。

- B-ISDN ATN Layer Specification [UIT-T I.361]

- B-ISDN Operation and Maintenance Principles and Functions [UIT-T I.610]

- Traffic Management Specification Version 4.0 [AF-TM 4.0]

20

【0012】

スクランブル機能3は、論理チャネルの翻訳（translation）中にATMレイヤが作成する表示の機能としてセルを入力方向から1つまたは複数の出力方向へ切り替える。

【0013】

この機能はあらゆるATMスイッチの中核にあり、本明細書で引用する必要がない大量の文献で扱われている。スクランブル・リングおよびスクランブル・ネットワークはこの機能の2つの頻出するタイプの実施形態を構成する。

30

【0014】

管理機能4は、交換仮想回線などの設定に必要なネットワークの集中監視エンティティとのインタフェースをとるスイッチのローカル監視（アラーム、スイッチおよびローカル・トポロジの構成の検出、バージョン管理など）などのサブ機能を含む。

【0015】

これらのサブ機能の詳細な説明については、ATMフォーラムの標準設定の文献を参照されたい。

- ATM User - Network Interface (UNI) Signalling Specification Version 4.0 (af-sig-0061.000)

- Private Network - Network Interface Specification Version 1.0 (af-pnni-0055.000)

- Integrated Layer Management Interface (af-ilmi-0065.000)

40

【0016】

これらのさまざまな機能は以下に記述するように相互にインタフェースされている。管理機能は、ATMレイヤへの接続がスイッチの外部ポートを経由しないのでアクセス機能が不要である点を除き、ユーザと同じように振る舞う。これと対照的に、管理機能はATMセルだけを処理せず、したがって、追加機能、すなわち適合機能であるAAL（ATM適

50

合レイヤ)を用いてセグメント化し再組み立てする必要があるメッセージをも処理する。

【0017】

ATMスイッチは集中アーキテクチャまたはゆるやかな分散アーキテクチャを備えたスイッチであることが多い。すなわち、スイッチ自体の機能はマイクロプロセッサが形成する計算容量、メモリが形成する記憶容量およびスイッチ・ファブリック内でセルをルーティングする容量を組み合わせた単一のハードウェア要素によって実行される。しかしながら、この集中はスイッチのモジュール的な性質とその構成要素の1つが障害になった場合でも動作が停止しないという能力に悪影響を与える。

【0018】

標準的な解決策によると、必要に応じて2重化して同じ性質の障害要素をバックアップすることができる別個のハードウェア要素間にこれらの機能が分散される。これらのハードウェア要素はこの地点のネットワーク構成の関数として予見可能な処理負荷に対処するのに十分な数だけスイッチ内に実装される。実際にはこれらの要素はトレイ内に組み立てられトレイの底に敷設された1つまたは複数のデータ・バスによって相互にインタフェースをとる電子コンポーネントの実装基板である。それらは一般に「分散アーキテクチャ」と呼ばれる存在を画定する。

10

【0019】

従来、図1bに示すような分散ATMスイッチのハードウェア・アーキテクチャでは3つのタイプのモジュールを区別している。それらはスイッチ・ファブリック・モジュール5、管理モジュール6、および回線カード・モジュール7<sub>1</sub>...7<sub>n</sub>である。スイッチの機能はこれらのさまざまなモジュールを介して分散されるが、回線カード・モジュールが少なくともアクセス機能を扱い、スイッチ・ファブリック・モジュール5がスクランブル機能を扱い、管理モジュール6が管理機能を扱うという制約がある。

20

【0020】

図1bでは、各回線カード・モジュールとスクランブル・モジュール間に存在するリンク8<sub>1</sub>...8<sub>n</sub>は「スイッチ・ファブリック・ジャンクション」と呼ばれる。さらに、それぞれの回線カード・モジュールは1つまたは複数のポートを管理する能力があるアクセス機能を実施する。セルがスイッチを通過する際、まずセルの入力回線カードと呼ばれる第1の回線カードを通過し、次に出力回線カードと呼ばれる第2の回線カードを通過する。いくつかの入力回線カードは1つの同じ出力回線カードに向けて同時にセルを送信できるため、この出力回線カードの限られた出力伝送速度が原因でセル内部に輻輳が発生する可能性がある。セルを記憶して待ち行列に入れる機構が次に起動され、輻輳の解除はペンディングにされる。これらの記憶機構はスイッチ・ファブリックまたはこれらの要素のいくつかに同時に存在する入力部または出力部に見つられる。したがって、使用される用語は「入力部における記憶」、「出力部における記憶」を備えたアーキテクチャなどである。

30

【0021】

通信ネットワークのユーザはそのデータ要素のいくつかの交換モードを考えることができる。これらのデータ要素を図2a~図2fに示す。図2aに示す二地点間モードは2人のユーザA、Dだけをリンクする。各ユーザは送信側および受信側である。このモードでは、ユーザの一方が送信したデータは他方のユーザによって受信される。二地点間モードの1つの変形形態は2人のユーザそれぞれの送信側と受信側の役割を固定することである(片方向二地点間通信)。

40

【0022】

一地点多地点間モード(図2b)は1人のユーザが送信側専用で他のユーザが受信側専用である3人以上のユーザA、C、Dをリンクする。送信側が送信したデータは他のすべての受信側によって受信される。

【0023】

多地点一地点間モード(図2c)も1人のユーザが受信側専用で他のユーザがすべて送信側専用である3人以上のユーザA、B、Cをリンクする。送信側の1人が送信したデータ

50

は受信側によって受信される。

【 0 0 2 4 】

最後に、多地点間モード（図 2 d）はそれぞれが送信側と受信側になれる少なくとも 2 人のユーザ A、B、C、D をリンクする。この最後のモードでは、ユーザのいずれかの 1 人が送信したデータはその他のすべてのユーザと送信側によって受信される。

【 0 0 2 5 】

多地点間通信および一地点多地点間通信は図 2 e に示すイーサネット・ネットワークなどの共有媒体通信ネットワークの場合に特に適している。実際、この場合、すべてのユーザは単一の媒体に接続され、この媒体に接続されたすべての接続局 A、B、C、D は他のすべての局から送信されるメッセージをすべて受信する。これと対照的に、図 2 f に示す A T M ネットワークの場合は、1 人のユーザが送信するセルのいくつかの宛先 A、B、C、D への分散はネットワーク自体が問題のセルのコピーを生成することを要求する。

【 0 0 2 6 】

「接続」という用語は十分に定義されたユーザのセット間の上記のモードの 1 つによる、サービス品質パラメータ、トラフィック・パラメータなどの属性の特定のリストを授与されたあらゆる通信に適用される。

【 0 0 2 7 】

A T M ネットワーク内での上記の異なるモードにおける通信の実施は、具体的にはデータ要素の信号方式、ルーティング、搬送およびリソースの管理といったいくつかの観点から考察できる。

【 0 0 2 8 】

二地点間接続に関しては、信号方式およびルーティングの態様が標準設定文献のドキュメント（[ U I T - T Q . 2 9 3 1 ]、[ A F - S I G 4 . 0 ]、[ A F - P N N I 1 . 0 ]、[ A F - I I S P ]）に詳細に記載されている。

【 0 0 2 9 】

これらの態様はネットワーク内での接続のサービス品質およびトラフィックの制約を満足する 2 人のユーザ間の経路の決定からなる。経路は幹線のリストによって特徴付けられる。経路のそれぞれのスイッチは接続のスイッチへの入力幹線に関する論理チャンネル番号を接続に割り当て、この識別子についてセルがたどる送信方向と次のスイッチでの接続の論理チャンネル識別子の対応を得る翻訳テーブルを維持する。したがって、接続のすべてのセルはセル・ヘッダおよびローカル翻訳テーブルにある論理チャンネル識別子を問い合わせることによってのみ一地点から次の地点へルーティングすることができる。

【 0 0 3 0 】

図 1 b に示すような分散アーキテクチャ・スイッチでは、この翻訳は入力回線カードの A T M レイヤ機能によって実行される。このセルは次にスイッチ・ファブリックがセルを交換する先の出力スイッチ・ファブリック・ジャンクション表示を備えたスイッチ・ファブリック・モジュールへ渡される。この表示はセルの先頭に付加された特定のヘッダによって搬送される。この例による翻訳装置はフランス特許出願第 2 6 7 0 9 7 2、2 6 8 1 1 6 4、2 7 2 6 6 6 9、および未公告の特許出願 F R 9 7 0 7 3 5 5 に記載されている。

【 0 0 3 1 】

リソース管理の態様に関しては、接続のサービス・カテゴリによっていくつかのケースが可能である。

【 0 0 3 2 】

実時間フロー、すなわち C B R および V B R r t 接続はリソースの予防的予約の対象である。したがって、実時間フローに起因する出力回線カードの輻輳の確率は低い。その結果、入力部に記憶メモリを構想することは一般に不要である。反対に、小型の出力記憶メモリがいくつかのエントリから同時に着信するセルを吸収するために必要になる。

【 0 0 3 3 】

サービス品質が保証される非実時間フロー、すなわち V B R n r t または A B R 接続はあ

10

20

30

40

50

種の予防的予約処置の対象となり得るが、これらの処置はVBRnr tソースの極めて散在的な性質とABRソースが利用可能な帯域幅をすべて占有する傾向があるとすれば不十分である。したがって、このタイプのフローがVBRnr t接続の統計的な性質によって、またはABR接続のエンドツーエンドのフロー制御によってソースの総伝送速度が平均して利用可能伝送速度より小さいかそれに等しい状態を保つことが保証されるならば、これらのフローに関して、一時的な記憶メモリを準備する必要がある。

## 【0034】

サービス品質の保証がない非実時間フロー、すなわちUBR接続に関しては、予防機構は不可能である。したがって、記憶メモリを準備してこの空間を異なる接続で共用して1つの接続が利用可能な空間を過度に占有することを防止する(公平の観点から)ことが必要である。また、UBR接続の処理が保証されたサービス品質を備えたフローの実行を阻害するおそれがある状況を防止する必要がある。

10

## 【0035】

最後に挙げたポイントは、既存のATMスイッチの大半がすべてのタイプのフローに分けてリソースのプールを設定しているという事実によってそのすべての重要性を獲得する。これは特にスクランブル容量にあてはまる。しかしながら、これは記憶容量にもあてはまる、というのは利用可能なメモリをサービス・カテゴリの機能としてセグメント化するのは有利でないからである。したがって、フロー制御機構を実施してダウンラインのあらゆる輻輳を防止することを可能にする(出力回線カードは入力回線カードに遡及規則を適用してその伝送速度を調整する)かどうかはスイッチ次第である。この機構は保証されたサービス品質を備えたフローを阻害してはならない。さらに、この機構はダウンラインの輻輳をアップラインへ移行する傾向があるため、アップライン記憶リソース割り当てのポリシーに違反するセルを拒絶するのはATMレイヤ機能のサブ機能であるトラフィック管理機能次第である。

20

## 【0036】

フランス特許出願第2 740 283は本出願人に代わって図1のこの種のフロー制御機構の例を提示する。この基本機構には、出力ジャンクションの機能としての入力メモリ内の特定の待ち行列に基づく「ヘッドオブライン・ブロッキング(head-of-line blocking)」を解消する補助機構が関連付けられることが多い。実際、これらの機構は保証されたサービス品質のフローにはほとんど不可欠であることがわかっている。このような機構のさまざまな例はHPC ASIA 97のM. HYOJEONG SONG「A simple and fast scheduler for input queued ATM switches」に記載され参照されている。

30

## 【0037】

一地点多地点間接続を記号的に送信側ユーザを表す「根」と受信側ユーザを表す「葉」を備えた「木」で表すことができる。このタイプの接続の実施形態は信号方式およびルーティングに関して標準化されている。実行する必要があるのはまず二地点間接続を形成してからそれに新しい葉を付けることで一地点多地点間接続を形成することだけである。この葉の追加は根かそうでなければ葉がイニシアチブをとって実行できる。

40

## 【0038】

セルの搬送に関して、二地点間接続モデル、すなわち入力翻訳だけを常に適用できるとは限らない。図1bの要素に似た要素が同じ基準で識別される図3aは一地点多地点間接続を示している。この接続はポートP1でスイッチに入り、ポートP2、P4、P5、P7でスイッチから出る。このケースでは、すでに考察した入力翻訳がスイッチ・ファブリック5にこの接続のそれぞれのセルを関連する3つのスイッチ・ファブリック・ジャンクション(7<sub>3</sub>、7<sub>4</sub>、7<sub>n</sub>)にコピーするよう命令できるが、セルの送信先の出力ポートを示すことはできない。これを行うには、この情報を翻訳テーブルに追加してそれを入力部から出力部まで送信する必要がある。さらに、出力論理チャネルは各出力ポートによって変わり、すべての出力部に単一の論理チャネルを割り当てることはできない。

## 【0039】

50

こうした理由から、翻訳を2方向から行うことが一般に好ましい。それは、セルの論理チャネルをスイッチ内の接続を表す同報通信インデックスで置き換える入力翻訳と、次に同報通信インデックスを必要なコピーを備えた「ポート、論理チャネル」の式のペアのリストで表現する第2の出力翻訳である。

【0040】

非実時間フローのリソース管理に関してはこれと逆に二地点間接続で実施されるフローの制御の機構を単に拡張することは望めない。実際、ヘッドオブライン・ブロッキング (head-of-line blocking) 機構は各出力に特有の待ち行列を利用して可能な限りの出力セット数と同じ数、すなわち、N個のスイッチ・ファブリック・ジャンクションの場合は  $2^N - 1$  の待ち行列の管理を命令することになる。

10

【0041】

別の解決策は、例えば、入力回線カード内にこのセルが関連する出力回線カードと同じ数のそれぞれのセルのコピーを作成することである。この手法はスイッチ・ファブリックのN個の周期にN個の出力ジャンクションへセルを送信させる必要があるという許容できない欠点があるが、これに反してスイッチ・ファブリック技術を用いると一般に単一の周期でセルをN個の出力へセルを転送できる。

【0042】

これとは対照的に、本明細書で参照するフランス特許出願第2 740 283は伝送データを分離してそれらを1つずつ入力回線カードからスイッチ・ファブリックへ通過させ、すべての出力ポートでシェーパとして知られる分離装置が指示する伝送速度に従って予約レベルが固定した固定値でリソースを完全に予約することで、異なる一地点多地点間UBR/ABRフローを1つの一地点多地点間CBRフローへローカルに変換する処理に基づく1つの解決策を記載する。

20

【0043】

しかしながら、出力ポートの伝送速度が互いに非常に異なる場合にはこの手法には欠点がある。これはATMスイッチ内に25Mビット/秒のポートと622Mビット/秒のポートが混在するケースを考えると容易に分かる。実際このケースでは、シェーパの伝送速度を最も伝送速度が小さいポートの伝送速度に基づいて調整することが必要になる。すべてのABR/UBR接続が同じシェーパを用いるため、すべての接続が阻害され、高速の伝送速度の出力ポートだけを使う接続さえも阻害される結果となる。

30

【0044】

多地点一地点間接続および多地点間接続はATMを扱う標準化ユニットでは現在処理されていない。したがって、当座は、このタイプの接続について定義された信号方式またはルーティングは存在しない。

【0045】

セルの搬送に関して、地理的発生地点が異なるデータ要素を1つの同じリンクに収束させる通信のあらゆるトポロジはいわゆる「PDU(プロトコル・データ単位)アプリケーション・フレームのインタレース」と呼ばれる問題を引き起こす。実際、PDUアプリケーション・フレームはAALレイヤによってセルにセグメント化されるため、異なるフレームのセルがインタレースされた形式で宛先へ送信される。フレーを再組み立てするには、宛先はそれぞれのセルが属するフレームを判定する能力を必要とする。AAL5適合レイヤで実施されるUBR接続で最も一般的に用いられるセグメント化機構ではこの識別が不可能である。この機構ではPDUフレームの最後のセルの識別だけが可能であるが、二地点間または一地点多地点間モードでは、ATMセルが順に送られるので、これで十分である。

40

【0046】

集中アーキテクチャまたは出力部に記憶を備えたスイッチの場合、同じ1つのPDUフレームのセルをメモリに保存し、PDUフレームを完全に受信したらそれらをすべて送信することからなる手法で満足することが可能である。これは入力記憶を備えたスイッチには当てはまらない。というのは異なる回線カードからの伝送が調整されない場合にその異な

50

る入力回線カードが共用するスイッチ・ファブリックへの同時アクセスは必ず別のインタレースを引き起こすからである。

【 0 0 4 7 】

上記の問題にもかかわらず、多地点一地点間および多地点間モードでの通信の必要が存在する。これらの問題は理論的には二地点間通信または一地点多地点間通信の重畳によって処理できる。このケースは特にATMネットワーク内に共用媒体(ELAN)をエミュレートするために何か最新の機構が設置されるLANエミュレーションまたはLANE(ローカル・アレイ・ネットワーク・エミュレーション)として知られるローカル・エリア・ネットワークのエミュレーション[AF LANE]に関するものである。参照できる例はLANE規格で定義されるBUS(ブロードキャスト・オア・アンノウン・サーバ)として知られるサーバの例である。図3bにそのアーキテクチャを示すこのサーバを用いてユーザはエミュレートされた共用媒体のすべてのユーザへ、または直接接続されていない別のユーザへ向けてメッセージを同報通信することができる。図3bに示すように、ELANのそれぞれのユーザはBUSサーバに対して二地点間接続を確立し、BUSサーバはELANのすべてのユーザに対して一地点多地点間接続を確立する。従来技術では、BUSサーバ・タイプのブロードキャスト・サーバはATMネットワークのどこかに接続されたコストが高い専用ハードウェアまたはスイッチの管理モジュール上で実行される特異的プロセスによって実施される。最後の手法はELANのユーザの数が増加する場合には残念ながらあまり拡張できない。実際、新しいユーザがその相手に知られていない間、そのユーザが送受信するメッセージはBUSサーバを通過する必要がある。これは管理モジュールにとって致命的になり得る輻輳の原因であることが多い。

10

20

【 0 0 4 8 】

多地点一地点間通信および多地点間通信の必要の別の例をローカル・エリア・ネットワーク間のルーティングのエミュレーションによって説明する。この機能は特に異なるエミュレートされたローカル・ネットワーク(ELAN)間、またはELANの異なる仮想ローカル・エリア・ネットワーク(VLAN)[AF MPOA]間の仮想ルーティングを可能にするATMフォーラムのMPOA(マルチプロトコル・オーバーATM)として知られる規範に従って実施できる。ルーティングのエミュレーションを可能にする別の方法はATMスイッチの管理ユニットにルーティング・ソフトウェア・プログラムをインストールすることである。これに関して、仮想ルータはそれが相互接続する異なるELANのユーザに喩えることができる。これに基づいて仮想ルータは各ELANのLEC(LANエミュレーション・クライアント)として知られる機能を組み込む必要がある。仮想ルータはスイッチ内に例えば管理モジュールで実行される特異的なプロセスによって実施されなくてはならない。ELAN間の交換が十分に維持できるレベルに達した時にこの方法は前記モジュールに輻輳を引き起こす危険を伴う。

30

【 0 0 4 9 】

【発明が解決しようとする課題】

本発明の目的は、上記の欠点を克服することである。

【 0 0 5 0 】

このため、本発明の目的は、分散アーキテクチャを備え入力部に記憶を備えたATMスイッチ内の、各入力回線カードへVBRnrt(非実時間可変伝送速度)カテゴリのフロー専用の合計平均伝送速度の関数として調整された指定済みのn個のシェーパと、ABRおよびUBRカテゴリ・フロー専用で出力ポートの利用可能伝送速度(AvCR)の関数として調整されたn-1個の別のシェーパを分散することからなるフロー制御の方法である。

40

【 0 0 5 1 】

本発明のその他の特徴および有利な点は添付の図面に関する以下の説明から明らかになるう。

【 0 0 5 2 】

【課題を解決するための手段】

50

本発明による方法は、本明細書で上述した一地点多地点間接続のケースで参照される従来技術の欠点を克服する。その方法は特に図4に示す各入力回線カード $7_i$ 上でもはや1つのシェーパではなくいくつかのシェーパ $9_1 \sim 9_n$ を実施することである。より詳細に言えば、1つのシェーパはカテゴリVBRnrtの実時間フロー専用である。このシェーパの伝送速度はVBRnrtフローの合計平均伝送速度の関数として調整される。UBR/ABRフロー専用の固定数 $n-1$ 個のシェーパは、出力ポートの利用可能速度(AvCR)の関数として調製される。

【0053】

ある動作範囲がその番号で識別される各UBR/ABRシェーパに割り当てられる。

【0054】

動作範囲はシェーパが達成できる伝送速度の値を特徴づける。それらは伝送速度間隔である(例えば8~32Mビット/秒)。異なるシェーパ $9_1 \sim 9_n$ の動作範囲は出力ポートの公称伝送速度の全範囲がカバーされるようにシステムの初期化の際に明確に割り当てられる。 $i+1$ ランクのシェーパの動作範囲は $i$ ランクのシェーパの範囲の下限よりも低い下限を備え、 $i$ ランクのシェーパの範囲の下限よりもわずかに高い上限を備え、隣接するシェーパの動作範囲がわずかに重なるようになっている。

【0055】

例えば、出力ポートの公称伝送速度が64kビット/秒から155Mビット/秒の間隔きざみになっているスイッチ内の次の分散を考えることができる。

番号	動作範囲
シェーパ1	155Mビット/秒~8Mビット/秒
シェーパ2	32Mビット/秒~2Mビット/秒
シェーパ3	8Mビット/秒~64kビット/秒

【0056】

各一地点多地点間接続にはその入力回線カード(根)および出力ポート(葉)のデータ要素で構成される「木」が関連付けられる。(この用語は「根」と「葉」がユーザに適用される従来技術で用いる以前の用語と混同してはならない。)接続の生命が進行するにつれ、それに関連付けられた木は葉の追加または削除によって変更される。

【0057】

本発明によれば、それぞれの木にはこの木に関連付けられたすべての一地点多地点間接続のセルを処理するシェーパが関連付けられる。シェーパは最も低い公称伝送速度を備えた「葉」のポートの公称伝送速度の関数として当業者の理解の範囲内の割り当て法則を用いて選択される。上記の例に関して、以下のことが決定できる。

- すべての「葉」のポートが155Mビット/秒の公称伝送速度を備えた木をシェーパ1に割り当てる。
- 上記のカテゴリに入らず、「葉」ポートが25Mビット/秒未満の公称伝送速度を備えていない木をシェーパ2に割り当てる。
- 上記の2つのカテゴリに入らない木をシェーパ3に割り当てる。

【0058】

このようにして、それぞれの一地点多地点間接続はシェーパに割り当てられ、この割り当ては接続の木の変更ごとに見直しができる。

【0059】

シェーパ $9_1$ から $9_n$ への接続の割り当てが葉の公称伝送速度の関数として行われる一方、スイッチの伝送速度の調整は逆に葉の利用可能伝送速度の関数として行われる。利用可能伝送速度は公称伝送速度と予約伝送速度の差である。予約伝送速度の概念は接続CBR、VBR、ABR、またネットワークのポリシーがUBR接続の最小伝送速度の保証を意味する場合はUBRで補償される伝送速度の合計を表す実施態様に依存する伝送速度である。シェーパの伝送速度は関連するシェーパに割り当てられた木に属する葉の利用可能伝送速度の最小値をとって計算される。シェーパの伝送速度を調整するこの種の機構の正確な実施態様は当業者の理解の範囲内である。上記の例に関して、例えばスイッチの管理モ

10

20

30

40

50

ジュールが各出力ポートの利用可能伝送速度を最新のものに保ち、それぞれの入力回線カードにそのシェーパに適用される伝送速度を周期的に送信することが想定できる。

【0060】

VBRnr t実時間フロー専用のシェーパについて言うと、これらは関連する接続の合計平均伝送速度の関数として調整される。

【0061】

1つまたは複数の出力ポートでの利用可能伝送速度の大幅な低下に従って上記機構を適用することで、ランク $i$ シェーパに割り振られた伝送速度はその動作範囲と互換性がないことがある。したがって、この状況を回避するため、葉が関連するポートである木がそれによってより低い伝送速度に適合されたシェーパ、例えば $i + 1$ ランクのシェーパに一時的に再割り当てされる例外的な機構を備えることが計画される。ここで動作範囲の重なりは自然なヒステリシス効果を生み、その結果、割り当ての変更は過度に頻繁には起こらず1つの同じ木に割り当てるシェーパの過度に頻繁な変更が防止できる。

10

【0062】

異なる入力回線カード上にある同じ番号を備えたすべてのABR/UBRシェーパは1つの同じ出力ポートへそれぞれこのポートの利用可能伝送速度より低いかそれと等しい伝送速度でセルを同時に送信できる。この結果、最悪の場合に、入力回線カードからの着信伝送速度は関連するポートの利用可能伝送速度を容易に超える可能性がある。この問題は異なる回線カードによるスクランブル・リソースへのアクセスの仲裁機構を実施することで解決される。この機構はまた多地点一地点間または多地点間接続に関するAAL5のセグメント化によるPDUアプリケーション・フレームのインタリーブに関する、参照される従来技術の欠点を克服することができる。

20

【0063】

このために、ABR/UBR接続シェーパのそれぞれは、PDUアプリケーション・フレーム・モードで動作する優先待ち行列P1とセル・モードで動作する待ち行列P2の2つの待ち行列の間で仲裁を行う。待ち行列がPDUモードで動作するということは、待ち行列に少なくとも1フレーム全体が収容され、その1つの同じフレームのセルが他のフレームのセルが挿入される可能性なしに順次送信されない限り、送信準備が整わないことを意味する。待ち行列がセル・モードで動作するということは、待ち行列に少なくとも1つのセルが収容されると同時に送信準備が整うことを意味する。

30

【0064】

次に、各入力回線カード上で、一地点多地点間接続で説明した方法と似た方法で多地点一地点間接続および多地点間接続が木に割り当てられる。多地点一地点間接続の場合、木は根だけになり葉は1枚である。多地点間接続の場合、木は考慮される入力回線カードを根として選択し、接続にかかわるすべてのポートを葉として選択できる。木は上記と同じ原理に従ってシェーパに割り当てられる。

【0065】

多地点一地点間接続および多地点間接続は待ち行列P1だけを用いる。これはこの接続にはAAL5 PDUのインタレースの危険があるためである。

【0066】

それぞれの回線カード $7_i$ のそれぞれのABR/UBRシェーパ $9_1 \sim 9_n$ はクラスに割り当てられる。クラスへの分散、すなわちすべてのシェーパの所与のランク $i$ への分割がある。この分割はシェーパのランクごと、すなわち動作範囲ごとに異なる。各クラスは次の原理で定義される。すなわち、所与の動作範囲で、この範囲のシェーパは、第1のシェーパに関連付けられた少なくとも1つの木と第2のシェーパに関連付けられた少なくとも1つの木が少なくとも1つの共通の葉を備えている場合、この範囲の別のシェーパと同じクラスに属する。逆に、2つのシェーパの1つに関連付けられた木のすべての葉が他方のシェーパに関連付けられた木のすべての葉との空白の交点を備える場合、図5aに示すように2つのシェーパは別のクラスに属する。この分割は動的であることに注意すべきである。すなわち、新しい木のシェーパへの割り当てまたはその解消には一般に分割の再計算

40

50

が必要である。各分割は少なくとも1つのクラスを含み、最大でスイッチ内の回線カードと同じ数のクラスを含む。

【0067】

上記の原理によるシェーパの分類のアルゴリズムは当業者の理解の範囲内である。

【0068】

仲裁の原理は時間の  $T = T_1 + T_2 + T_3$  の長さの間隔への分割に基づく。同じクラスのさまざまなシェーパに オーダ・オブ・スピーキング (order of speaking) が割り当てられる。各時間間隔  $T$  で、 ライト・トゥ・スピーク (right to speak) を備えた各クラスのシェーパが間隔  $T_1$  にファイル  $P_1$  から抽出した PDU のセルの送信を開始できる。間隔  $T_2$  で、シェーパは送信が開始されたが新しい PDU の送信を開始できない PDU のセルの送信を続行できる。この同じシェーパはもちろん  $P_1$  から受信したセルを送信できない ( $P_1$  の  $P_2$  に対する優先原理に従って) 場合に間隔  $T_1 + T_2$  の間、 $P_2$  から受信したセルを送信できる。その送信が  $T_1 + T_2$  の終了前に終了すると、シェーパはライト・トゥ・スピーク (right to speak) をそれ自体も同じ間隔に送信が可能なそのクラスの別のシェーパへ引き渡すことができる。間隔  $T_1 + T_2$  が経過すると各回線カードは間隔  $T_3$  内で実行される収集機構によってメッセージを送信しようということを示す。間隔  $T$  の ターン・トゥ・スピーク (turn to speak) も表明された希望の関数としてこの PDU の終了前に PDU の送信を中断しなければならなかったシェーパのために計算される。ターン・トゥ・スピーク (turn to speak) を計算するアルゴリズムはスイッチの管理ポリシーが必要とする場合は回線カード間の一定の公平さを保証しなくてはならない。この種のアルゴリズムは当業者の理解の範囲内である。上記のことはすべてシェーパの所与のランク  $i$  に関する。したがって、例えば間隔  $T$ 、 $T_1$ 、 $T_2$ 、 $T_3$  は  $i$  によって変化する、すなわち、考慮されるシェーパの動作範囲によって変化する。

【0069】

【発明の実施の形態】

トークンに基づく上記の原理の一実施態様を以下に例を用いて説明する。図 5 b、5 c および 5 d に示すこの機構の異なる位相について説明する。

【0070】

トークンは回線カード  $7_i$  の1つかそうでなければ管理モジュール 4 がそうでなければスイッチ・ファブリック 2 自体であるマスタ・ユニットのイニシアチブによって異なる回線カード  $7_i$  との間で交換される特殊セルを備える。本発明は3つのタイプのトークンを区別する。

【0071】

図 5 b の SYNC SIGNAL トークンは周期性  $T$  を備えたマスタ・ユニットによって一般同報通信で  $i$  ランク・シェーパが少なくともそれに関連付けられた1つの木を所有するすべての回線カードへ周期的に送信される。このトークンは異なる回線カード間の送信信号の概算の同期化に用いられる。またこのトークンは各クラスの ターン・トゥ・スピーク (turn to speak) を搬送する。

【0072】

図 5 c の SPEECH トークンは上記に識別した各クラスに特有である。このトークンはランク  $i$  のシェーパが考慮されるクラスの ターン・トゥ・スピーク (turn to speak) の間隔  $T_1 + T_2$  の終了前に次の回線カードへの送信を完了した回線カードの1つによって送信される。

【0073】

図 5 d の COLLECTION トークンは周期  $T$  の最後に SYNC SIGNAL トークンを受信した回線カードの1つによって送信される。このトークンは後続の周期に送信をするか送信がすでに開始している PDU の最後まででの送信を続行する必要がある標識を内部に記録するすべての関連する回線カード内で1つのユニットから次のユニットへと中継される。最終的に、トークンはマスタ・ユニットによって受信され処理される。

## 【 0 0 7 4 】

ブロードキャスト・グループの各ユーザのサーバへの二地点間接続と同じグループのすべてのユーザへのサーバの一地点多地点間接続の重畳に起因するBUSサーバなどのブロードキャスト・サーバのケースに関する従来技術の欠点を克服するため、ATMスイッチ内の異なる接続間に短絡が形成される。これによってPDUアプリケーション・フレームの中継がジャンクション装置によって完全に実行され、サーバはブロードキャスト・グループの管理、すなわちグループへの新しいユーザの到着またはグループからのユーザの出発に必要な動作以外の他のすべての役割から解放される多地点間通信を確立することが可能になる。回線カードのレベルでのPDUフレームの中継プロセスは上記の仲裁の実施とフロー制御プロセスによって可能になる。

10

## 【 0 0 7 5 】

図6aに参照10を持つブロードキャスト・サーバはスイッチの管理モジュール4上で実行されるソフトウェア・プロセスである。従来技術の動作モードでは、通信モジュールは1つのブロードキャスト・グループに属する3人のユーザの例を示す図6bに示されている。本発明による動作モードでは、通信モジュールは二地点間接続A1、A2、A3および一地点多地点間接続Mがグループの各ユーザからすべての他のユーザへの一地点多地点間接続B1、B2、B3に置き換えられる図6cに示す通信モジュールである。

## 【 0 0 7 6 】

通信モジュールの変更はATMレイヤで実施され、図6aの回線カード7<sub>1</sub>、7<sub>2</sub>、7<sub>3</sub>のTRANS IN、TRANS OUTと参照される入力および出力翻訳の簡素な変換によって可能になる。Aiタイプの二地点間接続の入力翻訳について言えば、それらは従来技術にある。VLA<sub>i</sub> (VLA'<sub>i</sub>、LG)においてVLA<sub>i</sub>は入力幹線のAiに関連付けられた論理経路識別子、VLA'<sub>i</sub>は管理モジュール内のこの同じ接続に関連付けられた識別子、LGは管理モジュールのスイッチ・ファブリック・ジャンクションの識別である。これはすべてのPDUフレームが実施モジュール内のサーバによって処理されることを表す。これと逆に、サーバから所与のブロードキャスト・グループのユーザへ再送されるすべてのフレームは一地点多地点間接続Mに特有の論理チャンネルVLMで送信される。出力翻訳によって関連する各回線カード内で、それぞれのセルがいくつかのポートP1、P2、...、Ppから出力される必要がある場合にはそれぞれのセルのコピーが可能な方法で同報通信インデックスVLMを出力幹線上のこの接続に特有の論理チャンネル識別子VLM<sub>i</sub>へ変換することが可能になる。したがって、最後の翻訳はVLM (VLM P1、P1)、(VLM P2、P2)、...、(VLM Pp、Pp)の形式を備える。

20

30

## 【 0 0 7 7 】

本発明によれば、短絡によって変更される唯一の翻訳はVLA<sub>i</sub> (VLM、L1、L2、L3、...、Lq)になる入力翻訳である。ただしL1からLqは接続Mに関連するすべてのスイッチ・ファブリック・ジャンクションを指定する。

## 【 0 0 7 8 】

本発明による動作モードでは、ブロードキャスト・サーバは従来技術と同じ方法でユーザの到着と出発を管理し、上記の通信モジュールに到着するために変更すべき入力翻訳を決定する。

40

## 【 0 0 7 9 】

図6dの表は図6aに示す4人のユーザu<sub>i</sub>、u<sub>21</sub>、u<sub>22</sub>およびu<sub>3</sub>を含むブロードキャスト・グループのケースで短絡ありと短絡なしの翻訳例である。

## 【 0 0 8 0 】

注1：図6bは詳細な図ではないが接続A1、A2、A3がLANEサーバBUSには当てはまらない片方向接続のケースを表す。

## 【 0 0 8 1 】

注2：接続A1、A2、A3およびMは少なくとも信号方式に関して存在を継続する。

## 【 0 0 8 2 】

注3：アプリケーションによっては、サーバ自体がユーザ・グループの一部を形成する、

50

または形成しないと考えることが常に可能である。

【0083】

最後に、上記の仲裁機構に加えて、フレーム・ルータIPが管理モジュール内で実施された場合の上記に参照される従来技術の欠点を克服できる第3の機構を備えることが可能である。この方法を用いてルータの役割を経路の計算に限定することで（従来技術）、ATMスイッチ内で中継機能IPの実際の非集中化を実現できる。

【0084】

図3cにこの方法が使用できるケースを示す。内部ルータはそれが認識できるELANと同じ数のLECを備える。ELANAに属するユーザuAがフレームIPをユーザuBへ送信しようとするれば、まずエミュレータELAN上の同報通信手段（BUSブロードキャスト・サーバ）を使用する。スイッチ内部のルータ機能がユーザuBの存在に気づいていれば、ELANAエミュレーションに関連付けられたこのルータの機能LEC Aはそれ自体をユーザuBへ向けられたすべてのIPフレームの宛先であると宣言する。その後、ユーザuAは直接のATM接続を用いてユーザuBへのフレーム送信のLANE規格に規定された一般手順に従ってLEC A機能を実行する。従来技術では、フレームをLEC B機能とユーザuBの間に存在する直接のATM接続を用いてユーザuBへ向けて中継するにはフレームを管理モジュールにある内部ルータまで返送する必要がある。

【0085】

本発明による方法は、LEC A機能に関する直接接続に到着するあらゆるPDUアプリケーション・フレームに関して、入力回線カードはその最初のセルを検査してそこから宛先のIPアドレスを抽出する。次に入力回線カードは管理モジュールから受信するルーティング情報によって更新されるキャッシュ・テーブルを検索し、テーブル内のIPアドレスの前にペア（論理チャネル、送信方向）を見つける。論理チャネルはLEC BとuB間の直接接続が用いるチャネルである。送信方向はこの直接接続に関連するスイッチ・ファブリック・ジャンクションの識別子である。入力回線カードがキャッシュ・テーブル内でIPアドレスを検索した結果それが見つからない場合、入力回線カードは管理モジュールにキャッシュ更新要求を送信する。次にテーブル内で見つけられた情報は関連するPDUのそれぞれのセルのATMヘッダの翻訳に用いられる。したがって、動的翻訳が得られ、各PDUの通過時に翻訳テーブルが変更される可能性がある。結果として、「動的短絡」が2つの二地点間接続間に設定される。

【図面の簡単な説明】

【図1a】本発明によるATMスイッチの原理を示す図である。

【図1b】従来技術による分散アーキテクチャを備えたATMスイッチの原理を示す図である。

【図2a】ATMネットワークのユーザ間の通信モードを示す図である。

【図2b】ATMネットワークのユーザ間の通信モードを示す図である。

【図2c】ATMネットワークのユーザ間の通信モードを示す図である。

【図2d】ATMネットワークのユーザ間の通信モードを示す図である。

【図2e】ATMネットワークのユーザ間の通信モードを示す図である。

【図2f】ATMネットワークのユーザ間の通信モードを示す図である。

【図3a】一地点多地点間接続時のスイッチ内のATMセルのルーティング例を示す図である。

【図3b】エミュレートLANアーキテクチャでの二地点間接続または一地点多地点間接続の重畳の例を示す図である。

【図3c】ELAN間のルーティングの原理を示す図である。

【図3d】本発明が実施する短絡の原理を示す図である。

【図4】本発明による木のシェーパへの割り当ての原理を示す図である。

【図5a】本発明によるシェーパの分類動作の例を示す図である。

【図5b】本発明によるトークンの同報通信の例を示す図である。

【図5c】本発明によるトークンの同報通信の例を示す図である。

10

20

30

40

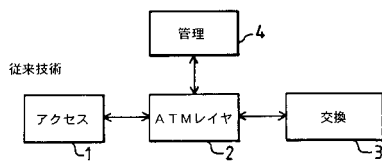
50

- 【図 5 d】本発明によるトークンの同報通信の例を示す図である。
- 【図 6 a】本発明によるブロードキャスト・サーバの実施例を示す図である。
- 【図 6 b】本発明によるブロードキャスト・サーバの実施例を示す図である。
- 【図 6 c】本発明によるブロードキャスト・サーバの実施例を示す図である。
- 【図 6 d】本発明によるブロードキャスト・サーバの実施例を示す図である。

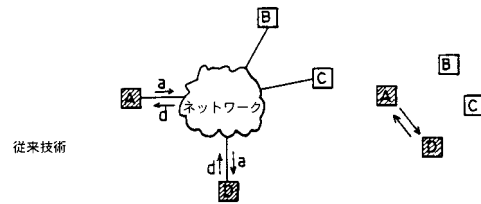
【符号の説明】

- 1 ATMスイッチの各ポートへのアクセス機能
- 2 ATMレイヤ機能
- 3 スイッチ・ファブリック機能
- 4 管理機能
- 5 スイッチ・ファブリック・モジュール
- 6 管理モジュール
- 7<sub>1</sub> . . . 7<sub>n</sub> 回線カード・モジュール
- 8<sub>1</sub> . . . 8<sub>n</sub> リンク
- 9<sub>1</sub> . . . 9<sub>n</sub> シェーパ

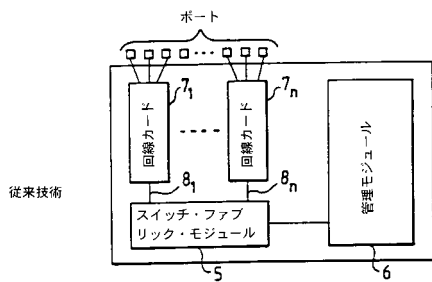
【図 1 a】



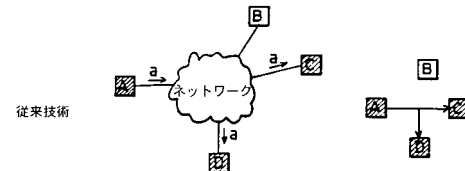
【図 2 a】



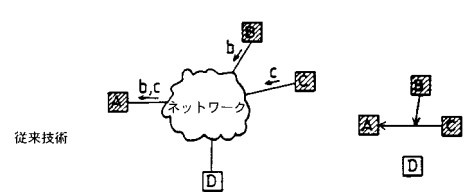
【図 1 b】



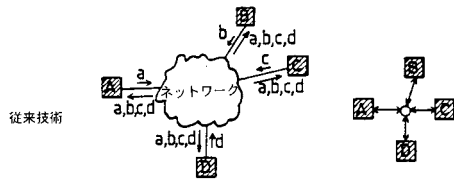
【図 2 b】



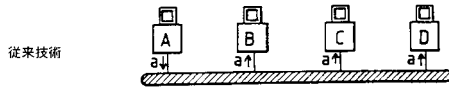
【図 2 c】



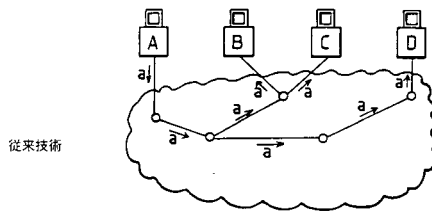
【図 2 d】



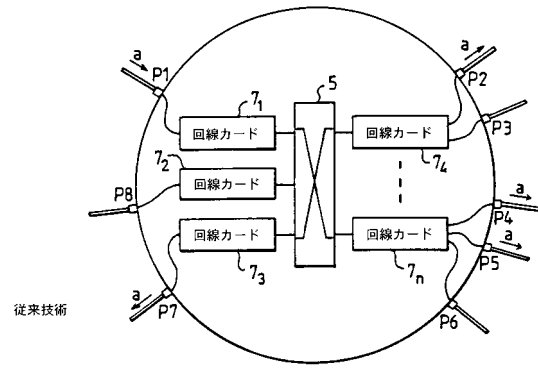
【図 2 e】



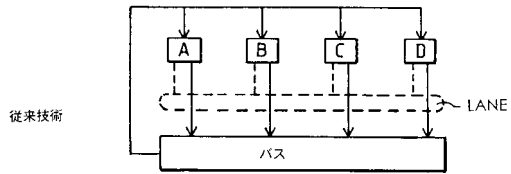
【図 2 f】



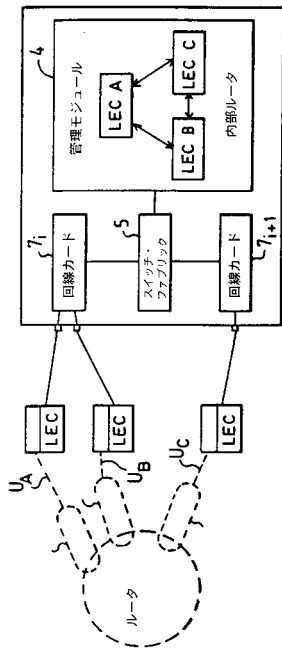
【図 3 a】



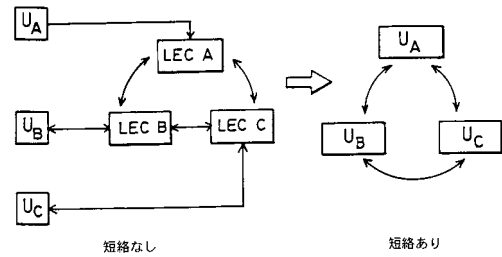
【図 3 b】



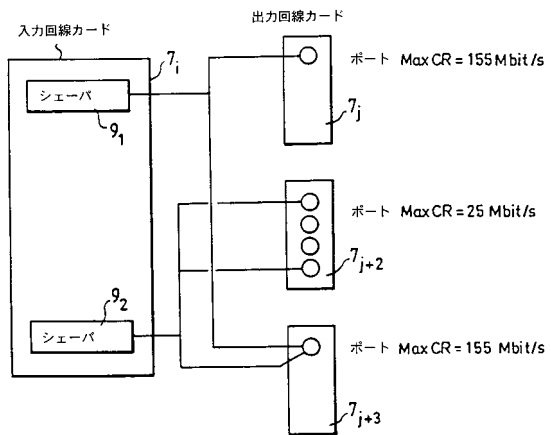
【図 3 c】



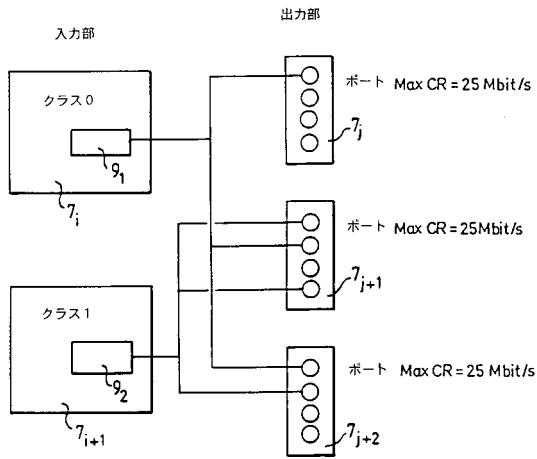
【図 3 d】



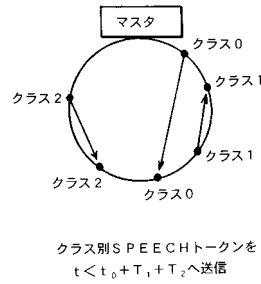
【図 4】



【図 5 a】



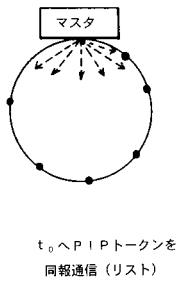
【図 5 c】



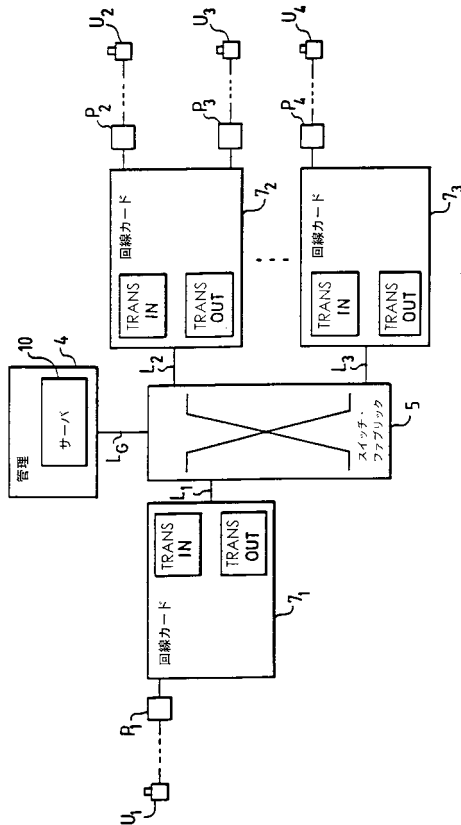
【図 5 d】



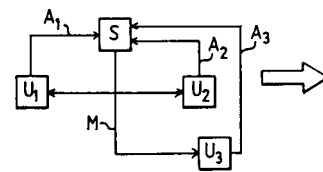
【図 5 b】



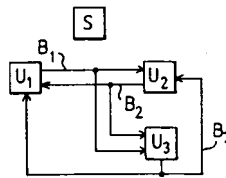
【図 6 a】



【図 6 b】



【図 6 c】



【 図 6 d 】

	短絡なし	短絡あり
回路カード 1、入力	VLA 1 → VLA'1, LG	VLA 1 → VLM, L1, L2, L3
回路カード 1、出力	VLM → VLM1, P1	同上
回路カード 2、入力	VLA 21 → VLA'21, LG VLA 22 → VLA'22, LG	VLA 21 → VLM, L1, L2, L3 VLA 22 → VLM, L1, L2, L3
回路カード 2、出力	VLM → (VLM 21, P21) (VLM 22, P22)	同上
回路カード 3、入力	VLA 3 → VLA'3, LG	VLA 3 → VLM, L1, L2, L3
回路カード 3、出力	VLM → VLM 3, P3	同上

---

フロントページの続き

- (72)発明者 ディディエ グラン  
フランス国, 78890 ガランスイエール, リュ サン ミシェル, 5ビス番地
- (72)発明者 フィリップ エロー  
フランス国, 92240 マラコフ, リュ ガリエニ, 44番地

合議体

審判長 竹井 文雄

審判官 新川 圭二

審判官 猪瀬 隆広

- (56)参考文献 サービス多重部におけるシェーピング機能の検討 野崎正典、鈴木幸彦、石田寛史、井上洋 電子情報通信学会技術報告OFS94-50(1995-01)

- (58)調査した分野(Int.Cl., DB名)

H04L1/00

H04L12/00

H04Q3/00