



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 757986

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 22.09.78 (21) 2666912/18-10

с присоединением заявки № -

(23) Приоритет -

Опубликовано 23.08.80. Бюллетень № 31

Дата опубликования описания 25.08.80

(51) М. Кл.³

G 01 P 3/56

(53) УДК 531.7:
:621.317.
.39(088.8)

(72) Автор
изобретения

Б. А. Фурман

(71) Заявитель

Харьковский ордена Ленина политехнический институт
им. В. И. Ленина

(54) ЦИФРОВОЙ ИЗМЕРИТЕЛЬ СКОРОСТЕЙ

1
Изобретение относится к технике электрических измерений параметров движения и может быть использовано для измерения скоростей вращения или перемещения рабочих органов машин и механизмов, в частности, скоростей приводных точек многодвигательных агрегатов, выпускающих полосовые материалы - бумагоделательных машин, прокатных станков и др.

Известен цифровой измеритель скоростей, измеряющий разность между скоростями второй и первой точек измерения, отнесенную к скорости первой точки, содержащий два импульсных тахометра, блок временных интервалов, генератор эталонной частоты, блок тактовых частот, преобразователь код-частота со счетчиком памяти, причем вход счетчика связан с выходом блока временных интервалов, соответствующим первой точке измерения, блок промежуточной памяти, блок сравнения и управления переносом

2
сом информации, выходное отсчетное устройство [1].

Недостатком устройства является то, что в нем используется принцип измерения частоты тахометра, что требует применения сложных тахометров с большим числом импульсов на оборот.

Известно также устройство, измеряющее разность скоростей как разность между скоростями второй и первой точек измерения, отнесенную к скорости первой точки измерения, содержащее два импульсных тахометра, блок измерения периода с двумя триггерными формирователями, связанными с двумя схемами И, генератор эталонной частоты, преобразователь код-частота со счетчиком памяти, причем вход счетчика связан с выходом блока измерения периода, соответствующим второй точке измерения, трехходовую схему И, блок промежуточной памяти, блок сравнения и управления переносом информации, содержащий первый и второй триггеры, первую, вторую и третью трехходовые

схемы И, первые входы которых связаны с генератором эталонной частоты, вторые и третьи - с выходами триггеров блока и выходное отсчетное устройство [2].

Недостатком устройства является то, что оно не позволяет измерять абсолютные значения скорости одной из точек, что ограничивает область применения устройства.

Цель изобретения - расширение функциональных возможностей измерителя за счет измерения относительных и абсолютных значений скорости.

Эта цель достигается за счет введения переключателя через первый размыкающий контакт которого первый тахометр соединен с блоком измерения периода второй вход первой трехвходовой схемы И через второй размыкающий контакт подключен к единичному входу первого триггера, а через второй замыкающий контакт к инверсному выходу второго триггерного формирователя блока измерения периода, второй выход третьей трехвходной схемы И соединен через третий размыкающий контакт с единичным выходом первого триггера, а через третий замыкающий контакт - с единичным выходом второго триггера, выход второй двухвходовой схемы И блока измерения периода через четвертый размыкающий контакт соединен с блоком промежуточной памяти.

На чертеже представлена схема цифрового измерителя скоростей.

Цифровой измеритель скоростей содержит первый и второй тахометры 1 и 2, блок 3 измерения периода, генератор 4 эталонной частоты, преобразователь 5 код-частота со счетчиком памяти, трехвходовую схему 6 И, блок 7 промежуточной памяти, блок 8 сравнения и управления переносом информации, переключатель 9, выходное отсчетное устройство 10.

Блок 3 измерения периода содержит первый и второй триггерные формирователи периода первого (триггеры 11 и 12) и второго (триггеры 13 и 14) тахометров соответствующих точек измерения и связанные с ними по одному из входов первую и вторую двухвходовые схемы 15 и 16 И.

Блок 7 промежуточной памяти состоит из счетчиков 17 и 18.

Блок 8 сравнения и управления переносом информации содержит первый и второй триггера 19 и 20, связанные с выходами счетчиков 17 и 18, первую, вторую

и третью трехвходовые схемы 21 - 23 И, первые входы которых связаны с генератором 4, вторые и третьи входы - с выходами триггеров 19 и 20 прямо или через переключатель 9 и схему 24 ИЛИ, связанную с выходами схем 21 и 22 И.

Контакты переключателя 9 включены в схему таким образом, что при переключении на режим измерения абсолютных значений скорости (переключатель 9 включен) отключается тахометр 1, разрывается цепь связи между выходом схемы 16 И и счетчиком 18, второй вход схемы 21 И переключается с единичного выхода триггера 19 на инверсный выход триггера 13, второй выход схемы 23 И переключается с единичного выхода триггера 19 на третий вход той же схемы И.

При работе схемы в режиме, соответствующем выключенному переключателю 9, цикл измерения состоит из двух этапов: первого - этапа измерения числа импульсов эталонной частоты f_0 генератора 4, проходящих за период частоты тахометра, и второго - этапа сравнения и переноса информации в выходное отсчетное устройство.

Выключенный переключатель 9 соответствует режиму измерения относительных значений разности скоростей второго и первого тахометров, отнесенной к скорости первого. Очередные импульсы первого и второго тахометров вызывают срабатывание триггеров 11 и 13 и, следовательно, отпирание схем 15 и 16 И для прохождения импульсов эталонной частоты на счетчики 17 и 18. Первые же импульсы с выходов схем 15 и 16 И с помощью триггеров 12 и 14 вводят по входам Д блокировку от повторного срабатывания триггеров 11 и 12 вплоть до поступления импульса сброса по шине 25, фиксирующего окончание цикла измерения, а точнее этапа переноса информации.

Первый этап измерения заканчивается при возврате обоих триггеров 11 и 12 в исходное положение после поступления вторых импульсов тахометров на их входы, т. е. по истечении периода частоты каждого.

На втором этапе числа импульсов N_1 и N_2 записанные в счетчиках 17 и 18 на первом этапе, дополняются импульсами выходной частоты f_{np} преобразователя 5, поступающими через открытую схему 6 И. Частота f_{np} пропорциональна коду управления - числу N_2 , записан-

ному на первом этапе в счетчик памяти преобразователя 5.

Переполнение счетчиков 17 и 18 импульсами частоты $f_{пр}$ фиксируется триггерами 19 и 20 блока 8 сравнения и управления переносом информации. Как видно из схемы блока 8, в зависимости от очередности переполнения счетчиков, связанной с тем, какое из чисел N_1 и N_2 оказывается большим, импульсы этой части f_0 поступают на схему 24 ИЛИ и далее - в выходное отсчетное устройство 10 через одну из схем 21 или 22 И, которая оказывается открытой между моментами переполнения счетчиков 17 и 18.

Длительность времени переноса информации T_n , таким образом определяется как

$$T_n = \frac{N_1 - N_2}{f_{пр}} = \frac{N_1 - N_2}{K N_2}, \quad (1)$$

где K - коэффициент пропорциональности для преобразователя 5.

Количество импульсов частоты f_0 , которое поступит в выходное отсчетное устройство

$$N_{вых} = \frac{N_1 - N_2}{K N_2} f_0 = \frac{f_0 - f_2}{f_1 - f_2} \frac{f_2 - f_1}{f_1 K} f_0, \quad (2)$$

где f_1 и f_2 - частоты следования импульсов тахометров 1 и 2 пропорциональные скоростям их вращения n_1 и n_2 .

Окончательно, при соответствующем выборе значений K и f_0 результат измерения записывается в отсчетном устройстве 10 как

$$N_{вых} = \frac{n_2 - n_1}{n_1}, \quad (3)$$

т. е. численно равен относительному значению разности скоростей приводных точек, связанных с тахометрами 1 и 2.

При работе схемы измерителя при включенном переключателе 9, на первом этапе измерения число N_2 записывается только в счетчик памяти преобразователя 5, в счетчик 18 запись не производится, так как его связь с выходом схемы 16 И отключена. В связи с этим на втором этапе счетчик 18 в сочетании с триггером 20 играют роль схемы измерения временного интервала, равного времени прохождения N_0 импульсов частоты $f_{пр} = K N_2$, где N_0 - емкость счетчика 18. Так как второй вход схемы

21 И связан с инверсным выходом триггера 13, а третий с инверсным выходом триггера 20, то к моменту начала второго этапа измерения схема 21 И оказывается открытой (оба триггера находятся в состоянии нуля). После прохождения N_0 импульсов частоты $f_{пр}$ запись единицы в триггер 20 приводит к запираанию схемы 21 И, отпираанию схемы 23 И и формированию импульса сброса на ее выходе 25 очередным импульсом эталонной частоты f_0 , фиксирующим окончание второго этапа и возвращающим все элементы схемы, кроме выходного отсчетного устройства, в исходное состояние. Длительность времени переноса информации импульсами эталонной частоты через схему 21 И в описанном режиме определяется, как

$$T_n = \frac{N_0}{f_{пр}} = \frac{N_0}{K N_2} \frac{N_0 f_2}{K f_0} \quad (4)$$

В этом случае число импульсов частоты f_0 , которое поступит за время T_n в выходное отсчетное устройство

$$N_{вых} = T_n f_0 = \frac{N_0}{K} f_2 \quad (5)$$

При соответствующем выборе значений N_0 и K результат измерения записывается в отсчетном устройстве 10 как

$$N_{вых} = n_2, \quad (6)$$

т. е. численно равен абсолютному значению скорости вращения тахометра, подключенному ко входу устройства, соответствующему второй точке измерения.

Сброс выходного отсчетного устройства 10 производится в начале второго этапа измерения первым импульсом с выхода схемы 6 И независимо от положения переключателя 9.

Ф о р м у л а и з о б р е т е н и я

Цифровой измеритель скоростей, содержащий два импульсных тахометра, блок измерения периода, который состоит из первого и второго триггерных формирователей и соединенных с ними первой и второй двухходовых схем И, соответствующих первому и второму тахометрам, генератор эталонной частоты, преобразователь код-частота со счетчиком памяти, трехходовую схему И, блок промежуточный памяти, выходное отсчетное устройство и блок сравнения и управления пере-

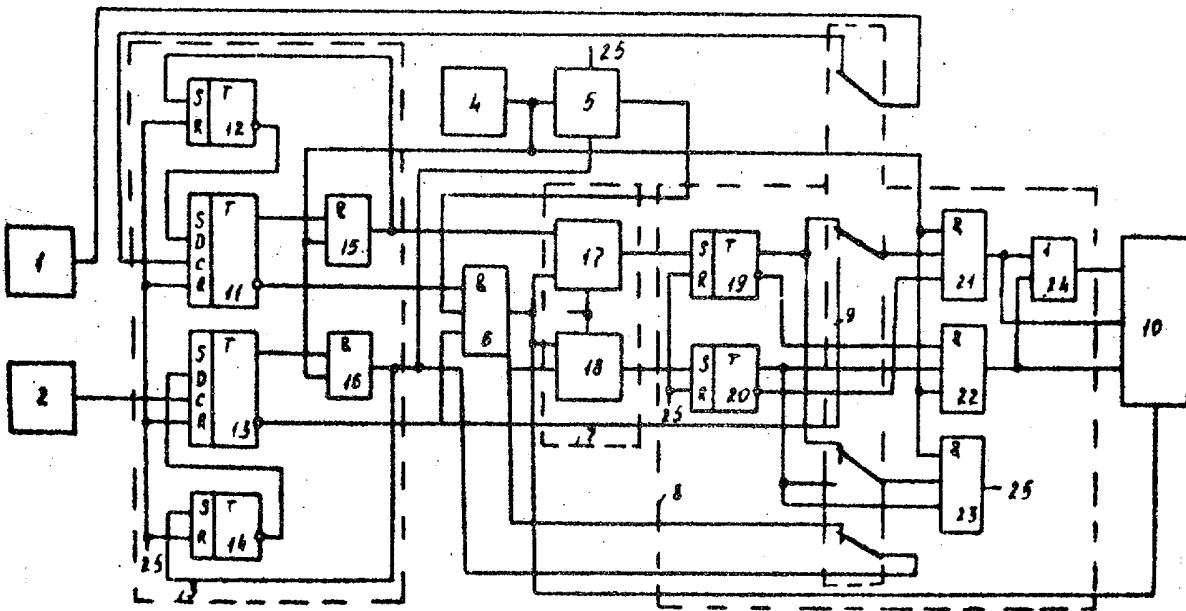
носом информации, который состоит из первого и второго триггеров, первой, второй и третьей трехходовых схем И, первые входы которых подключены к генератору эталонной частоты, третий вход первой схемы И соединен с инверсным выходом второго триггера, единичный выход которого подключен ко второму входу второй схемы И и третьему входу третьей схемы И, а третий вход второй схемы И соединен с инверсным выходом первого триггера, и схемы ИЛИ, отличающийся тем, что с целью расширения функциональных возможностей за счет измерения относительных и абсолютных значений скорости измерителя, введен переключатель, через первый размыкающий контакт которого первый тахометр соединен с блоком измерения периода, второй вход первой трехходовой

схемы И через второй размыкающий контакт подключен к единичному выходу первого триггера, а через второй замыкающий контакт к инверсному выходу второго триггерного формирователя блока измерения периода, второй выход третьей трехходовой схемы И соединен через третий размыкающий контакт с единичным выходом первого триггера, а через третий замыкающий контакт — с единичным выходом второго триггера, выход второй двухвходовой схемы И блока измерения периода через четвертый размыкающий контакт соединен с блоком промежуточной памяти.

Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР по заявке № 2142617/28, кл. G 01 P 3/56, 1975.
2. Авторское свидетельство СССР по заявке № 2426993/18-10, кл. G 01 P 3/56, 1976 (прототип).



Составитель М. Хаустов

Редактор Т. Киселева Техред М. Петко Корректор М. Пожо

Заказ 5751/13

Тираж 1019

Подписное

ЦНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4