

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成17年12月15日(2005.12.15)

【公開番号】特開2005-309767(P2005-309767A)

【公開日】平成17年11月4日(2005.11.4)

【年通号数】公開・登録公報2005-043

【出願番号】特願2004-125833(P2004-125833)

【国際特許分類第7版】

G 06 F 1/26

G 06 F 1/24

【F I】

G 06 F 1/00 3 3 4 B

G 06 F 1/00 3 5 0 B

【手続補正書】

【提出日】平成17年9月29日(2005.9.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電源供給の開始を検出する検出器と、

上記検出器にて電源供給の開始が検出された後に、CPUのリセット解除のタイミングとCPUへのI/O電源供給のタイミングのうち、少なくとも一方のタイミングを決定するタイミング決定部と、

上記タイミング決定部にて決定されるタイミングを制御するための制御値を記憶する、書き換え可能な不揮発性メモリと、

上記不揮発性メモリに記憶されている制御値を書き換えるための書換インターフェイスと、

を有することを特徴とする電源制御装置。

【請求項2】

請求項1記載の電源制御装置であって、

上記不揮発性メモリは、上記制御値として、CPUのリセット解除のタイミングを制御するための第1のカウント値と、CPUへのI/O電源供給のタイミングを制御するための第2のカウント値とを記憶しており、

上記タイミング決定部は、上記検出器にて電源供給の開始が検出された後に基準クロックのカウントを開始するカウンタと、上記不揮発性メモリが記憶している第1のカウント値と上記カウンタからのカウント値とを比較する第1の比較器と、上記不揮発性メモリが記憶している第2のカウント値と上記カウンタからのカウント値とを比較する第2の比較器とを備え、上記不揮発性メモリの第1のカウント値と上記カウンタのカウント値との一致を上記第1の比較器が検出したタイミングを、上記CPUのリセット解除のタイミングに決定し、上記不揮発性メモリの第2のカウント値と上記カウンタのカウント値との一致を上記第2の比較器が検出したタイミングを、上記CPUへのI/O電源供給のタイミングに決定することを特徴とする電源制御装置。

【請求項3】

請求項1又は請求項2記載の電源制御装置であって、

上記不揮発性メモリは、MONOS型のメモリであることを特徴とする電源制御装置。

【請求項 4】

CPUと、

上記CPUにより動作制御がなされる各構成要素と、

電源供給の開始を検出する検出器と、上記検出器にて電源供給の開始が検出された後に、CPUのリセット解除のタイミングとCPUへのI/O電源供給のタイミングのうち、少なくとも一方のタイミングを決定するタイミング決定部と、上記タイミング決定部にて決定されるタイミングを制御するための制御値を記憶する、書き換え可能な不揮発性メモリと、上記不揮発性メモリに記憶されている制御値を書き換えるための書換インターフェイスとを備えた電源制御回路と、

を有することを特徴とする電子機器。

【請求項 5】

請求項4記載の電子機器であって、

上記電源制御回路の上記不揮発性メモリは、上記制御値として、CPUのリセット解除のタイミングを制御するための第1のカウンタ値と、CPUへのI/O電源供給のタイミングを制御するための第2のカウント値とを記憶しており、

上記電源制御回路の上記タイミング決定部は、上記検出器にて電源供給の開始が検出された後に基準クロックのカウントを開始するカウンタと、上記不揮発性メモリが記憶している第1のカウント値と上記カウンタからのカウント値とを比較する第1の比較器と、上記不揮発性メモリが記憶している第2のカウント値と上記カウンタからのカウント値とを比較する第2の比較器とを備え、上記不揮発性メモリの第1のカウント値と上記カウンタのカウント値との一致を上記第1の比較器が検出したタイミングを、上記CPUのリセット解除のタイミングに決定し、上記不揮発性メモリの第2のカウント値と上記カウンタのカウント値との一致を上記第2の比較器が検出したタイミングを、上記CPUへのI/O電源供給のタイミングに決定することを特徴とする電子機器。

【請求項 6】

請求項4又は請求項5記載の電子機器であって、

上記不揮発性メモリは、MONOS型のメモリであることを特徴とする電子機器。

【請求項 7】

無線通信を行うための通信回路と、

少なくとも無線通信の制御を行うためのCPUと、

電源供給の開始を検出する検出器と、上記検出器にて電源供給の開始が検出された後に、CPUのリセット解除のタイミングとCPUへのI/O電源供給のタイミングのうち、少なくとも一方のタイミングを決定するタイミング決定部と、上記タイミング決定部にて決定されるタイミングを制御するための制御値を記憶する、書き換え可能な不揮発性メモリと、上記不揮発性メモリに記憶されている制御値を書き換えるための書換インターフェイスとを備えた電源制御回路と、

を有することを特徴とする携帯通信端末。

【請求項 8】

請求項7記載の携帯通信端末であって、

上記電源制御回路の上記不揮発性メモリは、上記制御値として、CPUのリセット解除のタイミングを制御するための第1のカウンタ値と、CPUへのI/O電源供給のタイミングを制御するための第2のカウント値とを記憶しており、

上記電源制御回路の上記タイミング決定部は、上記検出器にて電源供給の開始が検出された後に基準クロックのカウントを開始するカウンタと、上記不揮発性メモリが記憶している第1のカウント値と上記カウンタからのカウント値とを比較する第1の比較器と、上記不揮発性メモリが記憶している第2のカウント値と上記カウンタからのカウント値とを比較する第2の比較器とを備え、上記不揮発性メモリの第1のカウント値と上記カウンタのカウント値との一致を上記第1の比較器が検出したタイミングを、上記CPUのリセット解除のタイミングに決定し、上記不揮発性メモリの第2のカウント値と上記カウンタのカウント値との一致を上記第2の比較器が検出したタイミングを、上記CPUへのI/O

電源供給のタイミングに決定することを特徴とする携帯通信端末。

【請求項 9】

請求項 7 又は請求項 8 記載の携帯通信端末であって、

上記不揮発性メモリは、MONOS型のメモリであることを特徴とする携帯通信端末。

【請求項 10】

CPUと、

上記CPUにより動作制御がなされる各構成要素と、

電源供給の開始を検出する検出手段と、上記検出手段にて電源供給の開始が検出された後に、CPUのリセット解除のタイミングとCPUへのI/O電源供給のタイミングのうち、少なくとも一方のタイミングを決定するタイミング決定手段と、上記タイミング決定手段にて決定されるタイミングを制御するための制御値を記憶する、書き換え可能な不揮発性記憶手段と、上記不揮発性記憶手段に記憶されている制御値を書き換えるための書換インターフェイス手段とを備えた電源制御回路と、

を有することを特徴とする電子機器。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、電源投入時にCPU(中央処理ユニット)のリセット解除を行った後にそのCPU及び各構成に電源を供給する電源制御装置、その電源制御装置を備えた電子機器、及び携帯通信端末に関する。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明は、このような実情に鑑みて提案されたものであり、CPUの仕様が変更されたりセット解除とパワーオンのタイミングの変更が必要になったような場合であっても、アルミ修正等によらずに、リセット解除とパワーオンのタイミングを容易に変更可能な電源制御装置、電子機器、及び携帯通信端末を提供することを目的とする。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本発明の電源制御装置は、電源供給の開始を検出する検出器と、検出器にて電源供給の開始が検出された後に、CPUのリセット解除のタイミングとCPUへのI/O電源供給のタイミングのうち、少なくとも一方のタイミングを決定するタイミング決定部と、タイミング決定部にて決定されるタイミングを制御するための制御値を記憶する書き換え可能な不揮発性メモリと、不揮発性メモリに記憶されている制御値を書き換えるための書換インターフェイスとを有することにより、上述した課題を解決する。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

ここで、不揮発性メモリは、制御値として、CPUのリセット解除のタイミングを制御するための第1のカウント値と、CPUへのI/O電源供給のタイミングを制御するための第2のカウント値とを記憶しており、タイミング決定部は、電源供給の開始が検出された後に基準クロックのカウントを開始するカウンタと、不揮発性メモリが記憶している第1のカウント値とカウンタからのカウント値とを比較する第1の比較器と、不揮発性メモリが記憶している第2のカウント値とカウンタからのカウント値とを比較する第2の比較器とを備え、不揮発性メモリの第1のカウント値とカウンタのカウント値との一致を第1の比較器が検出したタイミングを、CPUのリセット解除のタイミングに決定し、不揮発性メモリの第2のカウント値とカウンタのカウント値との一致を第2の比較器が検出したタイミングを、CPUへのI/O電源供給のタイミングに決定する。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

また、本発明の電子機器と携帯通信端末は、本発明の電源制御装置を搭載したことにより、上述した課題を解決する。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

すなわち、本発明においては、CPUのリセット解除のタイミングとCPUへのI/O電源供給のタイミングのうち少なくとも一方のタイミングを決定するための制御値を、書き換え可能な不揮発性メモリに記憶させているため、その不揮発性メモリが記憶している制御値を書き換えれば、リセット解除のタイミングとI/O電源供給のタイミングの少なくとも一方のタイミングを任意に変更することができるようになる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

本発明によれば、不揮発性メモリの制御値を書き換えることで、リセット解除のタイミングとI/O電源供給のタイミングのうち少なくとも一方のタイミングを変更できるため、例えば、CPUの仕様が変更されてリセット解除とパワーオンのタイミングの変更が必要になったような場合であっても、アルミ修正等によらずに、リセット解除とパワーオンのタイミングを容易に変更可能となっている。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

以下、図面を参照しながら、本発明の電源制御装置、電子機器及び携帯通信端末が適用される実施形態について説明する。