

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4740538号
(P4740538)

(45) 発行日 平成23年8月3日(2011.8.3)

(24) 登録日 平成23年5月13日(2011.5.13)

(51) Int.Cl.

F I

HO 1 L 21/768 (2006.01)

HO 1 L 21/316 (2006.01)

HO 1 L 21/90 A

HO 1 L 21/316 P

HO 1 L 21/316 M

請求項の数 13 (全 10 頁)

(21) 出願番号	特願2003-550266 (P2003-550266)	(73) 特許権者	591016172
(86) (22) 出願日	平成14年12月4日 (2002.12.4)		アドバンスト・マイクロ・ディバイシズ・
(65) 公表番号	特表2005-512322 (P2005-512322A)		インコーポレイテッド
(43) 公表日	平成17年4月28日 (2005.4.28)		ADVANCED MICRO DEVI
(86) 国際出願番号	PCT/US2002/038820		CES INCORPORATED
(87) 国際公開番号	W02003/049161		アメリカ合衆国、94088-3453
(87) 国際公開日	平成15年6月12日 (2003.6.12)		カリフォルニア州、サニibel、ピー・
審査請求日	平成17年12月5日 (2005.12.5)		オウ・ボックス・3453、ワン・エイ・
(31) 優先権主張番号	10/001,805		エム・ディ・プレイス、メイル・ストップ
(32) 優先日	平成13年12月5日 (2001.12.5)		・68 (番地なし)
(33) 優先権主張国	米国 (US)	(74) 代理人	100108833
			弁理士 早川 裕司
前置審査			
			最終頁に続く

(54) 【発明の名称】 半導体デバイスの製造方法

(57) 【特許請求の範囲】

【請求項 1】

誘電体層に開口部を形成する過程と、
アンモニア (NH₃) 及び窒素 (N₂) 中で前記誘電体層の露出表面領域にレーザ熱アニール処理を実行し、
タンタル (Ta) を含有し前記開口部を被覆する複合バリア層を形成する過程と、を含む、半導体デバイスの製造方法。

【請求項 2】

前記誘電体層が、フッ素ドープオルトけい酸テトラエチル (F-TEOS) 由来のフッ素含有シリコン酸化物を含む、請求項 1 記載の方法。

【請求項 3】

フッ素 (F) が減少して窒素 (N₂) が濃縮された表面領域を形成するため、前記露出表面にレーザ熱アニール処理を実行する過程を含む、請求項 2 記載の方法。

【請求項 4】

誘電体層に開口部を形成する過程と、
フッ素 (F) が減少して窒素 (N₂) が濃縮された表面領域を形成するため、アンモニア (NH₃) 及び窒素 (N₂) 中で前記誘電体層の露出表面領域にレーザ熱アニール処理を実行し、
タンタル (Ta) のデポジションを行うことによって、タンタル (Ta) を含有し前記開口部を被覆する複合バリア層を形成する過程とを含み、

前記誘電体層が、フッ素ドープオルトけい酸テトラエチル (F - T E O S) 由来のフッ素含有シリコン酸化物を含み、

前記複合バリア層は、前記窒素 (N₂) が濃縮された表面領域上に形成されるとともに前記窒素が濃縮された表面領域から離れる方向で窒素 (N₂) 量が減少するように窒素を含有する傾斜濃度窒化タンタル層と、前記傾斜濃度窒化タンタル層 (20) に形成されたタンタル (- T a) 層 (21) とを含む、半導体デバイスの製造方法。

【請求項 5】

前記開口部を銅 (Cu) 又は銅合金で充填する過程を含む、請求項 4 記載の方法。

【請求項 6】

前記開口部は、上方トレンチにつながる下方ビアホールを含むデュアルダマシン開口部を含み、

上方ラインとつながった下方ビアを形成するように前記前記開口部を銅 (Cu) 又は銅合金で充填する過程を含む、請求項 5 記載の方法。

【請求項 7】

$0.09 \sim 0.11$ ジュール / cm^2 の放射フルーエンスで前記露出表面にレーザ光線 (18) を照射することによってレーザ熱アニール処理する過程を含む、請求項 6 記載の方法。

【請求項 8】

温度を $370 \sim 430$ に上昇させるように前記レーザ熱アニール処理を行う過程を含む、請求項 7 記載の方法。

【請求項 9】

窒素 (N₂) を流速 $200 \sim 2000 \text{ sccm}$ 、アンモニア (NH₃) を流速 $200 \sim 2000 \text{ sccm}$ で用いたレーザ熱アニール処理を行って、フッ素 (F) が減少されて窒素 (N₂) が濃縮された表面領域を形成する過程を含む、請求項 2 記載の方法。

【請求項 10】

タンタル (T a) のデポジションを行うことによって前記複合バリア層 (20 , 21) を形成する過程を有し、前記複合バリア層は、

前記窒素が濃縮された表面領域上に形成された傾斜濃度窒化タンタル層を有し、この傾斜濃度窒化タンタル層は、前記窒素濃縮表面領域 (19) から離れる方向で窒素 (N₂) 量が減少するように窒素を含有するものであり、

前記傾斜濃度窒化タンタル層上に形成された タンタル (- T a) 層 (21) を有する、請求項 9 記載の方法。

【請求項 11】

窒素 (N₂) が濃縮された表面領域を形成するように前記誘電層の露出表面にレーザ熱アニール処理を実行する過程を含む、請求項 1 記載の方法。

【請求項 12】

タンタル (T a) のデポジションを行うことによって前記複合バリア層 (20 , 21) を形成する過程を有し、前記複合バリア層は、

前記窒素が濃縮された表面領域上に形成された傾斜濃度窒化タンタル層を有し、この傾斜濃度窒化タンタル層は、前記窒素濃縮表面領域 (19) から離れる方向で窒素 (N₂) 量が減少するように窒素を含有するものであり、

前記傾斜濃度窒化タンタル層上に形成された タンタル (- T a) 層 (21) を有する、請求項 11 記載の方法。

【請求項 13】

前記開口部を銅 (Cu) 又は銅合金で充填する過程を含む、請求項 11 記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体デバイスの銅及び / 又は銅合金の金属加工分野、および信頼性、低い比抵抗を有する銅又は銅合金の配線によって半導体デバイスを製造するための方法に関す

10

20

30

40

50

る。本発明は、特に、サブミクロン構成サイズを有する高速集積回路、高電導性の配線の構成を製造するために使用される。

【背景技術】

【0002】

半導体製造技術に関する高集積度、高性能に対する要求の拡大に応えることは、特に、高いレベルの耐エレクトロマイグレーション性ととともに、サブミクロンバイア、コンタクト、トレンチの構成が高いアスペクト比（深さ・幅）を有する、信頼性のある、低い固有抵抗キャパシタンス（ $R \times C$ ）の配線（interconnect）パターンを提供するという観点からは、容易ではない。

従来の半導体デバイスは、半導体基板、典型的には、ドーピングされた単結晶シリコン、連続して形成される複数の中間層誘電体、および導体のパターンを有する。集積回路は、配線間スペーシングによって隔てられた複数の配線パターンと、バス線、ビット線、ワード線、論理配線のような複数の配線を含んで形成される。

一般的に、例えば上位層と下位層のような異なる層上における導体パターンは、ビアホールに充填された導体プラグによって電氣的に接続され、一方、コンタクトホールに充填された導電性プラグは、半導体基板の内部または基板上で形成されるトランジスタのソース/ドレイン領域のような能動素子領域との電氣的なコンタクトを確立する。導電性の線路は、トレンチのような開口部の中に形成される。典型的には、トレンチは、半導体基板に対して実質的に水平に延びる。

5 レベル以上のメタライゼーション（金属被膜）を有する半導体「チップ」は、デバイス形状のサブミクロンレベルへの超小型化の要求を満たすために一般的になってきている。

【0003】

ビアホールをふさぐ導電性プラグは、一般的に、1以上の導体パターンを有する導体層に誘電体中間層のデポジションを行うことで形成され、従来のフォトリソグラフィ技術とエッチング技術によって誘電体中間層を貫通する開口部が形成される。この開口部は、タングステン（W）のような導電材料でふさがれる。誘電体中間層の表面の余分な導電材料は、一般的に化学機械研磨（CMP：chemical mechanical polishing）によって取り除かれる。このような方法の一つは、ダマシン（damascene）方式として知られ、この方法では、一般に、誘電体中間層に開口部を形成し、この開口部に金属でふさぐことが行われる。デュアルダマシン技術では、上方のトレンチ部に通じるビアホール部もしくは下方コンタクトを有した開口部の形成が行われる。この開口部には導電材が充填され、通常は金属が充填されることで、導電線と電氣的に接続された導電性プラグも形成される。

【0004】

高性能マイクロプロセッサの用途においては、半導体回路には高速動作が要求される。半導体回路類の制御速度は、配線パターンの比抵抗、キャパシタンスに反比例して変化する。集積回路がより複雑になり、構造サイズおよびスペーシングがより小さくなるのに伴い、集積回路速度は、トランジスタそのものにあまり依存しないようになり、配線パターンの方により依存するようになる。構造小型化は、コンタクト部及び断面積が共に小さくされた、長い配線が要求される。金属配線の長さが増加し、配線の垂直方向領域と配線間の長さが縮小するのに伴い、配線長の増加によるRCディレイが生ずる。

サブミクロン技術では、配線ノードが相当な距離、例えば、数百ミクロン以上の距離をひきまわされるとすると、配線キャパシタンスによって回路ノード・キャパシタンスの装荷が制限される。サブミクロンデザインルールが約0.12ミクロン以下へと減少するのに伴い、集積回路速度の遅れによるリジェクト率によって、製造処理のスループットが著しく低下して製造コストが増加する。さらに、線路幅は小さくなるにつれて、電導率及び耐エレクトロマイグレーション性の重要性が増してくる。

【0005】

銅および銅合金は、配線金属加工化におけるアルミニウム（以下Alと称する）の代替物として特に魅力的である。銅は、比較的安価であり、処理し易く、アルミニウムより比

10

20

30

40

50

抵抗が小さい。さらに、銅は、タングステンに対して、電気特性に優れており、導体線路と同様に導体プラグとして使用するのに適した金属となる。

【 0 0 0 6 】

銅プラグおよび銅配線を形成するための方法は、化学機械研磨（CMP）を用いたダマシン構成の使用を有する。しかし、二酸化珪素のような配線電導体層材料を通した銅拡散によって、銅配線構成が、拡散バリア層により覆われる可能性がある。

銅を覆うための一般的な拡散バリア材料としては、タンタル（Ta）、窒化タンタル（Ta₂N₅）、窒化チタン（TiN）、チタン（Ti）、チタン・タングステン（TiW）、タングステン（W）、窒化タングステン（WN）、Ti-TiN、チタン窒化シリコン（TiSiN）、タングステン窒化シリコン（WSiN）、タンタル窒化シリコン（TaSiN）、および窒化シリコンが挙げられる。銅を覆うためのこれらバリア材料の使用は、銅と導体中間層間の界面に限定されるわけではなく、他の金属との界面にも適用できる。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

銅のメタライゼーションの実施、特に、電導率が約3.9より低い誘電率を有する誘電体層に開口部を形成するダマシン技術において、種々の信頼性、エレクトロマイグレーションおよび比抵抗の問題が生ずる。

信頼性の問題は、一部に、銅の金属加工過程におけるタンタル（Ta）と窒化タンタル（Ta₂N₅）の使用、バリア層の選択に起因している。タンタルは、種々の誘電体中間層材料に対する接着性が十分でないことが判明しており、特に、誘電率の低い誘電材料中間層への接着性が十分でない。特に、フッ素含有酸化物、例えばフッ素（F）がドーブされたオルトケイ酸塩（F-TEOS）由来のフッ素（F）含有シリコン酸化物のような、誘電率（k）が約3.9より小さい材料に対して接着性が十分ではない。バリア層の誘電体層への十分な接着を欠くことは、これに伴う信頼性の問題とともに、層間剥離という結果を引き起こす。窒化タンタルは、ダマシン開口部を充てんする銅（Cu）および銅（Cu）合金への接着の適切さを欠くことが判明している。さらに、タンタルと窒化タンタルは、一般には、イオン化物理的蒸着デポジション（PVD: physical vapor deposition）のようなPVD技術によって、デポジションされる。結果として生じたタンタル層は、一般的には、比較的高い比抵抗、例えば約200 μオームcm～約250 μオームcmを示すフェーズタンタル（-Ta）である。窒化タンタルは、一般的に窒素（N₂）含有率を約30at%～55at%としてデポジションされ、200 μオームcmを超える比抵抗を示す。

【 0 0 0 8 】

このバリア層の接着問題は、耐エレクトロマイグレーション性とデバイスの信頼性に悪影響を与え、一方、窒化タンタルとフェーズタンタル（-Ta）の高い比抵抗は、回路速度に悪影響を与える。従って、信頼性が高く、かつ比抵抗が低い配線、具体的には、低誘電率材料で形成された、銅および銅合金の配線及びその製造方法が求められる。

【 0 0 0 9 】

本発明の利点は、信頼性がある、低い比抵抗の配線、例えば銅及び銅合金配線で、耐エレクトロマイグレーション性が改善されたものを備えた半導体デバイスが提供されることにある。

【 0 0 1 0 】

本発明の他の利点は、信頼性がある、低い比抵抗の配線、例えば銅及び銅合金配線で、耐エレクトロマイグレーション性が改善されたものを備えた半導体デバイスがを製造するための方法を提供することにある。

【 0 0 1 1 】

本発明の追加の利点と他の特性は、以下に記載する本発明の詳細な説明及び実施形態によって当業者にとって明らかになる。本発明の利点は、係属する請求項の具体的な説明によって実現され、入手可能である。

【 0 0 1 2 】

本発明によれば、上述した利点または他の利点は、半導体デバイスを製造する方法によってその一部が実現され、この方法は、誘電体層に開口部を形成する過程と、誘電体層の表面をアンモニア（ NH_3 ）と窒素（ N_2 ）を用いたレーザ熱アニール処理に晒す過程と、タンタルで開口部を充てんした複合バリア層を形成する過程を含む。

【 0 0 1 3 】

本発明のもう1つの利点は、誘電体層に設けられた開口部、誘電体層で充てんされたこの開口部の表面に形成された複合バリア層を含み、この誘電体層の表面領域は窒素濃縮表面領域を含み、前述の複合バリア層は、窒素濃縮表面領域から離れる方向で減少する窒素量を抑制する窒化タンタル初期段階層と、傾斜濃度窒化タンタル層に タンタル（ - T a ）層を有する半導体デバイスにある。

10

【 0 0 1 4 】

本実施形態は、F - T E O S 由来のフッ素含有シリコン酸化物のような約 3 . 9 よりも小さい、低誘電率（ k ）の誘電体層にデュアルダマシン開口部を形成する過程と、フッ素含有シリコン酸化物層の露出した表面に例えば、約 2 0 0 ~ 約 2 0 0 0 s c c m 流速のアンモニア（ NH_3 ）と約 2 0 0 ~ 約 2 0 0 0 s c c m 流速の窒素（ N_2 ）を用いたパルス状レーザ光線を約 1 0 ~ 約 1 0 0 ナノ秒の短い間照射し、その結果、レーザ熱処理に晒された表面のフッ素（F）を減耗させ、窒素（ N_2 ）が濃縮するように晒された部分の表面温度が約 3 7 0 ~ 約 4 3 0 に上昇する。デポジションしたタンタルに傾斜濃度窒化タンタル層を形成するために、タンタルが、I P V D : イオン物理的気相成長法によって窒素（ N_2 ）濃縮した表面領域の窒素（ N_2 ）に反応するよう、デポジションされる。デポジションが続くと、 タンタル（ - T a ）が傾斜濃度窒化チタン層上に形成される。

20

【 0 0 1 5 】

本発明の実施形態は、さらに、ウェハ上の誘電体層内に開口部を形成する過程と、誘電体層の露出した表面をアンモニア（ NH_3 ）と窒素（ N_2 ）を用いたレーザ熱アニール処理に晒す過程と、傾斜濃度窒化タンタル / タンタル（ - T a ）の複合拡散バリア層を形成するためにタンタルをデポジションする過程と、開口部を充てんする過程と、誘電体層にシード層をデポジションする過程と、開口部をふさぐシード層に銅又は銅ベース合金をデポジションする過程と、誘電体層の露出した表面を残して誘電体層の開口部を超える銅と銅ベース合金層の何れの部分も化学機械研磨（C M P）によって取り除く過程と、処理された表面に窒化シリコンキャッピング又は炭化物シリコンキャッピング又はバリア層をデポジションする過程とを有するシングルダマシン技術およびデュアルダマシン技術を含む。

30

【 0 0 1 6 】

本発明の追加の利点は、以下記載の本発明を実施するための最良の実施形態の詳細な説明によって当業者にとって明らかになる。実現される際、本発明の範囲内で本発明の種々の実施形態における他の改変、異なる実施形態が可能であり、様々な詳細は、種々の観点から変更が可能であることが明白である。

従って、以下の図面と記載は、説明目的のためであって、これに限定されるものではない。

40

【発明を実施するための最良の形態】

【 0 0 1 7 】

本発明が扱う問題および解決する問題は、銅又は銅合金配線のような金属加工配線を形成することに関し、具体的には、誘電率が約 3 . 9 以下の、例えば、F - T E O S 由来のフッ素（F）含有シリコン酸化物のようなフッ素含有誘電体材料を有する、誘電体層内のダマシン構成に関する。

【 0 0 1 8 】

本願において、銅とは、微量のタンタル、インジウム、錫、亜鉛、マンガン、チタン、マグネシウム、クロム、チタン、ゲルマニウム、ストロンチウム、プラチナ、マグネシウム、アルミニウム、ジルコニウムを含有する銅合金のような銅ベース合金と同様に高純度

50

の銅元素を含有することを意図している。

【0019】

サブミクロンの設計ルールによる、約0.12ミクロン以下のような構造サイズの減少に伴い、配線、具体的に銅配線に関連する耐エレクトロマイグレーション性と接触抵抗の問題は、かなり増加している。信頼性とエレクトロマイグレーションの問題は、一部、タンタル（-Ta）の種々の低誘電率（k）誘電体材料に対する接着の悪さ、窒化タンタルの銅および銅合金に対する接着の悪さに起因している。窒化タンタルおよび-タンタル（-Ta）は、高い比抵抗を示し、逆に回路速度に反比例する。

【0020】

本発明は、このような問題を扱い、および解決するためにレーザ熱アニール処理の実行、バリア層がデポジションする前に誘電体層の表面にアンモニア（ NH_3 ）と窒素（ N_2 ）を用いたパルス状レーザ光線を照射することに関する。アンモニアと窒素を用いたレーザ熱アニール処理を実行することで、窒素が濃縮された表面領域が形成されるように誘電体層の表面を改変する。次にタンタルがデポジションされている間、最初に、窒素濃度が高められた表面領域から離れるにつれてその窒素量が減少する、傾斜的な窒素濃度を有する窒化チタン層が形成される。タンタルデポジションを続けることで、傾斜濃度窒化タンタル層に薄いタンタル（-Ta）層が形成される。

この結果出来た複合バリア層は、誘電体材料と関連する傾斜濃度窒化タンタル層と、銅金属加工化と関連するタンタル（-Ta）層を含み、誘電体材料に対するタンタル（-Ta）の接着の悪さと、銅金属加工化に対する窒化タンタルの接着の悪さによって引き起こされた接着の問題を解決する。窒化タンタル層にタンタルがデポジションされることは、傾斜濃度窒化タンタル層がタンタル（-Ta）の増加のテンプレートとしての役目を担うので、結果としてタンタル（-Ta）の比抵抗約200～約250 $\mu\Omega\cdot\text{cm}$ に対して、約40～約50 $\mu\Omega\cdot\text{cm}$ を表す低い比抵抗を有するタンタルを形成する利点がある。特に、イオン化スパッタ蒸着（ISD：ionized sputter deposition）のようなイオン化物理蒸着（PVD：physical vapor deposition）によってタンタルをデポジションすることが好ましいことが見いだされた。

【0021】

最初に形成される傾斜タンタル層は、典型的に約20～約50の厚さがあり、一方、タンタル（-Ta）層は、典型的に約200～約300の厚さにデポジションされる。この傾斜濃度窒化タンタル層は、窒素濃縮表面領域付近では、窒素を約10at%から約40at%含有し、タンタル（-Ta）層の付近では、その含有量は0である。

【0022】

適切なタンタルデポジション条件は、具体的な状況に依存し、最適化できることが理解される。例えば、具体的なデポジションシステムとデポジション技術により、アルゴンの流速を約40～約60sccm例えば流速約45～約60sccmのとし、直流電力を約1000～約40000ワット、高周波電源（RFpower）を約1000～約3000ワット、気圧約1～45mTorrとすることが適切であることが分かっている。

【0023】

本発明の実施形態は、フッ素がドーブされた誘電体層、即ちF-TEOS由来のフッ素ドーブシリコン酸化物のようなハロゲンドーブ誘電体層を用いる過程を有する。このような実施形態によると、誘電体層の露出表面のレーザ熱アニール処理は、結果として表面領域の窒素濃度を高めるだけでなく、フッ素を減少させる。この結果生じた表面領域は、典型的に約10～約20の厚さを有し、それ以外の誘電体層よりフッ素の含有量が少ない。レーザ熱アニール処理の際、アンモニアから放出される水素が誘電体層の表面部分のフッ素と反応し、チャンバから放出されるフッ化水素酸を形成し、フッ素表面領域を減少させる。それにより表面領域には、レーザ熱アニール処理の間に存在していた窒素濃度が高められた状態となる。

【0024】

レーザ熱アニール処理では、比較的短い時間で、ウェハの他の領域を無駄に熱すること

10

20

30

40

50

なく、窒素濃度が高められた表面領域が形成されるように誘電体層の露出表面の目標のピンポイントターゲットを行うことが可能となり、ドーパント拡散問題のような種々の不都合な結果を回避できる。本発明の実施形態において、エキシマレーザ又はNd-YAGパルスレーザのような従来の種々のレーザシステムの何れも使用可能である。露光波長308nmで動作するバーダントテクノロジーレーザアニール処理の道具のような、マスク付又はマスクなしでもレーザ熱アニール処理の道具は入手可能である。レーザソースとしては、約10～約2000mj/cm²/パルスのエネルギーで操作が可能であるものが入手できる。適切な操作条件は、個々の状況によって決定される。例えば、約0.09～約0.11ジュール/cm²の放射フルエンスでパルス状のレーザ光線を照射することによって誘電体層の露出表面をレーザ熱アニール処理に晒し、窒素流速約200～約2000sccm、アンモニア流速約200～約2000sccmとして、誘電体層の露出表面を約370～約430の温度に熱することが適切であることが分かっている。

10

【0025】

本発明の実施形態は、二重ダマシン構成と同様に単一ダマシン構成を含む。二重ダマシンを使用する本発明の一態様は、図1と図2に概略図が示され、同等な特徴部及び要素に対しては同じ符号を付して説明する。図1を参照すると、下方の金属フィーチャ11、例えば銅は、その下層の誘電体中間層10、例えばF-TEOS由来のフッ素含有シリコン酸化物層に形成される。窒化シリコン又はシリコンカーバイドのようなキャッピング層12は、誘電体中間層10の表面上部に形成され、低誘電率(k)材料例えばF-TEOSから由来のフッ素含有シリコン酸化物の誘電体層13がその上に形成される。

20

窒化シリコン又はシリコンカーバイドのような中間エッチ停止層14がその上に形成される。低誘電率(k)材料を含有する誘電体層、例えばF-TEOS由来のフッ素ドーパシリコン酸化物層のような、他の誘電体層15がその上にデポジションされる。その後、二重ダマシン開口部(16)が形成され、誘電体層13、15の露出表面17が残される。二重ダマシン開口部は、ビア形成後にトレンチ形成(via first-trench last)する技術、又はトレンチ形成後にビア形成(trench first-trench last)する技術の何れによっても形成されることが理解される。誘電体層13、15の露出した表面は、矢印18で示すようにパルス状レーザ光線を照射することによって、レーザ熱アニール処理に晒され、その結果、フッ素が減少し、窒素が濃縮される。

【0026】

30

図2を参照すると、イオン化スパッタ蒸着(ISD)によってタンタルのデポジションが実行され、表面領域(19)に傾斜濃度窒化チタン層(20)が、傾斜濃度窒化チタン層(201)にタンタル(-Ta)層21が、連続して形成される。その後、シード層(22)がデポジションされ、続いて銅電解メッキ又は銅無電解メッキにより被覆層(overburden)を形成する。その後化学機械研磨(CMP)が実行され、窒化シリコン又はシリコンカーバイドのようなキャッピング層(24)が、図2に示す、下方の金属層(11)との電氣的に接続された銅ビア(23B)につながる(接続された)銅ライン(23A)を有する配線構成が完成されるようにデポジションが行われる。

【0027】

40

本発明に従った種々のダマシン技術の実施形態において、銅合金が、シード層を用いた無電解デポジション又は電気メッキによってデポジションされる。一般的なシード層は、マグネシウム、アルミニウム、亜鉛、ジルコニウム、錫、ニッケル、パラジウム、銀、金の適切量、例えば約0.3at%～約12at%を含有する銅合金を含む。化学機械研磨(CMP)は、銅がはめ込まれた表面が、誘電体中間層の上方表面と実質的に同一平面となるように実行される。

【0028】

本発明の実施形態によると、ダマシン開口部は、約50～約150の温度で物理的蒸着デポジション(PVD: physical vapor deposition)によって、又は約200より低い温度で化学蒸着デポジション(CVD: chemical vapor deposition)によって、銅で充てんされる。本発明の種々の実施形態において、従来の基板と誘電体中間層が用い

50

られる。例えば、この基板は、単一結晶シリコン又はガリウム・ヒ素でドーブされる。本発明で使用される誘電体中間層は、従来の半導体デバイス製造で用いられている何れの誘電体材料を含んでもよい。例えば、ニシリコン酸化物、リンがドーブされたケイ酸塩ガラス (phosphorous-doped silicate-glass: P S G)、ホウ素・リンがドーブされたケイ酸塩ガラス (boron-and phosphorus doped silicate glass: B P S G)、オルトけい酸テトラエチル (T E O S) 又はシラン由来のニシリコン酸化物のような誘電体材料が、プラズマ化学蒸着デポジション (P E C V D : plasma enhanced C V D) によって使用される。誘電体層に形成された開口部は、従来のリソグラフィ技術およびエッチング技術によって生成される。

【 0 0 2 9 】

10

好適には、本発明の実施形態に係る誘電体中間層として用いられる誘電体材料は、配線キャパシタンスを小さくするために、低誘電率値を有する誘電体材料および上述した材料を含む。“低誘電率 (k)” 材料という表示は、誘電率が約 3.9 より低い値、例えば約 3.5 以下であるという特徴を有する材料から派生したものである。ここでの誘電率の値は、真空の誘電率を 1 とした値である。

【 0 0 3 0 】

本発明の実施形態においては有機質、無機質両方の幅広い種類に富低誘電率 (k) 材料が用いられる。適切な有機質材料は、種々のポリイミドと B C B を含む。他の適切な低誘電率 (k) 誘電体層は、ポリ (アリーレン) エーテル、ポリ (アリーレン) エーテルアゾール、パリレン - N、ポリイミド、ポリナフタレン - N、ポリフェニルキノキサリン (polyphenylquinoxalines: P P Q)、ポリフェニレンオキサイド (polyphenyleneoxide)、ポリエチレン、ポリプロピレンを有する。

20

本発明の実施形態の使用に適した他の適切な低誘電率材料は、F O x (登録商標) (H S Q ベース)、X L K (登録商標) (H S Q ベース)、多孔質体 S I L K (登録商標)、芳香族炭化水素ポリマー (それぞれの材料はミシガン州ミッドランド市のダウ化学株式会社から入手可能: Dow Chemical Co., Midland, MI) : Coral (登録商標)、炭素ドーブシリコン酸化物 (カリフォルニア州サンノゼ市のノベラスシステム会社から入手可能: Novellus Systems, San Jose, CA)、シリコン - 炭素 - 酸素 - 炭化水素 (SiCOH) 有機誘電体、Black-Diamond (登録商標) 誘電体、Flare (登録商標)、有機ポリマー、HOSP (登録商標)、ハイブリッドシオロキサン有機ポリマー (hybrid sioloxane-organic polymer)、Nanoglass ナノグラス (登録商標)、ナノ多孔質シリカ (個々の材料は、ハネウェル電気材料会社から入手可能)、オルトけい酸テトラエチル (T E O S) 由来のハロゲンドーブ (例えばフッ素ドーブ) シリコン酸化物、フッ素ドーブシリケートガラス (fluorine-doped silicate glass: F S G) を有する。

30

【 0 0 3 1 】

本発明は、配線、具体的には極めて改善されたバリア層の接着、改善された耐エレクトロマイグレーション性、高度の信頼性、削減された接触抵抗によって銅配線を有する半導体デバイスの製造を可能にする。誘電体層、特にフッ素ドーブされた誘電体層の露出表面領域にパルス状レーザー光線を照射することによるレーザー熱アニール処理は、フッ素を減少させ、窒素が濃縮された表面領域の形成を可能にする。次に起こるタンタルデポジションは、結果として誘電体層とその上にデポジションされた - タンタル (- Ta) 層の表面領域に傾斜濃度窒化タンタルを有する複合バリア層の形成を可能にする。複合バリア層の形成は、従来の実施例に付随して起きる接着の問題を回避し、デバイスの信頼性を高めて、耐エレクトロマイグレーション性を改善する。

40

【 0 0 3 2 】

本発明は、配線、具体的には、銅が埋め込まれた金属加工化配線パターンの多様の形式の形成による産業上の利用性を享受する。本発明は、サブミクロン特性と高いレベルのアスペクト比の開口部を有する半導体デバイスの製造に特に適用可能である。

【 0 0 3 3 】

以上、本発明のさらなる理解目的のために具体的な材料、構成、化学薬品、処理等をあ

50

げて特定の詳細を説明した。しかしながら、本発明は、記載された特定の詳細に制限されることなく、実施可能である。他の実施例における周知の処理および材料は、本発明を無用に曖昧にしないために記載されていない。

【 0 0 3 4 】

本発明の好適な実施形態と幅広い実施例の一部のみを図解し、説明した。本発明は種々の組み合わせと環境に使用されることが可能であり、ここに記載された進歩性概念の範囲内で様々な改変が可能である。

【図面の簡単な説明】

【 0 0 3 5 】

【図 1】 本発明の実施形態に係る方法における過程を示す概略図である。

10

【図 2】 本発明の実施形態に係る方法における図 1 に続く過程を示す概略図である。

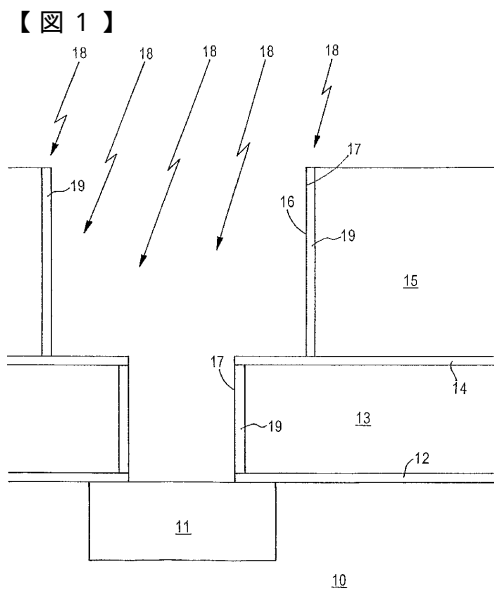


FIG. 1

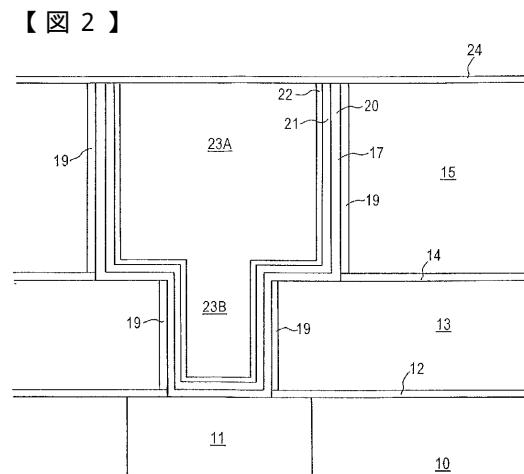


FIG. 2

フロントページの続き

(72)発明者 ミン バン エヌジーオー

アメリカ合衆国、カリフォルニア州 9 4 5 3 9、フレモント、キャニオン ハイッ ドライブ
4 0 9 8 6

(72)発明者 ドーン エム． ホッパー

アメリカ合衆国、カリフォルニア州 9 5 1 3 4、サン ノゼ、バーディグリス サークル 4 3
2 7

審査官 長谷山 健

(56)参考文献 特開 2 0 0 1 - 2 3 0 2 5 6 (J P , A)

特開平 0 9 - 1 6 2 2 9 1 (J P , A)

特開 2 0 0 0 - 3 2 3 4 7 6 (J P , A)

特開 2 0 0 1 - 0 5 3 0 7 7 (J P , A)

特開平 0 2 - 0 5 8 2 1 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 21/768

H01L 21/316