(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0106973
(43) 공개일자 2023년07월14일

(51) 국제특허분류(Int. Cl.)
H01L 31/0224 (2006.01) *H01L 31/048* (2014.01)
H01L 31/054 (2014.01)
(52) CPC특허분류
H01L 31/022425 (2013.01)
H01L 31/048 (2013.01)
(21) 출원번호 10-2022-0002783
(22) 출원일자 2022년01월07일
심사청구일자 2022년01월07일

(71) 출원인
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
서관용
울산광역시 울주군 언양읍 유니스트길 50
이강민
울산광역시 울주군 언양읍 유니스트길 50
이유리
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
리앤목특허법인

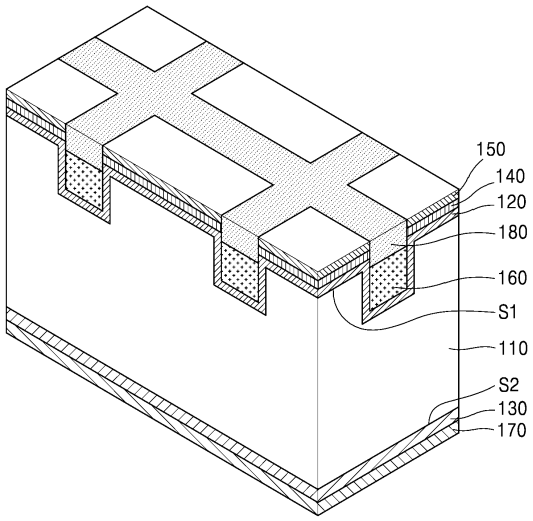
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **내부식성 전극을 포함한 태양전지 및 태양전지의 제조방법**

(57) 요 약

본 발명은 복수의 홈부를 포함한 제1 면 및 상기 제1 면의 반대측의 제2 면을 포함하는 결정질 실리콘 기판; 상기 제1 면 상에 위치하고, 상기 결정질 실리콘 기판과 P-N 접합을 이루는 제1층; 상기 복수의 홈부에 제공되고, 상기 제1 층과 접속된 제1 전극부; 상기 제1 전극부 상에 제공된 부식방지부; 상기 결정질 실리콘 기판의 제2 면 상에 위치하는 제2 층; 및 상기 제2 층 상에 위치하고, 상기 제2 층과 접속된 제2 전극부;을 포함하는, 태양전지 및 이의 제조방법에 관한 것이다.

대 표 도 - 도1



(52) CPC특허분류
H01L 31/054 (2015.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 1711135149
과제번호 2020R1A4A1019568
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 집단연구지원(R&D)
연구과제명 해수전지기술과 태양광에너지 활용한 에너지 자립형 해수담
기 여 율 1/2
과제수행기관명 울산과학기술원
연구기간 2021.06.01 ~ 2022.02.28
이 발명을 지원한 국가연구개발사업
과제고유번호 1711147739
과제번호 2019R1A2C2086602
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 개인기초연구(과기정통부)(R&D)
연구과제명 원자층 증착 기반의 산화막 형성을 통한 비도핑 결정질 실리콘 접합 형성 연구 및 이를 활용한 차세대 태양전지 응용 연구
기 여 율 1/2
과제수행기관명 울산과학기술원
연구기간 2019.09.01 ~ 2024.02.29

명 세 서

청구범위

청구항 1

복수의 홈부를 포함한 제1 면 및 상기 제1 면의 반대측의 제2 면을 포함하는 결정질 실리콘 기판;

상기 제1 면 상에 위치하고, 상기 결정질 실리콘 기판과 P-N 접합을 이루는 제1층;

상기 복수의 홈부에 제공되고, 상기 제1 층과 접속된 제1 전극부;

상기 제1 전극부 상에 제공된 부식방지부;

상기 결정질 실리콘 기판의 제2 면 상에 위치하는 제2 층; 및

상기 제2 층 상에 위치하고, 상기 제2 층과 접속된 제2 전극부;

을 포함하는, 태양전지.

청구항 2

제1항에 있어서,

상기 제1 전극부는 상기 홈부에 제공된 제1 층의 내주면과 접촉하도록 배치된, 태양전지.

청구항 3

제1항에 있어서,

상기 제1 전극부의 높이는 상기 홈부의 깊이 이하인, 태양전지.

청구항 4

제1항에 있어서,

상기 제1 전극부는 상기 홈부에 매립된 매립형 전극인, 태양전지.

청구항 5

제1항에 있어서,

상기 제1 전극부는 상기 제1 층의 내주면 및 부식방지부에 의하여 완전히 둘러싸인, 태양전지.

청구항 6

제1항에 있어서,

상기 제1 전극부는 Al, Ag, Pd, Cu, Au 또는 이들의 조합을 포함하는, 태양전지.

청구항 7

제1항에 있어서,

상기 부식방지부는 Ni, Al/Cu 합금, Cr, Zn 또는 이들의 조합을 포함하는, 태양전지.

청구항 8

제1항에 있어서,

상기 제1 전극부 및 부식방지부의 높이의 합이 상기 홈부의 깊이와 같은, 태양전지.

청구항 9

제1항에 있어서,

상기 제1 전극부의 높이는 100㎚ 내지 10㎛ 인, 태양전지.

청구항 10

제1항에 있어서,

상기 부식방지부의 높이는 100㎚ 내지 1㎛ 인, 태양전지.

청구항 11

제1항에 있어서,

상기 제1 층 상에 보호막을 더 포함하고,

상기 보호막은 무기산화물을 포함하는, 태양전지.

청구항 12

제11항에 있어서,

상기 보호막 상에 반사방지막을 더 포함하고,

상기 반사방지막은 금속, 준금속 및 전이금속 중에서 선택된 1종 이상의 원소의 산화물, 질화물, 할로겐화물 또는 칼코겐화물을 포함한, 태양전지.

청구항 13

제1항에 있어서,

상기 태양전지의 수광면에 광흡수층을 더 포함하는, 태양전지.

청구항 14

제1항에 있어서,

상기 결정질 실리콘 기판은 제1 도전형을 가지고,

상기 제1 층은 상기 제1 도전형과 반대인 제2 도전형을 가지는 불순물이 도핑된 에미터층이고,

상기 제2 층은 상기 제1 도전형을 가지는 불순물이 도핑된 후면 전계층인 태양전지.

청구항 15

제1 면 및 상기 제1 면의 반대측에 제2 면을 갖는 결정질 실리콘 기판을 준비하는 단계;

상기 결정질 실리콘 기판의 제1 면에 홈부를 제공하는 단계;

상기 제1 면 및 상기 제2 면 각각에 제1 층 및 제2 층을 형성하는 단계;

상기 홈부의 내주면에 제공된 제1 층 상에 상기 제1 전극부를 형성하는 단계;

상기 제1 전극부 상에 부식방지부를 형성하는 단계; 및

상기 제2 층 상에 제 2층과 접속하는 제 2 전극부를 형성하는 단계;

상기 제1 층은 상기 결정질 실리콘 기판과 P-N 접합을 형성하는, 태양전지의 제조 방법.

청구항 16

제15항에 있어서,

상기 제1 전극부는 상기 홈부에 매립되도록 제공된, 태양전지의 제조 방법.

청구항 17

제15항에 있어서,

상기 부식방지부는 상기 제1 전극부를 커버하도록 형성되는, 태양전지의 제조 방법.

청구항 18

제14항에 있어서,

상기 제1 전극부를 형성하기 전에,

상기 제1 층 상에 보호막을 형성하는 단계; 및

상기 보호막 상에 반사방지막을 형성하는 단계;를 더 포함하는, 태양전지의 제조 방법.

청구항 19

제18항에 있어서,

상기 홈부를 제외한 반사방지막 상에 포토레지스트층을 형성하는 단계; 및

상기 홈부의 내주면에 형성된 보호막 및 반사방지막을 제거하여 상기 홈부 중의 제1 층을 외부로 노출시키는 단계;를 더 포함하는, 태양전지의 제조 방법.

청구항 20

제15항에 있어서,

상기 부식방지부를 형성하는 단계 이후에, 상기 포토레지스트층을 제거하는 단계를 더 포함하는, 태양전지의 제조 방법.

발명의 설명

기 술 분 야

[0001] 내부식성 전극을 포함한 태양전지 및 태양전지의 제조방법에 관한 것이다.

배 경 기 술

[0002] 태양광 에너지는 태양으로부터의 광 에너지를 전기 에너지로 전환하는 기술로서 미래 에너지로서 전세계적 연구가 진행되고 있는 산업 분야이다.

[0003] 현재 상용화된 태양전지는 결정질 실리콘계 태양전지로서, 설치 및 유지/보수의 편의를 위하여 대부분 지표면에 모듈의 형태로 설치되어 운영되고 있다.

[0004] 지표면은 공간이 한정되어 설치가능한 면적이 충분하지 않아 전력 생산의 한계점을 가지고 있으며, 태양광으로부터 발생하는 열에 의한 태양전지 효율의 저하 문제점을 안고 있다.

[0005] 이러한 문제점을 극복하기 위하여, 지구의 70%의 면적을 차지하는 해수면에 부표형 태양광 발전기를 설치하고 해수면의 낮은 온도로부터 태양전지로부터 발생하는 열을 냉각시킴으로써, 설치가능한 면적의 한계점 및 열에 의한 효율 저하 문제를 해결하려는 노력이 있어왔다.

[0006] 하지만, 해수의 수분 및 염분에 의한 전극(금속)의 산화에 따른 태양전지의 열화가 여전히 문제되고 있는 실정이다. 이에, 태양전지를 유리 등으로 봉지하여 수분 및 염분에 의한 전극의 산화를 막으려는 노력이 있었으나 태양전지의 충분한 내구성을 갖추지 못하였으며, 해수 태양전지의 전극의 산화에 의한 효율 저하를 막기 위한 기술이 여전히 요구된다.

발명의 내용

해결하려는 과제

[0007] 본 발명의 과제는 내부식성 전극 구조를 포함하여 수상 설치 가능한 내구성 및 광전변환효율이 우수한 태양전지 및 이의 제조방법을 제공하는 것이다.

과제의 해결 수단

[0008] 일 측면에 따르면, 복수의 홈부를 포함한 제1 면 및 상기 제1 면의 반대측의 제2 면을 포함하는 결정질 실리콘 기판;

[0009] 상기 제1 면 상에 위치하고, 상기 결정질 실리콘 기판과 P-N 접합을 이루는 제1층;

[0010] 상기 복수의 홈부에 제공되고, 상기 제1 층과 접속된 제1 전극부;

[0011] 상기 제1 전극부 상에 제공된 부식방지부;

[0012] 상기 결정질 실리콘 기판의 제2 면 상에 위치하는 제2 층; 및

[0013] 상기 제2 층 상에 위치하고, 상기 제2 층과 접속된 제2 전극부;

[0014] 을 포함하는, 태양전지가 제공된다.

[0015] 일 구현예에 따르면, 상기 제1 전극부는 상기 홈부에 제공된 제1 층의 내주면과 접촉하도록 배치될 수 있다.

[0016] 일 구현예에 따르면, 상기 제1 전극부의 높이는 상기 홈부의 깊이 이하일 수 있다. 여기서, 상기 제1 전극부의 높이는 홈부의 밑면으로부터 제1 전극부의 상부면까지의 거리를 의미하고, 홈부의 깊이는 결정질 실리콘 기판의 제1 면으로부터 홈부의 밑면까지의 거리를 의미한다.

[0017] 일 구현예에 따르면, 상기 제1 전극부는 상기 홈부에 매립된 매립형 전극일 수 있다. 예를 들어, 상기 제1 전극부는 결정질 실리콘 기판의 제1 면의 수평면 위로 돌출되지 않은 매립형 전극일 수 있다.

[0018] 일 구현예에 따르면, 상기 제1 전극부는 상기 제1 층의 내주면 및 부식방지부에 의하여 완전히 둘러싸일 수 있다. 예를 들어, 상기 제1 전극부 중 홈부의 밑면과 접촉하는 면의 반대측은 부식방지부와 접촉하며, 바람직하게는 부식방지부에 의하여 완전히 둘러싸일 수 있다. 이에 의하여, 제1 전극부는 결정질 실리콘 기판 내부에 완전히 매립되어 외부원으로부터 실질적으로 차단될 수 있다. 이러한 구조에 의하여 본 발명의 일 구현예에 따른 태양 전지가 수상에 설치되는 경우 수분 및/또는 염분에 의한 전극의 부식을 방지할 수 있고, 그 결과 내구성이 향상된 태양전지의 제작이 가능하다.

[0019] 일 구현예에 따르면, 상기 제1 전극부는 Al, Ag, Pd, Cu, Au또는 이들의 조합을 포함할 수 있다. 예를 들어, 제1 전극부는 Al을 포함할 수 있다.

[0020] 일 구현예에 따르면, 상기 부식방지부는 Ni, Al/Cu 합금, Cr, Zn또는 이들의 조합을 포함할 수 있다. 예를 들어, 상기 부식방지부는 Ni을 포함할 수 있다.

[0021] 일 구현예에 따르면, 상기 홈부의 깊이는 100nm 내지 10㎛ 일 수 있다. 예를 들어, 상기 홈부의 깊이는 200nm 내지 10㎛, 300nm 내지 10㎛, 400nm 내지 10㎛, 500nm 내지 10㎛, 1㎛ 내지 10㎛, 2㎛ 내지 9㎛, 3㎛ 내지 8㎛, 4㎛ 내지 7㎛, 또는 5㎛ 내지 6㎛일 수 있다.

[0022] 일 구현예에 따르면, 상기 제1 전극부의 높이는 100nm 내지 10㎛ 일 수 있다. 예를 들어, 상기 제1 전극부의 높이는 200nm 내지 10㎛, 300nm 내지 10㎛, 400nm 내지 10㎛, 500nm 내지 10㎛, 1㎛ 내지 10㎛, 2㎛ 내지 9㎛, 3㎛ 내지 8㎛, 4㎛ 내지 7㎛, 또는 5㎛ 내지 6㎛일 수 있다. 상기 제1 전극부의 높이가 상기 범위를 만족하는 경우에 충분한 전자 및 정공 전달 능력을 발휘할 수 있다.

[0023] 일 구현예에 따르면, 상기 제1 전극부 및 부식방지부의 높이의 합은 상기 홈부의 깊이와 같을 수 있다. 이에 의하여, 태양전지의 수광면에 돌출된 부위가 없이 매끄러운 표면을 가질 수 있고, 이후에 광흡수층과의 향상된 밀착성을 제공함으로써, 내수성 및 내부식성이 향상될 수 있다.

[0024] 일 구현예에 따르면, 상기 부식방지부의 높이는 100nm 내지 1㎛ 일 수 있다. 예를 들어, 상기 부식방지부의 높이는 200nm 내지 900nm, 300nm 내지 800nm, 400nm 내지 700nm, 또는 500 nm 내지 600nm 일 수 있다. 상기 부식방지부의 높이가 상기 범위를 만족하는 경우에 충분한 투광성 및 내식성을 발휘할 수 있다.

[0025] 일 구현예에 따르면, 상기 제1 층 상에 보호막을 더 포함하고, 상기 보호막은 무기산화물을 포함할 수 있다.

[0026] 일 구현예에 따르면, 상기 보호막 상에 반사방지막을 더 포함하고, 상기 반사방지막은 금속, 준금속 및 전이금속 중에서 선택된 1종 이상의 원소의 산화물, 질화물, 할로겐화물 또는 칼코겐화물을 포함할 수 있다.

[0027] 일 구현예에 따르면, 상기 태양전지의 수광면에 광흡수층을 더 포함할 수 있다. 예를 들어, 상기 광흡수층은 열

경화성 수지를 포함할 수 있다.

[0028] 일 구현예에 따르면, 상기 결정질 실리콘 기판은 제1 도전형을 가지고,

[0029] 상기 제1 층은 상기 제1 도전형과 반대인 제2 도전형을 가지는 불순물이 도핑된 에미터층이고,

[0030] 상기 제2 층은 상기 제1 도전형을 가지는 불순물이 도핑된 후면 전계층일 수 있다.

[0031] 일 측면에 따르면, 제1 면 및 상기 제1 면의 반대측에 제2 면을 갖는 결정질 실리콘 기판을 준비하는 단계;

[0032] 상기 결정질 실리콘 기판의 제1 면에 홈부를 제공하는 단계;

[0033] 상기 제1 면 및 상기 제2 면 각각에 제1 층 및 제2 층을 형성하는 단계;

[0034] 상기 홈부의 내주면에 제공된 제1 층 상에 상기 제1 전극부를 형성하는 단계;

[0035] 상기 제1 전극부 상에 부식방지부를 형성하는 단계; 및

[0036] 상기 제2 층 상에 제 2층과 접속하는 제 2 전극부를 형성하는 단계;

[0037] 상기 제1 층은 상기 결정질 실리콘 기판과 P-N 접합을 형성하는, 태양전지의 제조 방법이 제공된다.

[0038] 일 구현예에 따르면, 상기 제1 전극부는 상기 홈부에 매립되도록 제공될 수 있다.

[0039] 일 구현예에 따르면, 상기 부식방지부는 상기 제1 전극부를 커버하도록 형성될 수 있다.

[0040] 일 구현예에 따르면, 상기 제1 전극부를 형성하기 전에, 상기 제1 층 상에 보호막을 형성하는 단계; 및 상기 보호막 상에 반사방지막을 형성하는 단계;를 더 포함할 수 있다.

[0041] 일 구현예에 따르면, 상기 홈부를 제외한 반사방지막 상에 포토레지스트층을 형성하는 단계; 및 상기 홈부의 내주면에 형성된 보호막 및 반사방지막을 제거하여 상기 홈부 중의 제1 층을 외부로 노출시키는 단계;를 더 포함할 수 있다.

[0042] 일 구현예에 따르면, 상기 부식방지부를 형성하는 단계 이후에, 상기 포토레지스트층을 제거하는 단계를 더 포함할 수 있다.

[0043] 일 구현예에 따르면, 상기 포토레지스트층을 제거하는 단계 이후에, 상기 태양전지의 일면에 광흡수층을 제공하는 단계를 더 포함할 수 있다.

[0044] 전술한 방법에 의하여 제조된 태양전지는 전극의 매립화로 인해 외부 노출로 인한 외부원(예를 들어, 수분 및 염분)으로부터의 부식 또는 손상이 방지되어 내구성이 향상되고, 매립형 전극 구조로부터 캐리어의 수집이 원활해져서 효율 향상 효과를 가져온다.

[0045] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

[0046] 일 측면에 따른 태양 전지는 전극의 매립화로 인해 외부 노출로 인한 외부원(예를 들어, 수분 및 염분)으로부터의 부식 또는 손상이 방지되어 내구성이 향상되고, 매립형 전극 구조로부터 캐리어의 효율적인 이동에 따른 효율 향상 효과를 갖는다. 또한, 광흡수층의 도입에 의하여 광흡수량이 증가하며 수분 및 염분의 침투가 억제되어, 전극의 내부식성이 추가로 향상되는 효과를 갖는다.

도면의 간단한 설명

[0047] 도 1은 본 발명의 일 구현예에 따른 태양전지를 개략적으로 보여주는 사시도이다.

도 2는 도 1의 I-I' 단면을 개략적으로 도시한 단면도이다.

도 3은 전극이 돌출된 형태의 상용 태양전지(참고예 1), 상용 태양전지의 전극을 Ni 도금한 태양전지(비교예 1), 상용 태양전지의 전극을 매립한 형태의 태양전지(비교예 2), 및 본 발명의 다른 구현예에 따른 태양전지(실시예 1)에 대한 수상에서 시간에 따른 태양전지 광전변환효율 변화를 보여주는 그래프이다.

도 4는 본 발명의 일 구현예에 따른 태양전지의 광흡수층 도입 전(비교예 3) 및 도입 후(실시예 2)의 전류 밀도

를 보여주는 그래프이다.

도 5(a)는 전극이 돌출된 형태의 상용 태양전지(참고예 1), 상용 태양전지에 광흡수층으로 PDMS(비교예 4), Ecoflex(비교예 5), NOA 63(비교예 6)을 각각 적용한 태양전지에 대한 해수에서의 안정성을 평가한 그래프이고, 및 도 5(b)본 발명의 일 구현예에 따른 태양전지에 광흡수층으로 PDMS(실시예 3), Ecoflex(실시예 4), NOA 63(실시예 5)을 각각 적용한 태양전지에 대한 해수에서의 안정성을 평가한 그래프이다.

도 6은 본 발명의 일 구현예에 따른 태양전지의 제조 방법을 개략적으로 나타내는 흐름도이다.

도 7은 광흡수층으로 사용되는 광흡수 필름의 제조 방법을 개략적으로 나타내는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0048] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0049] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 구성요소들은 용어들에 의해 한정되어서는 안 된다. 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0050] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 또한 각 도면에서, 구성요소는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었으며, 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.

[0051] 각 구성요소의 설명에 있어서, 상(on)에 또는 하(under)에 형성되는 것으로 기재되는 경우에 있어, 상(on)과 하(under)는 직접 또는 다른 구성요소를 개재하여 형성되는 것을 모두 포함하며, 상(on) 및 하(under)에 대한 기준은 도면을 기준으로 설명한다.

[0052] 이하, 본 발명의 실시 예를 첨부도면을 참조하여 상세히 설명하기로 하며, 첨부 도면을 참조하여 설명함에 있어, 동일하거나 대응하는 구성 요소는 동일한 도면번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0053] 도 1은 본 발명의 일 실시예에 따른 태양전지를 개략적으로 보여주는 사시도이고, 도 2는 도 1의 I-I' 단면을 개략적으로 도시한 단면도이다.

[0054] 먼저, 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 태양전지(100)는, 복수의 홈부를 포함한 제1 면(S1) 및 상기 제1 면의 반대측의 제2 면(S2)을 포함하는 결정질 실리콘 기판(110), 제1 면(S1) 상에 위치하고 상기 결정질 실리콘 기판과 P-N 접합을 이루는 제1층(120); 복수의 홈부에 제공되고 상기 제1 층과 접속된 제1 전극부(160); 상기 제1 전극부 상에 제공된 부식방지부(180); 상기 결정질 실리콘 기판의 제2 면(S2) 상에 위치하는 제2 층(130); 및 상기 제2 층 상에 위치하고, 상기 제2 층과 접속된 제2 전극부(170)를 포함할 수 있다.

[0055] 결정질 실리콘 기판(110)은 단결정 또는 다결정 실리콘으로 형성될 수 있으며, 제1 도전형을 가질 수 있다. 예를 들어, 결정질 실리콘 기판(110)에는 N형 불순물로서 5족 원소인 P, As, Sb 등이 도핑될 수 있다. 예를 들어, 결정질 실리콘 기판(110)은 P형 불순물로서 3족 원소인 B, Ga, In 등이 도핑 되어 P형으로 구현될 수 있다.

[0056] 도면에 도시되지는 않았으나, 결정질 실리콘 기판(110)의 수광면은 피라미드, 정사각형, 삼각형 등 다양한 형태의 요철구조(미도시)를 포함할 수 있다. 요철구조(미도시)는 결정질 실리콘 기판(110)으로 입사하는 광의 반사율을 감소시켜, 태양전지(100)의 광전변화효율이 향상될 수 있다.

[0057] 제1 층(120)은 결정질 실리콘 기판(110)과 P-N접합을 형성할 수 있다. 예를 들어, 제1 층(120)은 결정질 실리콘 기판(110)에 제2 도전형을 가지는 불순물이 도핑되어 형성된 에미터층일 수 있다. 따라서, 결정질 실리콘 기판(110)의 제1 면(S1)은 명확하게 구분되는 영역이 아니며, P-N접합이 이루어지는 영역으로 이해될 수 있다.

[0058] 예를 들어, 결정질 실리콘 기판(110)이 N형 불순물로 도핑된 경우, 제1 층(120)은 P형 불순물로 도핑될 수 있으며, 반대로 결정질 실리콘 기판(110)이 P형 불순물로 도핑된 경우, 제1 층(120)은 N형 불순물로 도핑될 수 있다. 이와 같이 에미터층인 제1 층(120)과 결정질 실리콘 기판(110)이 서로 반대의 도전형을 가지면, 결정질

실리콘 기판(110)과 제1 층(120)의 계면에 P-N접합(junction)이 형성되고, P-N접합에 광이 조사되면 광전효과에 의해 광기전력이 발생할 수 있다.

[0059] 제2 층(130)은 일 예로, 결정질 실리콘 기판(110)에 제1 도전형을 가지는 불순물이 도핑되어 형성된 후면전계층(BSF)일 수 있다. 따라서, 결정질 실리콘 기판(110)의 제2 면(S2)은 명확하게 구분되는 영역이 아니며, 결정질 실리콘 기판(110)에서 후면전계층(BSF)을 구획하는 영역으로 이해될 수 있다.

[0060] 후면전계층(BSF)인 제2 층(130)은 캐리어가 결정질 실리콘 기판(110)의 배면으로 이동하여 재결합되는 것을 방지할 수 있으며, 이에 의해 태양전지(100)의 개방전압(Voc)이 상승하여 태양전지(100)의 효율이 향상될 수 있다.

[0061] 결정질 실리콘 기판(110)의 제1 면(S1) 상에는 복수의 홈부를 포함할 수 있다. 상기 복수의 홈부는 그리드 배열로 제1 면에 제공될 수 있다.

[0062] 별도의 도면으로 도시되지 않지만, 상기 복수의 홈부는 그리드 배열 이외에 수평선 배열, 육각고리 배열 등의 다양한 배열을 가질 수 있다.

[0063] 상기 복수의 홈부에는 제1 전극부(160) 및 부식방지부(180)가 제공될 수 있다. 도면에서는 복수의 홈부 내에 제1 전극부 및 부식 방지부가 모두 매립된 형태로 도시되지만, 이에 한정되지 않으며 제1 전극부(160)가 홈부 내에서 제1 면(S1)의 가상의 수평면으로부터 도출되지 않는 두께로 제공되고, 제1 전극부 중 제1 층(120)과 접속하지 않는 면 상에 부식 방지부가 배치되는 구조를 가질 수 있다.

[0064] 상기 부식방지부(180)의 높이는 100nm 내지 1㎛일 수 있다. 상기 부식방지부(180)의 높이가 상기 범위를 만족하는 경우에 투광성을 저하시키지 않으면서 제1 전극부에 대한 수분 및 염분에 대한 충분한 내부식성을 제공할 수 있다.

[0065] 제1 전극부(160)는 상기 홈부에 제공된 제1 층(120)의 내주면과 접촉하도록 배치될 수 있다. 홈부에 제공된 제1 층의 내주면과 제1 전극부가 접촉하도록 배치됨으로써, 제1 전극부의 캐리어 수집 속도가 증가될 뿐만 아니라 캐리어 전송 속도 증가에 따라 광전변환 효율도 증가한다.

[0066] 제1 전극부(160)의 높이는 상기 홈부의 깊이와 동일하거나 상기 홈부의 깊이보다 낮을 수 있다. 예를 들어, 상기 홈부의 깊이는 100nm 내지 10㎛일 수 있으며, 상기 제1 전극부의 높이는 100nm 내지 10㎛일 수 있다.

[0067] 도 1 및 2에는 홈부의 깊이와 제1 전극부(160) 및 부식방지부(180)의 총 두께가 동일한 것으로 도시되지만, 이에 한정되는 것은 아니며, 제1 전극부(160)가 상기 홈부의 깊이와 동일하거나 상기 홈부의 깊이보다 낮게 형성되도록 구성될 수 있다.

[0068] 상기 제1 전극부(160)는 상기 홈부에 매립된 매립형 전극일 수 있다. 이를 통해, 상기 제1 전극부(160)는 상기 제1 층의 내주면 및 부식 방지부에 의하여 완전히 둘러싸인 구조를 가질 수 있다. 그 결과, 제1 전극(160)과 외부원, 예를 들어 수분, 염분 등의 접촉에 따른 제1 전극의 부식과 같은 열화를 방지할 수 있다.

[0069] 제1 전극부(160)와 제2 전극부(170)는 광의 조사에 의해 생성된 캐리어를 수집하며, 태양전지(100)와 전기적으로 연결된 외부의 전자장치로 캐리어가 이동하는 이동 경로가 된다.

[0070] 제1 전극부(160)는 태양전지(100)의 수광면에 위치할 수 있는데, 이때 제1 전극부(160)는 홈부 내에 제공되므로, 홈의 배열에 따라 전극부의 배열도 결정될 수 있다. 예를 들어, 상기 제1 전극부(160)는 마이크로 그리드 패턴을 가질 수 있다. 상기 마이크로 그리드 패턴의 선폭은 수㎛ 내지 1㎜일 수 있으며, 이에 의해 제1 전극부(160)의 개구율은 90%이상으로 형성될 수 있다. 따라서, 제1 전극부(160)에 의해 입사되는 광이 가려지는 현상을 최소화할 수 있을 뿐만 아니라, 제1 전극부(160)가 홈부에 매립됨으로써, 종래에 돌출된 전극에 의해 차단되는 입사광을 흡수광으로 활용할 수 있으므로, 광효율 향상을 기대할 수 있다.

[0071] 제2 전극부(170)는 결정질 실리콘 기판(110)의 제2 면(S2)과 동일한 형상을 가지고, 태양전지(100)의 저면 전체에 형성될 수 있다.

[0072] 도시되지는 않지만, 제2 전극부(170) 상에 광반사층이 추가로 제공될 수 있다. 상기 광반사층은 입사광 중 후면을 통과하여 소실되는 광을 태양전지 내부로 재반사시킴으로써 광흡수율을 향상시키는 효과를 가지며, 상기 광반사층은 금속, 예를 들어 알루미늄(Al), 은(Ag), 금(Au), 구리(Cu), 크롬(Cr), 니켈(Ni), 티타늄(Ti), 또는 이들의 합금을 포함할 수 있다.

[0073] 상기 제1 전극부(160)는 종래 태양전지에서 사용하는 재료들을 그대로 사용할 수 있으며, 예를 들어, Al, Ag, Pd, Cu, Au 또는 이들의 조합을 포함할 수 있다.

[0074] 상기 부식방지부(180)는 수분 및 염분에 대해 내부식성을 갖는 재료라면 제한없이 사용 가능하며, 예를 들어 Ni, Al/Cu 합금, Cr, Zn, 또는 이들의 조합을 포함할 수 있다.

[0075] 예를 들어, 상기 제1 전극부(160)는 Al을 포함하고, 상기 부식방지부(180)는 Ni을 포함할 수 있다.

[0076] 태양전지(100)는 제1 층(120) 상에 위치하는 반사방지막(150)을 포함할 수 있다. 또한, 태양전지(100)는 반사방지막(150) 하부에 보호막(140)을 더 포함할 수 있다. 이때 상기 반사방지막(150) 및 보호막(140)은 홈부를 제외한 제1층(120) 상에 배치될 수 있다.

[0077] 반사방지막(160)은 제1 층(120) 즉, 에미터층의 표면 또는 벌크 내에 존재하는 결함을 부동화하고 입사되는 태양광의 반사율을 감소시킬 수 있다. 에미터층에 존재하는 결함이 부동화되면, 소수 캐리어의 재결합 사이트가 제거되어 태양전지(100)의 개방전압(Voc)이 증가한다. 또한, 태양광의 반사율이 감소되면 P-N 접합까지 도달되는 광량이 증대되어 태양전지(100)의 단락전류(Isc)가 증가한다. 따라서, 태양전지(100)의 광전변환효율이 향상될 수 있다.

[0078] 반사방지막(150)은 금속, 준금속 및 전이금속 중에서 선택된 1종 이상의 원소의 산화물, 질화물, 할로겐화물 또는 칼코겐화물을 포함할 수 있고, 예를 들면, 실리콘 질화막, 수소를 포함한 실리콘 질화막, 실리콘 산화막, 실리콘 산화 질화막, MgF2, ZnS, TiO_2 및 CeO_2로 이루어진 군에서 선택된 어느 하나의 단일막 또는 2개 이상의 막이 조합된 다층막 구조를 가질 수 있다. 반사방지막(150)은 제1 층(120)의 홈부를 제외한 상면을 덮도록 형성되어 제1 층(120)의 상면으로 입사되는 광의 반사를 감소시키고 태양전지(100)로의 흡수를 유도할 수 있다.

[0079] 반사방지막(150)은 표면에 피라미드, 정사각형, 삼각형 등 다양한 요철 형태의 표면 구조체를 포함할 수 있다. 표면 구조체는 건식 식각 등과 같은 다양한 방법에 의해 반사방지막(150)의 표면 거칠기를 증가시키는 방법 등에 의해 형성할 수 있으며, 반사방지막(150)의 표면 구조체는 입사하는 광의 반사를 감소시켜, 태양전지(100)의 광전변화효율을 향상시킬 수 있다.

[0080] 보호막(140)은 결정질 실리콘 기판(110)의 수광면에 형성되어, 태양광 입사에 의해 생성된 광 전하의 재결합을 방지하고, 반사방지막(150)이 직접 결정질 실리콘 기판(110) 상에 형성됨에 따른 격자 부정합에 의한 결함(Defect)을 감소시킬 수 있다. 이러한 보호막(140)은 a-Si, a-SiOx 또는 a-SiC를 포함하여 형성될 수 있다. 특히, a-SiOx와 a-SiC는 1.8eV 이상의 밴드갭 에너지를 가지므로, 광의 흡수 계수가 작은바, 결정질 실리콘 기판(110)으로 입사하는 광량이 감소하는 것을 방지할 수 있다. 다만, 이에 한정되지 않으며, 보호막(140)은 Al_2O_3 등의 무기막으로 형성될 수 있다. 보호막(140)은 반사방지막(150)과 마찬가지로 홈부를 제외한 제 1층(120)의 상면을 덮도록 형성될 수 있다.

[0081] 상기 태양전지(100)의 수광면 측의 최외곽면에는 광흡수층(190)을 더 포함할 수 있다. 상기 광흡수층은 열경화성 수지를 포함할 수 있다. 예를 들어, 상기 광흡수층은 폴리디메틸실록산(PDMS), 폴리에틸렌테레프탈레이트(PET),에틸렌바이닐아세테이트(EVA), 폴리이미드(PI), 광경화 폴리머 (UV Curing Epoxy), 또는 이들의 조합을 포함할 수 있으며, 바람직하게는 폴리디메틸실록산을 포함할 수 있다.

[0082] 상기 광흡수층은 태양전지의 수광면의 최외곽면을 모두 감싸도록 배치됨으로써, 광흡수율을 높일 뿐만 아니라 태양전지 내부로의 수분 침투를 막는 기능을 갖는다. 따라서, 수분 및 염분에 대한 전극의 산화를 막을 수 있다.

[0083] 도시되지 않지만, 상기 광흡수층은 표면에 피라미드, 정사각형, 삼각형 등 다양한 요철 형태의 표면 구조체를 포함할 수 있다. 표면 구조체는 표면에 피라미드, 정사각형, 삼각형 등 다양한 요철 형태의 표면 구조체를 포함하는 몰드에서 성형하는 것에 의하여 광흡수층의 표면에 부여될 수 있다.

[0084] 상기 태양전지(100)는 매립형 전극을 구비함에 따라, 태양전지 수광면의 표면이 평평하여 광흡수층을 배치하는 경우 견고한 밀착이 가능하여 종래의 돌출된 전극을 포함한 태양전지에 비하여 우수한 내수성 및 내부식성을 갖는다.

[0085] 본 발명의 일 구현예에 따른 태양전지는 수상 태양광 발전에 사용되는 수상 태양전지일 수 있다.

[0086] 수상 태양전지의 경우 육상에 비하여 태양전지 모듈의 냉각 효과로 인해 효율이 더 높다는 장점이 있으나, 수분

및/또는 해수의 염분에 의한 금속의 부식에 따른 태양전지의 내구성에 한계점을 갖는다.

[0087] 본 발명의 일 구현예에 따른 태양전지는 매립형 전극 구조 및 광흡수층을 배치함에 따라, 수분 및/또는 해수의 염분에 의한 전극 금속의 부식을 효과적으로 억제하여, 효율 및 내구성을 현저히 상승시키는 놀라운 효과를 확인하였다.

[0088] 도 3을 참고하면, 결정질 실리콘 기판 표면에 Al 전극이 제공된 구조를 갖는 상용 태양전지 (참고예 1), 상용 태양전지에서 Ni 금속으로 코팅된 Al 전극을 구비한 태양전지 (비교예 1), Al 전극을 결정질 실리콘 기판에 내장시킨 구조를 갖는 태양전지 (비교예 2), 및 본 발명의 일구현예에 따라 Al 전극이 결정질 실리콘 기판에 내장되고 Al 전극의 상부면이 Ni 금속으로 코팅된 구조를 갖는 태양전지 (실시예 1)에 대하여 각각 시간에 따른 광전변환효율(PCE)을 측정하여 도 3의 그래프로 나타내었다.

[0089] 도 3의 그래프를 참고하면, 실시예 1은 참고예 1 및 비교예 2에 비해 월등히 우수한 광전변환효율을 보였으며, 결정질 실리콘 기판의 일부가 전극 형성에 의하여 제거되었음에도 불구하고 내장형 전극 및 부식방지층(Ni)을 포함한 실시예 1이 비교예 1에 비해 개선된 광전변환효율을 갖는 것으로 확인되었다.

[0090] 이러한 결과는 비교예 1 구조의 태양전지의 경우, Al 전극에 대한 Ni 도금과정에서 Ni이 양 옆으로도 성장하여 광학적 손실을 야기하는 반면, 실시예 1의 Al 전극에 대한 Ni 도금은 Al 전극의 상면에만 Ni 증착이 이루어짐으로써 광학적 손실이 최소화될 뿐만 아니라, 결정질 실리콘 기판과 Al 전극의 접촉면적 증대로 인한 캐리어 확산 속도 증가로 인한 효과로 생각된다.

[0091] 도 4를 참고하면, 본 발명의 일 구현예에 따른 태양전지 표면에 광흡수층을 적용한 구조의 태양전지 (실시예 2)가 광흡수층을 포함하지 않는 태양전지 (비교예 3)에 대하여 측정한 전류 밀도 변화 그래프가 도 4에 제공되고, 전류밀도 및 광전변환효율은 하기 표 1에서 제공된다.

표 1

[0092]

	$J_{SC}(mA/cm^2)$	PCE(%)
실시예 2	38.4	18.0
비교예 3	36.4	17.2

[0093] 상기 표 1을 참고하면, 광흡수층의 적용은 약 5% 이상의 전류 밀도 향상 효과를 가져오고, 약 1%의 광전변환효율 향상 효과를 가져옴을 확인하였다.

[0094] 이러한 효과는 광흡수층의 제공에 의하여 전극을 향한 수분 및 염분의 침투를 효과적으로 막을 뿐만 아니라, 광흡수층에 광흡수율 상승 효과에 따른 것이라 생각된다.

[0095] 도 5를 참고하면, 본 발명의 일 구현예에 따른 태양전지 구조에 PDMS, Ecoflex, NOA 63를 각각 적용한 태양전지 (실시예 3, 4, 5)와 결정질 실리콘 기판 상에 Al 전극을 적용한 상용 태양전지 (참고예 1) 및 상기 참고예 1 태양전지 표면에 PDMS, Ecoflex, NOA 63를 각각 적용한 태양전지 (비교예 4, 5, 6)에 대한 해수 안정성 테스트를 진행하였고, 시간에 따른 광전변환효율(표준화함)을 도 5에 나타내었다.

[0096] 상용 태양전지에 광흡수층을 적용한 태양전지의 경우(비교예 4, 5, 6) 어느 정도 수분 및 염분의 침투를 막을 수 있었으나, 시간이 경과함에 따라 급격히 광전변환효율이 저하됨이 확인되었으나, 본 발명의 일 구현예에 따른 내장형 전극 구조를 갖는 태양전지(실시예 3, 4, 5)에서는 동일한 시간이 경과하여도 광전변환효율의 저하를 확인할 수 없었다.

[0097] 이러한 결과는 부식방지부에 의한 내장형 전극의 부식이 억제될 뿐만 아니라, 내장형 전극 구조의 도입에 따라 광흡수층의 견고한 접착이 가능하여 수분 및 염분의 침투가 효과적으로 억제되었기 때문이라고 생각된다.

[0098] 도 6은 도 1의 태양전지의 제조 과정을 개략적으로 도시한 단면도들이다.

[0099] 도 6를 참조하면, 본 발명의 일 실시예에 따른 태양전지(100)의 제조 방법은, 제1 면 및 상기 제1 면의 반대측에 제2 면을 갖는 결정질 실리콘 기판(110)을 준비하는 단계; 상기 결정질 실리콘 기판의 제1 면(S1)에 홈부를 제공하는 단계; 상기 제1 면(S1) 및 상기 제2 면(S2) 각각에 제1 층(120) 및 제2 층(130)을 형성하는 단계; 상기 홈부의 내주면에 제공된 제1 층 상에 상기 제1 전극부(160)를 형성하는 단계; 상기 제1 전극부 상에 부식방지부(180)를 형성하는 단계; 및 상기 제2 층 상에 제 2층과 접속하는 제 2 전극부(170)를 형성하는 단계를 포함

할 수 있다. 또한, 제1 전극부(160)를 형성하기 전에, 제1 층(120) 상에 보호막(140)과 반사방지막(150)을 순차적으로 형성하는 단계를 더 포함할 수 있다.

[0100] 상기 보호막(140) 및 반사방지막(150)을 순차적으로 형성하는 단계 이후에, 제1 전극부를 형성하기 이전에, 상기 홈부를 제외한 상기 반사방지막 상에 포토레지스트층을 형성하는 단계; 및 상기 홈부의 내주면에 형성된 보호막 및 반사방지막을 제거하여 상기 홈부 중의 제1 층을 외부로 노출시키는 단계를; 더 포함할 수 있다.

[0101] 상기 포토레지스트층은 상기 부식방지부를 형성한 이후에 제고될 수 있다. 이어서, 제작된 태양전지의 수광면에 광흡수층이 제공될 수 있다.

[0102] 제1 층(120)은 결정질 실리콘 반도체 기판(110)의 도전형과 반대의 도전형을 가지는 불순물을 도핑하여 형성할 수 있고, 제2 층(130)은 결정질 실리콘 반도체 기판(110)과 동일한 도전형을 가지는 불순물을 도핑하여 형성할 수 있다.

[0103] 예를 들어, 결정질 실리콘 기판(110)이 N형인 경우, 제1 층(120)은 P형의 불순물을 결정질 실리콘 반도체 기판(110)에 도핑하여 형성할 수 있으며, 제2 층(130)은 N형의 불순물을 결정질 실리콘 반도체 기판(110)에 도핑하여 형성할 수 있다. 따라서, 결정질 실리콘 반도체 기판(110)의 제1 면(S1)과 제2 면(S2)은 제1 층(120)과 제2 층(130)의 형성시에 나타나는 경계로써, 다양한 형상을 가질 수 있다. 제1 층(120)과 제2 층(130)을 형성하기 위한 불순물의 도핑은 확산법, 스프레이법, 또는 프린팅 공정법 등의 방법에 의할 수 있다.

[0104] 보호막(140)은, 스퍼터링(sputtering), 전자빔 증착법(e-beam evaporation), 화학적 기상 증착법(CVD; chemical vapor deposition), 물리적 기상 증착법(PVD; physical vapor deposition), 금속 유기 화학적 기상 증착법(MOCVD; metal-organic chemical vapor deposition), 분자빔 에피택시(MBE; molecular beam epitaxy), 및 원자층 증착법(Atomic Layer Deposition) 등의 방법으로 형성할 수 있다.

[0105] 반사방지막(150)은 스퍼터링, 전자빔 증착법, 화학적 기상 증착법, 물리적 기상 증착법, 또는 원자층 증착법 등의 방법으로 형성할 수 있으나, 이에 한정되지 않는다.

[0106] 한편, 보호막(140)과 반사방지막(150)은 홈부를 제외한 제1 면(S1) 상에 형성될 수 있다.

[0107] 제1 전극부(160)는 예를 들어, 제1 전극 형성용 페이스트를 스탬핑 또는 롤링하여 제1 전극부(140)가 형성될 위치에 제1 전극 형성용 페이스트를 인쇄한 후, 열처리 공정 등을 통해 형성하거나, 제1 전극 형성을 위한 금속 재료의 증착에 의하여 형성할 수 있다. 여기서, 상기 증착은 당업계에 잘 알려진 기상 원자층증착 또는 전기도금법 등의 방법을 포함할 수 있다.

[0108] 제2 전극부(170)는 예를 들어, 제2 전극 형성용 페이스트를 제2 층(130) 상에 도포한 후, 이를 열처리하여 형성할 수 있으나, 이에 한정되는 것은 아니며 다양한 방법에 의해 형성할 수 있다.

[0109] 부식방지부(180)는 예를 들어, 전기 도금법을 이용하여 제1 전극부 상에 선택적으로 부식방지층을 포함하는 부식방지부를 형성하였다. 이를 통해, 제1 전극부 상에만 선택적으로 부식방지부의 형성이 가능하여 수광면의 감소에 따른 광학 손실이 억제된다.

[0110] 광흡수층(190)은 별도의 광흡수 필름을 제작하여 태양전지의 수광면에 제공될 수 있다. 상기 광흡수 필름은 필요에 따라 점착제에 의하여 태양전지의 표면에 접착될 수 있다.

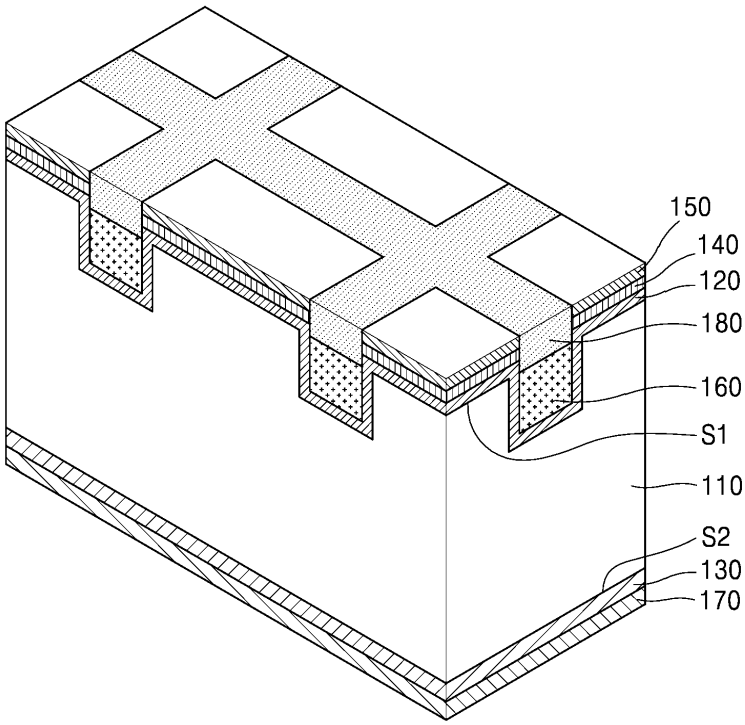
[0111] 도 7을 참고하면, 상기 광흡수 필름은 다양한 형상의 표면 구조체를 포함하는 몰드를 준비하는 단계; 몰드 상에 광흡수 필름 재료 원액을 붓는 단계; 상기 광흡수 필름 재료 원액을 경화시키는 단계; 및 광흡수 필름을 몰드로부터 제거하는 단계를 포함할 수 있다.

[0112] 이후에, 제작된 광흡수 필름은 표면 구조체가 없는 면이 태양전지의 수광면과 접촉하도록 태양전지에 제공하여 광흡수층을 형성할 수 있다. 본 발명의 일 구현예에 따른 태양전지는 내장형 전극 구조를 가짐으로써, 광흡수층과 태양전지 사이에 들뜸현상이 거의 발생하지 않음으로써 견고한 접합이 가능하여, 종래의 돌출형 전극 구조를 갖는 태양전지에 광흡수층을 제공하는 경우에 비해 수분 및 염분 침투를 효과적으로 억제할 수 있다.

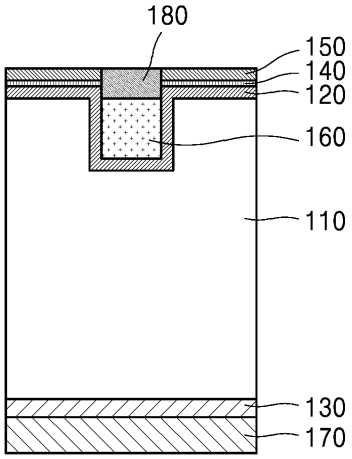
[0113] 이상에서는 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

도면

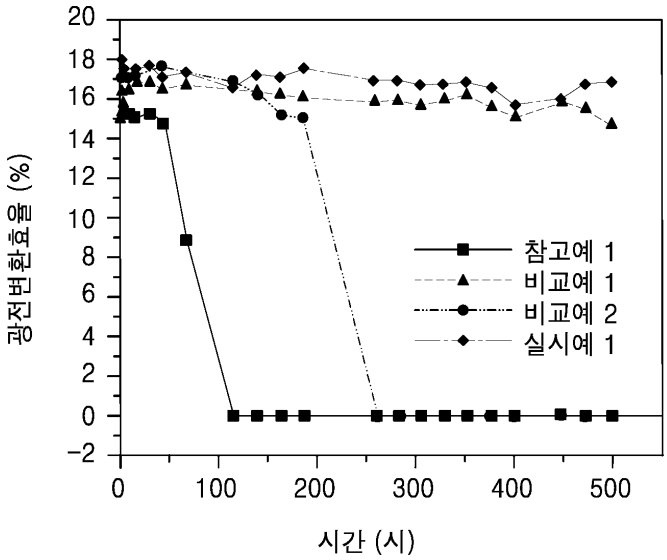
도면1


150
140
120
180
160
S1
110
S2
130
170

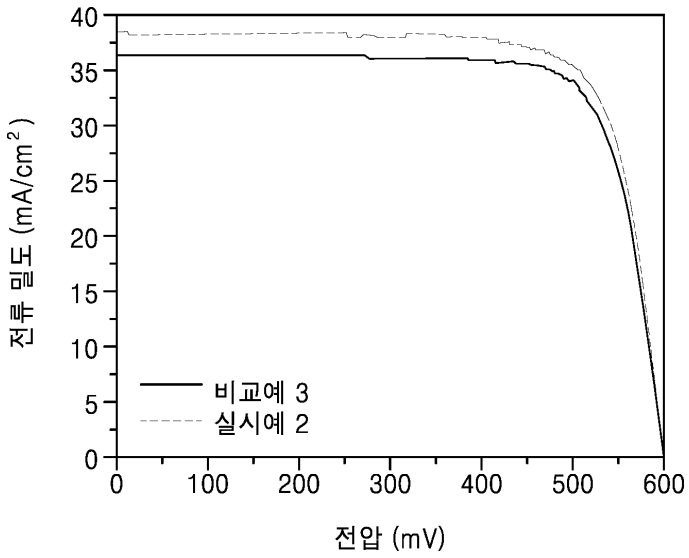
도면2


180
150
140
120
160
110
130
170

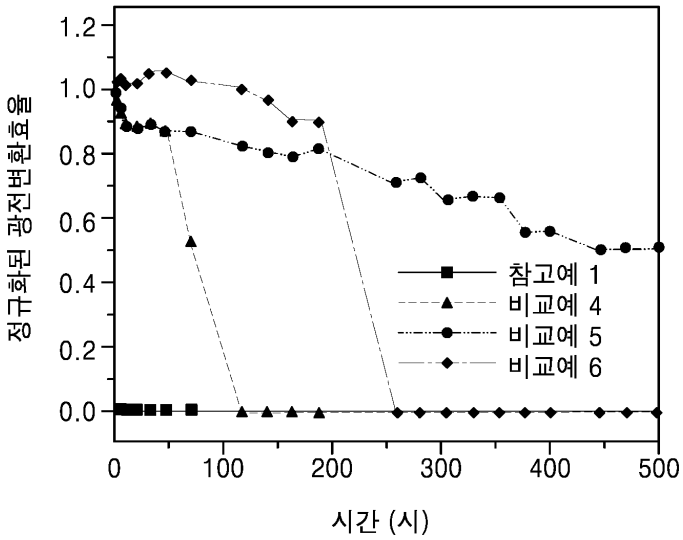
도면3



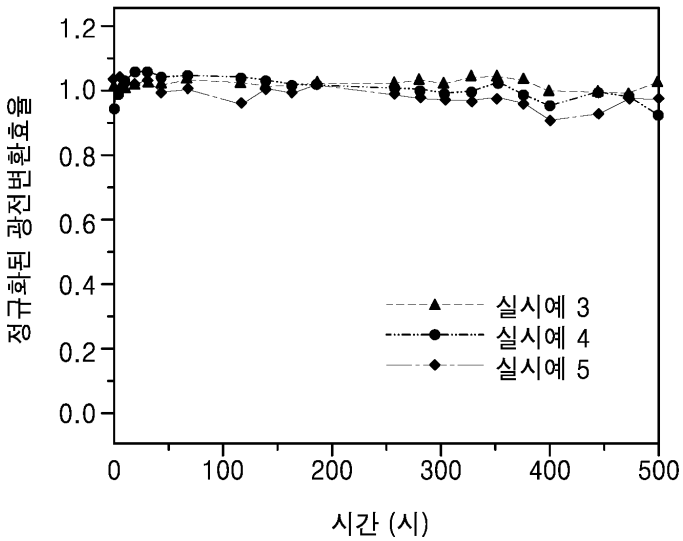
도면4



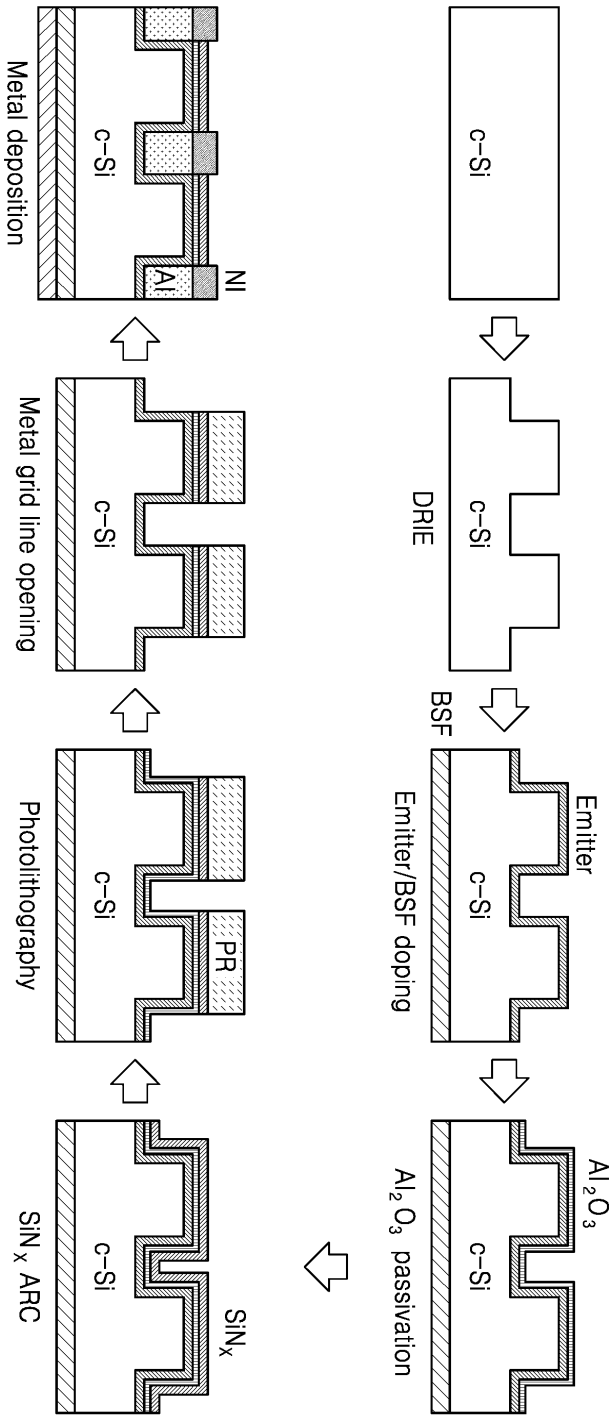
도면5a


정규화된 광전변환효율
1.2
1.0
0.8
0.6
0.4
0.2
0.0
0
100
200
300
400
500
시간 (시)
참고예 1
비교예 4
비교예 5
비교예 6

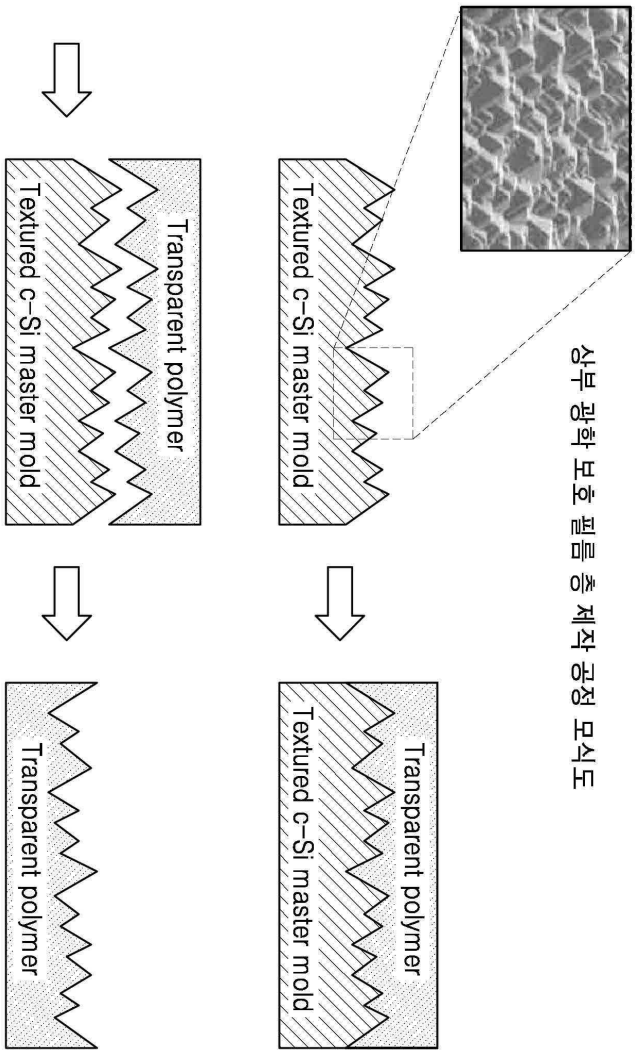
도면5b


정규화된 광전변환효율
1.2
1.0
0.8
0.6
0.4
0.2
0.0
0
100
200
300
400
500
시간 (시)
실시예 3
실시예 4
실시예 5

도면6


c-Si
DRIE
BSF
Emitter
Emitter/BSF doping
Al_2O_3
Al_2O_3 passivation
SiN_x
SiN_x ARC
PR
Photolithography
Metal grid line opening
Al
Ni
Metal deposition

도면7


Textured c-Si master mold
Transparent polymer
Transparent polymer
Textured c-Si master mold
Textured c-Si master mold
Transparent polymer
상부 광학 보호 필름 층 제작 공정 모식도