

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7189207号
(P7189207)

(45)発行日 令和4年12月13日(2022.12.13)

(24)登録日 令和4年12月5日(2022.12.5)

(51)国際特許分類 F I
H 0 4 W 72/14 (2009.01) H 0 4 W 72/14
H 0 4 W 28/06 (2009.01) H 0 4 W 28/06 1 1 0

請求項の数 31 (全46頁)

(21)出願番号	特願2020-513806(P2020-513806)	(73)特許権者	503433420 華為技術有限公司 HUAWEI TECHNOLOGIES CO., LTD. 中華人民共和國 5 1 8 1 2 9 広東省深 チェン 市龍岗区坂田 華為総部 ベ ン 公楼 Huawei Administrat ion Building, Banti an, Longgang Distri ct, Shenzhen, Guang dong 5 1 8 1 2 9, P. R. C hina
(86)(22)出願日	平成29年9月8日(2017.9.8)	(74)代理人	100107766 弁理士 伊東 忠重
(65)公表番号	特表2020-533863(P2020-533863 A)		
(43)公表日	令和2年11月19日(2020.11.19)		
(86)国際出願番号	PCT/CN2017/101146		
(87)国際公開番号	WO2019/047193		
(87)国際公開日	平成31年3月14日(2019.3.14)		
審査請求日	令和2年3月17日(2020.3.17)		
審判番号	不服2021-16129(P2021-16129/J 1)		
審判請求日	令和3年11月25日(2021.11.25)		

最終頁に続く

(54)【発明の名称】 信号送信方法、関連する装置及びシステム

(57)【特許請求の範囲】

【請求項 1】

端末デバイスにおいて実行される信号送信方法であって、

第1のビット系列を生成するステップであり、前記第1のビット系列のビットの数は $\text{ceil}(\log_2(1+N))$ と等しく、 ceil は次の整数への切り上げの演算を表し、 N は全てのスケジューリング要求(SR)構成の数であり、SR構成は、以下のもの、すなわち、SRの時間領域位置及びSRの周波数領域位置のうち少なくとも1つを示し、前記第1のビット系列の第1の値は、全てのSRがnegative SRであることを示し、前記第1のビット系列の第2の値は、第1のSRがpositive SRであることを示し、前記第2の値は、前記第1の値とは異なり、前記第1のSRは、複数のSRのうち1つのSRであり、前記第1のSRは、第1のSR構成に関連し、前記第1のSR構成は、前記複数のSR構成のうち1つである、ステップと、

ハイブリッド自動再送要求(HARQ)ビット系列を生成するステップと、

アップリンク制御チャネルを通じて前記HARQビット系列及び前記第1のビット系列を送信するステップと

を含む方法。

【請求項 2】

チャネル状態情報(CSI)ビット系列は、前記第1のビット系列の終わりに追加され、前記第1のビット系列は、前記HARQビット系列の終わりに追加される、請求項 1 に記載の方法

。

【請求項 3】

前記第1の値は、前記第1のビット系列の全てのビットについて全てゼロ値である、請求項1に記載の方法。

【請求項4】

前記第1の値以外の前記第1のビット系列の値は、前記複数のSRのうちいずれか1つがnegative SRであることを示さない、請求項1乃至3のうちいずれか1項に記載の方法。

【請求項5】

前記第1のビット系列の第2の値は「001」であり、前記第1のビット系列の第3の値は「010」であり、前記第1のビット系列の第4の値は「011」であり、前記第1のビット系列の第5の値は「100」であり、

前記第3の値は、第2のSR構成に関連する第2のSRがpositive SRであることを示し、前記第4の値は、第3のSR構成に関連する第3のSRがpositive SRであることを示し、前記第5の値は、第4のSR構成に関連する第4のSRがpositive SRであることを示し、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成は、前記複数のSR構成のうち3つのSR構成であり、

10

前記第1のSR構成、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成のインデックス番号は昇順である、請求項3又は4に記載の方法。

【請求項6】

前記第1のビット系列のビットの数は、2以上である、請求項1乃至5のうちいずれか1項に記載の方法。

【請求項7】

20

ネットワークデバイスにおいて実行される信号送信方法であって、

アップリンク制御チャネルを通じてハイブリッド自動再送要求(HARQ)ビット系列及び第1のビット系列を受信するステップであり、前記第1のビット系列のビットの数は $\text{ceil}(\log_2(1+N))$ と等しく、 ceil は次の整数への切り上げの演算を表し、 N は全てのスケジューリング要求(SR)構成の数であり、SR構成は、以下のもの、すなわち、SRの時間領域位置及びSRの周波数領域位置のうち少なくとも1つを示し、前記第1のビット系列の第1の値は、全てのSRがnegative SRであることを示し、前記第1のビット系列の第2の値は、第1のSRがpositive SRであることを示し、前記第2の値は、前記第1の値とは異なり、前記第1のSRは、複数のSRのうち1つのSRであり、前記第1のSRは、第1のSR構成に関連し、前記第1のSR構成は、前記複数のSR構成のうち1つである、ステップと、

30

前記第1のビット系列に基づいて、前記第1のSR構成に関連する前記第1のSRを決定するステップと

を含む方法。

【請求項8】

チャネル状態情報(CSI)ビット系列は、前記第1のビット系列の終わりに追加され、前記第1のビット系列は、前記HARQビット系列の終わりに追加される、請求項7に記載の方法。

【請求項9】

前記第1の値は、前記第1のビット系列の全てのビットについて全てゼロ値である、請求項7に記載の方法。

40

【請求項10】

前記第1の値以外の前記第1のビット系列の値は、前記複数のSRのうちいずれか1つがnegative SRであることを示さない、請求項7乃至9のうちいずれか1項に記載の方法。

【請求項11】

前記第1のビット系列の第2の値は「001」であり、前記第1のビット系列の第3の値は「010」であり、前記第1のビット系列の第4の値は「011」であり、前記第1のビット系列の第5の値は「100」であり、

前記第3の値は、第2のSR構成に関連する第2のSRがpositive SRであることを示し、前記第4の値は、第3のSR構成に関連する第3のSRがpositive SRであることを示し、前記第5の値は、第4のSR構成に関連する第4のSRがpositive SRであることを示し、前記

50

第2のSR構成、前記第3のSR構成及び前記第4のSR構成は、前記複数のSR構成のうち3つのSR構成であり、

前記第1のSR構成、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成のインデックス番号は昇順である、請求項9又は10に記載の方法。

【請求項12】

前記第1のビット系列のビットの数は、2以上である、請求項7乃至11のうちいずれか1項に記載の方法。

【請求項13】

通信装置であって、

第1のビット系列を生成するように構成された生成ユニットであり、前記第1のビット系列のビットの数は $\text{ceil}(\log_2(1+N))$ と等しく、 ceil は次の整数への切り上げの演算を表し、 N は全てのスケジューリング要求(SR)構成の数であり、SR構成は、以下のもの、すなわち、SRの時間領域位置及びSRの周波数領域位置のうち少なくとも1つを示し、前記第1のビット系列の第1の値は、全てのSRがnegative SRであることを示し、前記第1のビット系列の第2の値は、第1のSRがpositive SRであることを示し、前記第2の値は、前記第1の値とは異なり、前記第1のSRは、複数のSRのうち1つのSRであり、前記第1のSRは、第1のSR構成に関連し、前記第1のSR構成は、前記複数のSR構成のうち1つであり、前記生成ユニットは、ハイブリッド自動再送要求(HARQ)ビット系列を生成するように更に構成される、生成ユニットと、

アップリンク制御チャンネルを通じて前記HARQビット系列及び前記第1のビット系列を送信するように構成された送信ユニットとを含む通信装置。

【請求項14】

チャンネル状態情報(CSI)ビット系列は、前記第1のビット系列の終わりに追加され、前記第1のビット系列は、前記HARQビット系列の終わりに追加される、請求項13に記載の通信装置。

【請求項15】

前記第1の値は、前記第1のビット系列の全てのビットについて全てゼロ値である、請求項13に記載の通信装置。

【請求項16】

前記第1の値以外の前記第1のビット系列の値は、前記複数のSRのうちいずれか1つがnegative SRであることを示さない、請求項13乃至15のうちいずれか1項に記載の通信装置。

【請求項17】

前記第1のビット系列の第2の値は「001」であり、前記第1のビット系列の第3の値は「010」であり、前記第1のビット系列の第4の値は「011」であり、前記第1のビット系列の第5の値は「100」であり、

前記第3の値は、第2のSR構成に関連する第2のSRがpositive SRであることを示し、前記第4の値は、第3のSR構成に関連する第3のSRがpositive SRであることを示し、前記第5の値は、第4のSR構成に関連する第4のSRがpositive SRであることを示し、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成は、前記複数のSR構成のうち3つのSR構成であり、

前記第1のSR構成、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成のインデックス番号は昇順である、請求項15又は16に記載の通信装置。

【請求項18】

前記第1のビット系列のビットの数は、2以上である、請求項13乃至17のうちいずれか1項に記載の通信装置。

【請求項19】

通信装置であって、

アップリンク制御チャンネルを通じてハイブリッド自動再送要求(HARQ)ビット系列及び

10

20

30

40

50

第1のビット系列を受信するように構成された受信ユニットであり、前記第1のビット系列のビットの数は $\text{ceil}(\log_2(1+N))$ と等しく、 ceil は次の整数への切り上げの演算を表し、 N は全てのスケジューリング要求(SR)構成の数であり、SR構成は、以下のもの、すなわち、SRの時間領域位置及びSRの周波数領域位置のうち少なくとも1つを示し、前記第1のビット系列の第1の値は、全てのSRがnegative SRであることを示し、前記第1のビット系列の第2の値は、第1のSRがpositive SRであることを示し、前記第2の値は、前記第1の値とは異なり、前記第1のSRは、複数のSRのうち1つのSRであり、前記第1のSRは、第1のSR構成に関連し、前記第1のSR構成は、前記複数のSR構成のうち1つである、受信ユニットと、

前記第1のビット系列に基づいて、前記第1のSR構成に関連する前記第1のSRを決定するように構成された決定ユニットとを含む通信装置。

10

【請求項 20】

チャネル状態情報(CSI)ビット系列は、前記第1のビット系列の終わりに追加され、前記第1のビット系列は、前記HARQビット系列の終わりに追加される、請求項 19 に記載の通信装置。

【請求項 21】

前記第1の値は、前記第1のビット系列の全てのビットについて全てゼロ値である、請求項 19 に記載の通信装置。

【請求項 22】

20

前記第1の値以外の前記第1のビット系列の値は、前記1つ以上のSRのうちいずれか1つがnegative SRであることを示さない、請求項 19 乃至 21 のうちいずれか1項に記載の通信装置。

【請求項 23】

前記第1のビット系列の第2の値は「001」であり、前記第1のビット系列の第3の値は「010」であり、前記第1のビット系列の第4の値は「011」であり、前記第1のビット系列の第5の値は「100」であり、

前記第3の値は、第2のSR構成に関連する第2のSRがpositive SRであることを示し、前記第4の値は、第3のSR構成に関連する第3のSRがpositive SRであることを示し、前記第5の値は、第4のSR構成に関連する第4のSRがpositive SRであることを示し、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成は、前記複数のSR構成のうち3つのSR構成であり、

30

前記第1のSR構成、前記第2のSR構成、前記第3のSR構成及び前記第4のSR構成のインデックス番号は昇順である、請求項 21 又は 22 に記載の通信装置。

【請求項 24】

前記第1のビット系列のビットの数は、2以上である、請求項 19 乃至 23 のうちいずれか1項に記載の通信装置。

【請求項 25】

チップであって、

当該チップは、入力インタフェースと、出力インタフェースと、少なくとも1つのプロセッサと、少なくとも1つのメモリとを含み、前記少なくとも1つのメモリは、コードを記憶するように構成され、前記少なくとも1つのプロセッサは、前記メモリ内の前記コードを実行するように構成され、前記コードが実行されたとき、請求項 1 乃至 6 のうちいずれか1項に記載の方法が実現される、チップ。

40

【請求項 26】

チップであって、

当該チップは、入力インタフェースと、出力インタフェースと、少なくとも1つのプロセッサと、少なくとも1つのメモリとを含み、前記少なくとも1つのメモリは、コードを記憶するように構成され、前記少なくとも1つのプロセッサは、前記メモリ内の前記コードを実行するように構成され、前記コードが実行されたとき、請求項 7 乃至 12 のうちい

50

れか1項に記載の方法が実現される、チップ。

【請求項27】

コンピュータ読み取り可能記憶媒体であって、

当該読み取り可能記憶媒体は、ソフトウェアプログラムを記憶し、1つ以上のプロセッサにより読み取られて実行されたとき、請求項1乃至6のうちいずれか1項に記載の方法が実現される、コンピュータ読み取り可能記憶媒体。

【請求項28】

コンピュータ読み取り可能記憶媒体であって、

当該読み取り可能記憶媒体は、ソフトウェアプログラムを記憶し、1つ以上のプロセッサにより読み取られて実行されたとき、請求項7乃至12のうちいずれか1項に記載の方法が実現される、コンピュータ読み取り可能記憶媒体。

10

【請求項29】

通信システムであって、

ネットワークデバイス及び端末デバイスを含み、前記ネットワークデバイスは、前記端末デバイスと通信し、

前記ネットワークデバイスは、請求項7乃至12のうちいずれか1項に記載の方法を実行し、前記端末デバイスは、請求項1乃至6のうちいずれか1項に記載の方法を実行する、通信システム。

【請求項30】

コンピュータプログラムであって、

当該コンピュータプログラムがコンピュータ上で実行したとき、請求項1乃至6のうちいずれか1項に記載の方法が実現される、コンピュータプログラム。

20

【請求項31】

コンピュータプログラムであって、

当該コンピュータプログラムがコンピュータ上で実行したとき、請求項7乃至12のうちいずれか1項に記載の方法が実現される、コンピュータプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

この出願は、無線通信技術の分野に関し、特に、信号送信方法、関連する装置及びシステムに関する。

30

【背景技術】

【0002】

LTE-Aシステムでは、図1に示すように、端末デバイスがスケジューリングされるべきリソースを有さない時間から、端末デバイスがアップリンクチャネルを送信する時間までのプロセスは、UEがスケジューリング要求(scheduling request, SR)を送信するための時間を待機し、SRを送信し、eNBがSRを受信してスケジューリング許可を生成し、スケジューリング許可を送信し、UEがスケジューリング許可を受信してアップリンクチャネルを送信し、UEのデータ量が完全に送信されない場合、UEが更に次のスケジューリング許可を待機する必要があることを含んでもよい。

40

【0003】

LTE-Aシステムでは、図2に示すように、端末デバイスにより使用されるPUCCHフォーマット3/PUCCHフォーマット4/PUCCHフォーマット5のハイブリッド自動再送要求(Hybrid Automatic Repeat reQuest, HARQ)サブフレームと、端末に対して上位レイヤにより構成されるSRサブフレームとが同じサブフレームである場合、1つのスケジューリング要求ビットが存在する。そうでなく、これらが同じサブフレームでない場合、ゼロ個のスケジューリング要求ビットが存在する。1つのスケジューリング要求ビットは、連続するHARQビットの後に追加される。具体的には、ビットのビット状態が1であるとき、これは、肯定的スケジューリング要求(positive SR)を示し、肯定的スケジューリング要求は、現在端末のためのアップリンクデータが存在すること、又は現在ネットワークデバイ

50

スが端末への送信に使用されるリソースを割り当てる必要があることを示す。ビットのビット状態が0であるとき、これは、否定的スケジューリング要求(negative SR)を示し、否定的スケジューリング要求は、現在端末のためのアップリンクデータが存在しないこと、又は現在端末への送信に使用されるリソースを割り当てる必要がないことを示す。

【0004】

第5世代移動無線技術(NR)システムでは、複数のサービスタイプが存在し、複数のサービスタイプは、異なるサービス要件に対応する。例えば、uRLLCは、短い待ち時間及び高い信頼性、具体的には、1ms以内の成功した送信を必要とし、eMBBは、高いスペクトル効率を必要とするが待ち時間の要件を有さず、mMTCは、低電力での周期的な送信を必要とする。異なるサービスについて、端末デバイスは、異なるサービスのサービス要件を満たすために、異なる属性(Numerology/TTI)のリソースを要求する必要がある。

10

【0005】

しかし、LTE-Aにおける1つのスケジューリング要求ビットは、将来の5Gにおけるマルチサービスシナリオをサポートせず、この問題は現在緊急に解決される必要がある。

【発明の概要】

【0006】

この出願は、複数のスケジューリング要求構成をサポートでき、それにより、将来の通信システムにおけるマルチサービスシナリオに適合する、信号送信方法、関連する装置及びシステムを提供する。

【0007】

20

第1の態様によれば、この出願は、端末デバイス側に適用される信号送信方法を提供する。当該方法は、端末デバイスにより、第1のビット及びハイブリッド自動再送要求ビットを生成するステップと、1つの時間単位内にハイブリッド自動再送要求ビット及び第1のビットを送信するステップであり、第1のビットは、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用され、第1のスケジューリング要求構成は、複数のスケジューリング要求構成のうち少なくとも1つである、ステップとを含む。

【0008】

第2の態様によれば、この出願は、ネットワークデバイス側に適用される信号送信方法を提供する。当該方法は、ネットワークデバイスにより、1つの時間単位内に端末デバイスからハイブリッド自動再送要求ビット及び第1のビットを受信するステップと、第1のビットに基づいて、第1のスケジューリング要求構成に関連するスケジューリング要求を決定するステップであり、第1のビットは、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用され、第1のスケジューリング要求構成は、複数のスケジューリング要求構成のうち少なくとも1つである、ステップとを含む。

30

【0009】

将来の通信システムにおけるマルチサービスシナリオに適合するために、複数のスケジューリング要求構成は、第1の態様及び第2の態様に記載の方法を実現することによりサポートできる。

【0010】

第1の態様及び第2の態様に記載の方法において、第1のビットはSRビットである。スケジューリング要求構成は、以下では略してSR構成(すなわち、SR configuration)と呼ばれる。

40

【0011】

第1の態様又は第2の態様を参照して、以下に、まず、複数のSR構成の数を定義するいくつかの方式について説明する。

【0012】

(1)方式1では、複数のSR構成の数は、全てのSR構成の数と等しい。具体的には、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成される全てのSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成される全てのSR構成でもよく、或いは、端末に対して他の端末デバ

50

イスにより構成される全てのSR構成でもよい。

【0013】

方式1では、端末デバイスにより、全てのSR configurationに関連するSRを報告する際の効率が改善できる。

【0014】

(2)方式2では、複数のSR構成の数は、時間単位内のSR構成の数と等しい。具体的には、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成される時間単位内のSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成される時間単位内のSR構成でもよく、或いは、端末に対して他の端末により構成される時間単位内のSR構成でもよい。

10

【0015】

方式2では、SRビットのオーバーヘッドを低減するために、時間単位内に端末に対して実際に構成されるSR構成に関連するSRのみが報告される。

【0016】

(3)方式3では、複数のSR構成の数は、複数の時間単位内のSR構成の数と等しい。具体的には、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成され且つ複数の時間単位内にあるSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成され且つ複数の時間単位内にあるSR構成でもよく、或いは、端末に対して他の端末により構成され且つ複数の時間単位内にあるSR構成でもよい。複数の時間単位は、端末がハイブリッド自動再送要求ビット及び第1のビットを送信する1つの時間単位を含む。

20

【0017】

方式3では、SRビットのオーバーヘッドを低減するために、端末に対して実際に構成され且つ複数の時間単位内にあるSR configurationに関連するSRのみが報告される。

【0018】

(4)方式4では、複数のSR構成の数は、同じアップリンク制御チャネル属性に関連し且つ1つ以上の時間単位内にあるSR構成の数と等しい。具体的には、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成され且つ1つ以上の時間単位内にあり、同じアップリンク制御チャネル属性に関連するSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成され且つ1つ以上の時間単位内にあり、同じアップリンク制御チャネル属性に関連するSR構成でもよく、或いは、端末に対して他の端末により構成され且つ1つ以上の時間単位内にあり、同じアップリンク制御チャネル属性に関連するSR構成でもよい。

30

【0019】

方式4では、異なるアップリンク制御チャネル属性に関連するSR configurationは、より高い柔軟性で区別して報告できる。SRビットのオーバーヘッドを低減するために、異なるアップリンク制御チャネル属性についてSR configurationが報告される。

【0020】

第1の態様又は第2の態様を参照して、以下に、この出願において提供されるSRビット設計解決策について説明する。

40

【0021】

解決策1:SRビット(すなわち、第1のビット)内1つのビットは、少なくとも1つのSR構成(すなわち、第1のSR構成)内の1つのSR構成に関連するスケジューリング要求を示すために使用される。第1のSR構成は、SRビット内のビットに対応することが理解され得る。具体的には、1つのSR構成は、SRビット内の1つのビットに対応する。この場合、SRビットの数 O^{SR} は、端末に対して構成される複数のSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数と等しい。これは、SRビットの数 O^{SR} が複数のSR構成の数に関連する方式である。

【0022】

具体的には、SR構成とSRビット内のビットとの間の対応関係は、ネットワークデバイス

50

により動的に構成されてもよく、或いは、上位レイヤシグナリングを使用することによりネットワークデバイスにより構成されてもよい。対応関係は、B個のSR構成と、B個のSR構成にそれぞれ対応するB個のビットとを含んでもよい。このように、端末デバイスは、対応関係に基づいて、SRビット内の少なくとも1つのSR構成(すなわち、第1のSR構成)の各SR構成に対応する各ビットを決定してもよい。ここで、Bは正の整数である。この出願では、ネットワークデバイスにより構成されるか或いは上位レイヤシグナリングを使用することにより構成される対応関係は、第1の対応関係と呼ばれてもよい。

【0023】

この出願は、1つのSR構成がSRビット内の1つのビットに対応することに限定されない。解決策1では、1つのSR構成は、代替としてSRビット内の複数のビットに対応してもよい。言い換えると、1つのSR構成に関連するSRを示すために複数のビットが使用されてもよい。この場合、SRビットの数 O^{SR} は、端末に対してネットワークデバイスにより構成されるSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数の整数倍と等しい。これは、SRビットの数 O^{SR} が端末に対してネットワークデバイスにより構成されるSR構成の数に関連する他の方式である。

10

【0024】

解決策1の技術的効果は以下の通りである。複数のSRが報告でき、異なるSR構成に関連する複数のSRが柔軟に実現できる。

【0025】

解決策2:SRビット(すなわち、第1のビット)のビット状態は、少なくとも1つのSR構成(すなわち、第1のSR構成)に関連するスケジューリング要求を示すために使用される。第1のSR構成に関連するSR(positive SR又はnegative SR)は、SRビットの状態に対応する。

20

【0026】

任意選択で、SRビットの第1の状態は、第1のSR構成に関連するSRがnegative SRであることを示すために使用される。任意選択で、第1の状態以外のSRビットの少なくとも1つの状態は、第1のSR構成に関連するSRがpositive SRであることを示すために使用される。任意選択で、第1の状態以外のSRビットの状態は、第1のSR構成に関連するSRのいずれか1つがnegative SRであることを示すために使用されない。

【0027】

具体的には、SRとSRビットの状態との間の対応関係は、ネットワークデバイスにより構成されてもよく、或いは、上位レイヤシグナリングを使用することにより構成されてもよい。ネットワークデバイスにより構成されるか或いは上位レイヤシグナリングを使用することにより構成される対応関係は、P個のSR構成に関連するSRと、P個のSR構成に関連するSRに対応するQ個の状態とを含んでもよい。このように、端末は、対応関係に基づいて、少なくとも1つのSR構成(すなわち、第1のSR構成)に関連するSRに対応する状態を決定してもよい。ここで、 $Q \geq 3$ であり、Qは正の整数であり、 $P \geq 2$ であり、Pは正の整数である。この出願では、ネットワークデバイスにより構成されるか或いは上位レイヤシグナリングを使用することにより構成される対応関係は、第2の対応関係と呼ばれてもよい。

30

【0028】

解決策2では、SRビットの数 O^{SR} は、 $O^{SR} = \text{ceil}(\log_2(1 + N_{\text{configuration}}))$ でもよく、 $N_{\text{configuration}}$ は端末に対して構成されるSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数を表し、ceilは次の整数への切り上げを表す。これは、SRビットの数 O^{SR} が端末に対してネットワークデバイスにより構成されるSR構成の数に関連する他の方式である。

40

【0029】

任意選択で、1つのpositive SRに関連するSR configurationのインデックスは、最大値として使用されてもよく、インデックスが最大値よりも小さいSR configurationに関連するSRは、全てpositive SRである。このように、端末デバイスは、このpositive SRに対応するSRビットの状態のみに基づいて、複数のSR configurationに関連するpositive SRを示すことができる。

50

【 0 0 3 0 】

例えば、SRビットの状態が、SR configuration #3に関連するpositive SRを示すために使用される「100」であると仮定する。この場合、SR configuration #3のインデックス「3」が最大値として使用され、インデックスが「3」よりも小さいSR configuration #2、SR configuration #1及びSR configuration #0にそれぞれ関連するSRは、全てpositive SRである。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

【 0 0 3 1 】

任意選択で、1つのpositive SRに関連するSR configurationのインデックスは、最小値として使用されてもよく、インデックスが最小値よりも大きいSR configurationに
10
関連するSRは、全てpositive SRである。このように、端末デバイスは、このpositive SRに対応するSRビットの状態のみに基づいて、複数のSR configurationに関連するpositive SRを示すことができる。

【 0 0 3 2 】

例えば、SRビットの状態が、SR configuration #1に関連するpositive SRを示すために使用される「001」であると仮定する。この場合、SR configuration #1のインデックス「1」が最小値として使用され、インデックスが「1」よりも大きいSR configuration #2及びSR configuration #3にそれぞれ関連するSRは、全てpositive SRである。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈
20
されないものとする。

【 0 0 3 3 】

解決策2の技術的効果は以下の通りである。少なくとも1つのSR構成(すなわち、第1のSR構成)の各SR構成に関連する各SRは、比較的少数のビットを使用することにより示され、それにより、アップリンク制御チャネル上で搬送される情報の量が低減でき、それにより、アップリンク制御チャネルの送信成功率を増加させる。

【 0 0 3 4 】

第1の態様又は第2の態様を参照して、いくつかの任意選択の実現方式では、SRビットと共に送信されるHARQビットの数は、 X 以上であり、 $X - 2$ であり、 X は正の整数である。これは、少数のHARQビットに対する送信成功率に影響を与えることを防止する。これは、HARQ送信設計の信頼性が、HARQビットの数が増加するにつれて増加するためである。
30
言い換えると、HARQビットの数が比較的小さいとき、HARQビットの後に複数のSRビットを追加することは適切ではない。

【 0 0 3 5 】

第1の態様又は第2の態様を参照して、いくつかの任意選択の実現方式では、現在の時間単位の長さは、 Y 個のシンボル以上であり、 $Y - 1$ であり、 Y は正の整数である。これは、短い長さの時間単位内のアップリンク制御チャネルの送信成功率に影響を与えることを防止する。これは、現在の時間単位内のアップリンク制御チャネルの送信電力が、現在の時間領域リソースの時間長が増加するにつれて増加し、より高い信頼性をもたらすためである。言い換えると、現在の時間単位の時間長が比較的小さいとき、現在の時間単位内のアップリンク制御チャネルが複数のSRビットを搬送することは適切ではない。
40

【 0 0 3 6 】

第3の態様によれば、この出願は、端末デバイスを提供する。端末デバイスは、第1の態様において提供される方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される方法を相応して実行するように構成された複数の機能モジュールを含んでもよい。

【 0 0 3 7 】

第4の態様によれば、この出願は、ネットワークデバイスを提供する。ネットワークデバイスは、第2の態様において提供される方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される方法を相応して実行するように構成された複数の機能モジュールを含んでもよい。

【 0 0 3 8 】

10

20

30

40

50

第5の態様によれば、この出願は、第1の態様に記載の信号送信方法を実行するように構成された端末デバイスを提供する。端末は、メモリと、メモリに結合されたプロセッサ及びトランシーバとを含んでもよく、トランシーバは、他の通信デバイス(例えば、ネットワークデバイス)と通信するように構成される。メモリは、第1の態様に記載の信号送信方法を実現するためのコードを記憶するように構成される。プロセッサは、メモリに記憶されたプログラムコードを実行するように、言い換えると、第1の態様において提供される方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される方法を実行するように構成される。

【0039】

第6の態様によれば、この出願は、第2の態様に記載の信号送信方法を実行するように構成されたネットワークデバイスを提供する。ネットワークデバイスは、メモリと、メモリに結合されたプロセッサ及びトランシーバとを含んでもよく、トランシーバは、他の通信デバイス(例えば、端末)と通信するように構成される。メモリは、第2の態様に記載の信号送信方法を実現するためのコードを記憶するように構成される。プロセッサは、メモリに記憶されたプログラムコードを実行するように、言い換えると、第2の態様において提供される方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される方法を実行するように構成される。

【0040】

第7の態様によれば、この出願は、チップを提供する。チップは、入力インタフェースと、出力インタフェースと、少なくとも1つのプロセッサと、少なくとも1つのメモリとを含んでもよい。少なくとも1つのメモリは、コードを記憶するように構成される。少なくとも1つのプロセッサは、メモリ内のコードを実行するように構成される。コードが実行されたとき、チップは、第1の態様において提供される方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される方法を実現する。

【0041】

第8の態様によれば、この出願は、チップを提供する。チップは、入力インタフェースと、出力インタフェースと、少なくとも1つのプロセッサと、少なくとも1つのメモリとを含んでもよい。少なくとも1つのメモリは、コードを記憶するように構成される。少なくとも1つのプロセッサは、メモリ内のコードを実行するように構成される。コードが実行されたとき、チップは、第2の態様において提供される方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される方法を実現する。

【0042】

第9の態様によれば、この出願は、装置を提供する。当該装置は、プロセッサと、プロセッサに結合された1つ以上のインタフェースとを含んでもよい。プロセッサは、第1のビット及びハイブリッド自動再送要求ビットを生成するように構成され、第1のビットは、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用され、第1のスケジューリング要求構成は、複数のスケジューリング要求構成のうち少なくとも1つである。インタフェースは、プロセッサにより生成されたハイブリッド自動再送要求ビット及び第1のビットを出力するように構成される。

【0043】

具体的には、プロセッサは、メモリから、第1の態様において提供される信号送信方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実現するためのプログラムを呼び出し、プログラムに含まれる命令を実行するように構成されてもよく、インタフェースは、プロセッサの処理結果を出力するように構成されてもよい。

【0044】

第10の態様によれば、この出願は、装置を提供する。当該装置は、プロセッサと、プロセッサに結合された1つ以上のインタフェースとを含んでもよい。プロセッサは、端末デバイスからの第1のビットに基づいて、第1のスケジューリング要求構成に関連するスケジューリング要求を決定するように構成され、第1のビットは、1つの時間単位内での端末デ

10

20

30

40

50

デバイスからのハイブリッド自動再送要求ビットの受信中に受信され、第1のスケジューリング要求構成は、複数のスケジューリング要求構成のうち少なくとも1つであり、第1のビットは、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用される。インタフェースは、プロセッサにより決定され且つ第1のスケジューリング要求構成に関連するスケジューリング要求を出力するように構成される。

【0045】

具体的には、プロセッサは、メモリから、第2の態様において提供される信号送信方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実現するためのプログラムを呼び出し、プログラムに含まれる命令を実行するように構成されてもよく、インタフェースは、プロセッサの処理結果を出力するように構成されてもよい。

10

【0046】

第11の態様によれば、この出願は、端末デバイス及びネットワークデバイスを含む無線通信システムを提供する。端末は、第1の態様において提供される信号送信方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実行するように構成されてもよい。ネットワークデバイスは、第2の態様において提供される信号送信方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実行するように構成されてもよい。

【0047】

具体的には、端末デバイスは、第3の態様又は第5の態様に記載の端末デバイスでもよく、ネットワークデバイスは、第4の態様又は第6の態様に記載のネットワークデバイスでもよい。

20

【0048】

第12の態様によれば、コンピュータ読み取り可能記憶媒体が提供される。読み取り可能記憶媒体は、第1の態様において提供される信号送信方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実現するためのプログラムコードを記憶する。プログラムコードは、第1の態様において提供される信号送信方法又は第1の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実行するための命令を含む。

【0049】

第13の態様によれば、コンピュータ読み取り可能記憶媒体が提供される。読み取り可能記憶媒体は、第2の態様において提供される信号送信方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実現するためのプログラムコードを記憶する。プログラムコードは、第2の態様において提供される信号送信方法又は第2の態様の可能な実現方式のうちいずれか1つにおいて提供される信号送信方法を実行するための命令を含む。

30

【図面の簡単な説明】

【0050】

この出願の実施形態又は背景技術における技術的解決策をより明確に説明するために、以下に、この出願の実施形態又は背景技術を説明するために必要な添付図面を記載する。

40

【図1】LTEにおけるアップリンクスケジューリングプロセスの概略フローチャートである。

【図2】LTEにおける異なるPUCCHフォーマットで一緒に送信されるHARQビット及びSRビットの概略図である。

【図3】この出願による無線通信システムの概略アーキテクチャ図である。

【図4】この出願の実施形態による端末の概略ハードウェアアーキテクチャ図である。

【図5】この出願の実施形態によるネットワークデバイスの概略ハードウェアアーキテクチャ図である。

【図6】この出願による複数のSR構成の概略図である。

【図7】この出願による信号送信方法の概略フローチャートである。

50

【図 8】この出願の実施形態に従って端末デバイスに対してネットワークデバイスにより構成される複数のSR構成の概略図である。

【図 9】この出願の他の実施形態に従って端末デバイスに対してネットワークデバイスにより構成される複数のSR構成の概略図である。

【図 10】この出願の更に他の実施形態に従って端末デバイスに対してネットワークデバイスにより構成される複数のSR構成の概略図である。

【図 11】この出願の別の他の実施形態に従って端末デバイスに対してネットワークデバイスにより構成される複数のSR構成の概略図である。

【図 12】この出願の更に別の他の実施形態に従って端末デバイスに対してネットワークデバイスにより構成される複数のSR構成の概略図である。

10

【図 13 A】この出願による HARQ ビットと SR ビットとの間の位置関係の概略図である。

【図 13 B】この出願による HARQ ビットと SR ビットとの間の位置関係の概略図である。

【図 13 C】この出願による HARQ ビットと SR ビットとの間の位置関係の概略図である。

【図 13 D】この出願による HARQ ビットと SR ビットとの間の位置関係の概略図である。

【図 13 E】この出願による HARQ ビットと SR ビットとの間の位置関係の概略図である。

【図 14 A】この出願による SR ビットと SR 構成との間の対応関係の概略図である。

【図 14 B】この出願による SR ビットと SR 構成との間の対応関係の概略図である。

【図 15】この出願による無線通信システム、端末デバイス及びネットワークデバイスの機能ブロック図である。

【図 16】この出願による装置の概略構造図である。

20

【図 17】この出願による他の装置の概略構造図である。

【発明を実施するための形態】

【0051】

この出願の実施形態において使用される用語は、この出願の具体的な実施形態を説明することのみを意図しており、この出願を限定することを意図するものではない。

【0052】

図 3 は、この出願における無線通信システムを示す。無線通信システムは、グローバル・システム・フォー・モバイル・コミュニケーションズ(Global System of Mobile communication, GSM)システム、符号分割多元接続(Code Division Multiple Access, CDMA)システム、広帯域符号分割多元接続(Wideband Code Division Multiple Access Wireless, WCDMA)システム、汎用パケット無線サービス(General Packet Radio Service, GPRS)システム、ユニバーサル移動通信システム(Universal Mobile Telecommunications System, UMTS)又はロングタームエボリューション(Long Term Evolution, LTE)システムでもよく、或いは、将来の進化型第 5 世代移動通信(the 5th Generation, 5G)システム、新無線(NR)システム、マシン対マシン(Machine to Machine, M2M)通信システム等でもよい。図 3 に示すように、無線通信システム 100 は、1 つ以上のネットワークデバイス 101 と、1 つ以上の端末デバイス 103 と、コアネットワーク 115 とを含んでもよい。

30

【0053】

端末デバイス 103 はまた、ユーザ機器(User Equipment, UE)、アクセス端末、加入者ユニット、加入者局、移動局、遠隔局、遠隔端末、移動デバイス、ユーザ端末、端末、無線通信デバイス、ユーザエージェント又はユーザ装置とも呼ばてもよい。端末デバイス 103 は、無線ローカルエリアネットワーク(Wireless Local Area Network, WLAN)におけるステーション(STATION, ST)、セルラ電話、コードレス電話、セッションイニシエーションプロトコル(Session Initiation Protocol, SIP)電話、無線ローカルループ(Wireless Local Loop, WLL)局、パーソナルデジタルアシスタント(Personal Digital Assistant, PDA)デバイス、無線通信機能を有するハンドヘルドデバイス又はコンピューティングデバイス、無線モデムに接続された他の処理デバイス、車載デバイス、ウェアラブルデバイス、第 5 世代(fifth-generation, 5G)通信ネットワークのような次世代通信システムにおける端末デバイス 103、将来の進化型公衆陸上移動ネットワーク(Public

40

50

Land Mobile Network, PLMN)ネットワークにおける端末デバイス103、新無線(New Radio, NR)通信システムにおける端末デバイス103等でもよい。

【0054】

限定ではなく例として、本発明のこの実施形態では、端末デバイス103は、ウェアラブルデバイスでもよい。ウェアラブルデバイスはまた、ウェアラブルインテリジェントデバイスとも呼ばてもよい。ウェアラブルインテリジェントデバイスは、メガネ、手袋、時計、衣類及び靴のようなウェアラブルデバイスの総称であり、ウェアラブル技術を使用することにより、日常の装着物に対してインテリジェント設計及び開発を実行することにより得られる。ウェアラブルデバイスは、人体に直接装着されるか或いはユーザの衣服又は装飾品に組み込まれるポータブルデバイスである。ウェアラブルデバイスは単なるハードウェアデバイスではなく、ソフトウェアサポート、データ交換及びクラウドベースの相互作用を通じて強力な機能を実現する。広義には、ウェアラブルインテリジェントデバイスは、完全な機能を提供し、大きいサイズを有し、スマートフォンに依存することなく全部又は一部の機能を実現できるデバイス、例えば、スマートウォッチ又はスマートグラスを含み、特定のタイプのアプリケーションのみに着目してスマートフォンのような他のデバイスと組み合わせて使用される必要があるデバイス、例えば、生命徴候監視に使用される様々なスマートバンド及びスマートジュエリーを含む。

10

【0055】

さらに、ネットワークデバイス101は、ネットワークにおいて移動デバイスと通信するように構成されたデバイスでもよい。ネットワークデバイス101は、WLANにおけるアクセスポイント(Access Point, AP)、GSM又はCDMAシステムにおける基地送受信局(Base Transceiver Station, BTS)、WCDMAシステムにおけるノードB(NodeB, NB)、LTEシステムにおける進化型ノードB(Evolutional NodeB, eNB又はeNodeB)、中継局又はアクセスポイント、車載デバイス、ウェアラブルデバイス、将来の5Gネットワークにおけるネットワークデバイス101、将来の進化型PLMNネットワークにおけるネットワークデバイス101、NRシステムにおける新世代ノードB(new generation NodeB, gNodeB)等でもよい。

20

【0056】

さらに、本発明のこの実施形態では、ネットワークデバイス101は、セルにサービスを提供し、端末デバイス103は、セルにより使用される送信リソース(例えば、周波数領域リソース、或いは周波数スペクトルリソースと呼ばれる)を使用することにより、ネットワークデバイス101と通信する。セルは、ネットワークデバイス101(例えば、基地局)に対応するセルでもよい。セルは、マクロ基地局、又はスモールセル(small cell)に対応する基地局に属してもよい。ここでのスモールセルは、メトロセル(Metro cell)、マイクロセル(Micro cell)、ピコセル(Pico cell)、フェムトセル(Femto cell)等を含んでもよい。これらのスモールセルは、小さいカバレッジエリア及び低い送信電力を特徴とし、高速データ送信サービスを提供するのに適する。

30

【0057】

さらに、LTEシステム又はNRシステムでは、複数のセルは、キャリア上で同じ周波数で同時に動作してもよく、いくつかの特別なシナリオでは、概念「キャリア」は、概念「セル」と等価であると考えられてもよい。例えば、キャリアアグリゲーション(Carrier Aggregation, CA)シナリオでは、セカンダリキャリアがUEに対して構成されたとき、構成情報は、セカンダリキャリアのキャリアインデックスとセカンダリキャリア上で動作するセカンダリセルのセルアイデンティティ(Cell Identity, Cell ID)との双方を搬送する。この場合、概念「キャリア」は、概念「セル」と等価であると考えられてもよい。例えば、キャリアへのUEのアクセスは、セルへのUEのアクセスと等価である。

40

【0058】

本発明のこの実施形態では、ネットワークデバイス101(又は端末103)は、免許周波数帯域又は免許不要周波数帯域で動作してもよい。

【0059】

50

図3に示す無線通信システム100は、単にこの出願における技術的解決策をより明確に説明することを意図しており、この出願に対する何らかの限定として解釈されないものとする点に留意すべきである。当業者は、ネットワークアーキテクチャの進化及び新たなサービスシナリオの出現に伴い、この出願において提供される技術的解決策が同様の技術的課題にも適用可能であることを認識し得る。

【0060】

図4は、この出願のいくつかの実施形態による端末デバイス200を示す。図4に示すように、端末デバイス200は、1つ以上の端末プロセッサ201と、メモリ202と、通信インタフェース203と、受信機205と、送信機206と、カプラ207と、アンテナ208と、ユーザインタフェース209と、入力/出力モジュール(オーディオ入力/出力モジュール210、ボタン入力モジュール211、ディスプレイ212等を含む)を含んでもよい。これらのコンポーネントは、バス204を使用することにより或いは他の方式で接続されてもよく、例えば、図4におけるバスを使用することにより接続される。

10

【0061】

通信インタフェース203は、他の通信デバイス、例えば、ネットワークデバイスと通信するために端末デバイス200により使用されてもよい。具体的には、ネットワークデバイスは、図5に示すネットワークデバイス300でもよい。具体的には、通信インタフェース203は、ロングタームエボリューション(LTE)(4G)通信インタフェースでもよく、或いは、5G通信インタフェース又は将来の新たな無線通信インタフェースでもよい。通信インタフェース203は、無線通信インタフェースに限定されない。端末デバイス200は、有線通信インタフェース203、例えば、ローカルアクセスネットワーク(Local Access Network, LAN)インタフェースを備えてもよい。

20

【0062】

送信機206は、端末プロセッサ201により出力された信号に対して送信処理、例えば、信号変調を実行するように構成されてもよい。受信機205は、アンテナ208により受信された移動通信信号に対して受信処理、例えば、信号復調を実行するように構成されてもよい。この出願のいくつかの実施形態では、送信機206及び受信機205は、無線モデムと考えられてもよい。端末デバイス200では、1つ以上の送信機206及び1つ以上の受信機205が存在してもよい。アンテナ208は、伝送線路内の電磁エネルギーを自由空間内の電磁波に変換するように、或いは、自由空間内の電磁波を伝送線路内の電磁エネルギーに変換するように構成されてもよい。カプラ207は、アンテナ208により受信された移動通信信号を複数の信号に分割し、信号を複数の受信機205に割り当てるように構成される。

30

【0063】

端末デバイス200は、図4に示す送信機206及び受信機205に加えて、GPSモジュール、ブルートゥース(Bluetooth)モジュール及びワイヤレスフィデリティ(Wireless Fidelity, Wi-Fi)モジュールのような他の通信コンポーネントを更に含んでもよい。端末デバイス200は、上記の無線通信信号に加えて、衛星信号及び短波信号のような他の無線通信信号を更にサポートしてもよい。端末デバイス200は、無線通信に加えて、有線通信をサポートするために有線ネットワークインタフェース(例えば、LANインタフェース)を更に備えてもよい。

40

【0064】

入力/出力モジュールは、端末デバイス200とユーザ/外部環境との間の相互作用を実現するように構成されてもよく、主に、オーディオ入力/出力モジュール210、ボタン入力モジュール211、ディスプレイ212等を含んでもよい。具体的には、入力/出力モジュールは、カメラ、タッチスクリーン、センサ等を更に含んでもよい。入力/出力モジュールは、ユーザインタフェース209を使用することによりのみ、端末プロセッサ201と通信する。

【0065】

メモリ202は、端末プロセッサ201に結合され、様々なソフトウェアプログラム及び/又は複数のセットの命令を記憶するように構成される。具体的には、メモリ202は、高速ランダムアクセスメモリを含んでもよく、また、非一時的メモリ、例えば、1つ以上のディ

50

スク記憶デバイス、フラッシュメモリ又は他の非一時的ソリッドステート記憶デバイスも含んでもよい。メモリ202は、オペレーティングシステム(簡単に以下ではシステムと呼ばれる)、例えば、Android、iOS、Windows又はLinuxのような組み込みオペレーティングシステムを記憶してもよい。メモリ202は、ネットワーク通信プログラムを更に記憶してもよい。ネットワーク通信プログラムは、1つ以上の更なるデバイス、1つ以上の端末デバイス及び1つ以上のネットワークデバイスと通信するために使用されてもよい。メモリ202は、ユーザインタフェースプログラムを更に記憶してもよい。ユーザインタフェースプログラムは、グラフィカル操作インタフェースを使用することにより、アプリケーションプログラムのコンテンツを鮮明に表示し、メニュー、ダイアログボックス及びボタンのような入力コントロールを使用することにより、アプリケーションプログラム上でユーザにより実行される制御操作を受信してもよい。

10

【0066】

この出願のいくつかの実施形態では、メモリ202は、この出願の1つ以上の実施形態において提供される信号送信方法を端末デバイス200側で実現するためのプログラムを記憶するように構成されてもよい。この出願の1つ以上の実施形態において提供される信号送信方法の実現方式については、以下の実施形態を参照する。

【0067】

端末プロセッサ201は、コンピュータ読み取り可能命令を読み取って実行するように構成されてもよい。具体的には、端末プロセッサ201は、メモリ202に記憶されたプログラム、例えば、この出願の1つ以上の実施形態において提供される信号送信方法を端末デバイス200側で実現するためのプログラムを呼び出し、このプログラムに含まれる命令を実行するように構成されてもよい。

20

【0068】

端末デバイス200は、図3に示す無線通信システム100における端末103でもよく、移動デバイス、移動局(mobile station)、移動ユニット(mobile unit)、無線ユニット、遠隔ユニット、ユーザエージェント、移動クライアント等として実現されてもよいことが理解され得る。

【0069】

図4に示す端末デバイス200は、単にこの出願の実施形態の実現方式である点に留意すべきである。実際の用途の中で、端末デバイス200は、より多くのコンポーネント又はより少ないコンポーネントを更に含んでもよく、これはここでは限定されない。

30

【0070】

図5は、この出願のいくつかの実施形態によるネットワークデバイス300を示す。図5に示すように、ネットワークデバイス300は、1つ以上のネットワークデバイスプロセッサ301と、1つ以上のメモリ302と、1つ以上の通信インタフェース303と、1つ以上の送信機305と、1つ以上の受信機306と、1つ以上のカプラ307と、1つ以上のアンテナ308とを含んでもよい。これらのコンポーネントは、バス304を使用することにより接続されてもよく、或いは、他の方式で接続されてもよい。図5は、バスを使用することによる例である。

【0071】

通信インタフェース303は、他の通信デバイス、例えば、端末デバイス又は他のネットワークデバイスと通信するために、ネットワークデバイス300により使用されてもよい。具体的には、端末デバイスは、図4に示す端末デバイス200でもよい。具体的には、通信インタフェース303は、ロングタームエボリューション(LTE)(4G)通信インタフェースでもよく、或いは、5G通信インタフェース又は将来の新たな無線通信インタフェースでもよい。通信インタフェース303は、無線通信インタフェースに限定されない。ネットワークデバイス300は、有線通信をサポートするために有線通信インタフェース303を更に備えてもよい。例えば、或るネットワークデバイス300と他のネットワークデバイス300との間のバックホールリンクは有線通信接続でもよい。

40

【0072】

50

送信機305は、ネットワークデバイスプロセッサ301により出力された信号に対して送信処理、例えば、信号変調を実行するように構成されてもよい。受信機306は、アンテナ308により受信された移動通信信号に対して受信処理、例えば、信号復調を実行するように構成されてもよい。この出願のいくつかの実施形態では、送信機305及び受信機306は、無線モデムと考えられてもよい。ネットワークデバイス300では、1つ以上の送信機305及び1つ以上の受信機306が存在してもよい。アンテナ308は、伝送線路内の電磁エネルギーを自由空間内の電磁波に変換するように、或いは、自由空間内の電磁波を伝送線路内の電磁エネルギーに変換するように構成されてもよい。カブラ307は、移動通信信号を複数の信号に分割し、信号を複数の受信機306に割り当てるように構成されてもよい。

【0073】

メモリ302は、ネットワークデバイスプロセッサ301に結合され、様々なソフトウェアプログラム及び/又は複数のセットの命令を記憶するように構成される。具体的には、メモリ302は、高速ランダムアクセスメモリを含んでもよく、また、非一時的メモリ、例えば、1つ以上のディスク記憶デバイス、フラッシュメモリ又は他の非一時的ソリッドステート記憶デバイスも含んでもよい。メモリ302は、オペレーティングシステム(簡単に以下ではシステムと呼ばれる)、例えば、uCOS、VxWorks又はRTLinuxのような組み込みオペレーティングシステムを記憶してもよい。メモリ302は、ネットワーク通信プログラムを更に記憶してもよい。ネットワーク通信プログラムは、1つ以上の更なるデバイス、1つ以上の端末デバイス及び1つ以上のネットワークデバイスと通信するために使用されてもよい。

【0074】

ネットワークデバイスプロセッサ301は、無線チャネル管理を実行し、呼又は通信リンクの確立及び切断を実現し、現在の制御エリア内のユーザにセルハンドオーバー制御等を提供するように構成されてもよい。具体的には、ネットワークデバイスプロセッサ301は、管理モジュール/通信モジュール(Administration Module/Communication Module, AM/CM)(音声チャネル切り替え及び情報交換を実行するように構成されたセンタ)、基本モジュール(Basic Module, BM)(呼処理、シグナリング処理、無線リソース管理、無線リンク管理及び回路保守機能を実現するように構成される)、トランスコーダ及びサブマルチプレクサ(Transcoder and SubMultiplexer, TCSM)ユニット(多重化、分離及びトランスコーディング機能を実現するように構成される)等を含んでもよい。

【0075】

この出願のこの実施形態では、ネットワークデバイスプロセッサ301は、コンピュータ読み取り可能命令を読み取って実行するように構成されてもよい。具体的には、ネットワークデバイスプロセッサ301は、メモリ302に記憶されたプログラム、例えば、この出願の1つ以上の実施形態において提供される信号送信方法をネットワークデバイス300側で実現するためのプログラムを呼び出し、このプログラムに含まれる命令を実行するように構成されてもよい。

【0076】

ネットワークデバイス300は、図3に示す無線通信システム100における基地局101でもよく、基地送受信局、無線トランシーバ、基本サービスセット(BSS)、拡張サービスセット(ESS)、NodeB、eNodeB、アクセスポイント又はTRP等として実現されてもよいことが理解され得る。

【0077】

図5に示すネットワークデバイス300は、単にこの出願の実施形態の実現方式である点に留意すべきである。実際の用途の中で、ネットワークデバイス300は、より多くのコンポーネント又はより少ないコンポーネントを更に含んでもよく、これはここでは限定されない。

【0078】

上記の無線通信システム100、端末デバイス200及びネットワークデバイス300にそれぞれ対応する実施形態に基づいて、この出願は、以下に詳細に説明するように、信号送信

10

20

30

40

50

方法を提供する。

【 0 0 7 9 】

まず、この出願を理解するのを助けるために、以下にこの出願における基本的な概念について説明する。

【 0 0 8 0 】

(1)スケジューリング要求構成(scheduling request configuration、簡単に以下ではSR構成と呼ばれる)

【 0 0 8 1 】

SR構成は、端末に対してネットワークデバイスにより動的に構成されてもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成されてもよい。上位レイヤシグナリングは、上位プロトコルレイヤにより送信されるシグナリングでもよい。上位プロトコルレイヤは、物理レイヤの上の全てのプロトコルレイヤ内の少なくとも1つのプロトコルレイヤである。具体的には、上位プロトコルレイヤは、以下のプロトコルレイヤ、すなわち、媒体アクセス制御(Medium Access Control, MAC)レイヤ、無線リンク制御(Radio Link Control, RLC)レイヤ、パケットデータコンバージェンスプロトコル(Packet Data Convergence Protocol, PDCP)レイヤ、無線リソース制御(Radio Resource Control, RRC)レイヤ、非アクセス層(Non-Access Stratum, NAS)レイヤ等のうち少なくとも1つでもよい。

10

【 0 0 8 2 】

SR構成は、以下の方式のうち少なくとも1つで第1のスケジューリング要求に関連することが理解され得る。

20

【 0 0 8 3 】

1.SR構成は、第1のスケジューリング要求の時間領域位置及び/又は周波数領域位置を示すために使用されてもよい。例えば、SR構成は、第1のスケジューリング要求が送信できる時間周期を示す。言い換えると、時間周期に対応する時間領域位置は、第1のスケジューリング要求が送信できる時間領域位置である。SR構成は、第1のスケジューリング要求が送信できるサブキャリア間隔を示し、言い換えると、サブキャリア間隔に対応するサブキャリアサイズは、第1のスケジューリング要求が送信できるサブキャリアである。

【 0 0 8 4 】

表 1 - 1、表 1 - 2 及び表 1 - 3 は、3つのSR configurationの例を示す。

30

【表 1 - 1】

SR 構成インデックス番号	時間領域位置
SR configuration #0	2ms 毎に 1 回
SR configuration #1	7 個のシンボル毎に 1 回
SR configuration #2	各スロットに 1 回

40

【表 1 - 2】

SR 構成インデックス番号	周波数領域位置
SR configuration #0	物理リソースブロック 1
SR configuration #1	物理リソースブロック 2
SR configuration #2	物理リソースブロック 1

50

【表 1 - 3】

SR 構成インデックス番号	時間領域位置	周波数領域位置
SR configuration #0	2ms 毎に 1 回	物理リソースブロック 1
SR configuration #1	7個のシンボル毎に 1 回	物理リソースブロック 2
SR configuration #2	各スロットに 1 回	物理リソースブロック 3

10

【0085】

複数のSR構成は、同じ時間領域位置を示してもよく、或いは、異なる時間領域位置を示してもよく、複数のSR構成は、同じ周波数領域位置を示してもよく、或いは、異なる周波数領域位置を示してもよいことが習得できる。

【0086】

2.SR構成は、第1のスケジューリング要求を搬送するアップリンク制御チャンネルにより占有される時間単位の長さ、及び/又は第1のスケジューリング要求を搬送するアップリンク制御チャンネルにより占有されるサブキャリア間隔のサイズを示すために使用されてもよい。例えば、SR構成は、第1のスケジューリング要求を搬送するアップリンク制御チャンネルにより占有される時間単位の長さが2つのシンボルであることを示し、言い換えると、第1のスケジューリング要求は、2シンボルのアップリンク制御チャンネル上で送信できる。

20

【0087】

表 2 - 1、表 2 - 2 及び表 2 - 3 は、3つのSR configurationの例を示す。

【表 2 - 1】

SR 構成 インデックス番号	アップリンク制御チャンネルにより占有される時間単位の長さ
SR configuration #0	1-ms サブフレーム
SR configuration #1	7 個のシンボル
SR configuration #2	1 つのスロット

30

【表 2 - 2】

SR 構成 インデックス番号	アップリンク制御チャンネルにより占有されるサブキャリア間隔のサイズ
SR configuration #0	15 kHz
SR configuration #1	60 kHz
SR configuration #2	30 kHz

40

50

【表 2 - 3】

SR 構成 インデックス番号	アップリンク制御チャネル により占有される時間単位 の長さ	アップリンク制御チャネルによ り占有されるサブキャリア間隔 のサイズ
SR configuration #0	1-ms サブフレーム	15 kHz
SR configuration #1	7 個のシンボル	60 kHz
SR configuration #2	1 つのシンボル	30 kHz

10

【0088】

複数のSR構成は、アップリンク制御チャネルにより占有される時間単位と同じ長さを示してもよく、或いは、アップリンク制御チャネルにより占有される時間単位の異なる長さを示してもよく、複数のSR構成は、アップリンク制御チャネルにより占有されるサブキャリア間隔の同じサイズを示してもよく、或いは、アップリンク制御チャネルにより占有されるサブキャリア間隔の異なるサイズを示してもよいことが習得できる。

【0089】

3.SR構成は、第1のスケジューリング要求で要求されたリソースの属性(Numerology/TTI/論理チャネル)を示すために使用されてもよい。リソースの属性の要件は、異なるサービスに従って変化するので、異なるSR構成が異なるサービスに対するものでもよい。具体的には、第1のスケジューリング要求で要求された周波数領域リソースの属性は、第1のNumerology(例えば、第1のサブキャリア間隔(subcarrier spacing, SCS))であり、及び/又は、第1のスケジューリング要求で要求された時間領域リソースの属性は、第1の時間単位であり、及び/又は、第1のスケジューリング要求で要求された論理チャネルは、第1の論理チャネルであり、及び/又は、第1のスケジューリング要求で要求された論理チャネルの優先度は、第2の優先度である。

20

【0090】

表 3 - 1、表 3 - 2、表 3 - 3 及び表 3 - 4 は、3つのSR configurationの例を示す。

30

【表 3 - 1】

SR 構成 インデックス番号	要求された時間領域リソース の属性(時間単位)
SR configuration #0	1 ms
SR configuration #1	2 つのシンボル
SR configuration #2	1 つのスロット

40

【表 3 - 2】

SR 構成 インデックス番号	要求された時間領域リソースの 属性(時間単位)	サービス
SR configuration #0	1 ms	サービス#0
SR configuration #1	2 つのシンボル	サービス#1
SR configuration #2	1 つのスロット	サービス#2

50

【表 3 - 3】

SR 構成 インデックス番号	要求された時間領域 リソースの属性(時間単位)	要求された周波数領域 リソースの属性 (Numerology)
SR configuration #0	1 ms	15 kHz
SR configuration #1	2 つのシンボル	60 kHz
SR configuration #2	1 つのスロット	30 kHz

10

【表 3 - 4】

SR 構成 インデックス番号	要求された時間領域 リソースの属性(時間単位)	サービス
SR configuration #0	1 ms	サービス#0
SR configuration #1	2 symbols	サービス#1
SR configuration #2	1 slot	サービス#2

20

【0091】

複数のSR構成は、要求された時間領域リソースの同じ属性を示してもよく、或いは、要求された時間領域リソースの異なる属性を示してもよく、複数のSR構成は、要求された周波数領域リソースの同じ属性を示してもよく、或いは、要求された周波数領域リソースの異なる属性を示してもよいことが習得できる。

【0092】

上記の3つのSR configurationは、異なるサービスの要件にそれぞれ対応する点に留意すべきである。サービスが比較的短い時間を必要とする場合、要求された時間単位が比較的小さいSR構成が端末に対して構成されてもよく、或いは、サービスが比較的長い時間を必要とする場合、要求された時間単位が比較的大きいSR構成が端末に対して構成されてもよいことが習得できる。

30

【0093】

上記の例は、単にこの出願の発明の原理を説明するために使用されており、何らかの限定として解釈されないものとする。

【0094】

(2)スケジューリング要求ビット(scheduling request bit、簡単に以下ではSRビットと呼ばれる)

【0095】

SRビットは、端末デバイスにより報告されるSRを示し、具体的には、特定のSR configurationに関連するSRを具体的に示し、SR configurationに関連する報告されたSRがpositive SRであるかnegative SRであるかを示すために使用される。

40

【0096】

1つ以上のSRビットが存在してもよい。この出願では、SRビットの数は2以上である。SRビットの数はSR構成の数に関連してもよい。

【0097】

任意選択で、この出願では、SRビット及びHARQビットは、同じアップリンク制御チャネル上で搬送される。

【0098】

50

具体的には、端末は、SR構成の数に基づいてSRビットの数を決定してもよい。任意選択で、SRビットの数はSR構成の数と等しくてもよい。任意選択で、SRビットの数は $\text{ceil}(\log_2(1+N_{\text{configuration}}))$ と等しくてもよく、 $N_{\text{configuration}}$ はSR構成の数を表し、 ceil は次の整数への切り上げを表す。SRビットの数とSR構成の数との間の相関については、以下の実施形態1及び実施形態2を参照する。詳細は、ここでは再び説明しない。

【0099】

例えば、表3-4におけるSR configuration #0及びSR configuration #1は、スロット#0におけるSR configurationであると仮定する。

【0100】

スロット#0が到着したとき、端末は、2つのビットを使用することにより、端末に対して構成されたスロット#0内のSR configurationに関連するSRを示してもよい。一方のビット(例えば、最上位ビット)は、SR configuration #0に関連するSRがpositive SRであるかnegative SRであるかを示すために使用される。他方のビット(例えば、最下位ビット)は、SR configuration #1に関連するSRがpositive SRであるかnegative SRであるかを示すために使用される。言い換えると、2つのビットはSRビットであり、1つのビットは1つのSR configurationに対応する。

10

【0101】

スロット#0が到着したとき、端末は、依然として2つのビットを使用することにより、端末に対して構成されたスロット#0内のSR configurationに関連するSRを示してもよい。2つのビットが「01」であるとき、これは、端末デバイスがスロット#0内でSR configuration #1に関連するpositive SRのみを報告し、SR configuration #0に関連するSRを報告しないことを示し、或いは、2つのビットが「10」であるとき、これは、端末デバイスがスロット#0内でSR configuration #0に関連するpositive SRのみを報告し、SR configuration #1に関連するSRを報告しないことを示し、或いは、2つのビットが「00」であるとき、これは、端末デバイスがスロット#0内でSR configuration #0に関連するnegative SRとSR configuration #1に関連するnegative SRとの双方を報告することを示す。

20

【0102】

(3)時間単位

【0103】

この出願では、1つの時間単位の長さは、いずれかの値に設定されてもよく、ここでは限定されない。

30

【0104】

例えば、1つの時間単位は、1つ以上のサブフレームを含んでもよい。

【0105】

代替として、1つの時間単位は、1つ以上のスロットを含んでもよい。

【0106】

代替として、1つの時間単位は、1つ以上のミニスロットを含んでもよい。

【0107】

代替として、1つの時間単位は、1つ以上のシンボルを含んでもよい。

40

【0108】

代替として、1つの時間単位は、1つ以上の送信時間間隔(Transmission Time Interval, TTI)を含んでもよい。

【0109】

代替として、1つの時間単位は、1つ以上の短い送信時間間隔(short Transmission Time Interval, sTTI)を含んでもよい。

【0110】

代替として、1つの時間単位は、時間モードに対応してもよい。例えば、第1の時間モードは2シンボル又は3シンボルの送信時間間隔であり、第2の時間モードは7シンボルの送信時間間隔である。

50

【0111】

ミニスロットは、1つ以上のシンボルを含み、スロット以下である。ここで、ミニスロットは、60kHzのサブキャリア間隔を有するシステムにおけるミニスロットでもよく、或いは、15kHzのサブキャリア間隔を有するシステムにおけるミニスロットでもよく、これは、本発明の実施形態では限定されない。

【0112】

スロットは、1つ以上のシンボルを含む。ここで、スロットは、60kHzサブキャリア間隔を有するシステムにおけるスロットでもよく、或いは、15kHzサブキャリア間隔を有するシステムにおけるスロットでもよく、これは、本発明の実施形態では限定されない。

【0113】

TTIは、現在の通信システム(例えば、LTEシステム)において一般的に使用されるパラメータであり、無線リンク上のデータ送信スケジューリングに使用されるスケジューリング単位である。従来技術では、一般的に1TTI=1msであると考えられる。言い換えると、1つのTTIは1つのサブフレーム(subframe)又は2つのスロット(slot)のサイズである。TTIは、無線リソース管理(例えば、スケジューリング)において管理される時間の基本単位である。

【0114】

(4)ハイブリッド自動再送要求(Hybrid Automatic Repeat reQuest, HARQ)ビット、簡単に以下ではHARQビットと呼ばれる

【0115】

HARQビットは、端末により1つ以上のダウンリンクデータブロックをデコードした結果をフィードバックするために使用され、肯定応答ACK又は否定応答ACKでもよい。ACKは、端末が正しくデコードを実行したことを示す。NACKは、端末によるデコード中にエラーが発生したことを示す。具体的には、端末は、HARQビットをネットワークデバイスにフィードバックしてもよく、或いは、端末は、HARQビットを他の端末にフィードバックしてもよい。さらに、端末が否定応答をフィードバックした場合、端末がダウンリンクデータを正しく受信するのを助けるために、HARQビットを受信した端末は、端末によるデコード中にエラーが発生したデータを再送する。

【0116】

上記の例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。SRビットの数と端末に対して構成されるSR構成の数との間の相関は、以下の実施形態において詳細に説明されており、詳細は、ここでは再び説明しない。

【0117】

第2に、この出願の主な発明の原理は、端末デバイスにより、複数のSR構成から少なくとも1つのSR構成を選択し、次いで、端末により、1つの時間単位内にハイブリッド自動再送要求ビット及びSRビットを送信し、SRビットは、少なくとも1つのSR構成の各SR構成に関連する各SRを示すために使用されることを含んでもよい。対応して、ネットワークデバイスは、端末からHARQビット及びSRビットを受信し、SRビットに基づいて、端末により報告されたSRを決定してもよい。このように、端末デバイスは、端末デバイスにより報告されたどのSR構成がpositive SRに関連するか、及び/又は、端末デバイスにより報告されたどのSR構成がnegative SRに関連するかを示してもよい。この出願では、将来の5Gにおけるマルチサービスシナリオに適合するために、複数のSR構成がサポートできる。

【0118】

この出願では、SRビットは、第1のビットと呼ばれてもよく、上記の少なくとも1つのSR構成は、第1のSR構成と呼ばれてもよい。上記の少なくとも1つのSR構成は、現在の時間単位(すなわち、1つの時間単位)内に、端末デバイスに対してネットワークデバイスにより構成されるSR構成でもよい。ここで、現在の時間単位は、端末デバイスがHARQビット及びSRビットを送信する準備ができていない時間単位でもよい。この出願では、positive SRは、端末デバイスに対して、現在端末のためのアップリンクデータが存在すること、又は現在ネットワークデバイスが端末への送信に使用されるリソースを割り当てる必要がある

10

20

30

40

50

ことを示す。送信に使用されるリソースは、ネットワークデバイスによりスケジューリングされてもよく、或いは、予め定義されてもよい。negative SRは、端末デバイスに対して、現在端末デバイスのためのアップリンクデータが存在しないこと、又は現在端末への送信に使用されるリソースを割り当てる必要がないことを示す。受信デバイスがSR構成に関連するpositive SRのみを受信した場合、受信デバイスは、少なくとも1つのSR構成内でこのSR構成以外のSR構成が全てnegative SRであると考えてもよい。受信デバイスは、ネットワークデバイス又は端末でもよい。

【0119】

この出願では、ネットワークデバイスは、複数のSR構成が位置する時間単位を更に構成してもよい。ここで、SR構成が位置する時間単位は、端末デバイスがSR構成に関連するSRを報告できる時間単位である。言い換えると、SR構成が1つの時間単位内に存在する場合、これは、端末デバイスがこの時間単位内にこのSR構成に関連するSRを報告できることを示す。端末に対して構成されるSR構成は、時間単位を示してもよいことが理解され得る。

10

【0120】

図6は、ネットワークデバイスにより構成される3つのSR構成(SR configuration #0、SR configuration #1及びSR configuration #2)が位置する時間単位の例を示す。図6に示すように、SR configuration #0が位置する時間単位は、シンボル#0、シンボル#2、シンボル#4及びシンボル#6である。これは、端末デバイスが、4つのシンボル上で、SR configuration #0に関連するSRを送信できることを示す。この例は、単にこの出願の実施形態を説明するために使用されており、何らかの限定として解釈されないものとする。

20

【0121】

端末デバイスがSRを報告する時間単位は、ネットワークデバイスにより構成されるか、或いは、上位レイヤシグナリングを使用することにより構成されるか、或いは、端末デバイスにより構成されるが、SRを生成することは、端末デバイスの挙動であり、したがって、ネットワークデバイスは、特定のSR構成に関連するSRが特定の時間単位内に存在し得ることのみを知っているが、SR構成に関連するどのSRがこの特定の時間単位内に端末デバイスにより実際に報告されるかを知らないことが理解され得る。この特定の時間単位内に端末デバイスにより実際に報告されるどのSR構成がSRに関連するかをネットワークデバイスに知らせるために、端末デバイスは、SRビットをネットワークデバイスに送信する必要がある。

30

【0122】

例えば、図6に示す例では、端末デバイスは、実際の要件に従って、シンボル#0上で、SR configuration #0に関連するSRのみを報告し、SR configuration #1に関連するSRを報告しないことを決定してもよい。端末デバイスは、2つのSRビット「10」をネットワークデバイスに送信し、それにより、ネットワークデバイスは、2つのSRビット「10」に基づいて、端末デバイスがシンボル#0上でSR configuration #0に関連するSRのみを報告し、SR configuration #1に関連するSRは報告しないことを知ることができる。

【0123】

例えば、図6に示す例では、端末デバイスは、実際の要件に従って、シンボル#0上で、SR configuration #0に関連するSRと、SR configuration #1に関連するSRとを報告することを決定してもよい。最上位ビット「1」は、SR configuration #0に関連するSRがpositive SRであるかnegative SRであるかを示すために使用され、最下位ビット「0」は、SR configuration #1に関連するSRがpositive SRであるかnegative SRであるかを示すために使用される。このように、ネットワークデバイスは、2つのSRビット「10」に基づいて、端末デバイスがシンボル#0上でSR configuration #0に関連するSRとSR configuration #1に関連するSRとを実際に報告することを知ることができる。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

40

【0124】

50

この出願では、SRビットの数と、端末デバイスに対してネットワークデバイスにより構成される複数のSR構成の数との間に相関が存在してもよい。この相関は、以下の実施形態において具体的に記載されており、詳細は、ここでは再び説明しない。任意選択で、複数のSR構成の数は2以上である。まず、以下に、複数のSR構成の数が定義されるいくつかの方式について説明する。

【0125】

(1)方式1では、複数のSR構成の数は、全てのSR構成の数と等しい。言い換えると、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成される全てのSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成される全てのSR構成でもよく、或いは、端末に対して他の端末デバイスにより構成される全てのSR構成でもよい。

10

【0126】

例えば、図8に示すように、端末デバイスに対してネットワークデバイスにより構成される全てのSR構成は、SR configuration #0、SR configuration #1及びSR configuration #2である。言い換えると、端末に対してネットワークデバイスにより構成される全てのSR構成の数は3である。図8から、全てのSR構成内のいくつかのSR構成が、各時間単位(シンボル)において別々に使用されてもよいことが習得できる。第1のビットは、全てのSR構成内の少なくとも1つのSR構成に関連するSRを示すために使用される。例えば、SR configuration #0及びSR configuration #1は、シンボル#0上で使用され、第1のビットは、全てのSR構成内のSR configuration #0及び/又はSR configuration #1に関連するSRを示すために使用され、SR configuration #2は、シンボル#1上で使用され、第1のビットは、全てのSR構成内のSR configuration #2に関連するSRを示すために使用される。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

20

【0127】

方式1では、端末デバイスにより、全てのSR configurationに関連するSRを報告する際の効率が改善できる。例えば、図8に示すように、SR configuration #2に対応する時間単位がシンボル#1上にあるがシンボル#0上にはない場合であっても、端末デバイスは、シンボル#1までSR configuration #2に関連するSRをネットワークデバイスに通知する代わりに、シンボル#0上でSR configuration #2に関連するSRをネットワークデバイスに通知でき、それにより、効率を改善する。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

30

【0128】

(2)方式2では、複数のSR構成の数は、時間単位内のSR構成の数と等しい。具体的には、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成される時間単位内のSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成される時間単位内のSR構成でもよく、或いは、端末に対して他の端末により構成される時間単位内のSR構成でもよい。

【0129】

例えば、図9に示すように、端末デバイスに対してネットワークデバイスにより構成されるシンボル#0上のSR構成は、SR configuration #0及びSR configuration #1である。言い換えると、端末に対してネットワークデバイスにより構成されるシンボル#0上のSR構成の数は2であり、第1のビットは、SR configuration #0及びSR configuration #1内の少なくとも1つのSR構成に関連するSRを示すために使用される。他の例では、図9に示すように、端末デバイスに対してネットワークデバイスにより構成され且つシンボル#1上にあるSR構成は、SR configuration #2である。言い換えると、端末に対してネットワークデバイスにより構成されるシンボル#1上のSR構成の数は1であり、第1のビットは、SR configuration #2に関連するSRを示すために使用される。これらの例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

40

50

【 0 1 3 0 】

方式2では、端末に対して構成される1つの時間単位内のSR構成は、異なるアップリンク制御チャネル属性に関連するSR構成を含んでもよい。SR構成に関連するアップリンク制御チャネル属性の詳細については、以下の方式4の説明を参照する。ここでは、説明は行われない。

【 0 1 3 1 】

方式2では、SRビットのオーバーヘッドを低減するために、端末に対して実際に構成される時間単位内のSR構成に関連するSRのみが報告される。例えば、図8に示すように、シンボル#0上にSR configuration #0及びSR configuration #1が存在し、端末デバイスは、2つのビットのみを使用することにより、SR configuration #0に関連するSRとSR configuration #1に関連するSRとを通知でき、シンボル#1上にSR configuration #2のみが存在し、端末デバイスは、1つのビットのみを使用することにより、SR configuration #2に関連するSRを通知できる。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

10

【 0 1 3 2 】

(3)方式3では、複数のSR構成の数は、複数の時間単位内のSR構成の数と等しい。言い換えると、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成され且つ複数の時間単位内にあるSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成され且つ複数の時間単位内にあるSR構成でもよく、或いは、端末に対して他の端末により構成され且つ複数の時間単位内にあるSR構成でもよい。複数の時間単位は、端末がハイブリッド自動再送要求ビット及び第1のビットを送信する1つの時間単位を含む。

20

【 0 1 3 3 】

例えば、図10に示すように、端末デバイスに対してネットワークデバイスにより構成されるシンボル#0上のSR構成は、SR configuration #0及びSR configuration #1であり、端末デバイスに対してネットワークデバイスにより構成されるシンボル#1上のSR構成は、SR configuration #2である。言い換えると、端末に対してネットワークデバイスにより構成され且つシンボル#0及びシンボル#1上にある合計のSR構成は、SR configuration #0、SR configuration #1及びSR configuration #2である。端末に対してネットワークデバイスにより構成され且つシンボル#0及びシンボル#1上にあるSR構成の数は3であり、第1のビットは、SR configuration #0、SR configuration #1及びSR configuration #2内の少なくとも1つのSR構成に関連するSRを示すために使用される。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

30

【 0 1 3 4 】

図10に示す例では、複数の時間単位は連続している。この出願は、これに限定されず、複数の時間単位は、代替として、不連続でもよい。例えば、図11に示すように、端末デバイスに対してネットワークデバイスにより構成されるシンボル#0上のSR構成は、SR configuration #0及びSR configuration #1であり、端末デバイスに対してネットワークデバイスにより構成され且つシンボル#2上にあるSR構成は、SR configuration #0である。言い換えると、シンボル#0及びシンボル#2上で端末に対してネットワークデバイスにより構成される合計のSR構成は、SR configuration #0及びSR configuration #1である。シンボル#0及びシンボル#2上で端末に対してネットワークデバイスにより構成されるSR構成の数は2であり、第1のビットは、SR configuration #0及びSR configuration #1内の少なくとも1つのSR構成に関連するSRを示すために使用される。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

40

【 0 1 3 5 】

方式3では、端末に対して構成され且つ複数の時間単位内にあるSR構成は、異なるアップリンク制御チャネル属性に関連するSR構成を含んでもよい。SR構成に関連するアップリ

50

ンク制御チャンネル属性の詳細については、以下の方式4の説明を参照する。ここでは、説明は行われない。

【0136】

方式3では、方式2と同様に、SRビットのオーバーヘッドを低減するために、端末に対して実際に構成され且つ複数の時間単位内にあるSR configurationに関連するSRのみが報告される。

【0137】

(4)方式4では、複数のSR構成の数は、同じアップリンク制御チャンネル属性に関連し且つ1つ以上の時間単位内にあるSR構成の数と等しい。具体的には、複数のSR構成は、端末に対してネットワークデバイスにより動的に構成され且つ1つ以上の時間単位内にあり、同じアップリンク制御チャンネル属性に関連するSR構成でもよく、或いは、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成され且つ1つ以上の時間単位内にあり、同じアップリンク制御チャンネル属性に関連するSR構成でもよく、或いは、端末に対して他の端末により構成され且つ1つ以上の時間単位内にあり、同じアップリンク制御チャンネル属性に関連するSR構成でもよい。

10

【0138】

ここで、SR構成に関連するアップリンク制御チャンネル属性は、SRを搬送するアップリンク制御チャンネルの属性である。アップリンク制御チャンネルの属性は、以下のもの、すなわち、アップリンク制御チャンネルにより占有される時間単位の長さ、又はアップリンク制御チャンネルにより占有される時間単位の数、又はアップリンク制御チャンネルのフォーマット、又はアップリンク制御チャンネルにより搬送されるビットの最小数若しくは最大数のうち少なくとも1つを含んでもよい。

20

【0139】

第1に、単一の時間単位(例えば、1つの時間単位は1つのシンボルである)が例として使用される。

【0140】

例えば、図12に示すように、端末デバイスに対してネットワークデバイスにより構成されるシンボル#0上のSR構成は、SR configuration #0、SR configuration #1及びSR configuration #3である。SR configuration #0及びSR configuration #1は、同じアップリンク制御チャンネル属性に関連し、同じアップリンク制御チャンネル属性は1つのシンボルである。言い換えると、SR configuration #0に関連するSRを搬送する時間単位の長さは1つのシンボルであり、SR configuration #1に関連するSRを搬送する時間単位の長さも1つのシンボルである。SR configuration #3に関連するアップリンク制御チャンネル属性は、1つのミニスロット(mini-slot)(すなわち4つのシンボル)である。言い換えると、SR configuration #3に関連するSRを搬送する時間単位の長さは、4つのシンボル又は1つのmini-slotである。

30

【0141】

図12に示す例では、1シンボルのアップリンク制御チャンネル属性の観点から、端末デバイスに対してネットワークデバイスにより構成されるシンボル#0上のSR構成は、SR configuration #0及びSR configuration #1であり、SR configuration #3を含まない。言い換えると、端末に対してネットワークデバイスにより構成され且つシンボル#0上にあり、1シンボルのアップリンク制御チャンネル属性に関連するSR構成の数は2であり、この場合、第1のビットは、SR configuration #0及びSR configuration #1内の少なくとも1つのSR構成に関連するSRを示すために使用される。

40

【0142】

図12に示す例では、1mini-slotのアップリンク制御チャンネル属性の観点から、端末デバイスに対してネットワークデバイスにより構成され且つシンボル#0上にあるSR構成は、SR configuration #3であり、SR configuration #0又はSR configuration #1を含まない。言い換えると、端末に対してネットワークデバイスにより構成され且つ1mini-slotのアップリンク制御チャンネル属性に関連するシンボル#0上のSR構成の数は1であり、

50

この場合、第1のビットは、SR configuration #3に関連するSRを示すために使用される。

【0143】

上記の例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

【0144】

第2に、複数の時間単位(例えば、1つの時間単位は1つのシンボルである)が例として使用される。

【0145】

他の例では、図12に示すように、端末デバイスに対してネットワークデバイスにより構成され且つシンボル#0からシンボル#3上にあるSR構成は、SR configuration #0、SR configuration #1、SR configuration #2及びSR configuration #3である。SR configuration #0、SR configuration #1及びSR configuration #3は、同じアップリンク制御チャンネル属性に関連し、同じアップリンク制御チャンネル属性は1つのシンボルである。SR configuration #3に関連するアップリンク制御チャンネル属性は、1つのミニスロット(mini-slot)(すなわち4つのシンボル)である。

10

【0146】

図12に示す例では、1シンボルのアップリンク制御チャンネル属性の観点から、端末デバイスに対してネットワークデバイスにより構成され且つシンボル#0からシンボル#3上にあるSR構成は、SR configuration #0、SR configuration #1及びSR configuration #2であり、SR configuration #3を含まない。言い換えると、端末に対してネットワークデバイスにより構成され且つシンボル#0からシンボル#3上にあり、1シンボルのアップリンク制御チャンネル属性に関連するSR構成の数は3であり、この場合、第1のビットは、SR configuration #0、SR configuration #1及びSR configuration #2内の少なくとも1つのSR構成に関連するSRを示すために使用される。

20

【0147】

図12に示す例では、1mini-slotのアップリンク制御チャンネル属性の観点から、端末デバイスに対してネットワークデバイスにより構成され且つシンボル#0からシンボル#4上にあるSR構成は、SR configuration #3であり、SR configuration #0、SR configuration #1及びSR configuration #2を含まない。言い換えると、端末に対してネットワークデバイスにより構成され且つシンボル#0からシンボル#4上にあり、1mini-slotのアップリンク制御チャンネル属性に関連するSR構成の数は1であり、この場合、第1のビットは、SR configuration #3に関連するSRを示すために使用される。

30

【0148】

上記の例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。方式4では、複数の時間単位は連続していてもよく或いは不連続でもよい。

【0149】

方式4は、単にアップリンク制御チャンネル属性がアップリンク制御チャンネルにより占有される時間単位の長さである例を使用することにより記載されている。他のアップリンク制御チャンネル属性についても、同様の処理が当てはまる。

40

【0150】

アップリンク制御チャンネルにより占有される時間単位の数が、他のアップリンク制御チャンネルにより占有される時間単位の数と同じである場合、例えば、双方が2つの時間単位である場合、アップリンク制御チャンネルの属性は同じであると考えられる。そうでない場合、属性は異なる。

【0151】

アップリンク制御チャンネルのフォーマットが、他のアップリンク制御チャンネルのフォーマットと同じである場合、例えば、双方が第1のフォーマットのアップリンク制御チャンネルである場合、アップリンク制御チャンネルの属性は同じであると考えられる。そうでない

50

場合、属性は異なる。

【0152】

アップリンク制御チャネルにより搬送できるビットの最小数が、他のアップリンク制御チャネルにより搬送できるビットの最小数と同じである場合、例えば、双方が2つのビットである場合、アップリンク制御チャネルの属性は同じであると考えられる。そうでない場合、属性は異なる。

【0153】

アップリンク制御チャネルにより搬送できるビットの最大数が、他のアップリンク制御チャネルにより搬送できるビットの最大数と同じである場合、例えば、双方が2つのビットである場合、アップリンク制御チャネルの属性は同じであると考えられる。そうでない場合、属性は異なる。

10

【0154】

属性が同じであるとき或いは異なるときに適用可能な操作方式は、アップリンク制御チャネルにより占有される時間単位の長さについての方式と同様である。言い換えると、SR構成の数は、同じ属性に関連するSR構成の数である。したがって、詳細は、ここでは再び説明しない。

【0155】

方式4では、異なるアップリンク制御チャネル属性に関連するSR configurationは、より高い柔軟性で区別して報告できる。

【0156】

この出願では、ビット系列内のSRビットとHARQビットとの間の位置関係は、以下を含んでもよいが、これらに限定されない。

20

【0157】

(1)第1の位置関係:図13Aに示すように、SRビットはHARQビットに隣接し、SRビットはHARQビットの後に追加される。

【0158】

(2)第2の位置関係:図13Bに示すように、SRビットはHARQビットに隣接し、HARQビットはSRビットの後に追加される。アップリンク制御チャネルの容量が限られているので、送信されるべき情報の合計量が最大容量よりも大きいとき、末尾の情報が破棄される必要があり、それにより、最初に配置された情報が保護できる。したがって、SRビットがより重要であるとき、SRビットを保護するために、SRビットは最初に配置される。

30

【0159】

(3)第3の位置関係:図13Cに示すように、SRビットとHARQビットとの間に他のビットが存在し、SRビットはHARQビットの後に追加される。いくつかの情報の重要度がSRビットの重要度よりも高いが、HARQビットの重要度よりも低い或いは等しいとき、当該情報はこの場所に配置されてもよい。この場合の有利な効果は(2)と等価であり、重要な情報が最初に配置される。

【0160】

(4)第4の位置関係:図13Dに示すように、SRビットとHARQビットとの間に他のビットが存在し、HARQビットはSRビットの後に追加される。いくつかの情報の重要度がHARQビットの重要度よりも高いが、SRビットの重要度よりも低い或いは等しいとき、当該情報はこの場所に配置されてもよい。この場合の有利な効果は(2)と等価であり、重要な情報が最初に配置される。

40

【0161】

(5)第5の位置関係:図13Eに示すように、SRビットはHARQビットの第1の部分の後に追加され、HARQビットの第2の部分はSRビットの後に追加される。このような方式の利点は以下の通りである。HARQビット及びSRビットが搬送されるアップリンク制御チャネルにより占有される周波数領域リソースが変化することが許容されるとき、例えば、第1のシンボル上のアップリンク制御チャネルが第1の周波数領域リソース上にあり、第2のシンボル上のアップリンク制御チャネルが第2の周波数領域リソース上にあるとき、いくつ

50

かのHARQビット及びいくつかのSRビットは、周波数領域リソースのうち1つに配置され、残りのHARQビット及び残りのSRビットは、他の周波数領域リソースに配置され、それにより部分情報を受信する際の精度を改善する。

【0162】

図13Aから図13Eは、符号化の前の元のビット系列内のSRビットとHARQビットとの間の連結関係のみを示している。ここで、この出願は、(3)及び(4)における他のビットに対して何らかの特定の限定を課さず、これは符号化の前のいずれかの他のビットでもよい。

【0163】

この出願では、時間単位は、シンボル(symbol)、スロット(slot)、ミニスロット(mini-slot)又はサブフレーム(subframe)でもよい。これらの時間単位の定義については、LTE標準を参照する。しかし、これらの時間単位の定義はLTE標準に限定されない。将来の通信標準におけるこれらの時間単位の定義は異なってもよい。

10

【0164】

上記の主な発明の原理に基づいて、以下に、この出願において提供される信号送信方法の全体手順について説明する。図7に示すように、この出願において提供される信号送信方法は、以下のステップを含んでもよい。

【0165】

S101. 端末デバイスは、第1のビットを生成する。ここで、第1のビットは上記のSRビットであり、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用されてもよい。第1のスケジューリング要求構成は、端末デバイスに対してネットワークデバイスにより構成される複数のスケジューリング要求構成のうち少なくとも1つでもよい。

20

【0166】

具体的には、端末デバイスにより、第1のビットを生成することは、以下の動作、すなわち、(1)第1のビットの数を決定し、第1のビットに対してチャネル符号化を実行すること、及び(2)第1のビットのビット状態を決定し、要求される必要があるリソースの属性に基づいて第1のビットを決定することのうち少なくとも1つを含んでもよい。

【0167】

複数のスケジューリング要求構成内の少なくとも1つのスケジューリング要求構成は、ネットワークデバイスにより動的に構成されてもよく、或いは、上位レイヤシグナリングを使用することによりネットワークデバイスにより構成されてもよい。ここで、上位レイヤシグナリングは、媒体アクセス制御(Media Access Control, MAC)レイヤシグナリング又は無線リソース制御(Radio Resource Control, RRC)レイヤシグナリングでもよい。少なくとも1つのスケジューリング要求構成は、端末デバイスに対してネットワークデバイスにより動的に構成される複数のスケジューリング要求構成のうち少なくとも1つでもよく、或いは、少なくとも1つのスケジューリング要求構成は、上位レイヤシグナリングを使用することにより端末に対してネットワークデバイスにより構成される複数のスケジューリング要求構成のうち少なくとも1つでもよい。

30

【0168】

少なくとも1つのスケジューリング要求構成及び複数のスケジューリング要求構成の説明については、発明の原理に関する上記の段落を参照する。詳細は、ここでは再び説明しない。

40

【0169】

S102. 端末デバイスは、ハイブリッド自動再送要求ビットを生成する。ハイブリッド自動再送要求ビットは、端末デバイスにより1つ以上のダウンリンクデータブロックをデコードした結果をフィードバックするために使用され、当該結果は肯定応答ACK又は否定応答ACKでもよい。ACKは、端末が正しくデコードを実行したことを示す。NACKは、端末によるデコード中にエラーが発生したことを示す。端末が否定応答をフィードバックした場合、ネットワークデバイスは、端末によるデコード中にエラーが発生したデータを再送

50

することが理解され得る。

【0170】

具体的には、端末デバイスにより、HARQビットを生成することは、以下の動作、すなわち、HARQビットの数を決定し、HARQビットに対してチャネル符号化を実行すること、及びHARQビットのビット状態を決定し、ダウンリンクデータ受信状態に基づいてHARQビットを決定することのうち少なくとも1つを含んでもよい。

【0171】

S103.端末デバイスは、1つの時間単位内にハイブリッド自動再送要求ビット及び第1のビットを送信する。対応して、ネットワークデバイスは、時間単位内に端末デバイスからハイブリッド自動再送要求ビット及び第1のビットを受信してもよい。

10

【0172】

S104.ネットワークデバイスは、第1のビットに基づいて、第1のスケジューリング要求構成に関連するスケジューリング要求を決定してもよい。

【0173】

実現方式では、以下の実施形態1において提供されるSRビット設計解決策を参照して、ネットワークデバイスは、第1のビット内の各ビットの状態に基づいて、各ビットに対応するSR構成に関連するSR(positive SR又はnegative SR)を決定してもよい。

【0174】

例えば、第1のビット内の各ビットの可能な状態及び各ビットに対応する可能なSR構成が表5に示されると仮定する。実際に送信された第1のビットが「0XXX」である場合、ネットワークデバイスは、第1のスケジューリング要求構成に関連するスケジューリング要求が、SR configuration #0に関連するnegative SRであると決定してもよい。実際に送信された第1のビットが「X1XX」である場合、ネットワークデバイスは、第1のスケジューリング要求構成に関連するスケジューリング要求が、SR configuration #1に関連するpositive SRであると決定してもよい。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

20

【0175】

他の実現方式では、以下の実施形態1において提供されるSRビット設計解決策を参照して、ネットワークデバイスは、第1のビットの状態に基づいて、状態に対応するSR(positive SR又はnegative SR)を決定してもよい。

30

【0176】

例えば、第1のビット内の各ビットの可能な状態及び各ビットに対応する可能なSR構成が表6-1に示されると仮定する。実際に送信された第1のビットが「001」である場合、ネットワークデバイスは、第1のスケジューリング要求構成に関連するスケジューリング要求が、SR configuration #0に関連するpositive SRであると決定してもよい。実際に送信された第1のビットが「000」である場合、ネットワークデバイスは、第1のスケジューリング要求構成に関連するスケジューリング要求が、SR configuration #1、#1、#2及び#3に関連するnegative SRであり、すなわち、全てのSR構成に関連するSRがnegative SRであると決定してもよい。

【0177】

図7に示す場合に限定されず、S101及びS102の他の時系列が存在してもよい。例えば、S102はS101の前に実行される。これは、この出願では限定されない。

40

【0178】

以下に、複数の実施形態を参照して、どのようにSRビットを設計するかについて詳細に説明する。

【0179】

(1)実施形態1

【0180】

この実施形態では、SRビット(すなわち、第1のビット)内1つのビットは、少なくとも1つのSR構成(すなわち、第1のSR構成)内の1つのSR構成に関連するスケジューリング要求

50

を示すために使用される。第1のSR構成は、SRビット内のビットに対応することが理解され得る。具体的には、1つのSR構成は、SRビット内の1つのビットに対応する。この場合、SRビットの数 O^{SR} は、端末に対して構成される複数のSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数と等しい。これは、SRビットの数 O^{SR} が複数のSR構成の数に関連する方式である。上記の発明の原理で言及された複数のSR構成の数の定義については、本発明の原理に関する上記の段落を参照する。詳細は、ここでは再び説明しない。

【0181】

SRビット内の1つのビットは、第1のSR構成内の1つのSR構成に関連するSRがpositive SRであるかnegative SRであるかを示すために使用される。具体的には、SRビット内の1つのビットは、ビットに対応する1つのSR構成に関連するSRがpositive SRであるかnegative SRであるかを示すために使用される。例えば、SRビット内の1つのビットがSR configuration #0に対応すると仮定する。表4は、ビット及び当該ビットの指示の意味を示す。

10

【表4】

ビット状態	ビットの指示の意味(対応するSR構成及びSR構成に関連するSR)
0	SR configuration #0 に関連する negative SR
1	SR configuration #0 に関連する positive SR

20

【0182】

表4における左側の列はビットの状態(「0」又は「1」)を表し、表4における右側の列はビットにより示されるSRを表す。ビットの状態が「0」であるとき、これは、ビットにより示されるSRがSR configuration #0に関連するnegative SRであることを示し、或いは、ビットの状態が「1」であるとき、これは、ビットにより示されるSRがSR configuration #0に関連するpositive SRであることを示す。表4は、単にこの出願を説明することを意図している。実際の用途では、ビットの状態とビットにより示されるSRとの間の対応関係は、表4に示されるものとは逆でもよく、これはここでは限定されない。

30

【0183】

以下に、4つのSRビットが存在する($O^{SR}=4$)例を使用することにより、実施形態1について詳細に説明する。

【0184】

4つのSRビットは、4つの異なるSR構成、すなわち、SR configuration #3、SR configuration #2、SR configuration #1及びSR configuration #0にそれぞれ対応すると仮定する。

【0185】

任意選択で、図14Aに示すように、4つのSRビットは、最上位ビットから最下位ビットまでの順序で、SR configuration #3、SR configuration #2、SR configuration #1及びSR configuration #0にそれぞれ対応してもよい。任意選択で、図14Bに示すように、4つのSRビットは、最下位ビットから最上位ビットまでの順序で、SR configuration #3、SR configuration #2、SR configuration #1及びSR configuration #0にそれぞれ対応してもよい。

40

【0186】

図14A及び図14Bに示す方式に限定されず、4つのSRビットは、他の方式で4つの異なるSR構成に対応してもよく、これはここでは限定されない。

【0187】

具体的には、図14A又は図14Bに示され且つSR構成とSRビット内のビットとの間に

50

ある対応関係と同様の対応関係は、ネットワークデバイスにより動的に構成されてもよく、或いは、上位レイヤシグナリングを使用することによりネットワークデバイスにより構成されてもよい。対応関係は、B個のSR構成と、B個のSR構成にそれぞれ対応するB個のビットとを含んでもよい。このように、端末デバイスは、対応関係に基づいて、SRビット内の少なくとも1つのSR構成(すなわち、第1のSR構成)の各SR構成に対応する各ビットを決定してもよい。ここで、Bは正の整数である。この出願では、ネットワークデバイスにより構成されるか或いは上位レイヤシグナリングを使用することにより構成される対応関係は、第1の対応関係と呼ばれてもよい。

【 0 1 8 8 】

図 1 4 A に示す対応関係が4つのSRビット及び4つのSR構成に関して使用されると仮定する。表 5 は、SRビット内の各ビットの指示の意味の例を示す。

10

【表 5】

状態	ビットの指示の意味
0XXX	SR configuration #0 に関連する negative SR
1XXX	SR configuration #0 に関連する positive SR
X0XX	SR configuration #1 に関連する positive SR
X1XX	SR configuration #1 に関連する negative SR
XX0X	SR configuration #2 に関連する positive SR
XX1X	SR configuration #2 に関連する negative SR
XXX0	SR configuration #3 に関連する positive SR
XXX1	SR configuration #3 に関連する negative SR

20

【 0 1 8 9 】

表 5 では、行1及び行2は、SRビットの第1の最上位ビット及びビットの意味を表す。ビットの状態が「0」であるとき、これは、ビットにより示されるSRが、SR configuration #0に関連するnegative SRであり、言い換えると、端末により報告されたSR configuration #0に関連するSRが否定的スケジューリング要求であることを示し、或いは、ビットの状態が「1」であるとき、これは、ビットにより示されるSRが、SR configuration #0に関連するpositive SRであり、言い換えると、端末により報告されたSR configuration #0に関連するSRが肯定的スケジューリング要求であることを示す。この場合、行1及び行2における「X」は、いずれかの他のビットの状態が0であるか1であるかが、第1のビットとSR configuration #0との間の対応関係に影響を与えず、第1のビットにより、SR configuration #0に関連するSRがpositive SRであるかnegative SRであるかの指示に影響を与えないことを意味する。同様に、表5における残りの行のそれぞれの2つの行は、SRビット内のビット及びビットの指示の意味を表し、詳細は、ここでは再び説明しない。

30

【 0 1 9 0 】

表 5 に示す例では、SRビットのビット状態が「0011」である場合、これは、指示されたSRが、SR configuration #0に関連するnegative SR、SR configuration #1に関連するnegative SR、SR configuration #2に関連するpositive SR及びSR configuration #3に関連するpositive SRであることを示す。言い換えると、端末デバイスは、2つのpositive SR、すなわち、SR configuration #2に関連するpositive SR及びSR configuration #3に関連するpositive SRを実際に報告する。同様に、SRビット内の複数の他のビットの値が「1」であるとき、これは、端末デバイスが複数の他のSR構成に関連するpositive SRを実際に報告することを示す。特に、SRビットのビット状態が「1111」であるとき、これは、SRビットが、端末デバイスが最大で4つの異なるSR構成に関連するpositive SRを同時に報告することを可能にすることを示す。

40

50

【 0 1 9 1 】

この出願は、1つのSR構成がSRビット内の1つのビットに対応することに限定されない。実施形態1では、1つのSR構成は、代替としてSRビット内の複数のビットに対応してもよい。言い換えると、1つのSR構成に関連するSRを示すために複数のビットが使用されてもよい。この場合、SRビットの数 O^{SR} は、端末に対してネットワークデバイスにより構成されるSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数の整数倍と等しい。これは、SRビットの数 O^{SR} が端末に対してネットワークデバイスにより構成されるSR構成の数に関連する他の方式である。上記の発明の原理で言及された複数のSR構成の数の定義については、発明の原理に関する上記の段落を参照する。詳細は、ここでは再び説明しない。

10

【 0 1 9 2 】

例えば、表5に示す例では、SRビットの2つの最上位ビットは、SR configuration #0に関連するSRを示すために使用される。2つのビットの状態が「00」であるとき、これは、2つのビットにより示されるSRが、SR configuration #0に関連するnegative SRであることを示し、或いは、2つのビットの状態が非ゼロ状態(「01」、「10」又は「11」)であるとき、これは、2つのビットにより示されるSRが、SR configuration #0に関連するpositive SRであることを示す。この例は、単にこの出願において提供される実現方式であり、何らかの限定として解釈されないものとし、実現方式は実用の用途で変化してもよい。このように、ネットワークデバイスに対して複数の属性から1つの属性を選択するように命令するために、複数の非ゼロ状態は、SRを搬送するアップリンク制御チャネルの複数の利用可能な属性(例えば、TTI)を示すために使用されてもよく、それにより、SR管理における複数のアップリンク制御チャネル属性のシナリオに適合する。

20

【 0 1 9 3 】

上記の説明から、実施形態1において提供されるSRビット設計解決策において、複数のSRが報告でき、複数の異なるSR構成に関連するSRが柔軟に報告できることが習得できる。

【 0 1 9 4 】

(2)実施形態2

【 0 1 9 5 】

この実施形態では、SRビット(すなわち、第1のビット)のビット状態は、少なくとも1つのSR構成(すなわち、第1のSR構成)に関連するスケジューリング要求を示すために使用される。第1のSR構成に関連するSR(positive SR又はnegative SR)は、SRビットの状態に対応する。

30

【 0 1 9 6 】

任意選択で、SRビットの第1の状態は、第1のSR構成に関連するSRがnegative SRであることを示すために使用される。

【 0 1 9 7 】

任意選択で、第1の状態以外のSRビットの少なくとも1つの状態は、第1のSR構成に関連するSRがpositive SRであることを示すために使用される。

【 0 1 9 8 】

任意選択で、第1の状態以外のSRビットの状態は、第1のSR構成に関連するSRのいずれか1つがnegative SRであることを示すために使用されない。

40

【 0 1 9 9 】

具体的には、SRビットの複数の状態内で、1つの状態(例えば、ゼロ状態)のみが、第1のSR構成に関連するnegative SRに対応する。言い換えると、1つの状態のみが、第1のSR構成に関連するSRが全てnegative SRであることを示すために使用される。当該1つの状態のみ以外の少なくとも1つの状態は、第1のSR構成に関連するSRのうちいずれか1つがnegative SRであることを示すために使用されないことが理解され得る。当該1つの状態のみ以外の少なくとも1つの状態は、第1のSR構成内の少なくとも1つのSR構成に関連するpositive SRに対応する。言い換えると、当該1つの状態のみ以外の少なくとも1つの状態は、少なくとも1つのSR構成に関連するpositive SRを示すために使用される。この出願

50

では、当該状態のみは第1の状態と呼ばれてもよい。

【0200】

SRビットは3つのビットであり、3つのビットの状態は4つの異なるSR構成に関連するSRを示すために使用されると仮定する。表6-1及び表6-2は、SRビットの各状態の指示の意味の例を示す。

【表6-1】

ビット状態	ビットの指示の意味
000	SR configurations #0、#1、#2 及び#3 に関連する negative SR
001	SR configuration #0 に関連する positive SR
010	SR configuration #1 に関連する positive SR
011	SR configuration #2 に関連する positive SR
100	SR configuration #3 に関連する positive SR
101	保留
110	保留
111	保留

10

20

【表6-2】

ビット状態	ビットの指示の意味
000	SR configurations #0、#1、#2 及び#3 に関連する negative SR
001	SR configuration #0 に関連する positive SR
010	SR configuration #1 に関連する positive SR
011	SR configuration #2 に関連する positive SR
100	SR configuration #3 に関連する positive SR
101	SR configuration #0 及び SR configuration #1 に関連する positive SR
110	SR configuration #2 及び SR configuration #3 に関連する positive SR
111	SR configurations #0、#1、#2 及び#3 に関連する positive SR

30

40

【0201】

SRビットの状態が「000」であるとき、これは、SR configuration #0、#1、#2及び#3に関連するSRが全てnegative SRであることを示す。SRビットの他の状態では、少なくとも1つの状態は、少なくとも1つのSR構成に関連するpositive SRを表す。詳細については、表6-1及び表6-2を参照する。

【0202】

上記の説明から、実施形態2において提供されるSRビット設計解決策において、アップリンク制御チャネルにより搬送される情報の量は、比較的少数のビットを使用することにより、少なくとも1つのSR構成(すなわち、第1のSR構成)に関連する各SRを示すことにより低減されてもよく、それにより、アップリンク制御チャネルの送信成功率を改善するこ

50

とが習得できる。

【0203】

具体的には、表6-1又は表6-2に示され且つSRとSRビットの状態との間にある対応関係と同様の対応関係は、ネットワークデバイスにより動的に構成されてもよく、或いは、上位レイヤシグナリングを使用することによりネットワークデバイスにより構成されてもよい。対応関係は、P個のSR構成に関連するSRと、P個のSR構成に関連するSRに対応するQ個の状態とを含んでもよい。このように、端末は、対応関係に基づいて、少なくとも1つのSR構成(すなわち、第1のSR構成)に関連するSRに対応する状態を決定してもよい。ここで、 $Q \geq 3$ であり、Qは正の整数であり、 $P \geq 2$ であり、Pは正の整数である。この出願では、対応関係は、第2の対応関係と呼ばれてもよい。

10

【0204】

実施形態2では、SRビットの数 O^{SR} は、 $O^{SR} = \text{ceil}(\log_2(1 + N_{\text{configuration}}))$ でもよく、 $N_{\text{configuration}}$ は端末に対して構成されるSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数を表し、ceilは次の整数への切り上げを表す。これは、SRビットの数 O^{SR} が端末に対してネットワークデバイスにより構成されるSR構成の数に関連する他の方式である。上記の発明の原理で言及された複数のSR構成の数の定義については、発明の原理に関する上記の段落を参照する。詳細は、ここでは再び説明しない。

【0205】

実施形態2では、SRビットの状態は、代替として、複数のSR構成に関連するSRを示すために使用されてもよい。

20

【0206】

例えば、表6-2における状態「101」は、SR configuration #0に関連するpositive SR及びSR configuration #1に関連するpositive SRを示すために使用される。言い換えると、SRビットが「101」であるとき、端末デバイスは、SR configuration #0に関連するpositive SR及びSR configuration #1に関連するpositive SRを報告する。この場合、これは、SR configuration #2に関連するnegative SR及びSR configuration #3に関連するnegative SRを報告することと等価であることが理解され得る。同様に、表6-2における状態「110」は、SR configuration #3に関連するpositive SR及びSR configuration #2に関連するpositive SRを示すために使用されてもよく、表6-2における状態「111」は、SR configuration #3に関連するpositive SR、SR configuration #2に関連するpositive SR、SR configuration #1に関連するpositive SR及びSR configuration #0に関連するpositive SRを示すために使用されてもよい。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

30

【0207】

任意選択で、1つのpositive SRに関連するSR configurationのインデックスは、最大値として使用されてもよく、インデックスが最大値よりも小さいSR configurationに関連するSRは、全てpositive SRである。このように、端末デバイスは、このpositive SRに対応するSRビットの状態のみに基づいて、複数のSR configurationに関連するpositive SRを示すことができる。

40

【0208】

例えば、SRビットの状態が、SR configuration #3に関連するpositive SRを示すために使用される「100」であると仮定する。この場合、SR configuration #3のインデックス「3」が最大値として使用され、インデックスが「3」よりも小さいSR configuration #2、SR configuration #1及びSR configuration #0にそれぞれ関連するSRは、全てpositive SRである。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

【0209】

任意選択で、1つのpositive SRに関連するSR configurationのインデックスは、最小値として使用されてもよく、インデックスが最小値よりも大きいSR configurationに

50

関連するSRは、全てpositive SRである。このように、端末デバイスは、positive SRに対応するSRビットの状態のみに基づいて、複数のSR configurationに関連するpositive SRを示すことができる。

【0210】

例えば、SRビットの状態が、SR configuration #1に関連するpositive SRを示すために使用される「001」であると仮定する。この場合、SR configuration #1のインデックス「1」が最小値として使用され、インデックスが「1」よりも大きいSR configuration #2及びSR configuration #3にそれぞれ関連するSRは、全てpositive SRである。この例は、単にこの出願を説明するために使用されており、何らかの限定として解釈されないものとする。

10

【0211】

実施形態1又は実施形態2を参照して、いくつかの任意選択の実現方式では、SRビットと共に送信されるHARQビットの数は、 X 以上であり、 $X - 2$ であり、 X は正の整数である。これは、少数のHARQビットに対する送信成功率に影響を与えることを防止する。これは、HARQ送信設計の信頼性が、HARQビットの数が増加するにつれて増加するためである。言い換えると、HARQビットの数が比較的小さいとき、HARQビットの後に複数のSRビットを追加することは適切ではない。

【0212】

実施形態1又は実施形態2を参照して、いくつかの任意選択の実現方式では、現在の時間単位の長さは、 Y 個のシンボル以上であり、 $Y - 1$ であり、 Y は正の整数である。これは、短い長さの時間単位内のアップリンク制御チャネルの送信成功率に影響を与えることを防止する。これは、現在の時間単位内のアップリンク制御チャネルの送信電力が、現在の時間領域リソースの時間長が増加するにつれて増加し、より高い信頼性をもたらすためである。言い換えると、現在の時間単位の時間長が比較的小さいとき、現在の時間単位内のアップリンク制御チャネルが複数のSRビットを搬送することは適切ではない。

20

【0213】

図15は、この出願による無線通信システム、端末及びネットワークデバイスを示す。無線通信システム10は、端末400及びネットワークデバイス500を含む。以下に別々に説明するように、端末400は、図4の実施形態における端末200でもよく、ネットワークデバイス500は、図5の実施形態におけるネットワークデバイス300でもよく、無線通信システム10は、図3に記載する無線通信システム100でもよい。

30

【0214】

図15に示すように、端末400は、生成ユニット401と、送信ユニット403とを含んでもよい。

【0215】

生成ユニット401は、第1のビットを生成するように構成されてもよい。第1のビットは、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用されてもよく、第1のスケジューリング要求構成は、複数のスケジューリング要求構成のうち少なくとも1つでもよい。

【0216】

生成ユニット401は、ハイブリッド自動再送要求ビットを生成するように更に構成されてもよい。

40

【0217】

送信ユニット403は、1つの時間単位内にハイブリッド自動再送要求ビット及び第1のビットを送信するように構成されてもよい。

【0218】

この出願では、複数のスケジューリング要求構成の数は、時間単位内のスケジューリング要求構成の数と等しくてもよく、或いは、複数のスケジューリング要求構成の数は、全てのスケジューリング要求構成の数と等しくてもよい。

【0219】

50

具体的には、第1のビットは、以下の方式で、第1のスケジューリング要求構成に関連するスケジューリング要求を示してもよい。

【0220】

第1の方式では、第1のビット内の1つのビットは、第1のスケジューリング要求構成内の1つのスケジューリング要求構成に関連するスケジューリング要求を示すために使用されてもよい。

【0221】

第1の方式の詳細については、実施形態1を参照する。詳細は、ここでは再び説明しない。

【0222】

第2の方式では、第1のビットの第1の状態は、第1のスケジューリング要求構成に関連するスケジューリング要求が否定的スケジューリング要求であることを示すために使用されてもよく、第1の状態以外の第1のビットの少なくとも1つの状態は、第1のスケジューリング要求構成に関連するスケジューリング要求が肯定的スケジューリング要求であることを示すために使用されてもよく、第1の状態以外の第1のビットの状態は、第1のスケジューリング要求構成に関連するスケジューリング要求のいずれか1つが否定的スケジューリング要求であることを示すために使用されない。

【0223】

第2の方式の詳細については、実施形態2を参照する。詳細は、ここでは再び説明しない。

【0224】

具体的には、第1のビットの数は、特に以下の方式で、複数のスケジューリング要求構成の数に関連してもよい。

【0225】

相関方式では、実施形態1における設計解決策がSRビットに使用されるとき、SRビットの数 O^{SR} は、複数のスケジューリング要求構成の数と等しくてもよい。

【0226】

他の相関方式では、実施形態2における設計解決策がSRビットに使用されるとき、SRビットの数 O^{SR} は、 $O^{SR} = \text{ceil}(\log_2(1 + N_{\text{configuration}}))$ でもよく、 $N_{\text{configuration}}$ は端末に対して構成されるSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数を表し、 ceil は次の整数への切り上げを表す。

【0227】

第1のビットの数と複数のスケジューリング要求構成の数との相関の技術的利点は以下の通りである。このような事前定義の方式では、ネットワークデバイス及び端末デバイスは、第1のビットが送信される前に第1のビットの数を決定でき、それにより、ネットワークデバイス及び端末デバイスは、第1のビットの数の異なる理解を有さず、それにより、異なる理解のために第1のビットが受信されない場合を回避する。

【0228】

いくつかの任意選択の実現方式では、SRビットと共に送信されるHARQビットの数は、 X 以上であり、 $X - 2$ であり、 X は正の整数である。これは、少数のHARQビットに対する送信成功率に影響を与えることを防止する。これは、HARQ送信設計の信頼性が、HARQビットの数が増加するにつれて増加するためである。言い換えると、HARQビットの数が比較的小さいとき、HARQビットの後に複数のSRビットを追加することは適切ではない。

【0229】

いくつかの任意選択の実現方式では、時間単位の長さは、 Y 個のシンボル以上であり、 $Y - 1$ であり、 Y は正の整数である。これは、短い長さの時間単位内のアップリンク制御チャネルの送信成功率に影響を与えることを防止する。これは、現在の時間単位内のアップリンク制御チャネルの送信電力が、現在の時間領域リソースの時間長が増加するにつれて増加し、より高い信頼性をもたらすためである。言い換えると、現在の時間単位の時間長が比較的小さいとき、現在の時間単位内のアップリンク制御チャネルが複数のSRビットを搬

10

20

30

40

50

送することは適切ではない。

【0230】

端末400に含まれる各機能ユニットの具体的な実現方式については、上記の実施形態を参照することが理解され得る。詳細は、ここでは再び説明しない。

【0231】

図15に示すように、ネットワークデバイス500は、受信ユニット501と、決定ユニット503とを含んでもよい。

【0232】

受信ユニット501は、1つの時間単位内に、端末デバイスにより送信されたハイブリッド自動再送要求ビット及び第1のビットを受信するように構成されてもよい。第1のビットは、第1のスケジューリング要求構成に関連するスケジューリング要求を示すために使用されてもよく、第1のスケジューリング要求構成は、複数のスケジューリング要求構成のうち少なくとも1つでもよい。

10

【0233】

決定ユニット503は、第1のビットに基づいて、第1のスケジューリング要求構成に関連するスケジューリング要求を決定するように構成されてもよい。

【0234】

この出願では、複数のスケジューリング要求構成の数は、時間単位内のスケジューリング要求構成の数と等しくてもよく、或いは、複数のスケジューリング要求構成の数は、全てのスケジューリング要求構成の数と等しくてもよい。

20

【0235】

具体的には、第1のビットは、以下の方式で、第1のスケジューリング要求構成に関連するスケジューリング要求を示してもよい。

【0236】

第1の方式では、第1のビット内の1つのビットは、第1のスケジューリング要求構成内の1つのスケジューリング要求構成に関連するスケジューリング要求を示すために使用されてもよい。このように、決定ユニット503は、第1のビット内の各ビットの状態に基づいて、各ビットに対応するSR構成に関連するSR(positive SR又はnegative SR)を決定するように構成されてもよい。

【0237】

第1の方式の詳細については、実施形態1を参照する。詳細は、ここでは再び説明しない。

30

【0238】

第2の方式では、第1のビットの第1の状態は、第1のスケジューリング要求構成に関連するスケジューリング要求が否定的スケジューリング要求であることを示すために使用されてもよく、第1の状態以外の第1のビットの少なくとも1つの状態は、第1のスケジューリング要求構成に関連するスケジューリング要求が肯定的スケジューリング要求であることを示すために使用されてもよく、第1の状態以外の第1のビットの状態は、第1のスケジューリング要求構成に関連するスケジューリング要求のいずれか1つが否定的スケジューリング要求であることを示すために使用されない。このように、決定ユニット503は、第1のビットの状態に基づいて、状態に対応するSR(positive SR又はnegative SR)を決定するように構成されてもよい。

40

【0239】

第2の方式の詳細については、実施形態2を参照する。詳細は、ここでは再び説明しない。

【0240】

具体的には、第1のビットの数は、特に以下の方式で、複数のスケジューリング要求構成の数に関連してもよい。

【0241】

関連方式では、実施形態1における設計解決策がSRビットに使用されるとき、SRビット

50

の数 O^{SR} は、複数のスケジューリング要求構成の数と等しくてもよい。

【0242】

他の関連方式では、実施形態2における設計解決策がSRビットに使用されるとき、SRビットの数 O^{SR} は、 $O^{SR} = \text{ceil}(\log_2(1 + N_{\text{configuration}}))$ でもよく、 $N_{\text{configuration}}$ は端末に対して構成されるSR構成(すなわち、上記の発明の原理で言及された複数のSR構成)の数を表し、 ceil は次の整数への切り上げを表す。

【0243】

いくつかの任意選択の実現方式では、SRビットと共に送信されるHARQビットの数は、 X 以上であり、 $X - 2$ であり、 X は正の整数である。これは、少数のHARQビットに対する送信成功率に影響を与えることを防止する。これは、HARQ送信設計の信頼性が、HARQ

10

【0244】

いくつかの任意選択の実現方式では、時間単位の長さは、 Y 個のシンボル以上であり、 $Y - 1$ であり、 Y は正の整数である。これは、短い長さの時間単位内のアップリンク制御チャネルの送信成功率に影響を与えることを防止する。これは、現在の時間単位内のアップリンク制御チャネルの送信電力が、現在の時間領域リソースの時間長が増加するにつれて増加し、より高い信頼性をもたらすためである。言い換えると、現在の時間単位の時間長が比較的小さいとき、現在の時間単位内のアップリンク制御チャネルが複数のSRビットを搬送することは適切ではない。

20

【0245】

ネットワークデバイス500に含まれる各機能ユニットの具体的な実現方式については、上記の実施形態を参照することが理解され得る。詳細は、ここでは再び説明しない。

【0246】

図16は、この出願による装置の概略構造図である。図16に示すように、装置50は、プロセッサ501と、プロセッサ501に結合された1つ以上のインタフェース502とを含んでもよい。任意選択で、装置50は、メモリ503を更に含んでもよい。任意選択で、装置50はチップでもよい。

【0247】

プロセッサ501は、コンピュータ読み取り可能命令を読み取って実行するように構成されてもよい。具体的な実現方式では、プロセッサ501は、主に、コントローラと、算術ユニットと、レジスタとを含んでもよい。コントローラは、命令をデコードし、命令に対応する操作のために制御信号を送信することを主に担う。算術ユニットは、固定小数点又は浮動小数点演算、シフト演算、論理演算等を実行することを主に担い、また、アドレス計算及び変換も実行してもよい。レジスタは、命令を実行するプロセスにおいて一時的に記憶されるべきレジスタオペランド及び中間演算結果を記憶すること等を主に担う。具体的な実現方式では、プロセッサ501のハードウェアアーキテクチャは、特定用途向け集積回路(Application-Specific Integrated Circuit, ASIC)アーキテクチャ、MIPSアーキテクチャ、ARMアーキテクチャ、NPアーキテクチャ等でもよい。プロセッサ501は、シングルコアプロセッサでもよく、或いは、マルチコアプロセッサでもよい。

30

40

【0248】

メモリ503は、コンピュータアクセス可能命令を含むプログラムコードを記憶するように構成されてもよく、プロセッサ501の入力/出力データを記憶するように更に構成されてもよい。

【0249】

入力/出力インタフェース502は、処理されるべきデータをプロセッサ501に入力するように構成されてもよく、プロセッサ501の処理結果を出力してもよい。具体的な実現方式では、インタフェース502は、汎用入力/出力(General Purpose Input/Output, GPIO)インタフェースでもよく、複数の周辺デバイス(例えば、ディスプレイ(LCD)、カメラ及び無線周波数モジュール)に接続されてもよい。インタフェース502は、複数の独立したイ

50

ンタフェース、例えば、イーサネットインタフェース、LCDインタフェース及びカメラインタフェースを更に含んでもよく、これらは、異なる周辺デバイスとプロセッサ501との間の通信をそれぞれ担う。

【0250】

この出願では、プロセッサ501は、メモリから、この出願の1つ以上の実施形態において提供される信号送信方法を端末側で実現するためのプログラムを呼び出し、プログラムに含まれる命令を実行するように構成されてもよい。インタフェース502は、プロセッサ501の実行結果を出力するように構成されてもよい。この出願では、インタフェース502は、プロセッサ501の処理結果を出力するように具体的に構成されてもよい。具体的には、プロセッサ501は、第1のビット及びハイブリッド自動再送要求ビットを生成するように構成されてもよく、インタフェース502は、第1のビット及びハイブリッド自動再送要求ビットを出力するように構成されてもよい。第1のビットに関する説明については、上記の実施形態を参照する。詳細は、ここでは再び説明しない。この出願の1つ以上の実施形態において提供される信号送信方法については、上記の実施形態を参照する。詳細は、ここでは再び説明しない。

10

【0251】

プロセッサ501及びインタフェース502にそれぞれ対応する機能は、ハードウェア設計を使用することにより実現されてもよく、或いは、ソフトウェア設計を使用することにより実現されてもよく、或いは、ソフトウェアとハードウェアを組み合わせることにより実現されてもよい点に留意すべきである。これは、ここでは限定されない。

20

【0252】

図17は、この出願による装置の概略構造図である。図17に示すように、装置60は、プロセッサ601と、プロセッサ601に結合された1つ以上のインタフェース602とを含んでもよい。任意選択で、装置60は、メモリ603を更に含んでもよい。任意選択で、装置60はチップでもよい。

【0253】

プロセッサ601は、コンピュータ読み取り可能命令を読み取って実行するように構成されてもよい。具体的な実現方式では、プロセッサ601は、主に、コントローラと、算術ユニットと、レジスタとを含んでもよい。コントローラは、命令をデコードし、命令に対応する操作のために制御信号を送信することを主に担う。算術ユニットは、固定小数点又は浮動小数点演算、シフト演算、論理演算等を実行することを主に担い、また、アドレス計算及び変換も実行してもよい。レジスタは、命令を実行するプロセスにおいて一時的に記憶されるべきレジスタオペランド及び中間演算結果を記憶すること等を主に担う。具体的な実現方式では、プロセッサ601のハードウェアアーキテクチャは、特定用途向け集積回路(Application-Specific Integrated Circuit, ASIC)アーキテクチャ等でもよい。プロセッサ601は、シングルコアプロセッサでもよく、或いは、マルチコアプロセッサでもよい。

30

【0254】

メモリ603は、コンピュータアクセス可能命令を含むプログラムコードを記憶するように構成されてもよく、プロセッサ601の入力/出力データを記憶するように更に構成されてもよい。

40

【0255】

入力/出力インタフェース602は、処理されるべきデータをプロセッサ501に入力するように構成されてもよく、プロセッサ501の処理結果を出力してもよい。

【0256】

この出願では、プロセッサ601は、メモリから、この出願の1つ以上の実施形態において提供される信号送信方法をネットワークデバイス側で実現するためのプログラムを呼び出し、プログラムに含まれる命令を実行するように構成されてもよい。インタフェース602は、プロセッサ601の実行結果を出力するように構成されてもよい。具体的には、プロセッサ601は、端末デバイスからの第1のビットに基づいて、第1のスケジューリング要求

50

構成に関連するスケジューリング要求を決定するように構成されてもよく、インタフェース602は、プロセッサ601により決定され且つ第1のスケジューリング要求構成に関連するスケジューリング要求を出力するように構成されてもよい。第1のビット、第1のスケジューリング要求構成等に関する説明については、上記の実施形態を参照する。詳細は、ここでは再び説明しない。この出願の1つ以上の実施形態において提供される信号送信方法については、上記の実施形態を参照する。詳細は、ここでは再び説明しない。

【0257】

プロセッサ601及びインタフェース602にそれぞれ対応する機能は、ハードウェア設計を使用することにより実現されてもよく、或いは、ソフトウェア設計を使用することにより実現されてもよく、或いは、ソフトウェアとハードウェアを組み合わせることにより実現されてもよい点に留意すべきである。これは、ここでは限定されない。

10

【0258】

要約すると、将来の通信システムにおけるマルチサービスシナリオに適合するために、複数のスケジューリング要求構成は、この出願において提供される上記の解決策を実現することによりサポートできる。

【0259】

当業者は、上記の実施形態における方法のプロセスの全部又は一部が、関連するハードウェアに命令するコンピュータプログラムにより実現されてもよいことを理解し得る。プログラムは、コンピュータ読み取り可能記憶媒体に記憶されてもよい。プログラムが実行したとき、上記の実施形態における方法のプロセスが実行される。上記の記憶媒体は、ROM、ランダムアクセスメモリRAM、磁気ディスク又は光ディスクのようなプログラムコードを記憶できるいずれかの媒体を含む。

20

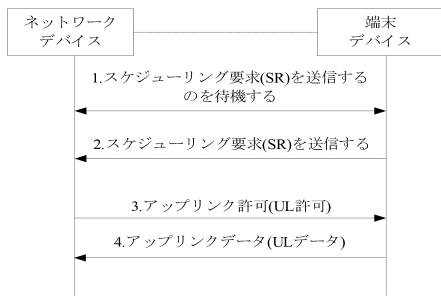
30

40

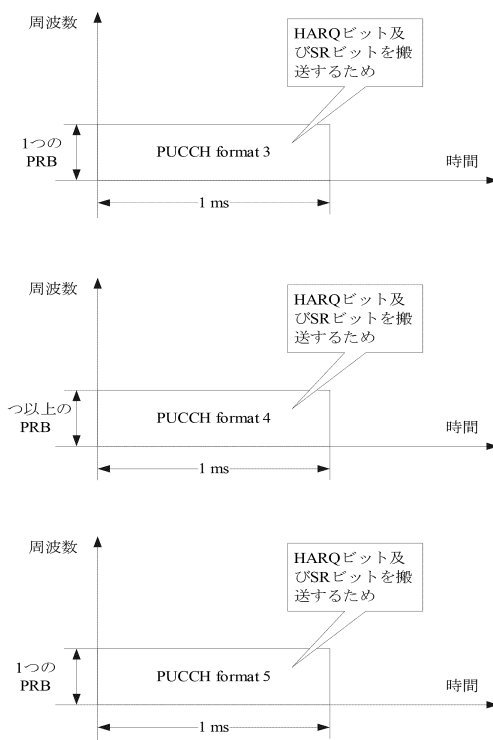
50

【図面】

【図 1】



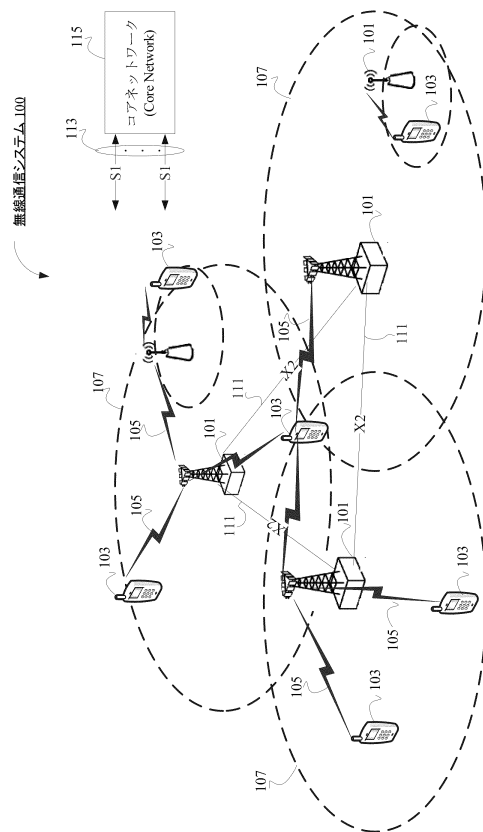
【図 2】



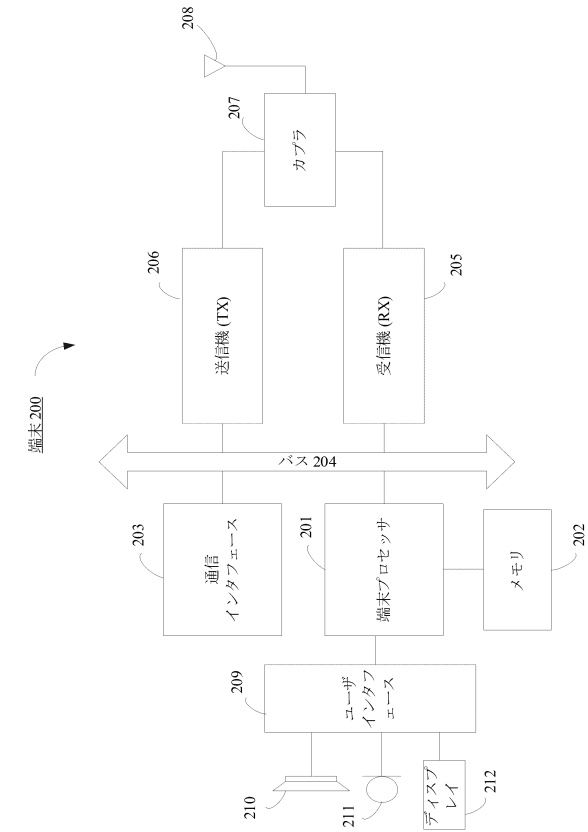
10

20

【図 3】



【図 4】

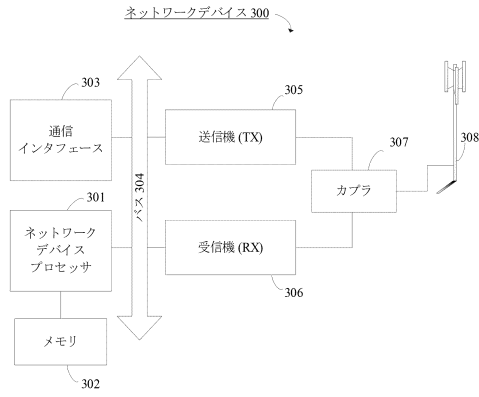


30

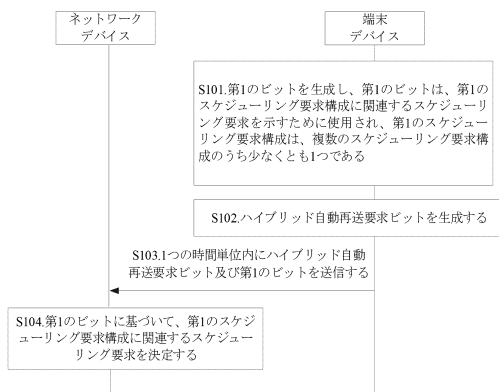
40

50

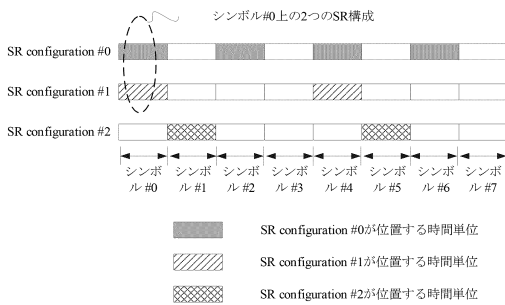
【図5】



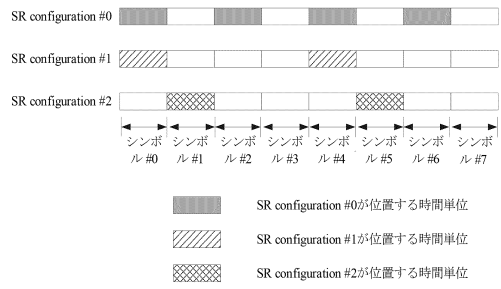
【図7】



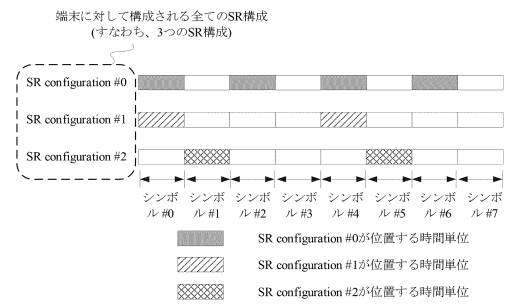
【図9】



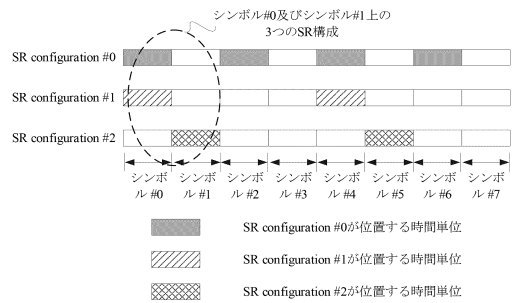
【図6】



【図8】



【図10】



10

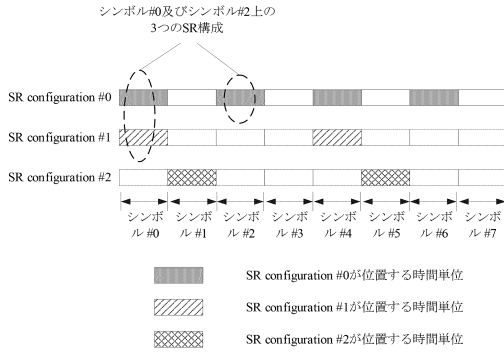
20

30

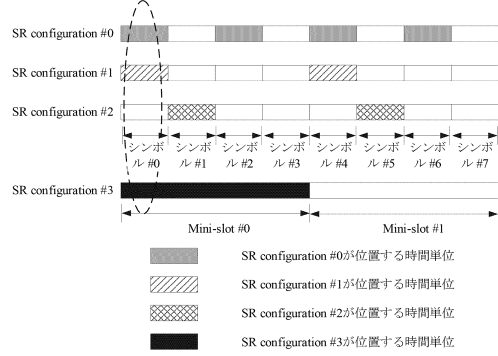
40

50

【図 1 1】



【図 1 2】



10

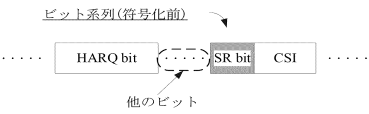
【図 1 3 A】



【図 1 3 B】



【図 1 3 C】



【図 1 3 D】

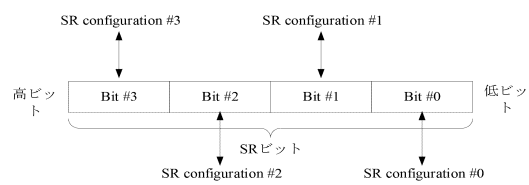


20

【図 1 3 E】



【図 1 4 A】

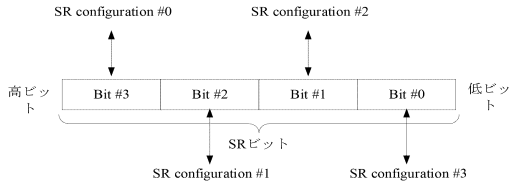


30

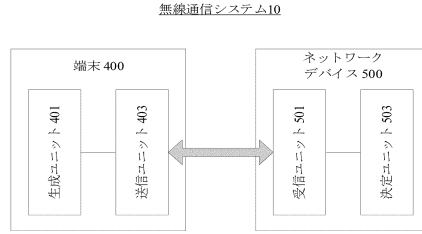
40

50

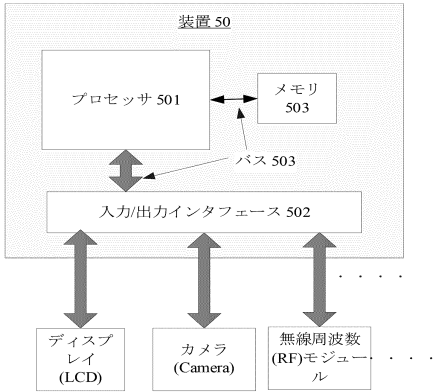
【図 14 B】



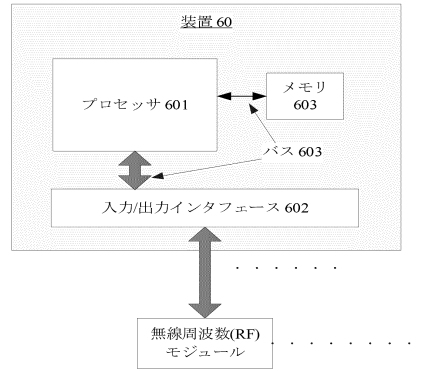
【図 15】



【図 16】



【図 17】



10

20

30

40

50

フロントページの続き

- (74)代理人 100070150
弁理士 伊東 忠彦
- (74)代理人 100135079
弁理士 宮崎 修
- (72)発明者 シャオ, ジアフォン
中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホアウ
エイ・アドミニストレーション・ビルディング
- (72)発明者 マー, シャア
中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホアウ
エイ・アドミニストレーション・ビルディング

合議体

審判長 中木 努

審判官 圓道 浩史

審判官 横田 有光

- (56)参考文献 特表2014-531825(JP,A)
Huawei, HiSilicon, SR enhancements with multiple numerologies [online], 3GPP TSG RAN WG2 #98, 3GPP, 2017年05月06日アップロード, R2-1705625, Internet <URL: https://www.3gpp.org/ftp/tsg_ran/WG2_RL2/TSGR2_98/Docs/R2-1705625.zip>
Samsung, Resource allocation for PUCCH with SR [online], 3GPP TSG RAN WG1 #89, 3GPP, 2017年05月06日アップロード, R1-1708011, Internet <URL: https://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_89/Docs/R1-1708011.zip>

- (58)調査した分野 (Int.Cl., DB名)

H04B 7/24-7/26

H04W 4/00-99/00

3GPP TSG RAN WG1-4

3GPP TSG SA WG1-4

3GPP TSG CT WG1,4