

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5111114号

(P5111114)

(45) 発行日 平成24年12月26日(2012.12.26)

(24) 登録日 平成24年10月19日(2012.10.19)

(51) Int.Cl.

F I

G O 5 B 13/02 (2006.01)

G O 5 B 13/02

B

請求項の数 23 (全 17 頁)

(21) 出願番号	特願2007-546759 (P2007-546759)	(73) 特許権者	503363459
(86) (22) 出願日	平成17年12月9日 (2005.12.9)		テキサコ ディベラップメント コーポレ イション
(65) 公表番号	特表2008-524708 (P2008-524708A)		アメリカ合衆国、カリフォルニア、サンラ モン、 ボリンガー キャニオン ロード
(43) 公表日	平成20年7月10日 (2008.7.10)		6001、 ビルディング ティ、サー ド フロア
(86) 国際出願番号	PCT/US2005/044384		
(87) 国際公開番号	W02006/065612	(74) 代理人	100066692
(87) 国際公開日	平成18年6月22日 (2006.6.22)		弁理士 浅村 皓
審査請求日	平成20年12月8日 (2008.12.8)	(74) 代理人	100072040
(31) 優先権主張番号	11/015,376		弁理士 浅村 肇
(32) 優先日	平成16年12月17日 (2004.12.17)	(74) 代理人	100091339
(33) 優先権主張国	米国 (US)		弁理士 清水 邦明
		(74) 代理人	100094673
			弁理士 林 拓三

最終頁に続く

(54) 【発明の名称】 プラントにおけるプロセスを制御するための方法とシステム

(57) 【特許請求の範囲】

【請求項 1】

プロセス制御方法であって、

設定値に対するプラント・プロセスのパラメータを制御するために使用される比例 - 積分 - 微分 (PID) コントローラの少なくとも1つのPIDパスの制御因子を設定し；

前記プロセスのセンサと第1のフィードバック・ループを介して前記プロセスの前記パラメータに関するフィードバック信号を受け取り；

前記フィードバック信号に基づいて前記PIDコントローラの前記制御因子を自動的に調整することを備え、前記プロセス制御方法は更に、

前記パラメータの設定値を設定し；

前記センサから受け取った前記フィードバック信号と前記設定値とを比較し誤差信号を生成することを備え、

前記PIDコントローラの前記制御因子の自動調整は、前記誤差信号のピーク変化をキャプチャすることを含み、該誤差信号のピーク変化は、前記設定値に対する前記フィードバック信号のピーク誤差であり、前記制御因子は、前記設定値の関数と前記設定値に対する前記フィードバック信号のピーク誤差でアクセスされるルックアップ・テーブルに保存された経験データを使用して調整されることを特徴とする制御方法。

【請求項 2】

請求項1記載の方法であって、

前記パラメータは、前記プロセスの物理的特性であることを特徴とする方法。

10

20

【請求項 3】

請求項 1 記載の方法であって、
前記自動調整はリアルタイムで行われる方法。

【請求項 4】

請求項 1 記載の方法であって、
前記プロセスを制御するために使用される追加の P I D コントローラに対して追加の制御因子を設定し；

追加のセンサと追加のフィードバック・ループを介して前記プロセスの追加パラメータに関するフィードバック信号を受け取り；

前記フィードバック信号に基づいて前記追加の制御因子を自動的に調整することを特徴とする方法。 10

【請求項 5】

請求項 4 記載の方法であって、
前記パラメータと前記追加パラメータは互いに依存することを特徴とする方法。

【請求項 6】

請求項 1 記載の方法であって、
前記パラメータの立上り時間、立下り時間、オーバシュート、アンダーシュート、および定常状態誤差の少なくとも 1 つを検出するセンサから受け取った前記フィードバック信号を使用することを特徴とする方法。

【請求項 7】

請求項 1 の方法であって、
P I D コントローラ内の前記誤差信号をコンディショニング（調節）して前記プラント・プロセスのアクチュエータに入力することを含む、前記コンディショニングは前記誤差信号を前記アクチュエータに動的マッピングを行うことを含むことを特徴とする方法。 20

【請求項 8】

請求項 7 記載の方法であって、
前記コンディショニングは、前記誤差信号の上限と下限をキャプチャし、前記上限と下限をマージして前記動的マッピングに使用することを含むことを特徴とする方法。

【請求項 9】

請求項 1 記載の方法であって、
P I D コントローラの出力信号をパラメータの設定値の関数であるプロセスのアクチュエータに送ることを含むことを特徴とする方法。 30

【請求項 10】

請求項 9 記載の方法であって、
P I D コントローラの出力信号は、前記設定値がゼロでないときアクチュエータに送られることを特徴とする方法。

【請求項 11】

請求項 1 記載の方法であって、
P I D コントローラの制御因子の自動調整は、前記設定値の変化が検出されたとき行われることを特徴とする方法。 40

【請求項 12】

請求項 11 記載の方法であって、前記制御因子の自動調整は予め定めた判断基準が満たされたとき行われ、予め定めた判断基準は、前記設定値を超える誤差信号のオーバシュートのピーク量が新たな極大になったという判定をすることを含むことを特徴とする方法。

【請求項 13】

請求項 11 記載の方法であって、前記予め定めた判断基準が設定値に対する前記誤差信号の 1 振動周期にわたって判定されることを特徴とする方法。

【請求項 14】

請求項 11 記載の方法であって、前記自動調整は、前記設定値に対する前記パラメータの定常状態誤差が望ましいレベルに低下したとき中断されることを特徴とする方法。 50

【請求項 15】

プロセスの制御装置であって、
前記プロセスのパラメータの設定値を受け取る手段と；
前記プロセスのセンサと第1のフィードバック・ループを介して前記プロセスの前記パラメータに関するフィードバック信号を受け取る手段と；
前記設定値と前記フィードバック信号を比較して誤差信号を生成する手段と；
並列PIDパスで誤差信号を処理する手段と；
前記誤差信号のピーク変化をキャプチャすることにより少なくとも1つのPIDパスの制御因子を生成する手段と、を備え、前記誤差信号のピーク変化は、前記設定値に対する前記フィードバック信号のピーク誤差であり；

10

前記制御装置は更に、
前記フィードバック信号に基づいて前記少なくとも1つのPIDパスの制御因子を自動的に調整する手段を含み、前記制御因子は、前記設定値の関数と前記設定値に対する前記フィードバック信号のピーク誤差でアクセスされるルックアップ・テーブルに保存された経験データを使用して調整されることを特徴とする装置。

【請求項 16】

請求項15記載の装置であって、前記誤差信号を正規化する手段を含むことを特徴とする装置。

【請求項 17】

請求項15記載の装置であって、前記誤差信号を処理する手段の出力をコンディショニングし、コンディショニングされた出力信号を生成する手段を含むことを特徴とする装置。

20

【請求項 18】

請求項17記載の装置であって、前記コンディショニングされた出力信号をプロセス・アクチュエータに動的マップすることにより前記コンディショニングされた出力信号をフォーマットする手段を含むことを特徴とする装置。

【請求項 19】

請求項15記載の装置であって、前記設定値の変化が検出されたとき、自動調整を開始する手段を備えることを特徴とする装置。

【請求項 20】

請求項19記載の装置であって、前記設定値の変化に基づいて前記装置の出力を制御する手段を備えることを特徴とする装置。

30

【請求項 21】

請求項19記載の装置であって、自動調整手段は、予め定めた判断基準が満たされたとき制御因子の調整を行い、予め定めた判断基準は、前記設定値を超える誤差信号のオーバーシュートのピーク量が新たな極大になったことを判定をすることを含むことを特徴とする装置。

【請求項 22】

請求項21記載の装置であって、前記調整手段による前記制御因子の自動調整は、誤差信号の予め定めた1振動周期を超過したとき行われることを特徴とする装置。

40

【請求項 23】

請求項21記載の装置であって、前記調整手段による自動調整は、前記設定値がゼロを超え、前記誤差信号の1振動周期が増加しているとき行われることを特徴とする装置。

【発明の詳細な説明】

【技術分野】

【0001】

プラントのプロセスを制御する方法とシステムを開示する。

【背景技術】

【0002】

プロセス制御システムにおいて、フィードバック制御のために比例 - 積分 - 微分 (PI

50

D) 制御が使用されてきた。プロセスの温度、圧力あるいは流量などの変数を調整するためプロセス応答が、PIDコントローラにフィードバックされる。PIDコントローラは、プロセスを安定した状態に保つために、上記フィードバックを使用して、例えば、そのプロセスに対する出力コマンドを調整する。

【0003】

PIDコントローラは、本プロセスに関する諸設定を用いて構成される。例えば、PIDコントローラの各パス（すなわち、比例（P）パス、積分（I）パス、微分（D）パス）にゲインが設定される。諸設定は、実際のプロセス上でテストを行った上で手動により選択される。手動選択には、本プロセスについて詳細な知識を有することが要求される。各設定は、時々上記テストを再度行うことにより、手動で更新することができる。

10

【0004】

PIDコントローラの各設定の自動更新は、オフラインおよび/または制御対象のプロセスのモデルを用いて行われてきた。本プロセスを正確にモデル化するため、PIDハードウェア・コントローラは、個別のループに限定し、本プラントの特定プロセス変数専用のループとして提供される。専用の、個別ループのコントローラは、少なくとも、1つには、本プロセスのモデル化を平易にできるという利点があるため使用される。

【0005】

（要約）

設定値に対するプロセスのパラメータを制御するために用いられる比例 - 積分 - 微分（PID）コントローラ用の制御因子を設定し；プロセスおよび第1のフィードバック・ループを通してプロセスのパラメータに関するフィードバック信号を受信し；このフィードバック信号に基づきPIDコントローラの制御因子を自動的に調整することを含む、プロセスの制御方法を開示する。

20

【0006】

このプロセスのパラメータの設定値を受け取る手段；プロセスのセンサと第1のフィードバック・ループを介してプロセスのパラメータに関するフィードバック信号を受け取る手段；設定値とフィードバック信号を比較して誤差信号を生成する手段；並列PIDパスで誤差信号を処理する手段；およびフィードバック信号に基づいて少なくとも1つのPIDパスの制御因子を自動的に調整する手段を含む、プロセスを制御する装置を開示する。

【0007】

プロセスのパラメータを制御するために使用される比例 - 積分 - 微分（PID）コントローラ用の設定値を設定するユーザ・インタフェース；プロセスのセンサを通してプロセスのパラメータに関するフィードバック信号を受け取るフィードバック・ループ；およびフィードバック信号に基づきPIDコントローラの制御因子を自動的に調整するプロセッサを含むプロセスの制御システムを開示する。

30

【0008】

（詳細説明）

PIDコントローラの各パスのゲインを修正するために使用される制御因子の自動調整、もしくはオートチューニングを使用するプラント100のプロセスにおける1つあるいはそれ以上のプロセス・パラメータを制御する例としての制御システムを示す。本文書で言及する、「プラント」は、プロセス制御用変数を監視、調節することができる、処理用に使用するあらゆるサイズの何らかのシステムである。プラントにおけるプロセス制御用の例として示す装置は、比例（P）、積分（I）、微分（D）のそれぞれのパスを有するPIDコントローラ102として表現する。図2に関して詳細に説明するPIDコントローラ102は、PIDプロセッサ208を含む。PIDプロセッサの各パスは、パスのゲインを修正する制御因子を有することができる。制御因子は、制御因子プロセッサ218によって自動的に調整され、あるいはチューニングが行われる。当業者であれば、PIDコントローラの数はいくらでも設けることが可能であることは理解できよう。

40

【0009】

各PIDコントローラ102は、プラント100が実施するプロセスの1つあるいはそ

50

れ以上のパラメータを調節できる。コントローラ 102 は、プロセスから設定値入力 202 を介して設定値信号を受信し、フィードバック入力 204 を介してフィードバック信号を受け取る。設定値は、ユーザ・インターフェース 107 を介して設定し、受け取ることができる。誤差信号は、PID コントローラの加算器 206（例えば、入力信号のいずれか適切な組み合わせた信号を作る）によって生成される。加算器の出力は、PID プロセッサ 208 と制御因子プロセッサ 218 に供給されプロセス・パラメータ制御出力信号 264 が作られる。

【0010】

設定値は、温度設定値、圧力設定値、流量設定値、いずれかの所望のプロセスのこのほかの所望の設定値を含むが、これに限定されない物理特性などの、プロセス制御に使用される変数パラメータとすることができる。フィードバック信号は、プラントのインライン・センサなどのセンサから受信した実際のフィードバック信号とすることができる。当業者は、フィードバック信号はセンサから直接する必要はなく、またセンサがインラインである必要もなく、プロセスの目標部分と出力信号 264 によって制御されるプラントの特定位置の温度などの運転条件とに適したいずれかのプロセス・センサであればよいことを理解するであろう。

【0011】

例えば、図示されたプロセスでは、PID コントローラ 102 は、リフォーマ（例えば、部分酸化ベッド）の底の部分の単数あるいは複数の加熱エレメントの温度、あるいはいずれかの所望のプロセスのその他の所望のプロセス・パラメータを調節するために使用できる。具備されるリフォーマは、出力信号 264 に応答する加熱器を有している。設定値は、リフォーマの温度のための所望の操作ポイントである。フィードバック信号は、リフォーマ内あるいはその近辺にある実際のインライン温度センサおよびフィードバック・ループからの信号とすることができる。フィードバックは、温度設定値と比較するため PID コントローラ 102 に対し正確な温度測定値を提供する。一実施例では、センサは、適切なものであればどのようなセンサでも使用できるが、外部センサ 112 を例示する。

【0012】

図 1 の実施例の PID コントローラは、設定値とフィードバックの間の誤差信号を生成する。誤差信号は、次に PID パスを用いて処理されプロセス制御のための出力信号 264 を得る。定常状態誤差限界（例えば、 $\pm 2\%$ あるいはそれ以外のいずれか所望の限界値）も設定することができる。加熱器をその容量の一定割合を用いてオン/オフし温度を設定値に近い高さに保つことができる。

【0013】

設定値に対してプロセスのパラメータを制御するとき、PID コントローラ用に制御因子を設定する。最初は、PID 制御因子を初期値（例えば、ユーザ・インタフェース、あるいはいずれかの望ましい方法で設定される）に設定できる。プロセスが加熱器の出力に反応し始めると、PID 制御因子は、現在の設定状態におけるプロセス特性の分析に基づいて自動調整（すなわち、オートチューニング）を開始できる。プロセス応答が予め定めた設定値と定常状態誤差限界を達成すれば、PID 制御因子をロックできる。

【0014】

実施例によれば、PID コントローラの制御因子は、フィードバック信号に基づいて自動的に調整できる。実施例によれば、前記自動調整は、プラント・プロセスからの実際のフィードバック信号を使用してリアルタイムで実施できる。PID コントローラの各パスに対するそれぞれ独立した制御因子は、個別に調整できる。

【0015】

プロセス誤差は、フィードバック制御システムにおけるダイナミック・プロセスに対して周期的にすることができる。実施例によれば、PID コントローラは、オーバシュート、アンダーシュート、立上り時間、立下り時間、定常状態誤差などのプロセス特性を取得するためのプロセス応答を動的に分析する。しかし、他のいずれかのプロセス特性も考慮に入れることも可能である。これらのプロセス特性を使用して、PID コントローラは

10

20

30

40

50

、プロセス応答を向上させるためPIDパスの制御因子を自動的に調整する。例えば、オーバーシュートおよびアンダーシュートは、PID制御因子を調整するために使用できる。立上り時間および立下り時間は、プロセス振動の周期を計算し、インクリメント量変更、あるいは調整量 (adjustments) が各制御因子の従来値に適用される割合 (rate) を決定するために使用できる。定常状態誤差は、アンダーシュート、オーバーシュート、立上り時間、立下り時間から決定でき、さらにPID制御因子の自動調整の停止時間を決定するために使用することができる。

【0016】

実施例によれば、設定値変更は、現在のPID制御因子値から始まるオートチューニング・プロセスを開始するために使用できる。自動調整は、オーバーシュート、アンダーシュート、定常状態誤差、立上り時間、立下り時間、および/またはその他の所望の物理特性に対する設定された限界などの所定の要件にしたがって実行できる。これに代え、あるいはこれに追加して、初期設定を用いた一般的オートチューニングを、特定の限界を設けずに実施できる。

【0017】

実施例によれば、あらゆるパラメータを、あるPIDコントローラによって制御でき、および/またはさまざまなPIDコントローラを備えることができる。追加されるPIDコントローラのそれぞれに対し、制御因子を追加して設定することができる。プラント・プロセスの追加されるPIDコントローラの各々に関するフィードバック信号は、追加されるセンサおよび追加されるフィードバック・ループを介して受信できる。既に述べた制御因子などの追加される制御因子は、フィードバック信号に基づいて自動的に調整できる。追加されるPIDコントローラを使用するところでは、既存のPIDコントローラと追加PIDコントローラのパラメータは、相互依存とすることができる。

【0018】

作動中、PIDコントローラの各パス用の制御因子の自動調整は、例えば、設定値の変化によって起動できる。実施例によれば、PIDコントローラの出力信号は、設定値の関数であるプラント・プロセスのアクチュエータに (例えば、プロセス・設定値がゼロでないときに) 送信される。調整は、誤差信号および設定値が予め定めた判断基準を満足させるとき、可能になる。例えば、PIDコントローラの各パスに対する制御因子を自動的に調整するため設定値と誤差信号を処理するとき、インライン・センサを介して受信されるフィードバック信号を使用して、立下り時間、立上り時間、オーバーシュート、アンダーシュート、およびPIDコントローラ102が制御するパラメータの定常状態誤差の少なくとも1つを判定することができる。予め定めた判断基準は、設定値を超える誤差信号のオーバーシュートのピークの大きさが新たな極大量になったという判定を含む。予め定めた判断基準は、誤差信号の振動の周期にわたって評価することができる。自動調整は、定常状態誤差が特定の範囲内にあるとき終了することができる。

【0019】

誤差信号は、プラント・プロセスのアクチュエータに対する入力のためPIDコントローラ内でコンディショニング (調整) することができる。このコンディショニングは、誤差信号の値をアクチュエータに動的マッピングを行うことを含む。このコンディショニングは、例えば、出力信号の上限と下限をキャブチャし、動的マッピングに使用するため上限と下限をマージさせることを含む。

【0020】

制御因子の調整を行うことが望ましいときには、ある量の調整を経験的に決定した重み付け係数を用いて重み付けをすることができる。重み付け係数は、例えば、予め定めた判断基準を満たしたときアクセスされるルックアップ・テーブルに保存できる。

【0021】

実施例によれば、PIDコントローラの作動は、初期値を用いて開始することができる。これらの初期値は、自動的に調整すべき各制御因子に対して選択することができ、さらに例えばPIDコントローラの比例、積分、微分パスのそれぞれに対して選択することが

10

20

30

40

50

できる。

【0022】

PIDコントローラ102内で処理される誤差信号を作るためにフィードバックと設定値が使用される詳細を論じる前に、図1のプラント100が実施する例としてのプロセスを説明する。

【0023】

図1の例としてのコントローラ102を、酸素生成プロセス・プラント100と関連させて示す。図1のプラントでは、排ガス燃焼器110は、天然ガス、水、空気などの反応物質を余熱し、ある種の排気ガスを燃焼させるために使用される。リフォーマ114は、図示のように昇順に部分酸化ベッド116、蒸気改質ベッド118、硫黄含有化合物を除去するための酸化亜鉛ベッド120、一酸化炭素を除去するための水性ガスシフトベッド122、124を含む自己熱リフォーマである。オプションである選択的酸化(PrOx)反応装置(preferential oxidation reactor)126は、改質生成物から一酸化炭素を除去するために設けられる。熱交換器128は、リフォーマから得られる改質生成物を冷却するために設けられる。

【0024】

図1のプロセス・プラント100は、各種関連圧力解放弁137および流量制御弁139を有する圧カスウィング吸収装置138に導入する前に改質生成物を圧縮するための圧縮器134を含む。水分離装置130は、水を除去するために設けることができる。タンク140水素を分配あるいは貯蔵する前に圧カスウィング吸着装置138を出て行く水素を保持するために設けられる。

【0025】

回収水を冷却する放熱システムを有する水供給/回収タンク142は、図1のプラントに含まれる。水供給システムは、冷却管144、146を含んでいる。管154は、排ガス燃焼器110用水供給管である。個々の空気供給管は、第2の空気源156が燃焼用であり、排ガス燃焼器110に対する第1の空気源158が反応剤として使うためのものである。天然ガス源160は、ガスを硫黄除去装置162を通して排ガス燃焼器110へ供給する。排出口164は、水入り口166と空気入り口168、170と並んで設置される。

【0026】

図1のプラントにおける例としてのコントローラ102の詳細を図2～図7を参照して説明する。図2は、例としてのPIDコントローラ102の機能ブロック図である。

【0027】

図2に示すように、PIDコントローラ102は、プロセスを制御する装置を構成し、プラント・プロセスの温度などのパラメータの設定値を受け取る設定値入力202などの手段を含む。PIDコントローラは、プロセスのセンサおよび第1のフィードバック・ループを介してプラント・プロセスのパラメータに関するフィードバック信号を受け取るための入力部204などの手段を含む。差動加算器206などの手段は、設定値とフィードバック信号とを比較して誤差信号を作るために設けられる。PIDプロセッサ208などの手段は、比例パス、積分器を含む積分パス212、微分器を含む微分パス214という、並列PIDパスにおける誤差信号を処理するために設けられる。3つのPIDパスは、加算器216に接続しており、PIDプロセッサ208の出力が作られる。

【0028】

制御因子プロセッサ218などの手段は、フィードバック信号に基づいて少なくとも1つのPIDパスの制御因子を自動調整するために設けられる。例として示す図2の実施例において、制御因子プロセッサ218は、出力をゲイン調整乗算器220、222、224の1つあるいはそれ以上に対し供給する。

【0029】

図2のPIDコントローラは、誤差信号をノーマライズ(正規化)するノーマライザ226のような手段を備えることができる。図示の例では、数学機能ブロック228、23

10

20

30

40

50

0を備えることができる。乗算ブロック228は、誤差信号に信号フォーマットのために誤差信号を反転させる反転定数232を掛ける。反転された誤差信号は、数学機能ブロック230の設定値で割る。加算器234と定数ブロック236に設定された定数によって、誤差信号をノーマライズするときにゼロで割り算をすることを避けている。数学ブロック230の出力は、設定値を中心にノーマライズした誤差信号を意味するものであって、ノーマライズされた値を制限し、かつ飽和することを避けるため振幅制限器238に送られる。振幅制限器の出力は、制御因子プロセッサ218に関連した乗算器220、222、224を介してPIDプロセッサ208に送られる。

【0030】

PIDコントローラ102は、下限キャプチャ・ブロック240と上限キャプチャ・ブロック242を表すPIDプロセッサの出力「X」をコンディショニングする手段を含む。PIDコントローラ出力の上限と下限キャプチャの2つのブロックの出力は、マージ(統合)機能246を介してマージされる。上限キャプチャ・ブロックと下限キャプチャ・ブロックは、PIDプロセッサ208からの上限・下限出力信号を保存できる。したがって、PIDプロセッサが生成する誤差信号の範囲の大きさは、処理プラントで使用する実際のアクチュエータの範囲に適合させることができる。

【0031】

マージ機能は、下限・上限キャプチャ・ブロックの振幅制限出力を動的マッピング・ブロック248で示されるフォーマット手段が使用できるXデータ値にマージする。動的マッピング・ブロック248は、PIDプロセッサの出力をアクチュエータ電圧の設定範囲にマップする。例えば、下限・上限キャプチャ・ブロックが供給する出力がゼロから10Vまでの範囲にあるとき、これらの出力は、ゼロから1までの範囲に動的にマップされる。但し、後者の範囲がプラント・プロセスのアクチュエータの入力に必要な場合に限る。

【0032】

図2に示すように、PIDプロセッサの「X」出力は、動的マッピング・ブロック248へ送られる。上限下限キャプチャ・ブロックから送られマージされた出力は、動的マッピング・ブロックの「xdat」入力へ送られる。動的マッピングのY値の飽和限界は、飽和ブロック250を介して動的マッピング・ブロックの「ydat」入力に送られる。動的マッピング・ブロックの出力は、プラントのアクチュエータに対する入力に適する値をつくるコンバータ・ブロック252へ送られる。

【0033】

PIDコントローラ102は、設定値の変化に基づいてPIDプロセッサのコントローラ因子の自動調整を開始する検出器254などの手段を有している。この開始手段は、設定値に予め定めた量の変化があったことを検出する検出器256を備えることは可能である。この量は、設定値が予め定めた量だけ変化したときリセット操作が起きるように、制御因子プロセッサ218と上限下限キャプチャ・ブロック240、242に入力するのに適したレベルにコンバータ258によって変換される。この予め定めた量は、例えば、ユーザ(ユーザ・インタフェースなど)によって形成することができる。

【0034】

PIDコントローラ102は、スイッチ260などの、装置の出力を制御する手段を含む。スイッチ260は、PIDプロセッサの出力とゼロなどの定数のいずれかを選択するために使用される。関係演算子262は、設定値を監視し、設定値がゼロから変化したら、スイッチがPIDプロセッサの出力を出力264に届けられるように構成される。

【0035】

図3は、制御因子プロセッサ218の実施例の詳細を示す。図に示すように、制御因子プロセッサは、差動加算器206からの誤差信号を誤差信号302として受け取る。この制御因子プロセッサは、設定値202および検出器254を介して得られたリセットPID入力304も受け取る。制御因子プロセッサ218は、PIDパスのいずれかあるいはすべてに対する制御因子を生成するPIDパラメータ・プロセッサ306で示したような手段を含む。制御因子は、比例パス用の308、積分パス用の310、微分パス用の31

10

20

30

40

50

2 がある。

【0036】

リセットPID入力304は、設定値が変化したとき制御因子調整プロセッサをリセットするためPIDパラメータ・プロセッサ306の入314に送られる。設定値202は、プロセッサ306の設定値入力316に送られる。誤差信号302は、プロセッサ306の入力318に送られる。誤差信号は、ヒット・クロッシング・ブロック(hit crossing block)322と「OR」演算子324などの論理演算子を通り、プロセッサ306のリセット・カウンタ入力320となる。プロセッサ306のカウナ

10

【0037】

誤差信号が正方向の設定値より大きくなり、ピークに達し、ヒット・クロッシング・ブロック322による検出によって設定値を過ぎるポイントまで減少すると、論理「1」がOR演算子324に送られる。これによって、プロセッサ306のリセット・カウンタ入力320を介してカウンタがリセットされる。同様に、リセットPID入力304が論理1に遷移すると、OR演算子324を介してプロセッサ306のカウナ

20

【0038】

プロセッサ306は、出力308、310および/または312において1つあるいはそれ以上の制御因子がつくり出せるようにプロセッサの作動を可能にするイネイブル入力326を含む。PIDパラメータ・プロセッサ306をイネイブルにする手段は、設定値がゼロから変化しない限りプロセッサ306がイネイブルにならないようにする関係演算子(relational operator)328を含む。設定値が変化する前に、ゼロのような定数330を、プロセッサ306をイネイブルにしないように、ラッチ332のクロック入力に送る。Dフリップフロップ332などのラッチは、設定値がゼロから変化したことを関係演算子334により検出されると、入力334から論理「1」をクロック信号として入力する。フリップフロップ332のラッチされたQ出力が、PIDパラメータ・プロセッサ306のイネイブル入力326をトリガーする。

30

【0039】

PIDパラメータ・プロセッサ306の詳細は、図4Aに図示されており、これによってPIDバス308、310、312に対する制御因子がそれぞれ入力314、316、318、320、326に基づいて自動的に調整される状態が明確に示される。イネイブル入力326は、実施例において、プロセッサ306がパルスの発生時にイネイブル状態になることを示している。

【0040】

プロセッサ306は、監視されるパラメータの誤差信号の変化をキャプチャするデルタ・パラメータ(P)プロセッサ408を含む。したがって、オーバシュートおよびアンダーシュートを検出できる。デルタ時間周期(T)プロセッサ406は、誤差信号の立上り時間と立下り時間の関数であるプロセス振動の周期をキャプチャするために設けられる。定常状態誤差は、オーバシュート、アンダーシュート、立上り時間、立下り時間を用いて計算することができ、したがって、定常状態誤差が望ましい(許容できる)レベルまで減少できれば、PID制御因子の自動調整は中止することは可能である。

40

【0041】

デルタPプロセッサ408は、0などの初期値416で始まり、設定値からの誤差信号の1振動の1/2に相当する間隔内の設定値を超える誤差信号のオーバシュートをキャプチャする。デルタPプロセッサ408は、リセット・カウンタ信号が1になるとリセットされる。すなわち、誤差信号が設定値に戻り、設定値を中心とする完全な1振動周期が完了した時点で新たな振動周期が開始する。設定値を中心とする振動の周期が長くなると、

50

不安定状態が発生しており、誤差信号の振動周期を短縮するように制御因子の修正を自動的に調整できることが知らされる。

【 0 0 4 2 】

P I Dパラメータ・プロセッサ 3 0 6 は、設定値の変化に応じて、また予め定めた判断基準の発生したときに、制御因子 3 0 8、3 1 0、3 1 2 を自動的に調整するように構成される。論理演算子は、ユーザが指定した時点で複数の判断基準が存在することが必要となるように使用することができる。論理演算は、いずれの所望の論理（ソフトウェアあるいはハードウェアによって）を使用できるが、ANDゲート 4 0 2、4 0 4などを論理的に組み合わせて実施される。

【 0 0 4 3 】

10

一般的に言って、デルタTプロセッサ 4 0 6 で示したようなデルタ時間間隔をキャプチャする手段は、誤差信号振動に関する情報を生成するために用いられる。デルタPプロセッサ 4 0 8として表される制御されるパラメータの変化をキャプチャする手段は、出力 3 0 8、3 1 0、3 1 2における制御因子をいつ更新するかを決める役割をする。制御因子を更新するための条件を図 4 BのANDゲート 4 0 2、4 0 4について詳細に以下に説明する。

【 0 0 4 4 】

ANDゲート 4 0 2の第1の入力は、誤差信号が設定値をオーバーシュート（超過）したあと設定値以下になったことを検出器 4 1 2によって検出されると論理「1」となる。ANDゲート 4 0 2の第2の入力は、関係演算子 4 1 4の出力に対応する。関係演算子 4 1 4は、誤差信号の検出されたピーク変化、（すなわち、設定値とフィードバック信号とのピーク差）と、例えば、ゼロなどの定数と比較する。ピーク誤差がゼロより大きければ、ANDゲートの第2の入力 4 1 9は、論理1である。すでに述べたピーク誤差信号は、デルタPプロセッサ 4 0 8を介して検出される。

20

【 0 0 4 5 】

運転中、誤差信号の検出されたピークがデルタPプロセッサ 4 0 8からデルタPの以前のピーク値を保存するデルタPロック 4 2 0を介してピークデルタPラッチ 4 1 8へ出力される。デルタPラッチ 4 0 8の出力は、ロック 4 2 0の入力へおくれられ、保持することができ、次に現在のデルタPピークが前のデルタPピークと比較できるラッチ 4 1 8へ入力される。

30

【 0 0 4 6 】

現在のデルタPピークが前の極大デルタPピークを超えればいつでも、その新ピークがロック 4 2 0に保存され、注目の現在の周期内に蓄積されるその後のデルタ・ピーク値と比較される。注目の現在の周期は、リセットPID信号 3 1 4に応じてデルタPラッチ 4 1 8のリセット入力によってリセットされる。デルタ・ピークがゼロなどの定数を超えるときはいつでも、関係演算子 4 1 4は、論理「1」をANDゲート 4 0 2に送り、オーバーシュート状態であることを知らせる。

【 0 0 4 7 】

ANDゲート 4 0 2の第3の入力 4 2 2は、関係演算子 4 2 6の出力に対応する。関係演算子 4 2 6は、関係演算子 4 2 6の第1の入力で受け取った現在のデルタPピークが前のピークを越えてオーバーシュート不安定性を示したとき論理「1」をANDゲート 4 0 2の第3の入力へ送る。

40

【 0 0 4 8 】

最後に、ANDゲート 4 0 2の第4の入力 4 2 4は、デルタPロック 4 2 0の出力に対応する。このように、現在のロック・デルタPピークがゼロよりも大きいとき、論理「1」は、ANDゲート 4 0 2の第4の入力に送られる。

【 0 0 4 9 】

ANDゲート 4 0 2の4つのすべての入力が論理「1」であれば、ANDゲート 4 0 2の出力は、第2のANDゲート 4 0 4へ送られる。ANDゲート 4 0 2の出力はANDゲート 4 0 4の第1の入力 4 2 8に送られる。ANDゲート 4 0 4の第2の入力 4 3 0は、

50

ANDゲート432の出力に対応する。

【0050】

ANDゲート404の第2の入力は、ANDゲート432の出力に対応する。ANDゲート432は、2つの入力を受け取る。第1の入力434は、関係演算子436の出力に対応する。この関係演算子436は、ブロック438のリセット可能なアキュムレータ値と1のような定数440とを比較する。このアキュムレータは、設定値に変化が発生し、誤差信号がアンダーシュート状態から設定値を超えた時点以降のパルスの回数をカウントする（図3のOR演算子の出力を参照）。リセット可能なアキュムレータのカウント出力が予め定めた定数440を超えると、「1」の値がANDゲート432に送られる。リセット可能なアキュムレータ・ブロック438はリセット・カウント信号320を受け取り、イネイブル信号である単位遅延442によって遅延されたANDゲート404の出力を受け取る。このように、イネイブル信号がリセット可能なアキュムレータ・ブロック438においてアクティブであると仮定すれば、定数を超えるリセット・カウンタ信号320の値が関係演算子をイネイブルにし論理「1」を生成し、ANDゲート432をイネイブルにする。

10

【0051】

ANDゲート432にもどって、第2の入力は関係演算子444から受け取る。関係演算子444は、デルタPラッチ418からのロックされたピーク・デルタP値と乗算器ブロック446の出力とを比較する。乗算器ブロック446は、設定値316にデルタP範囲の値、例えば、0.05あるいはそれ以外の所望の値を掛ける。これによって、設定値が少なくとも5%変化したとき論理1が送られてANDゲート432をイネイブルし、それによってANDゲート404をイネイブルする。言い換えれば、あるサイクルにおいて、最小の予め定めた量（例えば、0.05）だけでも変化しなかったとき、ANDゲート404は、イネイブルにはならず、PID出力308、310、312に対する制御因子は、自動的に調整されることはない。

20

【0052】

ANDゲート404の第3の入力448は、関係演算子450によって受け取られ、関係演算子450は、ゼロのような定数と設定値316とを比較する。したがって、設定値がゼロを超えると、論理1がANDゲート404の入力448に送られ、PID制御因子308、310、312の自動調整をイネイブルにする。

30

【0053】

ANDゲート404の第4の例として示す入力454は、立ち上がり時間と立下り時間に基づいて誤差信号の振動周期を決定するデルタTプロセッサ406に関連づけられたイネイブル信号に対応する。第4の入力454は、ANDゲート456の出力に対応する。

【0054】

ANDゲート456は3つの入力を受け取る。ANDゲート456の第1の入力458は、デルタTプロセッサ406の出力をゼロのような定数462と比較する関係演算子460の出力に対応する。デルタT出力がゼロを超えると、論理「1」を第1の入力458に送りANDゲート456をイネイブルにする。

【0055】

ANDゲート456の第2の入力は、ロック466に保存されたデルタTプロセッサのロックされた値に対応する。誤差の振動が生じていることを示すデルタTの値が存在すれば、ANDゲート456はこの入力によってイネイブルになる。

40

【0056】

ANDゲート456の第3の入力468は、関係演算子470の出力に対応する。関係演算子470は、デルタTプロセッサ406の現在の出力を保存され、デルタトラッチ468にキャプチャされた前の出力と比較する。デルタTキャプチャの現在の値がデルタトラッチ468にラッチされた前に保存された値を超えた、すなわち、振動周期が増加していることを示しているとき、論理1は、関係演算子470を介してANDゲート456の第3の入力に送られる。ANDゲート456の3つの条件が存在するとき、ANDゲート

50

404は、第4の入力のよってイネイブルになる。

【0057】

ANDゲート404に対する4つのすべての条件が存在するとき、更新プロセッサ472、474、476は、PID出力308、310、312の1つあるいはそれ以上に対する制御因子を調整するために使用される。ANDゲート404の出力は、これらの更新プロセッサの各々に対してイネイブル信号として働く。

【0058】

比例パス（すなわち、プロセッサ472）に対する更新プロセッサについては、ANDゲート404の出力は、比例パス出力308の制御パラメータに対する調整された値をロケート（検索）し始める最初の入力と見ることができる。プロセッサ472に対する第2の10
入力は、リセット信号480に対応する。リセット信号480は、リセットPID信号314に対応する。更新プロセッサ472の初期値入力482は、例えば、ユーザが設定しメモリに記憶できる最初の比例ゲインに対応する。この比例ゲインの値は、ブロック484として表される。更新プロセッサ472の第4の入力486は、比例パス308の出力を修正することによって比例パス内のゲインを自動的に調整するために使用する制御因子に対応する。実施例において、制御因子486は、ルックアップ・テーブル488を用いて生成される。ルックアップ・テーブルの出力は、ルックアップ・テーブルから得た出力値を制限する飽和ブロック490を通して更新プロセッサに対する入力のための調節をする。

【0059】

ルックアップ・テーブル488にアクセスするには、ラッチ418からデルタPピークの出力を受け取り、加算器494から入力を受け取る数学演算子492から入力を行う。加算器494は、設定値316とブロック496の定数「C」を加算する。この定数は、デルタP出力のピークを設定値で割る数学演算子492においてゼロで割り算をすることがないようにするためのものである。

【0060】

デルタPピークの設定値に対する比率によってアクセスされるルックアップ・テーブルに保存された値は、経験的に確定することができる。これらの値は、PID制御因子308、310、312の適切な修正が与えられる設定値および誤差信号に対して発生するように、任意のプロセスについて確定できる。同様な制御因子は、比例パスの更新プロセッサ472について既に述べた入力に対応する更新プロセッサ474への入力を用いて、積分パス310と微分パス312について生成することができる。

【0061】

デルタTプロセッサ406にキャプチャされる時間間隔を判定するために、このプロセッサの3つのすべての入力について以下に述べる。最初の入力498は、個別の時間積分器499の出力に対応する。この個別の時間積分器499は、リセット・カウンタ信号320によってリセットされ、一度イネイブルにされると、単位遅延495を介して受け取られるパルス発生器497から出るパルスを蓄積する。デルタTプロセッサ406は、個別時間積分器499のように、リセット・カウンタ信号320によってリセットされる。ブロック493の定数ゼロのような初期値は、デルタTプロセッサ406の出力が、ゼロ以下に低下しないように働く。

【0062】

デルタTプロセッサ406の出力は、ラッチ468に送られ、関係演算子470のその後のデルタT値と比較するため保存できる。デルタTキャプチャ・パスの目的は、設定値を中心とする誤差信号の振動が時間の経過と共に減少させることである。しかし、振動の周期が伸びるなら、出力308、310、312に対する制御因子に適切な修正を施せるように誤差信号が設定値のあたりに定着する傾向にないと判断することができる。

【0063】

図5は、デルタPプロセッサ408の詳細を示す。図示するように、入力は、初期値信号416、リセット・カウンタ信号320、およびデータ保存読み取りブロック502を

10

20

30

40

50

介して上限誤差信号として読み込まれ保存された誤差信号 3 1 8 に対応する。データ保存読み取りブロックの出力は、単位遅延 5 0 4 に送られる。MinMax ブロック 5 0 6 は、遅延したデータ保存読み取りの出力を論理 1 と比較する。

【 0 0 6 4 】

MinMax ブロック 5 0 6 の出力は、リセット信号 3 2 0 により制御されるスイッチ 5 0 8 に対する入力として送られる。リセット時に、MinMax ブロックからの出力は、新たな MinMax 値が保存されるようにするため保存書き込みブロック 5 1 0 に送られる。そうしなければ、初期値は、データ保存書き込みブロック 5 1 0 に送られる。

【 0 0 6 5 】

出力 5 1 2 で示したデルタ P プロセッサ 4 0 8 から出る信号出力は、リセット信号 3 2 0 によって制御されるスイッチ 5 1 4 によって受け取られる。リセット信号が受け取られるとき、単位遅延された、データ保存読み取りブロック 5 0 2 のデータ保存読み取り値が出力 5 1 2 に送られる。そうしなければ、初期値 4 1 6 は、出力 5 1 2 に送られる。

【 0 0 6 6 】

図 6 は、ピーク・デルタ P ラッチ 4 1 8 の例としての機能実装を示す。ラッチ 6 0 0 は、ピーク・デルタ P 値を表すクロックド出力を生成する D フリップ・フロップなどが設けられる。ラッチ 6 0 0 は、ノーマリー論理「1」のスイッチ 6 0 2 により「1」がクロック入力に掛っており、リセット信号 3 2 0 が発生すれば、ブロック 4 2 0 のロック・ピーク値がクロック入力に送られる。スイッチ 6 0 4 は、ノーマリー論理「ゼロ」であるが、リセット信号が発生すれば、デルタ P プロセッサ 4 0 8 から出力されるデルタ・ピーク値が D 入力に送られる。もしこの値がゼロより大きければ、論理 1 が D ラッチ 6 0 0 の出力に現れる。

【 0 0 6 7 】

図 7 は、制御因子 3 0 8 をつくりだす更新プロセッサ 4 7 2 など例示された更新プロセッサの実施例を示す。同様なプロセッサは、積分および微分制御因子 3 1 0 , 3 1 2 用に構成することができる。

【 0 0 6 8 】

図 7 では、ロケート入力 4 7 8、リセット入力 4 8 0、初期値リセット 4 8 2、および因子入力 4 8 6 が図示されている。比例パス 4 0 8 用の制御因子 3 0 8 は、データ保存メモリに送ることができる出力として示される。制御因子 3 0 8 は、初期値 4 0 2 をノーマリーに受け取るスイッチを通して出力される。リセット値 3 8 0 が発生すると、スイッチは遷移し単位遅延 7 0 4 を介してデータ保存部 7 0 2 からの出力を出す。

【 0 0 6 9 】

調整期間において、値 3 0 8 を更新する前に、デルタ T キャプチャ時に新たな値を判定される。キャプチャされた値は、通常は初期値 4 8 2 をメモリに送るスイッチ 7 0 6 を介してメモリに書き込まれる。リセットが発生すると、新たな値がデータ保存部に送られる。データ保存読み取り部 7 0 2 の出力は、単位遅延 7 0 4 を介して乗算器 7 0 8 の 1 つの入力に送られ、乗算器 7 0 8 で図 4 B のルックアップ・テーブル 4 8 8 から得られる制御因子で乗算される。メモリに保存される比例パスの現在値はルックアップ・テーブルからの因子で乗算され入力 7 1 0 で重みづけ（例えば、10% 重みづけ）される。重みはプロセスに基づくことができる。プロセス誤差がかなりのものであれば、例えば、100% あるいはいずれか所望の量に調整できる。

【 0 0 7 0 】

数学演算子 7 0 8 の出力は、データ保存部 7 0 2 からの出力と合計するため別の数学演算子 7 1 2（例えば、加算器）にも送られる。この出力は、PID ロケート信号 4 7 8 がない場合は、比例出力 3 0 8 に対する自動調整制御因子としてスイッチ 7 0 6 を介してメモリに送られる。既に述べたように、図 7 に示したものと同様な構成を、積分および微分パスにもそれぞれ設けることが可能である。

【 0 0 7 1 】

当業者は、図 1 から図 7 までに示した実施例の記述は例を示すためのものであり、さら

10

20

30

40

50

に様々な変形例は当業者に極めて明白であることはご理解いただければよい。例えば、当業者は、説明してきた機能ブロック・ダイアグラムは、ソフトウェアおよび/またはハードウェア、ハードウェアとしてはアナログやデジタルあるいはその何らかの組み合わせなどで実施できることを理解できよう。さらに、当業者は、様々なプロセッサによってもたらされる個々の機能が、当然のことながら、単一のプロセッサとして結合でき、本文書において説明したどれかのあるいはすべての機能を分離して、特定の機能を果たすための更に多くの専用プロセッサを構成できることを理解されるであろう。本文書において説明したそれぞれのプロセッサは、例えば、マイクロプロセッサ、あるいは他のコンピュータとして実施でき、および/またはハードウェア、ソフトウェア、ファームウェア・コンポーネントの組み合わせとして構成できることを理解できるであろう。更に当業者は、本文書で論理機能のいずれも多彩な形で実施できることを理解できることであろう。また、本文書で説明したすべての値は例として挙げたものであり、当業者は、これらの値のいずれも特定のプロセスに、および/またはコントローラの所望の操作に適用できることを理解できることであろう。

10

【 0 0 7 2 】

当業者は、本発明が本発明の趣旨あるいは基本的特徴から逸脱することなしにこの他の特定の形で実施可能であることはお分かりいただければよい。したがって、ここに開示した実施例は、すべての面において例を示したものであり、制限されたものではないと考えられよう。本発明の範囲は、以上の説明よりも、貼付の請求項によって示されており、その意味、範囲、等価性に属するすべての変更は、それらに包括されることを意図したものである。

20

【図面の簡単な説明】

【 0 0 7 3 】

本文書記載の 1 つあるいはそれ以上の特徴と長所は、図面に例示の実施例の詳細説明から容易に明らかになるであろう。

【図 1】図 1 は、実施例に基づくプラントにおける 1 つあるいはそれ以上のプロセス・パラメータを制御する方法とシステムを示す。

【図 2】図 2 は、図 1 のプロセスの制御に使用できる例としての P I D の機能ブロック図を示す。

【図 3】図 3 は、図 2 の P I D コントローラの制御要因に対する調整値 (a d j u s t m e n t) を自動的に決定する例としてのプロセッサの機能ブロック図を示す。

30

【図 4 A】図 4 A は、図 3 のプロセッサ P I D 制御因子を調整するプロセッサの機能ブロック図を示す。

【図 4 B】図 4 B は、図 3 のプロセッサ P I D 制御因子を調整するプロセッサの機能ブロック図を示す。

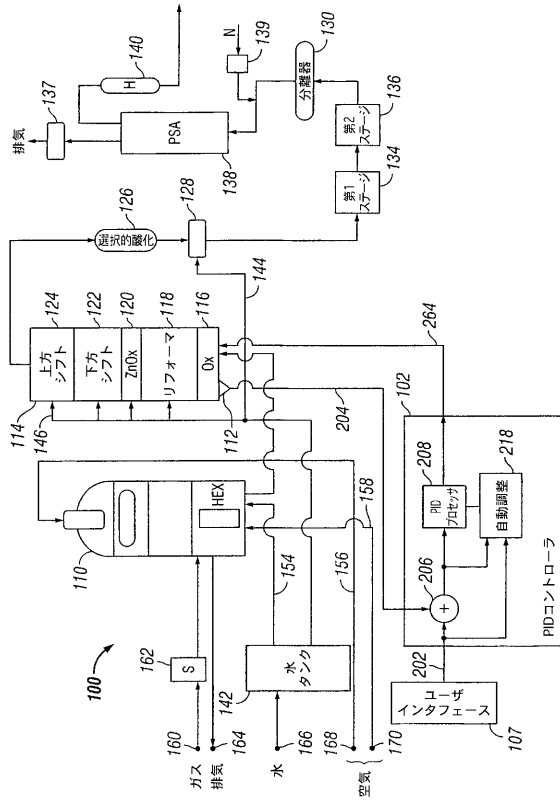
【図 5】図 5 は、設定値によって制御されるプロセス・パラメータの変化量をキャプチャする図 4 のプロセッサの一部の機能ブロック図を示す。

【図 6】図 6 は、図 5 のプロセッサによって検出される変化のピーク量を判定する図 4 のプロセッサの一部の機能ブロック図を示す。

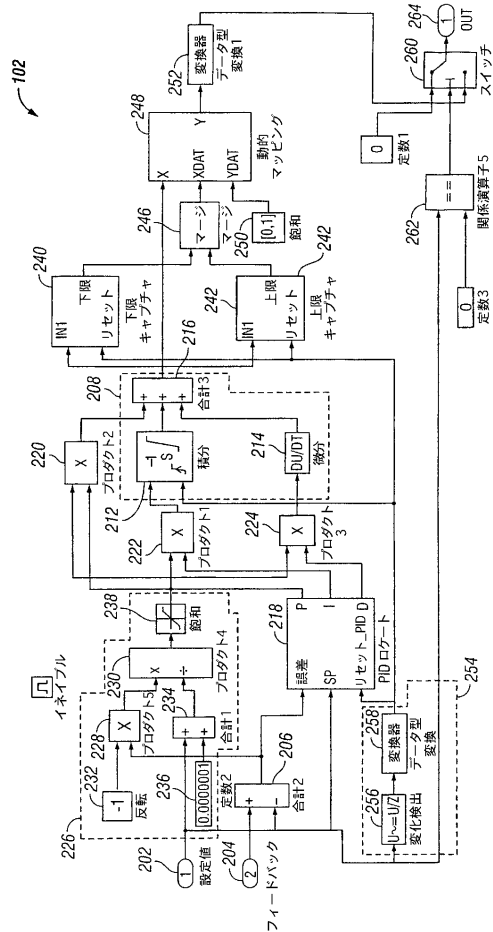
【図 7】図 7 は、P I D 制御因子に対する調整値 (a n a d j u s t m e n t) を決定する図 4 のプロセッサの一部の機能ブロック図を示す。

40

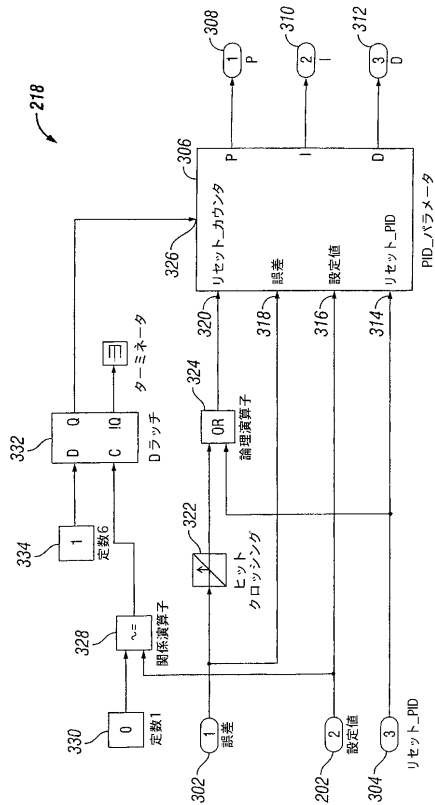
【 図 1 】



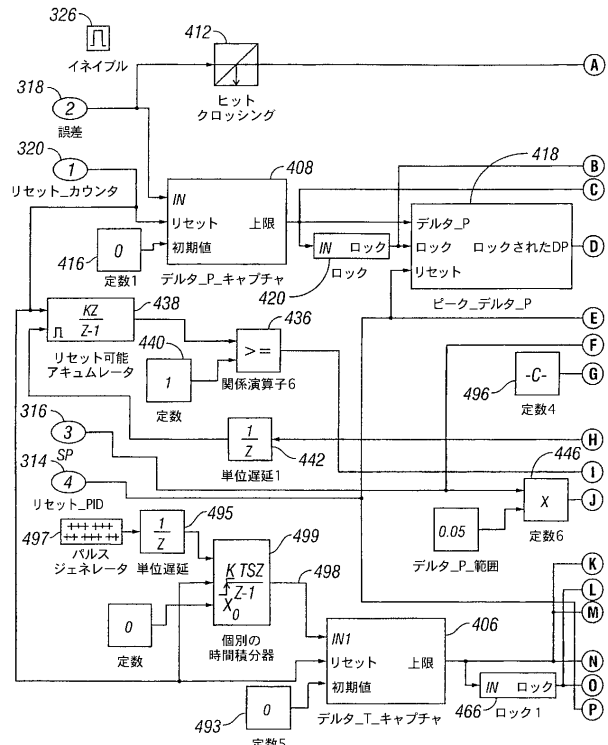
【 図 2 】



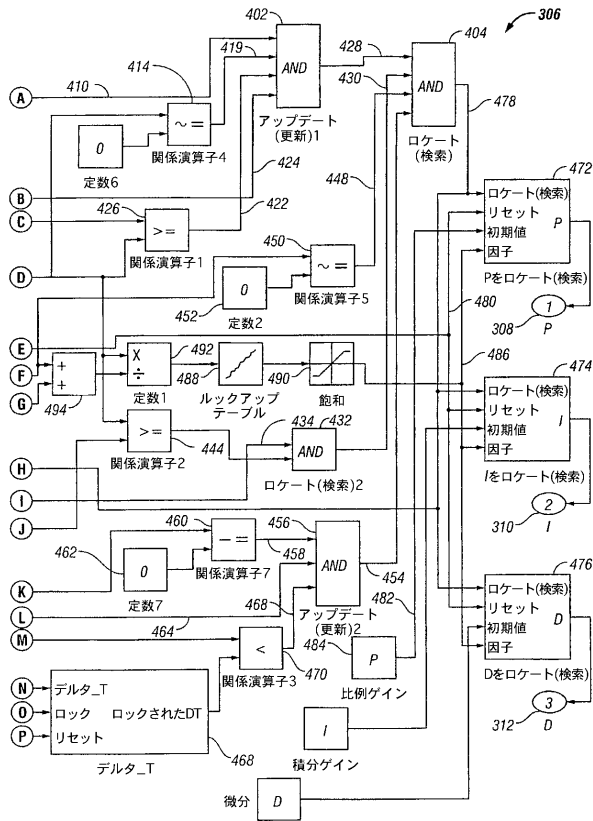
【 図 3 】



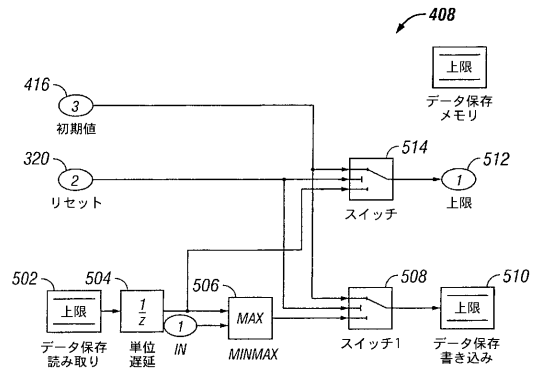
【 図 4 A 】



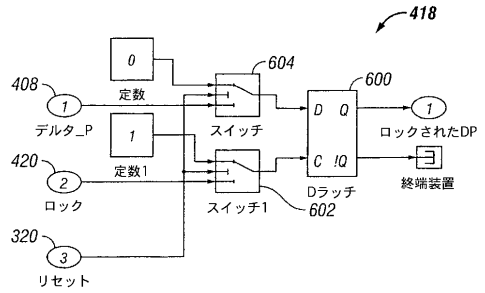
【図4B】



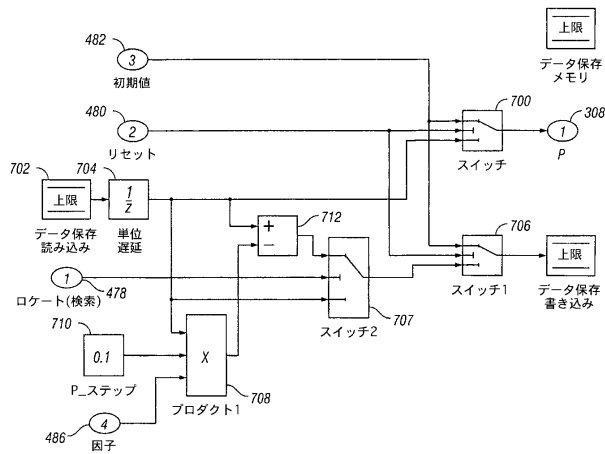
【図5】



【図6】



【図7】



フロントページの続き

- (72)発明者 ソン、ホンチャオ
アメリカ合衆国、テキサス、シュガーランド、 リバー パーチ ドライブ 2723
- (72)発明者 ウィート、スペンサー、ダブリュー、
アメリカ合衆国、テキサス、ミズーリシティ、 コーンウォール コート 3507
- (72)発明者 ミルコヴィッチ、ヴェスナ、アール、
アメリカ合衆国、テキサス、ペアランド、 ランド ストリート 2201

審査官 稲垣 浩司

- (56)参考文献 特開2001-306103(JP,A)
特開2000-003205(JP,A)
特開平01-276202(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G05B 13/02