

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年2月13日(13.02.2020)



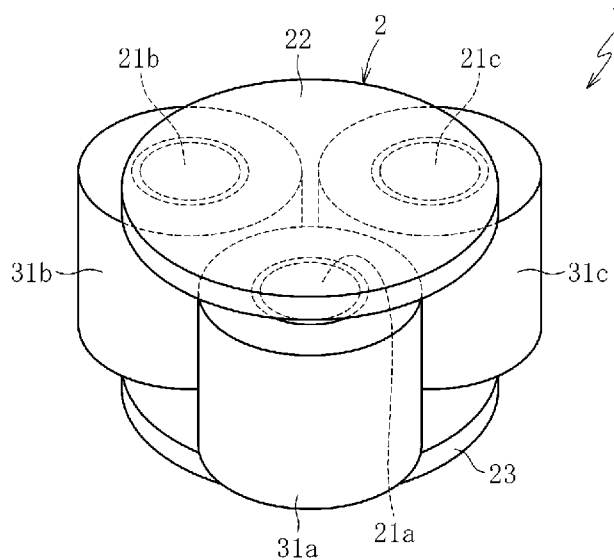
(10) 国際公開番号

WO 2020/031972 A1

- (51) 国際特許分類:
H01F 37/00 (2006.01) H01F 27/24 (2006.01)
H01F 1/24 (2006.01) H01F 27/255 (2006.01)
H01F 3/08 (2006.01)
- (21) 国際出願番号: PCT/JP2019/030760
- (22) 国際出願日: 2019年8月5日(05.08.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-149439 2018年8月8日(08.08.2018) JP
- (71) 出願人: NTN株式会社(NTN CORPORATION)
[JP/JP]; 〒5500003 大阪府大阪市西区京町堀
1丁目3番17号 Osaka (JP).
- (72) 発明者: 神戸 祥吾(KANBE Shougo); 〒5118678
三重県桑名市大字東方字尾弓田3066
番地 NTN株式会社内 Mie (JP). 島津 英
一郎(SHIMAZU Eiichirou); 〒5118678 三重県
桑名市大字東方字尾弓田3066番地
NTN株式会社内 Mie (JP).
- (74) 代理人: 城村 邦彦, 外(SHIROMURA Kunihiko
et al.); 〒5410059 大阪府大阪市中央区博労町4
丁目2番15号 江原特許事務所 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,

(54) Title: COUPLED INDUCTOR AND SWITCHING CIRCUIT

(54) 発明の名称: 結合インダクタおよびスイッチング回路



(57) Abstract: A coupled inductor 1 is used in a three-phase switching circuit of interleave system and includes a core 2, and three windings 31a to 31c magnetically coupled to one another. The core 2 comprises: three leg parts 21a to 21c that are wound with windings 31a to 31c, respectively, and that are arranged and spaced equally in the circumferential direction; a first joining part 22 that joins respective one-ends of the leg parts; and a second joining part 23 that joins the respective other-ends of the leg parts. No air gap is provided in the core 2.

(57) 要約: 結合インダクタ1は、インターリーブ方式の3相のスイッチング回路に用いられ、コア2と、互いに磁気結合した3つの巻線31a~31cを有する。コア2は、それぞれに巻線31a~31cが巻回され、周方向に等配して配置された3つの脚部21a~21cと、各脚部の一端を接合する第一接合部22と、各脚部の他端を接合する第二接合部23とを有する。コア2にエアギャップは設けない。



WO 2020/031972 A1

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称： 結合インダクタおよびスイッチング回路

技術分野

[0001] 本発明は、結合インダクタおよび当該結合インダクタを有するスイッチング回路に関する。

背景技術

[0002] 近年、蓄電池を内蔵した輸送機器（例えばハイブリッドカー、電気自動車、燃料電池車等）や電子機器（例えばスマートフォン、パーソナルコンピュータ等）の電力変換回路は高出力を維持した上で小型軽量化、すなわち高電力密度化が求められている。

[0003] 高電力密度化を実現する回路方式としてインターリーブ方式が注目されている。インターリーブ方式は電源を複数系統に分けて各相に位相差を持たせ、リップルなどを互いに打ち消し合う制御方式である。例えば2相のインターリーブ方式では、電流位相に 180° の位相差をもたせてリップルを相殺する。インターリーブ方式を採用することにより、出力平滑コンデンサの小型軽量化やリップルの低減を図ることができる。

[0004] その一方で、インターリーブ方式では、インダクタの部品点数が増加するため、高電力密度化には限界がある。そこで、インターリーブ方式に加えて、各相のインダクタを磁氣的に結合して利用する結合インダクタを採用することが検討されている。結合インダクタを使用する事で以下の効果が期待される。

[0005] (1) 従来のインターリーブ方式では並列化させた相数に等しい数のインダクタが増加することになるが、結合インダクタを用いることで、各相の巻線を単一の磁性体コアに集約させることができるため、部品点数の削減が可能となる。

[0006] (2) 一般的にコアサイズはコア内の最大磁束が大きく関係するが、逆結合で磁氣的に結合させた結合インダクタでは、巻線の直流電流から発生する直

流磁束を互いに打ち消す一方で、並列化させた回路間で発生する交流磁束を共有できるため、コア内の磁束を低減でき、インダクタのサイズ低減を図ることができる。

[0007] 以上に述べた結合インダクタの一例として、二つのE形状コアと、二つのE形状コアで挟まれ、二つのコイルが巻回されたI形状コアと、一方のE形状コアの中央脚とI形状コアとの間に設けられた第1ギャップと、他方のE形状コアの中央脚とI形状コアとの間に設けられた第2ギャップとを有する2相結合インダクタ（下記特許文献1）が知られている。

先行技術文献

特許文献

[0008] 特許文献1：特許第5934001号公報

発明の概要

発明が解決しようとする課題

[0009] 近年では、特許文献1に記載された2相インターリーブ用の結合インダクタを3相のインターリーブ回路でも使用することが検討されている。3相に拡張することで、2相の場合と比べて、入力電流を分流化できるため更なる大容量化が実現できる。また、出力側平滑コンデンサの容量をさらに低減することも可能となる。

[0010] しかしながら、3相のインターリーブ回路に適合する結合インダクタの検証は十分に進んでいない。例えば特許文献1に記載の2相結合インダクタのコアに、もう一つの脚を追加したとしても、各相の磁路長を同じにすることができず、磁束の偏りや各相での損失のアンバランスが生じる。従って、結合インダクタとしての性能が低下する。

[0011] そこで、本発明は、結合インダクタとして安定した性能を有する小型の3相結合インダクタを提供することを目的とする。

課題を解決するための手段

[0012] 以上の課題を解決するため、本発明は、インターリーブ方式の3相のスィ

スイッチング回路に用いられ、コアと、互いに磁気結合した3つの巻線とを有する結合インダクタにおいて、前記コアが、それぞれに巻線が巻回され、周方向に等配して配置された3つの脚部と、各脚部の一端を接合する第一接合部と、各脚部の他端を接合する第二接合部とを有し、前記コアにエアギャップが設けられておらず、かつ前記コアが絶縁被膜付き軟磁性粉末で形成されていることを特徴とする。

[0013] このように、絶縁被膜付き軟磁性粉末を使用してコアを形成することにより、コア材料としてフェライトを使用する場合に比べ、漏れ磁束が発生し易くなる。従って、エアギャップを設けなくても、コア全体で適度の漏れ磁束を発生させることができる。また、漏れ磁束が流れる経路を別途設ける必要がない。従って、巻線での発熱を防止しつつ、3相結合インダクタの小型化を図ることができる。

[0014] 絶縁被膜付き軟磁性粉末の初透磁率は30以上、200以下が好ましい。

[0015] 結合係数は0.3以上、0.85以下が好ましい。

[0016] 第一接合部および第二接合部の中心に孔を設けておけば、第一接合部および第二接合部を成形する際のプレス荷重を低減することができ、製造設備を小型化することができる。

[0017] 以上に述べた結合インダクタを使用して、インターリーブ方式の3相のスイッチング回路を形成することにより、回路の高電力密度化を達成することができる。

発明の効果

[0018] 本発明によれば、結合インダクタとして安定した性能を有する小型の3相結合インダクタを提供することができる。

図面の簡単な説明

[0019] [図1]本実施形態に係る結合インダクタを示す斜視図である。

[図2]第一接合部を取り外した状態の当該結合インダクタを第一接合部側から見た時の平面図である。

[図3]図1に示す結合インダクタ1から巻線を取り除いた時のコアの形状を示

す斜視図である。

[図4]インターリーブ方式の3相昇圧チョッパ回路を示す回路図である。

[図5]本実施形態の結合インダクタにおける第一接合部での磁束の流れを示す平面図である。

[図6A]結合インダクタの他の実施形態を示す平面図である。

[図6B]結合インダクタの他の実施形態を示す平面図である。

[図6C]結合インダクタの他の実施形態を示す平面図である。

[図6D]結合インダクタの他の実施形態を示す平面図である。

[図7]比較例のインダクタを示す斜視図である。

[図8]確認試験の試験結果を示す表である。

[図9]確認試験の試験結果を示す表である。

[図10]3相結合インダクタの参考例を示す正面図である。

[図11]3相結合インダクタの他の参考例を示す斜視図である。

発明を実施するための形態

[0020] 以下、本発明の実施形態を図面に基づいて説明する。

[0021] 図1は、本実施形態に係る結合インダクタ1の斜視図であり、図2は、後述する第一接合部22を取り外した状態の当該結合インダクタ1を、第一接合部22側から見た時の平面図である。

図1および図2に示すように、この結合インダクタ1は、コア2と、3つの巻線31a~31cを有する。

[0022] 図1に示すように、コア2は、脚部21a~21cと、巻線31a~31cの巻線軸方向に離間した同形状の第一接合部22および第二接合部23とを有する。第一接合部22は脚部21a~21cの各一端を接合し、第二接合部23は、脚部21a~21cの各他端を接合する。この実施形態において、脚部21a~21cは円柱状に形成され、第一接合部22および第二接合部23は同径および同肉厚の円板状に形成されている。第一接合部22と第二接合部23の間には、3つの脚部21a~21cを除き、磁束経路となるような他の脚部は設けられていない。

- [0023] 図2に示すように、脚部21a～21cは、中心O上に同軸配置した第一接合部22および第二接合部23の間に、中心角 θ が 120° となるように円周方向に等配した形で互いに平行に配置される。
- [0024] 各脚部21a～21cの両端面は、それらの領域全てが第一接合部22および第二接合部で覆われている。これは、不要な磁束漏れを極力抑えるためである。かかる効果を得るため、図1および図2の実施形態では、第一接合部22および第二接合部23の外周面の輪郭が脚部21a～21cの両端面に対して外接円を構成している（特に図2参照）。この他、第一接合部22および第二接合部23を、その直径が上記外接円の直径よりも大きくなるように形成しても同様の効果が得られる。
- [0025] 図3は、図1に示す結合インダクタ1から巻線31a～31cを取り除いた時のコア2の形状を示す斜視図である。
図3に示すように、コア2は、脚部21a～21cの両端面を全て第一接合部22および第二接合部23の端面に接触させた状態で一体化されている。コア2には、エアギャップは設けられていない。
- [0026] コア2を構成する脚部21a～21c、第一接合部22および第二接合部23は、何れも軟磁性粉末を圧縮成形した後、焼鈍処理を施すことで製作される。軟磁性粉末としては、純鉄系、アモルファス系、軟磁性合金系、ナノ結晶系等の軟磁性金属粉末に樹脂等からなる絶縁被膜をコーティングした絶縁被膜付き軟磁性粉末を使用するのが好ましい。この絶縁被膜付き軟磁性粉末の初透磁率（磁界0 A/m時の比透磁率を意味する）は、30以上200以下が好ましい。熱処理として焼鈍が行われ、焼結は行われなため、熱処理後のコア2の軟磁性粉末は、絶縁被膜でコーティングされた当初の形態を保持する。従って、コア2も圧縮成形前の磁性粉末と同程度の初透磁率を有する。コア2の材料としては、上記の軟磁性粉末のみを使用し、当該軟磁性粉末と樹脂粉末とを混合した混合材は使用しないのが好ましい。また、脚部21a～21c、第一接合部22、および第二接合部23を同じ材料で形成する他、異なる材料で形成することもできる。

[0027] 各脚部21a～21cには、それぞれ一つずつ巻線31a～31cが装着される。各巻線31a～31cの巻き数は同じであり、同じ導電材料で形成され、かつ同じ断面寸法を有する。従って、各巻線31a～31cは等しいインダクタンスを有する。また、各巻線31a～31cは同極性となるように接続および配置される。具体的には、図2に示すように、両巻線31a～31cに同方向の直流電流（図中矢印方向）を流した際に、各脚部21a～21cに同方向の磁束（例えば図2の紙面鉛直方向手前側に向かう磁束）が生じるように各巻線31a～31cが回路に接続される。

[0028] 以上に述べた結合インダクタ1は、例えば、第一接合部22に各脚部21a～21cの一端部を固定した状態で、予め巻回した巻線31a～31cを各脚部21a～21cの外周に挿入し、その後、各脚部21a～21cの他端部に第二接合部23を固定することによって製作される。各脚部21a～21cは、第一接合部21および第二接合部に対し、例えば接着によって固定される。

[0029] このようにして製作した結合インダクタ1では、漏れインダクタンスを利用する必要があるため、結合係数を高くしすぎないことが必要となる。もちろん結合係数が低すぎれば、磁気結合による効果を得ることができない。以上の観点から、結合インダクタ1の結合係数は、0.3～0.85（好ましくは0.3～0.75）の範囲に設定するのが好ましい。上記のとおりコア2の材料として絶縁被膜付き軟磁性粉末を使用することで、結合係数の調整が容易となり、この範囲内の結合係数を容易に得ることが可能となる。なお、ここでの結合係数は、JIS C 5321に規定された開放短絡法に基づいた、以下の式から求められる。

$$\text{結合係数 } k = \{1 - L_{sc} / L_{op}\}^{1/2}$$

ここで、 L_{sc} は短絡L値（他線全てを短絡）であり、 L_{op} は開放L値である。

[0030] 以上に述べた結合インダクタ1は、図4に示す、インターリーブ方式を採用した3相のスイッチング回路に配置される。ここでいうスイッチング回路

は、スイッチングに伴って高周波電流が流れる回路を意味する。図4では、スイッチング回路の一例として、DC-DC 3相昇圧チョッパ回路の概略構成を示している。

[0031] 図4に示すように、電源Eには、結合インダクタ1における各巻線31a～31cの一端が並列に接続される。巻線31aの他端は、第一ダイオードD1のアノードおよび第一スイッチング素子Q1の一端と接続され、巻線31bの他端は、第二ダイオードD2のアノードおよび第二スイッチング素子Q2の一端と接続される。巻線31cの他端は、第三ダイオードD3のアノードおよび第三スイッチング素子Q3の一端と接続される。各スイッチング素子Q1～Q3の他端は接地側に接続される。各スイッチング素子Q1～Q3は、図示しない制御装置からの制御信号により一定周期で開閉動作を繰り返す。この時、各スイッチング素子Q1～Q3は120°ずつ位相をずらして開閉動作を繰り返す。

[0032] 各ダイオードD1～D3のカソードから出力された電圧および電流は平滑用コンデンサCにより平滑化され、負荷Rにより消費される。

[0033] 昇圧チョッパ回路を単体で構成するシングルフェーズ方式の場合、出力側の平滑用コンデンサに送られる電流が断続的となるため、平滑用コンデンサは激しい充電と放電を繰り返す。そのため、平滑用コンデンサに大きな容量が必要となり、平滑用コンデンサが大型化する。これに対し、回路を並列化して動作させる図4のインターリーブ方式（マルチフェーズ方式）では、各相を交互にスイッチングさせるように制御を行うため、平滑用コンデンサCの蓄積電荷変動が低減され、平滑用コンデンサCの小型化を達成することができる。

[0034] 加えて、インターリーブ回路を3相に拡張しているため、2相の場合と比べて、入力電流を分流化できるため更なる大容量化が実現できる。また、出力側平滑コンデンサの容量をさらに低減することも可能となる。

[0035] また、結合インダクタ1では、各相のインダクタを磁氣的に相互結合し、等価的に一つのインダクタで昇圧動作を行うことができる。図5は、本実施

形態の結合インダクタ 1 における第一接合部 2 2 での磁束の流れを示す平面図である。同図に示すように、結合インダクタ 1 の動作中は、インダクタ平均電流から発生する直流磁束（破線矢印で示す）が相互に打ち消し合う。その一方で、交流磁束 ϕ_{ab} , ϕ_{ba} , ϕ_{bc} , ϕ_{cb} , ϕ_{ac} , ϕ_{ca} （実線矢印で示す）は、これらの任意の組合せで共有して強め合い、あるいは打ち消し合って磁束経路を循環する。このように、直流磁束を互いに打ち消し合うことでコア内磁束を低減できる一方で、交流成分の磁束が循環する磁束経路が形成されるため、結合インダクタ 1 のインダクタンスが大きくなる。従って、コア 2 に発生する磁束を減らしてコア 2 を小型化することができる。これによりリップ幅を小さくすると共に、重畳特性を良化することができる。

[0036] また、コア 2 の磁束経路にエアギャップが形成されていないため、漏れ磁束が小さくなる。従って、漏れ磁束が巻線 3 1 a ~ 3 1 c に到達し、各巻線で渦電流を生じることによる巻線 3 1 a ~ 3 1 c の発熱を防止することができる。またインダクタンスの低下も防止することができる。これにより小型でありながら巻線 3 1 a ~ 3 1 c での発熱の小さい結合インダクタ 1 を提供することが可能となる。

[0037] 次に、本実施形態にかかる 3 相結合インダクタ 1 の優位性を、他に想定される 3 相結合インダクタ（参考例）との対比で説明する。

[0038] 3 相結合インダクタの単純形態として、図 10 に示すように、4 脚型平面構造のコア 200 を用いることも考えられる。これは、巻線 301 を巻回するための 3 つの脚に加え、漏れ磁束の経路を確保するためにエアギャップ G1 を有する 1 つの脚を設けたものである。しかしながら、このコア構造では、巻線 301 間の距離や各相の漏れ磁束が流れる経路の磁路長が異なっており、対称性を欠くため、各相均一にすべき漏れインダクタンスや相互インダクタンスに大きな差が生じる。そのため、結合インダクタの性能劣化を招く点が問題となる。

[0039] この問題を解決する 3 相結合インダクタとして、図 11 に示す立体構造のコア構造が考えられる（参考例）。この結合インダクタは、コアに、120

° 位置をずらして配置した3つの外側脚210と、エアギャップG2を有する中央脚211とを設け、3つの外側脚210にそれぞれ巻線310を巻回すると共に、中央脚211を漏れ磁束の経路として使用するものである。しかしながら、このコア構造では、磁束の打ち消し合いが生じず、中央脚211に磁束が流れ込む（図中の矢印で示す）構造であるため、磁気飽和を防止する必要性から中央脚211を大径化せざるを得ない。そのため結合インダクタの小型化を図るには限界がある。

[0040] これに対し、本実施形態では、初透磁率30～200の絶縁被膜付き軟磁性粉末を使用してコア2を形成しているため、一般的なコア材料であるフェライト（初透磁率2300～2500）を使用する場合に比べ、漏れ磁束が発生し易い。従って、図11に示す中央脚211を省略してもコア2全体で適度の漏れ磁束を発生させることができる。これによりリップル抑制効果と直流電流重畳特性の良化とを達成しつつ、結合インダクタ1の小型化を図ることが可能となる。

[0041] また、フェライトをコア材料とした場合、フェライトの初透磁率が高いため、漏れ磁束が少なくなる。そのため、インダクタを大型化しないとリップル幅を抑制できず、小型化の要請に応えることができない。漏れ磁束を多くするためには磁束経路にエアギャップ（図10の符号G1、図11の符号G2参照）を設けるのが有効であるが、これでは既に述べたように巻線31a～31cでの発熱の問題を生じる。

[0042] これに対し、本実施形態のように、初透磁率30～200の絶縁被膜付き軟磁性粉末を使用してコア2を形成することにより、エアギャップを設けない場合でも適度の結合係数（0.30～0.85）を得ることができる。そのため、エアギャップを設けた場合に問題となる巻線31a～31cでの発熱を防止しつつ、安定したリップル抑制効果および直流電流重畳特性を有する小型の結合インダクタ1を提供することができる。

[0043] 次に、3相結合インダクタ1の他の実施形態を図6A～図6Dに基づいて説明する。図6A～図6Dに示す実施形態は、何れも結合インダクタ1を第

一接合部 2 2 側から見た平面図である。図 6 A ~ 図 6 D に示す実施形態は、図 1 および図 2 に示す実施形態とコア構造を異にするが、その他の構成は共通する。

[0044] 図 6 A は、図 1 に示す実施形態において、第一接合部 2 2 および第二接合部 2 3 を、中心に孔 2 4 を有する孔開き円板状に形成した例を示し、図 6 B は、第一接合部 2 2 および第二接合部 2 3 を三角板状に形成した例を示す。図 6 C は、図 6 B の実施形態において、第一接合部 2 2 および第二接合部 2 3 の中心に孔 2 4 を設けた例を示し、図 6 D は、第一接合部 2 2 および第二接合部 2 3 を、中心から放射状に延びた形状に形成した例である。図 6 A ~ 図 6 D から明らかなように、等配位置に配置された 3 つの柱部 2 1 a ~ 2 1 c の両端面は、その全領域が第一接合部 2 2 および第二接合部 2 3 によって覆われている。

[0045] なお、図 6 A および図 6 C に示すように、第一接合部 2 2 および第二接合部 2 3 の中心に孔 2 4 を設けることにより、第一接合部 2 2 および第二接合部 2 3 を成形する際のプレス荷重を低減することが可能となる。

[0046] 次に本実施形態に係る結合インダクタ 1 について、その効果を確認する確認試験を行ったので、その詳細および結果を説明する。

[0047] 実施例として図 1 に示す結合インダクタ 1 を使用した。また、比較例として、図 7 に示すように、実施例 1 の結合インダクタから、2 つの巻線 3 1 b , 3 1 c を取り除いたインダクタ 1' を使用した。実施例については 3 つの巻線 3 1 a , 3 1 b , 3 1 c に位相差 1 2 0 ° の電圧を印加した時の通電電流よりインダクタンス値を測定した。比較例については、交流電流を通電した時のインダクタンス値を測定した。また、それぞれ直流重畳電流を与えない時（重畳電流 0 A）と 2 5 A の直流重畳電流を与えた時のインダクタンス値、および重畳電流 0 A と 2 5 A の時のインダクタンスの変化率を測定した。実施例および比較例におけるコア 2 は、軟磁性材料としてアモルファス系を使用した絶縁被膜付き軟磁性粉末（初透磁率 7 0）で形成している。

[0048] なお、3 つの巻線に位相差 1 2 0 ° の電流を通電させる際に、LCRメー

タで測定されるインダクタンス値が回路動作時にそのまま作用するわけではない。そこで、この確認試験では、下記の式1および式2から求めたインダクタンスLの値を比較対象としている。両式における V_{in} および V_{out} は、実施例および比較例のインダクタにおける入力電圧および出力電圧を表す。また、 d はデューティ比、 ΔI はリップル電流幅、 f はスイッチング周波数（50kHz）を表す。

[0049] $d = 1 - V_{in} / V_{out}$ …式1

$L = (V_{in} / \Delta I) \times (1 / f) \times d$ …式2

[0050] 実施例および比較例について、重畳電流を0Aおよび25Aとした時のインダクタンス値を図8に示し、重畳電流を0Aから25Aに変化させた時のインダクタンスの変化率を図9に示す。

[0051] 図8および図9の表から明らかなように、重畳電流0Aの時、実施例のインダクタンス値は比較例とほぼ同等となる。その一方で、重畳電流を与えた時には実施例の方が比較例よりもインダクタンス値が大きくなり、インダクタンスの変化率も実施例の方が比較例よりも小さい。従って、実施例は、比較例に比べて十分なリップル電流の抑制効果を有しつつ重畳特性の良化を達成できることが確認された。

[0052] 以上の説明では、結合インダクタ1を昇圧チョッパ回路に配置する場合を例示したが、以上に述べた結合インダクタ1は、インターリーブ方式の二相のスイッチング回路を有するものであれば任意の回路に使用できる。例えば、PFC (power factor correction) 回路、コンバータ回路、インバータ回路等における変圧用途（降圧、昇圧を問わない）、インバータ用途、コンバータ用途等に使用することができる。

符号の説明

- [0053] 1 結合インダクタ
 2 コア
 21a～21c 脚部
 22 第一接合部

23 第二接合部

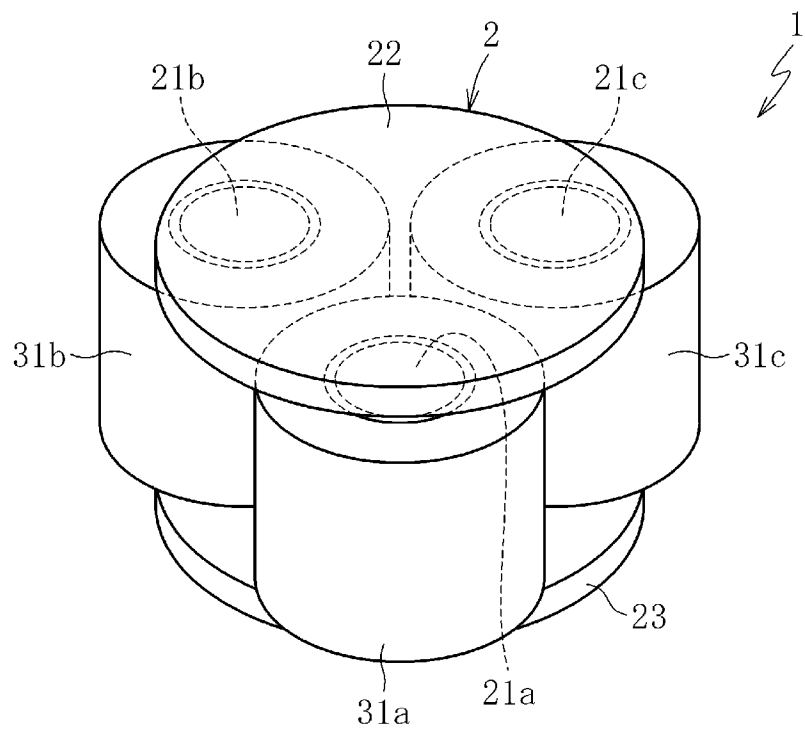
24 孔

31a~31c 巻線

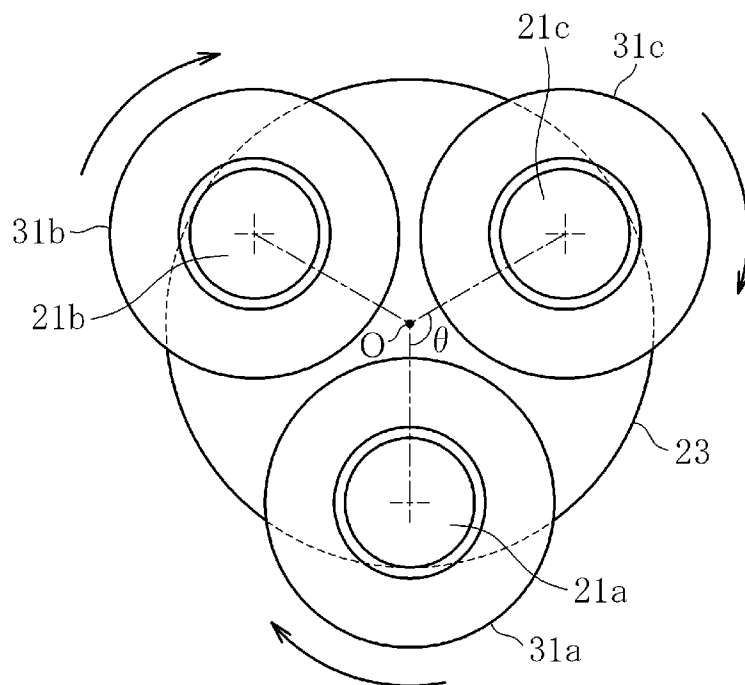
請求の範囲

- [請求項1] インターリーブ方式の3相のスイッチング回路に用いられ、コアと、互いに磁気結合した3つの巻線とを有する結合インダクタにおいて、
- 、
- 前記コアが、それぞれに巻線が巻回され、周方向に等配して配置された3つの脚部と、各脚部の一端を接合する第一接合部と、各脚部の他端を接合する第二接合部とを有し、前記コアにエアギャップが設けられておらず、
- かつ前記コアが絶縁被膜付き軟磁性粉末で形成されていることを特徴とする結合インダクタ。
- [請求項2] 前記絶縁被膜付き軟磁性粉末の初透磁率が30以上、200以下である請求項1に記載の結合インダクタ。
- [請求項3] 結合係数が0.3以上、0.85以下である請求項1または2に記載の結合インダクタ。
- [請求項4] 前記第一接合部および第二接合部の中心に孔を設けた請求項1～3の何れか1項に記載の結合インダクタ。
- [請求項5] 請求項1～4の何れか1項に記載した結合インダクタを有する、インターリーブ方式の3相のスイッチング回路。

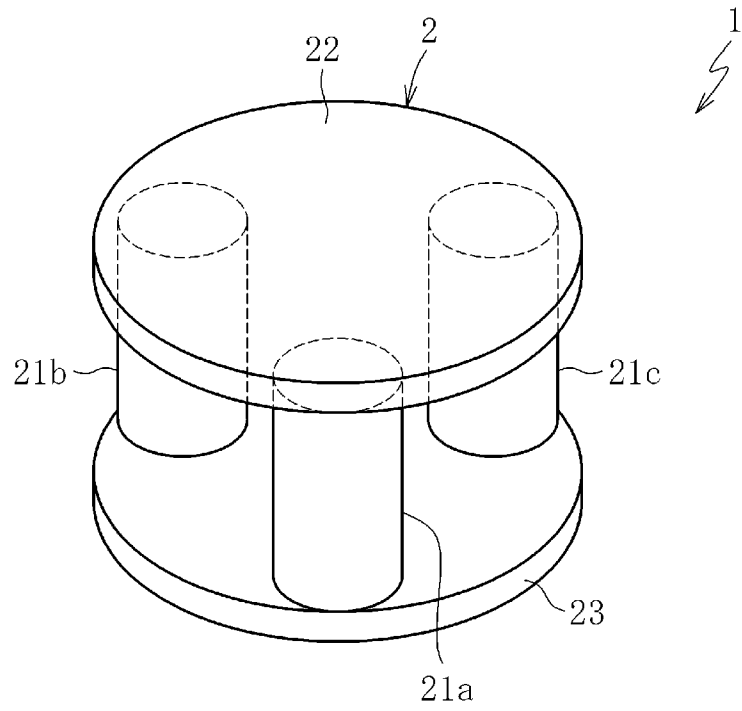
[図1]



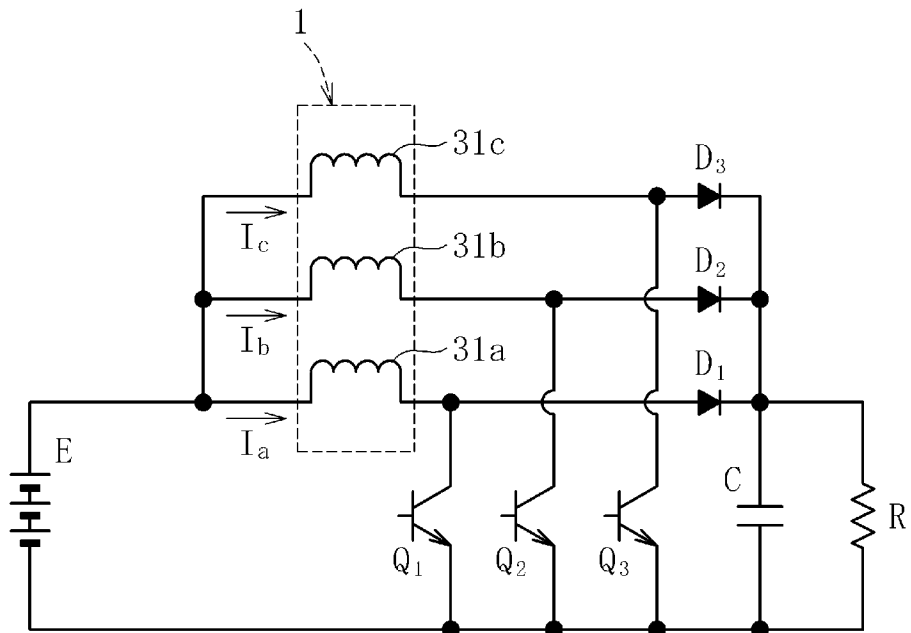
[図2]



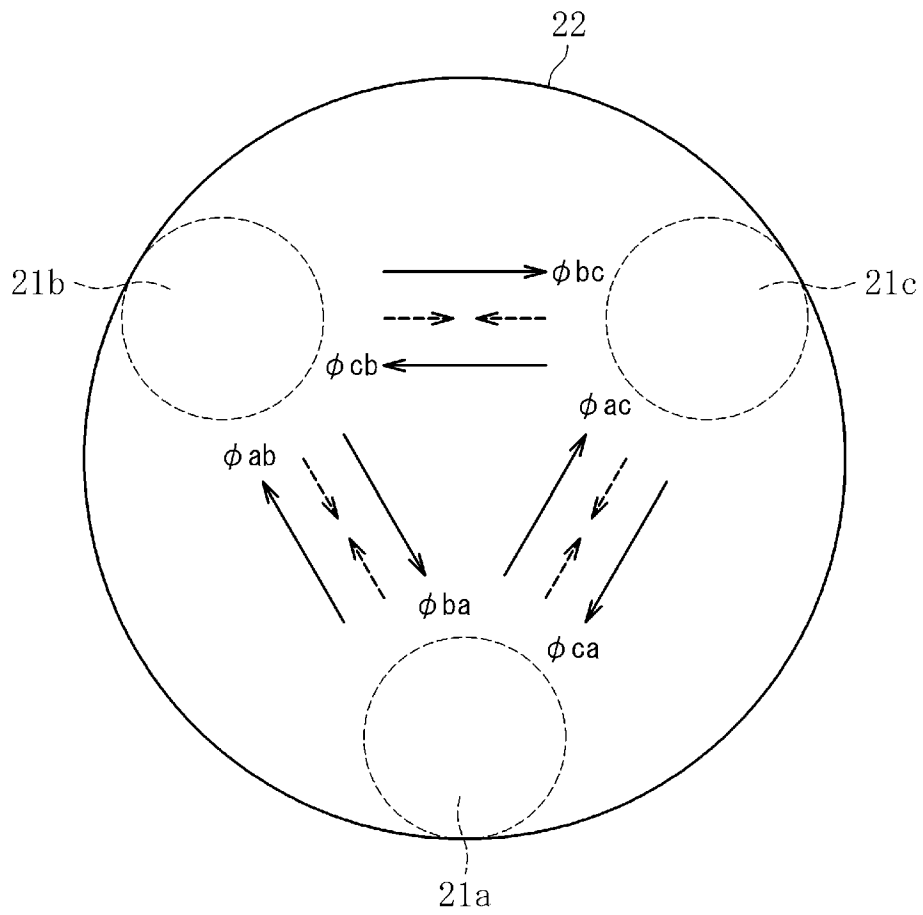
[図3]



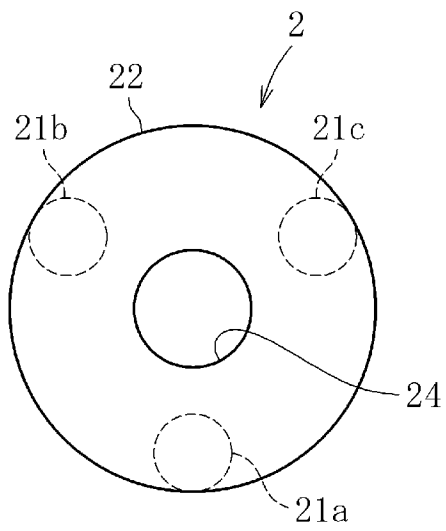
[図4]



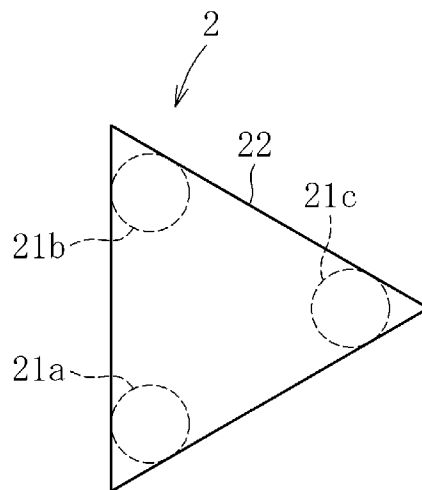
[図5]



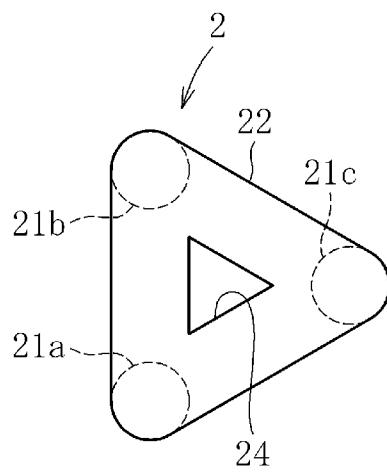
[図6A]



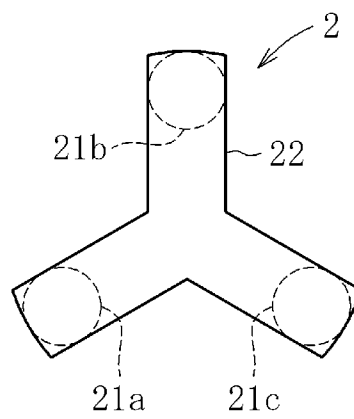
[図6B]



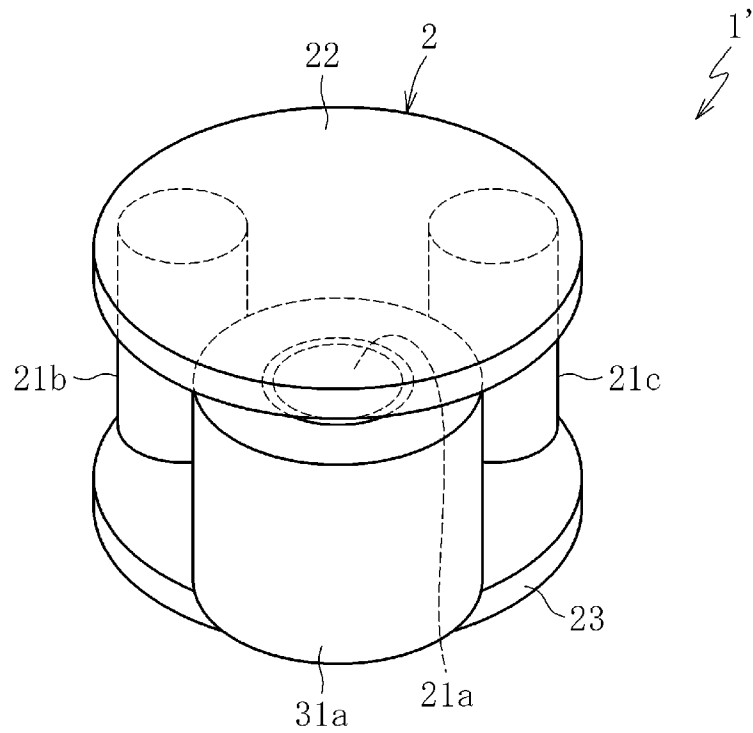
[図6C]



[図6D]



[図7]



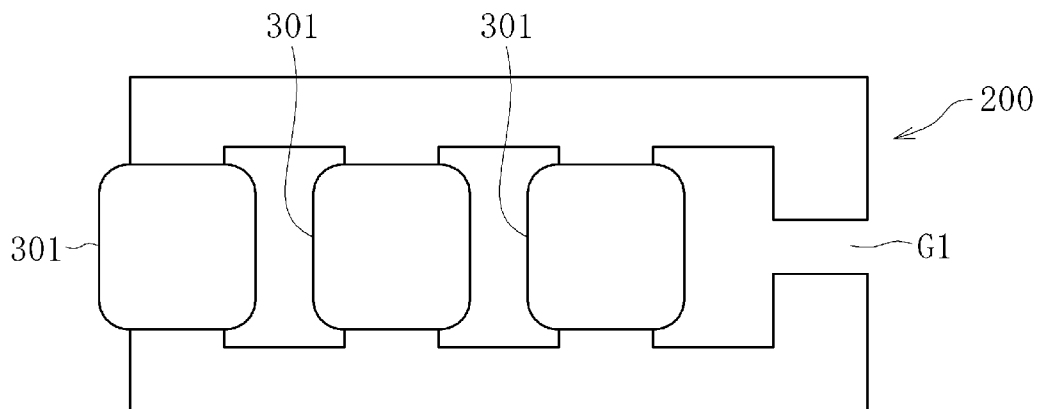
[図8]

| | | 比較例 | 実施例 |
|--------------------------|--------|-----|-----|
| インダクタンス μH | 0A 重畳 | 381 | 351 |
| | 25A 重畳 | 137 | 280 |

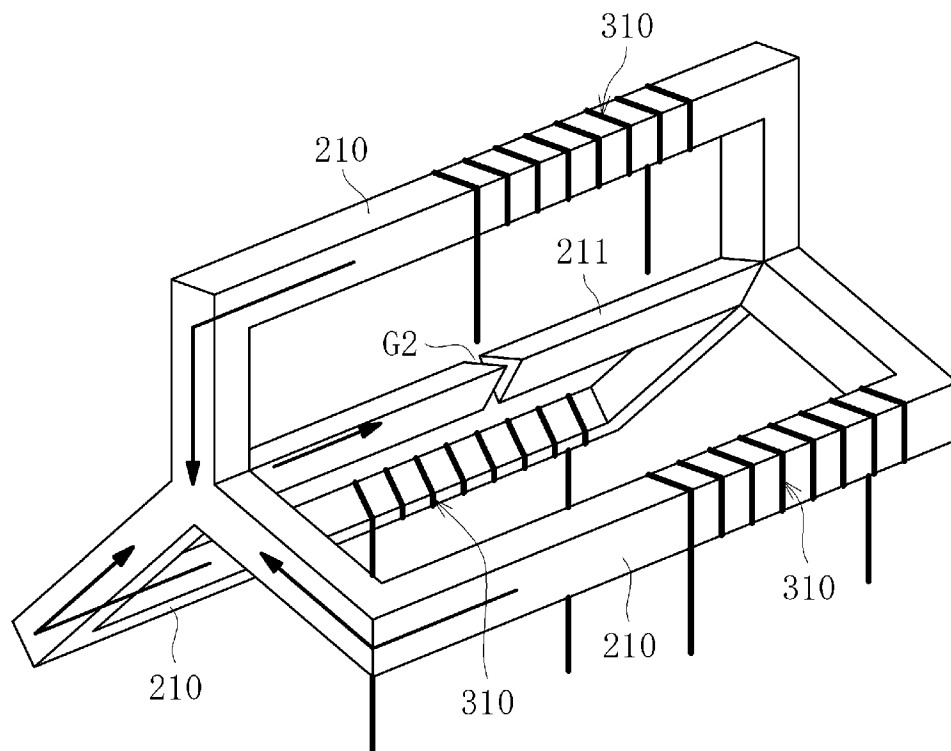
[図9]

| | | 比較例 | 実施例 |
|------------------|--------|-----|-----|
| インダクタンス 変化率 % | 0A 重畳 | 100 | 100 |
| | 25A 重畳 | 36 | 80 |

[図10]



[図11]



INTERNATIONAL SEARCH REPORT

| |
|--|
| International application No. PCT/JP2019/030760 |
|--|

A. CLASSIFICATION OF SUBJECT MATTER
 Int.Cl. H01F37/00(2006.01)i, H01F1/24(2006.01)i, H01F3/08(2006.01)i,
 H01F27/24(2006.01)i, H01F27/255(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 Int.Cl. H01F37/00, H01F1/24, H01F3/08, H01F27/24, H01F27/255, H02M3/00,
 H02M7/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | |
|--|-----------|
| Published examined utility model applications of Japan | 1922-1996 |
| Published unexamined utility model applications of Japan | 1971-2019 |
| Registered utility model specifications of Japan | 1996-2019 |
| Published registered utility model applications of Japan | 1994-2019 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| A | JP 2018-22783 A (TABUCHI ELECTRIC CO., LTD.) 08 February 2018, paragraphs [0029]-[0052], fig. 1-9 (Family: none) | 1-5 |
| A | JP 2014-220435 A (TAMURA CORPORATION) 20 November 2014, entire text, all drawings (Family: none) | 1-5 |
| A | WO 2011/061984 A1 (SHINTO HOLDINGS CO., LTD.) 26 May 2011, entire text, all drawings (Family: none) | 1-5 |

Further documents are listed in the continuation of Box C. See patent family annex.

| | |
|---|--|
| * Special categories of cited documents: | "I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention |
| "A" document defining the general state of the art which is not considered to be of particular relevance | "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone |
| "E" earlier application or patent but published on or after the international filing date | "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | "&" document member of the same patent family |
| "O" document referring to an oral disclosure, use, exhibition or other means | |
| "P" document published prior to the international filing date but later than the priority date claimed | |

| | |
|---|--|
| Date of the actual completion of the international search 03 October 2019 (03.10.2019) | Date of mailing of the international search report 15 October 2019 (15.10.2019) |
|---|--|

| | |
|--|---|
| Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan | Authorized officer Telephone No. |
|--|---|

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01F37/00(2006.01)i, H01F1/24(2006.01)i, H01F3/08(2006.01)i, H01F27/24(2006.01)i, H01F27/255(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01F37/00, H01F1/24, H01F3/08, H01F27/24, H01F27/255, H02M3/00, H02M7/00

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|-------------|------------|
| 日本国実用新案公報 | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2019年 |
| 日本国実用新案登録公報 | 1996-2019年 |
| 日本国登録実用新案公報 | 1994-2019年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
|-----------------|--|----------------|
| X | JP 2018-22783 A（田淵電機株式会社）2018.02.08, 段落[0029]-[0052], 図1-9 (ファミリーなし) | 1-5 |
| A | JP 2014-220435 A（株式会社タムラ製作所）2014.11.20, 全文, 全図（ファミリーなし） | 1-5 |
| A | WO 2011/061984 A1（新東ホールディングス株式会社）2011.05.26, 全文, 全図 | 1-5 |

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

03.10.2019

国際調査報告の発送日

15.10.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 孝章

5D

6309

電話番号 03-3581-1101 内線 3551

| C (続き) . 関連すると認められる文献 | | |
|-----------------------|-----------------------------------|----------------|
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| | (ファミリーなし) | |