(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 7 月 25 日(25.07.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/108452 A1

(51) 国際特許分類:
H01L 21/66 (2006.01) *H01L 21/683* (2006.01)
H01L 21/288 (2006.01) *H01L 21/768* (2006.01)
H01L 21/3063 (2006.01)

(21) 国際出願番号: PCT/JP2012/076825

(22) 国際出願日: 2012 年 10 月 17 日(17.10.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-010014 2012 年 1 月 20 日(20.01.2012) JP

(71) 出願人: 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目３番１号 Tokyo (JP).

(72) 発明者: 岩津 春生 (IWATSU, Haruo); 〒8611116 熊本県合志市福原１－１ 東京エレクトロン株式会社内 Kumamoto (JP). 松本 俊行 (MATSUMOTO, Toshiyuki); 〒8611116 熊本県合志市福原１－１ 東京エレクトロン九州株式会社内 Kumamoto (JP). 坂本 和生 (SAKAMOTO, Kazuo); 〒8611116 熊本県合志市福原１－１ 東京エレクトロン九州株式会社内 Kumamoto (JP).

(74) 代理人: 金本 哲男, 外 (KANEMOTO, Tetsuo et al.); 〒1620065 東京都新宿区住吉町１－２０ 角張ビル はづき国際特許事務所 Tokyo (JP).

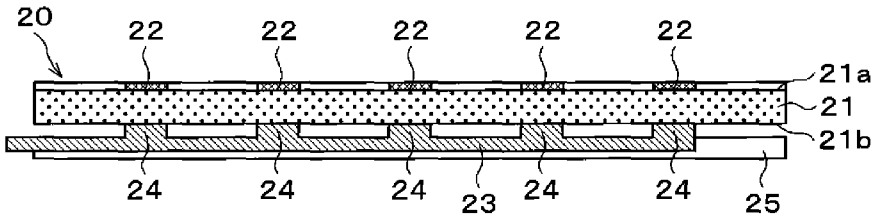
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SUPPORT SUBSTRATE AND METHOD FOR PROCESSING SUPPORT SUBSTRATE

(54) 発明の名称 : 支持基板及び基板の処理方法



(57) **Abstract**: Provided is a support substrate for supporting a substrate being processed, having: a substrate having a flat surface such that the substrate being processed can be placed thereon; a plurality of surface electrodes exposed at the surface of the substrate, and capable of physically contacting the substrate being processed; a common electrode electrically connectable to the plurality of surface electrodes; and a switching mechanism for switching the state of electrical connection of the plurality of surface electrodes and the common electrode. The switching mechanism has an anisotropically conductive member. Protrusions are formed on the surface of the common electrode on the anisotropically conductive member side thereof, at locations in opposition to the surface electrodes.

(57) 要約: 被処理基板を支持するための支持基板は、前記被処理基板を搭載することのできる平面を有する基板と、前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、前記複数の表面電極に電気的に接続可能な共通電極と、前記複数の表面電極と前記共通電極との電気的な接続状態を切り替えるための切替機構と、を有する。前記切替機構は異方性導電部材を有し、前記共通電極の異方性導電部材側の表面には、前記表面電極に対向する位置に突起部が形成されている。

WO 2013/108452 A1

明　細　書

発明の名称 ： 支持基板及び基板の処理方法

技術分野

[0001] 本発明は、被処理基板を支持するための支持基板、及び当該支持基板に支持された被処理基板に所定の処理を行う基板の処理方法に関する。

背景技術

[0002] 近年、半導体装置の高性能化が要求され、半導体デバイスの高集積化が進んでいる。かかる状況下で、高集積化された半導体デバイスを水平面内に複数配置し、これら半導体デバイスを配線で接続して半導体装置を製造する場合、配線長が増大し、それにより配線の抵抗が大きくなること、また配線遅延が大きくなることが懸念される。

[0003] そこで、半導体デバイスを３次元に積層する３次元集積技術が提案されている。この３次元集積技術においては、裏面を研磨することで薄化され、表面に複数の電子回路が形成された半導体ウェハ（以下、「ウェハ」という）を貫通するように、例えば１００μｍ以下の微細な径を有する電極、いわゆる貫通電極（ＴＳＶ：Ｔｈｒｏｕｇｈ　Ｓｉｌｉｃｏｎ　Ｖｉａ）が複数形成される。そして、この貫通電極を介して、上下に積層されたウェハが電気的に接続される（特許文献１）。

[0004] 上述した貫通電極を形成する方式には、様々なものが検討されている。そのうちの一つの形式として、電子回路の形成されていないウェハ裏面を研磨してウェハを所定の厚みに薄化した後、ウェハに貫通孔を形成し、当該貫通孔内にバリア膜や貫通電極を形成するものがある。この貫通孔には高い位置精度が求められるため、貫通孔の形成にあたっては、フォトリソグラフィー技術によりマスクを形成し、マスクが形成されたウェハをプラズマエッチング処理などのいわゆるドライエッチング技術を用いてエッチングを行うことで貫通孔が形成される。当該貫通孔内に蒸着方法などによりバリア膜を形成した後、スパッタリング、めっきなどにより金属を埋め込むことで貫通電極

が形成される。ここで、ウェハ裏面を研磨する工程はバックグラインドと呼ばれ、一般的にはウェハが１００μｍ程度の厚さになるまで研磨される。しかし、ウェハが薄くなると、割れやすくなったり、搬送が困難になったりするので、研磨工程の前にウェハ表面に支持基板が張り付けられ、その後の一連の工程が行われる。

[0005] さらに、半導体装置の製造工程においては、上述したように貫通電極を形成した後、ウェハの貫通電極や電子回路等の電気的試験が行われる。この電気的試験は、例えばテスタや、プローブカード、ウェハを載置する載置台などを有するプローブ装置を用いて行われる。そして、例えばプローブカードに設けられたプローブピンをウェハ上の電極に接触させた状態で、テスタからプローブカードを介して各電極に電気信号が送信されて、ウェハの貫通電極や電子回路等の電気的試験が行われている（特許文献２）。

先行技術文献

特許文献

[0006] 特許文献1：日本国特開２００９－００４７２２号公報

特許文献2：日本国特開２０１０－０３４４８２号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、上述のように半導体装置を製造する際、ウェハに貫通電極を形成する貫通電極形成工程、ウェハの貫通電極や電子回路等の電気的試験を行うプロービング工程が別々の装置で行われているため、これら装置間でウェハの搬送を行う必要がある。このため、半導体装置の製造工程のスループットに改善の余地があった。

[0008] そこで、半導体装置の製造工程のスループットを改善するため、発明者らは、貫通孔形成工程を電解エッチングで行い、貫通電極形成工程を電解めっきで行うことを検討した。このように電界エッチングと電界めっきを行うためには、電界を形成するための電極と対向電極が必要となるが、電界エッチ

ングと電界めっきを行う際の電極と対向電極を共通にし、貫通孔形成工程と貫通電極形成工程を連続して行うことを検討した。かかる場合では、例えば対向電極はすべての貫通電極に対して共通の電極となるため、この状態でウェハの貫通電極や電子回路等の電気的試験を行おうとすると、すべての貫通電極がショートした状態となり電気的試験を行うことができない。このため、プロービング工程では、対向電極を取り外す等の工程が別途必要となる。したがって、半導体装置の製造工程のスループットを改善するには至らなかった。

[0009] 本発明は、かかる点に鑑みてなされたものであり、半導体装置の製造工程のスループットを向上させることを目的とする。

課題を解決するための手段

[0010] 前記の目的を達成するため、本発明は、被処理基板を支持するための支持基板であって、前記被処理基板を搭載することのできる平面を有する基板と、前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、前記複数の表面電極に電気的に接続可能な共通電極と、を有する。

[0011] 本発明によれば、支持基板が表面電極と共通電極を有しており、表面電極と共通電極を電気的に接続することができる。そうすると、例えば支持基板に被処理基板を搭載した状態で、当該被処理基板の表面に処理液を供給した後、表面電極を通じて処理液と共通電極とを電気的に接続した状態で、当該処理液によって被処理基板に所定の処理を行うことができる。このように、支持基板に設けられた共通電極を一方の極とすることで、被処理基板に対する一連の処理を行うことができる。またその後、例えば処理液と共通電極とを電気的に非接続にした状態で、被処理基板の電気的特性の検査を行うこともできる。換言すれば、支持基板は薄化された被処理基板に十分な強度を与えるために用いられつつ、この支持基板が表面電極と共通電極を有していることにより、支持基板を被処理基板から剥離することなく、支持基板に支持された状態のまま、被処理基板に対する処理と電気的特性の検査を行うこと

ができるのである。したがって、半導体装置の製造工程のスループットを向上させることができる。しかも、同一の支持基板を用いて基板の所定の処理と電気的特性の検査を行うことができるので、半導体装置の製造装置のコストを低廉化することができ、当該半導体装置の製造コストも低廉化することができる。

[0012] 別な観点による本発明は、被処理基板に所定の処理を行う基板の処理方法であって、複数の表面電極と、前記複数の表面電極に電気的に接続可能な共通電極とを備えた支持基板に、被処理基板を搭載する基板搭載工程と、その後、前記被処理基板の表面に処理液を供給した後、前記複数の表面電極を通じて前記処理液と前記共通電極とを電気的に接続した状態で、前記処理液によって前記被処理基板に所定の処理を行う処理工程と、を有する。

[0013] 別な観点による本発明は、被処理基板を支持するための支持基板であって、前記被処理基板を搭載することのできる平面を有する基板と、前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、前記基板の内部に設けられ、前記複数の表面電極に電気的に接続される導電性液を収容可能な空間と、を有する。

[0014] 別な観点による本発明は、被処理基板に所定の処理を行う基板の処理方法であって、複数の表面電極と、前記複数の表面電極に電気的に接続される導電性液を収容可能な空間とを備えた支持基板に、被処理基板を搭載する基板搭載工程と、その後、前記空間に前記導電性液を流入させ、前記被処理基板の表面に処理液を供給した後、前記複数の表面電極を通じて前記処理液と前記導電性液とを電気的に接続した状態で、前記処理液によって前記被処理基板に所定の処理を行う処理工程と、を有する。

発明の効果

[0015] 本発明によれば、半導体装置の製造工程のスループットを向上させることができる。

図面の簡単な説明

[0016] [図1]本実施の形態にかかるウェハ処理の主な工程を示すフローチャートであ

る。

[図2]ウェハの構成の概略を示す縦断面図である。

[図3]支持基板の構成の概略を示す縦断面図である。

[図4]テンプレートの構成の概略を示す縦断面図である。

[図5]ウェハに支持基板を配設した様子を示す説明図である。

[図6]ウェハを薄化した様子を示す説明図である。

[図7]ウェハとテンプレートとの間にエッチング液を供給した様子を示す説明図である。

[図8]ウェハに対して電界エッチングを行う様子を示す説明図である。

[図9]ウェハに貫通孔が形成された様子を示す説明図である。

[図10]ウェハとテンプレートとの間にめっき液を供給した様子を示す説明図である。

[図11]貫通孔内に貫通電極を形成した様子を示す説明図である。

[図12]貫通電極上にバンプを形成した様子を示す説明図である。

[図13]ウェハの貫通電極や電子回路の電気的特性の検査を行う様子を示す説明図である。

[図14]半導体装置が製造された様子を示す説明図である。

[図15]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図16]他の実施の形態において所定の貫通電極上に選択的にバンプを形成した様子を示す説明図である。

[図17]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図18]他の実施の形態において貫通孔内に貫通電極を形成した様子を示す説明図である。

[図19]他の実施の形態において所定の貫通電極上に選択的にバンプを形成した様子を示す説明図である。

[図20]他の実施の形態においてめっき液を供給する様子を示す説明図である。

[図21]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図22]他の実施の形態においてウェハに支持基板を配設した様子を示す説明図である。

[図23]他の実施の形態においてウェハに貫通孔を形成した様子を示す説明図である。

[図24]他の実施の形態において貫通孔内に貫通電極を形成した様子を示す説明図である。

[図25]他の実施の形態において貫通電極上にバンプを形成した様子を示す説明図である。

[図26]他の実施の形態においてウェハの貫通電極や電子回路の電気的特性の検査を行う様子を示す説明図である。

[図27]他の実施の形態において所定の貫通電極上に選択的にバンプを形成した様子を示す説明図である。

[図28]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図29]他の実施の形態においてウェハに貫通孔を形成した様子を示す説明図である。

[図30]他の実施の形態において貫通孔内に貫通電極を形成した様子を示す説明図である。

[図31]他の実施の形態において貫通電極上にバンプを形成した様子を示す説明図である。

[図32]他の実施の形態においてウェハの貫通電極や電子回路の電気的特性の検査を行う様子を示す説明図である。

[図33]他の実施の形態において所定の貫通電極上に選択的にバンプを形成した様子を示す説明図である。

[図34]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図35]他の実施の形態においてウェハに支持基板を配設した様子を示す説明図である。

[図36]他の実施の形態においてウェハに貫通孔を形成した様子を示す説明図である。

[図37]他の実施の形態において貫通孔内に貫通電極を形成した様子を示す説明図である。

[図38]他の実施の形態において貫通電極上にバンプを形成した様子を示す説明図である。

[図39]他の実施の形態においてウェハの貫通電極や電子回路の電気的特性の検査を行う様子を示す説明図である。

[図40]他の実施の形態において所定の貫通電極上に選択的にバンプを形成した様子を示す説明図である。

[図41]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図42]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

[図43]他の実施の形態にかかる支持基板の構成の概略を示す説明図である。

発明を実施するための形態

[0017] 以下、本発明の実施の形態について説明する。本実施の形態では、本発明にかかる被処理基板としてのウェハの処理方法について、当該ウェハ処理で用いられるウェハ、支持基板、及びテンプレートの構成と共に説明する。図１は、本実施の形態にかかるウェハ処理の主な処理フローを示している。なお、以下の説明で用いる図面において、各構成要素の寸法は、技術の理解の容易さを優先させるため、必ずしも実際の寸法に対応していない。

[0018] 先ず、本実施の形態のウェハ処理で用いられるウェハ、支持基板、及びテンプレートの構成について説明する。図２に示すようにウェハ１０には、ウェハ１０の表面１０ａから裏面１０ｂまで厚み方向に貫通する、後述する貫通孔５０と貫通電極５１が形成される。なお、ウェハ１０の表面１０ａには、電子回路や配線等を含むデバイス層（図示せず）が形成されている。

[0019] 図３に示すように支持基板２０は、後述する貫通孔５０と貫通電極５１の形成位置に供給される処理液としてのエッチング液やめっき液（複数の表面電極２２）と共通電極２３との電気的な接続状態を切り替えるための切替機構としての異方性導電部材（異方性導電ゴム）２１を有している。異方性導電部材２１は、例えば略円盤形状を有し、ウェハ１０の平面視における形状

と同一の形状を有している。また、後述するように異方性導電部材２１は、ウェハ１０の表面１０ａを覆い、複数の貫通電極５１に対向するように設けられる。異方性導電部材２１は、絶縁性の樹脂に導電性の微細な金属粒子を混合したものである。そして、異方性導電部材２１の所定の部分が加圧されると、加圧された部分において分散していた金属粒子が集合して接触し、当該加圧された部分が導電性を有する経路を形成する。一方、加圧されなかった部分における金属粒子は分散した状態であるため、当該加圧されなかった部分は絶縁性を維持する。こうして異方性導電部材２１では、縦方向には導電性で横方向には絶縁性が保持される異方性が形成される。なお、異方性導電部材２１には、例えばフィルム状のものを用いてもよいし、ペースト状のものを用いてもよい。

[0020] 異方性導電部材２１の表面２１ａには、ウェハ１０に物理的に接触可能であり、且つ貫通電極５１に電気的に接続される表面電極２２が形成されている。すなわち、表面電極２２は、貫通孔５０と貫通電極５１の形成位置に対向する位置に形成されている。なお、異方性導電部材２１の表面２１ａにおいて、表面電極２２以外の部分には絶縁膜を形成することで、支持基板２０のウェハ１０に対向する表面は平坦な平面になっている。すなわち、支持基板２０は、本実施の形態においてウェハ１０を搭載することのできる平面を有する基板としても機能している。

[0021] 異方性導電部材２１の裏面２１ｂには、複数の表面電極２２に電気的に接続可能であり、且つ複数の貫通電極５１に共通して設けられた共通電極２３が設けられている。共通電極２３は、後述するように異方性導電部材２１を挟んで複数の貫通電極５１に対向する位置に設けられる。共通電極２３の異方性導電部材２１側の表面には、表面電極２２に対向する位置、すなわち貫通孔５０と貫通電極５１の形成位置に対向する位置に突起部２４が形成されている。また、共通電極２３は、支持部材２５によって支持されている。なお、内部の異方性導電部材２１などの電極構造を分かりやすくするため、図３の支持基板２０は簡略化して描いている。しかし、支持基板２０は薄化さ

れたウェハ１０を安定して搬送することが目的でもあるから、実際には支持基板２０は全体として十分な強度を有し、半導体製造装置のアームなどによって搬送できるような形状を有している。これはその後の図においても同様である。

[0022] 図４に示すようにテンプレート３０は、例えば略円盤形状を有し、ウェハ１０の平面視における形状と同一の形状を有している。また、後述するようにテンプレート３０は、ウェハ１０の裏面１０ｂを覆うように設けられている。テンプレート３０には、例えば炭化珪素（ＳｉＣ）などが用いられる。

[0023] テンプレート３０の表面３０ａには、貫通電極５１に電気的に接続される電極３１が形成されている。すなわち、電極３１は、貫通孔５０と貫通電極５１の形成位置に対向する位置に形成されている。

[0024] 次に、以上のように構成されたウェハ１０、支持基板２０、及びテンプレート３０を用いたウェハ処理について説明する。

[0025] 先ず、図５に示すようにウェハ１０の表面１０ａ側に支持基板２０が配設される（図１の工程Ｓ１）。支持基板２０は、ウェハ１０の表面１０ａを覆うように配置される。また、支持基板２０は、表面電極２２がウェハ１０の表面１０ａに接し、且つ各表面電極２２が貫通孔５０と貫通電極５１の形成位置に対向するように配置される。なお、ウェハ１０と支持基板２０の接合は、例えば加熱する温度に応じて硬化又は軟化する接着剤を介して行われる。

[0026] その後、図６に示すようにウェハ１０の裏面１０ｂを研磨し、ウェハ１０を所定の厚みに薄化する（図１の工程Ｓ２）。この工程Ｓ２の後は、ウェハ１０が薄化された状態で後続の工程が行われるが、支持基板２０がウェハ１０に十分な強度を与えるので、搬送時のウェハ１０の割れなどを防止することができる。

[0027] その後、図７に示すようにウェハ１０の裏面１０側にテンプレート３０を配設すると共に、ウェハ１０とテンプレート３０の間に処理液としてのエッチング液Ｅを供給して充填する。テンプレート３０は、ウェハ１０の裏面１

０ｂを覆い、且つ各電極３１が貫通孔５０と貫通電極５１の形成位置に対向するように配置される。また、エッチング液Ｅの供給は、例えば別途のエッチング液供給装置（図示せず）によって行ってもよいし、例えばテンプレート３０に厚み方向に貫通して形成されたエッチング液Ｅの流通路（図示せず）を介して行ってもよい。なお、エッチング液Ｅとしては、例えばフッ酸とイソプロピルアルコールの混合液（ＨＦ／ＩＰＡ）やフッ酸とエタノールの混合液などが用いられる。

[0028] その後、図８に示すように支持基板２０の共通電極２３を異方性導電部材２１側（図８の矢印の方向）に加圧して移動させる。そうすると、共通基板２３の突起部２４によって異方性導電部材２１が加圧される。加圧された部分の異方性導電部材２１は、圧縮されて導電性を有する導電部４０が形成される。一方、加圧されていない部分の異方性導電部材２１は、絶縁性を維持している。こうして共通電極２３は、導電部４０、表面電極２２、ウェハ１０を介して、エッチング液Ｅと電気的に接続される。

[0029] その後、例えば電源装置（図示せず）により、支持基板２０の共通電極２３を陰極とし、テンプレート３０の電極３１を陽極として、エッチング液Ｅに電圧を印加する。そうすると、エッチング液Ｅによってウェハ１０の電界エッチングが行われ、すなわちエッチング液Ｅがウェハ１０をエッチングしながら当該ウェハ１０の内部に進入する。そして、図９に示すようにウェハ１０に厚み方向に貫通する貫通孔５０が形成される（図１の工程Ｓ３）。貫通孔５０が形成されると、ウェハ１０とテンプレート３０の間のエッチング液Ｅが除去される。形成される貫通電極５１が銅からなる場合は、必要に応じて、貫通孔５０内部にはバリア膜などが蒸着などにより形成される。

[0030] その後、図１０に示すようにウェハ１０とテンプレート３０の間に処理液としてのめっき液Ｍを供給して充填する。めっき液Ｍの供給は、例えば別途のめっき液供給装置（図示せず）によって行ってもよいし、例えばテンプレート３０に厚み方向に貫通して形成されためっき液Ｍの流通路（図示せず）を介して行ってもよい。そして、供給されためっき液Ｍは、貫通孔５０内に

進入する。なお、めっき液Ｍとしては、例えば電解銅めっき液などが用いられる。

[0031] その後、図１１に示すように、再び支持基板２０の共通電極２３を異方性導電部材２１側に加圧して移動させ、すなわち異方性導電部材２１に導電部４０を形成して、めっき液Ｍと共通電極２３とを電気的に接続する。この状態で、例えば電源装置（図示せず）により、支持基板２０の共通電極２３を陰極とし、テンプレート３０の電極３１を陽極として、めっき液Ｍに電圧を印加する。そして、貫通孔５０内のめっき液Ｍに対して電界めっきが行われ、当該貫通孔５０内に貫通電極５１が形成される（図１の工程Ｓ４）。なお、本実施の形態においては、電界エッチングと電界めっきとそれぞれの工程で導電部４０を形成したが、電界エッチングをした際に形成した導電部４０を維持したまま、次の電界めっきを行ってもよい。

[0032] その後、図１２に示すように貫通電極５１上のめっき液Ｍに対してさらに電界めっきが行われ、当該貫通電極５１上にバンプ５２が形成される（図１の工程Ｓ５）。バンプ５２が形成されると、ウェハ１０とテンプレート３０の間のめっき液Ｍが除去されると共に、テンプレート３０をウェハ１０の上方から退避させる。

[0033] その後、図１３に示すように支持基板２０の共通電極２３への加圧を停止し、共通電極２３を異方性導電部材２１の反対側（図１３の矢印の方向）に移動させる。そうすると、突起部２４による異方性導電部材２１の加圧が停止され、当該異方性導電部材２１は絶縁性を有するようになる。こうして共通電極２３と貫通電極５１（表面電極２２）とは、電気的に非接続の状態になる。すなわち、複数の貫通電極５１は電気的に独立した状態になる。

[0034] 共通電極２３と貫通電極５１とを電気的に非接続にした状態で、検査装置６０を用いて、ウェハ１０の貫通電極５１やウェハ１０上の電子回路等の電気的特性の検査（電気的試験）を行う（図１の工程Ｓ６）。検査装置６０は、テスタ６１と、当該テスタ６１上に支持され、導電性を有する複数のプローブ６２とを有している。プローブ６２は、バンプ５２に対応する位置に配

置されている。なお、プローブ６２の形状は、図示の例に限定されず、例えばカンチレバー形状等、種々の形状を取り得ることができる。

[0035] かかる検査装置６０を用いて電気的試験を行う際には、先ず、検査装置６０をウェハ１０側に下降させて、プローブ６２をバンプ５２に接触させる。続いて、テスタ６１からプローブ６２、バンプ５２を介して貫通電極５１に電気信号が送られ、貫通電極５１の電気的試験が行われる。また、テスタ６１からプローブ６２、バンプ５２、貫通電極５１を介してウェハ１０上の電子回路に電気信号が送られ、電子回路の電気的試験が行われる。

[0036] その後、ウェハ１０と支持基板２０は、ウェハ接合装置（図示せず）に搬送される。ウェハ接合装置には、複数のウェハ１０が複数搬送される。そして、図１４に示すように積層されるウェハ１０の貫通電極５１とバンプ５２が導通するように複数のウェハ１０が接合される（図１の工程Ｓ７）。なお、この工程Ｓ７では、ウェハ１０と支持基板２０の剥離も行われる。こうしてウェハ１０が３次元的に積層された半導体装置１００が製造される。

[0037] 以上の実施の形態によれば、工程Ｓ３において、異方性導電部材２１を突起部２４によって加圧し、エッチング液Ｅと共通電極２３とを電気的に接続した状態で電解エッチングが行われて、ウェハ１０に貫通孔５０が形成される。また、工程Ｓ４と工程Ｓ５において、めっき液Ｍと共通電極２３とが電気的に接続された状態で電解めっきが行われて、貫通孔５０に貫通電極５１が形成され、さらに貫通電極５１上にバンプ５２が形成される。その後、工程Ｓ６において、異方性導電部材２１への突起部２４による加圧を停止し、貫通電極５１と共通電極２３とを電気的に非接続にした状態で、すなわち複数の貫通電極５１を電気的に独立させた状態で、ウェハ１０の電気的特性の検査が行われる。このように、支持基板２０内に設けられた共通電極２３を一方の極とすることで、電界めっきや電界エッチングなどのウェハ１０に対する一連の処理を行うことができる。先述したように、支持基板２０は薄化された基板１０に十分な強度を与える為のものでもあり、個々の装置における処理、さらには装置間の搬送を、支持基板２０をウェハ１０から剥がすこ

となく行うことができる。さらに、バンプ５２、貫通電極５１を介してウェハ１０上の電子回路を検査する際には、共通電極２３を各貫通電極５１から電気的に分離した状態にすることもできる。検査時には各貫通電極５１が短絡した状態では、個々の電子回路を正確に検査することができないからである。したがって、ウェハ１０の裏面研磨から貫通電極５１の形成、及び電子回路の電気的試験までの一連の工程を、一度もウェハ１０を剥離することなく、支持基板２０に支持された状態のまま行うことができるのである。なお、本実施の形態においては、貫通孔５０の形成において電界エッチングを用いたが、プラズマエッチングなどに代えても構わない。プラズマエッチングにより形成された貫通孔５０内に、支持基板２０内の共通電極２３を利用した電界めっきを行ってもよい。また、これらの工程の間に他の工程が行われても構わない。要するに、共通電極２３を利用した工程と、各貫通電極５１が共通電極２３から分離された状態で行われる工程とが、ウェハ１０を支持基板２０で保持した状態で行われることに本実施の形態の特徴があるのである。

[0038] 以上の実施の形態では、工程Ｓ５においてすべての貫通電極５１上にバンプ５２を形成したが、所定の貫通電極５１上にのみ選択的にバンプ５２を形成するようにしてもよい。

[0039] ここで、例えば工程Ｓ４において形成した複数の貫通電極５１のうち、貫通電極５１に欠陥がある場合や、貫通電極５１に接続される半導体デバイスの電子回路が不良品である場合など、バンプ５２を形成する前に半導体デバイスの欠陥が分かっている場合がある。或いは、工程Ｓ４で貫通電極５１を形成した後、貫通電極５１に直接プローブをコンタクトさせて工程Ｓ６を行えば、電子回路の不良や貫通電極５１の欠陥の有無を検出することができる。ウェハ１０から各半導体デバイスを個片化し、良品のみを積層するのであれば問題にはならないが、生産効率を向上させる為、ウェハレベルで積層していくと、半導体装置１００中に良品の半導体デバイス（以下、「良品デバイス」と呼ぶ場合がある。）と、不良品の半導体デバイス（以下、「不良品

デバイス」と呼ぶ場合がある。）とが混在する確率が高くなってしまう。半導体装置１００の中に、良品デバイスと不良品デバイスとが混在する場合であっても、メモリデバイスの積層であれば、良品デバイスのみを使用するようにすれば問題にはならない。しかし、良品デバイスと不良品デバイスとが貫通電極５１を通じて直列に接続されると、不良品デバイスの悪影響を受けて半導体装置１００全体が不良品になってしまう恐れがある。そこで、不良品デバイスを他の良品デバイスから電気的に分離する必要がある。すなわち、不良品デバイスが接続される貫通電極５１上にバンプ５２を形成せず、不良品デバイスの貫通電極５１と良品デバイスの貫通電極５１と電気的に非接続にする。一方、良品デバイスの貫通電極５１上にのみバンプ５２を形成して、良品デバイスの貫通電極５１と良品デバイスの貫通電極５１と電気的に接続する。

[0040] そこで本実施の形態では、図１５に示すように支持基板２０の共通電極２３の表面において、良品デバイスの貫通電極５１に対向する位置に選択的に突起部２４が形成される。そして、工程Ｓ５において、図１６に示すように共通電極２３を異方性導電部材２１側に移動させて、突起部２４によって異方性導電部材２１を加圧し、めっき液Ｍと共通電極２３とを電気的に接続する。この状態で、例えば電源装置（図示せず）により、共通電極２３を陰極とし、テンプレート３０の電極３１を陽極として、めっき液Ｍに電圧を印加する。そして、めっき液Ｍに対して電解めっきが行われ、所定の貫通電極５１上にバンプ５２が選択的に形成される。

[0041] 本実施の形態によれば、良品デバイスの貫通電極５１のみが、バンプ５２によって、積層される他の良品デバイスの貫通電極５１と電気的に接続される。一方、不良品デバイスの貫通電極５１は、積層される他の良品デバイスの貫通電極５１と電気的に接続されない。このように不良品デバイスと良品デバイスが電気的に分離されるので、不良品デバイスの影響が他の良品デバイスに及ばない。したがって、不良品デバイスが存在しても半導体装置１００を良品にすることができ、半導体装置１００の歩留まりを向上させること

ができる。

[0042] 或いは、同様にバンプ５２を選択的に形成することにより、積層される半導体デバイス間の接続を各チップ間で変えることも可能である。これまでの３次元集積技術では、各半導体デバイスは貫通電極５１を通じて直列に接続されるしかなかった。しかし、本実施の形態を利用すれば、複数の貫通電極５１のうちから任意の貫通電極５１を選択して接続させることができるようになるので、貫通電極５１を半導体装置１００におけるプログラム配線として機能させることができるのである。このように、共通電極２３の表面において選択的に突起部２４を形成することで、任意の貫通電極５１上にバンプ５２を形成することができる。共通電極２３を交換可能にしておき、各工程で必要な突起部２４を有する共通電極２３を選択するようにすればよい。

[0043] 以上の実施の形態では、異方性導電部材２１はウェハ１０の表面１０ａを覆うように設けられていたが、図１７に示すように異方性導電部材２１は貫通電極５１に対向する位置にのみ複数設けられていてもよい。かかる場合、共通電極２３の表面は平坦であって、上記実施の形態における突起部２４を省略してもよい。

[0044] そして、例えば工程Ｓ４において、図１８に示すように共通電極２３を異方性導電部材２１側に加圧して移動させる。そうすると、各異方性導電部材２１がそれぞれ加圧され、これら異方性導電部材２１が導電性を有するようになる。この状態で、例えば電源装置（図示せず）により、共通電極２３を陰極とし、テンプレート３０の電極３１を陽極として、めっき液Ｍに電圧を印加する。そして、貫通孔５０内のめっき液Ｍに対して電界めっきが行われ、当該貫通孔５０内に貫通電極５１が形成される。なお、工程Ｓ３や工程Ｓ５においても、同様の方法で電解エッチングと電解めっきがそれぞれ行われる。

[0045] 本実施の形態によっても、同一の共通電極２３を用いて、電解エッチング、電解めっき、及び電気的試験の一連の工程を、一度もウェハ１０を剥離することなく、支持基板２０に支持された状態のままで行うことができ、半導

体装置１００の製造工程のスループットを向上させることができる。また、同一の支持基板２０を用いているので、半導体装置１００の製造装置のコストを低廉化することができ、当該半導体装置１００の製造コストも低廉化することができる。

[0046] また、本実施の形態においても、図１９に示すように良品デバイスの貫通電極５１に対向する位置に選択的に異方性導電部材２１を設けてもよい。かかる場合、良品デバイスの貫通電極５１上にのみバンプ５２が形成される。したがって、不良品デバイスと良品デバイスを電気的に分離できるので、不良品デバイスの影響が他の良品デバイスに及ばず、半導体装置１００の歩留まりを向上させることができる。

[0047] 以上の実施の形態では、工程Ｓ４において電解めっきを行う際、ウェハ１０とテンプレート３０の間にめっき液Ｍを充填していたが、図２０に示すように貫通孔５０上にのみめっき液Ｍを供給するようにしてもよい。かかる場合、例えばテンプレート３０にめっき液Ｍの流通路１５０が形成されていてもよい。そして、流通路１５０を介して貫通孔５０上にめっき液Ｍが供給される。また、貫通孔５０上のみにめっき液Ｍを供給するため、貫通孔５０の周囲のウェハ１０の裏面１０ｂを疎水化してもよい。なお、工程Ｓ３や工程Ｓ５においても、同様の方法でエッチング液Ｅとめっき液Ｍがそれぞれ供給される。本実施の形態によれば、エッチング液Ｅとめっき液Ｍの供給量を少量に抑えることができるので、半導体装置１００の製造コストをさらに低廉化することができる。

[0048] 以上のウェハ処理を行うに際しては、以上の実施の形態の支持基板２０と異なる支持基板を用いてもよい。図２１に示すように支持基板２００は、貫通孔５０と貫通電極５１の形成位置に供給されるエッチング液Ｅやめっき液Ｍ（導電部２０２）と共通電極２３との電気的な接続状態を切り替えるための切替機構としての異方性導電部材２０１を有している。異方性導電部材２０１は、例えば略円盤形状を有し、ウェハ１０の平面視における形状と同一の形状を有している。また、異方性導電部材２０１は、ウェハ１０の表面１

０ａを覆うように設けられる。なお、異方性導電部材２０１には、例えばフィルム状のものを用いてもよいし、ペースト状のものを用いてもよい。

[0049] 異方性導電部材２０１の表面２０１ａには、エッチング液Ｅやめっき液Ｍと電気的に接続され、且つ異方性導電部材２０１を加圧する表面電極としての導電部２０２が形成されている。導電部２０２は、貫通孔５０と貫通電極５１の形成位置に対向する位置に形成されている。なお、この導電部２０２は、ウェハ１０の表面１０ａに形成されていてもよい。

[0050] 異方性導電部材２０１の裏面２０１ｂには、貫通電極（図示せず）を備えた支持部材２０３と、複数の貫通電極５１に共通して設けられた共通電極２０４とが設けられている。共通電極２０４は、ウェハ１０の平面視における形状と同一の形状を有し、異方性導電部材２０１を挟んで複数の貫通電極５１の形成位置に対向する位置に設けられている。また、共通電極２０４は、支持部材２０３に対して着脱自在に構成されている。

[0051] なお、本実施の形態のテンプレート２１０には、エッチング液Ｅやめっき液Ｍの流通路２１１が形成されている。流通路２１１はテンプレート２１０を厚み方向に貫通し、流通路２１１の両端部は開口している。また、流通路２１１の内側面には、電極２１２が形成されている。なお、本実施の形態ではテンプレート２１０を用いたが、上記実施の形態におけるテンプレート３０を用いてもよい。

[0052] 次に、以上のように構成されたウェハ１０、支持基板２００、及びテンプレート２１０を用いたウェハ処理について説明する。

[0053] 先ず、工程Ｓ１において、図２２に示すようにウェハ１０の表面１０ａ側に支持基板２００が配設される。支持基板２００は、ウェハ１０の表面１０ａを覆うように配置される。また、支持基板２００は、導電部２０２がウェハ１０の表面１０ａに接し、且つ各導電部２０２が貫通孔５０と貫通電極５１の形成位置に対向するように配置される。そして、導電部２０２は異方性導電部材２０１を加圧する。加圧された部分の異方性導電部材２０１は、圧縮されて導電性を有する導電部２２０が形成される。一方、加圧されていな

い部分の異方性導電部材２０１は、絶縁性を維持している。

[0054] その後、工程Ｓ２においてウェハ１０の裏面１０ｂを研磨し、ウェハ１０を所定の厚みに薄化する。

[0055] その後、工程Ｓ３において、図２３に示すようにウェハ１０の裏面１０側にテンプレート２１０を配設する。テンプレート２１０は、流通路２１１が貫通孔５０の形成位置に対向するように配置される。その後、流通路２１１を介してウェハ１０上にエッチング液Ｅが供給される。そして、共通電極２０４とエッチング液Ｅが電気的に接続される。その後、例えば電源装置（図示せず）により、共通電極２０４を陰極とし、テンプレート２１０の電極２１２を陽極として、エッチング液Ｅに電圧を印加する。そうすると、エッチング液Ｅによってウェハ１０の電界エッチングが行われ、ウェハ１０に貫通孔５０が形成される。

[0056] その後、工程Ｓ４において、図２４に示すように流通路２１１を介してウェハ１０上にめっき液Ｍを供給する。供給されためっき液Ｍは、貫通孔５０内に進入する。そして、共通電極２０４とめっき液Ｍが電気的に接続される。その後、例えば電源装置（図示せず）により、共通電極２０４を陰極とし、テンプレート２１０の電極２１２を陽極として、めっき液Ｍに電圧を印加する。そして、貫通孔５０内のめっき液Ｍに対して電界めっきが行われ、当該貫通孔５０内に貫通電極５１が形成される。

[0057] その後、工程Ｓ５において、図２５に示すように貫通電極５１上のめっき液Ｍに対してさらに電界めっきが行われ、当該貫通電極５１上にバンプ５２が形成される。

[0058] その後、工程Ｓ６において、図２６に示すように共通電極２０４を異方性導電部材２０１（支持部材２０３）から取り外し、共通電極２０４と貫通電極５１を電気的に非接続の状態にする。すなわち、複数の貫通電極５１を電気的に独立させる。そして、テンプレート２１０の電極２１２を電気的試験の電極として用いて、ウェハ１０の貫通電極５１やウェハ１０上の電子回路等の電気的特性の検査を行う。

[0059] その後、工程Ｓ７において、複数のウェハ１０が接合されて、半導体装置１００が製造される。

[0060] 本実施の形態によれば、同一の共通電極２０４を用いて、電解エッチング、電解めっき、及び電気的試験の一連の工程を、一度もウェハ１０を剥離することなく、支持基板２００に支持された状態のままで行うことができ、半導体装置１００の製造工程のスループットを向上させることができる。また、同一の支持基板２００を用いているので、半導体装置１００の製造装置のコストを低廉化することができ、当該半導体装置１００の製造コストも低廉化することができる。

[0061] また、本実施の形態においても、図２７に示すように良品デバイスの貫通電極５１に対向する位置に選択的に導電部２０２を設けてもよい。かかる場合、良品デバイスの貫通電極５１上にのみバンプ５２が形成される。したがって、不良品デバイスと良品デバイスを電気的に分離できるので、不良品デバイスの影響が他の良品デバイスに及ばず、半導体装置１００の歩留まりを向上させることができる。

[0062] 以上のウェハ処理を行うに際しては、以上の実施の形態の支持基板２０、２００とさらに異なる支持基板を用いてもよい。図２８に示すように支持基板３００は、個別電極層３０１、スイッチ層３０２、共通電極層３０３を有している。個別電極層３０１、スイッチ層３０２、共通電極層３０３は、ウェハ１０側からこの順で設けられる。

[0063] 個別電極層３０１には、貫通電極５１に電気的に接続される表面電極としての電極３１０が設けられている。電極３１０は、貫通孔５０と貫通電極５１の形成位置に対向する位置に形成されている。

[0064] スイッチ層３０２には、貫通孔５０と貫通電極５１の形成位置に供給されるエッチング液Ｅやめっき液Ｍ（電極３１０）と後述する共通電極３３０との電気的な接続状態を切り替えるための切替機構としてのスイッチ回路３２０が設けられている。スイッチ回路３２０は、オンの状態ではエッチング液Ｅやめっき液Ｍと共通電極３３０を電気的に接続し、オフの状態ではエッチ

ング液Ｅやめっき液Ｍと共通電極３３０を電気的に非接続にする。また、スイッチ回路３２０は、各電極３１０に電気的に接続されるように複数設けられている。

[0065] 共通電極層３０３には、複数の貫通電極５１に共通して設けられた共通電極３３０が設けられている。すなわち、共通電極３３０は、スイッチ回路３２０を挟んで複数の貫通電極５１に対向する位置に設けられている。

[0066] 次に、以上のように構成されたウェハ１０、支持基板３００、及びテンプレート３０を用いたウェハ処理について説明する。

[0067] 先ず、工程Ｓ１において、ウェハ１０の表面１０ａ側に支持基板３００が配設される。支持基板３００は、ウェハ１０の表面１０ａを覆うように配置される。また、支持基板３００は、電極３１０がウェハ１０の表面１０ａに接し、且つ各電極３１０が貫通孔５０と貫通電極５１の形成位置に対向するように配置される。

[0068] その後、工程Ｓ２においてウェハ１０の裏面１０ｂを研磨し、ウェハ１０を所定の厚みに薄化する。

[0069] その後、工程Ｓ３において、図２９に示すようにウェハ１０の裏面１０側にテンプレート３０を配設すると共に、ウェハ１０とテンプレート３０の間にエッチング液Ｅを供給して充填する。テンプレート３０は、ウェハ１０の裏面１０ｂを覆い、且つ各電極３１が貫通孔５０と貫通電極５１の形成位置に対向するように配置される。その後、すべてのスイッチ回路３２０をオンにして、共通電極３３０とエッチング液Ｅを電気的に接続する。そして、例えば電源装置（図示せず）により、共通電極３３０を陰極とし、テンプレート３０の電極３１を陽極として、エッチング液Ｅに電圧を印加する。そうすると、エッチング液Ｅによってウェハ１０の電界エッチングが行われ、ウェハ１０に貫通孔５０が形成される。

[0070] その後、工程Ｓ４において、図３０に示すようにウェハ１０とテンプレート３０の間にめっき液Ｍを供給して充填する。供給されためっき液Ｍは、貫通孔５０内に進入する。その後、すべてのスイッチ回路３２０をオンにして

、共通電極３３０とめっき液Ｍを電気的に接続する。そして、例えば電源装置（図示せず）により、共通電極３３０を陰極とし、テンプレート３０の電極３１を陽極として、めっき液Ｍに電圧を印加する。そして、貫通孔５０内のめっき液Ｍに対して電界めっきが行われ、当該貫通孔５０内に貫通電極５１が形成される。

[0071] その後、工程Ｓ５において、図３１に示すように貫通電極５１上のめっき液Ｍに対してさらに電界めっきが行われ、当該貫通電極５１上にバンプ５２が形成される。

[0072] その後、工程Ｓ６において、図３２に示すようにすべてのスイッチ回路３２０をオフにして、共通電極３３０と貫通電極５１を非接続の状態にする。すなわち、複数の貫通電極５１を電気的に独立させる。そして、検査装置６０を用いて、ウェハ１０の貫通電極５１やウェハ１０上の電子回路等の電気的特性の検査を行う。この場合においては、スイッチ回路３２０は一括してすべてのスイッチをオン／オフできるように構成されていることが望ましい。

[0073] その後、工程Ｓ７において、複数のウェハ１０が接合されて、半導体装置１００が製造される。

[0074] 本実施の形態によれば、同一の共通電極３３０を用いて、電解エッチング、電解めっき、及び電気的試験の一連の工程を、一度もウェハ１０を剥離することなく、支持基板３００に支持された状態のままで行うことができ、半導体装置１００の製造工程のスループットを向上させることができる。また、同一の支持基板３００を用いているので、半導体装置１００の製造装置のコストを低廉化することができ、当該半導体装置１００の製造コストも低廉化することができる。

[0075] また、本実施の形態においても、工程Ｓ５において図３３に示すようにバンプ５２を形成する際、良品デバイスの貫通電極５１に対向する位置のスイッチ回路３２０をオンにして、不良品デバイスの貫通電極５１に対向する位置のスイッチ回路３２０をオフにしてもよい。この場合においては、スイッ

チ回路３２０に、選択的にスイッチをオン／オフできる機能が備わっている。かかる場合、良品デバイスの貫通電極５１上にのみバンプ５２が形成される。したがって、不良品デバイスと良品デバイスを電気的に分離できるので、不良品デバイスの影響が他の良品デバイスに及ばず、半導体装置１００の歩留まりを向上させることができる。

[0076] 以上のウェハ処理を行うに際しては、以上の実施の形態の支持基板２０、２００、３００と異なる支持基板を用いてもよい。図３４に示すように支持基板４００は、個別電極層４０１、スイッチ層４０２、液供給層４０３を有している。個別電極層４０１、スイッチ層４０２、液供給層４０３は、ウェハ１０側からこの順で設けられる。なお支持基板４００には、例えばシリコンやセラミックスが用いられる。

[0077] 個別電極層４０１には、ウェハ１０に物理的に接触可能であり、貫通電極５１に電気的に接続される表面電極４１０が設けられている。表面電極４１０は、貫通孔５０と貫通電極５１の形成位置に対向する位置に複数形成されている。なお、個別電極層４０１において表面電極４１０以外の部分には絶縁膜を形成することで、支持基板４００のウェハ１０に対向する表面は平坦な平面になっている。すなわち、支持基板４００は、本実施の形態においてウェハ１０を搭載することのできる平面を有する基板としても機能している。

[0078] スイッチ層４０２には、後述する導電性液と絶縁性液を収容可能な空間４２０が形成されている。空間４２０は、表面電極４１０に対向する位置に複数形成されている。

[0079] 液供給層４０３には、導電性液を流通させるための導電性液流通路４３０が設けられている。導電性液流通路４３０には複数の分岐流路４３１が接続され、各分岐流路４３１は空間４２０に接続されている。また導電性液流通路４３０には、分岐流路４３１を介して空間４２０に導電性液を圧送するための圧送機構（図示せず）、或いは空間４２０から分岐流路４３１を介して導電性液を吸引するための吸引機構（図示せず）が接続される。かかる構成

により、導電性液流通路４３０は各空間４２０に導電性液を流入させ、且つ各空間４２０から導電性液を流出させることができる。また、分岐流路４３１と空間４２０の径が十分に小さい場合は、当該分岐流路４３１と空間４２０において導電性液は毛細管現象によって流入させることもできる。そして、空間４２０に導電性液が収容されると、表面電極４１０と導電性液が電気的に接続される。なお、導電性液としては導電性を有する液であれば特に限定されないが、例えばイオンを含む電解液やリキッドメタル（液体金属）が用いられる。

[0080] また液供給層４０３には、絶縁性液を流通させるための絶縁性液流通路４３２が設けられている。絶縁性液流通路４３２には複数の分岐流路４３３が接続され、各分岐流路４３３は空間４２０に接続されている。また絶縁性液流通路４３２には、分岐流路４３３を介して空間４２０に絶縁性液を圧送するための圧送機構（図示せず）、或いは空間４２０から分岐流路４３３を介して絶縁性液を吸引するための吸引機構（図示せず）が接続される。かかる構成により、絶縁性液流通路４３２は各空間４２０に絶縁性液を流入させ、且つ各空間４２０から絶縁性液を流出させることができる。また、分岐流路４３３と空間４２０の径が十分に小さい場合は、当該分岐流路４３３と空間４２０において絶縁性液は毛細管現象によって流入させることもできる。なお、絶縁性液としては絶縁性を有する液であれば特に限定されないが、例えば純水が用いられる。また絶縁性液は、後述するように空間４２０の洗浄用液としても機能する。

[0081] なお、本実施の形態で用いられるテンプレートの形状は限定されるものではないが、ここでは図２１に示したテンプレート２１０を用いた場合について説明する。

[0082] 次に、以上のように構成されたウェハ１０、支持基板４００、及びテンプレート２１０を用いたウェハ処理について説明する。

[0083] 先ず、工程Ｓ１において、図３５に示すようにウェハ１０の表面１０ａ側に支持基板４００が配設される。支持基板４００は、ウェハ１０の表面１０

ａを覆うように配置される。また、支持基板４００は、表面電極４１０がウェハ１０の表面１０ａに接し、且つ各表面電極４１０が貫通孔５０と貫通電極５１の形成位置に対向するように配置される。

[0084] その後、工程Ｓ２においてウェハ１０の裏面１０ｂを研磨し、ウェハ１０を所定の厚みに薄化する。

[0085] その後、工程Ｓ３において、図３６に示すようにウェハ１０の裏面１０側にテンプレート２１０を配設する。テンプレート２１０は、流通路２１１が貫通孔５０の形成位置に対向するように配置される。その後、ウェハ１０の裏面１０ｂにおいて貫通孔５０が形成される領域の周囲を疎水化した状態で、流通路２１１を介してウェハ１０上にエッチング液Ｅが供給される。このとき、支持基板４００において、導電性液流通路４３０から分岐流路４３１を介して空間４２０に導電性液Ｃを流入させて、当該空間４２０が導電性液Ｃで充填される。そして、導電性液Ｃとエッチング液Ｅが電気的に接続される。その後、例えば電源装置（図示せず）により、導電性液Ｃを陰極とし、テンプレート２１０の電極２１２を陽極として、エッチング液Ｅに電圧を印加する。そうすると、エッチング液Ｅによってウェハ１０の電界エッチングが行われ、ウェハ１０に貫通孔５０が形成される。

[0086] その後、工程Ｓ４において、図３７に示すように流通路２１１を介してウェハ１０上にめっき液Ｍを供給する。供給されためっき液Ｍは、貫通孔５０内に進入する。このとき、工程Ｓ３に引き続き、空間４２０は導電性液流通路４３０からの導電性液Ｃで充填されている。そして、導電性液Ｃとめっき液Ｍが電気的に接続される。その後、例えば電源装置（図示せず）により、導電性液Ｃを陰極とし、テンプレート２１０の電極２１２を陽極として、めっき液Ｍに電圧を印加する。そして、貫通孔５０内のめっき液Ｍに対して電界めっきが行われ、当該貫通孔５０内に貫通電極５１が形成される。

[0087] その後、工程Ｓ５において、図３８に示すように貫通電極５１上のめっき液Ｍに対してさらに電界めっきが行われ、当該貫通電極５１上にバンプ５２が形成される。バンプ５２が形成されると、ウェハ１０とテンプレート３０

の間のめっき液Ｍが除去されると共に、テンプレート３０をウェハ１０の上方から退避させる。

[0088] その後、工程Ｓ６において、空間４２０から導電性液流通路４３０に導電性液Ｃを流出させた後、図３９に示すように絶縁性液流通路４３２から分岐流路４３３を介して空間４２０に絶縁性液Ｌを流入させる。本実施の形態では、上述したように絶縁性液Ｌが洗浄用液として機能し、空間４２０内が洗浄される。そして、空間４２０が絶縁性液Ｌで充填され、空間４２０の導電性液Ｃが絶縁性液Ｌに入れ替えられる。そうすると、複数の貫通電極５１が電気的に独立する。そして、テンプレート２１０の電極２１２を電気的試験の電極として用いて、ウェハ１０の貫通電極５１やウェハ１０上の電子回路等の電気的特性の検査を行う。

[0089] その後、工程Ｓ７において、複数のウェハ１０が接合されて、半導体装置１００が製造される。

[0090] 本実施の形態によれば、支持基板４００において空間４２０内で導電性液Ｃと絶縁性液Ｌを入れ替えることで、電解エッチング、電解めっき、及び電気的試験の一連の工程を行うことができる。すなわち、一度もウェハ１０を剥離することなく、支持基板４００に支持された状態のままで一連の工程を行うことができ、半導体装置１００の製造工程のスループットを向上させることができる。また、同一の支持基板４００を用いているので、半導体装置１００の製造装置のコストを低廉化することができ、当該半導体装置１００の製造コストも低廉化することができる。したがって、本実施の形態によれば、上記実施の形態と同様の効果を享受することができるのである。

[0091] また支持基板４００は、テンプレート２１０とほぼ同じ構造を有し、上記実施の形態のような共通電極を必要とせず、スイッチ層４０２に空間４２０が形成されていればよい。したがって、支持基板４００の構造を簡易化することができ、半導体装置１００の製造装置のコストをさらに低廉化することができる。

[0092] 以上の実施の形態において、図４０に示すように複数の空間４２０におい

て選択的に導電性液Ｃ又は絶縁性液Ｌを充填してもよい。例えば良品デバイスの貫通電極５１に対向する空間４２０に導電性液Ｃを充填し、残りの空間４２０、すなわち不良品デバイスに対応する空間４２０に絶縁性液Ｌを充填する。かかる場合、良品デバイスの貫通電極５１上にのみバンプ５２が形成される。したがって、不良品デバイスと良品デバイスを電気的に分離できるので、不良品デバイスの影響が他の良品デバイスに及ばず、半導体装置１００の歩留まりを向上させることができる。

[0093] 以上の実施の形態では、支持基板４００の液供給層４０３に導電性液流通路４３０と絶縁性液流通路４３２が設けられていたが、図４１に示すようにさらに洗浄用液を流通させるための洗浄用液流通路４４０が設けられていてもよい。洗浄用液流通路４４０には複数の分岐流路４４１が接続され、各分岐流路４４１は空間４２０に接続されている。また洗浄用液流通路４４０には、分岐流路４４１を介して空間４２０に洗浄用液を圧送するための圧送機構（図示せず）や、空間４２０から分岐流路４４１を介して洗浄用液を吸引するための吸引機構（図示せず）が設けられている。かかる構成により、洗浄用液流通路４４０は各空間４２０に洗浄用液を流入させ、且つ各空間４２０から洗浄用液を流出させることができる。また、分岐流路４４１と空間４２０の径は小さいため、当該分岐流路４４１と空間４２０において洗浄用液は毛細管現象によって流入する。

[0094] かかる場合、工程Ｓ６の電気的試験において、空間４２０から導電性液流通路４３０に導電性液Ｃを流出させた後、洗浄用液流通路４４０から分岐流路４４１を介して空間４２０に洗浄用液を流入させる。そして、空間４２０を洗浄用液によって洗浄する。その後、空間４２０から洗浄用液流通路４４０に洗浄液を流出させた後、絶縁性液流通路４３２から空間４２０に絶縁性液Ｌを流入させる。こうして、空間４２０の導電性液Ｃが絶縁性液Ｌに入れ替えられる。本実施の形態によれば、絶縁性液Ｌとは別の洗浄液によって空間４２０を洗浄しているので、当該空間４２０から導電性液Ｃをより確実に除去して、空間４２０を洗浄することができる。したがって、その後行われ

る電気的試験をより適切に行うことができる。

[0095] 以上の実施の形態では、支持基板４００の液供給層４０３に導電性液流通路４３０と絶縁性液流通路４３２が設けられていたが、これら導電性液流通路４３０と絶縁性液流通路４３２に代えて、図４２に示すように導電性液Ｃ又は絶縁性液Ｌを流通させる液流通路４５０が設けられていてもよい。液流通路４５０には複数の分岐流路４５１が接続され、各分岐流路４５１は空間４２０に接続されている。また液流通路４５０には、分岐流路４５１を介して空間４２０に導電性液Ｃ又は絶縁性液Ｌを圧送するための圧送機構（図示せず）や、空間４２０から分岐流路４５１を介して導電性液Ｃ又は絶縁性液Ｌを吸引するための吸引機構（図示せず）が設けられている。かかる構成により、液流通路４５０は各空間４２０に導電性液Ｃ又は絶縁性液Ｌを流入させ、且つ各空間４２０から導電性液Ｃ又は絶縁性液Ｌを流出させることができる。また、分岐流路４５１と空間４２０の径は小さいため、当該分岐流路４５１と空間４２０において導電性液Ｃ又は絶縁性液Ｌは毛細管現象によって流入する。

[0096] かかる場合においても、工程Ｓ３～Ｓ５では空間４２０内に導電性液Ｃを充填して電解エッチングと電解めっきを行うことができ、工程Ｓ６では空間４２０内に絶縁性液Ｌを充填して電気的試験を行うことができる。すなわち、空間４２０内で導電性液Ｃと絶縁性液Ｌを入れ替えることで、電解エッチング、電解めっき、及び電気的試験の一連の工程を、一度もウェハ１０を剥離することなく、支持基板４００に支持された状態のままで行うことができ、半導体装置１００の製造工程のスループットを向上させることができる。また、同一の支持基板４００を用いているので、半導体装置１００の製造装置のコストを低廉化することができ、当該半導体装置１００の製造コストも低廉化することができる。したがって、本実施の形態によれば、上記実施の形態と同様の効果を享受することができるのである。

[0097] また、本実施の形態では液の供給系統を１系統（液流通路４５０）にしているので、支持基板４００の構造をより簡易化することができ、半導体装置

１００の製造装置のコストをさらに低廉化することができる。なお液流通路４５０には、さらに空間４２０を洗浄するための洗浄用液を流通させてもよい。

[0098] 以上の実施の形態の支持基板４００は、個別電極層４０１、スイッチ層４０２、液供給層４０３の３層構造を有していたが、図４３に示すように支持基板４００は、その内部に空間４６０が形成された基板であってもよい。

[0099] 支持基板４００の上面には複数の浸透孔４６１が形成されている。各浸透孔４６１には、ウェハ１０に物理的に接触可能であり、貫通電極５１に電気的に接続される、上述の表面電極４１０が設けられている。

[0100] また支持基板４００の上面には、空間４６０に導電性液Ｃ又は絶縁性液Ｌを流入させる流入孔４６２と、空間４６０から導電性液Ｃと絶縁性液Ｌを流出させる流出孔４６３とが形成されている。流入孔４６２には、導電性液Ｃを流通させるための導電性液流通路（図示せず）と、絶縁性液Ｌを流通させるための絶縁性液流通路（図示せず）とが接続されている。同様に流出孔４６３にも、導電性液流通路（図示せず）と絶縁性液流通路（図示せず）とが接続されている。

[0101] かかる場合においても、工程Ｓ３～Ｓ５では空間４６０内に導電性液Ｃを充填して電解エッチングと電解めっきを行うことができ、工程Ｓ６では空間４６０内に絶縁性液Ｌを充填して電気的試験を行うことができる。すなわち、空間４６０内で導電性液Ｃと絶縁性液Ｌを入れ替えることで、電解エッチング、電解めっき、及び電気的試験の一連の工程を、一度もウェハ１０を剥離することなく、支持基板４００に支持された状態のままで行うことができ、半導体装置１００の製造工程のスループットを向上させることができる。また、同一の支持基板４００を用いているので、半導体装置１００の製造装置のコストを低廉化することができ、当該半導体装置１００の製造コストも低廉化することができる。したがって、本実施の形態によれば、上記実施の形態と同様の効果を享受することができるのである。

[0102] なお空間４６０には、当該空間４６０を洗浄するための洗浄用液を流通さ

せてもよい。

[0103] 以上の実施の形態では、工程Ｓ６の電気的試験において、空間４２０、４６０に絶縁性液Ｌを充填していたが、空間４２０、４６０内に液を充填せず、すなわち空気を充填させてもよい。かかる場合でも、複数の貫通電極５１を電気的に独立させて、電気的試験を適切に行うことができる。

[0104] 以上の実施の形態では、工程Ｓ３において貫通孔５０を形成した後、工程Ｓ４において貫通電極５１を形成していたが、工程Ｓ３と工程Ｓ４の間、すなわち貫通孔５０に貫通電極５１が形成される前に、当該貫通孔５０の内側面には電着絶縁膜が形成される。かかる電着絶縁膜の形成を本発明の方法を用いて行ってもよい。なお、以下の説明においては支持基板４００とテンプレート２１０を用いて説明するが、他の支持基板２０、２００、３００、或いは他のテンプレート３０を用いてもよい。

[0105] かかる場合、テンプレート２１０の流通路２１１を介してウェハ１０上に電着絶縁膜溶液、例えば電着ポリイミド溶液を供給する。この電着絶縁膜溶液の供給は、図３７に示しためっき液Ｍを電着絶縁膜溶液に代えた図と同様であるので、図示を省略する。

[0106] ウェハ１０上に供給された電着絶縁膜溶液は、貫通孔５０内に進入する。このとき、工程Ｓ３に引き続き、空間４２０は導電性液流通路４３０からの導電性液Ｃで充填されている。その後、例えば電源装置（図示せず）により、導電性液Ｃを陰極とし、テンプレート２１０の電極２１２を陽極として、電着絶縁膜溶液に電圧を印加する。そうすると、貫通孔５０の内側面に均一な膜厚の電着絶縁膜、例えば電着ポリイミド膜が形成される。このようにして形成される電着ポリイミド膜は、導体であるウェハ１０と貫通電極５１との間の絶縁膜として機能する。従来は、蒸着重合やＣＶＤなどで貫通孔５０の内側面に絶縁膜を形成してきた。これらの従来の方法においては、膜が均一に成長するため、ウェハと支持基板との間においても成長する絶縁膜が問題となっていたが、テンプレート２１０を利用した蒸着ポリイミド膜であればこのような問題は発生しない。また、工程Ｓ４などで使用するテンプレー

ト２１０や支持基板４００を活用することができるので、コスト低減につながる。

[0107] なお、電着絶縁膜の形成に際しては、貫通孔５０の支持基板４００側の底部にも電着絶縁膜が形成されるが、例えばレーザ加工やドライエッチングなどを用いてこの底部の電着絶縁膜を選択的に除去すればよい。

[0108] これまでの実施の形態で説明してきた支持基板２０、２００、３００、４００はウェハ１０を一時的に保持するものであったが、この支持基板がそのままインターポーザとして使われるものであっても構わない。インターポーザとは、主に端子ピッチの異なるチップとメイン基板との間で中継するものである。支持基板の内部に、本発明でこれまで説明してきたようなスイッチ回路などと、メイン基板と接続される配線層とが形成される。この場合においては、ウェハは支持基板から最終的に剥離されることはない。支持基板上に複数のウェハが積層された後、支持基板ごとウェハはダイシングされる。個片化された支持基板はインターポーザとして機能するようになる。

[0109] 以上、添付図面を参照しながら本発明の好適な実施の形態について説明したが、本発明はかかる例に限定されない。当業者であれば、特許請求の範囲に記載された思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。本発明はこの例に限らず種々の態様を採りうるものである。

符号の説明

[0110]
１０ ウェハ
２０ 支持基板
２１ 異方性導電部材
２２ 表面電極
２３ 共通電極
２４ 突起部
３０ テンプレート

５０　貫通孔

５１　貫通電極

５２　バンプ

１００　半導体装置

２００　支持基板

２０１　異方性導電部材

２０２　導電部

２０４　共通電極

２１０　テンプレート

３００　支持基板

３０１　個別電極層

３０２　スイッチ層

３０３　共通電極層

３２０　スイッチ回路

３３０　共通電極

４００　支持基板

４０１　個別電極層

４０２　スイッチ層

４０３　液供給層

４１０　表面電極

４２０　空間

４３０　導電性液流通路

４３２　絶縁性液流通路

４４０　洗浄用液流通路

４５０　液流通路

４６０　空間

Ｃ　　導電性液

Ｅ　　エッチング液

L　絶縁性液

M　めっき液

請求の範囲

[請求項1] 被処理基板を支持するための支持基板であって、
前記被処理基板を搭載することのできる平面を有する基板と、
前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、
前記複数の表面電極に電気的に接続可能な共通電極と、を有する。

[請求項2] 請求項１に記載の支持基板であって、
前記複数の表面電極と前記共通電極との電気的な接続状態を切り替えるための切替機構を有する。

[請求項3] 請求項２に記載の支持基板であって、
前記切替機構は異方性導電部材を有し、
前記共通電極の異方性導電部材側の表面には、前記表面電極に対向する位置に突起部が形成されている。

[請求項4] 請求項３に記載の支持基板であって、
前記突起部は、前記複数の表面電極のうちの一部に対向する位置に選択的に形成されている。

[請求項5] 請求項２に記載の支持基板であって、
前記切替機構は異方性導電部材を有し、
前記複数の表面電極は、前記異方性導電部材を加圧可能に前記異方性導電部材上に設けられ、
前記共通電極は、前記異方性導電部材を挟んで前記複数の表面電極に対向する位置に設けられ、且つ着脱自在に構成されている。

[請求項6] 請求項３に記載の支持基板であって、
前記異方性導電部材は、前記表面電極に対向する位置に複数設けられている。

[請求項7] 請求項２に記載の支持基板であって、
前記切替機構は、前記各表面電極に対向する位置に設けられ、前記表面電極と前記共通電極との電気的な接続状態を切り替えるスイッチ回

路を有し、

前記共通電極は、前記スイッチ回路を挟んで前記複数の表面電極に対向する位置に設けられている。

[請求項8] 被処理基板に所定の処理を行う基板の処理方法であって、

複数の表面電極と、前記複数の表面電極に電気的に接続可能な共通電極とを備えた支持基板に、被処理基板を搭載する基板搭載工程と、

その後、前記被処理基板の表面に処理液を供給した後、前記複数の表面電極を通じて前記処理液と前記共通電極とを電気的に接続した状態で、前記処理液によって前記被処理基板に所定の処理を行う処理工程と、を有する。

[請求項9] 請求項８に記載の基板の処理方法であって、

前記処理工程後、前記表面電極と前記共通電極とを電気的に非接続にした状態で、前記被処理基板の電気的特性の検査を行う検査工程を有する。

[請求項10] 請求項９に記載の基板の処理方法であって、

前記複数の表面電極に対応する位置には、異方性導電部材が設けられ、

前記共通電極の異方性導電部材側の表面には、前記各表面電極に対向する位置に突起部が形成され、

前記処理工程において、前記共通電極を異方性導電部材側に移動させ、前記突起部によって前記異方性導電部材を加圧することにより、前記処理液と前記共通電極とを電気的に接続し、

前記検査工程において、前記共通電極を異方性導電部材の反対側に移動させ、前記突起部による前記異方性導電部材の加圧を停止することにより、前記表面電極と前記共通電極とを電気的に非接続にする。

[請求項11] 請求項９に記載の基板の処理方法であって、

前記複数の表面電極に対応する位置には、異方性導電部材が設けられ、

前記複数の表面電極は、前記異方性導電部材を加圧可能に前記異方性導電部材上に設けられ、

前記共通電極は、前記異方性導電部材を挟んで前記複数の表面電極に対向する位置に設けられ、且つ着脱自在に構成され、

前記処理工程において、前記共通電極を前記異方性導電部材に取り付けて、前記処理液と前記共通電極とを電気的に接続し、

前記検査工程において、前記共通電極を前記異方性導電部材から取り外し、前記表面電極と前記共通電極とを電気的に非接続にする。

[請求項12] 請求項９に記載の基板の処理方法であって、

前記各表面電極に対向する位置には、前記表面電極と前記共通電極との電気的な接続状態を切り替えるスイッチ回路が設けられ、

前記共通電極は、前記スイッチ回路を挟んで前記複数の表面電極に対向する位置に設けられ、

前記処理工程において、前記スイッチ回路をオンにして、前記処理液と前記共通電極とを電気的に接続し、

前記検査工程において、前記スイッチ回路をオフにして、前記表面電極と前記共通電極とを電気的に非接続にする。

[請求項13] 請求項８に記載の基板の処理方法であって、

前記処理液はめっき液であって、

前記処理工程において、前記被処理基板に形成された複数の貫通孔に貫通電極を形成する。

[請求項14] 請求項１３に記載の基板の処理方法であって、

前記処理工程において、前記貫通電極を形成した後、当該貫通電極上にバンプを形成する。

[請求項15] 請求項１４に記載の基板の処理方法であって、

前記処理工程において、前記複数の貫通電極のうちの一部の貫通電極上に前記バンプを選択的に形成する。

[請求項16] 請求項８に記載の基板の処理方法であって、

前記処理液はエッチング液であって、

前記処理工程において、前記被処理基板の貫通電極が形成される位置に貫通孔を複数形成する。

[請求項17] 被処理基板を支持するための支持基板であって、

前記被処理基板を搭載することのできる平面を有する基板と、

前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、

前記基板の内部に設けられ、前記複数の表面電極に電気的に接続される導電性液を収容可能な空間と、を有する。

[請求項18] 請求項１７に記載の支持基板であって、

前記空間は絶縁性液を収容可能である。

[請求項19] 請求項１８に記載の支持基板であって、

前記空間は前記表面電極毎に複数設けられ、

当該複数の空間には、前記導電性液を流通させるための導電性液流通路と、前記絶縁性液を流通させるための絶縁性液流通路が接続されている。

[請求項20] 請求項１９に記載の支持基板であって、

前記複数の空間は、各空間毎に前記導電性液と前記絶縁性液を選択的に収容可能である。

[請求項21] 請求項１８に記載の支持基板であって、

前記空間は前記表面電極毎に複数設けられ、

当該複数の空間には、前記導電性液又は前記絶縁性液を流通させるための液流通路が接続されている。

[請求項22] 請求項１７に記載の支持基板であって、

前記空間は、当該空間を洗浄するための洗浄用液を収容可能である。

[請求項23] 被処理基板に所定の処理を行う基板の処理方法であって、

複数の表面電極と、前記複数の表面電極に電気的に接続される導電性液を収容可能な空間とを備えた支持基板に、被処理基板を搭載する基

板搭載工程と、

その後、前記空間に前記導電性液を流入させ、前記被処理基板の表面に処理液を供給した後、前記複数の表面電極を通じて前記処理液と前記導電性液とを電気的に接続した状態で、前記処理液によって前記被処理基板に所定の処理を行う処理工程と、を有する。

[請求項24] 請求項２３に記載の基板の処理方法であって、

前記処理工程後、前記空間における前記導電性液を前記絶縁性液に入れ替えた状態で、前記被処理基板の電気的特性の検査を行う検査工程を有する。

[請求項25] 請求項２４に記載の基板の処理方法であって、

前記空間は前記表面電極毎に複数設けられ、

当該複数の空間には、前記導電性液を流通させるための導電性液流通路と、前記絶縁性液を流通させるための絶縁性液流通路が接続され、

前記処理工程において、前記導電性液流通路から前記空間に前記導電性液を流入させ、

前記検査工程において、前記空間から前記導電性液流通路に前記導電性液を流出させ、前記絶縁性液流通路から前記空間に前記絶縁性液を流入させて、当該空間における前記導電性液を前記絶縁性液に入れ替える。

[請求項26] 請求項２５に記載の基板の処理方法であって、

前記処理工程において、

前記複数の空間のうちの一部の空間に前記導電性液流通路から前記導電性液を流入させ、

前記複数の空間のうちの残りの空間に前記絶縁性液流通路から前記絶縁性液を流入させる。

[請求項27] 請求項２４に記載の基板の処理方法であって、

前記空間は前記表面電極毎に複数設けられ、

当該複数の空間には、前記導電性液又は前記絶縁性液を流通させるた

めの液流通路が接続され、

前記処理工程において、前記液流通路から前記空間に前記導電性液を流入させ、

前記検査工程において、前記空間から前記液流通路に前記導電性液を流出させた後、前記液流通路から前記空間に前記絶縁性液を流入させて、当該空間における前記導電性液を前記絶縁性液に入れ替える。

[請求項28] 請求項２３に記載の基板の処理方法であって、

前記処理工程後、前記空間に洗浄溶液を流入させて当該空間を洗浄する。

[請求項29] 請求項２３に記載の基板の処理方法であって、

前記処理液はめっき液であって、

前記処理工程において、前記被処理基板に形成された複数の貫通孔に貫通電極を形成する。

[請求項30] 請求項２９に記載の基板の処理方法であって、

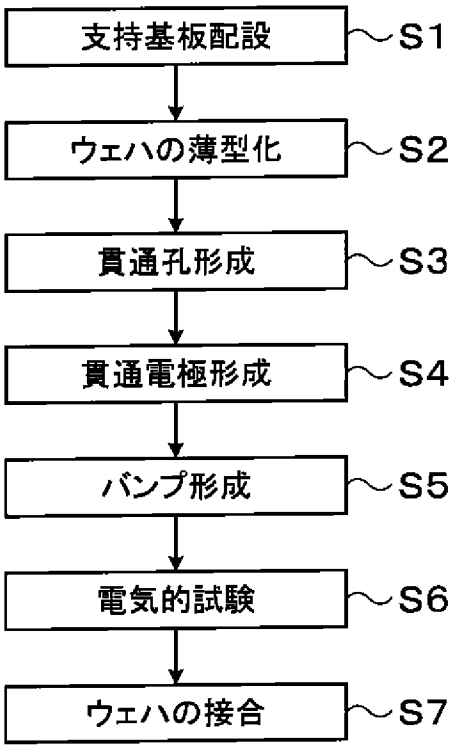
前記処理工程において、前記貫通電極を形成した後、当該貫通電極上にバンプを形成する。

[請求項31] 請求項２３に記載の基板の処理方法であって、

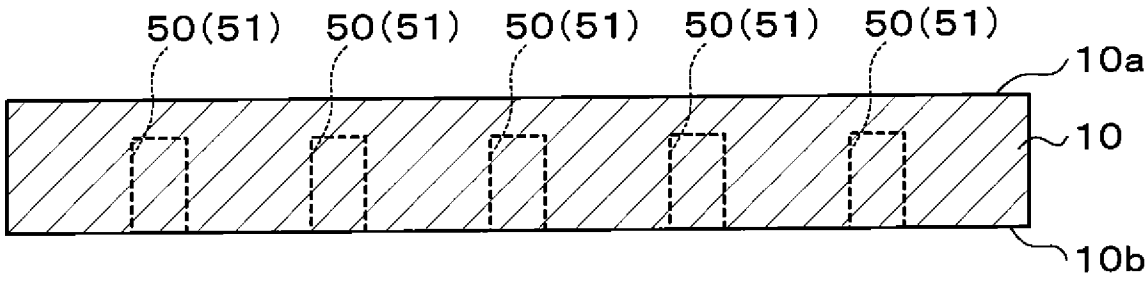
前記処理液はエッチング液であって、

前記処理工程において、前記被処理基板の貫通電極が形成される位置に貫通孔を複数形成する。

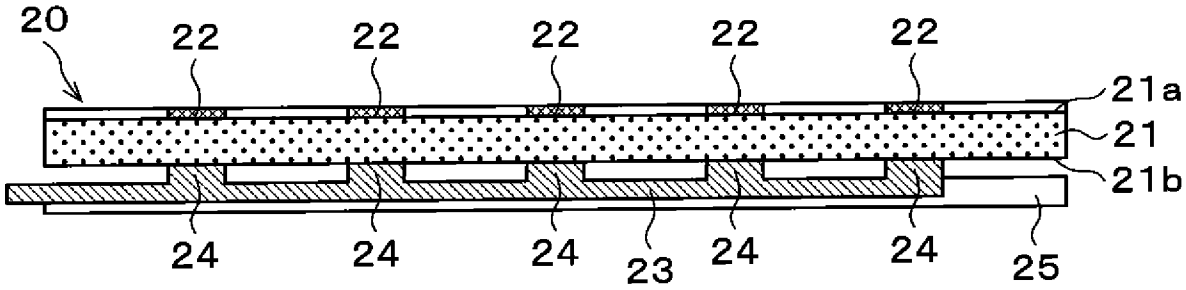
[図1]


支持基板配設
S1
ウェハの薄型化
S2
貫通孔形成
S3
貫通電極形成
S4
バンプ形成
S5
電気的試験
S6
ウェハの接合
S7

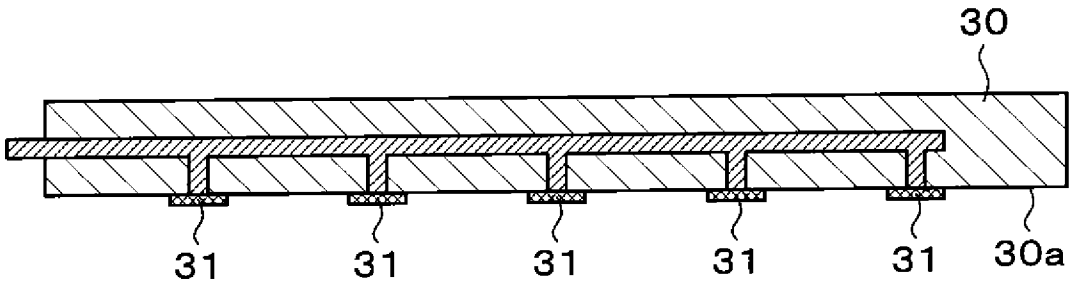
[図2]


50(51)
50(51)
50(51)
50(51)
50(51)
10a
10
10b

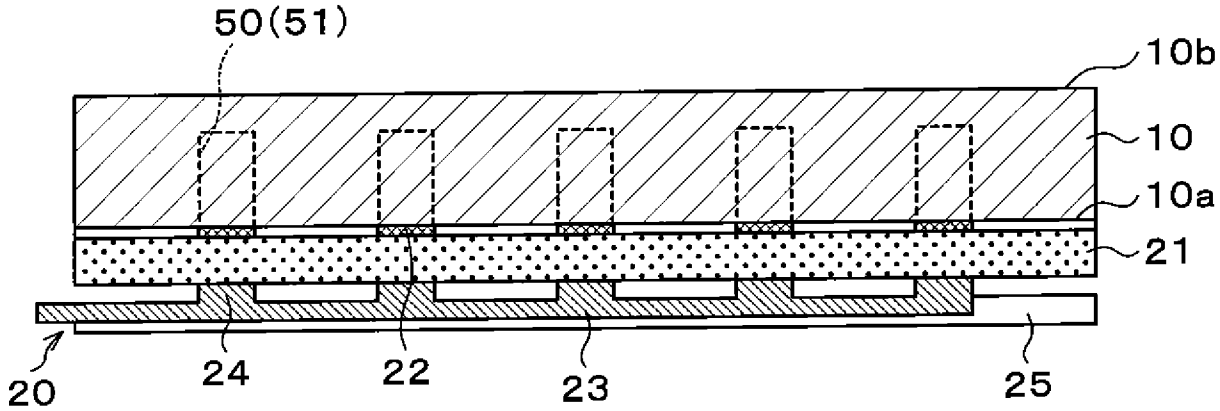
[図3]


20
22
22
22
22
22
21a
21
21b
24
24
24
23
24
24
25

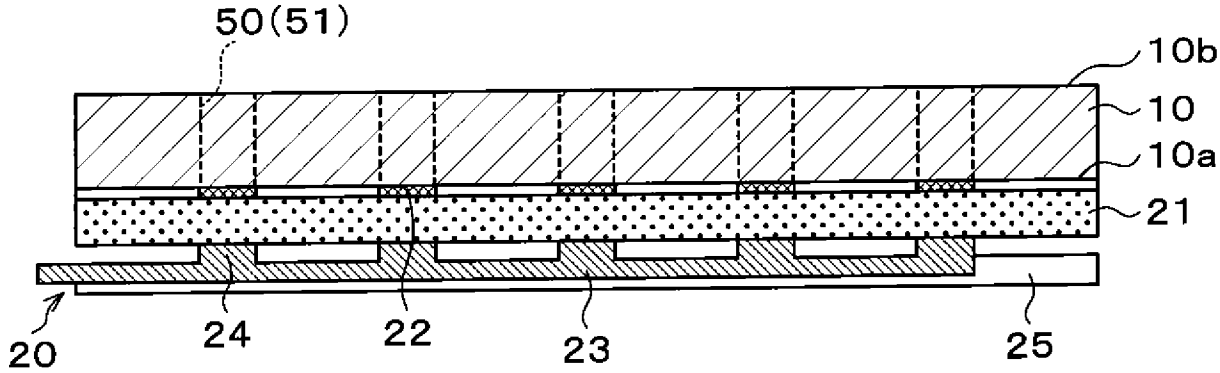
[図4]


30
31
31
31
31
31
30a

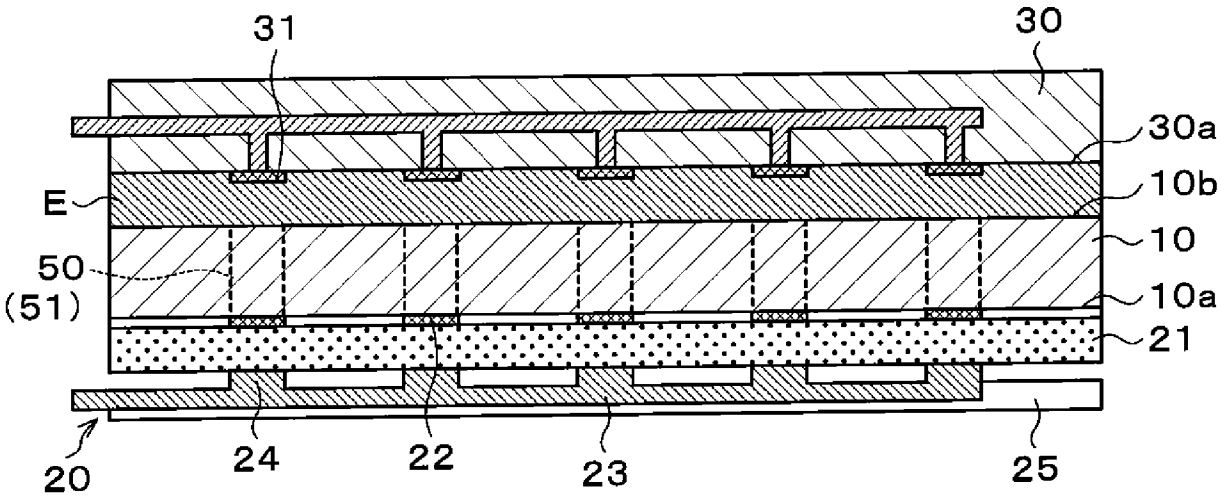
[図5]


50(51)
10b
10
10a
21
20
24
22
23
25

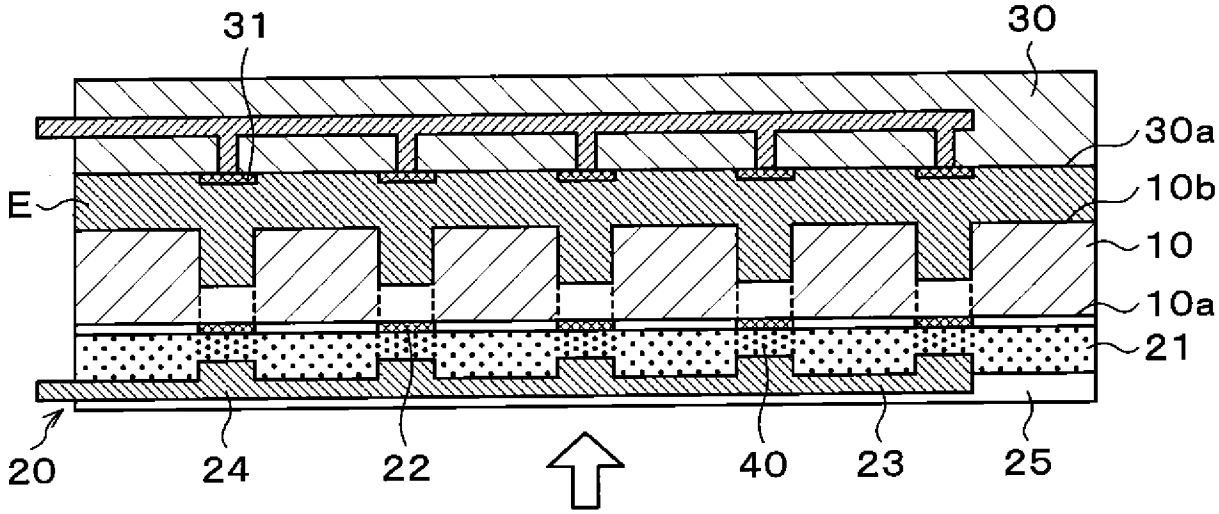
[図6]


50(51)
10b
10
10a
21
20
24
22
23
25

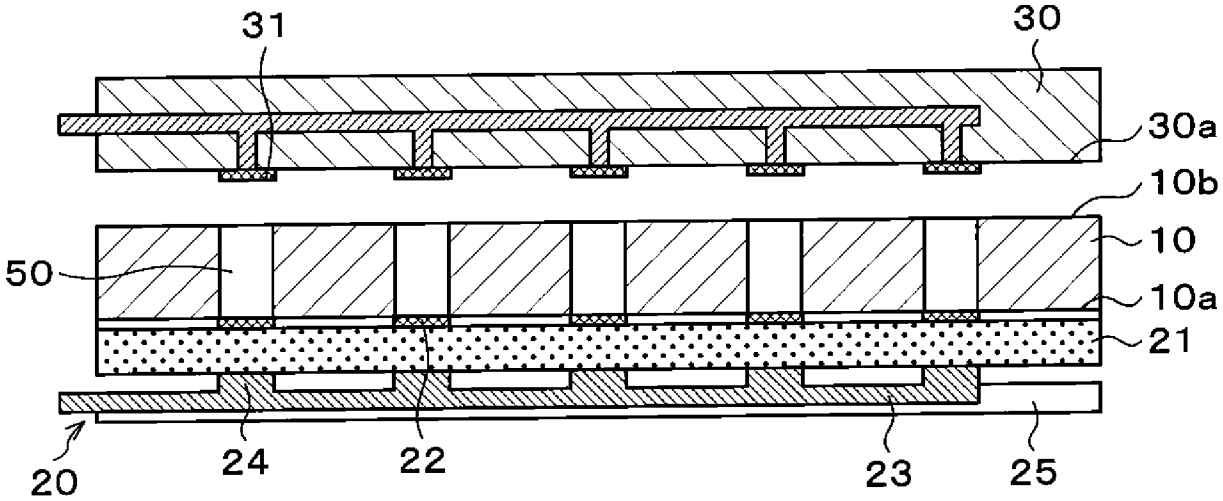
[図7]


31
30
30a
E
10b
50
(51)
10
10a
21
20
24
22
23
25

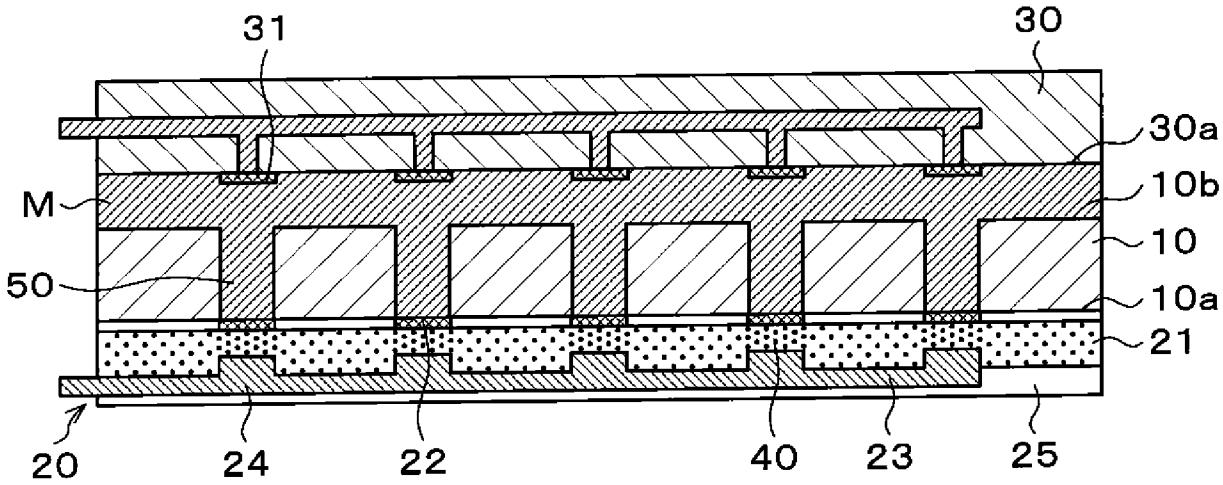
[図8]


31
30
30a
E
10b
10
10a
21
20
24
22
40
23
25

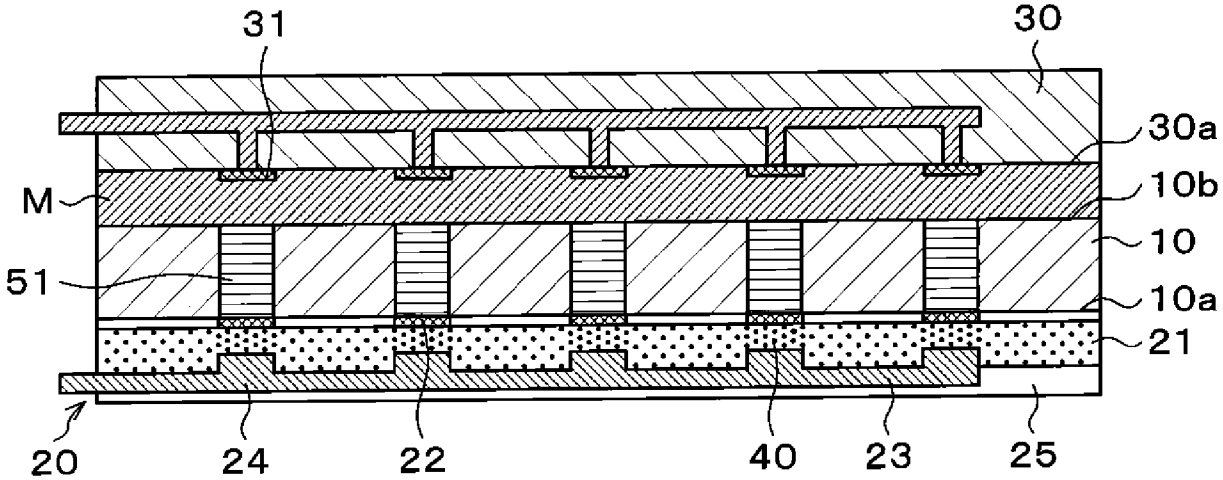
[図9]


31
30
30a
10b
50
10
10a
21
20
24
22
23
25

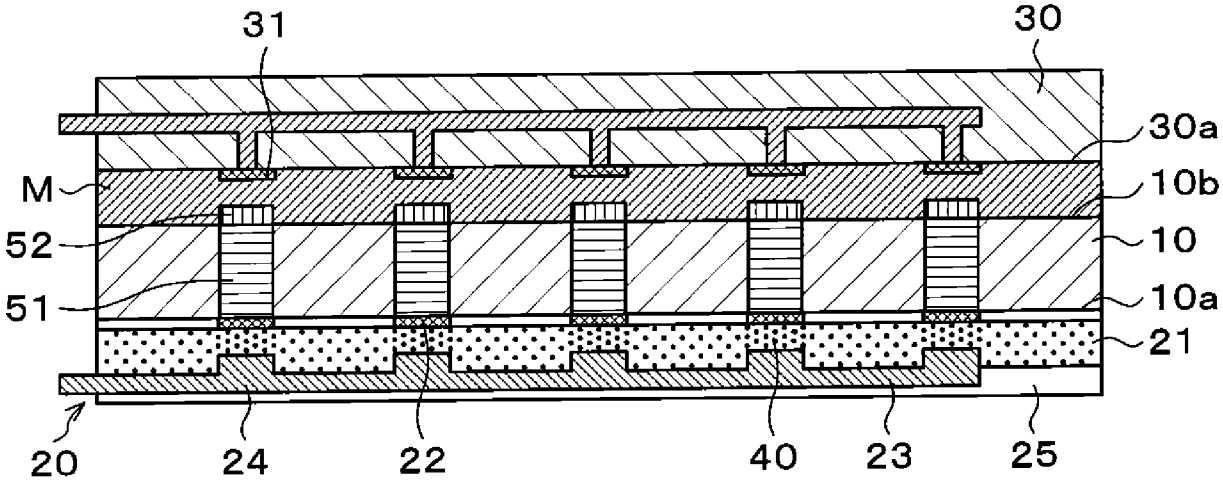
[図10]


31
30
30a
M
10b
10
50
10a
21
20
24
22
40
23
25

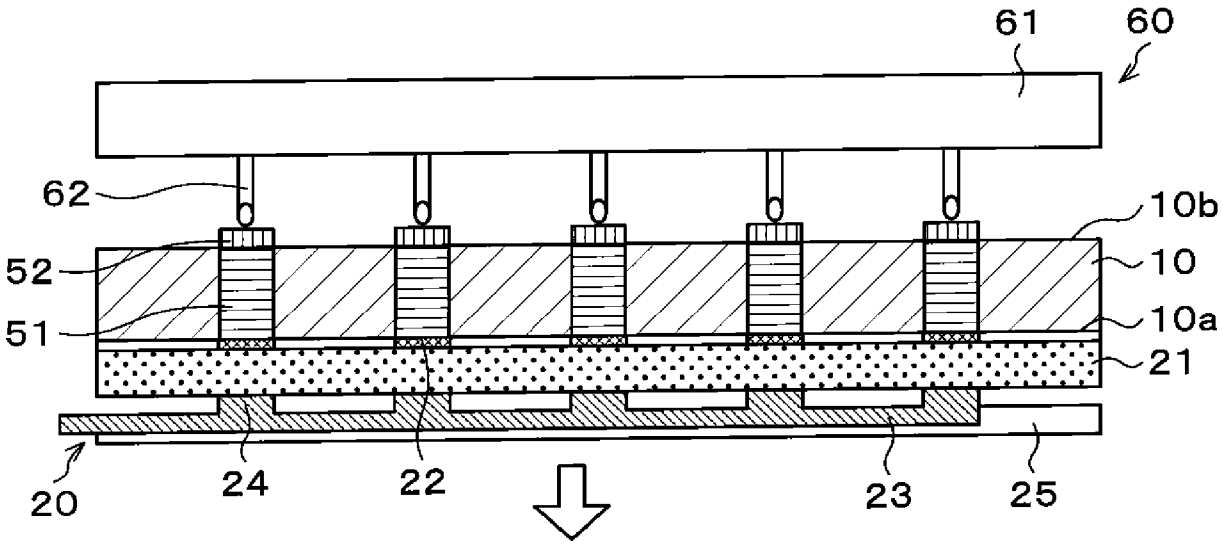
[図11]


31
30
30a
M
10b
10
51
10a
21
20
24
22
40
23
25

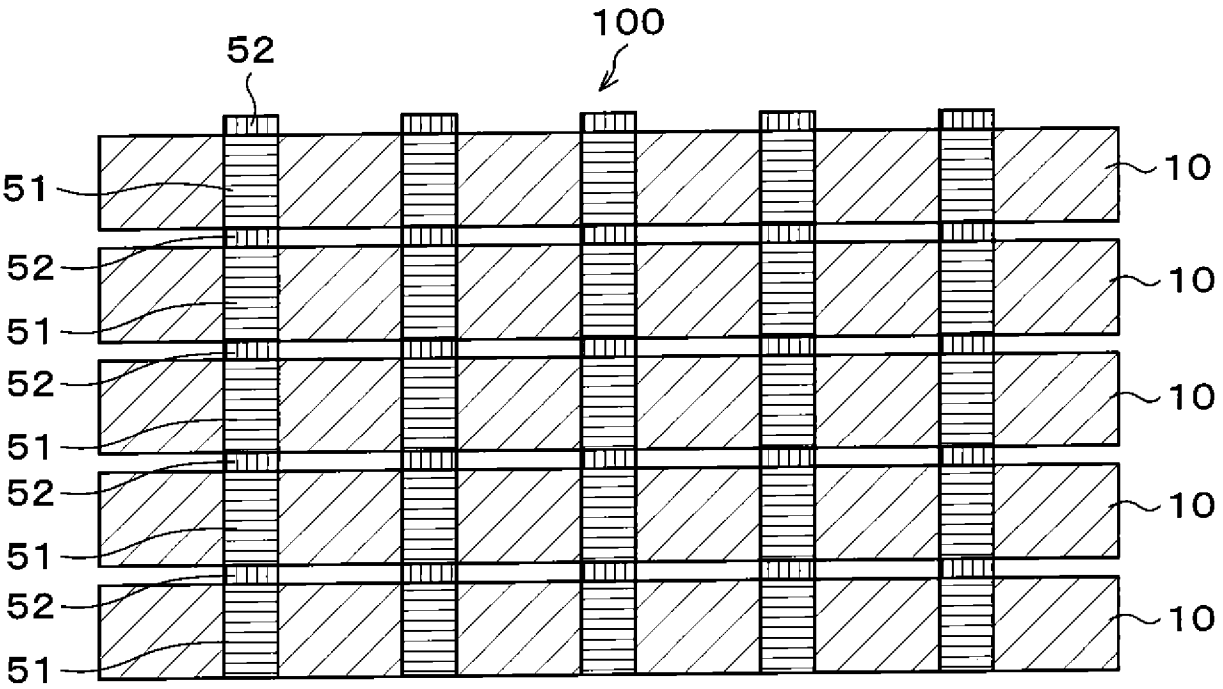
[図12]


31
30
30a
M
10b
52
10
51
10a
21
20
24
22
40
23
25

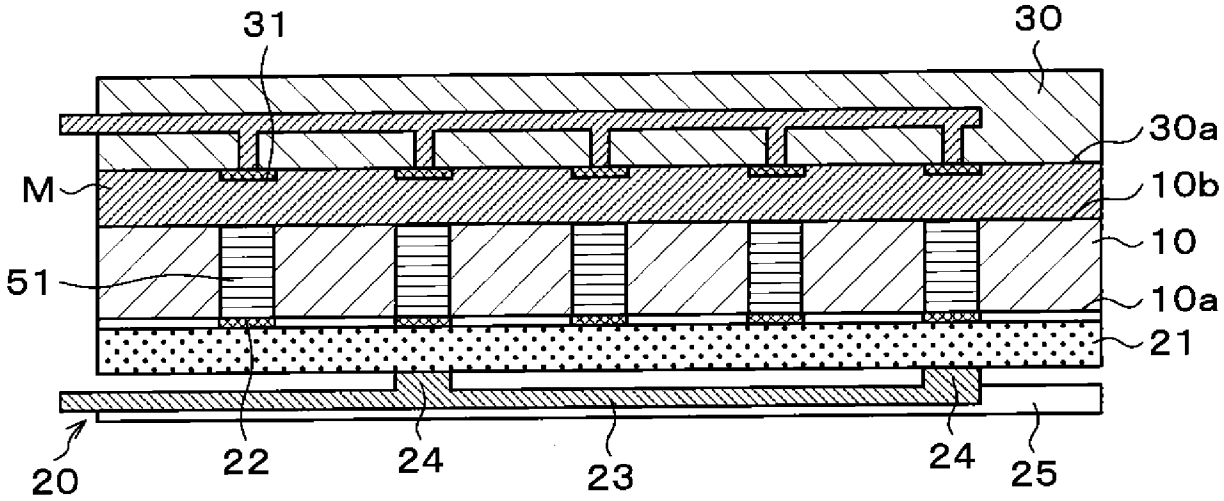
[図13]


61
60
62
10b
52
10
51
10a
21
20
24
22
23
25

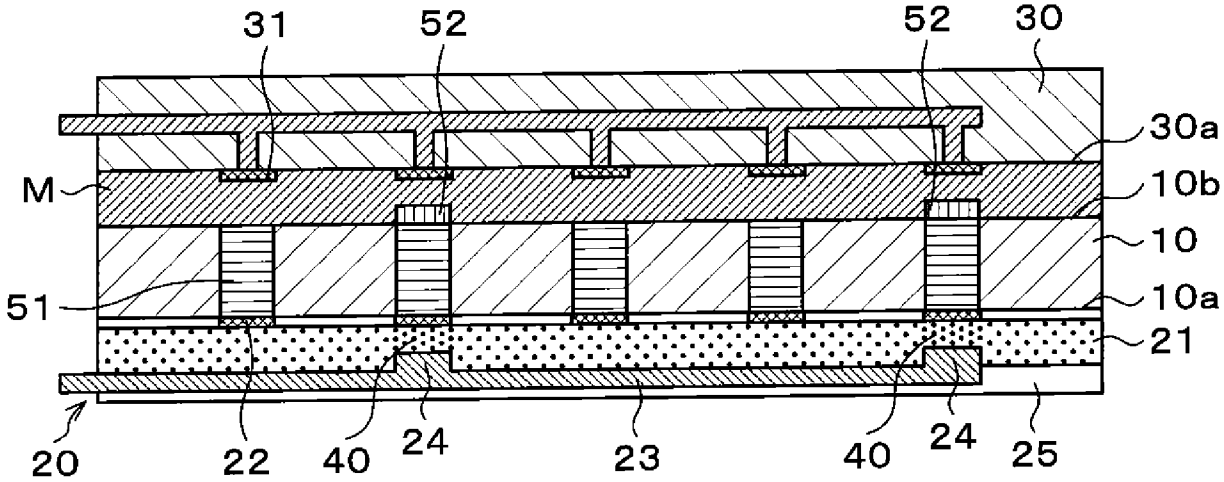
[図14]


100
52
51
10
52
51
10
52
51
10
52
51
10
52
51
10

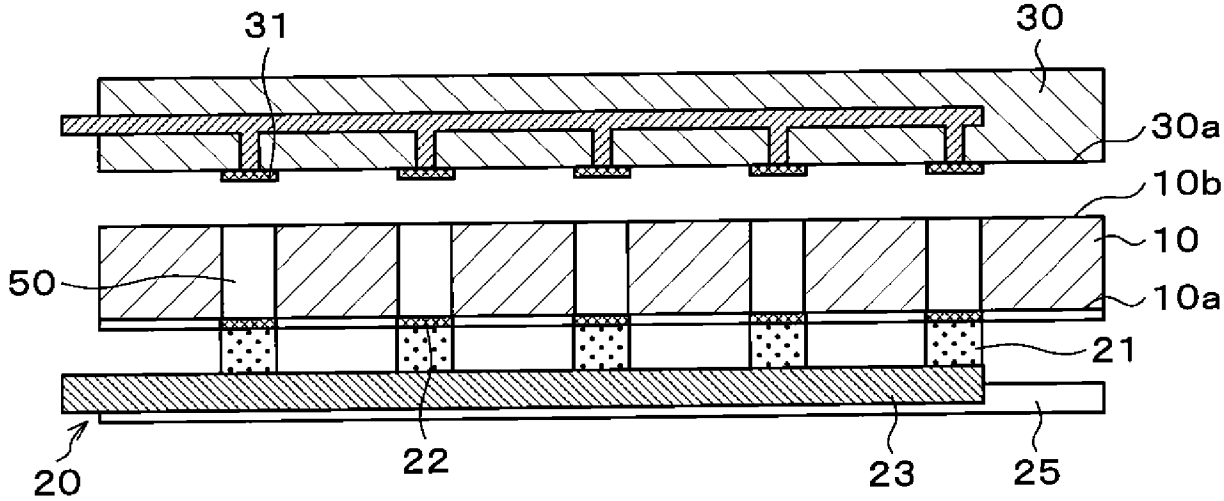
[図15]


31
30
30a
M
10b
10
51
10a
21
20
22
24
23
24
25

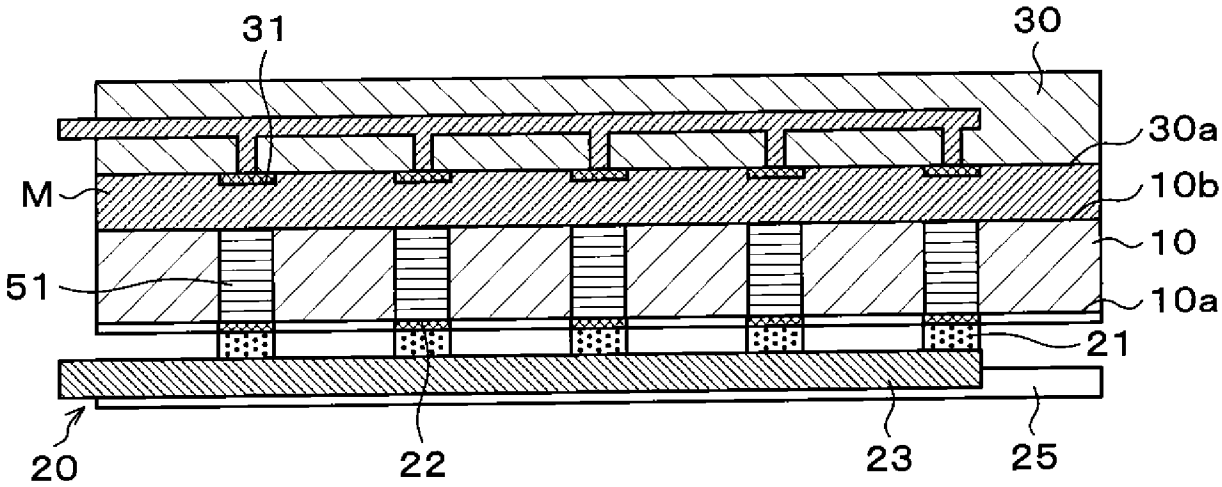
[図16]


31
52
52
30
30a
M
10b
10
51
10a
21
20
22
40
24
23
40
24
25

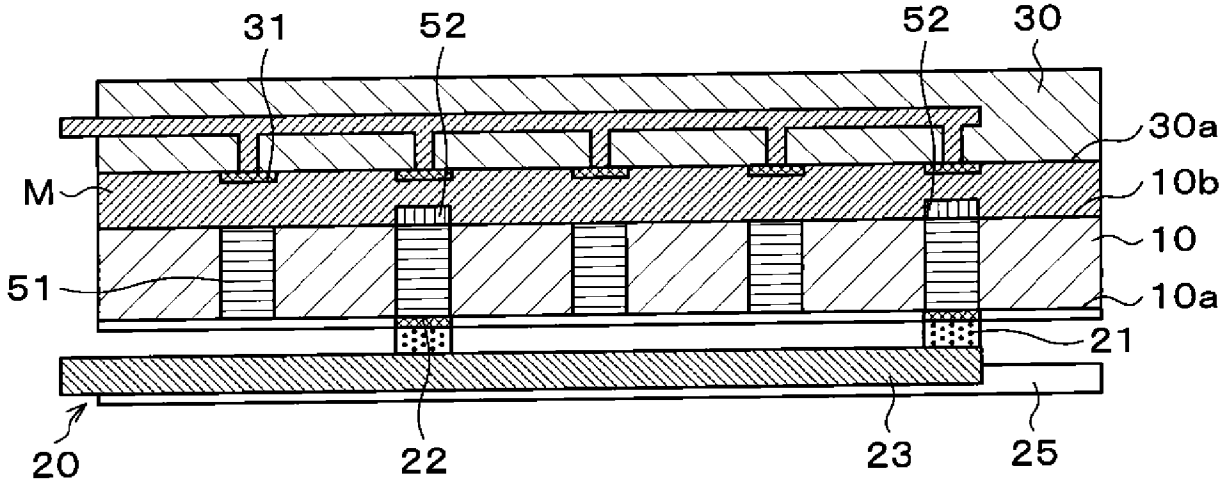
[図17]


31
30
30a
10b
10
50
10a
21
20
22
23
25

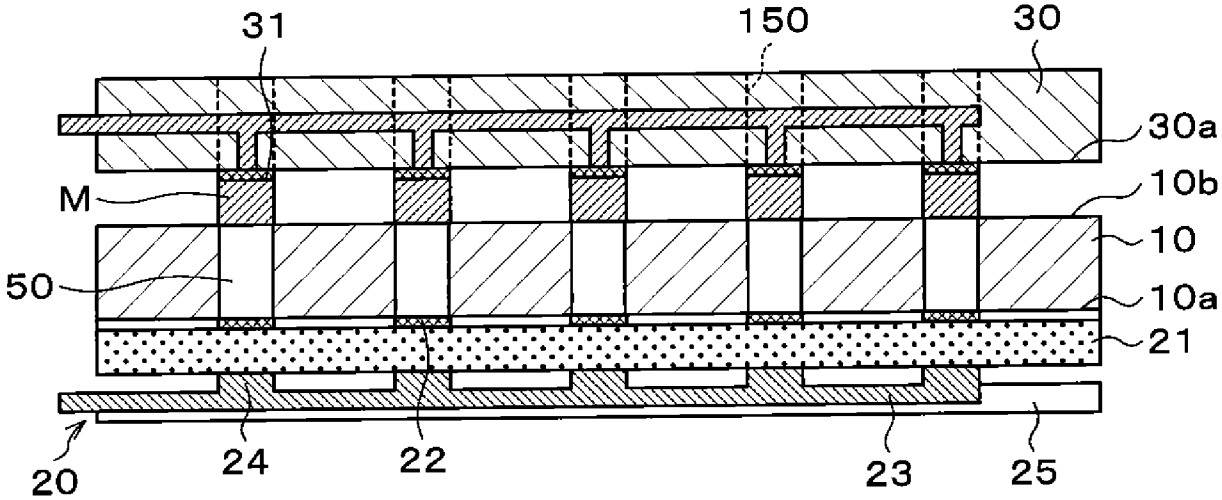
[図18]


31
30
30a
M
10b
10
51
10a
21
20
22
23
25

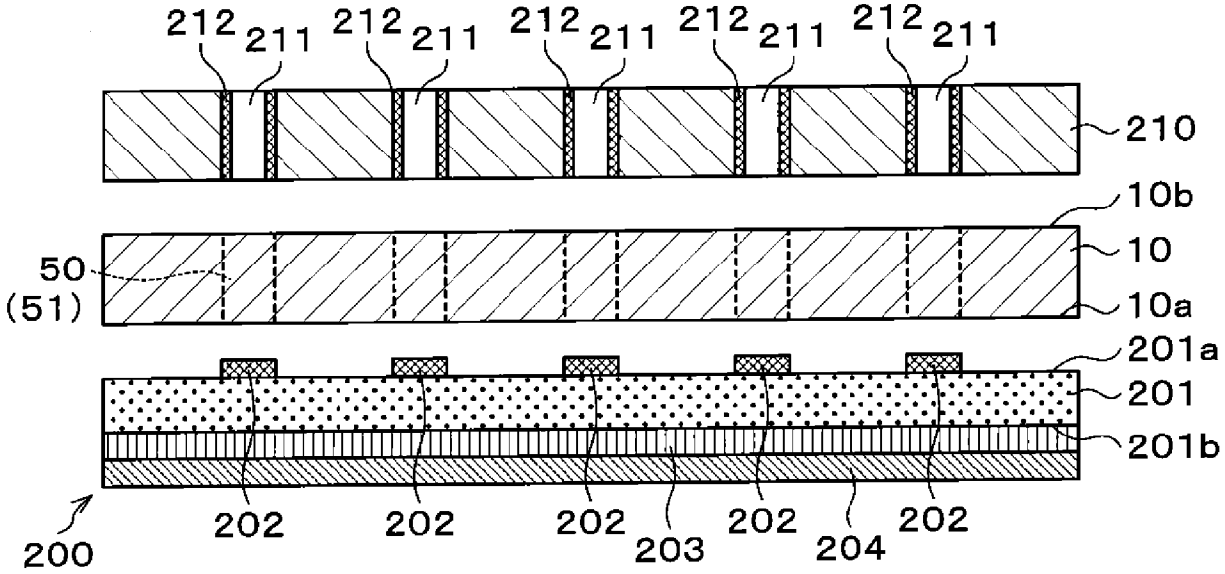
[図19]


31
52
52
30
30a
M
10b
10
51
10a
21
20
22
23
25

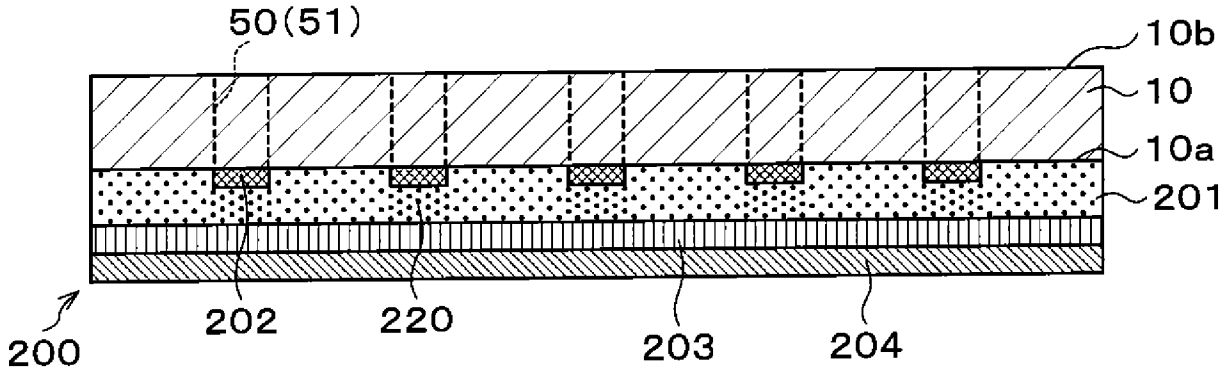
[図20]


31
150
30
30a
M
10b
10
50
10a
21
20
24
22
23
25

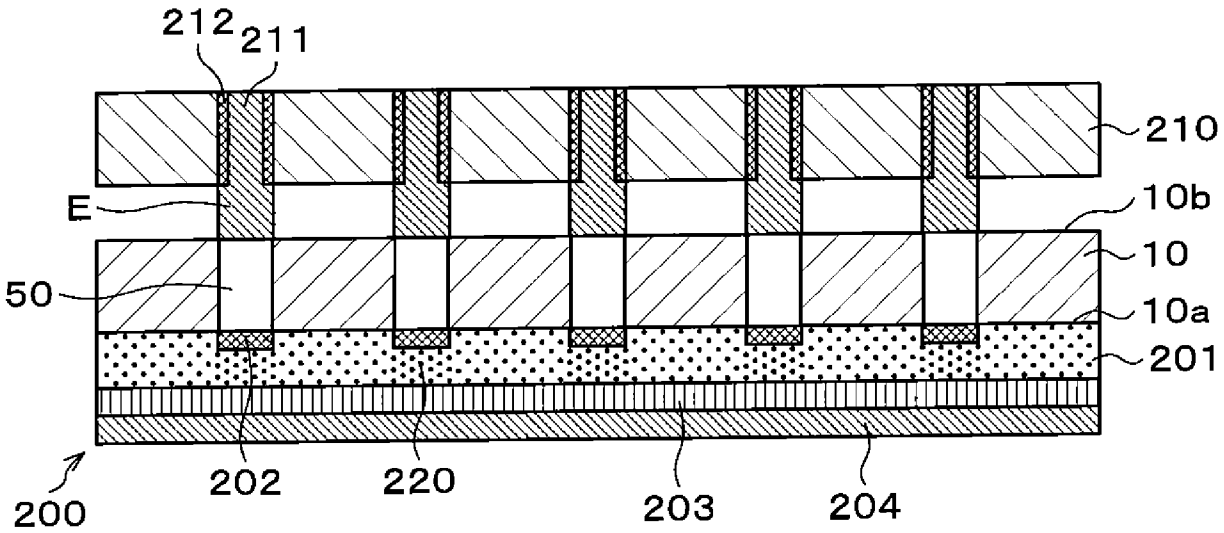
[図21]


212
211
212
211
212
211
212
211
212
211
210
10b
10
50
(51)
10a
201a
201
201b
200
202
202
202
203
202
204
202

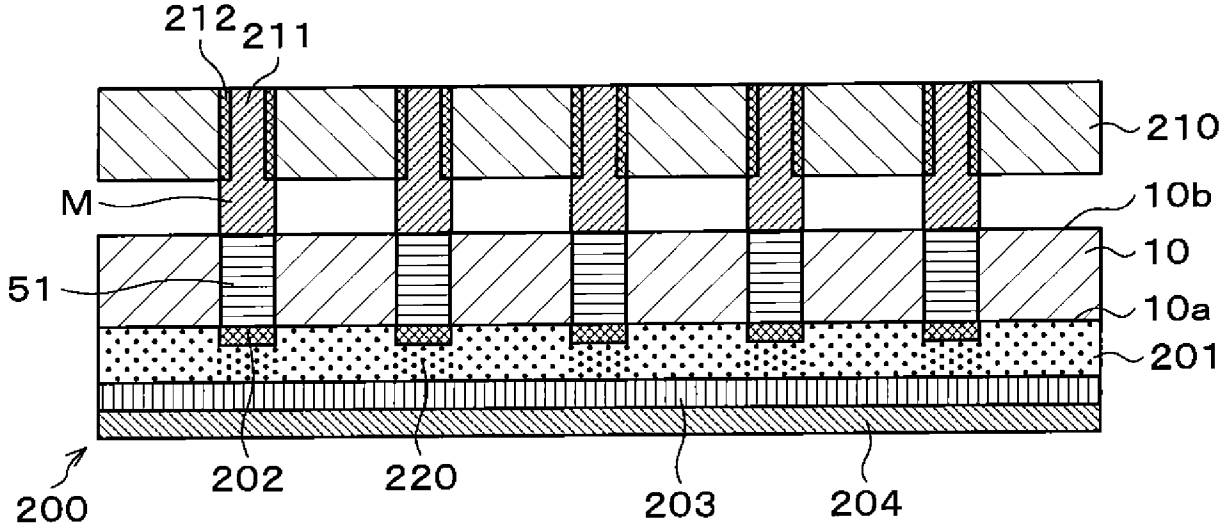
[図22]


50(51)
10b
10
10a
201
200
202
220
203
204

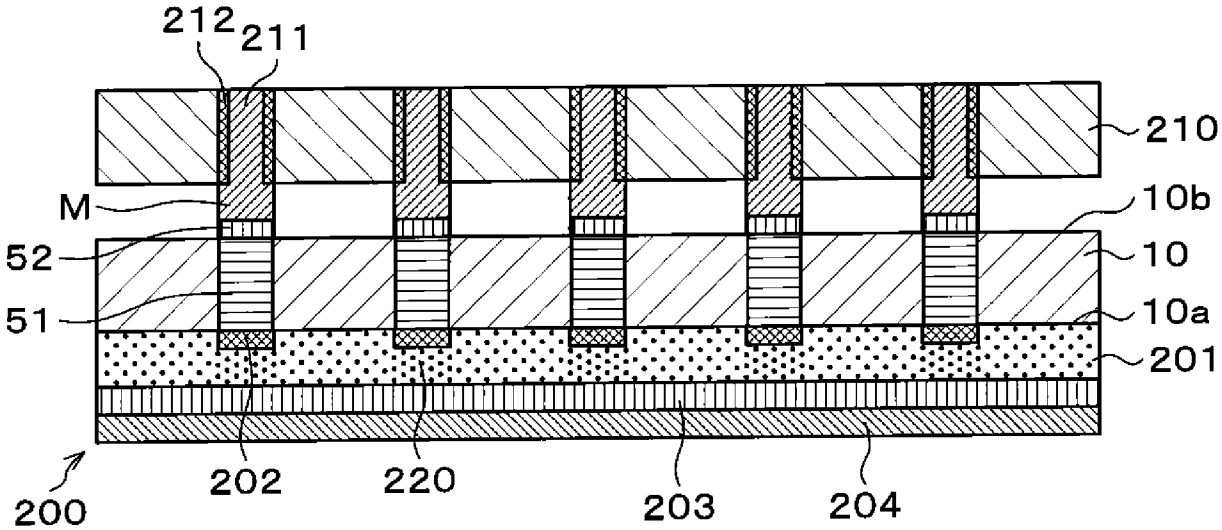
[図23]


212
211
210
E
10b
50
10
10a
201
200
202
220
203
204

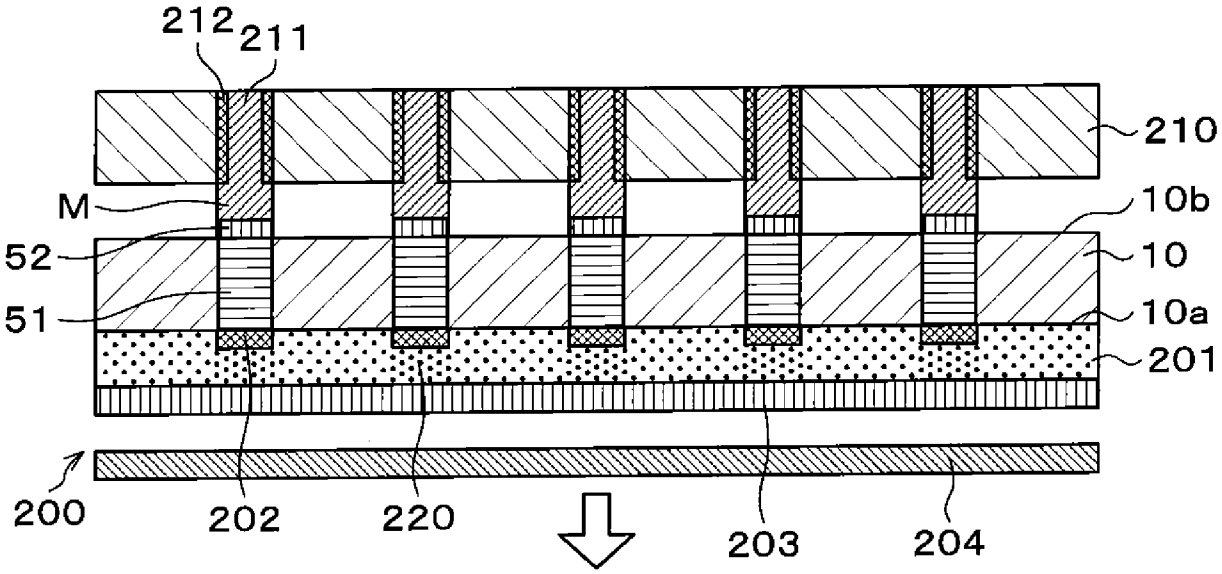
[図24]


212
211
210
M
10b
10
51
10a
201
200
202
220
203
204

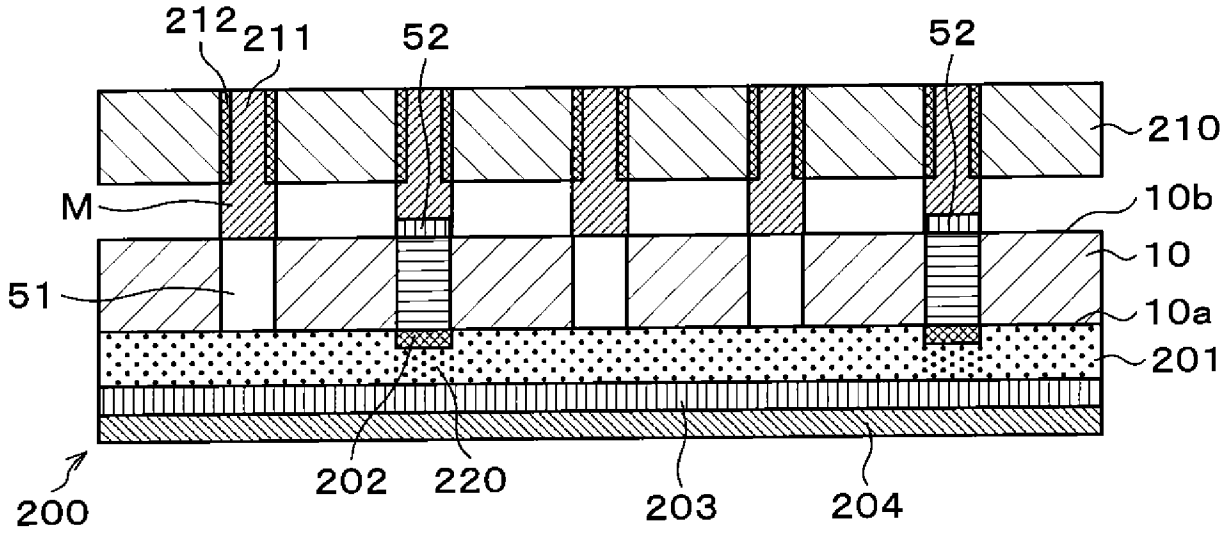
[図25]


212
211
210
M
10b
52
10
51
10a
201
200
202
220
203
204

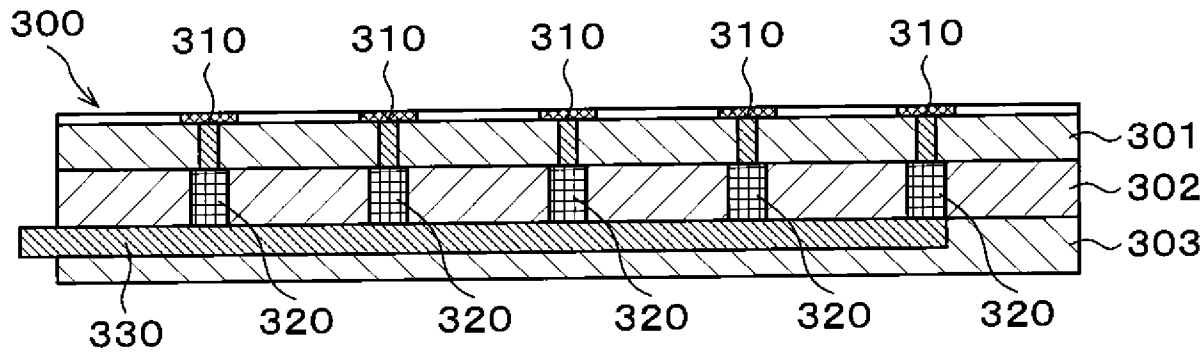
[図26]


212
211
210
M
10b
52
10
51
10a
201
200
202
220
203
204

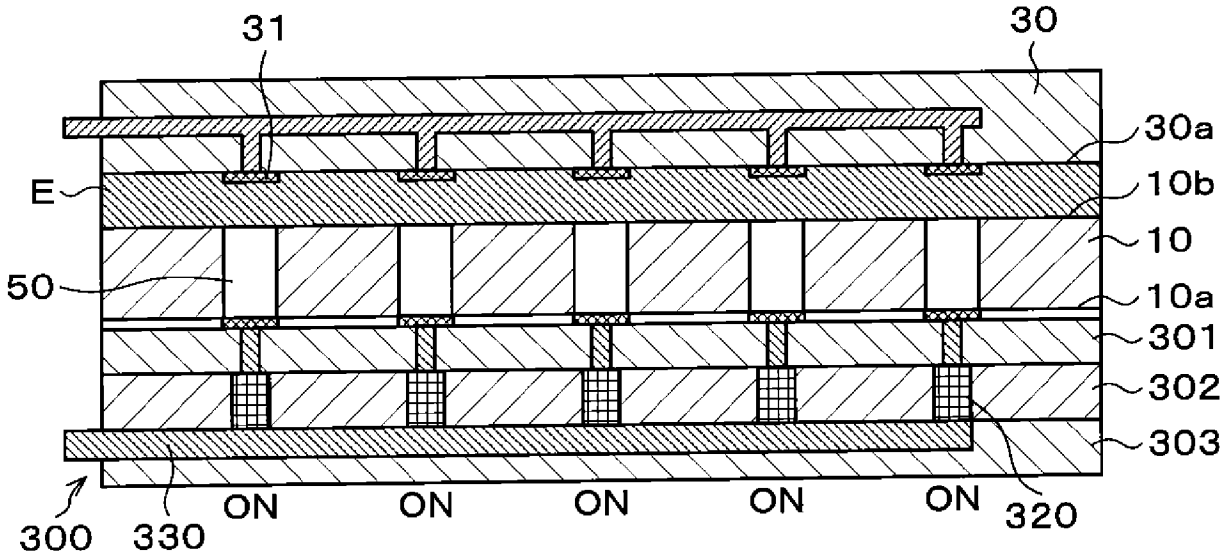
[図27]


212
211
52
52
210
M
10b
10
51
10a
201
200
202
220
203
204

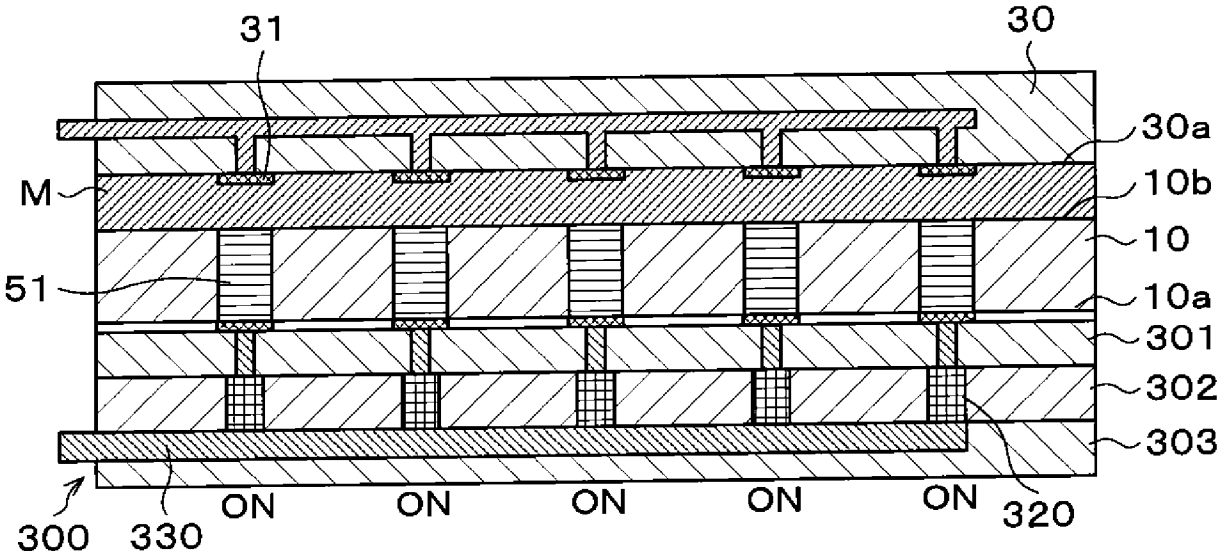
[図28]


300
310
310
310
310
310
301
302
303
330
320
320
320
320
320

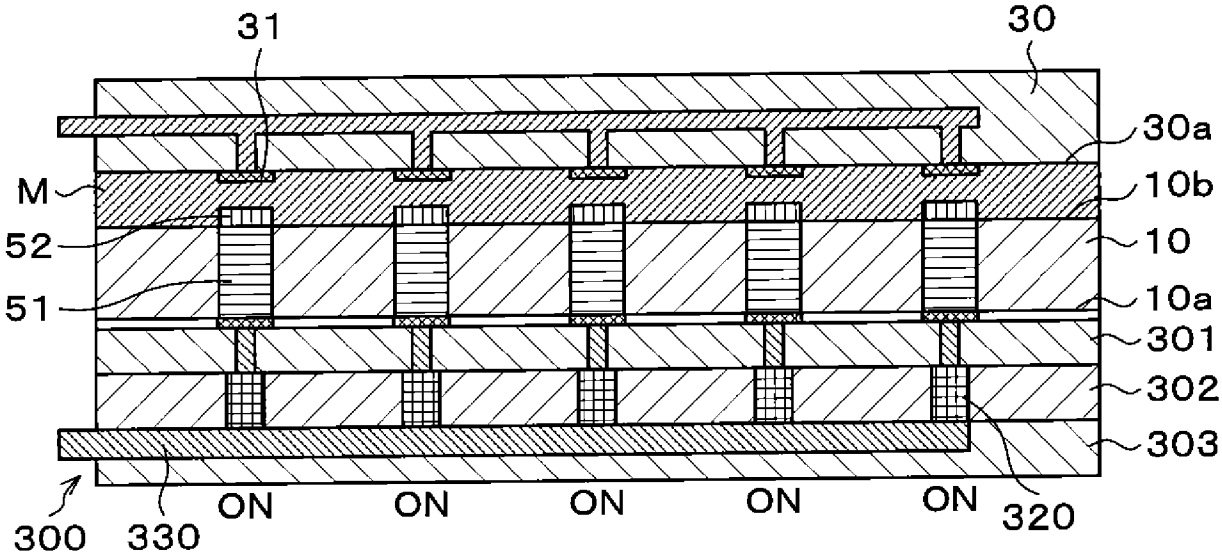
[図29]


31
30
30a
E
10b
10
50
10a
301
302
303
300
330
ON
ON
ON
ON
ON
320

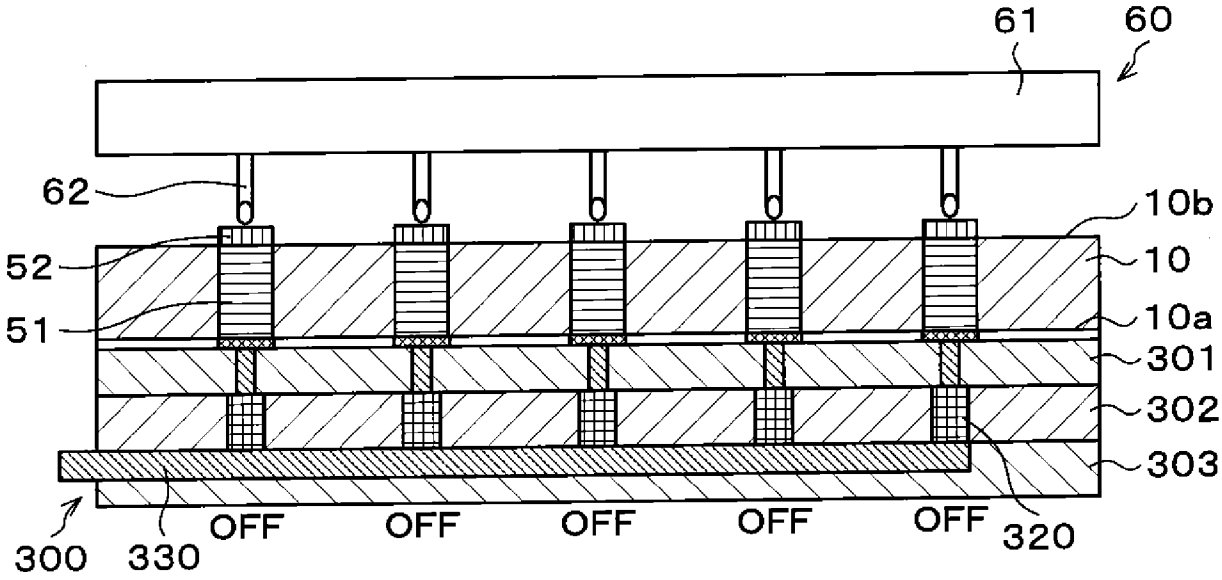
[図30]


31
30
30a
M
10b
10
51
10a
301
302
303
ON
ON
ON
ON
ON
300
330
320

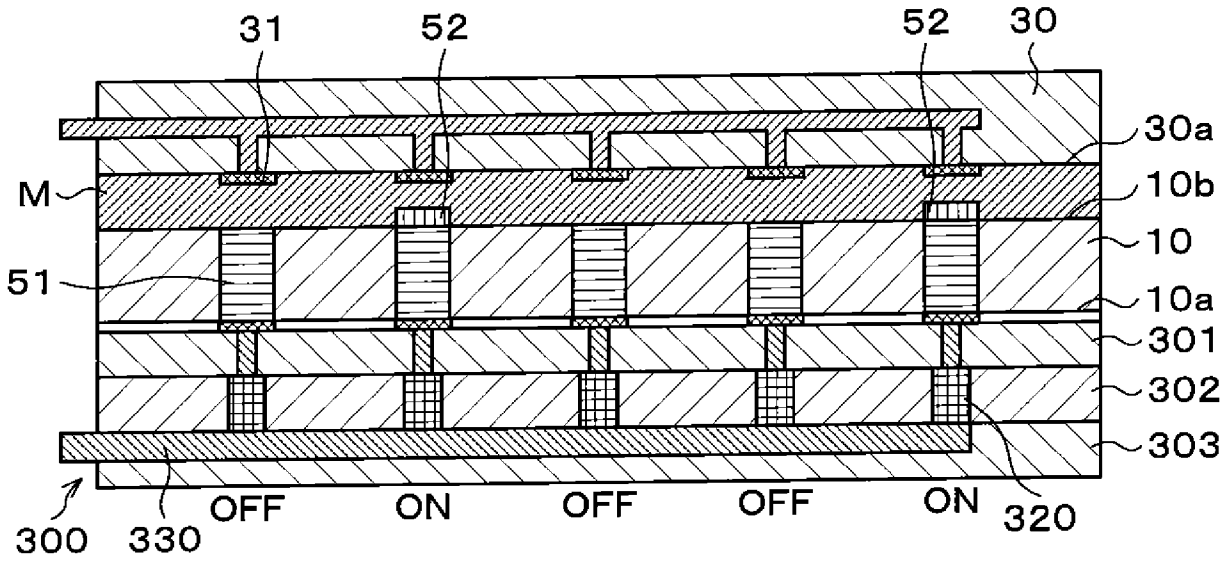
[図31]


31
30
30a
M
10b
52
10
51
10a
301
302
303
ON
ON
ON
ON
ON
300
330
320

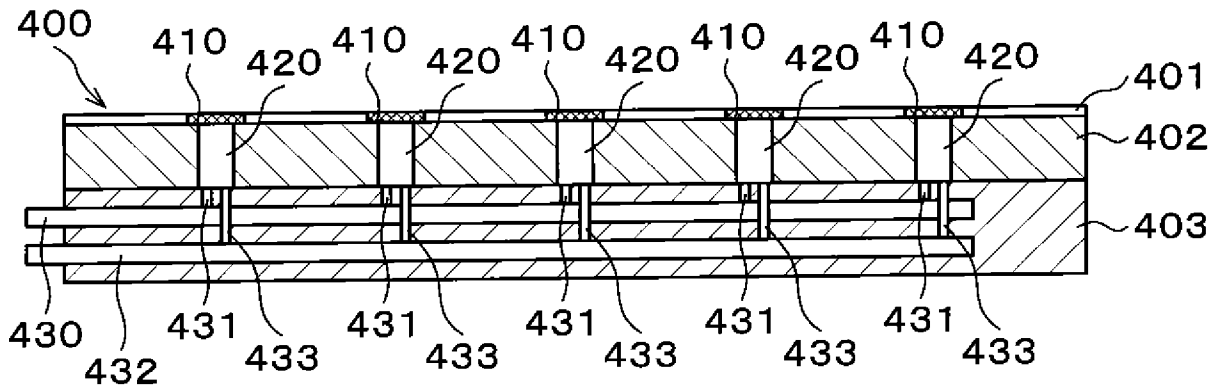
[図32]


61
60
62
10b
52
10
51
10a
301
302
303
OFF
OFF
OFF
OFF
OFF
300
330
320

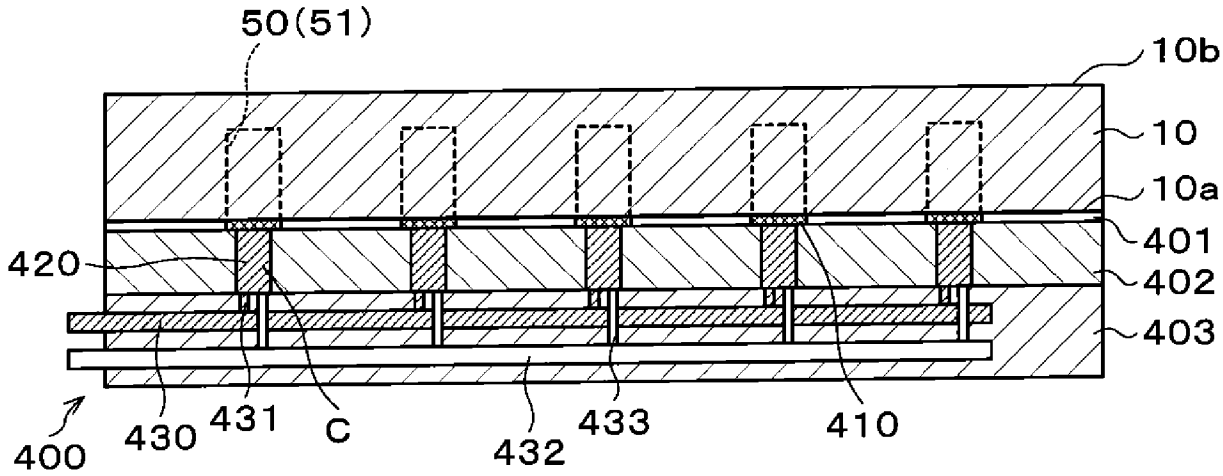
[図33]


31
52
52
30
30a
M
10b
10
51
10a
301
302
303
OFF
ON
OFF
OFF
ON
300
330
320

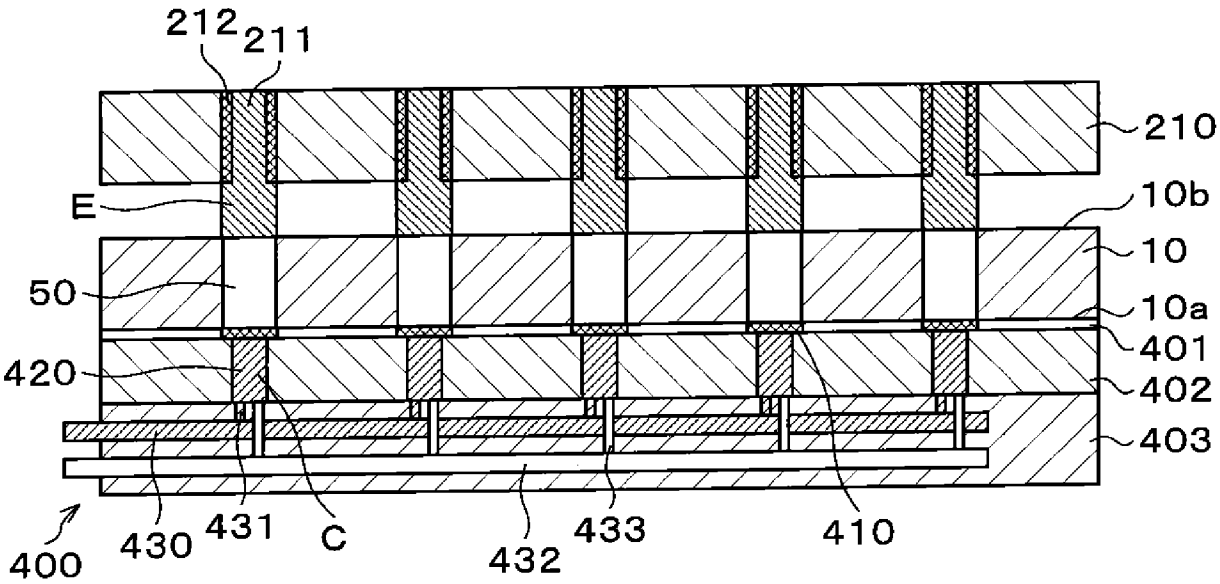
[図34]


400
410
420
410
420
410
420
410
420
410
420
401
402
403
430
431
433
431
433
431
433
431
433
432

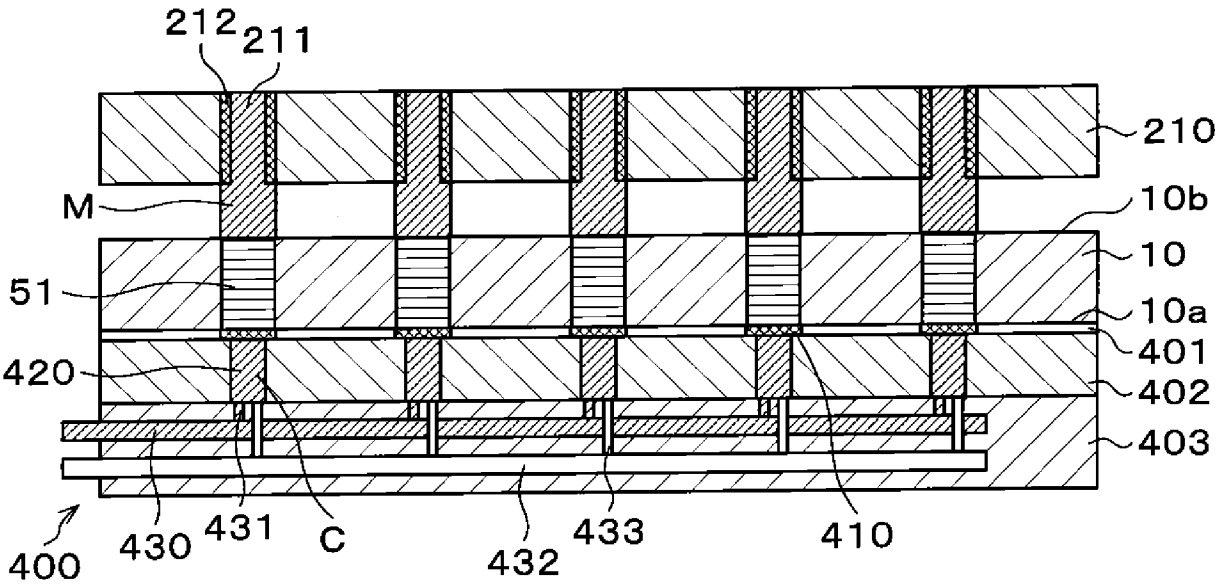
[図35]


50(51)
10b
10
10a
401
402
403
420
400
430
431
C
432
433
410

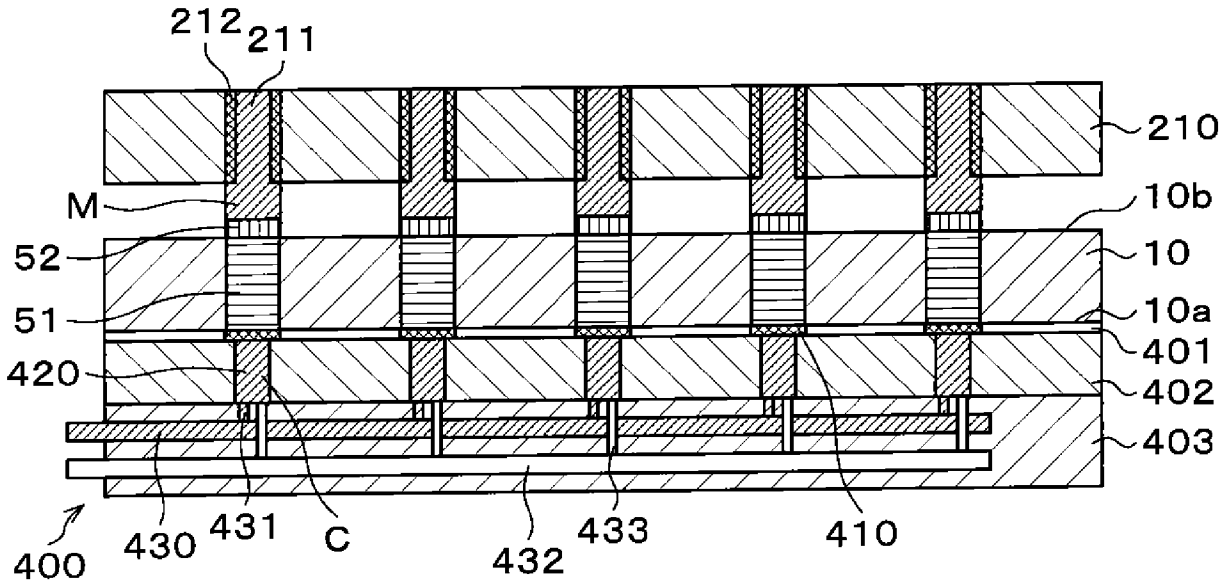
[図36]


212
211
210
E
10b
10
50
10a
401
420
402
403
400
430
431
C
432
433
410

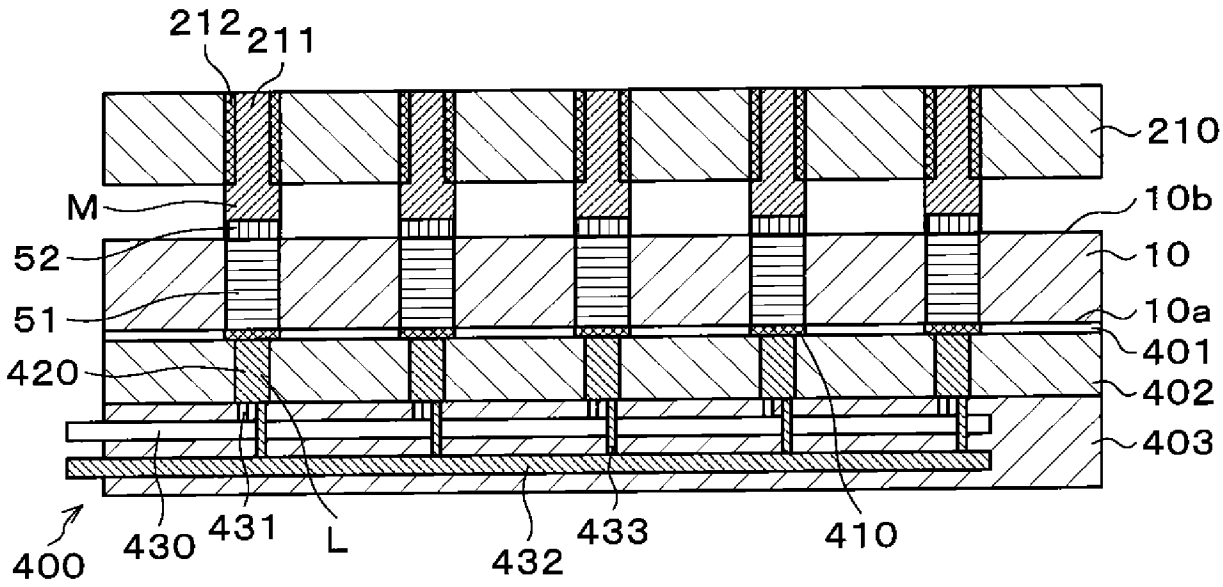
[図37]


212
211
210
M
10b
10
51
10a
401
420
402
403
400
430
431
C
432
433
410

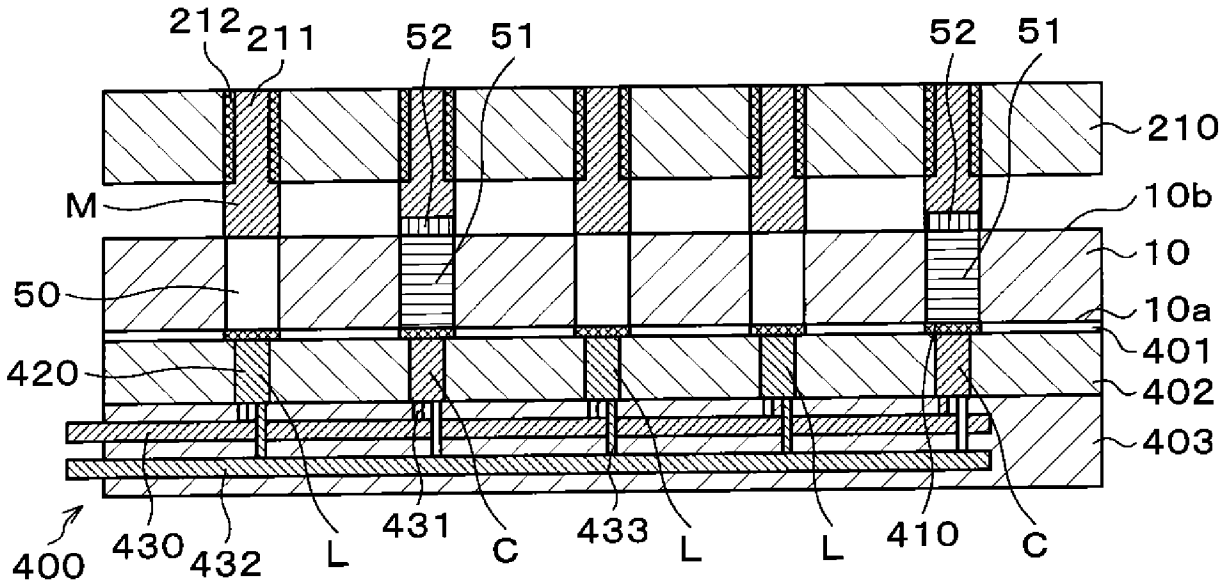
[図38]


212
211
210
M
10b
52
10
51
10a
401
420
402
403
400
430
431
C
432
433
410

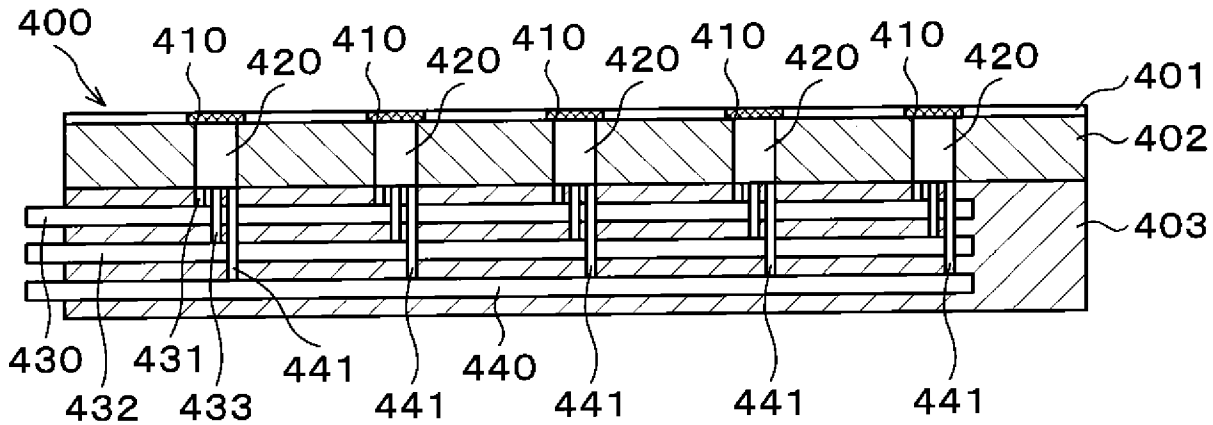
[図39]


212
211
210
M
10b
52
10
51
10a
401
420
402
403
400
430
431
L
432
433
410

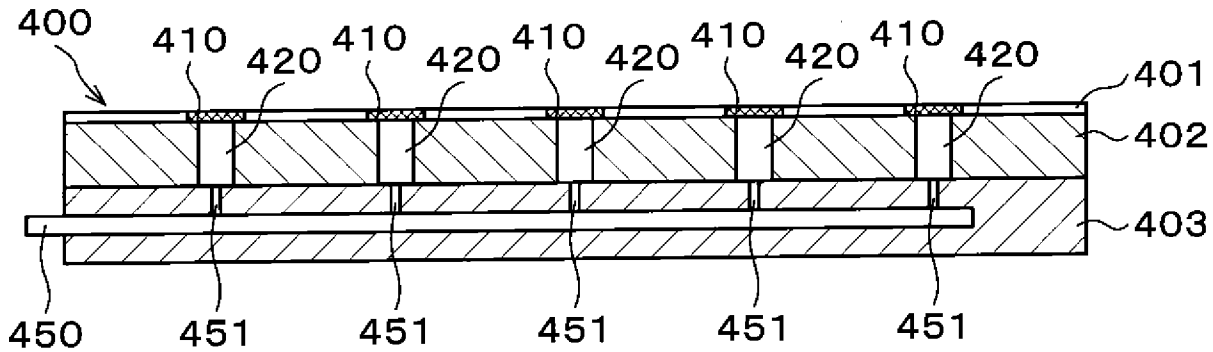
[図40]


212
211
52
51
52
51
210
M
10b
10
50
10a
401
420
402
403
400
430
432
L
431
C
433
L
L
410
C

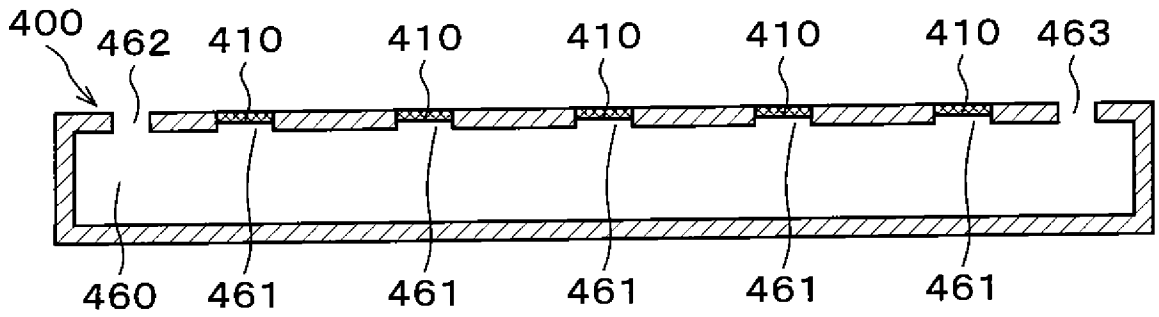
[図41]


400
410
420
410
420
410
420
410
420
410
420
401
402
403
430
431
441
440
441
441
441
432
433
441

[図42]


400
410
420
410
420
410
420
410
420
410
420
401
402
403
450
451
451
451
451
451

[図43]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/076825

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/66(2006.01)i, *H01L21/288*(2006.01)i, *H01L21/3063*(2006.01)i, *H01L21/683*(2006.01)i, *H01L21/768*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/66, H01L21/288, H01L21/3063, H01L21/683, H01L21/768

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 61-147544 A (Toshiba Corp.), 05 July 1986 (05.07.1986), page 2, upper right column, line 11 to lower left column, line 4; fig. 1 (Family: none)	1 2-7
A	JP 2005-5331 A (Tokyo Electron Ltd.), 06 January 2005 (06.01.2005), paragraphs [0024] to [0028]; fig. 4(a) & US 2006/0145716 A1 & US 2007/0063725 A1 & US 2008/0174325 A1 & EP 1637893 A1 & EP 1788401 A1 & WO 2004/109306 A1 & DE 602004010116 D & DE 602004017655 D & KR 10-0810550 B1 & CN 1809757 A & AT 378607 T & AT 413605 T	1-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
07 January, 2013 (07.01.13)	15 January, 2013 (15.01.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/076825

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
(See extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
1-7

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet(2)

Document 1 (JP 61-147544 A (Toshiba Corp.), 05 July 1986 (05.07.1986), page 2, upper right column, line 11 to lower left column, line 4; fig. 1) has disclosed "an electrical characteristic measuring stage (20) for supporting a subject to be measured (13), which has an electrode plate (10) having a flat surface on which the subject to be measured (13) can be mounted, and a plurality of regions (electrode plate (10) regions, which are partitioned by means of a lattice-like electrode member (12), and respectively have large surface areas), which are exposed from a surface of the electrode plate (10), and can be physically in contact with the subject to be measured (13), said regions being electrically connected in common".

Therefore, the invention of claim 1 cannot be considered to be novel in the light of the invention disclosed in the document 1, and does not have a special technical feature.

Consequently, three inventions (invention groups) each having a special technical feature indicated below are involved in claims.

Meanwhile, the invention of claim 1 having no special technical feature is classified into invention 1.

(Invention 1) the inventions of claims 1-7

A supporting substrate for supporting a substrate to be treated, said supporting substrate having a substrate having a flat surface on which the substrate to be treated can be mounted, a plurality of surface electrodes, which are exposed from the surface of the substrate, and can be physically in contact with the substrate to be treated, and a common electrode that can be electrically connected to the surface electrodes.

(Invention 2) the inventions of claims 8-16 and 23-31

A substrate treatment method for performing predetermined treatment to a substrate to be treated, said method having a substrate mounting step wherein the substrate to be treated is mounted on a supporting substrate, which is provided with a plurality of surface electrodes and a common electrode (conductive liquid) that can be electrically connected to the surface electrodes, and a treatment step wherein, after the substrate mounting step, a treatment liquid is supplied to the surface of the substrate to be treated, then, in a state wherein the treatment liquid and the common electrode (conductive liquid) are electrically connected to each other via the surface electrodes, predetermined treatment is performed to the substrate to be treated using the treatment liquid.

(Invention 3) the inventions of claims 17-22

A supporting substrate for supporting a substrate to be treated, said supporting substrate having a substrate, which has a flat surface on which the substrate to be treated can be mounted, a plurality of surface electrodes, which are exposed from a surface of the substrate, and can be in physical contact with the substrate to be treated, and a space, which is provided in the substrate, and can store a conductive liquid electrically connected to the surface electrodes.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１２／０７６８２５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/66(2006.01)i, H01L21/288(2006.01)i, H01L21/3063(2006.01)i, H01L21/683(2006.01)i, H01L21/768(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/66, H01L21/288, H01L21/3063, H01L21/683, H01L21/768

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X A	JP 61-147544 A (株式会社東芝) 1986.07.05, 第２頁右上欄第１１行～左下欄第４行、第１図（ファミリーなし）	1 ２－７
A	JP 2005-5331 A (東京エレクトロン株式会社) 2005.01.06, 段落【００２４】～【００２８】、図４（ａ） & US 2006/0145716 A1 & US 2007/0063725 A1 & US 2008/0174325 A1 & EP 1637893 A1 & EP 1788401 A1 & WO 2004/109306 A1 & DE 602004010116 D & DE 602004017655 D & KR 10-0810550 B1 & CN 1809757 A & AT 378607 T & AT 413605 T	１－７

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ０７．０１．２０１３	国際調査報告の発送日 １５．０１．２０１３
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｏ　９１７２ 堀江　義隆 電話番号　０３－３５８１－１１０１　内線　３５５９

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１２／０７６８２５

第Ⅱ欄　請求の範囲の一部の調査ができないときの意見（第１ページの２の続き）

法第8条第3項（ＰＣＴ17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

１．☐ 請求項＿＿＿＿＿＿＿＿は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、

２．☐ 請求項＿＿＿＿＿＿＿＿は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

３．☐ 請求項＿＿＿＿＿＿＿＿は、従属請求の範囲であってＰＣＴ規則6.4(a)の第２文及び第3文の規定に従って記載されていない。

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

文献１（JP 61-147544 A（株式会社東芝），1986.07.05，第２頁右上欄第１１行～左下欄第４行、図１）には、
「被測定体１３を支持するための電気特性測定用ステージ２０であって、被測定体１３を搭載することのできる平面を有する電極板１０と、前記電極板１０の表面に露出し、前記被測定体１３に物理的に接触可能な複数の領域（格子状の電極部材１２で区切られた表面面積の大きい電極板１０の領域）を有し、前記複数の領域は電気的に共通に接続される。」
が記載されている。したがって、請求項１に係る発明は、文献１に記載された発明に対して新規性が認められず、特別な技術的特徴を有しない。したがって、請求の範囲には、以下の特別な技術的特徴を有する３の発明（群）が含まれる。

なお、特別な技術的特徴を有しない請求項１に係る発明は、発明１に区分する。

１．☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。

２．☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。

３．☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。

４．☑ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

請求項１－７

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。

☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

（発明１）請求項１－７に係る発明
被処理基板を支持するための支持基板であって、
前記被処理基板を搭載することのできる平面を有する基板と、
前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、
前記複数の表面電極に電気的に接続可能な共通電極と、を有する。

（発明２）請求項８－１６、２３－３１に係る発明
被処理基板に所定の処理を行う基板の処理方法であって、
複数の表面電極と、前記複数の表面電極に電気的に接続可能な共通電極（導電性液）とを備えた支持基板に、被処理基板を搭載する基板搭載工程と、
その後、前記被処理基板の表面に処理液を供給した後、前記複数の表面電極を通じて前記処理液と前記共通電極（導電性液）とを電気的に接続した状態で、前記処理液によって前記被処理基板に所定の処理を行う処理工程と、を有する。

（発明３）請求項１７－２２に係る発明
被処理基板を支持するための支持基板であって、
前記被処理基板を搭載することのできる平面を有する基板と、
前記基板の表面に露出し、前記被処理基板に物理的に接触可能な複数の表面電極と、
前記基板の内部に設けられ、前記複数の表面電極に電気的に接続される導電性液を収容可能な空間と、を有する。