

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁶
H03K 17/73

(45) 공고일자 1996년04월 18일
(11) 공고번호 96-005050

(21) 출원번호	특1987-0011205	(65) 공개번호	특1988-0005752
(22) 출원일자	1987년10월06일	(43) 공개일자	1988년06월28일
(30) 우선권 주장	86-237979 1986년10월08일	일본(JP)	
(71) 출원인	가부시기가이샤 히다찌세이사쿠쇼 미다 가쓰시게		
	1996년04월 18일 히다찌 하라마찌 덴시고오교오 가부시기가이샤 히데오 나가이		
	일본국 이바라기켄 히다찌시 벤덴쵸 3-10-2		
(72) 발명자	와다 마사유키		
	일본국 이바라기켄 가쓰다시 다까바 2062-8		
	시이나 조오지		
	일본국 이바라기켄 히다찌시 니시나루 사와쵸 1-7-2-306		
	가리야 다다아끼		
	일본국 이바라기켄 나까궁 도오까이무라 후나이시가와 576-34		
	시무라 다쓰오		
	일본국 이바라기켄 히다찌시 니시나루사와쵸 1-32-6-302		
(74) 대리인	한규환		

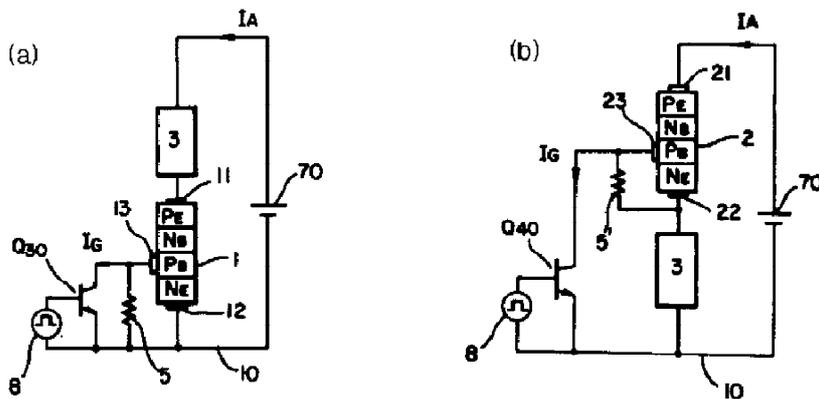
심사관 : 정연용 (책자공보 제4421호)

(54) 게이트터언오프다이리스터의 터언오프제어회로

요약

내용 없음.

대표도



명세서

[발명의 명칭]

게이트터언오프다이리스터의 터언오프제어회로

[도면의 간단한 설명]

제1a도 및 1b도는 종래의 GTO의 터언오프제어회로의 개략정면도.

제2도는 유도성부하회로에 GTO를 사용하는 경우에 존재하는 터언오프상태의 문제를 설명하기 위한 회로도.

제3도는 본 발명의 GT0의 턴오프제어회로의 일 실시예를 나타낸 회로도.

제4도는 본 발명의 GT0의 턴오프제어회로의 다른 실시예를 나타낸 회로도.

제5도는 본 발명의 GT0의 턴오프제어회로의 또다른 실시예를 나타낸 회로도.

제6도는 본 발명의 GT0의 턴오프제어회로도 또다른 실시예를 나타낸 회로도.

* 도면의 주요부분에 대한 부호의 설명

1, 2 : GT0	3 : 부하
5, 5' : 저항	7 : 전류검출저항
8, 81, 82 : 턴오프용 전원	10 : 접지전위선
11 : 애노드	12, 22 : 캐소드
13, 23 : P게이트	24 : N게이트
51, 52 : 게이트저항	61, 62, 64, 65 : 다이오드
63 : 제너다이오드	70 : 부하용전원

[발명의 상세한 설명]

본 발명은 게이트턴오프다이리스터(이하, "GT0"라 함)의 턴오프 제어회로에 관한 것으로, 특히 캐소드측에 유도성 부하가 접속되어 있는 GT0의 턴오프제어회로에 관한 것이다.

GT0는 통상 다이리스터와 마찬가지로 P게이트(P베이스층에 접속)로부터 전류를 유입하거나, N게이트(N베이스층에 접속)로부터 전류를 인출하므로써 턴오프되지만, 통상의 다이리스터와는 다르게 P게이트로부터 전류를 인출하므로써 턴오프시키는 것이 가능한 다이리스터이다. GT0의 턴오프제어회로는 통상의 다이리스터와 마찬가지로 구성되고, 턴오프제어회로는 일본국 특개소 59-14355호 공보에 기재된 바와 같이 GT0의 P게이트와 캐소드와의 사이에 트랜지스터를 접속한 구성으로 되어 있다.

이 방식의 턴오프제어회로는 제1a도 및 1b도에 나타낸 바와 같이, GT0와 부하의 관계로부터 트랜지스터의 접속위치가 두가지가 있다. 이들의 회로에서는 턴오프제어회로가 생략되어 있다.

제1a도에 있어서, 부하(3)는 부하용전원(70)의 정극과 GT0(1)의 P에미터층(P_E)에 설치한 애노드(11)와의 사이에 접속되고, GT0(1)의 N에 미터층(N_E)에 설치한 캐소드(12) 부하용 전원(70)의 부극은 접지전위선(10)에 접속되고, 오프용 트랜지스터(Q30)의 콜렉터 및 에미터는 게이트 저항(5)과 병렬로 GT0(1)의 P베이스층(P_E)에 설치한 P게이트(13)와 접지 전위선(10)과의 사이에 접속되고, 오프용 트랜지스터(Q30)의 베이스와 접지전위선(10)과의 사이에는 턴오프용전원(8)이 접속되어 있다.

GT0(1)를 온상태로부터 오프상태로 이전시키기 위해서는, P베이스층(P_E)에 설치한 P게이트(13)와 캐소드(12)의 사이에 접속된 오프용 트랜지스터(Q30)(이하, "Q30"이라 함)을 턴오프용 전원(8)의 펄스에 의하여 온시키므로써 행해진다. 오프용 트랜지스터(Q30)의 온 상태에 있어서의 콜렉터-에미터간 전압(V_{CE})은 GT0(1)의 온상태의 P게이트(13)-캐소드(12)간의 전위(V_C) 비교하여

$$V_{CE} < V_C \cdot 0.6 [V] \dots \dots \dots (1)$$

를 만족시키면, P게이트(13)로부터 전류를 인출할 수가 있다. 이를 위하여 오프용 트랜지스터(Q30)는 포화 동작시켜야 한다. 한편, GT0(1)가 온상태일때, 애노드(11)에 흐르는 전류를 I_A 라 하고, GT0(1)로 오프상태로 이행할때, P게이트(13)로부터 인출되는 최대의 게이트전류를 I_G 라 할때,

$$\text{턴오프 계인} = I_A / I_G \sim 3 \sim 5 \dots \dots \dots (2)$$

이고, (2)식의 값은 GT0구조, 프로세서정수에 따라 변화한다. 식(2)로부터 결정되는 게이트전류(I_G)는 오프용 트랜지스터(Q30)의 콜렉터전류(I_C)가 되고, 오프용 트랜지스터(Q30)는 포화동작하기 때문에, 식(2)의 게이트전류(I_G)를 흐르게 했을때의 오프용 트랜지스터(Q30)의 콜렉터-에미터간 포화전압(V_{CES})은

$$V_{CES} < 0.6 [V] \dots \dots \dots (1a)$$

를 만족시킬 필요가 있다. 오프용 트랜지스터(Q30)에 충분한 베이스전류를 공급하고 있는 경우, 오프용 트랜지스터(Q30)의 콜렉터-에미터간 포화전압(V_{CES})은 대략 콜렉터저항(R_C)에 의하여 결정된다. 콜렉터저항(R_C)은 트랜지스터의 기하학적 치수에 비례하므로 GT0(1)와 그 턴오프나 턴온의 구동회로를 한 개의 실리콘 기판(칩)상에 집적화하는 경우, 오프용 트랜지스터(Q30)가 대형화되기 때문에 칩의 크기는 증대하게 된다.

그러므로, 일본국 특개소 59-14355호 공보에 기재되어 있는 바와 같이, 캐소드(12)와 접지전위와의 사이에 다이오드 또는 저항을 삽입하므로써 캐소드전위(V_K)를 상승시키는 것이 행해지고 있다. 이 경우 오프용 트랜지스터(Q30)의 콜렉터-에미터간 포화전압(V_{CES})은

$$V_{CES} < V_{CK} + V_K \approx 0.6 + V_K \dots \dots \dots (3)$$

가 가해지기 때문에 다이오드 또는 저항이 설치되므로써 오프용 트랜지스터(Q30)는 V_K 의 상승분만큼 오프용 트랜지스터(Q30)을 소형으로 할 수가 있다.

제1b도의 것은 부하(3)가 GT0(2)의 캐소드(22)와 접지전위선(10)의 사이에 삽입되고, 게이트저항(5')은 P게이트(23)와 캐소드(22) 사이에 접속되어 있다. GT0(2)가 온상태일때의 캐소드전위(V_K)는 접지전위와 거의 동일하나, GT0(2)가 온상태일때의 캐소드전위(V_K)는 부하용전원(70)의 전압(V_{CC})에 거의 동일하게 된다. GT0(2)를 온·상태로부터 오프상태로 이행시킬때는 오프용 트랜지스터(Q40)을 온시킨다. 이때 오프용 트랜지스터(Q40)의 에미터·컬렉터간 전압(V_{EC})은 거의 부하용전원(70)의 전압(V_{CC})으로부터 포화전압(V_{CES})까지 변화하고, 이 오프용 트랜지스터(Q40)의 동작은 능동상태로부터 포화상태로 변화한다.

이 예에 있어서도 식(2)의 턴오프 계인은 동일하므로, GT0(2)가 온상태로부터 오프상태로 변화하기 시작할때는 오프용 트랜지스터(Q40)는 능동상태이기 때문에, 충분한 게이트전류(I_G)를 인출할 수가 있다. 그러나 GT0(2)가 오프상태에 가까워짐에 따라 오프용 트랜지스터(Q40)의 컬렉터전위는 영에 가까워지므로, 게이트전류 인출동작은 제1a도의 경우와 같아져 버린다. 즉 오프용 트랜지스터(Q40)의 베이스 바이어스전류를 I_B , 에미터 접지 전류증폭률을 h_{FE} 라 할때

$$I_G < h_{FE} \cdot I_B \dots \dots \dots (5)$$

이어야 할 필요가 있다.

그러나 부하(3)가 정전류부하가 아닌 한 GT0(2)가 오프상태로 이행함에 따라 캐소드(22)의 전위가 저하하기 때문에, 애노드전류(I_A)도 감소하므로, 오프용 트랜지스터(Q40)의 컬렉터 내부저항(R_C)을 제1a도의 경우만큼 크게 할 필요는 없고, 오프용 트랜지스터(Q40)의 기하학적 치수를 그에 상응하여 작게할 수가 있다.

그러나, 부하가 인덕터이고 그것이 모터권선이 경우에는 제2도에 나타난 바와 같이 모터권선(L)의 양측에 GT0(1, 2)가 접속된다. GT0(1)의 애노드(11)에 권선(L)이 접속되고, 캐소드(12)와 접지전위선(10)과의 사이에는 전류검출저항(7)이 접속된다. 오프용 트랜지스터(Q30)의 컬렉터 및 에미터는 게이트저항(51)과 병렬로 GT0(1)의 P게이트(13)와 접지전위선(10)과의 사이에 접속되고, 베이스와 접지전위선(10)과의 사이에 턴오프용 전원(81)이 접속되어 있다. GT0(2)의 캐소드(22)에 권선(L)이 접속되고, 게이트저항(52)은 P게이트(23)와 캐소드(22)와의 사이에 접속된다. 오프용 트랜지스터(Q40)의 컬렉터 및 에미터는 P게이트(23)와 접지전위선(10)에 접속되고, 베이스와 접지전위선(10)의 사이에는 턴오프용 전원(82)이 접속되어 있다. GT0(2)의 애노드(21)는 부하용 전원(70)의 정(+)극에 접속되고, GT0(1)의 캐소드(12)는 접지전위선(10)을 거쳐 부하용 전원(70)의 부(-)극에 접속되어 있다. 환류다이오드(61)는 GT0(2)의 캐소드(22)와 접지전위선(10)과의 사이에 접속되고, 환류다이오드(62)는 GT0(1)의 애노드(12)와 부하용 전원(70)의 정(+)극의 사이에 제너다이오드(63)를 거쳐 접속되어 있다.

전류검출저항(7)은 그 고전위측이 도시되어 있지 않은 초퍼제어회로에 접속되어, 턴오프용 전원(82)의 펄스신호를 제어한다. 또한 턴오프용 제어회로는 생략되어 있다.

이상의 구성에 있어서, 모터권선(L)의 전류제어는 GT0(1)를 온상태로 해두고 GT0(2)를 온·오프 제어함으로써 행한다. 이때 턴오프용 전원(82)은 전류검출저항(7)으로부터 얻어지는 검출신호는 참조하여 모터권선(L)에 흐르는 전류가 소정치가 되도록 오프용 트랜지스터(Q40)를 거쳐 GT0(2)를 제어한다.

GT0(2)가 오프될때, 모터권선(L)에 축적되어 있던 전자(電磁) 에너지에 의하여 유기되는 전압에 의한 전류는 모터권선(L)의 저압측단자(L-1)→GT0(1)→전류검출저항(7)→접지전위선(10)→환류다이오드(61)→모터권선(L)의 고압측단자(L-2)를 흐른다. 두개의 GT0(1, 2)가 함께 오프될때에 모터권선(L)에 축적되어 있던 전자에너지에 의한 전류는 모터권선(L)의 저압측단자(L-1)→환류다이오드(62)→제너다이오드(63)→전원(70)→접지전위선(10)→환류다이오드(61)→모터권선(L)의 고압측단자(L-2)를 흐른다.

여기서 GT0(1)가 온상태이고 GT0(2)가 온으로부터 오프상태로 이행할때의 동작을 설명한다. 이때 턴오프용 전원(82)은 턴오프펄스신호를 발생하여 오프용 트랜지스터(Q40)을 온상태로 하여 GT0(2)의 P게이트(23)로부터 전류를 인출한다. GT0(2)가 완전히 오프상태가 되었을때, 모터권선(L)에 축적되어 있던 전자에너지에 의한 전류는 GT0(2)와 전류검출저항(7)과 환류다이오드(61)를 통하여 환류하므로, 환류다이오드(61)의 순(順)전압을 V_{BE} 라 하면, GT0(2)의 캐소드(22)의 전위는 접지전위선(10)에 대하여 $-V_{BE}$ 가 된다. 이 전압은 게이트저항(52) 및 GT0(2)의 P게이트(23), 캐소드(22) 사이의 PN접합의 두 개의 분리를 통하여 오프용 트랜지스터(Q40)의 컬렉터에 전달된다. 오프용 트랜지스터(Q40)의 베이스에 턴오프 펄스신호가 인가되어 있을때, 상기 순전압($-V_{BE}$)이 오프용 트랜지스터(Q40)의 컬렉터에 가해지면 이 오프용 트랜지스터(Q40)는 역(逆)트랜지스터로 동작하여 에미터로부터 컬렉터에 향하여 전류가 흐른다.

이 전류는 GT0(2)의 P게이트(23)에 대하여 흘러들어가는 방향이므로 이것에 의하여 GT0(2)는 온상태로 이행하려고 한다. 그러나 GT0(2)가 온상태로 이행하면 캐소드(22)의 전위가 정(+)방향으로 상승함으로, 오프용 트랜지스터(Q40)는 다시 P게이트(23)로부터 전류를 인출하기 시작하므로, GT0(2)는 온상태로 될 수가 없다.

결국 오프용 트랜지스터(Q40)가 역트랜지스터로 동작하며 GT0(2)의 P게이트(23)에 전류가 유입할때,

GT0(2)는 N베이스층(N_b)을 콜렉터로 하는 NPN 트랜지스터로 동작하기 때문에, 모터권선(L)에는 GT0(2)의 이 NPN트랜지스터 작용에 의한 전류가 흐르게 되어 불필요한 전력소비가 생기고 만다.

또한, GT0(1)가 오프상태로 이행할때는 이와 같은 캐소드전위의 저하가 없으므로 이와 같은 불편은 발생하지 않는다.

이상과 같이, 종래의 GT0의 구동회로는 캐소드측에 유도성부하가 접속되어 있는 GT0의 P게이트와 접지전위선에 접속한 오프용 트랜지스터를 온상태로 하여 P게이트로부터 전류를 인출하여 GT0를 턴오프할때, 유도성 부하에 축적된 전자에너지에 의한 유기전압의 영향에 의하여 오프용 트랜지스터 및 GT0의 동작이 불안정해져 부하에 불필요한 전류가 흐르게 되는 문제가 있었다.

본 발명의 목적은 캐소드측에 유도성부하가 접속되어 사용되는 GT0를 확실하게 턴오프할 수 있는 GT0의 턴오프제어회로를 제공하는데에 있다.

상기 목적을 달성하기 위한 본 발명의 특징은, PNP의 연속한 4층 영역과, 4층영역의 양단층에 설치된 애노드 및 캐소드와, 중간층에 설치된 게이트로 이루어지고, 캐소드측에 유도성부하의 일단이 접속된 상태에서 사용되는 게이트터 언오프다이리스터와, 상기 게이트터언오프다이리스터의 게이트와 상기 유도성부하의 타단사이에 콜렉터 및 에미터가 접속되어 있는 제1의 오프용 트랜지스터와, 상기 게이트터언오프다이리스터의 게이트와 캐소드 사이에 콜렉터 및 에미터가 접속되어 있는 제2의 오프용 트랜지스터와, 턴오프용 전원과, 상기 제1 및 제2의 오프용 트랜지스터의 각 베이스와 상기 턴오프용전원 사이에 접속되어 있으며, 상기 게이트터언오프다이리스터를 턴오프시킬때, 상기 유도성부하의 타단의 전위를 기준으로 하는 게이트터언오프다이리스터의 캐소드전위가 상기 제2의 오프용 트랜지스터의 베이스·에미터간의 순방향전압강하치보다 높을때 상기 제1의 오프용 트랜지스터를 온시키고, 낮을때 상기 제2의 오프용 트랜지스터를 온시키는 베이스전류제어수단을 포함하는데에 있다. 그리고, GT0의 캐소드전위의 고저는 제2의 오프용 트랜지스터의 베이스·에미터간의 순방향전압강하치를 기준으로 하여 정해진다.

GT0 턴오프 제어회로를 상기한 바와 같이 구성하면, 다음에 설명하는 이유로부터 본 발명의 목적을 달성할 수가 있다. 즉, 온상태에 있는 GT0를 턴오프하고자 할때, GT0의 캐소드전위는 부하전원의 전압과 대략 같은 전위에 있다. 그러므로 제1의 오프용 트랜지스터를 온상태로 하면, 이 제1의 오프용 트랜지스터에 의하여 GT0의 게이트로부터 전류의 인출이 행해져 GT0는 오프상태로의 이행을 개시하게 된다. GT0의 오프상태로의 이행이 진행되면, 캐소드의 전위가 저하하고 드디어 캐소드 전위가 접지전위이하로 저하하여 제1의 오프용 트랜지스터가 역트랜지스터로서 동작하고, GT0는 NPN트랜지스터로 동작하려고 한다. 그러나 캐소드전위가 소정치까지 저하하면 제2의 오프용 트랜지스터가 온상태가 되기 때문에, 게이트로부터의 인출전류는 전위가 더 낮은 캐소드를 향하여 계속 흐르게 되어 결국 GT0는 완전히 오프상태가 된다.

이하, 본 발명의 실시예를 도면에 따라 상세히 설명한다.

제3도는 본 발명의 GT0의 턴오프제어회로의 제1실시예로서, 유도성부하(L)의 양측에 접속된 두 개의 GT0중, 애노드측이 유도성부하(L)에 접속되는 GT0(1)의 턴오프제어회로는 제2도와 동일하고, 캐소드측이 유도성부하(L)에 접속되는 GT0(2)의 턴오프제어회로에 대해 고안이 이루어져 있다. 즉, 오프용 트랜지스터(Q40)의 베이스와 턴오프용 전원(82)과의 사이에 오프용 전원(82)으로부터 베이스로 향하는 방향을 정류방향으로 하는 다이오드(64)가 접속되고, GT0(2)의 게이트(23)는 캐소드(22)와의 사이에 콜렉터 및 에미터가 접속되도록 오프용 트랜지스터(Q90)를 설치하고, 이 오프용 트랜지스터(Q90)의 베이스가 다이오드(65)를 거쳐 다이오드(64)의 애노드측에 접속된 구성으로 되어 있다. 다이오드(65)의 정류방향은 턴오프용 전원(82)으로부터 베이스로 향하는 방향으로 되어 있다. 또, 다이오드(64)는 두개의 다이오드소자(641, 642)로 구성되고, 다이오드(65)는 한개의 다이오드소자로 구성되어 있다.

GT0(2)가 온상태일때, 턴오프용 전원(82)으로부터 펄스를 인가함으로써 오프상태로 이행시키고자 한다. 이때, GT0(2)의 캐소드(22)는 대략 부하용 전원(70)의 전압(V_{cc})과 같은 전위에서부터 감소되어 가게 된다. 오프용 트랜지스터(Q40, Q90)의 베이스에 접속된 턴오프용 전원(82)의 전압은 논리레벨로, 부하용 전원(70)의 전압보다 훨씬 낮은 레벨에 있다. 이 때문에 오프용 트랜지스터(Q90)의 에미터-베이스 접합은 역바이어스가 되고 오프용 트랜지스터(Q90)는 오프상태가 된다. 트랜지스터의 에미터-베이스 접합은 저압접합이고, 부하용 전원(70)으로서는 고전압이 사용되고 있기 때문에, 고압다이오드(65)를 오프용 트랜지스터(Q90)의 베이스에 삽입하여 오프용 트랜지스터(Q90)의 에미터-베이스접합을 보호하고 있다.

오프용 트랜지스터(Q90)는 이상과 같이 오프이므로 GT0(2)의 온으로부터 오프이행의 개시시는 오프용 트랜지스터(Q40)만으로 P베이스층(P_b)으로부터 전류의 인출이 행해진다. 이 점은 제2도의 오프용 트랜지스터(Q40)의 동작과 다름이 없다. 그러나 GT0(2)의 캐소드(22)의 전위(V_k)가 다음 식(5)의 값까지 저하했을때, 오프용 트랜지스터(Q40)는 오프가 되고, 오프용 트랜지스터(Q90)는 온이 된다.

$$V_k = 2V_F(64) + V_{BE}(40) - V_F(65) - V_{BE}(90) \dots \dots \dots (5)$$

단, $V_F(64)$: 다이오드(641), (642)의 각각의 순전압

$V_{BE}(40)$: 오프용 트랜지스터(Q40)의 베이스-에미터간 순전압

$V_F(65)$: 다이오드(65)의 순전압

$V_{BE}(70)$: 오프용 트랜지스터(Q90)의 베이스-에미터간 순전압

여기서, $V_F(64)$, $V_{BE}(40)$, $V_F(65)$, $V_{BE}(90)$ (환류다이오드(61)의 순전압)은 대략 동일하여, 0.7[V] 정도

이므로

$$V_K \approx V_{BE} \approx 0.7[V] \dots \dots \dots (5a)$$

가 된다. 식(5), (5a)의 의미를 다시 상세하게 설명한다.

제3도에 있어서, 턴오프용 펄스는 턴오프용 전원(82)→다이오드(64)→오프용 트랜지스터(Q40)의 베이스→오프용 트랜지스터(Q40)의 에미터→접지전위인 제1의 경로와, 턴오프용 전원(82)→다이오드(65)→오프용 트랜지스터(Q90)의 베이스→오프용 트랜지스터(Q90)의 에미터→GT0(2)의 캐소드전위(V_K)인가부→접지전위인 제2의 경로의 두 개의 통전경로를 가지고 있다.

GT0(2)의 캐소드전위(V_K)가 식(5)보다 큰 경우에는 오프용 트랜지스터(Q90)가 오프이므로 제1의 경로에 턴오프용펄스가 흐르고, GT0(2)의 캐소드전위(V_K)가 식(5)보다 작을때에는 오프용 트랜지스터(Q90)가 온이 되어 제2의 경로를 흐르게 된다. 즉, 오프용 트랜지스터(Q40, Q90)의 온 오프의 선택성은, 다이오드(64)에 있어서의 순전압과 다이오드(65)의 순전압 및 GT0(2)의 캐소드위(V_K)의 합 의 전압의 대소에 따라 결정되게 된다.

제3도의 실시예에서는, 오프용 트랜지스터(90)의 보호용으로 한 개의 다이오드(65)가 설치되어 있으므로, 오프용 트랜지스터(Q40)로부터 오프용 트랜지스터(Q90)로의 절환을 행하기 위하여 오프용 트랜지스터(Q40)에 두개의 다이오드(641, 642)가 설치되어 있는 것이다.

그 결과, 표 1에 나타난 바와 같이, GT0(2)의 캐소드 전위(V_K)의 값에 의하여 오프용 트랜지스터(Q40, Q90)가 교대로 온, 오프되게 된다.

[표 1]

V_K 의 값	Q40	Q90	GT0(2)의 턴오프원리
$V_K > V_{BE}$	능 동	차 단	Q40에 의한 P게이트로부터의 전류인출
$V_K < V_{BE}$	차 단	능동→포화	Q90에 의한 P게이트로부터의 전류인출

GT0(2)의 캐소드전위(V_K)의 변화는 GT0(2)의 온으로부터 오프로의 이행에 의하여 발생하는 것이고, 이들 Q40, Q90의 절환은 완전히 자동으로 행해진다.

여기서, GT0(2)가 완전히 오프되고 유도성부하(L)에 축적된 전류가 환류다이오드(61)를 흘러 V_K 가 부위 전위가 되게 된다. 이 경우에도 제1의 경로의 통전경로는 무효이고, 오프용 트랜지스터(Q40)가 역트랜지스터로서 동작하는 일은 없다. 즉, 오프용 트랜지스터(Q90)의 에미터는 GT0(2)의 캐소드(22)에 접속되어 있고 콜렉터가 GT0(2)의 P게이트(23)에 접속되어 있다. 이 때문에, GT0(2)의 캐소드전위(V_K)가 부전위가 된 경우에도, 오프용 트랜지스터(Q90)의 콜렉터전위는 오프용 트랜지스터(Q90)의 에미터 전위보다 높기 때문에, 오프용 트랜지스터(Q90)는 역트랜지스터로서 동작하는 일은 없게 된다. 그리고 제2의 경로의 통전경로가 유효하여, 오프용 트랜지스터(Q90)에 의한 P게이트(23)로부터의 전류인출이 행해지고 있기 때문에 GT0(2)는 온이 될 수가 없다.

이상 설명한 바와 같이, 본 발명에 의하면, 부동상태에서 사용되는 GT0(2)는 오프용 트랜지스터(Q40, Q90)에 의하여 확실하게 턴오프되게 된다. GT0는 스위치로서 트랜지스터보다 대전류의 차단이 가능하기 때문에 유도성부하(L)에 대전류를 흐르게 할 수가 있어 오프용 트랜지스터(Q40, Q90)는 소형의 것이라도 좋으므로 칩으로 집적화하는데에 적합하게 된다.

제4도는 본 발명의 GT0의 턴오프제어회로의 제2의 실시예이다.

이 실시예에서는, GT0(2)의 애노드전류(I_A) 즉, 유도성부하(L)를 흐르는 전류가 큰 경우에도 턴오프가 가능하도록 제3도의 오프용 트랜지스터(Q40)의 전단에 트랜지스터(Q41)를 추가한 다알링톤구성으로 한 것이다. 이 다알링톤트랜지스터(Q41)의 베이스-에미터접합은 제3도의 다이오드(64)의 한 개분에 해당한다. 이 때문에 제4도에 있어서, 다이오드(64)는 한개의 다이오드소자로 구성되어 있다. 또 이 실시예에서는 턴오프제어회로를 점선으로 표시하고 있다. 트랜지스터(Q100)는 제어전원(82)로부터의 신호를 반전하기 위한 인버터로 작용하고, 트랜지스터(Q110)는 GT0(2)의 N게이트(24)로부터 전류를 인출하여 GT0(2)를 온시키는 역할을 한다. 한편, GT0(1)는 전원(81)과 트랜지스터(30)에 의하여 제어된다. 즉 전원(81)으로부터의 신호가 저레벨인때 트랜지스터(Q30)가 오프가 되고 논리전원(V_B)으로부터 GT0(1)의 P게이트(13)에 전류가 공급되어 GT0(1)가 온 구동된다. 전원(81)으로부터의 신호가 고레벨인때, 트랜지스터(Q30)가 온이 되고, 제1a도에서 설명한 바와 같은 동작을 하여 GT0(1)가 오프구동된다. 여기서 논리전원(V_B)은 통상 5V가 사용된다.

제5도는 본 발명의 GT0의 턴오프제어회로의 제3실시예로서, 중복설명을 피하기 위하여, GT0(2)측만을 나타내고 있다. 제3도의 실시예와 다른 점은, 다이오드(65) 대신에 쇼트키배리어 다이오드(66)를 사용하고 다이오드(64)를 한 개의 다이오드소자로 구성하고 있는 것이다. 이 구성에 의하면, 쇼트키배리어 다이오드의 순방향전압강하가 통상의 PN접합다이오드보다 낮기 때문에 제3도와 동일한

동작을 기대할 수 있으며 제3도보다 부품수를 적게할 수 있다.

제6도는 본 발명의 GT0의 터오프제어회로의 제4도 실시예이다. 제5도의 실시예와 다른 점은 트랜지스터(Q40)를 배치하여 다알링톤구성으로 하고 다이오드(64)를 생략한 점에 있다. 이 실시예의 동작은 제4도와 대략 동일하다.

이상 설명한 바와 같이, 본 발명에 의하면 캐소드측에 유도성부하가 접속된 상태에서 사용되는 GT0를 확실하게 터오프할 수가 있게 된다.

(57) 청구의 범위

청구항 1

PNPN의 연속한 4층 영역과, 상기 4층영역의 양단층에 설치된 애노드 및 캐소드와, 중간층에 설치된 게이트로 이루어지고, 상기 캐소드측에 유도성부하의 일단이 접속된 상태에서 사용되는 게이트터오프다이리스터와, 상기 게이트터오프다이리스터의 게이트와 상기 유도성부하의 타단 사이에 콜렉터 및 에미터가 접속되어 있는 제1의 오프용 트랜지스터와, 상기 게이트터오프다이리스터의 게이트와 캐소드 사이에 콜렉터 및 에미터가 접속되어 있는 제2의 오프용 트랜지스터와, 터오프용 전원과, 상기 제1 및 제2의 오프용 트랜지스터의 각 베이스와 상기 터오프용 전원 사이에 접속되어 있으며, 상기 게이트터오프다이리스터를 터오프시킬때, 상기 유도성부하의 타단의 전위를 기준으로 하는 게이트터오프다이리스터의 캐소드전위가 상기 제2의 오프용 트랜지스터의 베이스·에미터간의 순방향전압강하치보다 높을때 상기 제1의 오프용 트랜지스터를 온시키고, 낮을때에 상기 제2의 오프용 트랜지스터를 온시키는 베이스전류제어수단을 포함하는 것을 특징으로 하는 게이트터오프다이리스터의 터오프제어회로.

청구항 2

제1항에 있어서, 상기 베이스전류제어수단은 상기 제1의 오프용 트랜지스터의 베이스와 상기 터오프용 전원과의 사이에 접속되어 있는 제1의 다이오드와, 상기 제2의 오프용 트랜지스터의 베이스와 상기 제1의 다이오드보다 낮은 순방향전압 강하를 가지는 제2의 다이오드를 포함하는 것을 특징으로 하는 게이트터오프다이리스터의 터오프제어회로.

청구항 3

제3항에 있어서, 상기 제1의 다이오드는 2개의 다이오드소자로 구성되고, 상기 제2의 다이오드는 1개의 다이오드소자로 구성되어 있는 것을 특징으로 하는 게이트터오프다이리스터의 터오프제어회로.

청구항 4

제3항에 있어서, 상기 제1의 다이오드는 PN접합다이오드이고, 상기 제2의 다이오드는 쇼트키배리어 다이오드인 것을 특징으로 하는 게이트터오프다이리스터의 터오프제어회로.

청구항 5

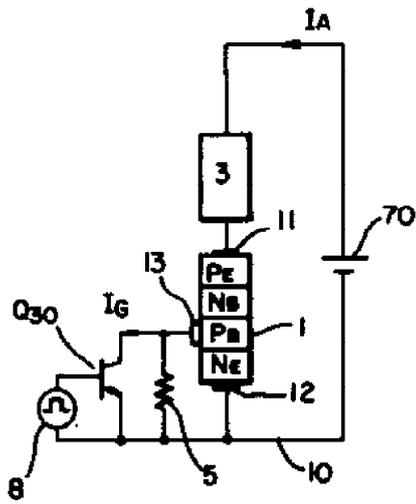
제1항에 있어서, 상기 베이스전류제어수단은, 상기 제1의 오프용 트랜지스터의 콜렉터와 베이스와의 사이에 콜렉터 및 에미터가 접속되어 있는 부가의 트랜지스터와, 상기 부가의 트랜지스터의 베이스와 상기 터오프용 전원과의 사이에 접속되어 있는 제1의 다이오드와, 상기 제2의 오프용 트랜지스터의 베이스와 상기 터오프용 전원과의 사이에 접속되어 있는 제2의 다이오드를 포함하는 것을 특징으로 하는 게이트터오프다이리스터의 터오프제어회로.

청구항 6

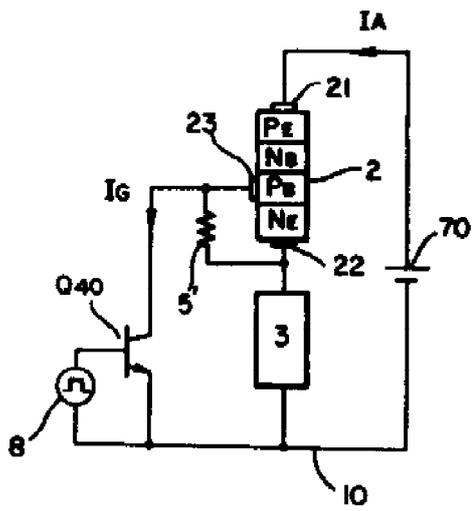
제1항에 있어서, 상기 베이스전류제어수단은, 상기 제1의 오프용 트랜지스터의 콜렉터와 베이스와의 사이에 콜렉터 및 에미터가 접속되고, 베이스를 상기 터오프용 전원에 접속되어 있는 부가의 트랜지스터와, 상기 제2의 오프용 트랜지스터의 베이스와 상기 터오프용 전원과의 사이에 접속되어 있는 쇼트키배리어 다이오드를 구비한 것을 특징으로 하는 게이트터오프다이리스터의 터오프제어회로.

도면

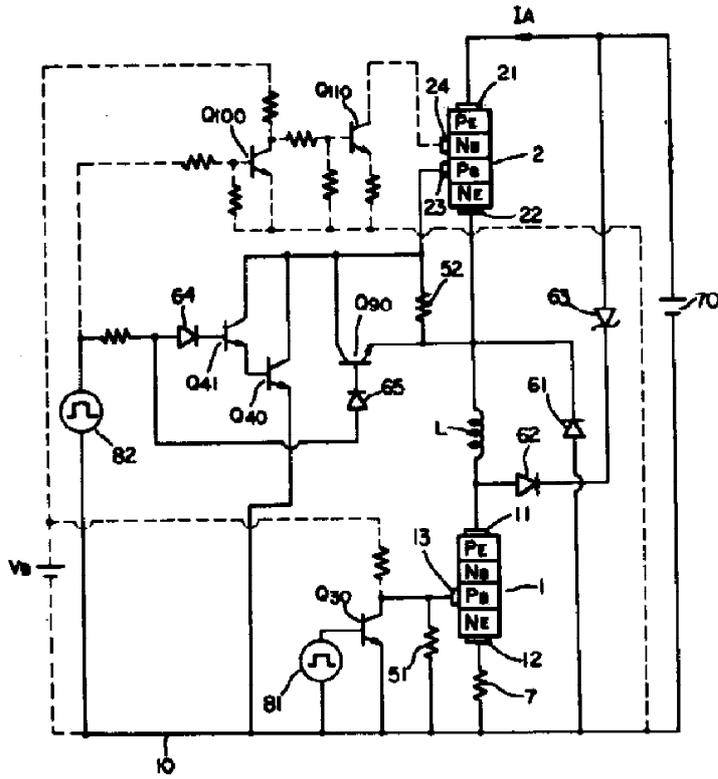
도면 1a



도면 1b



도면4



도면5

