

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-580

(P2004-580A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int.Cl.⁷**A61B 6/03****G01T 1/20****H04N 5/32**

F 1

A 6 1 B	6/03	3 4 O A	2 G O 8 8
A 6 1 B	6/03	3 2 O S	4 C O 9 3
G O 1 T	1/20	F	5 C O 2 4
G O 1 T	1/20	G	
H O 4 N	5/32		

テーマコード(参考)

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願2003-120832 (P2003-120832)
 (22) 出願日 平成15年4月25日 (2003.4.25)
 (31) 優先権主張番号 10/133,897
 (32) 優先日 平成14年4月26日 (2002.4.26)
 (33) 優先権主張国 米国(US)

(71) 出願人 300019238
 ジーイー・メディカル・システムズ・グローバル・テクノロジー・カンパニー・エルエルシー
 アメリカ合衆国・ウィスコンシン州・53188・ワウケシャ・ノース・グランドビュー・ブルバード・ダブリュー・710・3000
 (74) 代理人 100093908
 弁理士 松本 研一
 (74) 代理人 100105588
 弁理士 小倉 博
 (74) 代理人 100106541
 弁理士 伊藤 信和

最終頁に続く

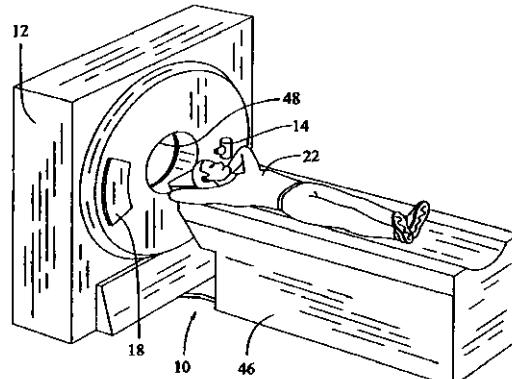
(54) 【発明の名称】スキャンモード数を増加させるための方法及び装置

(57) 【要約】

【課題】CTイメージング・システムを使用するスキャンモード数を増加させた検出器アレイを提供する。

【解決手段】イメージング・システム(10)にスキャンモードを送信するに際し、デコーダ(82)の位置で1バイトの情報が受信されるように、第1のラッチ・レジスタ(88)に最下位のニブルをロードしかつ第2のラッチ・レジスタ(90)に最上位のニブルをロードすること。本願発明の他の実施形態において提供されるコンピュータ断層イメージング・システムのアセンブリのための検出器モジュールは、シンチレータ・アレイと、これに光学結合させた複数のフォトダイオードのアレイと、フォトダイオード・アレイと結合しており複数のラッチ・レジスタを含んだデコーダと、デコーダと電気的に接続させシンチレータ・アレイが出力した光を表す信号をCTイメージング・システムに送信するように構成させた可撓性ケーブルとを含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数のモジュール(60)を備えた検出器アレイ(18)であって、該モジュールの各々は、

複数のシンチレーション素子を備えたシンチレータ・アレイ(66)と、

前記シンチレータ・アレイと光学結合させた複数のフォトダイオードを備えたフォトダイオード・アレイと、

前記フォトダイオード・アレイと結合させている、複数のラッチ・レジスタ(86)を備えたデコーダ(82)と、

前記デコーダ・アセンブリと電気的に接続させている、n本のデータ線(92)を備えた可撓性ケーブル(84)と、

を備えている、検出器アレイ(18)と、

少なくとも1つの放射線源(14)と、

前記検出器アレイ及び放射線源と結合させているコンピュータ(36)であって、前記デコーダが 2^{2^n} 種のモードで動作可能となるように前記n本のデータ線を多重化させるように構成したコンピュータ(36)と、

を備えるコンピュータ断層(CT)イメージング・システム(10)。

【請求項 2】

前記デコーダ(82)が 2^{2^n} 種のモードで動作可能となるように前記n本のデータ線(92)を多重化するために前記コンピュータ(36)がさらに、第1のラッチ・レジスタ(88)及び第2のラッチ・レジスタ(90)にチップ選択信号を送信した概ね2マイクロ秒後に該第1のラッチ・レジスタ(88)及び該第2のラッチ・レジスタ(90)にチップ有効化信号を送信するように構成されている、請求項1に記載のCTイメージング・システム(10)。

【請求項 3】

前記デコーダ(82)が 2^{2^n} 種のモードで動作可能となるように前記n本のデータ線(92)を多重化するために前記コンピュータ(36)がさらに、チップ選択線(96)をlowに設定しつつチップ有効化線(98)をhighに設定して最下位のニブルを前記第1のラッチ・レジスタ(86)にロードするように構成されている、請求項1に記載のCTイメージング・システム(10)。

【請求項 4】

前記デコーダ(82)が 2^{2^n} 種のモードで動作可能となるように前記n本のデータ線(92)を多重化するために前記コンピュータ(36)がさらに、チップ選択線(96)をhighに設定してかつチップ有効化線(98)をhighに設定して最上位のニブルを前記第2のラッチ・レジスタ(90)にロードするように構成されている、請求項1に記載のCTイメージング・システム(10)。

【請求項 5】

前記第1のラッチ・レジスタ(88)及び前記第2のラッチ・レジスタ(90)にチップ有効化信号を送信する前に前記コンピュータ(36)がさらに、前記第1のラッチ・レジスタ及び前記第2のラッチ・レジスタにチップ選択信号を送信した概ね2マイクロ秒後に該第1のラッチ・レジスタ及び第2のラッチ・レジスタにチップ有効化信号(98)を送信するように構成されている、請求項2に記載のCTイメージング・システム(10)。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、全般的にはコンピュータ断層(CT)イメージングに関し、さらに詳細には、CTイメージング・システムを使用するスキャンモード数を増加させた検出器アレイの製造に関する。

【0002】

10

20

30

40

50

【発明の背景】

周知のCTイメージング・システムの幾つかの構成では、X線源は、デカルト座標系のX-Y平面（一般に「撮像面」と呼ばれる）内に位置するようにコリメートされた扇形状のビームを放出する。X線ビームは、例えば患者などの撮像対象を透過する。ビームは、この対象によって減衰を受けた後、放射線検出器のアレイ上に入射する。検出器アレイで受け取った減衰した放射線ビームの強度は、対象によるX線ビームの減衰に依存する。このアレイの各検出器素子は、それぞれの検出器位置でのビーム減衰の計測値に相当する電気信号を別々に発生させる。すべての検出器からの減衰量計測値を別々に収集し、透過プロフィールが作成される。

【0003】

周知のCTイメージング・システムの構成の幾つかでは、その検出器はシンチレータ・アレイとフォトダイオード・アレイを含んだ複数のモジュールを含む。フォトダイオードは、オペレータにより入力された所望のスライス数及びスライス厚に基づいてフォトダイオード出力の合成を制御する電界効果トランジスタ(FET)などスイッチング・デバイスからなるアレイを含むようなスイッチ装置と結合させている。フォトダイオード出力はフレックス・ケーブル(flex cable)などの接続体を用いてFETを介してデータ収集システム(DAS)に供給する。周知のイメージング・システムの1つは、FETと接続させた6本の検出器制御線を含んだフレックス・ケーブルを含んでおり、64種のスキャンモードをアドレス付けすることができる。より多数の医用モードのアドレス付けをするためには、より多数のスキャンモードが必要となる。

【0004】

【課題を解決するための手段】

イメージング・システムにスキャンモードを送信するための一方法を提供する。本方法は、第1のラッチ・レジスタに最下位のニブルをロードしかつ第2のラッチ・レジスタに最上位のニブルをロードしてデコーダの位置で1バイトの情報が受信できるようにしている。

【0005】

イメージング・システムにスキャンモードを送信するための一方法を提供する。本方法は、n本のデータ線を含んだ電気ケーブルをデコーダと接続すること、並びにデコーダが 2^n 種のモードで動作可能となるようにこのn本のデータ線を多重化すること、を含む。

【0006】

コンピュータ断層イメージング・システムのアセンブリのための検出器モジュールを提供する。本モジュールは、複数のシンチレーション素子を含んだシンチレータ・アレイと、このシンチレータ・アレイと光学結合させた複数のフォトダイオードを含んだフォトダイオード・アレイと、このフォトダイオード・アレイと結合しており複数のラッチ・レジスタを含んだデコーダと、このデコーダ・アセンブリと電気的に接続させシンチレータ・アレイが出力した光を表す信号をCTイメージング・システムに送信するように構成させた可撓性ケーブル(flexible cable)と、を含む。

【0007】

コンピュータ断層(CT)イメージング・システムを提供する。本イメージング・システムは、その各々が複数のシンチレーション素子を含んだ1つのシンチレータ・アレイ、このシンチレータ・アレイと光学結合させた複数のフォトダイオードを含んだ1つのフォトダイオード・アレイ、このフォトダイオード・アレイと結合させている複数のラッチ・レジスタを含んだ1つのデコーダ、及びこのデコーダ・アセンブリと電気的に接続させているn本のデータ線を含んだ1本の可撓性ケーブル、を含むような複数のモジュールを含んだ検出器アレイと、少なくとも1つの放射線源と、この検出器アレイ及び放射線源と結合させると共にデコーダが 2^n 種のモードで動作可能となるようにこのn本のデータ線を多重化するように構成したコンピュータと、を含んでいる。

【0008】

イメージング・システムにスキャンモードを送信させるようにコンピュータにより実行可

10

20

30

40

50

能なプログラムで符号化したコンピュータ読み取り可能媒体を提供する。このプログラムは、デコーダの位置で1バイトの情報が受信されるように、第1のラッチ・レジスタ及び第2のラッチ・レジスタにチップ有効化信号を送信しつつ該第1のラッチ・レジスタ及び該第2のラッチ・レジスタにチップ選択信号を送信するようにコンピュータに指令している。

【0009】

【発明の実施の形態】

周知のCTイメージング・システムの幾つかの構成では、X線源及び検出器アレイは、X線ビームが撮像対象を切る角度が一定に変化するようにして、撮像面内でこの対象の周りをガントリと共に回転する。あるガントリ角度で検出器アレイより得られる一群のX線減衰量計測値（すなわち、投影データ）のことを「ビュー（view）」という。また、対象の「スキャン・データ（scan）」は、X線源と検出器が1回転する間に、様々なガントリ角度、すなわちビュー角度、で得られるビューの集合からなる。10

【0010】

アキシャル・スキャンでは、この投影データを処理し、対象から切り出した2次元スライスに対応する画像を構成させる。投影データの組から画像を再構成するための一方法に、当技術分野においてフィルタ補正逆投影法（filtered back projection）と呼ぶものがある。この処理方法では、スキャンにより得た減衰量計測値を「CT値」、別名「ハウスマフィールド値」という整数に変換し、これらの整数値を用いて陰極線管ディスプレイ上の対応する画素の輝度を制御する。20

【0011】

全体のスキャン時間を短縮させるため、「ヘリカル（らせん）」スキャンを実行することがある。「ヘリカル」スキャンを実行するには、所定のスライス数に対するデータを収集しながら患者を移動させている。単一スライスCTでは、こうしたシステムによってファンビームのヘリカルスキャンを1回行うと、单一のらせんが描かれる。多重スライスCTでは、1回のファンビーム・ヘリカルスキャンから複数のらせんが生成される。ファンビームが描いたらせんにより投影データが得られ、これを用いて所定の各スライス位置での画像を再構成することができる。

【0012】

本明細書で使用する場合、单数形で「a」や「an」の語を前に付けて記載した要素やステップは、これに関する複数の要素またはステップも排除していない（これに関する排除を明示的に記載している場合を除く）と理解すべきである。さらに、本発明の「実施の一形態」に関する言及は、記載した特徴を同様に組み込んでいる追加的な実施形態の存在を排除すると解釈されないようにする意図である。30

【0013】

さらに本明細書で使用する場合、「画像を再構成させる」という言い回しは、本発明に関して画像を表すデータは作成するが観察可能な画像は作成していないような実施形態を排除することを意図したものではない。しかし、多くの実施形態では少なくとも1つの観察可能な画像を作成している（または、作成するように構成している）。

【0014】

図1及び図2を参照すると、「第3世代」のCTイメージング・システムに典型的なガントリ12を含むものとして、マルチスライス型スキャン・イメージング・システム（例えば、コンピュータ断層（CT）イメージング・システム10）を示している。ガントリ12は、このガントリ12の対向面上に位置する検出器アレイ18に向けてX線ビーム16を放出するX線源14を有する。検出器アレイ18は、投射されて対象（例えば、患者22）を透過したX線を一体となって検知する複数の検出器素子20を含む複数の検出器横列（図示せず）により形成される。各検出器素子20は、入射したX線ビームの強度、すなわち、X線ビームが対象または患者22を透過して受ける減衰、を表す電気信号を発生させる。X線投影データを収集するためのスキャンの間に、ガントリ12及びガントリ上に装着されたコンポーネントは回転中心24の周りを回転する。図2には、検出器素子24050

0の単一の横列（すなわち、1つの検出器横列）のみを示している。しかし、マルチスライス型検出器アレイ18は検出器素子20からなる平行な複数の検出器横列を含んでおり、これにより1回のスキャンの間で準平行または平行な複数のスライスに対応する投影データを同時に収集することができる。

【0015】

ガントリ12の回転及びX線源14の動作は、CTシステム10の制御機構26により制御される。制御機構26は、X線源14に電力及びタイミング信号を供給するX線制御装置28と、ガントリ12の回転速度及び位置を制御するガントリ・モータ制御装置30とを含む。制御機構26内にはデータ収集システム(DAS)32があり、これによって検出器素子20からフレックス・ケーブル33を介して受け取ったアナログ・データをサンプリングし、このデータを後続の処理のためにデジタル信号に変換している。画像再構成装置34は、サンプリングしデジタル化したX線データをDAS32から受け取り、高速で画像再構成を行う。再構成した画像はコンピュータ36に入力として与えられ、コンピュータにより画像は大容量記憶装置38内に格納される。

10

【0016】

コンピュータ36はまた、キーボードを有するコンソール40を介して、オペレータからのコマンド及びスキャン・パラメータを受け取る。付属の陰極線管ディスプレイ42により、オペレータはコンピュータ36からの再構成画像やその他のデータを観察することができる。コンピュータ36は、オペレータの発したコマンド及びパラメータを用いて、DAS32、X線制御装置28及びガントリ・モータ制御装置30に対して制御信号や制御情報を提供する。さらにコンピュータ36は、モータ式テーブル46を制御してガントリ12内の患者22の位置決めをするためのテーブル・モータ制御装置44を操作している。詳細には、テーブル46により患者22の各部分はガントリ開口48を通過できる。

20

【0017】

実施の一形態では、コンピュータ36は、例えばフレキシブルディスク駆動装置やCD-ROM駆動装置など、フレキシブルディスクやCD-ROMなどコンピュータ読み取り可能な媒体52から命令及び/またはデータを読み取るためのデバイス50を含んでいる。別の実施形態では、コンピュータ36はファームウェア(図示せず)に格納された命令を実行する。コンピュータ36は本明細書に記載した機能を実行するようにプログラムしている。したがって、本明細書で使用する場合、コンピュータという語は単に当技術分野においてコンピュータと呼ばれるこうした集積回路のみに限定するものではなく、コンピュータ、プロセッサ、マイクロコントローラ、マイクロコンピュータ、プログラム可能論理制御装置、特定用途向け集積回路、並びにその他のプログラム可能な回路を広く指し示している。

30

【0018】

図3は、複数のモジュール60を含んだ検出器アレイ58の従来技術の図である。図4は、検出器アレイ58で使用されるモジュール60の従来技術の図である。イメージング・アレイは、典型的には、シンチレーションを発生させる媒質に結合させたフォトセンサ・アレイを含む。シンチレータで吸収した放射線は光学フォトンを発生させ、一方この光学フォトンはフォトダイオードなどのフォトセンサに送られる。フォトンはフォトセンサで吸収され、入射フォトン・ブラックスに対応する電気信号が生成される。フォトセンサの製作には水素化アモルファス・シリコン(hydrogenated Amorphous Silicon: a-Si:H)が使用されるのが普通であるが、これはa-Si:Hの有利な光電特性と、こうしたデバイスの製作の相対的な容易さとによる。詳細には、フォトダイオードなどの感光性素子は、薄膜トランジスタ(TFT)など必要な制御素子またはスイッチ素子と共に比較的大型のアレイの形に形成させることができる。放射線検出器及びディスプレイのアレイは、典型的には、TFT、アドレス線、コンデンサ、フォトセンサなどのデバイスを含む多くの構成要素を、導電性、半導電性及び絶縁性の物質からなる層の堆積及びパターン形成によってその上に形成させているような1つの大きな基材上に製作している。

40

50

【0019】

検出器モジュール60の各々は、プレート64によって検出器ハウジング62に固定させている。モジュール60の各々は、多次元のシンチレータ・アレイ66と、高密度の半導体アレイ(図示せず)とを含んでいる。シンチレータ・アレイ66は、アレイ状に配列させた複数のシンチレーション素子を含み、また半導体アレイは同一のアレイの形に配列させた複数のフォトダイオードを含んでいる。フォトダイオードは基材68上に堆積させ、すなわち形成させており、またシンチレータ・アレイ66は基材68を覆うように配置させると共にこれに固定させている。

【0020】

フォトダイオード・アレイには、スイッチ/デコーダ装置70が結合されている。フォトダイオードは、シンチレータ・アレイ66と光学的に結合させると共に、シンチレータ・アレイ66によって出力される光を表す信号を伝送するための電気的出力線を含んでいる。詳細には、各フォトダイオードは、シンチレータ・アレイ66のある特定のシンチレータのビーム減衰測定値にあたる個別の1つの低レベルのアナログ出力信号を発生させる。フォトダイオードの出力線は、半導体アレイ、すなわちフォトダイオード・アレイの裏面から延びており、それぞれのデコーダ70に接続され(例えば、ワイヤ結合され)ている。

【0021】

デコーダ70は、フォトダイオード・アレイと同じ幅サイズの多次元の半導体スイッチ・アレイである。デコーダ70は、この半導体アレイ及びDAS32(図2参照)と電気的に接続されている。デコーダ70は、多次元アレイとして配列させた複数の電界効果トランジスタ(FET)を含んでいる。FETの各々は、それぞれのフォトダイオードの出力線の1本と電気的に接続されている1本の入力線、1本の出力線、及び1本の制御線(図示せず)を含んでいる。FETの出力線及び制御線は、可撓性電気ケーブル72を介してDAS32と電気的に接続されている。具体的には、フォトダイオードの出力線のうち約半数がアレイの第1の側で各々のFET入力線と電気的に接続されており、またフォトダイオード出力線のうち残りの約半数がアレイの第2の側でFET入力線と電気的に接続されている。

【0022】

図5は、図4に示す検出器モジュール60の一部分の従来技術の図である。検出器モジュール60はデコーダ70及び可撓性電気ケーブル72を含む。ケーブル72は、64種のFETモードをアドレス付けする、したがって64種類の動作モードの有効化を容易にするように、デコーダ70と電気的に接続させた複数のデコーダ制御線74を含む。図のように、ケーブル72は6本のデコーダ制御線74を含んでおり、したがって64種の動作モード、すなわち($2^6 = 64$)のアドレス付けが可能である。

【0023】

図6は、イメージング・システム10(図1参照)で使用される検出器18で形成した検出器モジュール80である。検出器モジュール80は、デコーダ82と、複数のデコーダ制御線85を含んだ可撓性電気ケーブル84と、を含む。この例示的な実施形態では、可撓性電気ケーブルは6本のデコーダ制御線85を含む。検出器モジュール80はさらに、Dフリップフロップをベースとしたラッチ・レジスタである第1のラッチ・レジスタ88及び第2のラッチ・レジスタ90など(ただし、これらに限らない)複数のラッチ・レジスタ86を含んでいる。実施の一形態では、第1のラッチ・レジスタ88と第2のラッチ・レジスタ90はデコーダ82と一緒に形成させている。別の実施形態では、第1のラッチ・レジスタ88と第2のラッチ・レジスタ90はデコーダ82及びケーブル84と電気的に接続させた一体の構成要素である。デコーダ制御線85は、第1のラッチ・レジスタ88及び第2のラッチ・レジスタ90と電気的に結合させたn本のデータ線92と2本のラッチ・レジスタ制御線94を含む。この例示的な実施形態では、デコーダ制御線85は 2^{2^n} 種のスキャンモードのアドレス付けが可能となるようn=4本のデータ線92を含む。デコーダ制御線85はさらに、第1のラッチ・レジスタ88及び第2のラッチ・レ

10

20

30

40

50

ジスタ90と電気的に結合させたm本のラッチ・レジスタ制御線94を含む。この例示的な実施形態では、デコーダ制御線85はm=2本のラッチ・レジスタ制御線94を含む。実施の一形態では、ラッチ・レジスタ制御線94はチップ選択線(CS)96及びチップ有効化線(E)98を含む。第1のラッチ・レジスタ88と第2のラッチ・レジスタ90の各々は、デコーダ82への入力となるそれぞれ4つの出力を含む。

【0024】

デコーダ82はFETの動作を制御し、各々のスライスごとに所望のスライス数及びスライス分解能に従って、フォトダイオードの出力を有効(enable)にしたり、無効(disable)にしたり、あるいは合成したり(combine)する。デコーダ80は、実施の一形態では、デコーダ・チップまたはFETコントローラであり、FET及びDAS32に結合した複数の出力線及び制御線を含んでいる。デコーダ82の出力は、FETを有効にして適正なデータを送信するようにスイッチ装置の制御線と電気的に接続させている。デコーダ制御線74は、FET制御線と電気的に接続させ、これによりどの出力を有効にするかを決定している。デコーダ80を利用して、特定のFETを有効にし、無効にし、あるいはその出力を合成して、DAS32にフォトダイオードの特定の出力が電気的に接続されるようとする。

【0025】

実施の一形態では、検出器18は、57個のモジュール80を含む。半導体アレイ及びシンチレータ・アレイ66は、それぞれ概ね 16×16 のアレイ・サイズを有する。このため、検出器18は、16行及び912列(すなわち、 16×57 個のモジュール)を有し、これにより、ガントリ12の1回転あたり16スライス分のデータを同時に収集することが可能となる(図1参照)。また、検出器18は、多くの様々なスライス厚及びスライス数モード、例えば1スライス・モード、2スライス・モード及び4スライス・モードで動作させることができる。例えば、FETは、1行または複数行のフォトダイオード・アレイから8スライス分のデータが収集されるように、8スライス・モードとして構成することができる。デコーダ制御線85によって規定されるFETの具体的な構成に応じて、様々な組み合わせのフォトダイオード出力を有効にしたり、無効にしたり、あるいは合成したりして、スライス厚を例えば、1.25mm、2.5mm、3.75mmまたは5mmにすることができる。追加的な例としては、そのスライスが1.25mm厚から20mm厚の範囲にある1つのスライスを含む单ースライス・モード、及びそのスライスが1.25mm厚から10mm厚の範囲にある2つのスライスを含む2スライス・モードがある。勿論、他に多くのモードが可能である。

【0026】

本明細書に記載した検出器モジュール80のシステム並びにこれに関連するラッチ式アドレス付けモードは、一例として提供したものであり限定ではない。またラッチ・レジスタの具体的な数及びタイプは、本発明の趣旨及び精神を逸脱することなくスキャンモード要件の具体的数に応じて多様な検出器モジュールにおいて変更または増加させることができることを理解されたい。2つのラッチ・レジスタ、4本のアドレス線、1本の単一のチップ選択線、並びに1本の単一のラッチ有効化線を記載しているが、これは図示を容易にするためであって限定のためではない。

【0027】

スキャンモードの選択には、(A0~A3)バスを使用した下位側のニブル(FET0~FET3)へのロード、並びに(A0~A3)バスを使用した最上位のニブル(FET4~FET7)へのロードを含む(ここで、ニブルとは、本明細書で使用する場合、4ビット(すなわち、2分の1バイト)を意味する)。この例示的な実施形態では、デコーダ82は6本のデコーダ制御線85を用いて8本のFET線をアドレス付けして、256種のスキャンモードをアドレス付けすることができる。

【0028】

使用の際には、チップ選択線96がlowに設定され(すなわち、ラッチ・レジスタ88とラッチ・レジスタ90のいずれにも信号が送信されず)、かつチップ有効化線98がh

10

20

30

40

50

*igh*に設定されている場合、スキャンモード・アドレスの最下位の(LS)ニブル(FET0～FET3)がデコーダ82にロードされる。これは16進ワード「1X」(ここで、XはモードアドレスLSニブルである)に対応する。チップ選択線96が*high*に設定され(すなわち、ラッチ・レジスタ88及びラッチ・レジスタ90に信号が送信され)、かつチップ有効化線98が*high*に設定されている場合、スキャンモード・アドレスの16進のワード3X(ここで、XはモードアドレスMSニブルである)に対応する最上位のニブル(FET4～FET7)がデコーダ82にロードされる。実施の一形態では、そのラッチ有効化は、モードアドレスのデコーダ入力への転送を容易にするために概ね2マイクロ秒だけ遅延させる。

【0029】

FETチップモード・デコーダ82をラッチ式レジスタ86を含むように設計することにより、フレックス・ケーブル、データ収集システム(DAS)、接続体及びダイオード・検出器インターフェースを含めCTイメージング・システム10の現在のインターフェース・アーキテクチャを変更することなくより多数のスライスモードを実現することが容易になる。例えば、周知のイメージング・システムの少なくとも1つでは、64種のモードをアドレスするために6本のデコーダ制御線(FET0～FET5)を使用している。より多数の医学的用途のアドレス付けのためには、スキャンモード及び組み合わせがより多いことが望ましい。したがって、新たにFETモードをアドレス付けするには6本を超える数のデコーダ制御線を有する必要がある。この例示的な実施形態では、デコーダ制御線85のラッチ式多重化を用いたモード選択制御線の減少によって、Chip Select(チップ選択)とニブルワード幅との兼ね合いによるスケーラブルなモード選択が容易になる。多重化によってさらに、スキャンモードを64から少なくとも256まで増加させる一方、入力されたモードのLatch Enable(ラッチ有効化)保護を使用することによりモード選択に関する動作電気ノイズ耐性(immutability)の低下が容易になる。

【0030】

本発明を、様々な具体的な実施形態に関して記載してきたが、当業者であれば本発明は特許請求の範囲の精神及び趣旨内にある修正を伴って実施できることを理解するであろう。

【図面の簡単な説明】

【図1】CTイメージング・システムの外観図である。

30

【図2】図1に示すシステムのブロック概略図である。

【図3】検出器アレイの従来技術の図である。

【図4】図3の検出器アレイで使用される1つのモジュールの従来技術の図である。

【図5】図4に示すモジュールの一部分の従来技術の図である。

【図6】図1の検出器アレイで使用される1つのモジュールの図である。

【符号の説明】

10 コンピュータ断層(CT)イメージング・システム

12 ガントリ

14 X線源

16 X線ビーム

40

18 検出器アレイ

20 検出器素子

22 撮像対象、患者

24 回転中心

26 制御機構

28 X線制御装置

30 ガントリ・モータ制御装置

32 データ収集システム(DAS)

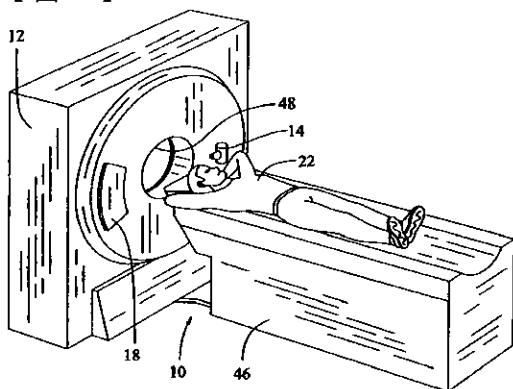
34 画像再構成装置

36 コンピュータ

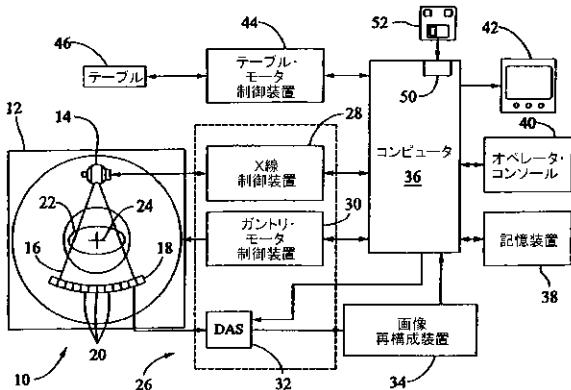
50

3 8	大容量記憶装置内	
4 0	コンソール	
4 2	陰極線管ディスプレイ	
4 4	テーブル・モータ制御装置	
4 6	モータ式テーブル	
4 8	ガントリ開口	
5 0	読み取りデバイス	
5 2	コンピュータ読み取り可能媒体	
5 8	検出器アレイ	10
6 0	検出器モジュール	
6 2	検出器ハウジング	
6 4	プレート	
6 6	シンチレータ・アレイ	
6 8	基材	
7 0	デコーダ	
7 2	可撓性電気ケーブル	
7 4	デコーダ制御線	
8 0	検出器モジュール	
8 2	デコーダ	
8 4	可撓性電気ケーブル	20
8 5	デコーダ制御線	
8 6	ラッチ式レジスタ	
8 8	第1のラッチ・レジスタ	
9 0	第2のラッチ・レジスタ	
9 2	データ線	
9 4	ラッチ・レジスタ制御線	
9 6	チップ選択線(C S)	
9 8	チップ有効化線(E)	

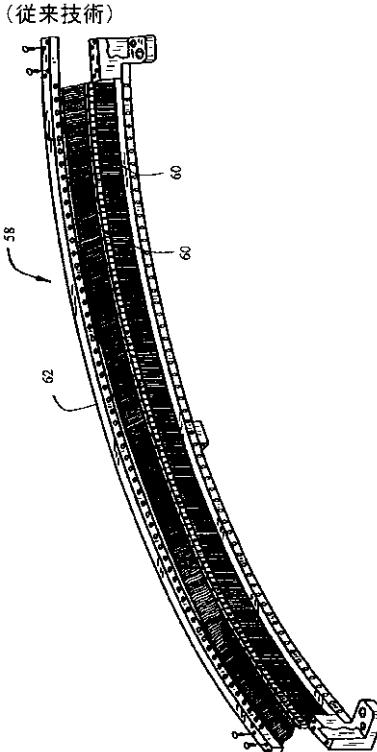
【図1】



【図2】

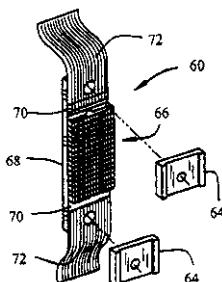


【図3】

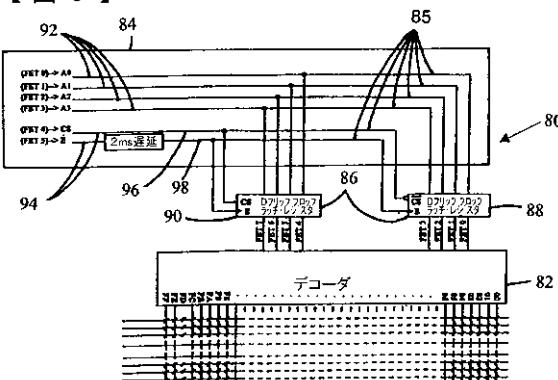


【図4】

(従来技術)

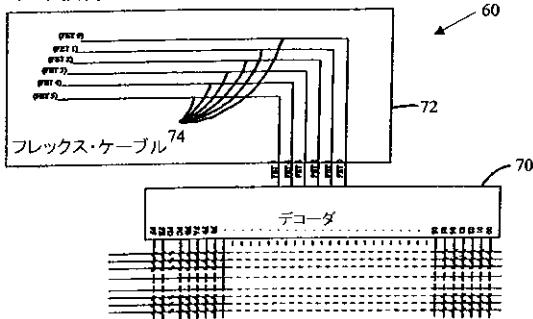


【図6】



【図5】

(従来技術)



フロントページの続き

(72)発明者 アブデラジズ・イクレフ

アメリカ合衆国、ウィスコンシン州、ウォーキシャ、ナンバー315、コリーナ・ブルヴァール
、100番

(72)発明者 グレゴリー・ゼーマン

アメリカ合衆国、ウィスコンシン州、ウォーキシャ、ウッドクレスト・ドライブ、エヌ8・ダブリ
ュ30151番

F ターム(参考) 2G088 EE02 FF02 GG19 GG20 JJ05 JJ33 KK20 KK29 KK40

4C093 AA22 BA03 BA10 CA37 EB12 EB17 FC01 FC03

5C024 AX11 CY47 GX03 GX16 HX01