



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I407406B1

(45) 公告日：中華民國 102 (2013) 年 09 月 01 日

(21) 申請案號：099147035

(22) 申請日：中華民國 99 (2010) 年 12 月 30 日

(51) Int. Cl. : G09G3/20 (2006.01)

G09G3/36 (2006.01)

(71) 申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 1 號

(72) 發明人：蔡軒名 TSAI, HSUAN MING (TW) ; 劉俊彥 LIU, CHUN YEN (TW)

(74) 代理人：吳豐任；戴俊彥

(56) 參考文獻：

TW 546597

US 2006/0012310A1

US 2006/0066512A1

US 2007/0040770A1

審查人員：唐之凱

申請專利範圍項數：12 項 圖式數：9 共 0 頁

(54) 名稱

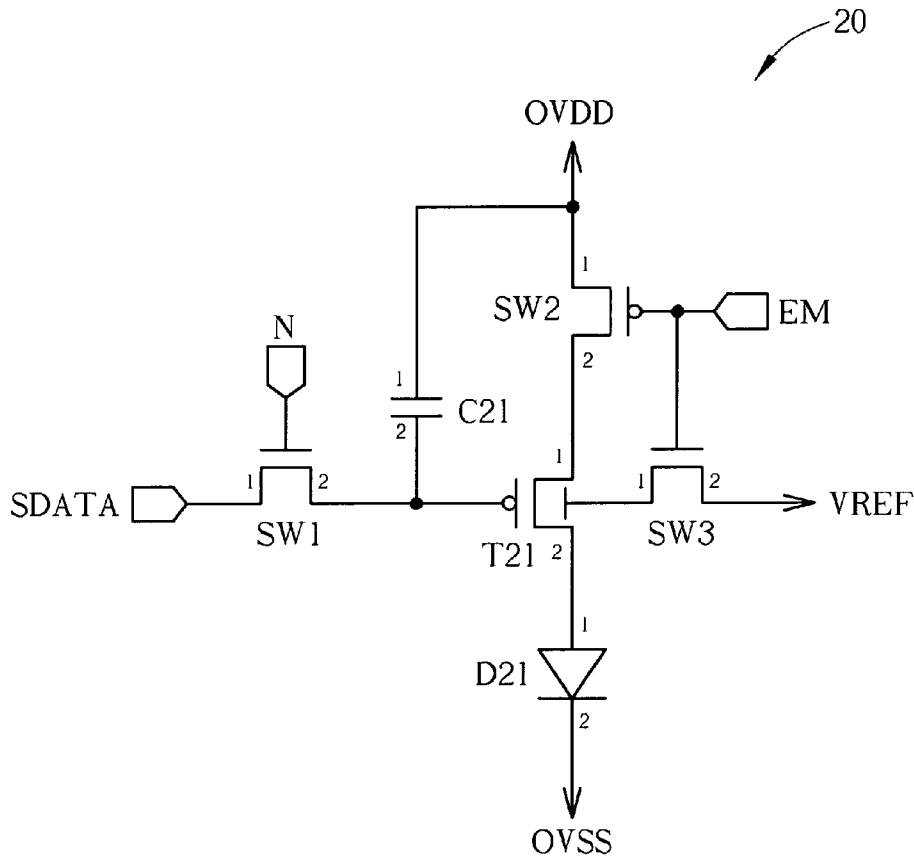
有機發光二極體之像素驅動電路

PIXEL DRIVING CIRCUIT OF AN ORGANIC LIGHT EMITTING DIODE

(57) 摘要

一種有機發光二極體之像素驅動電路包含一第一開關、一電容、一電晶體、一第二開關、一第三開關以及一有機發光二極體。該像素驅動電路之操作主要包含電晶體重置、資料寫入以及驅動發光三個階段。該像素驅動電路可於電晶體重置以及資料寫入階段對該電晶體進行重置以幫助電洞釋放，消除因電晶體遲滯現象所造成的影像殘影。

A pixel driving circuit of an organic light emitting diode (OLED) includes a first switch, a capacitor, a transistor, a second switch, a third switch and an OLED. The operation of the pixel driving circuit includes three stages of resetting, data writing, and emitting. The pixel driving circuit can reset the transistor for hole de-trapping at stages of resetting and data writing, so the image retention caused by the transistor lagging is improved.



- 20 . . . 像素驅動電路
- D21 . . . 有機發光二極體
- SW1-SW3 . . . 第一至第三開關
- C21 . . . 電容
- T21 . . . 電晶體
- OVDD . . . 第一電壓源
- OVSS . . . 第二電壓源
- EM . . . 控制訊號
- N . . . 掃描訊號
- SDATA . . . 資料訊號
- VDATA . . . 資料電壓
- VREF . . . 參考電壓

第2圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：PP147035

※申請日：99.12.30

※IPC 分類：

G09G 3/20 (2006.01)

G09G 3/36 (2006.01)

一、發明名稱：(中文/英文)

有機發光二極體之像素驅動電路/PIXEL DRIVING CIRCUIT OF AN ORGANIC LIGHT EMITTING DIODE

二、中文發明摘要：

一種有機發光二極體之像素驅動電路包含一第一開關、一電容、一電晶體、一第二開關、一第三開關以及一有機發光二極體。該像素驅動電路之操作主要包含電晶體重置、資料寫入以及驅動發光三個階段。該像素驅動電路可於電晶體重置以及資料寫入階段對該電晶體進行重置以幫助電洞釋放，消除因電晶體遲滯現象所造成的影像殘影。

三、英文發明摘要：

A pixel driving circuit of an organic light emitting diode (OLED) includes a first switch, a capacitor, a transistor, a second switch, a third switch and an OLED. The operation of the pixel driving circuit includes three stages of resetting, data writing, and emitting. The pixel driving circuit can reset the transistor for hole de-trapping at stages of resetting and data writing, so the image retention caused by the transistor lagging is improved.

四、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

20	像素驅動電路
D21	有機發光二極體
SW1-SW3	第一至第三開關
C21	電容
T21	電晶體
OVDD	第一電壓源
OVSS	第二電壓源
EM	控制訊號
N	掃描訊號
SDATA	資料訊號
VDATA	資料電壓
VREF	參考電壓

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係相關於一種有機發光二極體之像素驅動電路，尤指一種可改善殘影之有機發光二極體之像素驅動電路。

【先前技術】

請參考第 1 圖，第 1 圖為先前技術之有機發光二極體 (organic light emitting diode, OLED) 之顯示面板之示意圖。顯示面板 10 包括資料驅動器 11、掃描驅動器 12 以及顯示陣列 13。資料驅動器 11 控制資料線 DL_1 至 DL_n ，且掃描驅動器 12 控制掃描線 SL_1 至 SL_m 。顯示陣列 13 是由資料線 DL_1 至 DL_n 以及掃描線 SL_1 至 SL_m 交錯所形成，且每一交錯之資料線和掃描線形成一個顯示單元，例如，資料線 DL_1 和掃描線 SL_1 形成顯示單元 14。如第 1 圖所示，顯示單元 14 (其他顯示單元亦相同) 的等效電路包含開關電晶體 T11、儲存電容 C11、驅動電晶體 T12 以及有機發光二極體 D11，其中開關電晶體 T11 為 N 型電晶體，驅動電晶體 T12 為 P 型電晶體。

掃描驅動器 12 依序送出掃描信號至掃描線 SL_1 至 SL_m ，而使在同一時間僅開啟某一系列上所有顯示單元之開關電晶體，而關閉其他列上所有顯示單元之開關電晶體。資料驅動器 11 則是根據待顯示的影像資料，經由資料線 DL_1 至 DL_n ，送出對應的視訊信號(灰階值)到一系列之顯示單元上。舉例來說，當掃描驅動器 12 送出掃描信號至

掃描線 SL_1 時，顯示單元 14 之開關電晶體 T11 導通，資料驅動器 11 則透過資料線 DL_1 將對應之像素資料傳送至顯示單元 14 中，且由儲存電容 C11 來儲存像素資料之電壓。驅動電晶體 T12 則根據儲存電容 C11 所儲存之電壓，以提供驅動電流 I_{sd} 來驅動有機發光二極體 D11。

由於有機發光二極體 D11 為電流驅動元件，驅動電流 I_{sd} 之值可決定有機發光二極體 D11 所產生之光亮度。驅動電流 I_{sd} 即流過驅動電晶體 T12 之電流，可表示為式(1)：

$$I_{sd} = \frac{1}{2}k(V_{sg} - |V_{th}|)^2 \quad \text{式(1)}$$

其中 k 為驅動電晶體 T12 之導電參數， V_{sg} 為驅動電晶體 T12 之源極與閘極之電壓差， V_{th} 為驅動電晶體 T12 之臨界電壓值。

然而，P 型電晶體之通道因為電洞捕捉(Hole trap)，使電晶體之通道在顯示面板 10 轉換畫面時仍有殘存的電洞，造成顯示面板 10 的畫面殘影(Image retention)。

【發明內容】

因此，本發明之一目的在於提供一種有機發光二極體之像素驅動電路，以解決上述之問題。

本發明係提供一種有機發光二極體之像素驅動電路，包含一第一開關、一電容、一電晶體、一第二開關、一第三開關以及一有機

發光二極體。該第一開關具有一第一端用來接收一資料訊號，一第二端，以及一控制端用來接收一掃描訊號。該電容具有一第一端電性連接於一第一電壓源，以及一第二端電性連接於該第一開關之第二端。該電晶體具有一第一端，一控制端電性連接於該電容之第二端，一第二端以及一基體。該第二開關具有一第一端電性連接於該第一電壓源，一第二端電性連接於該電晶體之第一端，以及一控制端用來接收一控制訊號。該第三開關具有一第一端電性連接於該電晶體之基體，一第二端電性連接於一參考電壓源，以及一控制端用來接收該控制訊號。該有機發光二極體具有一第一端電性連接於該電晶體之第二端，以及一第二端電性連接於一第二電壓源。

本發明另提供一種有機發光二極體之像素驅動電路，包含一第一開關、一電容、一第一電晶體、一第二電晶體、一第二開關、一第三開關以及一有機發光二極體。該第一開關具有一第一端用來接收一資料訊號，一第二端，以及一控制端用來接收一掃描訊號。該電容具有一第一端電性連接於一第一電壓源，以及一第二端電性連接於該第一開關之第二端。該第一電晶體具有一第一端，一控制端電性連接於該電容之第二端，一第二端以及一基體，其中該基體具有一第一端電性連接於該第一電壓源以及一第二端。該第二電晶體具有一第一端即為第一電晶體之基體之第一端，一控制端電性連接於該第一電晶體之控制端，以及一第二端即為該第一電晶體之基體之第二端。該第二開關具有一第一端電性連接於該第一電壓源，一第二端電性連接於該第一電晶體之第一端，以及一控制端用來接收

一控制訊號。該第三開關具有一第一端電性連接於該第二電晶體之第二端，一第二端電性連接於一參考電壓源，以及一控制端用來接收該控制訊號。該有機發光二極體具有一第一端電性連接於該第一電晶體之第二端，以及一第二端電性連接於一第二電壓源。

【實施方式】

請參考第 2 圖，第 2 圖為本發明之有機發光二極體之像素驅動電路之第一實施例之示意圖。像素驅動電路 20 包含第一開關 SW1、電容 C21、電晶體 T21、第二開關 SW2、第三開關 SW3 以及有機發光二極體 D21。第一開關 SW1 之第一端接收資料訊號 SDATA，第一開關 SW1 之控制端接收掃描訊號 N。電容 C21 之第一端電性連接於第一電壓源 OVDD，電容 C21 之第二端電性連接於第一開關 SW1 之第二端。電晶體 T21 之控制端電性連接於電容 C21 之第二端。第二開關 SW2 之第一端電性連接於第一電壓源 OVDD，第二開關 SW2 之第二端電性連接於電晶體 T21 之第一端，第二開關 SW2 之控制端接收控制訊號 EM。第三開關 SW3 之第一端電性連接於電晶體 T21 之基體(body)，第三開關 SW3 之第二端電性連接於參考電壓源 VREF，第三開關 SW3 之控制端接收控制訊號 EM。有機發光二極體 D21 之第一端電性連接於電晶體 T21 之第二端，有機發光二極體 D21 之第二端電性連接於第二電壓源 OVSS。第二開關 SW2 與第三開關 SW3 為互補之開關，當第二開關 SW2 開啟時，第三開關 SW3 關閉，當第二開關 SW2 關閉時，第三開關 SW3 開啟。在本實施例中，第一開關 SW1 以及第三開關 SW3 為 N 型電晶體，第二

開關 SW2 以及電晶體 T21 為 P 型電晶體。

請參考第 3 圖，第 3 圖為第 2 圖之有機發光二極體之像素驅動電路之操作波形圖。像素驅動電路 20 之操作主要包含重置、資料寫入以及驅動發光三個階段。像素電路 20 於時段 TD1 進行重置。於時段 TD1，掃描訊號 N 為邏輯低準位，所以第一開關 SW1 被關閉，控制訊號 EM 為邏輯低準位，所以第二開關 SW2 被關閉，第三開關 SW3 被開啟。因此，電晶體 T21 之基體經由第三開關 SW3 電性連接電性連接參考電壓 VREF，電晶體 T21 之控制端接收電容 C21 之儲存電壓，其中參考電壓 VREF 為負電壓。如此，電晶體 T21 之第一端以及第二端浮接，電晶體 T21 之控制端以及基體之間被施加正電壓，使電晶體 T21 之 N 型基體將電子注入電晶體 T21 之通道內，以幫助進行電洞釋放(Hole de-trap)。當電晶體 T21 之通道中具有殘存的電洞時，將影響下一次有機發光二極體 D21 的發光亮度，造成畫面轉換時的殘影。本發明之像素驅動電路 20 可對電晶體 T21 之通道進行電洞釋放，改善殘影的現象。像素電路 20 於時段 TD2 進行資料寫入。於時段 TD2，掃描訊號 N 由邏輯低準位轉換為邏輯高準位，此時第一開關 SW1 被開啟，所以資料電壓 VDATA 經由第一開關 SW1 傳送至電晶體 T21 之控制端。另一方面，於時段 TD2，控制訊號 EM 之邏輯準位不變，所以第二開關 SW2 維持關閉，第三開關 SW3 維持開啟，電晶體 T21 之通道持續進行電洞釋放。像素電路 20 於時段 TD3 驅動有機發光二極體 D21 發光。於時段 TD3，掃描訊號 N 以及控制訊號 EM 由邏輯高準位轉換為邏輯低準位，所

以第一開關 SW1 以及第三開關 SW3 被關閉，第二開關 SW2 被開啟。當第三開關 SW3 被關閉時，電晶體 T21 之基體浮接，電晶體 T21 將根據控制端之電壓形成通道。因此，驅動有機發光二極體之電流 IOLED 由電晶體 T21 所決定。

請參考第 4A-4B 圖，第 4A 圖為電晶體進行電洞釋放之示意圖，第 4B 圖為電晶體驅動發光之示意圖。電晶體 T21 為 P 型電晶體，電晶體 T21 之基體為 N 型半導體 401，藉由 N+ 摻雜區 403 電性連接參考電壓 VREF，電晶體 T21 之第一端以及第二端為 P+ 摻雜區 405，電晶體 T21 之控制端由閘極金屬層 407 以及閘極絕緣層 409 所形成。如第 4A 圖所示，於時段 TD1、TD2，第二開關 SW2 關閉，第三開關 SW3 開啟，所以電晶體 T21 之 P+ 摻雜區 407 浮接，電晶體 T21 之閘極金屬層 407 以及 N+ 摻雜區 403 之間形成正電壓，使 N 型半導體 401 中之電子往閘極金屬層 407 移動，電洞則往 N+ 摻雜區 403 移動。因此，電晶體 T21 之基體之電子被注入電晶體 T21 之通道區內，以幫助進行電洞釋放。如第 4B 圖所示，於時段 TD3，第二開關 SW2 開啟，第三開關 SW3 關閉，電晶體 T21 之控制端之電壓將吸引電洞形成通道。

請參考第 5 圖，第 5 圖為本發明之有機發光二極體之像素驅動電路之第二實施例之示意圖。像素驅動電路 20 包含第一開關 SW1、電容 C21、第一電晶體 T21、第二電晶體 T22、第二開關 SW2、第三開關 SW3 以及有機發光二極體 D21。第一開關 SW1 之第一端接

收資料訊號 SDATA，第一開關 SW1 之控制端接收掃描訊號 N。電容 C21 之第一端電性連接於第一電壓源 OVDD，電容 C21 之第二端電性連接於第一開關 SW1 之第二端。第一電晶體 T21 之控制端電性連接於電容 C21 之第二端。第二電晶體 T22 與第一電晶體 T21 為共用閘極以及基體之結構，所以第一電晶體 T21 之基體之第一端即為第二電晶體 T22 之第一端，第一電晶體 T21 之控制端即為第二電晶體 T22 之控制端，第一電晶體 T21 之基體之第二端即為第二電晶體 T22 之第二端。第二開關 SW2 之第一端電性連接於第一電壓源 OVDD，第二開關 SW2 之第二端電性連接於第一電晶體 T21 之第一端，第二開關 SW2 之控制端接收控制訊號 EM。第三開關 SW3 之第一端電性連接於第一電晶體 T21 之基體(body)，第三開關 SW3 之第二端電性連接於參考電壓源 VREF，第三開關 SW3 之控制端接收控制訊號 EM。有機發光二極體 D21 之第一端電性連接於第一電晶體 T21 之第二端，有機發光二極體 D21 之第二端電性連接於第二電壓源 OVSS。第二開關 SW2 與第三開關 SW3 為互補之開關，當第二開關 SW2 開啟時，第三開關 SW3 關閉，當第二開關 SW2 關閉時，第三開關 SW3 開啟。在本實施例中，第一開關 SW1 以及第三開關 SW3 為 N 型電晶體，第二開關 SW2 以及第一電晶體 T21 為 P 型電晶體。

請參考第 6 圖，第 6 圖為第 5 圖之有機發光二極體之像素驅動電路之操作波形圖。像素驅動電路 50 之操作主要包含重置、資料寫入以及驅動發光三個階段。像素電路 50 於時段 TD1 進行重置。於

時段 TD1，掃描訊號 N 為邏輯低準位，所以第一開關 SW1 被關閉，控制訊號 EM 為邏輯低準位，所以第二開關 SW2 被關閉，第三開關 SW3 被開啟。因此，第二電晶體 T22 之第二端經由第三開關 SW3 電性連接電性連接參考電壓 VREF，第二電晶體 T22 之控制端接收電容 C21 之儲存電壓，其中參考電壓 VREF 為負電壓。如此，第二電晶體 T22 之第一端以及第二端之間將產生電子流，由於第二電晶體 T22 與第一電晶體 T21 為共用基體之結構，電子流通過第一電晶體 T21 之通道區可幫助進行電洞釋放。當第一電晶體 T21 之通道中具有殘存的電洞時，將影響下一次有機發光二極體 D21 的發光亮度，造成畫面轉換時的殘影。本發明之像素驅動電路 50 可對第一電晶體 T21 之通道進行電洞釋放，改善殘影的現象。像素電路 50 於時段 TD2 進行資料寫入。於時段 TD2，掃描訊號 N 由邏輯低準位轉換為邏輯高準位，此時第一開關 SW1 被開啟，所以資料電壓 VDATA 經由第一開關 SW1 傳送至第一電晶體 T21 之控制端。另一方面，於時段 TD2，控制訊號 EM 之邏輯準位不變，所以第二開關 SW2 維持關閉，第三開關 SW3 維持開啟，第二電晶體 T22 仍然導通，第一電晶體 T21 之通道持續進行電洞釋放。像素電路 50 於時段 TD3 驅動有機發光二極體 D21 發光。於時段 TD3，掃描訊號 N 以及控制訊號 EM 由邏輯高準位轉換為邏輯低準位，所以第一開關 SW1 以及第三開關 SW3 被關閉，第二開關 SW2 被開啟。當第三開關 SW3 被關閉時，第一電晶體 T21 之基體浮接，第一電晶體 T21 將根據控制端之電壓形成通道。因此，驅動有機發光二極體之電流 IOLED 由第一電晶體 T21 所決定。第一電晶體 T21 以及電晶體 T22

之電路佈局 60 請參考第 7A-7B 圖。

第 7A 圖為電晶體進行電洞釋放之示意圖，第 7B 圖為電晶體驅動發光之示意圖。第一電晶體 T21 為 P 型電晶體，第一電晶體 T21 之基體為多晶矽層 701，閘極金屬層 703 形成第一電晶體 T21 之控制端，P+ 摻雜區 705 形成第一電晶體 T21 之第一端以及第二端。另一方面，電晶體 T22 為 N 型電晶體，電晶體 T22 之基體為多晶矽層 701，閘極金屬層 703 形成電晶體 T22 之控制端，N+ 摻雜區 707 以及 N- 摻雜區 709 形成電晶體 T22 之第一端以及第二端。如第 7A 圖所示，於時段 TD1、TD2，第二開關 SW2 關閉，第三開關 SW3 開啟，所以第一電晶體 T21 之 P+ 摻雜區 705 浮接，電晶體 T22 之第一端電性連接於第一電壓源 OVDD，電晶體 T22 之第二端電性連接於參考電壓 VREF，由於電晶體 T22 為 N 型電晶體，所以電晶體 T22 之第一端以及第二端之間將產生電子流，電子流通過第一電晶體 T21 之通道區可幫助進行電洞釋放。如第 7B 圖所示，於時段 TD3，第二開關 SW2 開啟，第三開關 SW3 關閉，第一電晶體 T21 之控制端之電壓將吸引電洞形成通道。另一方面，電晶體 T22 之第一端電性連接於第一電壓源 OVDD，電晶體 T22 之第二端浮接，所以多晶矽層 701 與 N- 摻雜區 709 之間分別形成逆向二極體，不會影響第一電晶體 T21 之操作。

綜上所述，本發明之有機發光二極體之像素驅動電路包含一第一開關、一電容、一電晶體、一第二開關、一第三開關以及一有機發

光二極體。該像素驅動電路之操作主要包含電晶體重置、資料寫入以及驅動發光三個階段。該像素驅動電路可於電晶體重置以及資料寫入階段對該電晶體進行重置以幫助電洞釋放。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖為先前技術之有機發光二極體之顯示面板之示意圖。

第 2 圖為本發明之有機發光二極體之像素驅動電路之第一實施例之示意圖。

第 3 圖為第 2 圖之有機發光二極體之像素驅動電路之操作波形圖。

第 4A 圖為電晶體進行電洞釋放之示意圖。

第 4B 圖為電晶體驅動發光之示意圖。

第 5 圖為本發明之有機發光二極體之像素驅動電路之第二實施例之示意圖。

第 6 圖為第 5 圖之有機發光二極體之像素驅動電路之操作波形圖。

第 7A 圖為電晶體進行電洞釋放之示意圖。

第 7B 圖為電晶體驅動發光之示意圖。

【主要元件符號說明】

10	顯示面板
11	資料驅動器

12	掃描驅動
13	顯示陣列
14	顯示單元
DL ₁ ~DL _n	資料線
SL ₁ ~SL _m	掃描線
T11	開關電晶體
T12	驅動電晶體
C11、C21	儲存電容
D11、D21	有機發光二極體
20、40	像素驅動電路
401	N型半導體
403	N+摻雜區
405	P+摻雜區
407	閘極金屬層
409	閘極絕緣層
701	多晶矽層
703	閘極金屬層
705	P+摻雜區
707	N+摻雜區
709	N-摻雜區
D21	有機發光二極體
SW1-SW3	第一至第三開關

C21	電容
T21、T22	電晶體
OVDD	第一電壓源
OVSS	第二電壓源
EM	控制訊號
N	掃描訊號
SDATA	資料訊號
VDATA	資料電壓
VREF	參考電壓

七、申請專利範圍：

1. 一種有機發光二極體之像素驅動電路，包含：
 - 一第一開關，具有一第一端用來接收一資料訊號，一第二端，以及一控制端用來接收一掃描訊號；
 - 一電容，具有一第一端電性連接於一第一電壓源，以及一第二端電性連接於該第一開關之第二端；
 - 一電晶體，具有一第一端，一控制端電性連接於該電容之第二端，一第二端以及一基體(body)；
 - 一第二開關，具有一第一端電性連接於該第一電壓源，一第二端電性連接於該電晶體之第一端，以及一控制端用來接收一控制訊號；
 - 一第三開關，具有一第一端電性連接於該電晶體之基體，一第二端電性連接於一參考電壓源，以及一控制端用來接收該控制訊號，其中該第二開關與該第三開關為互補之開關，當該第二開關開啟時，該第三開關閉閉，當該第二開關閉閉時，該第三開關開啟；以及
 - 一有機發光二極體，具有一第一端電性連接於該電晶體之第二端，以及一第二端電性連接於一第二電壓源。
2. 如請求項 1 所述之像素驅動電路，其中該第一開關以及該第三開關為 N 型電晶體，該第二開關以及該電晶體為 P 型電晶體。
3. 如請求項 1 所述之像素驅動電路，其中當該第三開關被開啟

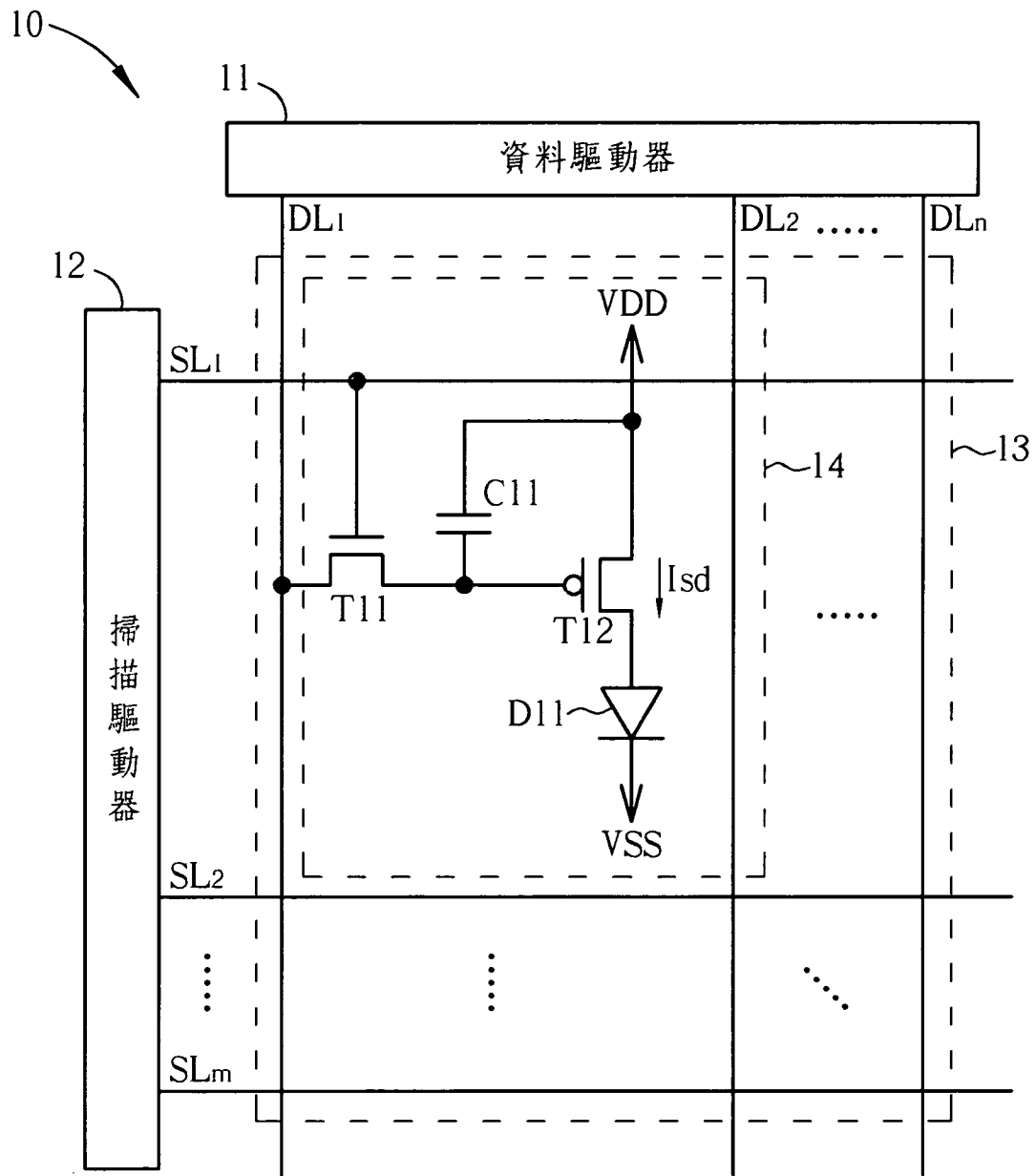
時，該電晶體之基體經由該第三開關電性連接於該參考電壓源，使該電晶體之基體之電子注入該電晶體之通道區進行電洞釋放(Hold de-trap)，以對該電晶體進行重置。

4. 如請求項 1 所述之像素驅動電路，其中當該第一開關以及第二開關被關閉且第三開關被開啟時，該電晶體之基體經由該第二開關電性連接於該參考電壓源，使該電晶體之基體之電子注入該電晶體之通道區進行電洞釋放，以對該電晶體進行重置。
5. 如請求項 1 所述之像素驅動電路，其中當該第一開關以及第三開關被開啟且第二開關被關閉時，該資料訊號經由該第一開關將一資料電壓傳輸至該電晶體之控制端。
6. 如請求項 5 所述之像素驅動電路，其中當該第一開關以及第三開關被關閉且第二開關被開啟時，該有機發光二極體被根據該資料電壓所產生之電流驅動而發光。
7. 一種有機發光二極體之像素驅動電路，包含：
 - 一第一開關，具有一第一端用來接收一資料訊號，一第二端，以及一控制端用來接收一掃描訊號；
 - 一電容，具有一第一端電性連接於一第一電壓源，以及一第二端電性連接於該第一開關之第二端；
 - 一第一電晶體，具有一第一端，一控制端電性連接於該電容之

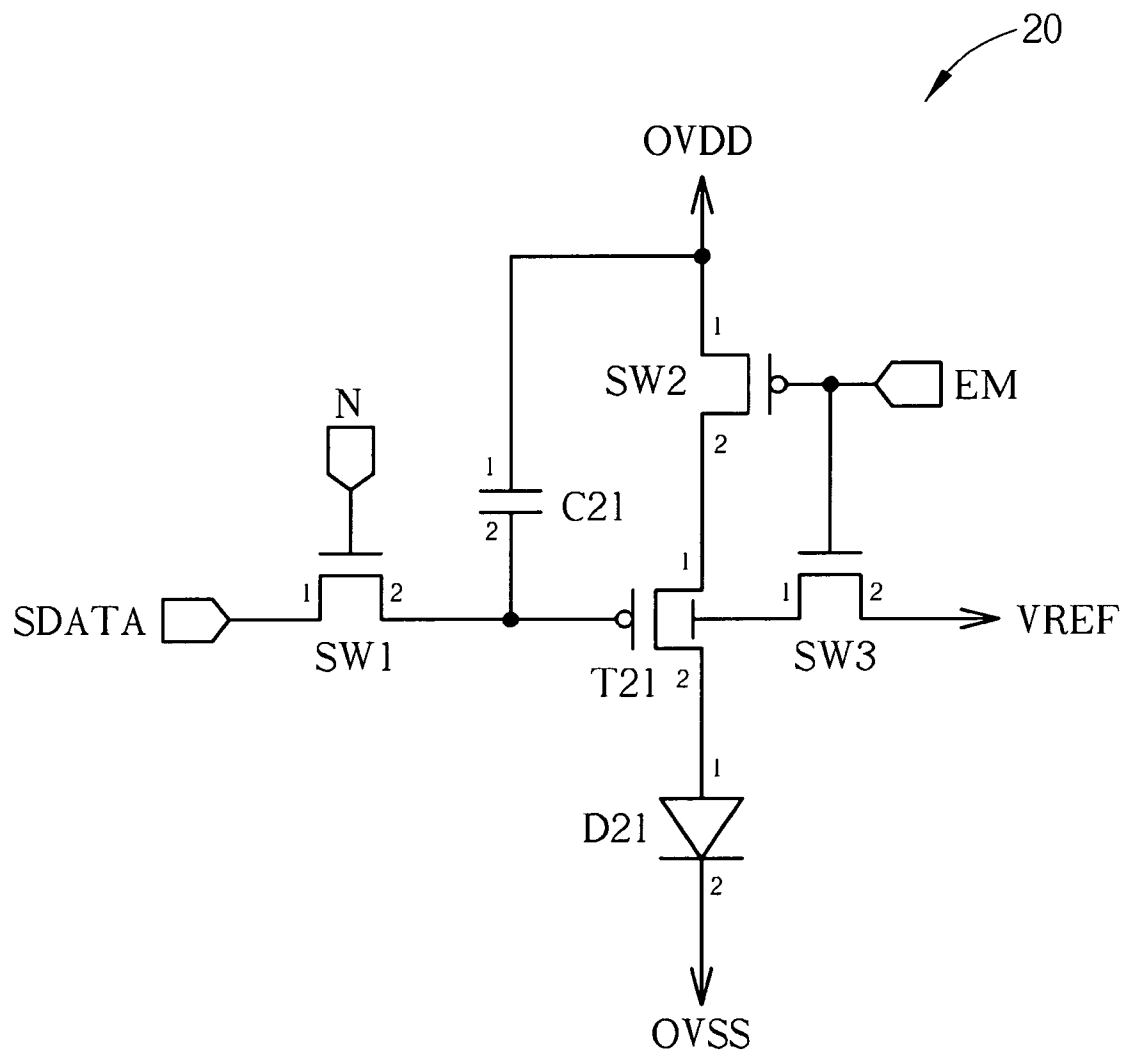
- 第二端，一第二端以及一基體，其中該基體具有一第一端電性連接於該第一電壓源以及一第二端；
- 一第二電晶體，具有一第一端即為該第一電晶體之基體之第一端，一控制端即為該第一電晶體之控制端，以及一第二端即為該第一電晶體之基體之第二端；
- 一第二開關，具有一第一端電性連接於該第一電壓源，一第二端電性連接於該第一電晶體之第一端，以及一控制端用來接收一控制訊號；
- 一第三開關，具有一第一端電性連接於該第二電晶體之第二端，一第二端電性連接於一參考電壓源，以及一控制端用來接收該控制訊號，其中該第二開關與該第三開關為互補之開關，當該第二開關開啟時，該第三開關關閉，當該第二開關關閉時，該第三開關開啟；以及
- 一有機發光二極體，具有一第一端電性連接於該第一電晶體之第二端，以及一第二端電性連接於一第二電壓源。
8. 如請求項 7 所述之像素驅動電路，其中該第一開關、該第三開關以及該第二電晶體為 N 型電晶體，該第二開關以及該第一電晶體為 P 型電晶體。
9. 如請求項 7 所述之像素驅動電路，其中當該第三開關被開啟時，該第二電晶體產生電子流通過該第一電晶體之通道區進行電洞釋放，以對該第一電晶體進行重置。

10. 如請求項 7 所述之像素驅動電路，其中當該第一開關以及第二開關被關閉且第三開關被開啟時，該第二電晶體產生電子流通過該第一電晶體之通道區進行電洞釋放，以對該第一電晶體進行重置。
11. 如請求項 7 所述之像素驅動電路，其中當該第一開關以及第三開關被開啟且第二開關被關閉時，該資料訊號經由該第一開關將一資料電壓傳輸至該電容之第二端。
12. 如請求項 11 所述之像素驅動電路，其中當該第一開關以及第三開關被關閉且第二開關被開啟時，該有機發光二極體被根據該資料電壓所產生之電流驅動而發光。

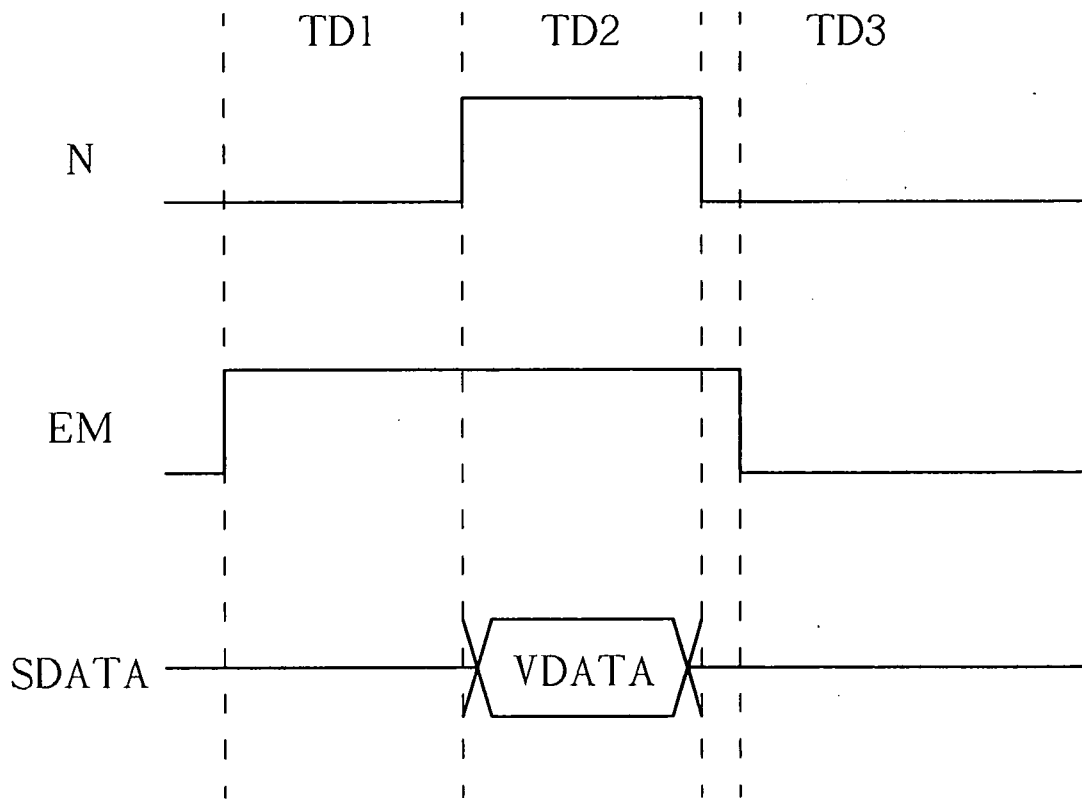
八、圖式：



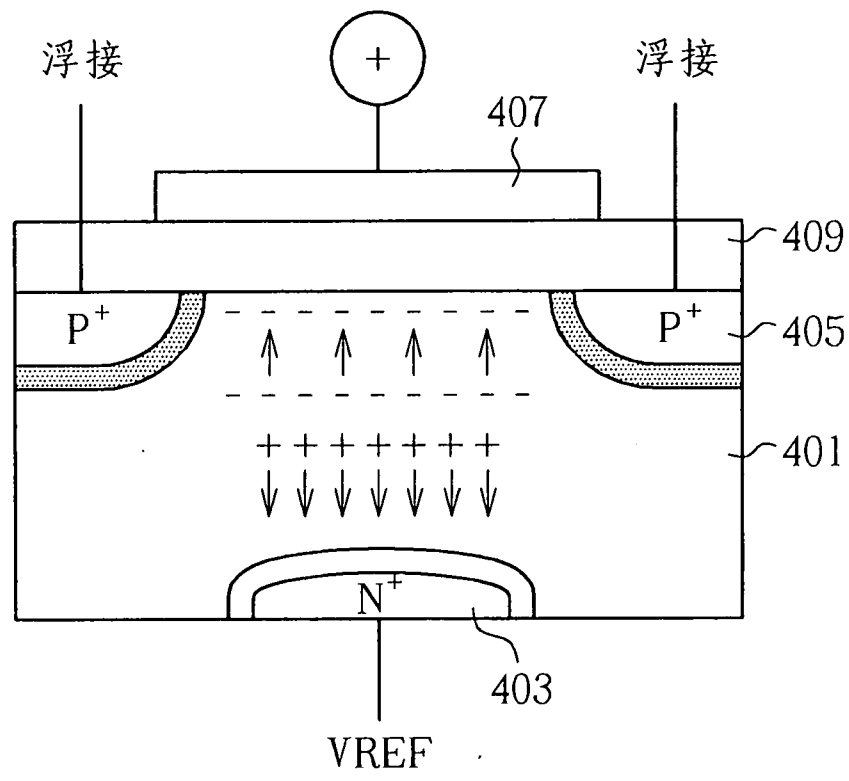
第1圖



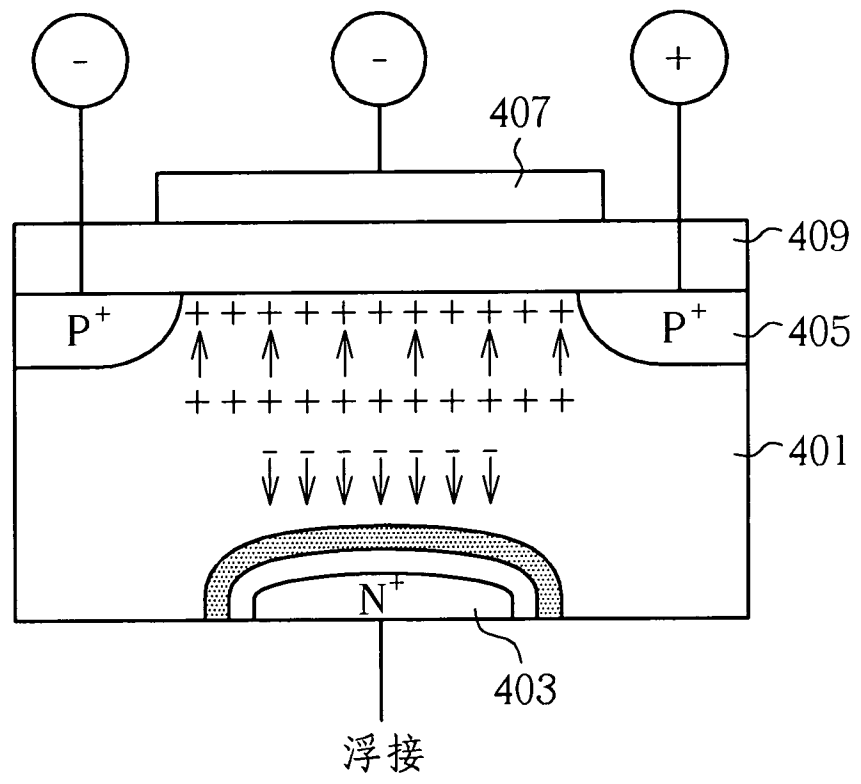
第2圖



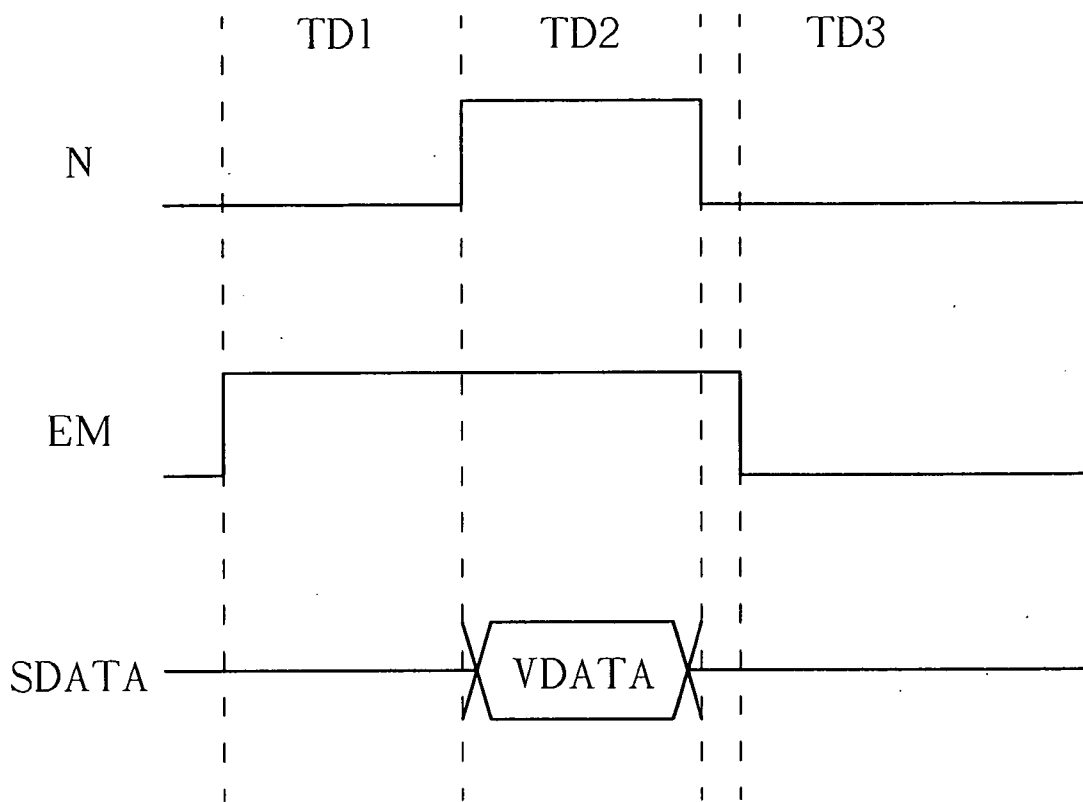
第3圖



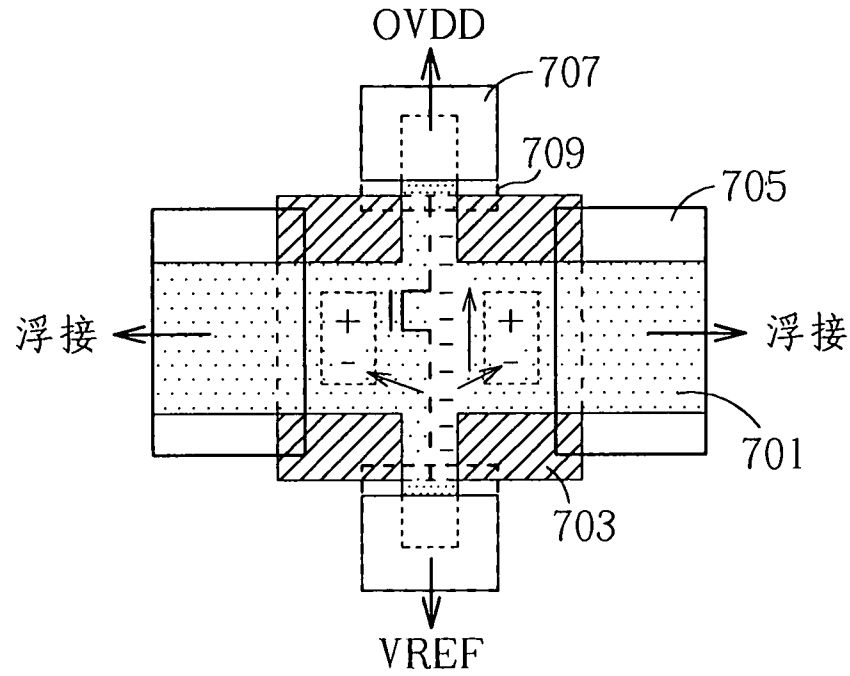
第4A圖



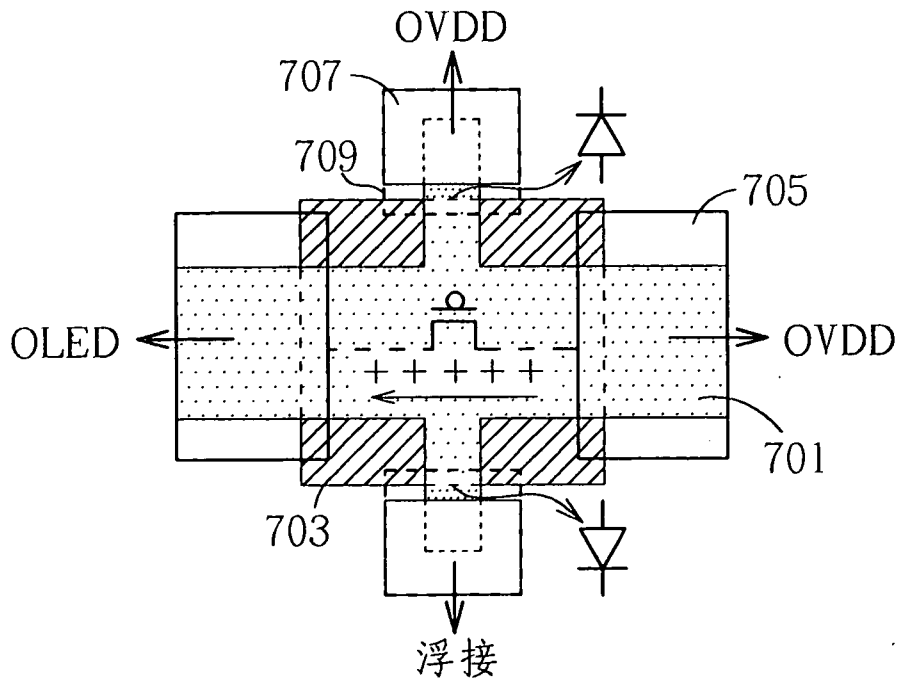
第4B圖



第6圖



第7A圖



第7B圖